

**В.І. Сенько, В.П. Лисенко, О.М. Юрченко,
В.Є. Лукін, А.А. Руденський**

**ЕЛЕКТРОНІКА
І МІКРОПРОЦЕСОРНА ТЕХНІКА**

*Навчальний посібник
для студентів вищих навчальних закладів*

**Київ
«Агроосвіта»
2015**

УДК 621.82.2:378.14(075)
ББК 32.85я73+32.844.Ія73
Е45

*Рекомендовано вченою радою Національного університету біоресурсів і природокористування України як навчальний посібник для студентів вищих навчальних закладів, що навчаються за напрямками підготовки: 6.050202 “Автоматизація та комп’ютерно-інтегровані технології”, 6.100101 “Енергетика та електротехнічні системи в агропромисловому комплексі”, 6.050701 “Електротехніка та електротехнології”
(витяг з протоколу від 24 червня 2015 р № 11)*

Р е ц е н з е н т и:

В.М. Михальський — доктор технічних наук, провідний науковий співробітник (ІЕД НАН України);

С.А. Шворов — доктор технічних наук, професор (НУБіП України)

В.Б. Павлов — доктор технічних наук, головний науковий співробітник (ІЕД НАН України)

Е45 **Електроніка** і мікропроцесорна техніка / Сенько В.І., Лисенко В.П., Юрченко О.М., Лукін В.Є., Руденський А.А. — К. : «Агроосвіта», 2015. — 676 с.

ISBN 978-617-7283-11-8

У навчальному посібнику розглянуто фізичні основи роботи і характеристики напівпровідникових приладів, основні властивості аналогових підсилювальних пристроїв, підсилюючі пристрої на біполярних та польових транзисторах, операційних підсилювачів, перетворювачів аналогових сигналів на операційних підсилювачах, генераторів гармонічних коливань, пристроїв порівняння аналогових сигналів та ключовий режим роботи напівпровідникових приладів, імпульсні пристрої, арифметичні основи цифрових пристроїв, логічні пристрої, аналого-цифрові і цифро-аналогові перетворювачі та мікропроцесори. Всі розділи супроводжуються прикладами розрахунків та контрольними запитаннями.

Навчальний посібник призначено для студентів вищих навчальних закладів, що навчаються за напрямками підготовки: 6.050202 — Автоматизація та комп’ютерно-інтегровані технології, 6.100101 — Енергетика та електротехнічні системи в агропромисловому комплексі, 6.050701 — Електротехніка та електротехнології. Може бути корисним для науково-педагогічних працівників ВНЗ I-IV рівнів акредитації за відповідними напрямками.

УДК 621.396.6

ББК 32.85я73+32.844.Ія73

ISBN 978-617-7283-11-8

©Сенько В.І., Лисенко В.П.,
Юрченко О.М., Лукін В.Є
Руденський А.А., 2015

ПЕРЕДМОВА

Навчальний посібник «Електроніка і мікропроцесорна техніка» призначений для студентів вищих навчальних закладів, які навчаються за напрямками підготовки: 6.050202 – Автоматизація та комп'ютерно-інтегровані технології, 6.100101 – Енергетика та електротехнічні системи в агропромисловому комплексі, 6.050701 – Електротехніка та електротехнології. Зміст посібника відповідає типовим навчальним програмам підготовки бакалаврів.

У цьому посібнику в розділах з першого по десятий розглянуто фізичні основи роботи і характеристики напівпровідникових приладів, основні властивості аналогових підсилювальних пристроїв, підсилювальних пристроїв на біполярних та польових транзисторах, операційних підсилювачів, перетворювачів аналогових сигналів на операційних підсилювачах, генераторів гармонічних коливань, пристроїв порівняння аналогових сигналів, ключовий режим роботи напівпровідникових приладів і імпульсні пристрої, арифметичні основи цифрових пристроїв, логічні пристрої, аналого-цифрові та цифро-аналогові перетворювачі, мікропроцесори. Викладення теоретичного матеріалу супроводжується типовими задачами з розв'язаннями. Така побудова книги має сприяти більш активному засвоєнню та закріпленню теоретичного навчального матеріалу та отриманню вмінь і навичок із розрахунку та аналізу електронних пристроїв. Наприкінці кожного розділу наведено контрольні запитання та завдання.

Авторський колектив під час підготовки цієї книги використав багаторічний досвід методичної та викладацької роботи, накопичений ним під час викладання дисциплін «Електроніка і мікропроцесорна техніка», «Електроніка і мікросхемотехніка», «Промислова електроніка» студентам в Національному університеті біоресурсів і природокористування України.

Автори вдячні Головному науковому співробітнику ІЕД НАН України, доктору технічних наук Павлову В.Б., доктору технічних наук, провідному науковому співробітнику ІЕД НАН України Михальському В.М. та доктору технічних наук професору кафедри автоматики та робототехнічних систем ім. акад. І.І. Мартиненка Національного університету біоресурсів і природокористування України Шворову С.А. за уважне рецензування та рекомендації щодо поліпшення окремих розділів посібника, які було враховано під час доопрацювання.

РОЗДІЛ 1

НАПІВПРОВІДНИКОВІ ПРИЛАДИ

1.1. Електропровідність напівпровідників

Напівпровідники – це матеріали, які мають питомий опір у межах $\rho = 10^{-5} \div 10^{10}$ Ом см та посідають за цим показником проміжне положення між металами ($\rho = 10^{-6} \div 10^{-5}$ Ом см) та діелектриками ($\rho = 10^{10} \div 10^{15}$ Ом см). Найважливішою ознакою напівпровідників є сильна залежність електричного опору від температури, ступеня опромінення світлом або рівня іонізуючого випромінювання, кількості домішок і т. інше. Під час нагрівання питомий опір провідників збільшується, а напівпровідників зменшується. Це свідчить про різний характер провідності цих матеріалів.

На рис. 1.1 подані енергетичні діаграми різних матеріалів (а — метал, б — діелектрик (ізолятор), в — напівпровідник), на яких В, З, П означають відповідно валентну зону, в якій усі рівні за температури абсолютного нуля заповнені електронами; заборонену зону, в якій енергетичні рівні відсутні; зону провідності (зону вільних електронів), на енергетичні рівні якої можуть переходити електрони за збудження атомів. Як бачимо, для того щоб електрон міг перейти з валентної зони в зону провідності, йому потрібно надати енергії, більшої ніж ΔW (за зворотного переходу така енергія виділяється у вигляді випромінювання). У металів заборонена зона відсутня, тому за кімнатної температури велика кількість електронів, яка перейшла з валентної зони в зону провідності, забезпечує металам високу електропровідність. У діелектриків ширина забороненої зони велика ($\Delta W > 4$ eВ; 1 eВ = $1,60201 \cdot 10^{-9}$ Дж — позасистемна одиниця енергії, що застосовується для вимірювання енергії мікрочасток, які мають електричний заряд; 1 Дж = 1 кГм²/с²) і за звичайних умов електрони провідності практично відсутні.

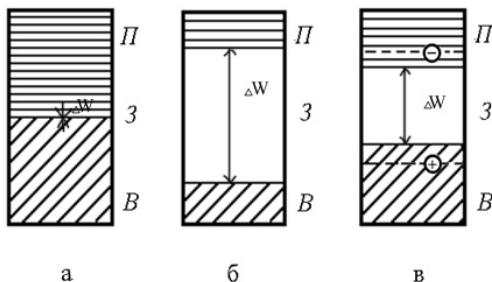


Рис. 1.1. Енергетичні діаграми різних матеріалів:
а – метал, б – діелектрик, в – напівпровідник

Ширина забороненої зони ΔW у найбільш розповсюджених напівпровідників — германію та кремнію — становить відповідно 0,72 і 1,12 eВ. Ці напівпровідники належать до IV групи елементів періодичної системи елементів Менделєєва і мають по чотири валентних електрони. Крім них нині поширені композити, такі як арсенід і фосфід галію (GaAs, GaP), антимонід індію (InSb), тобто системи $A_{III} - B_V$ та $A_{II} - B_{VI}$. Почали застосовувати і так звані органічні (некрystalічні) напівпровідники.

На рис. 1.2а показано схему кристалічної ґратки чистого кремнію, у якій кожен атом зв'язаний з чотирма такими самими парними чи ковалентними зв'язками (ці зв'язки умовно позначені подвійними лініями).

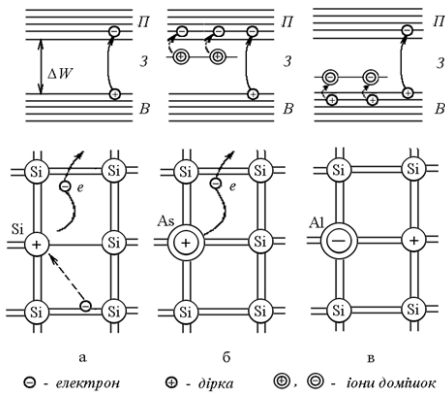


Рис. 1.2. Схема:

- а – кристалічної ґратки чистого кремнію, б – ковалентних зв'язків атомів арсену та атомів кремнію, в – кристалічної ґратки чистого кремнію з акцепторною домішкою

За температури навколишнього середовища, що відрізняється від абсолютного нуля, чи (і) під впливом магнітного поля, світла або іншого випромінювання деякі електрони отримують енергію, достатню для того, щоб подолати заборонену зону і перейти в зону провідності. При цьому у валентній зоні залишається незаповнений енергетичний рівень — дірка (рис. 1.2а). У кристалічній ґратці напівпровідника при цьому відбувається розрив одного з валентних зв'язків та поява вільного електрона, який може вільно пересуватися вздовж кристала, і дірки — вузла ґратки, який утратив один з електронів зв'язку. Обірваний зв'язок може бути відновлений, якщо його поновить електрон із сусіднього зв'язку.

Процес відновлення зв'язків за рахунок переміщення електронів від одного атома ґратки до іншого, тобто у валентній зоні, зручно зобразити у вигляді протилежно спрямованого руху дірок, котрим приписують позитивний заряд (тобто заряд, протилежний заряду електронів, які переміщуються). Таким чином, у кристалі можливо переміщення як вільних електронів (негативних зарядів), так і дірок (позитивних зарядів).

Процес утворення в чистому напівпровіднику пари електрон у зоні провідності — дірка у валентній зоні називається генерацією власних носіїв зарядів. Електрони в зоні провідності та дірки у валентній зоні під дією теплової енергії перебувають у хаотичному русі. При цьому можливий процес захоплення електронів зони провідності дірками валентної зони. Процес зникнення пар електрон-дірка називається рекомбінацією.

Середній час між моментами генерації і рекомбінації називають часом життя носіїв заряду.

Завдяки рекомбінації кількість носіїв заряду у напівпровіднику не збільшується і за постійної температури незмінна. Концентрації (кількість носіїв в одиниці об'єму, $1/\text{см}^3$) дірок p_i та електронів n_i у чистому напівпровіднику рівні: $p_i = n_i$. У робочому діапазоні температур концентрація електронів і дірок у чистому напівпровіднику невелика і за своїми електричними властивостями чистий напівпровідник близький до діелектриків.

У разі введення у чистий напівпровідник невеликої кількості домішки значно змінюється характер електропровідності. Якщо внести у кремній (германій) атоми домішки V групи таблиці Менделєєва (арсен, фосфор, сурму), то вони заміщують у вузлах кристалічних ґраток атоми кремнію (германію). При цьому чотири валентних електрони атома арсену (As), об'єднавшись з чотирма електронами сусідніх атомів кремнію, налагоджують систему ковалентних зв'язків (рис. 1.2б), п'ятий електрон виявляється надлишковим і не створює зв'язок із сусідніми атомами напівпровідника. Такі домішки, що мають додатковий валентний електрон, називають донорними. Локальні енергетичні рівні домішки лежать у верхній частині забороненої зони і заповнені за температури абсолютного нуля.

Близькість локальних рівнів до зони провідності призводить до того, що вже за невеликого нагріву атоми домішки іонізуються, віддають додатковий електрон, що призводить до збільшення кількості вільних електронів. Утворення вільних електронів за іонізації донорної домішки супроводжується появою у вузлах кристалічної ґратки нерухомих позитивних зарядів — іонів домішки. Обмін електронами між атомами домішки неможливий тому, що атоми домішки віддалені один від одного і за кімнатної температури усі іонізовані. Таким чином, іонізація атомів

домішки не призводить до збільшення концентрації дірок, які утворюються тільки в разі розриву зв'язків між атомами напівпровідника. Тому в разі внесення донорної домішки концентрація вільних електронів виявляється значно більше концентрації дірок і електропровідність визначається головним чином електронами. У такому випадку електрони є головними носіями (їх концентрація позначається n_n), дірки — неосновними (концентрація p_n), а такий напівпровідник називають напівпровідник n -типу. Незважаючи на те, що у домішковому напівпровіднику рухомі носії одного знаку переважають, напівпровідник загалом електрично нейтральний тому, що надлишковий заряд рухомих носіїв компенсується зарядом нерухомих іонів домішок. Для напівпровідника n -типу справедлива така рівність концентрації негативних і позитивних зарядів

$$n_n = p_n + N_d, \text{ де } N_d \text{ — концентрація донорної домішки.}$$

Оскільки p_n мала (ширина забороненої зони ΔW велика і генерація власних носіїв напівпровідника утруднена), то $n_n \approx N_d$. Таким чином, концентрація головних носіїв практично дорівнює концентрації атомів домішки, оскільки в робочому діапазоні вони цілком іонізовані. У цьому діапазоні температур концентрація головних носіїв залежить від температури.

У разі внесення в кремній (германій) домішки III групи (алюмінію, бора, індію), яку називають акцепторною, її атоми заміщують у вузлах кристалічної ґратки атоми кремнію (рис. 1.2в). Проте у цьому випадку під час комплектування ковалентних зв'язків одного електрона бракує, оскільки атоми домішки мають лише три валентних електрони. Енергетичний рівень домішки лежить у забороненій зоні поблизу валентної зони і незаповнений за температури абсолютного нуля. За рахунок переміщення електрона від сусіднього атома кремнію (наприклад, у разі підвищення температури до кімнатного рівня) утворюється негативний іон домішки, а на місці обірваного зв'язку у валентній зоні позитивний заряд — дірка. Локальні енергетичні рівні домішки розташовані біля валентної зони і легко беруть на себе електрони із цієї зони, що призводить до утворення дірок. Головними носіями при цьому стають дірки, неголовними — електрони. Збитковий заряд дірок компенсується зарядом негативних іонів і напівпровідник загалом є електрично нейтральним. Напівпровідник з акцепторною домішкою зветься напівпровідником p -типу. Для p -напівпровідника $p_p = n_p + N_a \approx N_a$, де N_a — концентрація акцепторної домішки.

Оскільки в діапазоні кімнатних температур усі атоми акцепторної домішки іонізовані (прийняли додатковий електрон), концентрація головних носіїв у зазначеному робочому діапазоні температур не залежить від температури.

1.2. Фізичні основи роботи електронно-діркового переходу

Електронно-дірковий або *p-n*-перехід — це перехідний шар між областями напівпровідника з різними типами провідності. Такий перехід є основою більшості напівпровідникових приладів. Властивості *p-n*-переходу визначаються співвідношенням концентрацій донорів і акцепторів, їх розподіленням за об'ємом *p*- та *n*-областей та геометрією областей. Якщо концентрація донорів у *n*-області дорівнює концентрації акцепторів у *p*-області ($N_d = N_a$), то перехід називають симетричним; якщо ці концентрації не рівні ($N_d \neq N_a$), то перехід називають несиметричним.

У напівпровідникових приладах ширше застосовуються несиметричні переходи.

Якщо концентрація домішок різниться на порядок і більше, переходи називають односторонніми і позначають *np +*- або *p+n*-. Індекс "+" підкреслює більшу електропровідність цієї області монокристалу.

Одна з напівпровідникових областей кристала, яка має більш високу концентрацію домішок (отже, і головних носіїв заряду), зветься емітером, а друга, з меншою концентрацією — базою.

Розглянемо процеси в *p-n*-переході у відсутності зовнішнього електричного поля (рис. 1.3а). Оскільки концентрація дірок у напівпровіднику *p*-типу набагато більша, ніж у напівпровіднику *n*-типу, і навпаки, в напівпровіднику *n*-типу висока концентрація електронів, то на межі поділу напівпровідників з різною електропровідністю створюється перепад (градієнт) концентрації дірок та електронів. Це викликає процес дифузії носіїв заряду з області з підвищеною в область з низькою концентрацією носіїв. Головні носії *p*-області – дірки – дифундують у *n*-область, а основні носії *n*-області – електрони — дифундують в *p*-область. Дифузійний струм через перехід $I_{\text{диф}} = I_{\text{диф}p} + I_{\text{диф}n} \approx I_{\text{диф}p}$ ($N_a \gg N_d, p_p \gg n_n$).

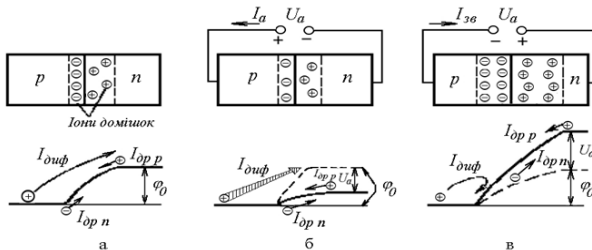


Рис. 1.3. Процеси в *p-n*-переході:

а – у відсутності зовнішнього електричного поля, б – у наявності зовнішньої прямої напругі U_a , в – за зміни полярності зовнішньої напруги

Коли під впливом сил дифузії носії перейдуть контактну границю, вони рекомбінують з головними носіями іншої області. Внаслідок відходу головних носіїв з однієї області та їх рекомбінації в інші області у приконтактних областях створюється збіднений на рухомі носії заряду шар і з'являється некомпенсований негативний заряд за рахунок іонів акцепторної домішки (в приконтактній області p -типу) і позитивний заряд за рахунок іонів донорної домішки (в приконтактній області n -типу). Збіднений на рухомі носії заряду шар (на рис. 1.3а він позначений кружечками зі знаком “-” та “+”, що позначають негативні та позитивні іони відповідно акцепторної та донорної домішки) має незначну електропровідність і його називають запірним шаром. Подвійний електричний об'ємний заряд (рис. 1.3а) створює електричне поле з напруженістю E_0 , що спричиняє появу на кривій розподілу потенціалу в напівпровіднику потенціального бар'єра φ_0 .

Електричне поле, яке виникло у середині запірного шару, спричиняє спрямоване переміщення носіїв заряду через перехід — дрейфовий струм, спрямований назустріч дифузійній складовій струму через перехід. Дрейфовий струм через перехід $I_{op} = I_{op,p} + I_{op,n}$.

Напрямок струмів дрейфу протилежний струмам дифузії і за відсутності зовнішньої напруги та незмінної температури ці струми однакові і повний струм через p - n -перехід дорівнює нулю:

$$I_a = I_{\text{diff}} - I_{op} = I_{\text{diff},p} + I_{\text{diff},n} - I_{op,p} - I_{op,n} = 0. \quad (1.1)$$

Ширина запірного шару в p - та n -областях залежить від концентрації іонів домішок у областях та менша, що більша концентрація домішок. Тому, коли $N_a \gg N_d$, перехід має подвійний електричний шар, ширина якого в області з меншою концентрацією домішок більша (див. рис. 1.3а).

Якщо прикласти до напівпровідника зовнішню пряму напругу U_a (рис. 1.3б) (плюс до p -області, мінус до n -області), то збіднений шар p -переходу звужується, а його провідність збільшується. Оскільки зовнішнє електричне поле E_a прикладається назустріч внутрішньому полю E_0 , сумарна напруженість поля в запірному шарі знижується і потенційний бар'єр дорівнює $\varphi = \varphi_0 - U_a$.

При цьому зростає кількість носіїв, що мають енергію, достатню для здолаття потенційного бар'єра, і збільшується дифузійна складова I_{diff} струму через перехід. Дрейфова складова визначається тільки кількістю головних носіїв заряду, які підійшли до запірного шару в процесі теплового руху. Тому дрейфовий струм неголовних носіїв від прикладеної напруги не залежить. Таким чином, повний струм через перехід $I_a = I_{\text{diff}} - I_{op} > 0$. Це прямий струм p - n -переходу. Зменшення

сумарного поля p - n -переходу призводить до зменшення об'ємного заряду та звуження запірного шару. Потенційний бар'єр φ_0 дорівнює частці вольт, тому для протікання прямого струму до p - n -переходу достатньо прикласти напругу, яка вимірюється також часткою вольт.

Якщо змінити полярність зовнішньої напруги, тобто до області p прикласти мінус, а до області n – плюс (рис. 1.3б), то зовнішнє поле E_a складатиметься з внутрішнім полем E_0 і потенційний бар'єр підвищуватиметься: $\varphi = \varphi_0 + |U_a|$, а ширина запірного шару зростає. Дифузія носіїв через перехід стає практично неможливою і тому струм $I_a = I_{\text{оиф}} - I_{\text{оп}} = -I_{\text{оп}}$. У такому випадку поле p - n -переходу утягує всі неголовні носії, які підійшли до нього, незалежно від потенційного бар'єра і через перехід тече струм тільки неголовних носіїв: струм дірок з n -області в p -область і електронів з p -області в n -область. Цей струм, який зветься зворотним струмом, значно менший за прямий струм через перехід, тому що кількість неголовних носіїв у напівпровіднику мала. Співвідношення прямого і зворотного струмів p - n -переходу говорить про односторонню провідність переходу, що дозволяє використати його для випрямлення змінного струму.

Зворотний струм неголовних носіїв через перехід $I_{\text{зс}} = I_{\text{оп}}$ іноді звать тепловим струмом (I_0), тому що він сильно залежить від температури: за нагріву напівпровідника збільшується генерація неосновних носіїв.

Залежність струму через p - n -перехід від прикладеної напруги $I_a = f(U_a)$ називається вольт-амперною характеристикою (ВАХ) електронно-діркового переходу і її визначають виразом:

$$I_a = I_0 [\exp(U_a / \varphi_T) - 1], \quad (1.2)$$

де $\varphi_T = kT / q$ — тепловий потенціал, який дорівнює контактній різниці потенціалів φ_k на межі поділу напівпровідників за відсутності зовнішньої напруги (за $T = 300\text{K}$, $\varphi_T = 0,025\text{В}$); k – стала Больцмана; T – абсолютна температура; q – заряд електрона.

За негативних (зворотних) напруг порядку $(0,1 \dots 0,2)\text{В}$ першою складовою у виразі (1.2) можна знехтувати ($e^{-4} \approx 0,02$), за позитивних, що перевищують $0,1\text{В}$, можна знехтувати одиницею ($e^4 \approx 54,6$), тому ВАХ, що описується виразом (1.2), матиме вигляд наведений на рис. 1.4а. На рис. 1.4б наведено ВАХ ідеального вентиля, у якого має місце нульове падіння напруги під час перебігу прямого струму, і нульовий струм під час прикладання зворотної напруги. З наведених ВАХ бачимо, що властивості p - n -переходу близькі до властивостей ідеального вентиля.

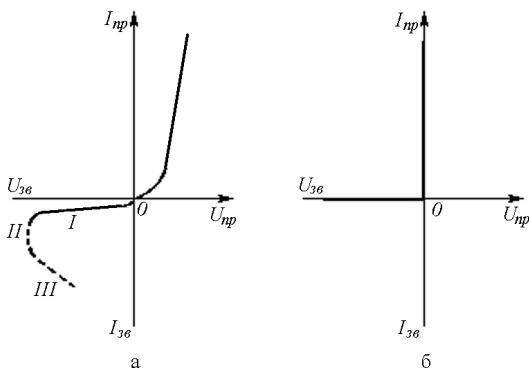


Рис. 1.4. ВАХ :

а – реального вентиля, б – ідеального вентиля

З підвищенням зворотної напруги до певної величини відбувається різке збільшення зворотного струму, пов'язане з пробоем p - n -переходу, що обмежує допустиму зворотну напругу. Залежно від механізму пробою p - n -переходу розрізняють електричний (лавинний та тунельний) та тепловий пробої.

Лавинний пробій виникає у переходах, які утворені напівпровідниками з низькою концентрацією домішок. За лавинного пробою в p - n -переході відбувається ударна іонізація, коли електрон прискорюється сильним полем і дістає енергію, достатню для збудження домішкових центрів і вузлів головних ґраток напівпровідника. Кількість носіїв зростає, що призводить до збільшення струму через перехід. У свою чергу отримані внаслідок первинної іонізації дірки і електрони на своєму шляху у переході іонізують нові атоми, що призводить до розвитку лавини рухомих носіїв заряду; зворотний струм значно зростає за практично незмінної зворотної напруги (ділянка II на рис. 1.4а).

В основі тунельного пробою лежать прямі електронні переходи між валентною зоною і зоною провідності під дією сильного електричного поля. Явище множення вільних носіїв за тунельного пробою зазвичай виникає в тонких шарах напівпровідників з високим рівнем домішок. У квантовій електроніці доведено, що електрони, які не володіють достатньою енергією для проходження через потенційний бар'єр, усе ж таки можуть пройти крізь нього, якщо з іншого боку цього бар'єра є такий самий вільний енергетичний рівень, який займали електрони перед бар'єром. Напруга пробою залежить від питомого опору напівпровідника; вона що більша, то вище питомий опір. Електричний пробій не призводить до руйнування переходу.

Оскільки в p - n -переході під час проходження зворотного струму виділяється тепло, у разі недостатнього тепловідведення починає підвищуватися його температура. Це спричиняє теплову генерацію вільних носіїв, за рахунок чого зворотний струм зростає з одночасним збільшенням кількості тепла, що виділяється (ділянка III на рис. 1.4а). На цій ділянці збільшення струму через перехід супроводжується зменшенням напруги на ньому. Внаслідок недопустимого нагрівання p - n -перехід руйнується, що називається тепловим пробоем. Пробивна напруга за теплового пробую залежить від температури навколишнього середовища і зменшується з її збільшенням. Напруга теплового пробую більша, що менший зворотний струм переходу та кращі умови відведення тепла в навколишнє середовище.

Лавинний і тунельний пробой належать до типу оборотних, коли зняття сильних електричних полів повертає процеси в p - n -переході у початковий стан. Тому їх виникнення використовують у напівпровідникових приладах для створення певних характеристик. Тепловий пробой — процес необоротний, бо він неминуче веде до руйнування матеріалу напівпровідника. Тепловий пробой зумовлює аварійний режим, який виводить з ладу напівпровідникові прилади.

Величина об'ємних зарядів у переході та поблизу його границь змінюється із зміною напруги, прикладеної до переходу. Це відбувається тому, що залежно від напруги змінюється ширина запірного шару, а також концентрація головних і неголовних носіїв поблизу границь переходу. Наявність різних за знаком зарядів по різні боки границі дозволяє вважати, що перехід має електричну ємність. Розрізняють бар'єрну (зарядну) і дифузійну ємності.

Бар'єрна (зарядна) ємність виникає за зворотної напруги на переході і зумовлена зміною на ньому об'ємного заряду. Як бачимо на рис. 1.3б область об'ємного заряду являє собою подвійний шар протилежних по знаку нерухомих зарядів. Цей подвійний шар можна уподібнити обкладкам плоского конденсатора, зарядженого до потенціалу $\varphi_0 = E_0$. Якщо прикласти зовнішню зворотну напругу, різниця потенціалів між електронною та дірковою областями напівпровідника збільшується, що призводить до збільшення об'ємних зарядів в цих областях напівпровідника. Через те, що об'ємні заряди створюються нерухомими іонами атомів-донорів та акцепторів, збільшення об'ємного заряду може бути пов'язано тільки з розширенням області об'ємного заряду переважно у бік області напівпровідника з меншою концентрацією домішки. Іншими словами, за збільшення зворотної напруги, прикладеної до переходу, збільшується область, збіднена рухомими носіями — електронами і дірками.

Бар'єрна ємність, як і будь-яка ємність, може бути подана у вигляді:

$$C_6 = \frac{\Delta q}{\Delta u} = \frac{\varepsilon \varepsilon_0 S}{l_0} \sqrt{\frac{\varphi_0}{\varphi_0 + |U_a|}}, \quad (1.3)$$

де Δq – зміна бар'єрного заряду; Δu – зміна напруги, яка викликала зміну заряду; S, l_0 – площа і товщина p - n -переходу за $U_a = 0$; ε – відносна діелектрична проникність напівпровідника; ε_0 – діелектрична проникність повітря.

Бар'єрна ємність буде більшою, що більше концентрація рухомих носіїв заряду на межі області об'ємного заряду (отже, що тонший шар області об'ємного заряду) і то менше напруга на переході. З (1.3) бачимо, що із збільшенням прикладеної зворотної напруги U_a бар'єрна ємність зменшується тому, що збільшується товщина l переходу (рис. 1.3в).

Залежність $C_6 = f(U_a)$ називають вольт-фарадною характеристикою (рис. 1.5а).

Якщо до p - n -переходу прикласти пряму напругу, бар'єрна ємність збільшується внаслідок зменшення l . Проте у цьому випадку приріст зарядів за рахунок інжекції відіграє більшу роль і ємність p - n -переходу визначається головним чином дифузійною складовою ємності.

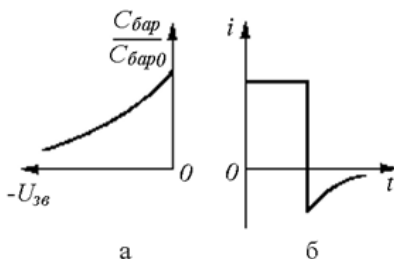


Рис. 1.5. Наведені:

а – вольт-фарадна характеристика, б – зворотний струм p - n -переходу

Дифузійна ємність відображає фізичний процес зміни концентрації рухомих носіїв заряду, які накопичуються в областях внаслідок зміни концентрації інжекттованих носіїв. За прикладеної до p - n -переходу прямої напруги через нього тече прямий струм, зумовлений інжекцією дірок у базову область. У базі накопичується заряд, створений неголовними носіями і пропорційний прямому струмові, і заряд головних носіїв, який забезпечує електронейтральність напівпровідника. Якщо швидко змінити полярність прикладеної напруги на протилежну, інжекттовані дірки не встигають рекомбінувати і під дією зворотної напруги переходять назад в область емітера. Головні носії заряду рухаються в протилежний бік і

уходять уздовж шини живлення. При цьому зворотний струм значно збільшується. Поступово додатковий заряд дірок у базі зникає (розсмоктується) за рахунок рекомбінації їх з електронами і повернення в p -область. Зворотний струм зменшується до статичного значення I_0 (рис. 1.5б). Перехід p - n веде себе подібно до ємності, причому заряд дифузійної ємності пропорційний прямому струму, який раніше протікав через p - n -перехід.

Таким чином, за зворотних напруг треба враховувати бар'єрну ємність C_B ($C_{\text{оиф}} = 0$), а за прямих – дифузійну $C_{\text{оиф}}$ ($C_B = 0$).

На практиці використовують лише бар'єрну ємність. Вона нелінійна і має високу добротність. Дифузійна ємність шунтується низьким прямим опором і її добротність мала (добротністю називають відношення реактивного опору до його активного опору). За допомогою добротності можна якісно і кількісно оцінити можливості використання ємності переходу як елемента резонансного контуру.

На практиці знаходять застосування переходи, які виникають за контакту металу з напівпровідниками. Якщо контакт метал- n -напівпровідник утворений і енергія електронів металу більша за енергію носіїв заряду напівпровідника, частка електронів перейде з напівпровідника в метал. У приконтактній області напівпровідника залишається некомпенсований позитивний заряд донорних домішок. Як результат біля межі контакту виникнуть об'ємні заряди та з'явиться контактна різниця потенціалів. Електричне поле, що з'явилося, буде перешкоджати подальшому руху електронів з напівпровідника в метал та сприяти переходу дірок з металу (неголовні носії заряду) в напівпровідник n -типу.

У зрівноваженій системі спостерігається динамічна рівновага головних та неголовних носіїв заряду, що рухаються назустріч. Сумарний струм через перехід дорівнює нулю. Концентрація головних носіїв заряду (електронів) у приконтактному шарі напівпровідника нижча за їх концентрацію в його об'ємі, тому цей шар має підвищений питомий опір і визначатиме опір усієї системи.

Якщо до системи увімкнути зовнішню напругу, причому плюс до металу, а мінус до напівпровідника, виникає додаткове електричне поле, яке знижує внутрішнє електричне поле в переході (знижує потенційний бар'єр). Опір приконтактного високоомного шару зменшується і через перехід потече струм, зумовлений переходом електронів з напівпровідника в метал. Збільшення прикладеної напруги приводить до збільшення струму. За прикладення зворотної напруги потенційний бар'єр збільшується і через перехід тече струм, створений дірками — неголовними носіями зарядів n -напівпровідника. Цей струм малий. Такий

перехід володіє випрямними властивостями. Потенційний бар'єр, який виникає у такому випадку, називають бар'єром Шотткі.

Для з'єднання зовнішніх виводів з кристалом напівпровідника застосовують омичні контакти, в яких зв'язок між напругою і струмом визначається законом Ома. Контакт металу з *n*-напівпровідником виявляється омичним (не утворює потенційного бар'єра), якщо робота виходу електрона з металу менша, ніж з напівпровідника. У такому випадку електрони вільно переходять з металу в напівпровідник і назад. За прикладання прямої або зворотної напруги змінюється лише ступінь збагачення шару поблизу металургійної межі електронами. Контакт метал-*p*-напівпровідник виявляється омичним, якщо робота виходу з металу більша, ніж з напівпровідника.

1.3. Напівпровідникові діоди

Напівпровідниковий діод – це електроперетворювальний прилад з одним *p-n*-переходом і двома виводами. Властивості, технічні характеристики та параметри діода визначаються *p-n*-переходом.

На практиці знаходять застосування точкові, площинні, сплавні і дифузійні діоди.

Точковий діод утворюється у місці контакту невеликої пластини напівпровідника і вістря металевого дроту – пружини. Тому лінійні розміри переходу менші за його ширину. Для більш надійного контакту через перехід пропускають імпульс струму в декілька ампер, що вплавляє вістря металу в напівпровідник. Відбувається дифузія металу в напівпровідникову пластину і утворюється півсферичний *p-n*-перехід. Завдяки малій площі діод володіє дуже малою ємністю переходу і використовується до частот в кілька сотень мегагерц. Мала площа переходу визначає невеликий допустимий струм діода. Точкові діоди зазвичай виконуються на основі германію.

Площинні сплавні діоди мають площинний електричний перехід, лінійні розміри якого, що визначають його площу, значно більші за ширину *p-n*-переходу. Перехід у таких діодах може виконуватися методом сплавлення напівпровідникової пластини з металом. На пластину напівпровідника накладають метал або сплав, який вміщує донорні або акцепторні домішки. Після цього цей матеріал нагрівають до температури, що достатня для того, щоб частина напівпровідника розчинилася в отриманому розплаві. За наступного охолодження відбувається рекристалізація початкового напівпровідника з домішкою вплавленого металу і утворюється *p-n*-перехід.

Дифузійні діоди виготовляють за допомогою дифузії в напівпровідникову пластину домішки, яка перебуває в газоподібній, рідинній або твердій фазах. Якщо дифузія домішки здійснюється через

отвір у захисному шарі, нанесеному на поверхню напівпровідника, то одержують так званий планарний $p-n$ -перехід.

Дифузійні діоди відрізняються від сплавних меншою ємністю і більшою швидкодією.

За функціональним призначенням діоди поділяють на випрямні, високочастотні (універсальні), імпульсні, опорні (стабілітрони), перемикальні, фотодіоди, світлодіоди, тунельні та інші.

На рис. 1.6 показано вольт-амперні характеристики германієвого (а), кремнієвого (б) діодів та їх умовне позначення (в). Порівнюючи вольт-амперні характеристики реального діода і $p-n$ -переходу (див. рис. 1.4а), можна зробити висновок, що вони відрізняються. Це зумовлено тим, що ідеальна вольт-амперна характеристика (рис. 1.4а) $p-n$ -переходу не враховує рекомбінаційно-генераційні процеси, які відбуваються у об'ємі і на поверхні $p-n$ -переходу, який вважають нескінченно тонким і довгим.

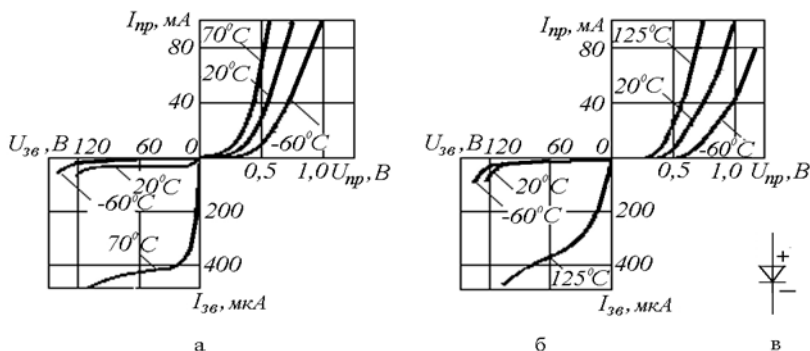


Рис. 1.6. ВАХ:

а – германієвого діода, б – кремнієвого діода та умовне позначення діодів (в)

Реальний $p-n$ -перехід не є нескінченно тонким і тому за зворотної напруги відбувається генерація пар електрон-дірка, які утворюють струм генерації $I_{ген}$. До того ж із збільшенням зворотної напруги збільшується область, збіднена рухомими носіями заряду – електронами і дірками. Це призводить до того, що товщина $p-n$ -переходу зростає (ефект Ерлі), а, отже, і кількість генерованих пар теж зростає. Тому із зростанням зворотної напруги водночас зростає і зворотний струм (рис. 1.6б).

Протяжність реального $p-n$ -переходу також не нескінченна. Поверхня напівпровідникового кристала характеризується порушенням кристалічної ґратки і різними забрудненнями, що зумовлює рекомбінаційно-генераційні процеси на поверхні $p-n$ -переходу і

призводить до появи додаткового струму – струму витоку $I_{\text{вит}}$. Таким чином, зворотний струм реального діода $I_{\text{зв}} = I_0 + I_{\text{ген}} + I_{\text{вит}}$.

У разі порушення технологічного процесу, коли з'являється ймовірність потрапляння різних забруднень на поверхню напівпровідникового діода, струм витоку може становити головну частину зворотного струму діода, значно перевищуючи струми $I_{\text{ген}}$ і I_0 , і навіть шунтувати p - n -перехід.

Відносна частка $I_{\text{ген}}$ і I_0 у зворотному струмі діода залежить від типу початкового напівпровідникового матеріалу. Так, для германію ($I_{\text{ген}}/I_0 \ll 1$). Для кремнію ($I_{\text{ген}}/I_0 \approx 1000$).

Струм $I_{\text{вит}}$ також залежить і від типу напівпровідникового матеріалу, який застосовується. Для германієвих діодів завжди $I_{\text{вит}} < I_{\text{ген}} + I_0$. Для деяких типів кремнієвих діодів навпаки $I_{\text{вит}} > I_{\text{ген}} + I_0$.

З урахуванням вищевикладеного приблизно можна вважати, що для германієвих діодів $I_{\text{зв}} \approx I_0$, тобто зворотним струмом є тепловий струм, тому він більшою мірою підданий температурним змінам і перевищує значення зворотних струмів кремнієвих діодів на декілька порядків. Для кремнієвих діодів $I_{\text{зв}} = I_{\text{ген}} + I_{\text{вит}}$.

Пряма вітка вольт-амперної характеристики реального діода (рис. 1.6а,б) також відрізняється від вольт-амперної характеристики ідеального p - n -переходу. Це пояснюється тим, що вираз (1.2) не враховує впливу об'ємного опору бази r_b діоду за великих рівнів інжекції, коли кількість неголовних для області бази носіїв заряду, що інjektуються, стає значно більше головних (у нашому випадку $p_n \gg n_n$). Справді, концентрація головних носіїв заряду в області бази, як вже зазначалося, значно менша, ніж в області емітера, що виявляється в істотній відмінності опорів цих областей ($r_b \gg r_e$). Значення r_b залежить від типу діода і може змінюватися від десятих часток до декількох десятків Ом. Наявність значного об'ємного опору бази призводить до нерівності значень напруг на виводах діода (U_a) та його електронно-дірковому переході ($U_{\text{БЕ}}$). Ця різниця що більша, то більший прямий струм діода, тому що $U_{\text{БЕ}} = U_a - I r_b$. Водночас аналітичний вираз (1.2) для вольт-амперної характеристики ідеального p - n -переходу не враховує спад напруги в області бази, що дорівнює $I r_b$, і розуміє під $U = U_a$ тільки значення $U_{\text{БЕ}}$. Якщо у вираз (1.2) підставити реальне значення $U_{\text{БЕ}}$ і знехтувати одиницею для великих рівнів інжекції, то одержимо рівняння, яке описує пряму вітку вольт-амперної характеристики реального діода

$$I = I_{\text{зв}} \{ \exp[(U_a - I r_b) / \varphi_T] - 1 \}$$

$$U_a = [\varphi_T \ln(I/I_{зв} + 1)] + Ir_B. \quad (1.4)$$

Для малих струмів вираз (1.4) має вигляд

$$U_a \approx \varphi_T \ln(I/I_{зв} + 1).$$

За $I \gg I_{зв}$, що відповідає великим рівням інжекції, складовою, що містить $\ln(I/I_{зв})$, можна знехтувати. Тоді пряма вітка вольт-амперної характеристики описується лінійною залежністю $U_a = Ir_B$. Ця ділянка вольт-амперної характеристики зветься омичною ділянкою прямої вітки.

Прямий струм діода також залежить від температури навколишнього середовища і збільшується з її підвищенням, хоча у значно меншій мірі, ніж зворотний струм.

Спад напруги на діоді U_a залежить від струму I , який протікає через нього, і має більше значення у діодів з малим $I_{зв}$. У кремнієвих діодів тепловий струм I_0 малий, тому початкова ділянка прямої вітки характеристики значно більш полого, ніж у германієвих (рис. 1.6а,б). За збільшення температури пряма вітка характеристики стає більш крутою, тому що зростає I_0 і зменшується опір бази. Спад напруги, що відповідає тому самому значенню прямого струму, при цьому зменшується, що оцінюється за допомогою температурного коефіцієнта напруги (ТКН)

$$TKN = \Delta U_a / \Delta T. \quad (1.5)$$

ТКН показує, наскільки має змінитися напруга на $p-n$ -переході в разі зміни температури на $1^\circ C$ за певного значення прямого струму ($I = const$) ($TKN = 2,2 мВ / град$).

Напівпровідниковий діод характеризується диференціальним (динамічним) і статичним опором, які визначаються за вольт-амперною характеристикою. Диференціальний опір у будь-якій точці прямої вітки характеристики:

$$r_o = dU_a / dI \approx \Delta U_a / \Delta I = (m_U / m_I) \cdot ctg \beta, \quad (1.6)$$

де ΔU_a , ΔI_a – кінцеві прирости напруги і струму поблизу робочої точки;

m_U та m_I – масштаби за вісями напруги та струму;

β – кут нахилу між дотичною в робочій точці та віссю абсцис.

Статичний опір у будь-якій точці прямої вітки характеристики:

$$r_{ст} = U_a / I_a. \quad (1.7)$$

Залежно від того, на якій ділянці вольт-амперної характеристики знаходиться робоча точка, значення $r_{ст}$ може бути менше, дорівнювати або більше значення r_o . Проте $r_{ст}$ завжди позитивне, водночас r_o може бути і негативним (наприклад, у тунельного діода).

Під час роботи на високих частотах та в імпульсних режимах починає грати роль ємність діода C_d , яка вимірюється між виводами діода за заданих значень напруги і частоти. Ця ємність містить ємність переходу $C_{пер}$, яка утворена дифузійною ($C_{диф}$), бар'єрною (зарядною) C_B ємностями, і ємність корпусу діода (C_K):

$$C_d = C_{диф} + C_B + C_K. \quad (1.8)$$

Як було зазначено вище, значення ємності діода C_d визначається режимом його роботи. За прямої напруги $C_d = C_{диф} + C_K$, за зворотної напруги $C_d = C_B + C_K$.

З врахуванням розглянутих опорів і ємностей частотні властивості діода можна аналізувати за допомогою його еквівалентної схеми, яку наведено на рис. 1.7, де $r_{пер}$ – опір p - n -переходу. За прямого зміщення переходу $r_{пер}$ становить десятки частки ома і тому шунтувальною дією дифузійної ємності можна знехтувати.

Сукупність усіх цих елементів схеми утворює загальний опір діода у комплексній формі:

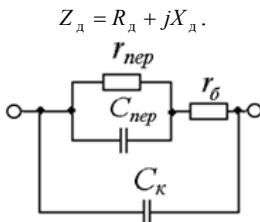


Рис. 1.7. Еквівалентна схема діода

Частотні властивості діода багато в чому визначаються процесами накопичення і розсмоктування неголовних носіїв заряду для області бази. Тому з точки зору підвищення швидкодії, діод має виготовлятися так, щоб за можливості прискорити процеси зміни об'ємного заряду неголовних носіїв в області бази або зовсім виключити їх. Останнього можна домогтися за використання випрямного переходу Шотткі. Діоди Шотткі володіють більшою швидкістю, ніж діоди з p - n -переходом.

Крім того, діоди Шотткі відрізняються від діодів з p - n -переходом меншим прямим спадом напруги через меншу висоту потенційного бар'єра для головних носіїв і більшу допустиму густину струму, що пов'язано з якісним тепловідведенням. Це надає перевагу діодам Шотткі за використання у колах з високою частотою. Треба також зазначити, що пряма вітка вольт-амперної характеристики діода Шотткі через меншу опору ближче до реальної.

Розглянемо деякі типи діодів, які широко застосовуються на практиці.

Випрямні діоди використовують вентиляльні властивості *p-n*-переходу і застосовуються для перетворення змінного струму в постійний. Крім того, випрямні діоди широко використовують у схемах керування та комутації, для обмеження паразитних викидів напруг у колах з індуктивними елементами як елементи розв'язки в електричних колах і т інше.

Залежно від початкового напівпровідникового матеріалу діоди розділяють на: германієві, кремнієві і арсенід-галієві. Германієві випрямні діоди можуть бути використані за температур, що не перевищують $70\text{--}80^\circ\text{C}$, кремнієві – до $120\text{--}150^\circ\text{C}$, арсенід-галієві – до 150°C .

Випрямний діод являє собою електронний ключ, який керується прикладеною до нього напругою. За прямої напруги ключ замкнений (відкритий), за зворотної — вимкнутий (закритий). Однак в обох випадках цей ключ не є ідеальним. Якщо подати пряму напругу на ключ, він замкнеться (відкриється) і напруга на навантаженні буде нижче вхідної на величину спаду напруги $U_{\text{пр}}$ на відкритому діоді.

Для випрямних діодів характерно, що вони мають малий опір у відкритому стані та дозволяють пропускати великі струми. Їх бар'єрна ємність велика, тому що вони мають великі площі *p-n*-переходу, і досягає значень десятків пікофарад.

Головними параметрами випрямних діодів, що характеризують їх роботу у випрямних схемах, є: середнє за період значення прямого струму $I_{\text{пр ср}}$, який може тривалий час протікати через діод за допустимого його нагрівання; середнє за період значення прямої напруги $U_{\text{пр ср}}$ за заданого середнього значення прямого струму; максимально допустима зворотна напруга $U_{\text{зв max}}$, яку довгочасно витримує діод (вона дорівнює $0,7 \div 0,8$ від напруги пробою *p-n*-переходу); середнє за період значення зворотного струму $I_{\text{зв ср}}$ за заданого значення зворотної напруги $U_{\text{зв}}$; гранична частота f_{max} діапазону, в межах якого струм діода не зменшується нижче заданого значення.

Випрямні діоди за потужністю підрозділяють на: діоди малої потужності ($I_{\text{пр ср max}} \leq 0,3 \text{ A}$); середньої потужності ($0,3 \text{ A} < I_{\text{пр ср max}} \leq 10 \text{ A}$) і великої потужності ($I_{\text{пр ср max}} > 10 \text{ A}$). За частотою випрямні діоди розділяють на: низькочастотні ($f_{\text{max}} < 10^3 \text{ Гц}$); високочастотні ($f_{\text{max}} > 10^3 \text{ Гц}$). Серед потужних діодів велике розповсюдження знайшли лавинні діоди. Завдяки особливій технології, яка забезпечує виготовлення майже однорідного за властивостями *p-n*-переходу, і виключенню струму витоку вздовж по краю напівпровідникової структури зворотний струм у

лавинних діодах тече через всю поверхню переходу з однаковою густиною. При цьому перегрів кристала виявляється меншим і вірогідність теплового пробою різко знижується. Це значно підвищує надійність роботи діодів. На практиці дуже часто застосовують групове вмикання діодів. За послідовного і паралельного з'єднань діодів через розбіжність їх вольт-амперних характеристик виникають неоднакові розподіли напруг або струмів між окремими діодами. На рис. 1.8 показано схеми: послідовного (рис. 1.8а) і паралельного (рис. 1.8б) з'єднання двох діодів. Там само показано прямі (рис. 1.8г) і зворотні (рис. 1.8в) вітки вольт-амперних характеристик з'єднаних діодів.

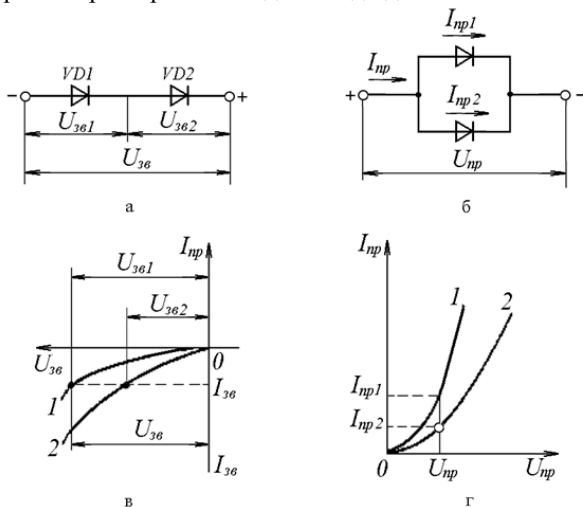


Рис. 1.8. Схеми з'єднання двох діодів та ВАХ: а, в – послідовного, б, г – паралельного

Згідно з наведеними вольт-амперними характеристиками за послідовного з'єднання діодів зворотна напруга $U_{3в}$, яка прикладена до них за однакового зворотного струму $I_{3в}$, розподіляється між діодами неоднаково: до діода VD1 прикладена напруга $U_{3в1}$, а до діода VD2 — напруга $U_{3в2}$ (рис. 1.8в). За паралельного з'єднання діодів загальний струм $I_{пр}$, який протікає у колі, за однакового прямого спаду напруги $U_{пр}$ розподіляється між діодами неоднаково: через діод VD1 протікає струм $I_{пр1}$, а через діод VD2 — струм $I_{пр2}$ (рис. 1.8г). Для запобігання виходу з ладу діодів через перевантаження щодо струму або перенапруг приймають спеціальні заходи із зрівняння вказаних параметрів між окремими діодами. За послідовного з'єднання діодів для зрівняння напруг

зазвичай використовують резистори, які вмикаються паралельно діодам, а за паралельного з'єднання – індуктивні подільники різних типів.

Високочастотні діоди – це напівпровідникові прилади універсального призначення. Їх застосовують у тих самих електронних пристроях, що й випрямні діоди, однак за меншого електричного навантаження. Одним з головних параметрів високочастотних діодів є ємність діода: $C_D \leq 1 \text{ нФ}$. Інші параметри високочастотних діодів такі самі, як у випрямних.

У діапазоні підвищених частот слід урахувати інерційність діода, пов'язану з накопиченням заряду в області бази і емітера поблизу p - n -переходу. Інерційність діода, а також ємність на дуже високих частотах роблять сумірними амплітуди прямого і зворотного струмів робочих сигналів і діод втрачає властивості одnobічної провідності.

Імпульсні діоди – це напівпровідникові діоди, які мають малу тривалість перехідних процесів і які використовують як ключові елементи в пристроях імпульсної техніки.

Імпульсні діоди, як і випрямні, характеризуються статичними параметрами $I_{\text{пр ср}}$, $I_{\text{зв ср}}$, $I_{\text{пр max}}$, $U_{\text{пр max}}$, $U_{\text{зв max}}$, C_D .

Після вмикання прямого струму $I_{\text{пр}}$ в базі діода поблизу p - n -переходу виникає надлишкова концентрація неголовних носіїв заряду, як результат збільшується прямий опір діода і напруга на діоді $U_{\text{пр max}}$ перевищує усталену напругу $U_{\text{пр уст}}$. Оскільки надлишковий нерівноважний заряд у базі розсмоктується за час, що не менший за час життя неголовних носіїв заряду (час, протягом якого концентрація нерівноважних носіїв заряду зменшується в e раз), то напруга на діоді знижується до $U_{\text{пр уст}}$ за кінцевий інтервал часу, який називають часом встановлення прямої напруги (опору) $t_{\text{вст}}$.

Якщо пряму напругу на діоді, змінити на зворотну (рис. 1.9а), то зворотний струм різко зростає за рахунок того, що накопичені в базі під час протікання прямого струму дірки втягуються полем p - n -переходу назад в емітер. Після зміни полярності напруги в деякий проміжок часу t_1 зворотний струм змінюється мало (рис. 1.9б) і обмежений тільки зовнішнім опором кола. При цьому заряд неголовних носіїв, накопичених за інжекції в базі діода, розсмоктується. Коли мине час t_1 , концентрація неголовних носіїв заряду на межі переходу досягає рівноважного стану, але в глибині бази ще існує нерівноважний заряд. З цього часу зворотний струм діода зменшується до свого статичного значення. Зміна його припиниться в момент повного розсмоктування заряду, накопиченого в базі. Проміжок часу з моменту припинення прямого струму до моменту, коли зворотний струм досягає свого встановленого значення (порядку

$0,1I_0$, де I_0 — струм за прямої напруги), називають часом відновлення зворотного опору (струму) діода $t_{\text{відн}}$.

У швидкодіючих імпульсних колах широко застосовуються діоди Шотткі.

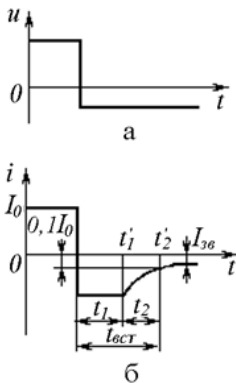


Рис. 1.9. Графік зміни:

а – полярності прямої напруги на діоді, б – зворотного струму на діоді

Надвисокочастотні діоди (НВЧ-діоди) — це напівпровідникові діоди, які призначені для перетворення і обробки надвисокочастотних сигналів (до десятків і сотень гігерц). НВЧ-діоди широко застосовуються в пристроях генерації і підсилення електромагнітних коливань НВЧ діапазону, помноження частоти, модуляції, регулювання і обмеження сигналів тощо. Типовими представниками цієї групи діодів є змішувальні (одержання сигналу суми або різниці двох частот), детекторні (виділення постійної складової НВЧ сигналу) і перемикальні (керування рівнем потужності надвисокочастотного сигналу).

Стабілітрони (опорні діоди) призначені для стабілізації рівня напруги. Їх робота базується на використанні явища електричного пробоя p - n -переходу за вмикання діода у зворотному напрямку. На рис. 1.10а показано вольт-амперні характеристики стабілітрона за різних температур навколишнього середовища, а також умовне позначення (б) і його під'єднання до схеми стабілізації постійної напруги (в).

Стабілітрони виготовляють, як правило, з кремнію. У разі використання високолегованого кремнію (висока концентрація домішок, а, отже, і вільних носіїв заряду) напруга стабілізації знижується, а із зменшенням міри легування кремнію — підвищується. Напруга стабілізації лежить у межах від 3 до 180 В.

Як бачимо з рис. 1.10а, за підвищення зворотної напруги відбувається лавинний пробій p - n -переходу. При цьому спостерігається

різке зростання зворотного струму за майже незмінного рівня зворотної напруги. Якщо зворотний струм через стабілітрон не перевищує значення $I_{ст\max}$, то електричний пробій не переходить у тепловий і діод не псується.

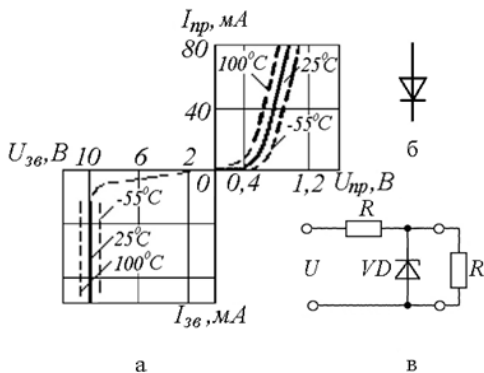


Рис. 1.10. Показані:

а – вольт-амперні характеристики стабілітрона, б – умовне позначення стабілітрона, в – включення стабілітрона в схему стабілізації постійної напруги

Стабілітрони характеризуються такими головними параметрами: $U_{ст}$ – напруга стабілізації під час протікання заданого струму стабілізації; $I_{ст\min}$, $I_{ст\max}$ – мінімальне і максимальне значення постійних струмів на ділянці стабілізації; P_{\max} – максимальна потужність розсіювання; диференціальний опір, який визначається за заданого струму на ділянці стабілізації як $r_{\text{диф}} = \frac{\partial U_{ст}}{\partial I_{ст}}$; температурний коефіцієнт напруги стабілізації $\alpha_T = \left[\frac{\Delta U_{ст}}{U_{ст\text{ном}} \Delta T} \right] \times 100\%$, де $\Delta U_{ст}$ – відхилення напруги $U_{ст}$ від номінального значення $U_{ст\text{ном}}$ за зміни температури в інтервалі ΔT .

Під'єднання стабілітронів у схему стабілізації вихідної напруги показано на рис. 1.10в. У разі збільшення напруги живлення збільшується струм через стабілітрон і резистор R ($R_n = \text{const}$), напруга на стабілітроні і навантаженні $U_{\text{вих}}$ залишається незмінною, а надлишок вхідної напруги виділяється на R . Із зміною опору R_n струм, що протікає через опір R , залишається незмінним, але змінюється розподіл струмів між стабілітроном і навантаженням, а напруга $U_{\text{вих}}$, як і раніше зберігається незмінною.

Параметри кола стабілізації напруги вибирають таким чином, щоб задовольнялись такі очевидні нерівності:

$$I_{\text{ст min}} \leq \frac{U_{\text{вх min}} - U_{\text{ст}}}{R} - I_{\text{н max}}, \quad (1.9)$$

$$I_{\text{ст max}} \geq \frac{U_{\text{вх max}} - U_{\text{ст}}}{R} - I_{\text{н min}}, \quad (1.10)$$

де $U_{\text{вх max}}, U_{\text{вх min}}$ – максимальна і мінімальна напруги джерела живлення; $I_{\text{н max}}, I_{\text{н min}}$ – максимальний і мінімальний струми навантаження, які беруть відповідно за $R_{\text{н min}}$ і $R_{\text{н max}}$.

Для зменшення температурного коефіцієнта напруги стабілізації послідовно з стабілітроном під'єднують додатковий діод (рис. 1.11а). При цьому вид вольт-амперної характеристики (рис. 1.10а) за прямої напруги U не змінюється і ця ділянка є зворотною віткою характеристики діода. На відміну від вищевикладеного такий компенсований стабілітрон практично не змінює параметри напруги.

За необхідності забезпечити стабілізацію двополярних напруг стабілітрони з'єднують послідовно (рис. 1.11б). Для стабілізації і обмеження двополярних напруг промисловістю випускаються двоанодні стабілітрони (рис. 1.11в).

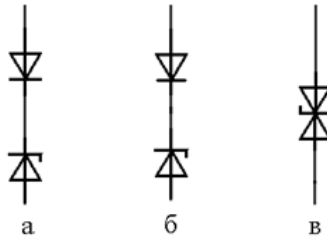


Рис. 1.11. Схеми з'єднання діода:

а – послідовно з стабілітроном додаткового діода, б – стабілітронів послідовно, в – двоанодних стабілітронів

Для стабілізації невеликих значень напруги ($U_{\text{ст}} \leq 1В$) використовують пряму вітку вольт-амперної характеристики діодів, а діоди при цьому називають стабісторами.

Варикап – це напівпровідниковий діод, дія якого засновується на використанні залежності бар'єрної (зарядної) ємності від значення прикладеної напруги. Це дозволяє застосовувати варикап як елемент з електрично керованою ємністю.

Головною характеристикою варикапа є вольт-фарадна характеристика (рис. 1.12а) – $C_B = f(U_{\text{зв}})$.

Головними параметрами варикапа є: C_B – ємність, яка замірюється між виведеннями варикапа за заданої зворотної напруги; K_c – коефіцієнт

перекриття за ємністю, який використовується для оцінювання залежності $C_B = f(U_{3B})$ і дорівнює відношенню ємності варикапа за двох заданих значень зворотної напруги ($K_\epsilon = 2...20$).

Залежність параметрів варикапа від температури характеризується температурним коефіцієнтом ємності ($TK\epsilon$) $\alpha_{C_B} = \frac{\Delta C_B}{C \Delta T}$

Умовне графічне зображення варикапа наведено на рис. 1.12б.

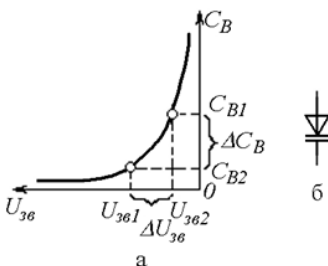


Рис. 1.12. Показані:

а – вольт-фарадна характеристика варикапа,
б – умовне графічне зображення варикапа

Тунельний діод – це напівпровідниковий діод, на вольт-амперній характеристиці якого є ділянка з негативним диференціальним опором (ділянка 1-2 на рис. 1.13а). Наявність його пояснюється тим, що за дуже малих товщин запірного слою (10 нм і менше) спостерігається тунельний перехід зарядів з валентної зони в зону провідності. Залежно від функціонального призначення тунельні діоди умовно розділяють на підсилювальні, генераторні, перемикальні. Сфера їх застосування сьогодні обмежена через більшу ефективність, яку дають інші напівпровідникові компоненти.

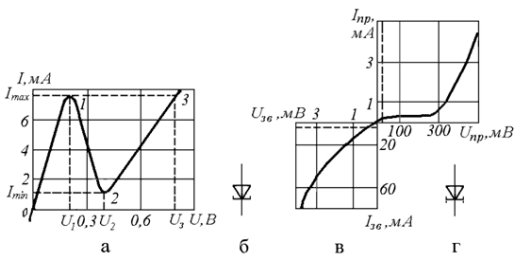


Рис. 1.13. ВАХ та умовні позначення діодів:

а, б – тунельного; в, г – оберненого

Обернені діоди являють собою різновид тунельних і характеризуються тим, що замість ділянки з негативним диференціальним опором у них на вольт-амперній характеристиці є практично горизонтальна ділянка (рис. 1.13в). У цих діодах пряму вітку характеристики можна вважати зворотною. Обернений діод має значно меншу пряму напругу, ніж звичайні діоди, і може бути застосований для випрямлення прямих напруг. Значення зворотних напруг також малі.

Умовні позначення тунельного та оберненого діодів показано відповідно на рис. 1.13б і рис. 1.13г.

Діоди, що призначені для генерування шумів, становлять окрему групу напівпровідникових приладів, так званих **генераторів шуму**. З виду вольт-амперних характеристик і схеми вмикання вони практично не відрізняються від стабілітронів. Режим їх роботи вибирається так, щоб зворотний струм (струм пробою) був менший, ніж $I_{ст\ min}$. За малих струмів параметри напруги пробою нестабільні, як результат виникають її коливання, які відбуваються випадковим чином (генерується напруга шумів). Спектр частот їх досить широкий (до 3,5 МГц).

Діоди Гана засновані на використанні такого самого за назвою фізичного явища генерації високочастотних коливань електричного струму в напівпровіднику. Це наслідок того, що у деяких напівпровідникових матеріалів на вольт-амперній характеристиці є ділянка з негативним диференціальним опором, аналогічна характеристиці, що показана на рис. 1.13а. Під час створення у такому матеріалі електричного поля певної напруженості виникають коливання електричного поля. Частота їх визначається параметрами самого діода, а не параметрами зовнішньої резонансної системи, як це має місце, наприклад, у генераторах, виконаних на тунельних діодах.

Маркування напівпровідникових діодів передбачає шість символів. Перший символ – літера (для приладів загального застосування) або цифра (для приладів спеціального призначення), що вказує вхідний напівпровідниковий матеріал, з якого виготовлений діод: $G(1)$ – германій, $K(2)$ – кремній; $A(3)$ – арсенід галію. Другий символ – літера, яка позначає підклас діода: D – випрямні, високочастотні (універсальні) і імпульсні діоди; B – варикапи; C – стабілітрони і стабістори; L – світлодіоди. Третій символ – цифра, що вказує призначення діода (у стабілітрона – потужність розсіяння): наприклад: 1,2 – випрямні, 3 – магнітодіоди, 4 – універсальні і т. інше. Четвертий і п'ятий символи – двозначне число, що вказує порядковий номер розробки (у стабілітронів – номінальна напруга стабілізації). Шостий символ — літера, що означає параметричну групу приладу (у стабілітронів – послідовність розробки).

Приклади маркування діодів: ГД412А – германієвий (Г), діод (Д), універсальний (4), номер розробки 12, група А; КС196В – кремнієвий (К),

стабілітрон (С), потужність розсіяння не більше $0,3Вт$ (1), номінальна напруга стабілізації $9,6 В$ (96), третя розробка (В).

Для напівпровідникових діодів з малими розмірами корпусу використовується кольорове маркування у вигляді міток, що наносять на корпус приладу.

Основні відомості про конструктивне виконання і параметри силових діодів містяться в його позначенні. Так, наприклад, в умовному позначенні діода Д161-200-5-1,25-1,35 літера Д відповідає виду приладу (якщо діод має лавинну ВАХ у зоні зворотної напруги, то до літери Д додається літера Л), а цифри 161 вказують на певні конструктивні ознаки. Інші цифрові позначення вказують на те, що максимально допустимий середній прямий струм $200 А$, максимальна зворотна напруга $500 В$ (5-й клас приладу з напруги), межа зміни імпульсної прямої напруги від $1,25 В$ до $1,35 В$. Інформація про значення прямої напруги є важливою для діодів, призначених для паралельної роботи. Для діодів з нормованим значенням часу зворотного відновлення (частотних або діодів, що швидко відновлюються) в позначенні додається літера Ч і вказується група, що відповідає конкретному часу відновлення. Наприклад, позначення ДЧ161-200-5-2 на відміну від Д161-200-5 свідчить про те, що діод нормований не тільки за струмом ($200 А$) і класом зворотної напруги ($500 В$), але й має гарантований час зворотного відновлення не більше, ніж $4 мкс$, що відповідає групі 2.

1.4. Біполярні транзистори

Біполярний транзистор – це напівпровідниковий прилад з двома взаємодіючими випрямними переходами і трьома (чи більш) виведеннями, підсилювальні властивості якого зумовлені явищами інжекції і екстракції (витягування) неголовних носіїв заряду. Роль випрямного електричного переходу (як і в діоді) виконує *p-n*-перехід. У біполярному транзисторі використовуються водночас два типи носіїв заряду — електрони і дірки (звідси і назва — біполярний). Переходи транзистора утворені трьома областями напівпровідника з різного виду провідностями. Залежно від характеру електропровідності зовнішніх шарів розрізняють транзистори типу *p-n-p* (рис. 1.14а) і *n-p-n* (рис. 1.14в). Умовні позначення транзисторів цих типів показані відповідно на рис. 1.14б, г.

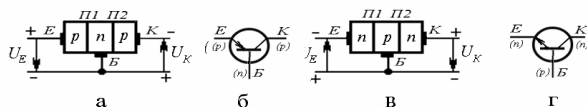


Рис. 1.14. Структура зовнішніх шарів транзисторів та умовні позначення транзисторів:

а, б – типу *p-n-p*, в, г – типу *n-p-n*

Внутрішню область монокристалу транзистора, що розділяє p - n -переходи, називають базою (B). Зовнішній шар монокристалу, що призначений для інжектування (впровадження) носіїв заряду в базу, називають емітером (E), а p - n -перехід PII , що примикає до емітера, – емітерним. Інший зовнішній шар, екстрагуючий носії заряду з бази, називають колектором (K), а перехід PII – колекторним. Змінюючи напругу між базою та емітером, можна керувати густиною струму інжекції, а отже, і екстракції

Робота біполярного транзистора базується на взаємодії двох p - n -переходів; це забезпечується тим, що товщина b середньої області транзистора (базу) вибирається менше довжини вільного пробігу L (дифузійної довжини) носіїв заряду в цій області (зазвичай $b \ll L$).

Принцип роботи біполярного транзистора розглянемо на прикладі транзистора n - p - n -типу, для якого концентрація головних носіїв у n -області істотно вища, ніж у p -області, тобто справедлива нерівність $n_n \gg p_p$.

Під час роботи транзистора в схемі із загальною базою (рис. 1.15а) на емітер відносно бази через опір R_E подається негативна напруга. Емітерний перехід буде прямо зміщений і з емітера в базу відбувається інжекція електронів. За рахунок інжекції електронів (інжекцією дірок з області бази в емітерну область нехтуємо) між емітером і базою проходить емітерний струм I_E , який визначається величиною прикладеної напруги, процесами в емітерному переході і опором кола емітера. Інкеровані електрони частково рекомбінують з головними для цієї області носіями заряду – дірками, утворюючи струм бази I_B (див. рис. 1.15а). Рівень рекомбінації обмежується малим умістом головних носіїв у матеріалі бази. Інша частина інжерованих електронів за рахунок різниці концентрації дифундують у напрямі до колектора.

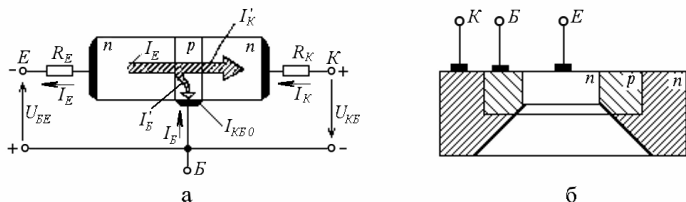


Рис. 1.15. Структурна схема БТ із загальною базою (а) та найбільш розповсюджена на практиці реальна структура БТ (б)

До колектора відносно бази подається позитивна напруга. Колекторний перехід зворотно зміщений і струм через нього може проходити тільки за рахунок неголовних носіїв. За необхідного рівня інжекції електронів через емітерний перехід у базу забезпечуються умови

для створення спрямованого руху електронів з бази в колектор через зворотню зміщений колекторний перехід. Рух електронів у базі відбувається спершу за рахунок дифузії за різної їх концентрації вдовж бази і потім під дією прискорювального досить сильного поля колекторного переходу. Екстракція (витяжка) електронів з бази через колекторний перехід створює колекторний струм I'_K . Зменшення потоку електронів через колекторний перехід (α , отже, і колекторного струму) порівняно з потоком дірок через емітерний перехід можна урахувати таким співвідношенням

$$I'_K = \alpha I_E, \quad (1.11)$$

де $\alpha = (\Delta I_E / \Delta I_E)_{U_{KE} = const} = I_K / I_E$ – коефіцієнт передачі струму біполярного транзистора в схемі із загальною базою, який у сучасних транзисторах досягає значення 0,95...0,99 і більше, не перевищуючи, однак, одиниці.

Через колекторний перехід, увімкнений в зворотному напрямку, тече зворотний струм I_{KB0} , утворений потоком з n - в p -область неголовних для колекторної області носіїв заряду – дірок p_n , який разом із струмом I'_K утворює вихідний струм транзистора

$$I_K = I'_K + I_{KB0}, \quad (1.12)$$

і струм у базовому виведенні

$$I_B = I'_B - I_{KB0}.$$

З урахуванням (1.11) рівняння (1.12) візьме вигляд

$$I_B = \alpha I_E + I_{KB0}. \quad (1.13)$$

Враховуючи, що $I_E \gg I_{KB0}$, на практиці можна використовувати співвідношення

$$I_K \approx \alpha I_E. \quad (1.14)$$

Як бачимо з рис. 1.15а, зв'язок між струмами транзистора згідно з першим законом Кірхгофа визначається співвідношенням

$$I_B = I_E - I_K = I_K / \alpha - I_K = \left[\frac{1 - \alpha}{\alpha} \right] \cdot I_K. \quad (1.15)$$

З виразу (1.15) можна знайти коефіцієнт передачі струму бази

$$\beta = I_K / I_B = \alpha / (1 - \alpha). \quad (1.16)$$

Враховуючи наведені раніше значення α , стає очевидним, що $\beta \gg 1$.

З виразів (1.14) і (1.16) виходить, що транзистор являє собою керований елемент, оскільки значення його колекторного струму I_K залежить від значень струмів емітера I_E і бази I_B . При цьому значення струму I_K істотно залежить від ефективності взаємодії двох p - n -переходів, яка в свою чергу, забезпечується співвідношенням $b \gg L$, що

дозволяє зменшити рекомбінацію інжектіваних в область бази неголовних носіїв заряду.

Зменшенню рекомбінації інжектіваних в область бази носіїв заряду (а, отже, підвищенню ефективності взаємодії двох $p-n$ -переходів) сприяє також значно менша концентрація головних носіїв заряду в області бази порівняно з їх концентрацією в емітерній області.

Один з найбільш розповсюджених на практиці варіантів реальної структури біполярного транзистора показаний на рис. 1.15б. Як бачимо з рисунку, кожний з переходів має донну і бокові частини. Робоча (активна) область транзистора розташована під донною частиною емітерного переходу (на рис. 1.15б ця область не заштрихована). Інші (заштриховані) області структури є пасивними, тобто певною мірою паразитними. Їх наявність неминуха і пояснюється особливостями технологічного процесу виготовлення структури біполярного транзистора у напівпровідниковій пластині. Пасивні ділянки можна в першому наближенні моделювати в еквівалентній схемі транзистора резисторами, під'єднаними до робочих шарів бази і колектора.

Головні властивості транзистора визначаються процесами в базі. Якщо концентрація домішок у всьому об'ємі базового шару однакова, тобто база однорідна, то рух носіїв заряду в ній (за відсутності зовнішньої напруги) носить суто дифузійний характер. Якщо ж база неоднорідна, то за рахунок утвореного в ній внутрішнього електричного поля рух носіїв буде комбінованим: дифузія поєднується з дрейфом носіїв заряду у цьому полі. Транзистори з однорідною базою називають дифузійними, з неоднорідною – дрейфовими. Останні володіють кращими частотними властивостями і отримали найбільше розповсюдження.

Опір зворотно зміщеного колекторного переходу (за підмикання до нього зворотної напруги) дуже великий (декілька мегаом). Тому в коло колектора можна вмикати навантажувальні резистори з надто великими опорами, не змінюючи значення колекторного струму. Відповідно в колі навантаження виділятиметься значна потужність. Опір прямо зміщеного емітерного переходу, навпаки, надто малий (десятки Ом). Тому за майже однакових значень емітерного і колекторного струмів потужність, що споживається в колі емітера, виявляється істотно менше потужності, яка виділяється у колі навантаження. Це свідчить про те, що транзистор є напівпровідниковим приладом, який підсилює потужність.

З іншого боку, малі значення вхідної напруги (пряме зміщення емітерного переходу становить десяті частки вольт) і великі значення вихідної напруги (зворотне зміщення колекторного переходу становить десятки вольт) свідчать про те, що цей керований нелінійний елемент може застосовуватися для підсилення напруги.

Режими роботи. Кожний перехід біполярного транзистора можна увімкнути або в прямому, або в зворотному напрямку. Залежно від цього розрізняють такі чотири режими роботи транзистора.

Нормальний або активний режим – на емітерний перехід подана пряма напруга, а на колекторний – зворотна. Саме цей режим роботи транзистора, як можна бачити з рис. 1.15а, відповідає максимальному значенню коефіцієнта передачі струму емітера. До того ж він забезпечує мінімальні спотворення сигналу, що підсилюється.

Інверсний режим – до колекторного переходу подана пряма напруга, а до емітерного – зворотна. Виходячи з реальної структури біполярного транзистора (див. рис. 1.15б), інверсний режим роботи призводить до значного зменшення коефіцієнта передачі струму емітера порівняно з роботою транзистора в нормальному режимі (якщо урахувати при цьому крім реальної структури також більш слабе легування колекторного шару порівняно з емітерним під час виготовлення транзисторних структур) і тому на практиці застосовується дуже рідко.

Насичення або подвійної інжекції – обидва переходи (емітерний і колекторний) знаходяться під прямою напругою. Вихідний струм у такому випадку не залежить від вхідного і визначається тільки параметрами навантаження. Через малу напругу між виведеннями колектора і емітера режим насичення використовується для замикання кіл передачі сигналу.

Режим відсічки – до обох переходів підводять зворотні напруги. Через те, що вихідний струм транзистора в режимі відсічки практично дорівнює нулю, цей режим використовується для розмикання кіл передачі сигналів.

Основним режимом роботи біполярного транзистора в аналогових електричних пристроях є нормальний режим. Режими насичення і відсічки зазвичай застосовується разом для здійснення комутації як силових, так і інформаційних кіл.

Схеми вмикання і головні параметри. Біполярний транзистор як підсилювальний пристрій може бути представлений як активний чотириполосник. Залежно від того, який з трьох виведень транзистора є загальним для входу і виходу чотириполосника, розрізняють три схеми вмикання транзисторів: із спільною базою (*СБ*), із спільним емітером (*СЕ*) і спільним колектором (*СК*) (рис. 1.16).

Схеми *СЕ* (рис. 1.16а, б) використовуються найбільш часто. Полярність зовнішнього джерела живлення залежить від типу транзистора (для *p-n-p* – рис. 1.16а, для *n-p-n* – рис. 1.16б). У випадку вмикання транзистора в схему *СЕ* вхідним струмом є струм бази, а вихідним – струм колектора. У схемі *СБ* вхідним струмом (як і в схемі *СЕ*) є струм колектора, а вхідним – струм емітера (див. рис. 1.15а).

Особливе місце з усіх схем вмикання транзистора займає схема *СК*, де вхідним струмом є струм бази, а вихідним – струм емітера (рис. 1.16в,г). За аналогією з попередніми схемами вмикання *n-p-n*-транзистора схема *СК* має вигляд, наведений на рис. 1.16в. Проте таке вмикання джерел E_B і E_K до виведень транзистора створює інверсний режим його роботи, що призводить, як зазначалося раніше, до значного зменшення значення коефіцієнта передачі струму емітера α (а отже, і β). Тому на практиці застосовують схему *СК*, наведену на рис. 1.16г, яка забезпечує нормальний режим роботи *n-p-n*-транзистора і збереження струму бази – вхідним, а струму емітера – вихідним.

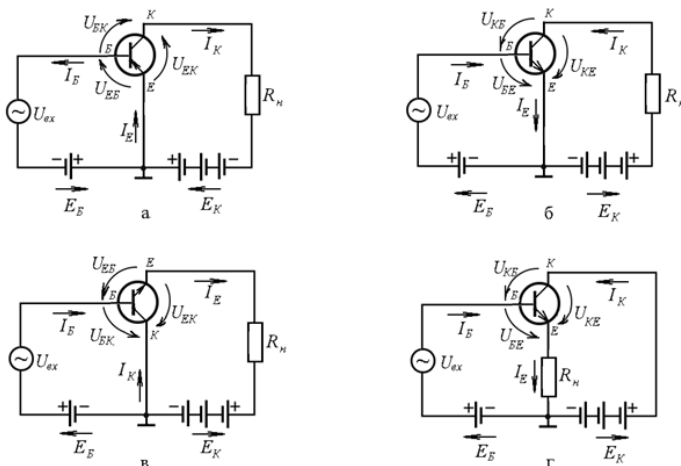


Рис. 1.16. Схеми вмикання біполярних транзисторів:
а, б – із спільним емітером, в, г – із спільним колектором

Через те, що навантаження в схемі *СК* ввімкнене в емітерне коло, схему частіше називають схемою емітерного повторювача.

Головними параметрами, що характеризують транзистор як активний нелінійний чотириполіусник (за будь-якої схеми вмикання), є коефіцієнти підсилення:

$$\text{за струмом } K_I = \Delta I_{\text{вих}} / \Delta I_{\text{вх}} ;$$

$$\text{за напругою } K_U = \Delta U_{\text{вих}} / \Delta U_{\text{вх}} ;$$

$$\text{за потужністю } K_P = K_I K_U = \Delta P_{\text{вих}} / \Delta P_{\text{вх}} ;$$

а також

$$\text{вхідний опір } R_{\text{вх}} = U_{\text{вх}} / I_{\text{вх}} ;$$

$$\text{вихідний опір } R_{\text{вих}} = U_{\text{вих}} / I_{\text{вих}} .$$

Нижче наводиться розрахунок указаних параметрів транзистора для кожної схеми його вмикання

У схемі *CB*:

$$K_{I_B} = \Delta I_K / \Delta I_E = \alpha ;$$

$$R_{вх\ B} = U_{ЕБ} / I_E ,$$

де $R_{вх\ B}$ – опір відкритого емітерного переходу, який дорівнює десяткам Ом;

$$K_{U_B} = \frac{\Delta U_H}{\Delta U_{ЕБ}} = \frac{\Delta I_K R_H}{\Delta I_B R_{вх\ B}} = \alpha \frac{R_H}{R_{вх\ B}} ,$$

де $K_{U_B} \gg 1$, тому що $R_H \gg R_{вх\ B}$

Таким чином, схема *CB* характеризується малим вхідним опором, відсутністю підсилення за струмом, великим підсиленням за напругою і потужністю.

У схемі *CE*:

$$K_{I_E} = \frac{\Delta I_K}{\Delta I_B} = \beta ;$$

$$R_{вх\ E} = \frac{U_{ЕБ}}{\Delta I_B} = \frac{U_{ЕБ} I_E}{I_E I_B} = R_{вх\ B} \frac{I_K + I_B}{I_B} = R_{вх\ B} (\beta + 1) ;$$

$$K_{U_E} = \frac{\Delta U_H}{\Delta U_{ЕБ}} = \frac{\Delta I_K R_H}{\Delta I_B R_{вх\ E}} = \beta \frac{R_H}{\beta \cdot R_{вх\ B}} = \frac{R_H}{R_{вх\ B}} ,$$

де $K_{U_E} \gg 1$, тому що $R_H \gg R_{вх\ B}$.

Таким чином, схема *CE* має більший, ніж схема *CB*, вхідний опір і підсилює сигнал як за струмом, так і за напругою та потужністю.

У схемі *CK*:

$$K_{I_K} = \frac{\Delta I_E}{\Delta I_B} = \frac{\Delta I_K + \Delta I_B}{\Delta I_B} = \beta + 1 ,$$

тобто схема *CK* має $K_{I_K} \gg 1$;

$$\begin{aligned} R_{вх\ K} &= \frac{U_{вх}}{I_B} = \frac{U_{ЕБ} + U_H}{I_B} = \frac{U_{ЕБ} I_E}{I_B I_E} + \frac{U_H}{I_B} = \frac{U_{ЕБ}}{I_E} \frac{I_E}{I_B} + \frac{I_E R_H}{I_B} = \\ &= R_{вх\ B} (\beta + 1) + R_H (\beta + 1) = (R_H + R_{вх\ B}) (\beta + 1) , \end{aligned}$$

$$K_{U_K} = \frac{\Delta U_H}{\Delta U_{вх}} = \frac{\Delta U_H}{\Delta U_{ЕБ} + \Delta U_H} = \frac{\Delta I_E R_H}{\Delta I_E R_{вх\ B} + \Delta I_E R_H} = \frac{R_H}{R_{вх\ B} + R_H} ,$$

тобто $K_{U_K} \approx 1$.

Таким чином, схема з *CK* (схема емітерного повторювача) має значно більше значення вхідного опору, ніж будь-яка інша схема вмикання транзистора, і підсилює сигнал за струмом і потужністю. Велике значення вхідного опору схеми *CK* визначає широке застосування на практиці емітерного повторювача як узгоджувального пристрою між низькоомним навантаженням і високоомним джерелом сигналу.

Одержані значення параметрів транзистора для різних схем його вмикання наведені табл. 1.1. Аналіз наведених даних свідчить про універсальність схеми *CE* (див. рис. 1.166), яка забезпечує підсилення транзистора як за струмом, так і за напругою. Цим пояснюється широке застосування цієї схеми вмикання транзистора у нелінійних колах.

Таблиця 1.1

Значення параметрів транзистора для різних схем його вмикання

Вид схеми	Струми		Напруги		Головні параметри			При- мітка
	$I_{вх}$	$I_{вих}$	$U_{вх}$	$U_{вих}$	k_I	k_U	$R_{вх}$	
Із спільною базою	I_E	I_K	$U_{ЕБ}$	U_H	α	$\alpha \frac{R_H}{R_{вхБ}}$	$\frac{U_{ЕБ}}{I_E}$	$K_I < 1,$ $K_U > 1$
Із спільним емітером	I_B	I_K	$U_{ЕБ}$	U_H	β	$\frac{R_H}{R_{вхБ}}$	$\frac{U_{ЕБ}}{I_E}(\beta + 1)$	$K_I > 1,$ $K_U > 1$
Із спільним колектором	I_B	I_E	$U_{КБ}$	U_H	$\beta + 1$	$\frac{R_H}{R_H + R_{вхБ}}$	$R_H(\beta + 1)$	$K_I > 1,$ $K_U < 1$

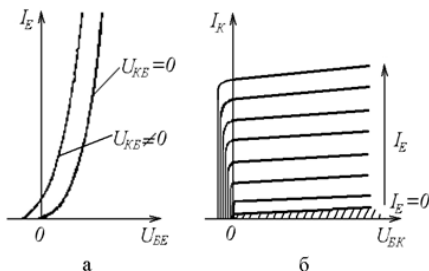
Кожна схема вмикання транзистора характеризується двома сім'ями статичних характеристик, які визначають співвідношення між струмами в колах електродів транзистора і напругами, що прикладені до цих електродів. Такими характеристиками є: вхідні $I_{вх} = f(U_{вх})_{U_{вих} = const}$, вихідні $I_{вих} = f(U_{вих})_{I_{вх} = const}$, передачі струму $I_{вих} = f(I_{вх})_{U_{вих} = const}$, зворотного зв'язку $U_{вх} = f(U_{вих})_{I_{вх} = const}$.

Лише перші дві характеристики є незалежними і зазвичай використовуються на практиці. Вони можуть бути побудовані за даними розрахунку або експерименту для кожної схеми вмикання.

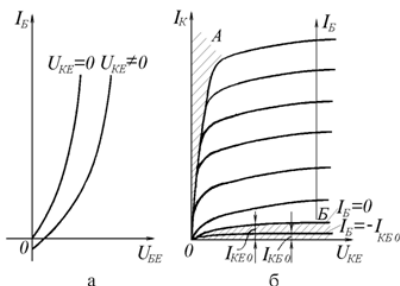
Статичні вхідні і вихідні характеристики біполярного транзистора *n-p-n* типу для схем вмикання *CB* і *CE* показані відповідно на рис. 1.17, 1.18. Як бачимо з рисунків, вони мають явно виражений нелінійний характер. При цьому вхідні характеристики (рис. 1.17б, 1.18б) подібні прямій вітці вольт-амперної характеристики діода.

Із збільшенням напруги на базі вхідний струм експоненціально збільшується, переходячи в лінійну залежність за порівняно невеликого вихідного струму. Збільшення позитивної напруги $U_{КБ}$ в схемі *CB* призводить до зміщення характеристики в область більших струмів, що

свідчить про існування внутрішнього зворотного зв'язку з напруги між входом і виходом транзистора (рис. 1.17а).



**Рис. 1.17. Статичні характеристики біполярного транзистора *n-p-n* типу для схем вмикання *СБ*:
а – входні, б – вихідні**



**Рис. 1.18. Статичні характеристики біполярного транзистора *n-p-n* типу для схем вмикання *СЕ*:
а – входні, б – вихідні**

У схемі *СЕ* із збільшенням напруги $U_{КЕ}$ характеристики зміщуються в область менших струмів.

Вихідні характеристики транзистора в схемі *СБ* $I_K = f(U_{КБ})_{I_E = const}$ показані на рис.1.17б. Характеристика $I_K = f(U_{КБ})_{I_E = 0}$ є характеристикою колекторного *p-n*-переходу, зміщеного у зворотному напрямку. При цьому $I_K = I_{КБ0}$. Зі збільшенням струму емітера згідно з рівнянням (1.12) збільшується струм колектора, тому за $I_E > 0$ криві зміщуються вгору від характеристики $I_K = I_{КБ0}$. Як бачимо з графіка за $U_{КБ} = 0$ струм I_K може досягати значної величини і практично не змінюється зі збільшенням $U_{КБ}$. Це свідчить про дифузійний характер переміщення неголовних носіїв заряду через базу, що не залежить від електричного поля колектора, а не

внаслідок дрейфу в електричному полі колектора. За $U_{КБ} = U_{КБ \text{ проб}}$ відбувається пробій колекторного переходу і колекторний струм різко зростає. Такий режим роботи є неприпустимим. На рис. 1.17а бачимо дві області: активний режим ($U_{КБ} > 0$, коли колекторний перехід зміщений у зворотному напрямку); режим насичення ($U_{КБ} < 0$, коли колекторний перехід зміщений у прямому напрямку).

Для схеми *СЕ* струм колектора можна визначити з виразу (1.13), якщо підставити в нього значення струму $I_E = I_K + I_B$

$$I_K = \frac{\alpha}{1-\alpha} I_B + \frac{I_{КБ0}}{1-\alpha}. \quad (1.17)$$

Другий член у правій частині рівняння (1.17) являє собою зворотний тепловий струм колектор-емітер $I_{КЕ0}$ за розімкненого кола бази ($I_B = 0$) аналогічно струму $I_{КБ0}$ у схемі *СБ* при $I_E = 0$, тобто

$$I_{КЕ0} = \frac{I_{КБ0}}{1-\alpha} = I_{КБ0} \left(1 + \frac{\alpha}{1-\alpha} \right) = I_{КБ0} (1 + \beta). \quad (1.18)$$

Загальний струм колектора з урахуванням (1.16) та (1.18) визначається з виразу (1.17):

$$I_K = \beta I_B + I_{КБ0} (1 + \beta) = \beta I_B + I_{КЕ0}. \quad (1.19)$$

Вихідні характеристики транзистора для схеми *СЕ* відображають залежність $I_K = f(U_{КЕ})_{I_B = const}$ (рис. 1.18б) і описуються співвідношенням 555 струм різко зростає. Такий режим роботи транзистора є неприпустимим.

Коефіцієнти передачі емітерного і базового струмів збільшуються за підвищення температури навколишнього середовища.

У схемі із спільним колектором (*СК*) (рис. 1.16г) вхідним струмом, як і для схеми з *СЕ*, є струм бази I_B , а вихідним – струм емітера I_E .

Оскільки $I_E \approx I_K$, для графічного аналізу схеми *СК* використовують сім'ї статичних характеристик схеми *СЕ*.

Характеристиками транзистора користуються, як правило, для визначення режимів роботи транзисторних каскадів за будь-якою схемою ввімкнення, а також для графічного аналізу цих каскадів за великих сигналів. Для аналітичного розрахунку транзисторних каскадів застосовують **еквівалентні схеми транзисторів**, які відображають структурний зв'язок параметрів транзистора в режимі постійного або змінного струму.

Еквівалентні схеми транзистора підрозділяють на дві групи: еквівалентні схеми, побудовані з урахуванням фізичних властивостей транзистора, його структури і геометрії (моделі транзистора), і еквівалентні схеми, що відображають властивості транзистора як активного лінійного чотириполосника (формальні еквівалентні схеми). Перші характеризуються фізичними (внутрішніми) параметрами

транзистора, другі – параметрами транзистора як чотириполюсника (характеристичними параметрами).

Виходячи з того, що біполярний транзистор є сукупністю двох зустрічно ввімкнених взаємодіючих *p-n*-переходів, його можна зобразити у вигляді еквівалентної схеми (фізичної моделі) на постійному струмі, показаної на рис. 1.19. Наведена модель є нелінійною фізичною моделлю біполярного транзистора і називається моделлю Еберса-Молла. Ця модель характеризує тільки активну область транзистора і не враховує його пасивну (паразитну) область. Відображення пасивної області бази і колектора за рахунок введення в еквівалентну схему відповідних резисторів надто ускладнило б її використання, а сама схема утратила б свою наочність. Модель Еберса-Молла добре відображає оборотність транзистора – принципову рівноправність обох його переходів. Особливо яскраво це проявляється в режимі насичення (подвійної інжекції), коли на обох переходах діють прямі напруги. У такому режимі кожний перехід одночасно інжектує носії в базу і збирає носії, які дійшли від другого переходу. Струми інжекттованих носіїв позначені через I_1 (вхідний струм) і I_2 (вихідний струм), а струми зібраних носіїв — через $\alpha_N I_1$ і $\alpha_I I_2$, де α_N і α_I — статичні коефіцієнти передачі струму відповідно за нормального і інверсного ввімкнення транзистора. Струми, що збираються, в цій моделі позначені за допомогою джерел (генераторів) струму. З рис. 1.19 бачимо, що

$$I_E = I_1 - \alpha_I I_2; \quad I_K = \alpha_N I_1 - I_2. \quad (1.20)$$

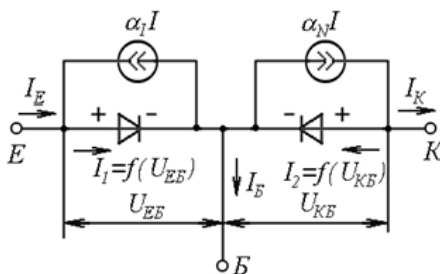


Рис. 1.19. Еквівалентна схема БТ на постійному струмі

Емітерний і колекторний *p-n*-переходи транзистора аналогічні *p-n*-переходу діода. За роздільного підключення напруги до кожного переходу їх вольт-амперна характеристика визначається так само, як і у випадку діода. Проте, якщо до одного з *p-n*-переходів прикласти напругу, а виведення іншого *p-n*-переходу замкнути між собою накоротко, то струм, що протікає через *p-n*-перехід, до якого прикладена напруга, збільшиться через зміни розподілу неголовних носіїв зарядів у базі. Вираз (1.12) набуде вигляду:

$$I_1 = I'_{ET} \left(e^{U_{EB}/\varphi_T} - 1 \right); \quad I_2 = I'_{KT} \left(e^{U_{KB}/\varphi_T} - 1 \right), \quad (1.21)$$

де I'_{ET} – тепловий струм емітерного p - n -переходу, виміряний за замкнених накоротко виведеннях бази і колектора; I'_{KT} — тепловий струм колекторного p - n -переходу, виміряний за замкнених накоротко виведеннях бази і емітера.

Зв'язок між тепловими струмами p - n -переходів I_{KT}, I_{ET} , ввімкнених окремо, і тепловими струмами I'_{KT}, I'_{ET} одержимо з (1.20) і (1.21). Якщо $I_E = 0$. Тоді $I_1 = \alpha_I I_2$. За $|-U_{KB}| \ll \varphi_T$ $I_2 = -I'_{KT}$. Підставляючи ці вирази в (1.19), для струму колектора, одержимо $I'_{KT} = I_{KT} / (1 - \alpha_N \alpha_I)$.

Відповідно для I'_{ET} маємо $I'_{ET} = I_{ET} / (1 - \alpha_N \alpha_I)$.

Струми колектора і емітера з урахуванням (1.21) мають вигляд:

$$\begin{aligned} I_E &= I'_{ET} \left(e^{U_{EB}/\varphi_T} - 1 \right) - \alpha_I I'_{KT} \left(e^{U_{KB}/\varphi_T} - 1 \right); \\ I_K &= \alpha_N I'_{ET} \left(e^{U_{EB}/\varphi_T} - 1 \right) - I'_{KT} \left(e^{U_{KB}/\varphi_T} - 1 \right). \end{aligned} \quad (1.22)$$

На підставі першого закону Кірхгофа струм бази:

$$I_B = I_E - I_K = (1 - \alpha_N) I'_{ET} \left(e^{U_{EB}/\varphi_T} - 1 \right) + (1 - \alpha_I) I'_{KT} \left(e^{U_{KB}/\varphi_T} - 1 \right). \quad (1.23)$$

Вирази (1.22) і (1.23) називають формулами Еберса-Молла. Незважаючи на їх приблизність, вони дуже корисні для аналізу статичних режимів, тому що добре відображають головні властивості транзисторів за будь-яких сполучень напруг на переходах.

Слід зазначити, що у виразах (1.22) і (1.23) позитивними вважаються прямі напруги на емітерному і колекторному переходах.

За використання (1.22) та (1.23) треба пам'ятати, що в транзисторах, в загальному випадку справедливий вираз:

$$\alpha_N I_{ET} = \alpha_I I_{KT}. \quad (1.24)$$

Розв'язавши рівняння (1.22) відносно струму I_K , одержимо

$$I_K = \alpha_N I_E - I_{KT} \left(e^{U_{KB}/\varphi_T} - 1 \right). \quad (1.25)$$

Це рівняння описує вихідні характеристики транзистора в схемі *СБ*.

Ідеалізовані вхідні характеристики можна отримати з (1.22), якщо вирішити їх відносно U_{EB} :

$$U_{EB} = \varphi_T \ln \left[I_E / I'_{ET} + 1 + \alpha_N \left(e^{U_{KB}/\varphi_T} - 1 \right) \right]. \quad (1.26)$$

У реальному транзисторі крім теплових струмів через переходи протікають струми генерації – рекомбінації, каналні струми і струми витоку. Тому $I_{KT}, I'_{KT}, I_{ET}, I'_{ET}$, як правило, невідомі. У технічних умовах

на транзистори зазвичай наводять значення зворотних струмів p - n -переходів $I_{КБ0}$, $I_{ЕБ0}$, визначені як струм відповідного переходу за розмікненого виведення іншого переходу.

Якщо p - n -перехід зміщений у зворотному напрямку, то замість теплового струму можна підставляти значення зворотного струму, тобто вважати, що $I_{КТ} \approx I_{КБ0}$ і $I_{ЕТ} \approx I_{ЕБ0}$. У першому наближенні це можна робити і за прямого зміщення p - n -переходу. При цьому для кремнієвих транзисторів замість φ_T треба підставляти $m\varphi_T$, де коефіцієнт m враховує вплив струмів реального переходу ($m = 2 \div 3$). З урахуванням цього рівняння (1.22), (1.24) часто записують в іншому вигляді, більш зручному для розрахунку кіл з реальними транзисторами:

$$I_K = \frac{1}{A} \left[\alpha_N I_{ЕБ0} \left(e^{U_{ЕБ}/(m\varphi_T)} - 1 \right) - I_{КБ0} \left(e^{U_{КБ}/(m\varphi_T)} - 1 \right) \right]; \quad (1.27)$$

$$I_E = \frac{1}{A} \left[I_{ЕБ0} \left(e^{U_{ЕБ}/(m\varphi_T)} - 1 \right) - \alpha_I I_{КБ0} \left(e^{U_{КБ}/(m\varphi_T)} - 1 \right) \right]; \quad (1.28)$$

$$\alpha_N I_{ЕБ0} = \alpha_I I_{КБ0}, \quad (1.29)$$

де $A = 1 - \alpha_N \alpha_I$.

Розглянута вище фізична модель біполярного транзистора – модель Еберса-Молла – за своєю суттю нелінійна і зазвичай застосовується для аналізу роботи транзистора тільки за великих змін напруги і струму.

З формул Еберса-Молла можна визначити струми і напруги для всіх режимів роботи транзистора. Для активного режиму, коли $|-U_{КБ}| \ll \varphi_T$; $I_{КТ} \approx I_{КБ0}$, (1.25) запишемо у вигляді $I_K = \alpha_N I_E + I_{КБ0}$, який повністю збігається з (1.13) ($\alpha_N = \alpha$).

Враховуючи, що зазвичай $\alpha_N = \alpha \approx 0,9 \dots 0,995$ і $(1 - \alpha_N) \approx 0$, рівняння (1.26) можна спростити:

$$U_{ЕБ} \approx \varphi_T \ln \frac{I_E}{I_{ЕТ}} \approx \varphi_T \ln \left[\frac{I_E (1 - \alpha_N \alpha_I)}{I_{ЕБ0}} \right]. \quad (1.30)$$

Таким чином, в ідеалізованому транзисторі струм колектора і напруга емітер-база за визначеним значенням струму I_E не залежить від напруги, яка прикладена до колекторного переходу. Насправді, зміна напруги $U_{КБ}$ змінює ширину бази через зміни розмірів колекторного переходу і відповідно змінює градієнт концентрації неголовних носіїв заряду. Так, із збільшенням $|U_{КБ}|$ ширина бази зменшується, градієнт концентрації дірок у базі і струм I_E збільшуються. Крім того, зменшується вірогідність рекомбінації дірок і збільшується коефіцієнт α . Для урахування цього ефекту, який найбільш сильно проявляється під час роботи в активному режимі, у вираз (1.30) додається додаткова складова:

$$I_K = \alpha_N I_E + I_{KB0} + U_{KB} / r_K, \quad (1.31)$$

де $r_K = \left. \frac{\partial U_{KB}}{\partial I_K} \right|_{I_E = const}$ – диференціальний опір зворотно зміщеного колекторного переходу.

Вплив напруги U_{KB} на струм I_E оцінюють за допомогою коефіцієнта зворотного зв'язку з напруги:

$$\mu_{KE} = - \left. \frac{dU_{EB}}{dU_{KB}} \right|_{I_E = const}, \quad (1.32)$$

який показує, у скільки разів треба змінити напругу U_{KB} для одержання такої самої зміни струму I_E , яке дає зміна напруги U_{EB} . Знак мінус означає, що для забезпечення $I_E = const$ приріст напруг повинен мати протилежну полярність. Коефіцієнт μ_{KE} достатньо малий ($\mu_{KE} \approx 10^{-4} \dots 10^{-5}$), тому під час практичних розрахунків впливом колекторної напруги на емітерну часто нехтують.

Враховуючи, що в режимі відсічки напруги U_{KB} і U_{EB} мають знак мінус і $|U_{EB}| > 3m\varphi_T$, $|U_{KB}| > 3m\varphi_T$, вирази (1.27), (1.28) маємо у вигляді:

$$I_K = (I/A) [-\alpha_N I_{EB0} + I_{KB0}], \quad (1.33)$$

$$I_E = (I/A) [-I_{EB0} + \alpha_I I_{KB0}]. \quad (1.34)$$

Підставивши значення I_{EB0} з (1.28) у вирази (1.33), (1.34), дістанемо

$$I_K = I_{KB0} \frac{1 - \alpha_I}{1 - \alpha_N \alpha_I}, \quad (1.35)$$

$$I_E = -I_{KB0} \frac{\alpha_I (1 - \alpha_N)}{\alpha_N (1 - \alpha_N \alpha_I)}.$$

Якщо врахувати, що $\alpha_N \rightarrow 1$, а $\alpha_I \ll \alpha_N$, то вирази (1.35), істотно спростяться і отримають вигляд:

$$I_K = I_{KB0},$$

$$I_E = -\frac{\beta_I}{\beta_N} I_{KB0}, \quad (1.36)$$

$$\text{де } \beta_N = \frac{\alpha_N}{1 - \alpha_N}; \quad \beta_I = \frac{\alpha_I}{1 - \alpha_I}.$$

З (1.36) бачимо, що в режимі відсічки струм колектора має мінімальне значення, що дорівнює струму одного p - n -переходу, зміщеного в зворотному напрямку. Струм емітера має протилежний знак і значно менший, ніж струм колектора, тому що $\alpha_I \ll \alpha_N$. Тому у багатьох випадках його вважають рівним нулю ($I_E \approx 0$).

Струм бази в режимі відсічки приблизно дорівнює струму колектора:

$$I_B = I_E - I_K \approx -I_{KB0}. \quad (1.37)$$

Режим відсічки характеризує закритий стан транзистора, в якому його опір максимальний, а струми електродів мінімальні.

Режим насичення виникає тоді, коли струм колектора обмежений параметрами зовнішнього джерела енергії і за даної схеми вмикання не може перевищити якоесь значення $I_{K \max}$. Водночас параметри джерела зовнішнього сигналу такі, що струм емітера істотно більше максимального значення струму в колекторному колі $I_{K \max} < \alpha_N I_E$.

Тоді колекторний перехід виявляється відкритим, спад напруги на транзисторі – мінімальним і незалежним від струму емітера. Його значення для нормального ввімкнення за малого струму I_K ($I_K = I_{KB0}$) дорівнює:

$$U_{KE \text{ нас}} \approx \varphi_T \frac{1 - \alpha_I}{\alpha_I}. \quad (1.38)$$

Для інверсного ввімкнення:

$$U_{KE \text{ нас}} \approx \varphi_T \frac{1 - \alpha_N}{\alpha_N}. \quad (1.39)$$

Для того, щоб транзистор з активного режиму перейшов в режим насичення, потрібно збільшити струм емітера (за нормального ввімкнення) до значення, за якого виконується вимога $I_{K \max} < \alpha_N I_E$. Причому значення струму I_E , за якого починається цей режим, залежить від струму $I_{K \max}$, визначеного параметрами зовнішнього кола, в яке ввімкнений транзистор.

Великому класу електронних схем властивий такий режим роботи транзистора, за якого на фоні порівняно великих постійних струмів і напруг діють малі змінні складові. У такому випадку постійні і змінні складові сигналу можуть аналізуватися роздільно і аналіз постійних складових здійснюється за допомогою фізичної моделі Еберса-Молла, а під час аналізу змінних складових використовується *малосигнальна еквівалентна схема*, яка складається з лінійних елементів.

З малосигнальних еквівалентних схем біполярного транзистора найбільш часто зустрічається *T*-подібна (рис. 1.20). Схема для вмикання транзистора *СБ* (рис. 1.20а) може бути легко отримана з рис. 1.19 заміною емітерного і колекторного діодів їх диференціальними опорами r_E і r_K , а статичних коефіцієнтів α_N і α_I передачі струму – диференціальними коефіцієнтами за нормального $h_{21БN}$ і інверсного $h_{21БI}$ вмикання переходу. Якщо транзистор працює у нормальному режимі, то з еквівалентної схеми можна вилучити джерело струму $\alpha_I I_2$ і $h_{21БI}$, позначеного через $h_{21Б}$.

При цьому урахування об'ємного активного опору r_B базового шару не ускладнює аналіз малосигнальної схеми (опір бази становить сотні Ом).

Емітерний перехід, зміщений у прямому напрямі, зображено в еквівалентній схемі диференціальним опором переходу

$$r_E = \left(\Delta U_{EB} / \Delta I_E \right)_{I_{KB} = const} = \varphi_\tau / I_E, \quad (1.40)$$

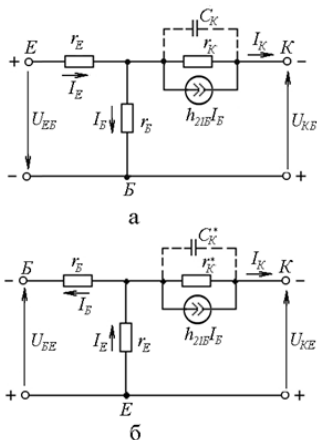


Рис. 1.20. T-подібна малосигнальна еквівалентна схема біполярного транзистора:

а – для вмикання транзистора *CB*, б – для вмикання транзистора *CE*

який у разі зміни емітерного струму в межах одиниць або десятків міліампер становить одиниці або десятки Ом.

Процес незначного росту колекторного струму I_K із збільшенням напруги на колекторі U_{KB} відтворений в еквівалентній схемі диференціальним колекторним опором r_K , що визначається співвідношенням

$$r_K = \left(\Delta U_{KB} / \Delta I_K \right)_{I_E = const} \quad (1.41)$$

і становить як правило сотні кілоом.

Перенесення струму з емітерного кола в колекторне враховано введенням еквівалентного джерела струму емітера з коефіцієнтом передачі струму емітера h_{21B} . Напрямок струму джерела $h_{21B} I_E$ збігається з напрямком струму емітера.

Бар'єрна ємність $C_K = C_B$ колекторного переходу призводить до збільшення провідності паралельного з'єднання C_K і r_K . Тому із збільшенням частоти змінного сигналу зменшується частина змінного струму I_K , який надходить у зовнішнє навантаження.

Таким чином кінцева швидкість руху неголовних носіїв заряду через базу і ємність C_K зумовлює фазові зсуви між струмами на вході і виході

транзистора, а отже, комплексний характер коефіцієнта передачі струму $h_{21Б}$ і зниження його модуля із збільшенням частоти. Для поліпшення частотних властивостей транзистора зменшують товщину бази (зменшується час переміщення неголовних носіїв через базу) і ємність C_K .

Внутрішній зворотний зв'язок за напругою в еквівалентній схемі відображений генератором напруги $\mu_{ЕК} U_{КБ}$, який ввімкнений послідовно з опором r_E . Коефіцієнт внутрішнього зворотного зв'язку за напругою характеризує вплив колекторної напруги на емітерну в зв'язку з модуляцією товщини бази

$$\mu_{ЕК} = (\partial U_{КБ} / \partial U_{БЕ})_{I_E = \text{const}}. \quad (1.42)$$

Під час розрахунків генератором напруги $\mu_{ЕК} U_{КБ}$ зазвичай нехтують через малість його напруги.

Для вмикання транзистора CE T -подібна еквівалентна схема має вигляд, показаний на рис. 1.20б. Щоб обидві еквівалентні схеми (рис. 1.20а, б) були рівнозначні, вони як чотириполосники повинні мати однакові параметри у режимах холостого ходу і короткого замикання. Порівнявши напруги холостого ходу $\alpha I_E r_K$ і $\alpha I_E r_K^*$ в наведених схемах і врахувавши, що в режимі холостого ходу $I_E \approx I_B$, отримаємо:

$$\beta r_K^* \approx \alpha r_K.$$

Звідси:

$$r_K^* \approx \frac{\alpha}{\beta} r_K = \frac{r_K}{(\beta + 1)}, \quad (1.43)$$

де $\beta = \alpha / (1 - \alpha)$.

Водночас колекторна ємність:

$$C'_K = C_K (\beta + 1). \quad (1.44)$$

Таким чином, у схемі CE активний і ємнісний опори колекторного кола значно (в $\beta + 1$) менші, ніж для транзистора в схемі CB .

Параметри еквівалентної схеми можуть бути визначені або розрахунковим, або експериментальним шляхом. Проте розрахунок не завжди забезпечує потрібну точність урахування контрольованих і неконтрольованих явищ у транзисторі. У свою чергу, під час виконання експерименту для вимірювання опорів резисторів потрібно мати доступ до точки B' (див. рис. 1.20а, б), що практично є нездійсненним для сучасних транзисторів. Тому дуже часто транзистор уявляють активним чотириполосником (рис. 1.21б), замінюючи фізичні еквівалентні схеми більш зручними на практиці еквівалентними схемами в h - і y -параметрах.

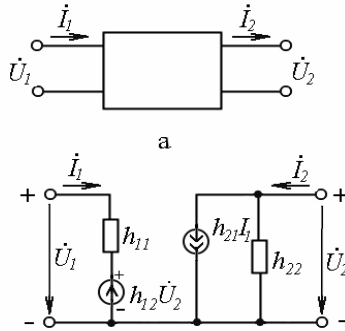


Рис. 1.21. Схеми транзистора:

а – еквівалентна; б – малосигнальна заступна в h -параметрах.

Властивості чотириполосника характеризуються взаємозв'язком струмів і напруг на вході I_1 та U_1 і на виході I_2 та U_2 . Залежно від вибору двох незалежних величин і визначення за їх допомогою двох інших залежних величин для чотириполосника можна скласти шість систем рівнянь. Як найзручніші для практичних розрахунків використовують лише дві системи.

Еквівалентна схема (рис. 1.21а) в h -параметрах відображає залежність вихідного струму I_2 і вхідної напруги U_1 від його вхідного струму I_1 і вихідної напруги U_1 транзистора. Ця залежність визначається системою рівнянь (з урахуванням того, що для малих синусоїдних напруг і струмів приріст замінюється комплексними величинами).

$$\begin{cases} \dot{U}_1 = h_{11}\dot{I}_1 + h_{12}\dot{U}_2 \\ \dot{I}_2 = h_{21}\dot{I}_1 + h_{22}\dot{U}_2 \end{cases} \quad (1.45)$$

Система рівнянь може бути конкретизована залежно від схеми ввімкнення, наприклад n - p - n -транзистора. Так, для схеми з CB

$$\begin{cases} \dot{U}_{BE} = h_{11B}\dot{I}_E + h_{12B}\dot{U}_{KB} \\ \dot{I}_K = h_{21B}\dot{I}_E + h_{22B}\dot{U}_{KB} \end{cases}, \quad (1.46)$$

а для схеми з CE

$$\begin{cases} \dot{U}_{BE} = h_{11E}\dot{I}_B + h_{12E}\dot{U}_{KE} \\ \dot{I}_K = h_{21E}\dot{I}_B + h_{22E}\dot{U}_{KE} \end{cases} \quad (1.47)$$

З еквівалентних схем транзистора можна визначити, від чого залежить кожний з коефіцієнтів. Якщо C_K і генератор напруги $\mu_{EK}U_{KB}$ не враховувати, то для схем CB і CE (див. рис. 1.20) за допомогою дослідів короткого замикання на виході ($\dot{U}_{KB} = 0$ – схема CB і $\dot{U}_{KE} = 0$ – схема CE) і зворотного холостого ходу на вході ($\dot{I}_E = 0$ – схема CB і $\dot{I}_B = 0$ – схема CE) можна визначити h -параметри.

Для схеми з *CB* (див. рис. 1.20а) за:

$$\dot{U}_{\text{ЕБ}} = r_{\text{Е}} \dot{I}_{\text{Е}} + \frac{(1-\alpha) \dot{I}_{\text{Е}} r_{\text{Б}} r_{\text{К}}}{r_{\text{Б}} + r_{\text{К}}},$$

$$h_{11\text{Б}} = \left. \frac{\dot{U}_{\text{ЕБ}}}{\dot{I}_{\text{Е}}} \right|_{\dot{U}_{\text{КБ}} = 0} = r_{\text{Е}} + \frac{(1-\alpha) r_{\text{Б}} r_{\text{К}}}{r_{\text{Б}} + r_{\text{К}}} \approx r_{\text{Е}} + r_{\text{Б}} (1-\alpha),$$

тому що $r_{\text{К}} \gg r_{\text{Б}}$.

Із схеми рис. 1.20а бачимо, що:

$$\dot{I}_{\text{К}} = \alpha \dot{I}_{\text{Е}} + \dot{U}_{\text{КБ}} / r_{\text{К}}; \quad \dot{U}_{\text{КБ}} = \left[(1-\alpha) r_{\text{Б}} r_{\text{К}} / (r_{\text{Б}} + r_{\text{К}}) \right] \dot{I}_{\text{Е}}.$$

Розв'язуючи перше рівняння відносно струмів $\dot{I}_{\text{К}}$ і $\dot{I}_{\text{Е}}$, одержимо:

$$\dot{I}_{\text{К}} = \frac{\alpha r_{\text{К}} + r_{\text{Б}}}{r_{\text{К}} + r_{\text{Б}}} \dot{I}_{\text{Е}} \approx \alpha \dot{I}_{\text{Е}}.$$

Таким чином,

$$h_{21\text{Б}} = \left. \frac{\dot{I}_{\text{К}}}{\dot{I}_{\text{Е}}} \right|_{\dot{U}_{\text{КБ}} = 0} \approx \alpha.$$

Параметри h_{12} і h_{22} визначаються за зворотного холостого ходу на вході схеми рис. 1.20а ($\dot{I}_{\text{Е}} = 0$). При цьому залежний генератор струму $\alpha \dot{I}_{\text{Е}}$ вилучається:

$$h_{12\text{Б}} = \left. \frac{\dot{U}_{\text{ЕБ}}}{\dot{U}_{\text{КБ}}} \right|_{\dot{I}_{\text{Е}} = 0} = \frac{r_{\text{Б}}}{r_{\text{Б}} + r_{\text{К}}} \approx \frac{r_{\text{Б}}}{r_{\text{К}}},$$

тому що

$$\dot{I}_{\text{Б}} = \dot{I}_{\text{К}} = \dot{U}_{\text{КБ}} / (r_{\text{Б}} + r_{\text{К}});$$

$$\dot{U}_{\text{ЕБ}} = r_{\text{Б}} \dot{I}_{\text{Б}} = \left[\frac{r_{\text{Б}}}{r_{\text{Б}} + r_{\text{К}}} \right] \dot{U}_{\text{КБ}}; \quad r_{\text{К}} \gg r_{\text{Б}};$$

$$h_{22\text{Б}} = \left. \frac{\dot{I}_{\text{К}}}{\dot{U}_{\text{КБ}}} \right|_{\dot{I}_{\text{Е}} = 0} = \frac{1}{r_{\text{Б}} + r_{\text{К}}} \approx \frac{1}{r_{\text{К}}}.$$

Для схеми *CE* (див. рис. 1.20б):

$$h_{11\text{Е}} \approx r_{\text{Б}} + r_{\text{Е}} (\beta + 1);$$

$$h_{21\text{Е}} \approx \beta; \quad h_{12\text{Е}} \approx \frac{r_{\text{Е}}}{2r_{\text{К}}};$$

$$h_{22\text{Е}} \approx \frac{(1 + \beta)}{r_{\text{К}}} = \frac{1}{r_{\text{К}}^*}.$$

Одержані h -параметри мають такі фізичні значення: h_{11} і h_{21} – вхідний опір і коефіцієнт передачі струму за короткого замикання на виході транзистора; h_{12} і h_{22} – величини, зворотні коефіцієнту підсилення з напруги (коефіцієнт зворотного зв'язку за напругою) і вихідного опору (вихідна провідність) за зворотного холостого ходу на вході транзистора.

На практиці h -параметри застосовують, як правило, для аналізу низькочастотних схем.

Враховуючи, що h_{12E} у сучасних транзисторів наближається до нуля, він у більшості випадків під час розрахунку схем не береться до уваги.

Система рівнянь (1.47) відповідає заступній схемі (рис. 1.21б), яку часто називають малосигнальною заступною схемою транзистора, ввімкненого з CE .

Джерело $h_{21E}I_B$ еквівалентної схеми називають залежним джерелом струму, тому що значення струму цього джерела залежить від струму іншої вітки – струму бази. Це джерело характеризує підсилення вхідного струму I_B . Аналогічно джерело $h_{12E}U_{KE}$ називають залежним джерелом ЕРС. Воно характеризує зворотний зв'язок з вихідної напруги.

h -параметри мало залежать один від одного і від робочої точки транзистора. Недоліком h -параметрів є мала точність вимірювання вихідних параметрів на високих частотах, коли через паразитні ємності ускладнено забезпечення умови холостого ходу на вході.

Низькочастотні значення h -параметрів транзистора як чотириполосника у схемі CB і опору r_b зазвичай наводяться у довідниках. Для аналізу електронних схем на транзисторах у діапазоні частот і в різних режимах найбільш широко застосовується T -подібна еквівалентна схема, параметри якої відповідають фізичним процесам у транзисторній структурі. Параметри T -подібної еквівалентної схеми можна розрахувати за наведеними у довідниках h -параметрами. Розрахункові формули наведено в табл. 1.2.

Таблиця 1.2

Розрахункові формули параметрів T -подібної еквівалентної схеми

Параметри T -подібної еквівалентної схеми	Через h -параметри схеми CB	Через h -параметри схеми CE
r_E	$h_{11B} - \frac{h_{12B}}{h_{22B}}(1 + h_{21B})$	$\frac{h_{12E}}{h_{22E}}$
r_B	$\frac{h_{12B}}{h_{22B}}$	$h_{11E} - \frac{h_{12E}}{h_{22E}}(1 + h_{21E})$
r_K	$\frac{1 - h_{12B}}{h_{22B}} \approx \frac{1}{h_{22B}}$	$\frac{1 + h_{21E}}{h_{22E}}$
α	$-\frac{h_{12B} + h_{21B}}{1 - h_{12B}} \approx h_{21B} $	$\frac{h_{21E} + h_{12E}}{1 + h_{21E}} \approx \frac{h_{21E}}{1 + h_{21E}}$
β		$\frac{h_{21E} + h_{12E}}{1 - h_{21E}} \approx h_{21E}$

Величини h -параметрів залежать від схеми вмикання транзистора. Приблизні формули розрахунку h -параметрів для схеми CE через h -параметри схеми CB і навпаки наведено в табл. 1.3.

Таблиця 1.3

Приблизні формули розрахунку h -параметрів для схеми CE через h -параметри схеми CB і навпаки

h -параметри схеми CE	Через параметри схеми CB	h -параметри схеми CB	Через h -параметри схеми CE
h_{11E}	$\frac{h_{11B}}{1 + h_{21B}}$	h_{11B}	$\frac{h_{11E}}{1 + h_{21E}}$
h_{12E}	$\frac{h_{11B} \cdot h_{22B} - h_{12B}}{1 + h_{21B}}$	h_{12B}	$\frac{h_{11E} \cdot h_{22E} - h_{12E}}{1 + h_{21E}}$
h_{21E}	$\frac{h_{21B}}{1 - h_{21B}}$	h_{21B}	$\frac{h_{21E}}{1 + h_{21E}}$
h_{22E}	$\frac{h_{22B}}{1 + h_{21B}}$	h_{22B}	$\frac{h_{22E}}{1 + h_{21E}}$

Для схеми CE , наприклад, на сім'ї вхідних характеристик у робочій точці A будують трикутник (рис.1.22), з точки A проводять прями, паралельні осям абсцис і ординат, до перетинання з іншою характеристикою в точках B і C . З отриманого характеристичного трикутника маємо всі необхідні величини для визначення h_{11E} і h_{12E} . Відрізок AB зображає собою приріст напруги ΔU_{BE} [В], а відрізок AC – приріст струму бази ΔI_E [мкА]. Приріст напруги колектора визначається як різниця напруг, за яких знімалися характеристики $\Delta U_{KE} = U_{KE}'' - U_{KE}'$ [В]. Тоді:

$$h_{11E} = \frac{\Delta U_{BE}}{\Delta I_E} = \frac{AB}{AC}; \quad h_{12E} = \frac{\Delta U_{BE}}{\Delta U_{KE}} = \frac{AB}{U_{KE}'' - U_{KE}'}$$

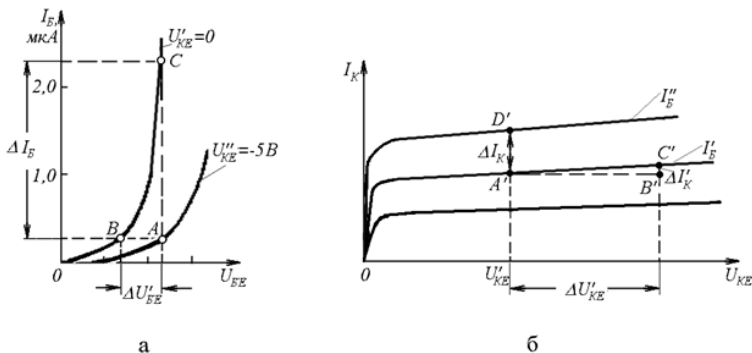


Рис. 1.22. ВАХ:

а – вхідні для схеми CE , б – вихідні для схеми CE

У робочій точці A' за вихідними характеристиками можна визначити параметри h_{22E} і h_{21E} (рис.1.22б). Якщо провести з точки A' вертикальну пряму до перетину з такою характеристикою, то знайдемо приріст струму колектора ΔI_K за $U'_{KE} = const$ (відрізок $A'D'$), викликаний приростом струму бази $\Delta I_B = I''_B - I'_B$. Тоді $h_{21E} = \Delta I_K / \Delta I_B = A'D' / (I''_K - I'_K)$. Для визначення параметра h_{22E} з точки A' проводиться пряма, паралельна осі абсцис такої довжини, щоб можна було визначити достатній для вимірювання приріст струму $I'_K = B'C'$. За точками $A'B'$ визначають приріст напруги колектора $\Delta U'_{KE}$. Тоді:

$$h_{22E} = \frac{\Delta I'_K}{\Delta U'_{KE}} = \frac{B'C'}{A'B'}$$

Аналогічно для схеми CB з вихідних характеристик можна визначити параметри h_{22B} та h_{21B} , а з вхідних характеристик – параметри h_{11B} та h_{12B} .

Точність визначення параметрів графо-аналітичним методом недостатньо висока.

У технічних умовах на транзистори дають не коефіцієнти α , β , а рівні їм у першому наближенні параметри h_{21B} , h_{21E} . У подальшому під час аналізу кіл з біполярними транзисторами будемо використовувати параметри транзистора, виражені через коефіцієнти чотириполосника. Коефіцієнти α і β будемо використовувати лише для пояснення фізичних особливостей роботи різних напівпровідникових приладів.

Еквівалентна схема транзистора в у-параметрах зазвичай використовується для аналізу високочастотних схем. У такому випадку незалежними змінними вибрано напруги U_1 і U_2 , а залежними – струми I_1 і I_2 . Тоді систему рівнянь, які характеризують роботу транзистора як чотириполосника, можна визначити у загальному вигляді:

$$\begin{cases} I_1 = y_{11}\dot{U}_1 + y_{12}\dot{U}_2, \\ I_2 = y_{21}\dot{U}_1 + y_{22}\dot{U}_2. \end{cases} \quad (1.48)$$

Для схеми CE (транзистор $n-p-n$) маємо:

$$\begin{cases} I_B = y_{11E}\dot{U}_{BE} + y_{12E}\dot{U}_{KE}, \\ I_K = y_{21E}\dot{U}_{BE} + y_{22E}\dot{U}_{KE}. \end{cases} \quad (1.49)$$

Коефіцієнти системи рівнянь (1.48) визначаються за прямого та зворотного короткого замикання чотириполосника.

Для випадку прямого короткого замикання:

$$y_{11E} = \left(\frac{I_B}{\dot{U}_{BE}} \right)_{\dot{U}_{KE} = 0},$$

– величина, зворотна вхідному опору, тобто вхідна провідність за короткого замикання:

$$y_{21E} = \left(\frac{i_K}{\dot{U}_{BE}} \right)_{\dot{U}_{KE} = 0},$$

– провідність прямої передачі, тобто величина, яка характеризує вплив вхідної напруги на вихідний струм за короткого замикання;

Для випадку зворотного короткого замикання:

$$y_{12E} = \left(\frac{i_B}{\dot{U}_{KE}} \right)_{\dot{U}_{BE} = 0}.$$

– провідність зворотної передачі, тобто величина, яка характеризує вплив вихідної напруги на вхідний струм за зворотного короткого замикання;

$$y_{22E} = \left(\frac{i_K}{\dot{U}_{KE}} \right)_{\dot{U}_{BE} = 0}$$

– вихідна провідність за зворотного короткого замикання.

Слід підкреслити, що досліди короткого замикання і холостого ходу здійснюють на змінному струмі.

Система рівнянь (1.49) відповідає схемі заміщення, показаній на рис. 1.23, яку також називають малосигнальною схемою заміщення транзистора для схеми *CE*, але вже в *y*-параметрах.

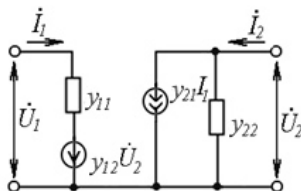


Рис. 1.23. Схема заміщення транзистора для схеми *CE* в *y*-параметрах

Джерело $y_{12E}\dot{U}_{KE}$ еквівалентної схеми називають залежним джерелом струму, тому що значення струму цього джерела залежить від напруги іншої вітки; для випадку ввімкнення транзистора в схему *CE* – від вихідної напруги U_{KE} . Аналогічно джерело $y_{21E}\dot{U}_{BE}$ називають залежним джерелом струму від вхідної напруги U_{BE} .

Залежність параметрів біполярного транзистора від частоти

Якщо на вхід транзистора, ввімкненого за схемою *CB*, подається імпульс струму i_E з амплітудою, яка дорівнює 1 (рис. 1.24). Струм у колі колектора з'явиться тільки через якийсь час затримки t_s , зумовлений часом проходження неголовних носіїв зарядів через базу, причому фронт

колекторного імпульсу буде зростати поступово, тому що швидкість дифузії носіїв заряду через базу буде різна (спочатку колекторного переходу досягнуть найбільш швидкі неголовні носії заряду, а потім вже всі інші).

Тому, як це бачимо з рис. 1.24, крім фазового зсуву виникло також спотворення форми вхідного сигналу на виході.

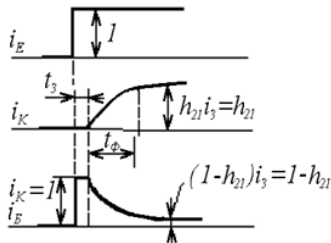


Рис. 1.24. Форми вхідного та вихідного струму біполярного транзистора, ввімкненого за схемою СБ

Подамо тепер на вхід транзистора певну постійну складову I_{E0} струму і серію імпульсів з амплітудою $I_E = 1$, до того ж, як показано на рис.1.25а штриховою лінією, $I_{E0} \gg I_E = 1$. Якщо спочатку тривалість імпульсу вхідного струму i_E більше, ніж $2t_\Phi$ (вважаємо $2t_\Phi = t_\Phi + t_{cn}$ для i_K на рис.1.24). Тоді, нехтуючи величиною t_3 , матимемо зміну i_K , відповідну (рис.1.25а). Зменшуючи тривалість імпульсу до величини, яка дорівнює $2t_\Phi$, отримаємо зміну i_K , показану на рис.1.25б. За подальшого зменшення тривалості імпульсу (за підвищення частоти вхідного сигналу) амплітуда вихідного сигналу зменшується, а отже, зменшується коефіцієнт передачі струму транзистора.

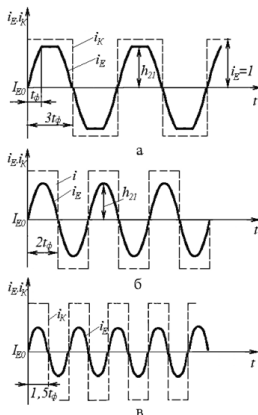


Рис. 1.25. Зміна форми вихідного сигналу біполярного транзистора, ввімкненого за схемою СБ із зміною частоти

Частота, за якої модуль $|h_{21E}| = |\alpha|$ зменшується вдвічі відносно свого значення, вимірюваного на низькій частоті, називається граничною частотою підсилення за струмом і позначається f_{α} .

Із зміною частоти, цілком очевидно, буде змінюватися також величина фазового зсуву вихідного струму транзистора відносно вхідного.

Треба підкреслити цілком очевидну річ, що тонша база, то у меншому ступені спотворюється сигнал на виході і допускається робота транзистора на більш високих частотах. Тому що більш високочастотний транзистор, то тоншою у нього має бути база.

З підвищенням частоти на роботу транзистора починають виявляти вплив емітери і колекторні ємності переходів.

Наявність струмів зміщення через переходи пов'язана тільки із зарядними ємностями і не пов'язана з дифузійними. Тому в еквівалентних схемах за високих частот під C_K і C_E розуміють зарядні ємності.

Розглянемо емітерний перехід (див. рис. 1.20а). Повний струм емітера буде складатися з двох складових: струму через r_E , пов'язаного з інжекцією зарядів у базу та струму зміщення через ємність C_E , не пов'язаного з інжекцією. Із зростанням частоти буде зменшуватися ємнісний опір C_E , а отже, із зростанням частоти буде збільшуватися частка другої складової у повному струмі емітера і зменшуватися, відповідно, перша. У зв'язку з цим коефіцієнт передачі струму буде зменшуватися.

Вплив зарядної ємності колекторного переходу на його властивості виявляється значно більш сильним. Хоча ємність колекторного переходу значно менша за величину зарядної ємності емітерного переходу, активний опір колекторного переходу може в десятки тисяч разів перевищувати опір емітерного переходу. Внаслідок цього доводиться рахуватися з появою струму зміщення через зарядну ємність колекторного переходу на частотах, значно менших, ніж у випадку емітерного переходу.

Якщо здійснити на виході транзистора коротке замикання і знехтувати опором r_K порівняно з r_B , то ємність виявиться з'єднаною паралельно з опором бази r_B . Стала часу такого кола називається сталою часу бази і характеризує інерційність транзистора:

$$\tau_B = r_B C_K.$$

Частотні властивості транзистора в схемі ввімкнення CE часто характеризують граничною частотою коефіцієнта передачі струму (f_{TP}), під якою розуміють таке її значення, коли $|h_{21}| = 1$.

Для характеристики генераторних транзисторів використовують поняття максимальної частоти генерації f_{\max} , яка може бути одержана у схемі автогенератора за $K_p = 1$.

Шуми транзистора. Під час роботи транзисторів у них виникають шуми, які можуть бути зумовлені: неоднаковою кількістю електронів та дірок, які проходять через перехід за одиницю часу (високочастотні дробові шуми); тепловим шумом опорів емітера, бази і колектора (теплові шуми); поверхневими явищами у переходах (низькочастотні шуми); флуктуаціями (хаотичними змінами) концентрацій рухомих носіїв заряду через нерегулярність процесу рекомбінацій (низькочастотні рекомбінаційні шуми).

Величина шумів транзистора кількісно оцінюється коефіцієнтом шумів:

$$K_m = U_m^2 / U_{ш0}^2,$$

чи $K_m^* = 10 \lg(U_m^2 / U_{ш0}^2) = 10 \lg K_m$, де $U_{ш0}$ — напруга теплових шумів джерела сигналу, ввімкненого на вході транзистора; U_m — напруга, яку треба ввести у вхідне коло «нешумлячого» транзистора для одержання у вихідному колі напруги, рівній напрузі шумів.

Для значного збільшення коефіцієнта передачі за струмом використовують комбінацію двох транзисторів, з'єднаних відповідним чином (схема Дарлінгтона). Таке з'єднання має, як і звичайний транзистор, три зовнішні виводи і називається складеним транзистором (рис. 1.26а). У наведеній схемі з'єднані колектори являють собою спільний колектор складеного транзистора, а до бази транзистора VT2 під'єднаний емітер транзистора VT1. При цьому база транзистора VT1 і емітер транзистора VT2 являють собою відповідно спільну базу і спільний емітер складеного транзистора. На практиці такий складений транзистор створюють у процесі монтажу зовнішніх виведень двох дискретних транзисторів. Під час виробництва інтегральних мікросхем складений транзистор створюють на одній пластині напівпровідника з внутрішніми з'єднаннями у потрібних точках.

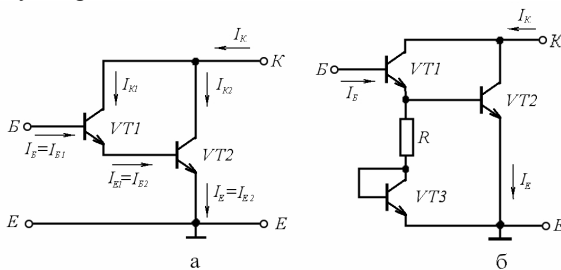


Рис. 1.26. Схеми:

а – складеного транзистора, б – складеного транзистора з транзисторами одного рівня потужності

Особливістю складеного транзистора є високий коефіцієнт передачі струму бази h_{2IEc} . Оскільки:

$$I_{K1} = h_{2IE1} I_{B1} \text{ і } I_{K2} = h_{2IE2} I_{B2} = h_{2IE2} I_{E1} = h_{2IE2} (h_{2IE1} + 1) I_{B1}, \text{ то}$$

$$I_K = I_{K1} + I_{K2} = h_{2IE1} I_{B1} + h_{2IE2} (h_{2IE1} + 1) I_{B1}.$$

Беручи до уваги, що $I_{B1} = I_B$, запишемо коефіцієнт передачі струму бази складеного транзистора:

$$h_{2IEc} = \frac{I_K}{I_B} = h_{2IE1} + h_{2IE2} + h_{2IE1} h_{2IE2} = (h_{2IE1} + 1)(h_{2IE2} + 1) - 1. \quad (1.50)$$

Оскільки зазвичай виконуються нерівності $h_{2IE1} \gg 1$ і $h_{2IE2} \gg 1$, то:

$$h_{2IEc} \approx h_{2IE1} h_{2IE2}. \quad (1.51)$$

У формулах (1.50) і (1.51) індекс “1” стосується параметрів транзистора $VT1$, а індекс “2” – транзистора $VT2$.

Коефіцієнт підсилення за струмом складеного транзистора найповніше можна визначити за формулою (1.51), якщо номінальний вхідний струм транзистора $VT2$ дорівнює вихідному струму транзистора $VT1$, тобто $I_{B2} = I_{K1} \approx I_{E1}$. Тому транзистор $VT2$ потрібно вибирати більш потужним.

Можна використовувати в складеному транзисторі транзистори $VT1$ і $VT2$ одного рівня потужності (рис. 1.26,б). Для зменшення постійної складової струму бази транзистора $VT2$ застосовують струмовідвідну ланку низькоомного резистора R і транзистора $VT3$. Останній працює в активному режимі, запобігаючи шунтуванню резистором R змінних складових сигналів в базі транзистора $VT2$, що забезпечує високий h_{2IEc} . Крім того, транзистор у діодному ввімкненні забезпечує високу термостабільність режиму складеного транзистора за постійним струмом.

Головні параметри біполярних транзисторів та їх орієнтирні значення:

- 1) коефіцієнт передачі емітерного і базового струму (диференціальні коефіцієнти передачі, які у першому наближенні вважаються рівними інтегральним):

$$h_{2IE} = \left. \frac{dI_K}{dI_B} \right|_{U_{KE}=const}; h_{2IB} = \left. \frac{dI_K}{dI_E} \right|_{U_{KB}=const};$$

- 2) диференціальний опір емітерного переходу:

$$r_E = \left. \frac{dU_{EB}}{dI_B} \right|_{U_{KE}=const}$$

(r_E – Ом ... десятки Ом);

- 3) зворотний струм колекторного переходу за заданої зворотної напруги:

$$I_{KB0} = I_K \Big|_{I_{E=0}}; \quad U_{KE} < 0$$

(I_{KB0} – кілька nA ... десятки mA);

- 4) об'ємний опір бази r_b (десятки – сотні Ом);
- 5) коефіцієнт внутрішнього зворотного зв'язку з напруги ($h_{12B}=10^{-3} \dots 10^{-4}$);
- 6) вихідна провідність h_{22} або диференціальний опір колекторного переходу:

$$r_k^* = \frac{1}{h_{22E}} = \frac{dU_{кБ}}{dI_k} \Big|_{I_{Б=const}} ; \quad r_k = \frac{1}{h_{22B}} = \frac{dU_{кБ}}{dI_k} \Big|_{I_{E=const}}$$

(h_{22E} – доли ... сотні мкСм);

- 7) максимально допустимий струм колектору $I_{k \max}$ (сотні мА ... сотні А);
- 8) напруга насичення колектор-емітер $U_{кБ \text{ на с}}$ (десяти доли ... один В);
- 9) найбільша потужність, яка розсіюється на колекторі $P_{k \max}$ (мВт ... десятки Вт);
- 10) ємність колекторного переходу C_k ($n\Phi$ – десятки $n\Phi$);
- 11) тепловий опір між колектором транзистора і корпусом $R_T = \Delta T / P_{k \max}$, де ΔT – перепад температур між колекторним переходом і корпусом;
- 12) найбільша частота коефіцієнта передачі струму $f_{h_{21}}$ або $\omega_{h_{21}}$, на якій коефіцієнт передачі струму h_{21} зменшується до 0,707 свого статичного значення: $\omega_{h_{21E}} \approx \omega_\beta$; $\omega_{h_{21B}} \approx \omega_\alpha$ (задаються або $f_{h_{21E}}$, або $f_{h_{21B}}$); $f_{h_{21E}}$ – кГц – сотні МГц.

Класифікація біполярних транзисторів. Дискретні біполярні транзистори, що випускаються промисловістю, класифікують зазвичай за двома параметрами: потужністю та частотними властивостями.

За потужністю їх розподіляють на малопотужні ($P_{\text{вих}} \leq 0,3 \text{ Вт}$), середньої потужності ($0,3 \text{ Вт} \leq P_{\text{вих}} \leq 1,5 \text{ Вт}$) та потужні ($P_{\text{вих}} > 1,5 \text{ Вт}$); за частотними властивостями — на низькочастотні ($f_\alpha \leq 3 \text{ МГц}$), середньої частоти ($3 \text{ МГц} < f_\alpha < 30 \text{ МГц}$), високої частоти ($30 \text{ МГц} \leq f_\alpha \leq 300 \text{ МГц}$) і надвисокої частоти ($f_\alpha > 300 \text{ МГц}$).

Позначення біполярних транзисторів складаються з шести або семи елементів.

Перший елемент – літера, що вказує вихідний матеріал: Г – германій, К – кремній, А – арсенід галію.

Другий елемент – літера Т.

Третій елемент – число, яке присвоюється залежно від призначення транзистора (див.табл.1.4).

Четвертий, п'ятий і шостий елементи – цифри, які означають порядковий номер розробки.

Сьомий елемент – літера, яка вказує різновид типу із певної групи приладів, наприклад: ГТ108А, 2Т144, КТ602А, КТ3102А тощо.

Таблиця 1.4

Класифікація біполярних транзисторів

Позначення транзистора	Потужність, яка розсіюється транзистором	Гранична частота коефіцієнта передачі струму, МГц				
		до 3	до 30	більше 30	30 – 300	більше 300
шестизначне	мала	1	2	3		
	середня	4	5	6		
	велика	7	8	9		
семизначне	до 1 Вт		1		2	4
	більше 1 Вт		7		8	9

1.5. Польові транзистори

Польовий транзистор – напівпровідниковий прилад, підсилюючі властивості якого зумовлені потоком головних носіїв, що протікають через провідний канал, керований поперечним електричним полем. Польовий транзистор на відміну від біполярного іноді називають уніполярним, оскільки протікання в них струму зумовлено дрейфом головних носіїв заряду (або електронів, або дірок). Тому у польових транзисторів відсутні процеси зміни (накопичення і розсмоктування) об'ємного заряду неголовних носіїв, які сильно впливають на швидкодію біполярних транзисторів. Провідний шар, в якому утворюється робочий струм польового транзистора, називають каналом.

Польовий транзистор – напівпровідниковий підсилювальний прилад, яким керує не струм (як у біполярному транзисторі), а напруга (електричне поле, звідси і назва – польовий), здійснюючи зміну площини поперечного перерізу провідного каналу, що призводить до зміни вихідного струму транзистора. Керування електричним полем припускає відсутність статичного вхідного струму, що дозволяє зменшити потужність, потрібну для керування транзистором.

Струмопровідні канали можуть бути приповерхневими (транзистори з ізолюваним затвором) і об'ємними (транзистори з керуючим *p-n*-переходом). Приповерхневий канал являє собою або збагачений шар, який створений за рахунок донорних домішок у напівпровіднику, або інверсний шар, який виникає під впливом зовнішнього поля. Такий польовий транзистор має класичну структуру метал-діелектрик-напівпровідник (МДН – структуру), в якій роль діелектрика, як правило, відіграє оксид (наприклад, двооксид кремнію SiO_2). Тому польовий транзистор з такою структурою називають МОН-транзистором (метал-оксид-напівпровідник).

Металевий електрод, який утворює ефект поля, називають затвором (З), два інших електроди – виток (В) і стоком (С). Напряга джерела живлення має таку полярність, щоб потік головних носіїв заряду (в каналі n -типу електронів, в каналі p -типу дірок) переміщувався від витку до стоку. Виток і стік, у принципі, взаємообернені. Витком є той з них, з якого за відповідної полярності напруги між витком і стоком у канал надходять головні носії заряду, а стоком – той, через який ці носії виходять із каналу. Залежно від того, який з виведень є спільним для входу і виходу, розрізняють три схеми вмикання польового транзистора: із спільним витком (СВ), із спільним затвором (СЗ) і спільним стоком (СС). Найбільшого поширення на практиці знайшла схема з СВ.

Принцип роботи польового транзистора. У польовому транзисторі з об'ємним каналом площа поперечного перерізу каналу змінюється за рахунок зміни площі збідненого шару зворотню ввімкненого p - n -переходу. На рис. 1.27 зображено польовий транзистор з керуючим p - n -переходом, ввімкнений за схемою з СВ.

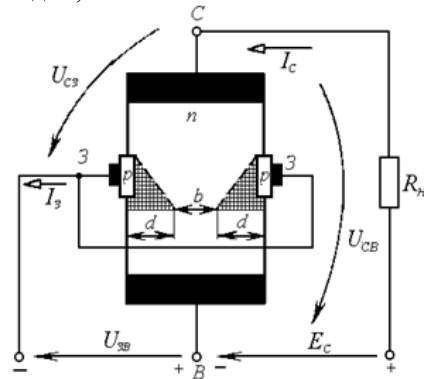


Рис. 1.27. Структурна схема польового транзистора з керуючим p - n -переходом, ввімкненого за схемою з СВ

На p - n -перехід (затвор–витік) подається зворотня напруга $U_{зв}$. За її збільшення глибина d збідненого шару (заштрихована область на рис.1.27 – область об'ємного заряду) збільшується, а струмопровідний переріз b каналу зменшується. При цьому збільшується опір каналу, а отже, зменшується вихідний струм I_c транзистора. Оскільки напруга $U_{зв}$ прикладена до p - n -переходу у зворотному напрямку, струм I_3 дуже малий і практично не залежить від керуючої напруги.

Напругу між затвором і витком, за якої струм стоку $I_c = 0$, називають напругою відсічки польового транзистора $U_{зв від}$.

Для польових транзисторів вхідна характеристика (рис. 1.28а) (залежність $I_3 = f(U_{3B})_{U_{CB}=const}$ – ВАХ p - n -переходу) не має практичного застосування і під час розрахунків використовують передавальні (стокозатворні) і вихідні ВАХ. На рис. 1.28б, в показано вихідні і передавальні характеристики польового транзистора з керуючим p - n -переходом для схеми вмикання з CB . Ці характеристики подібно характеристикам біполярного транзистора мають нелінійний характер, а, отже, польовий транзистор, як і біполярний, є керованим нелінійним елементом кола. Проте за порівняння їх вихідних характеристик очевидні істотні розбіжності.

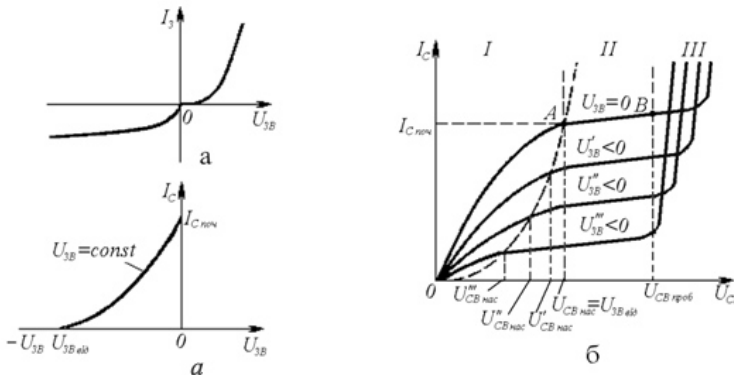


Рис. 1.28. ВАХ польового транзистора:
а – вхідна, б – вихідні, в – передавальна

За малих значень напруги U_{CB} крутість його ВАХ із зміною вхідного сигналу не залишається постійною, як у випадку біполярного транзистора (див. рис. 1.18б). Як бачимо з рис. 1.28б із зменшенням U_{3B} крутість ВАХ зменшується, а, отже, зростає вихідний опір транзистора. Це свідчить про залежність вихідного опору польового транзистора від керуючої напруги на цій ділянці ВАХ.

Ширина p - n -переходу залежить також від струму, що протікає через канал. Якщо $U_{CB} \neq 0$, наприклад, $U_{CB} > 0$ (рис.1.27), то струм I_C , протікаючи через канал, створить уздовж останнього спад напруги, яка виявляється запірною для переходу затвор–канал. Це призводить до збільшення ширини p - n -переходу і відповідно до зменшення перерізу і провідності каналу, причому ширина p - n -переходу збільшується в міру наближення до області стоку (див. рис. 1.27), де буде мати місце найбільший спад напруги, викликаний струмом I_C на опорі каналу R_{CB} . Отже, якщо вважати, що опір транзистора визначається тільки опором каналу, то біля краю p - n -переходу, зверненого до витoku, буде діяти

напруга $U_{зв}$, а біля краю, зверненого до стоку, – напруга $|U_{зв}| + U_{св}$. За малих значень $U_{св}$ і малого I_C транзистор поводить себе як лінійний опір. Збільшення $U_{св}$ призводить до майже лінійного збільшення I_C . У міру зростання $U_{св}$ характеристика $I_C = f(U_{св})$ все сильніше відхиляється від лінійної, що пов'язано із звуженням каналу у стокового краю (область I на рис. 1.28б). За визначеного значення струму настає так званий режим насичення (область II на рис. 1.28б), який характеризується тим, що із збільшенням $U_{св}$ струм I_C змінюється слабо. Це відбувається тому, що за великої напруги $U_{св}$ канал біля стоку стягується у вузьку горловину. Настає своєрідна динамічна рівновага, за якої зростання $U_{св}$ і збільшення I_C викликають подальше звуження каналу і відносно зменшення струму I_C . У підсумку останній залишається майже незмінним. Напруга, за якої настає режим насичення, називається напругою насичення. Вона, як бачимо з рис. 1.28б, змінюється за зміни напруги $U_{зв}$. Через те, що вплив $U_{зв}$ і $U_{св}$ на ширину каналу біля стокового виводу практично однаковий, то:

$$U_{зв\text{від}} \left| U_{св} < U_{св\text{нас}} \right. = U_{св\text{нас}} \left| U_{зв} = 0 \right.; \quad U_{св\text{нас}} \left| U_{зв} \neq 0 \right. = \left| U_{зв\text{від}} \right. - \left| U_{зв} \right|.$$

Отже, напруга відсічки, визначена за малої напруги $U_{св} < U_{св\text{нас}}$, чисельно дорівнює напрузі насичення за $U_{зв} = 0$, а напруга насичення за визначеної напруги на затворі $U_{зв}$ дорівнює різниці напруги відсічки і напруги затвор-вентік.

У разі подальшого зростання вихідної напруги струм I_C залишається майже незмінним аж до пробивної напруги $U_{св\text{проб}}$ (область III на рис. 1.28б).

У вихідних характеристиках польового транзистора можна виділити дві робочі області: OA і AB . Область OA називають крутою областю характеристики; область AB – пологою або областю насичення. У крутій області транзистор може бути використаний як омичний керований опір. У підсилювальних каскадах використовують пологі ділянки вихідних характеристик. За точкою B виникає пробій p - n -переходу.

Як бачимо з рис. 1.28б із збільшенням $|U_{зв}|$ пробивна напруга транзистора $U_{св\text{проб}}$ зменшується. При цьому завжди виконується рівність $U_{св\text{проб}} = U_{св\text{проб}}(\text{при } U_{зв} = 0) + U_{зв}$.

Передавальну (стокозатворну) характеристику $I_C = f(U_{зв})_{U_{св}=\text{const}}$ наведено на рис. 1.28в.

Якщо $U_{зв} = U_{зв\text{від}}$, транзистор закритий (режим відсічки) і $I_C = 0$. У випадку відкритого транзистора для будь-якого значення вихідного струму I_C буде виконуватися рівність $U_{зв} - U_{св\text{нас}} = U_{зв\text{від}} = -U_{сз\text{нас}}$, де $U_{сз\text{нас}}$ – напруга між стоком і затвором у режимі насичення транзистора.

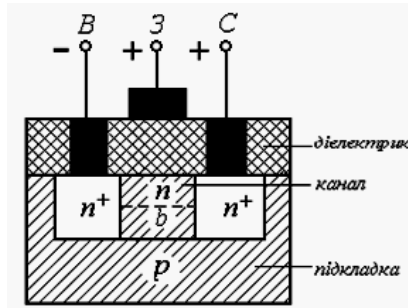


Рис. 1.29. Реальна структура МОП-транзистора з каналом *n*-типу

З порівняння наведених на рис. 1.28 ВАХ бачимо, що полярності керуючої і вихідної напруг польового транзистора з керуючим *p-n*-переходом не збігаються.

Реальна структура МОП-транзистора з каналом *n*-типу показана на рис. 1.29. Металевий затвор ізольований від напівпровідникової підкладки шаром діелектрика (звідси еквівалентна назва МОП-транзистора – польовий транзистор з ізольованим затвором). Якщо напруга на затворі відсутня, тобто $U_{зв} = 0$. Якщо між стоком і витком підвести напругу зазначеної на рис. 1.29 полярності, то за нульового потенціалу на затворі на шляху від витку до стоку виявляються два зустрічно ввімкнених *p-n*-переходи, тому струмопровідний переріз каналу b матиме великий опір, а вихідний струм I_C буде дуже малим (приблизно дорівнюватиме зворотному струму *p-n*-переходів). Якщо подати на затвор негативну напругу $U_{зв}$, то поверхневий шар підкладки *p*-типу, який примикає до металізованої пластини затвору, збагатиться дірками і значення струму I_C практично не зміниться. Якщо ж прикласти до затвору невелику позитивну напругу $U_{зв}$ і поступово її збільшувати, то дірки під впливом поля, створюваного позитивною напругою затвору, будуть уходити з поверхневого шару в глибину підкладки, а електрони – притягуватися, створюючи збагачений електронами поверхневий шар підкладки, який примикає до площини затвору. Кількість цих електронів значно менша, ніж в областях підкладки *n*⁺-типу, що примикає до витку і стоку (якщо

концентрація головних носіїв заряду в контактаних напівпровідникових областях відрізняється, на два порядки більше, то область з більшою концентрацією позначається символом “+”). Проте цієї кількості електронів відносно головних носіїв заряду для p -області стає достатньо (з ростом позитивної напруги на затворі) для утворення шару протилежної провідності відносно підкладки p -типу – інверсного шару (шару n -типу). Цей інверсний шар і є струмопровідним каналом n -типу, який замикає дві інші n^+ -області підкладки і який примикає до витоків і стоку. Такий канал називають *індукованим (наведеним)*, тобто наведеним полем затвору. Таким чином, наведені канали відсутні у рівноважному стані і утворюються під впливом зовнішньої напруги певної полярності і певного значення. Напруга на затворі, за якої виникає струмопровідний канал, називається пороговою. Якщо вибрати підкладку n -типу, а області витоків і стоку зробити p^+ -типу, то одержимо МОН-транзистор з наведеним p -каналом.

Передавальні і вихідні ВАХ для МДН-транзистора під час вмикання з CB наведені на рис. 1.30. При цьому вихідні характеристики наведені тільки для наведеного каналу n -типу. Вихідні характеристики МОН-транзистора з наведеним каналом p -типу будуть розташовані у III квадранті, симетрично наведеним на рис. 1.30б. З вихідних характеристик на рис. 1.30а видно, що, по-перше, полярності вхідної і вихідної напруг завжди співпадають і, по-друге, збільшення U_{3B} веде до збільшення I_C . Виняток становить тільки вихідна крива, що відповідає U_{3B1} , тому що $U_{3B1} \leq U_{3Bпор}$.

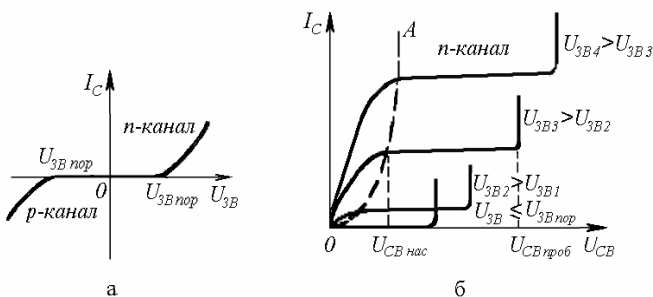


Рис. 1.30. ВАХ МДН-транзистора за вмикання з CB :
 а – передавальні, б – вихідні

У МОН-транзисторах із вбудованим каналом у поверхні напівпровідника під затвором (за нульової напруги на затворі відносно витоків) існує інверсний шар – провідний (вбудований) канал. Цей канал

на практиці створюють у вигляді тонкого приповерхневого шару за допомогою іонного легування. Тип провідності каналу збігається з типом провідності витоку і стоку. МОН-транзистори з вбудованим каналом можуть працювати за обох полярностей напруг на затворі. Передавальні і вихідні ВАХ такого транзистора, ввімкненого за схемою *CB*, наведено на рис. 1.31.

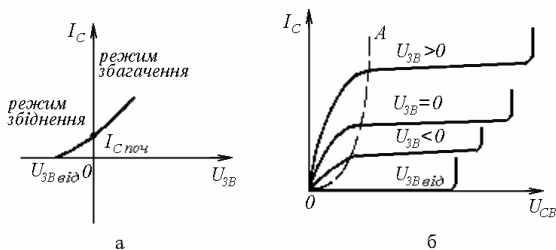


Рис. 1.31. ВАХ МОН -транзистора за вмикання з *CB*:
a – передавальні, *б* – вихідні

З аналізу цих характеристик бачимо, що за відсутності керуючої напруги, коли $U_{зв} = 0$, значення вихідного струму транзистора I_C відрізняється від нуля і дорівнює значенню, яке називають початковим струмом стоку – $I_{C\text{ поч}}$ (див. рис. 1.31а).

Якщо до затвору відносно витоку і підкладки прикласти негативну напругу, то дірки із підкладки втягуюватимуться в канал, а електрони виштовхуватимуться. Провідність каналу, що позбавлений частини головних носіїв, зменшується, як результат знижується струм стоку (режим збіднення). За $U_{зв} = U_{зв\text{ від}}$ природний канал зникає, і струм стоку дорівнює нулю (див. рис. 1.31а). Позитивне зміщення на затворі ($U_{зв} > 0$) викликає приток у канал головних носіїв заряду (електронів), як результат зростає струм стоку. Такий режим МОН-транзистора називається режимом збагачення. За збільшення вхідної напруги струм стоку I_C досягає свого найбільшого значення (границю режиму насичення показано на рис.1.30б та 1.31б штриховою лінією *OA*) за вихідної напруги:

$$U_{CB\text{ нас}} = U_{зв} - U_{зв\text{ пор}}.$$

Отже, МОН-транзистор з вбудованим каналом за своїми властивостями та характеристиками подібний до польового транзистора з керуючим *p-n*-переходом і відрізняється лише тим, що для його закриття потрібне негативне зміщення у випадку каналу з провідністю *n*-типу і позитивне зміщення – у випадку провідності *p*-типу.

Головними параметрами, якими характеризується польовий транзистор як нелінійний елемент, є :

1. Крутість характеристики (визначається за передавальною характеристикою):

$$S = \Delta I_C / \Delta U_{ЗВ} \quad \text{за } U_{СВ} = const ,$$

що відображає ступінь впливу вхідної напруги на вхідний струм, тобто ефективність керуючої дії затвору, і становить $0,1 \dots 500 \text{ мА/В}$.

2. Диференціальний вихідний (внутрішній) опір транзистора:

$$R_{\text{вих}} = R_i = \Delta U_{СВ} / \Delta I_C \quad \text{за } U_{ЗВ} = const .$$

Оскільки на пологих ділянках вихідних характеристик (ділянка насичення) струм стоку змінюється дуже мало, то цей параметр має значення сотень кілоом – одиниць мегом).

3. Вхідний опір:

$$R_{\text{вх}} = R_{ЗВ} = \Delta U_{ЗВ} / \Delta I_3 \quad \text{за } U_{СВ} = const .$$

Він являє собою диференціальний опір p - n -переходу, зміщеного в зворотному напрямку. Оскільки струм затвора I_3 визначається зворотним струмом переходу, то вхідний опір польових транзисторів дуже великий : $10^6 \dots 10^9 \text{ Ом}$.

4. Коефіцієнт підсилення за напругою:

$$\mu = 5R_i = \Delta U_{СВ} / \Delta U_{ЗВ} \quad \text{за } I_C = const .$$

5. Диференціальний опір ділянки затвор-стік:

$$R_{ЗС} = \Delta U_{ЗС} / \Delta I_C .$$

Цей опір враховує зворотний зв'язок між виходом та входом польового транзистора.

6. Початковий струм стоку $I_{С\text{поч}}$ – струм стоку за нульової напруги $U_{ЗВ}$; у транзисторів з керуючим p - n -переходом $I_{С\text{поч}} = 0,2 \dots 600 \text{ мА}$; з вбудованим каналом $I_{С\text{поч}} = 0,1 \dots 100 \text{ мА}$; з наведеним каналом $I_{С\text{поч}} = 0,01 \dots 0,5 \text{ мкА}$.

7. Напруга відсічки $U_{ЗВ\text{від}}$ ($U_{ЗВ\text{від}} = 0,2 \dots 10 \text{ В}$).

8. Порогова напруга $U_{ЗВ\text{пор}}$ ($U_{ЗВ\text{пор}} = 1 \dots 6 \text{ В}$).

9. Опір стік-витик у відкритому стані $R_{СВ\text{від}}$ ($R_{СВ\text{від}} = 0,06 \dots 300 \text{ Ом}$).

10. Максимальний струм стоку $I_{С\text{max}}$ ($I_{С\text{max}} = 10 \text{ мА} \dots 50 \text{ А}$).

11. Максимальна частота підсилення f_p – частота, на якій коефіцієнт підсилення за потужності $K_{п\text{р}}$ дорівнює одиниці (f_p – десятки-сотні МГц).

Температурна залежність характеристик польових транзисторів. Раніше було відзначено, що підсилюючі властивості польових транзисторів (ПТ), пов'язані з процесом переміщення головних для напівпровідника носіїв заряду, тобто струм ПТ визначається концентрацією головних носіїв. Проте відомо, що концентрація головних

носіїв у напівпровіднику практично не залежить від температури. Тому і властивості ПТ мало змінюються зі зміною температури.

Головними параметри ПТ, залежними від температури, є: напруга відсічки та порогова напруга.

На рис. 1.32 наведено перехідні характеристики ПТ з керуючим $p-n$ -переходом і ізольованим затвором. З наведених характеристик можна зробити висновок, що для будь-якого типу ПТ існує таке значення струму стоку (відповідне точці H на рис. 1.32), за якого його величина не залежить від температури.

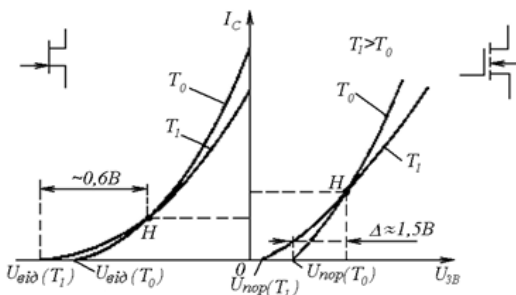


Рис. 1.32. Перехідні характеристики ПТ з керуючим $p-n$ -переходом і ізольованим затвором та наведеним каналом

Це пояснюється дією у цьому приладі двох протилежних механізмів. Так, для польового транзистора з керуючим $p-n$ -переходом у разі підвищення температури навколишнього середовища зростає власний опір напівпровідникового матеріалу, що призводить як до безпосереднього зменшення струму стоку, так і до додаткового збільшення зворотної напруги на $p-n$ -переході через наявність складової спаду напруги на каналі. Зазначені причини в разі збільшення температури призводять до зменшення струму стоку. Проте збільшення температури призводить до зменшення товщини $p-n$ -переходу, що розширює канал. Останнє викликає збільшення струму стоку, що особливо помітно за малих його значень. Тому за деяких значень струму стоку обидва фактори компенсують один одного і величина струму стоку не залежить від зміни температури.

Для МОН-транзистора з підвищенням температури також характерно зменшення струму стоку, що пояснюється ростом власного опору напівпровідника. Водночас збільшення температури веде до збільшення числа пар електрон-дірка в каналі, тобто до збільшення концентрації носіїв заряду. Природно, це викликає зростання струму стоку, особливо за невеликих його власних значень. Отже, і в МОН-транзисторі існують дві протилежні тенденції, ступінь прояви яких залежить від

абсолютного значення струму стоку. Наслідком цього є наявність на передавальній характеристиці приладу точки H , для якої струм стоку не залежить від зміни температури навколишнього середовища.

Важливо зазначити ще одну особливість ПТ. У режимі великих струмів стоку підвищення температури навколишнього середовища призводить до зменшення струму I_c , тобто у приладі відсутній позитивний зворотний зв'язок за температурою, притаманний біполярним транзисторам. Збільшення температури автоматично призводить до зменшення потужності, яка розсіюється в ПТ. Таким чином, ПТ менш схильні до теплового пробую, ніж біполярні.

Еквівалентні схеми польових транзисторів. На рис. 1.33 наведено найбільш розповсюджені схеми заміщення для визначення частотних властивостей польових транзисторів (a – з керуючим p - n -переходом ; b – з ізольованим затвором). У цих схемах прийнято, що вивід підкладки електрично з'єднаний з витоком. Таке вмикання найбільш часто використовується під час розробки схем на ПТ.

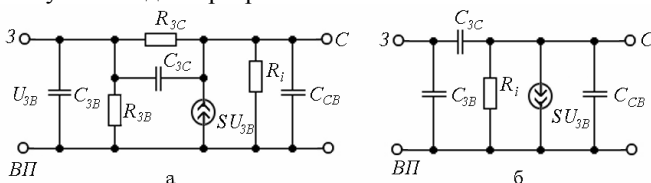


Рис. 1.33 Схеми заміщення:

a – з керуючим p - n -переходом, b – з ізольованим затвором

Підсилюючі властивості транзистора, який має крутість S , відображені ідеальним джерелом струму SU_{3B} . Опір R_i характеризує вихідний (внутрішній) опір транзистора. У транзисторі з керуючим p - n -переходом ємність C_{CB} зазвичай визначається ємністю між електродами стоку і витоку, а в МОН-транзисторі ємність C_{CB} визначається ще й ємністю p - n -переходу між підкладкою і областями витоку і стоку. Тому в МОН-транзисторах ємність C_{CB} значно більша, ніж у транзисторах з керуючим p - n -переходом. Оскільки польовий транзистор працює зі зворотно зміщеним p - n -переходом, то ємності C_{3B} і C_{3C} є бар'єрними. Для МОН-транзистора – це ємності затвора відносно областей витоку і стоку. Орієнтовно для малопотужних транзисторів різного типу $C_{3B} = 2...15 \text{ нФ}$, $C_{3C} = 0,3...10 \text{ нФ}$; для МОН-транзисторів $C_{CB} = 3...15 \text{ нФ}$; для транзисторів з керуючим p - n -переходом ємність C_{CB} , як правило, не перевищує 1 нФ . Ці схеми справедливі для частоти, яка дорівнює приблизно $0,7f_p$.

Слід зазначити, що вихідний і вхідний опори ПТ мають ємнісний характер. Активна складова вхідного струму для ПТ з керуючим

p-n-переходом зумовлена струмом зворотно зміщеного *p-n*-переходу і дуже мала.

Відмінні особливості польового транзистора. З принципу дії польового транзистора витікають дві головні його особливості: в усталеному режимі роботи вхідний струм польового транзистора прямує до нуля ($R_{ex} = R_{зв} \rightarrow \infty$); інерційність польового транзистора на відміну від біполярного зумовлена тільки процесами перезарядки його вхідної і вихідної ємності.

Здавалось би, що відсутність процесів зміни об'ємного заряду неголовних носіїв дає перевагу польовому транзистору у швидкодії перед біполярним транзистором. Проте, слід зазначити, що конструкція польового транзистора припускає одержання великих значень його вхідних і вихідних ємностей. Останнє із збільшенням частоти вхідного сигналу призводить до фактичного зменшення коефіцієнта підсилення каскаду на польовому транзисторі. Дійсно, постійним струмом коефіцієнт підсилення польових транзисторів прямує до нескінченності (вхідний струм прямує до нуля). За збільшення частоти вхідного сигналу вхідний струм польового транзистора, який визначається його вхідною ємністю, зростає, що еквівалентно зменшенню значення коефіцієнта підсилення. Тому прийнято вважати, що у загальному випадку за швидкодією, підсиленням і частотними властивостями польовий транзистор, як правило, не має переваг перед біполярним транзистором.

Проте розробка польового транзистора з так званим коротким каналом дозволила створити напівпровідниковий високочастотний транзистор порівняно великої потужності (50...100 Вт), нездійснений зараз у біполярному транзисторі.

Польові транзистори мають переваги перед біполярними транзисторами в більшій температурній стабільності їх характеристик. Це пояснюється тим, що головна температурна нестабільність характеристик біполярного транзистора зумовлена сильною залежністю кількості неголовних носіїв заряду в напівпровіднику. Враховуючи, що польовий транзистор працює з використанням тільки головних носіїв заряду, які в меншому ступені підлягають температурному впливу, в ньому відсутній позитивний зворотний зв'язок за температурою, притаманний біполярним транзисторам.

Головними перевагами польового транзистора є його великий вхідний опір постійним струмом і високою технологічністю. Останнє зумовлює широке використання польових транзисторів під час розробки цифрових інтегральних схем.

Дискретні польові транзистори класифікують за потужністю і частотою аналогічно біполярним.

На рис.1.34 показано умвні графічні позначення польових транзисторів: *a* – з керуючим переходом та каналом *n*-типу; *б* – з керуючим переходом та каналом *p*-типу; *в* – з ізольованим затвором та вбудованим каналом *p*-типу; *г* – з ізольованим затвором та вбудованим каналом *n*-типу; *д* – з ізольованим затвором та наведеним каналом *p*-типу; *е* – з ізольованим затвором та наведеним каналом *n*-типу.

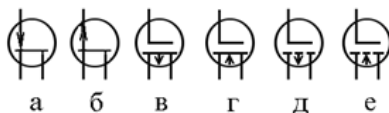


Рис. 1.34. Умвні графічні позначення польових транзисторів:

a – з керуючим переходом та каналом *n*-типу; *б* – з керуючим переходом та каналом *p*-типу; *в* – з ізольованим затвором та вбудованим каналом *p*-типу; *г* – з ізольованим затвором та вбудованим каналом *n*-типу; *д* – з ізольованим затвором та наведеним каналом *p*-типу; *е* – з ізольованим затвором та наведеним каналом *n*-типу

Позначення польових транзисторів аналогічні позначенням біполярних транзисторів, тільки замість літери Т ставиться літера П, наприклад, КП103А, КП105Б та ін.

Полярність робочих напруг на електродах для різних типів польових транзисторів наведено в табл. 1.5.

Таблиця 1.5

**Дані полярності робочих напруг на електродах
для різних типів польових транзисторів**

Тип транзистора	Тип каналу	Тип підкладки	Режим роботи	$U_{зв}$	$U_{св}$	$U_{зввід}$
З керуючим <i>p-n</i> -переходом	<i>p</i>	<i>N</i>	збіднення	> 0	< 0	> 0
	<i>n</i>	<i>P</i>		< 0	> 0	< 0
МОН-структура з вбудованим каналом	<i>p</i>	<i>N</i>	збіднення	> 0	< 0	> 0
	<i>n</i>	<i>P</i>	збагачення	< 0	> 0	< 0
МОН-структура з наведеним каналом	<i>p</i>	<i>N</i>	збагачення	< 0	< 0	< 0
	<i>n</i>	<i>P</i>		> 0	> 0	> 0

1.6. Одноперехідні транзистори

Одноперехідний транзистор (ОПТ), або двобазовий діод, являє собою напівпровідниковий прилад з одним переходом, який має ділянку ВАХ з негативним диференціальним опором. Головні відмінні властивості цього приладу – простота конструкції, стабільність параметрів, порівняно велика вихідна потужність – забезпечують йому широку сферу застосування.

Конструктивно прилад виконаний у вигляді монокристалічної пластинки напівпровідникового матеріалу (кремнію або германію) n -типу, на кінцях якої розташовані омичні (невипрямні) контакти баз B_1 та B_2 , а на боковій поверхні один p - n -перехід (рис. 1.35а, б). Вивід з області p називають емітером.

Зазвичай довжина l_2 бази B_2 значно менше довжини l_1 бази B_1 .

До виводів B_1 , B_2 підводиться зовнішня напруга U_{BB} , під дією якої через ОПТ протікає міжбазовий струм I_{BB} . Цей струм викликає в кристалі спади напруг, які розподіляються пропорційно довжинам ділянок l_1 та l_2 , $l_1 \gg l_2$. Спад напруги ΔU в області бази B_1 прикладений “плюсом” до n -області, що примикає до емітера, а – “мінусом” через внутрішній опір джерела сигналу до емітера, тобто p - n -перехід емітер-база зміщений у зворотному напрямку і через нього протікає невеликий зворотний струм I_{E0} (рис. 1.35в). У разі збільшення напруги U_E зворотний струм I_{E0} зменшується і стає рівним нулю, коли $U_E = U_{E0} = U_{B1}$. Цей момент відповідає точці A на ВАХ ОПТ. У разі подальшого збільшення позитивної напруги U_E , за якого виконується умова $U_E > U_{E0}$, перехід зміщується у прямому напрямку і через нього протікає прямий струм, зростаючий з ростом U_E (ділянка AB рис. 1.35в). Під час протікання прямого струму відбувається накопичення носіїв заряду в надемітерному шарі бази B_1 , що знижує її опір, а отже, напругу U_{B1} . Зменшення U_{B1} рівнозначне збільшенню позитивної напруги U_E відносно бази B_1 . Потенціальний бар’єр знижується, створюючи умови для інжекції додаткових носіїв з емітера в базу B_1 та подальшого зростання струму емітера. Відбувається подальше зниження опору бази B_1 (електрична модуляція бази). Такий процес розвивається лавиноподібно за певного значення $U_E \geq U_{E_{VM}}$. Різке зростання струму емітера супроводжується зниженням напруги на емітері, що призводить до появи ділянки з негативним диференціальним опором (ділянка BC) ВАХ ОТ.

Коли шар бази B_1 насичується зарядами і його опір припиняє зменшуватися, зростання струму емітера пов’язано з підвищенням напруги на емітері. При цьому має місце перехід від ділянки

характеристики з негативним диференціальним опором до позитивного (ділянка CD).

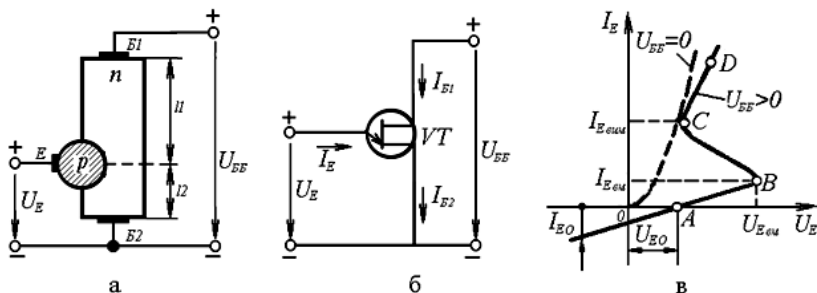


Рис. 1.35. Наведені:
а, б – структурні схеми ОПТ, в – ВАХ ОПТ

У разі збільшення напруги $U_{ББ}$ ВАХ зміщується праворуч без зміни форми, а в разі зниження – ліворуч. За $U_{ББ}$ ВАХ набуває вид характеристики звичайного діода. До головних параметрів ОТ відносять струм вмикання – $I_{Е\text{вм}}$; струм вимикання – $I_{Е\text{вим}}$; напруга вмикання – $U_{Е\text{вм}}$; міжбазовий опір – $R_{ББ}$; коефіцієнт внутрішнього відношення напруг (коефіцієнт передачі) η ; струм витoku – $I_{Е0}$; потужність розсіяння – P ; залишкова напруга на ОТ в провідному стані – U_3 ; час вимикання – $t_{\text{вим}}$.

Одноперехідні транзистори застосовуються як ключові елементи в генераторах релаксаційних коливань, подільниках частоти, для керування тиристорами, в різних перемикальних пристроях, порогових пристроях тощо.

1.7. Тиристри

Тиристорами називаються напівпровідникові прилади з трьома (і більше) p - n -переходами, які мають два стійких стани і можуть перемикатися із закритого стану у відкритий і навпаки. Розрізняють діодні (некеровані) і тріодні (керовані) тиристри. Діодний тиристор називають діністором.

Діністор являє собою двополюсну чотиришарову p_1 - n_1 - p_2 - n_2 -структуру (рис. 1.36). Крайні шари p_1 , n_2 з металевими контактами A та K (анод і катод) є емітерними. Якщо між анодом і катодом під'єднана зовнішня постійна напруга вказаної на рис. 1.36 полярності, то переходи 1 та 3 зміщуються у прямому напрямі, а перехід 2 – у зворотному і на ньому

падає практично вся напруга зовнішнього джерела U_d . Структуру діністора можна уявити складеною з двох транзисторів $p_1-n_1-p_2$ і $n_1-p_2-n_2$, у яких області n_1 та p_2 умовно поділені (рис. 1.36). Перехід 1 є емітерним переходом першого транзистора, через який дірки інжують з області p_1 в область n_1 , яка виконує роль бази для цього транзистора. Частина з них, уникнувши рекомбінації, досягає зворотно зміщеного колекторного переходу 2 і перекидається його полем у колектор p_2 першого транзистора.

Цей струм визначається виразом $I_p = I_{pK0} + \alpha_1 I_a$, де I_{pK0} – зворотний дірковий струм колекторного переходу; α_1 – коефіцієнт передачі струму емітера першого транзистора.

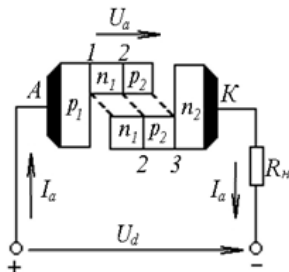


Рис. 1.36. Структурна схема діністора

Поява дірок у базі p_2 другого транзистора ($n_1-p_2-n_2$) призводить до утворення некомпенсованого заряду. Цей заряд, зменшуючи висоту потенціального бар'єру емітерного переходу 3 другого транзистора, викликає зустрічну інжекцію електронів з емітерної області n_2 другого транзистора в область p_2 , яка є базою для другого транзистора і колектором для першого. Інжектвані електрони, продифундувавши через базу p_2 , досягають переходу 2 і переводяться його полем у колектор n_1 другого транзистора, який є одночасно базою першого транзистора ($p_1-n_1-p_2$). Значення електронного струму дорівнює $I_n = I_{nK0} + \alpha_2 I_a$, де I_{nK0} – зворотний електронний струм колекторного переходу; α_2 – коефіцієнт передачі струму емітера другого транзистора.

Враховуючи, що дірки і електрони рухаються назустріч один одному, сумарний струм розглядуваної структури:

$$I_a = I_p + I_n = I_{pK0} + I_{nK0} + (\alpha_1 + \alpha_2) I_a = I_{KB0} + \alpha_\Sigma I_a,$$

де I_{KB0} – зворотний струм тиристора, а α_Σ – сумарний коефіцієнт струму емітера.

Вирішуючи одержаний вираз відносно I_a , одержуємо:

$$I_a = \frac{I_{KB0}}{1 - \alpha_\Sigma}. \quad (1.52)$$

Як видно з (1.52) за $\alpha_{\Sigma} \rightarrow 1$ $I_a \rightarrow \infty$. Така умова є умовою перемикання діністора. Фізично це означає, що за $\alpha_{\Sigma} = 1$ інжекція електронів у області n_1 призводить до появи некомпенсованого об'ємного заряду, який, понижуючи висоту потенціального бар'єру переходу 1, викликає зустрічну повторну інжекцію дірок з області p_1 в область n_1 і т. інше. Таким чином, у структурі розвивається лавиноподібний процес збільшення струму (ділянка OA , рис.1.37), що аналогічно наявності позитивного зворотного зв'язку за струмом.

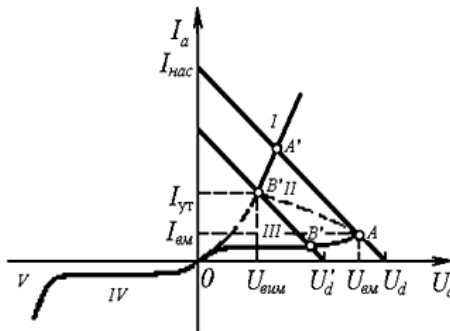


Рис. 1.37. ВАХ діністора

Коли зовнішня напруга U_d досягне U_{VM} , внутрішній позитивний зв'язок викличе лавиноподібний процес інжекції головних носіїв заряду з емітерних областей у бази. Різке збільшення концентрації електронів у базі n_1 та дірок у базі p_2 призводить до швидкого (сумірного з тривалістю лавиноподібного процесу) зниження напруги на зворотно-зміщеному переході 2, а отже, до зменшення напруги на тиристорі.

Описані процеси визначають ВАХ діністора, показану на рис.1.37, на прямій вітці якої можна виділити дві стійкі зони: область III з малими значеннями струму I_a за великих значень напруги U_a і область відмикання I з великими значеннями струму I_a за малих значень напруги U_a . Точки A та B відповідають умові $\alpha_{\Sigma} = 1$ і називаються відповідно точками вмикання і утримування діністора, а відповідні їм струми називають струмом перемикання (I_{VM}) та струмом утримування (I_{UT}). Між точками A та B лежить зона II, в якій діністор володіє негативним диференціальним опором.

Згідно з другим законом Кірхгофа для схеми рис.1.36 маємо $U_d = U_a + R_n I_a$. Рішенням цього рівняння буде точка перетину лінії навантаження R_n та ВАХ діністора (робоча точка). Якщо напруга на діністорі (рис.1.37) досягне напруги перемикання U_{VM} , то робоча точка

стрибком переходить зі стану A в A' . У разі зменшення напруги робоча точка із B стрибком переходить у B' . Робочою ділянкою ВАХ є ділянка BA . При цьому спад напруги між анодом і катодом діністора невеликий, оскільки всі переходи зміщені в прямому напрямі.

Для вимикання діністора потрібно зменшити прямий струм I_a до значення, що не перевищує значення струму утримування I_{yt} (точка B на рис. 1.37), або подати на діністор напругу зворотної полярності. Після зміни полярності зовнішньої напруги переходи 1 і 3 зміщуються у зворотному напрямі, а перехід 2 залишається прямо зміщеним. ВАХ така сама, як і у звичайного діода для зворотного вмикання.

Зворотна вітка ВАХ діністора може бути поділена на дві області: 4 – область зворотного зміщення та 5 – область пробою структури.

Таким чином, керуванням струмом I_a діністора можливо або за рахунок зміни значення і напрямку напруги зовнішнього джерела, прикладеної між анодом і катодом пристрою за незмінного опору навантаження ($R_n = const$), або зміною опору навантаження за незмінної напруги зовнішнього джерела ($U_d = const$).

Триодний тиристор (далі будемо його називати просто тиристор) – являє собою чотиришарову $p_1-n_1-p_2-n_2$ структуру, в якій одна з базових областей зроблена керуючою (рис. 1.38). Залежно від того, база якого умовного транзистора зроблена керуючою, розрізняють тиристори з анодним та катодним керуванням. Базовий вивід дає можливість керувати струмом близько лежачого емітера. Для цього на керуючий електрод (KE) слід подати напругу такої полярності, яка б забезпечила вмикання відповідного емітерного переходу. У такому випадку процеси вмикання та вимикання тиристора, тобто керування його струмом I_a здійснюються не за рахунок прикладеної між анодом та катодом напруги зовнішнього джерела (як у діністора), а за рахунок зміни струму керуючого електрода $I_{кер}$, який є, як це бачимо з рис. 1.38, вхідним електродом, увімкненим в електричне коло тиристора.

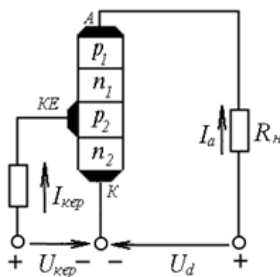


Рис. 1.38. Структурна схема тиристора

Як вже було зазначено раніше для переведення діністора, а також тиристора, у вимкнений стан слід забезпечити зменшення прямого струму через нього до нуля (нижче струму утримування $I_{\text{ут}}$, який для тиристорів набагато нижчий за анодний струм I_a . Наприклад, для тиристора з $I_a = 10A$ струм утримування $I_{\text{ут}} = 70 \text{ mA}$). При цьому починається процес розсмоктування накопичених у напівпровідниковій структурі зарядів (дірок та електронів). Як результат процесу рекомбінації дірок з електронами, що займає кінцевий відрізок часу, через тиристор тече зворотний струм, який після розсмоктування зарядів спадає практично до нуля, і зворотна напруга на тиристорі зростає до значення, яке визначається напругою зовнішнього джерела живлення U_d . Проте, для того щоб тиристор зміг знову витримувати без вмикання пряму напругу, потрібен деякий час. Цей час називається часом вимикання тиристора. За цей час тиристор відновлює свої запірні властивості. Це зумовлено процесом рекомбінації носіїв у області середнього переходу і мало залежить від зовнішньої напруги.

ВАХ тиристора за різних струмів керування наведено на рис. 1.39а. За зворотної напруги ця характеристика така сама, як і у діода. Як бачимо з рис. 1.39а, зі збільшенням $I_{\text{кер}}$ зменшується напруга перемикавання $U_{\text{вм}}$ тиристора, і за достатньо великого значення $I_{\text{кер}}$ вид прямої вітки ВАХ тиристора аналогічний прямій вітці ВАХ діода, при цьому струм керування дорівнює струму спрямлення ($I_{\text{кер}} = I_{\text{спр}}$). За $I_{\text{кер}} = 0$ ВАХ тиристора аналогічна ВАХ діністора, тобто тиристор ввімкнеться тільки тоді, коли пряма напруга перевищить визначене для такого типу тиристора значення ($U_{\text{вм}0}$). Ввімкнення тиристора прямою напругою зазвичай відповідає аварійним режимам.

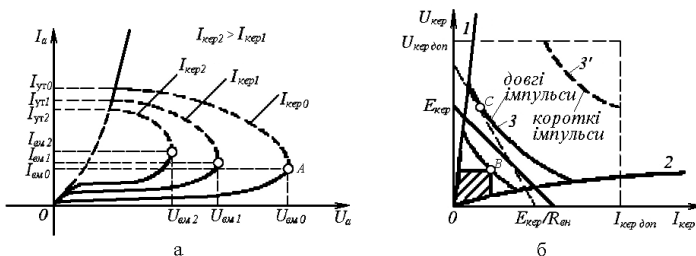


Рис. 1.39. Наведені:

а – ВАХ тиристора, б – діаграма ВАХ керуючого електрода

Оскільки вмикання тиристора залежить від керуючого струму, то в довідкових матеріалах зазвичай приводять також діаграму ВАХ керуючого електрода (вхідну) $u_{\text{кер}} = f(I_{\text{кер}})$ (рис. 1.39б). На ній приводяться

граничні характеристики (криві 1 та 2). Крива 1 відповідає приладу з максимальним вхідним опором за мінімально допустимої температури, а крива 2 – приладу з мінімальним вхідним опором за максимально допустимої температури. Зверху і праворуч діаграма обмежується прямими, які відповідають максимально допустимим значенням струму керування $I_{кер\max}$ та напрузі на керуючому електроді $U_{кер\max}$ (залежно від температури). У нижній частині діаграми також указують область (на рис. 1.39б ця область заштрихована), яка обмежена мінімальними значеннями постійного струму та напруги, необхідними для вмикання будь-якого тиристора такого типу. Лінія навантаження джерела керування $E_{кер}$ не має проходити нижче області гарантованої зони вмикання тиристора на постійному струмі (заштрихована область) і може торкатися цієї області (точка B). З іншого боку, лінія навантаження $R_{вн\min}$ не має проходити вище лінії допустимої потужності втрат у колі керування для такої тривалості імпульсу керування (на рис. 1.39б наведено криві 3 та 3' допустимої потужності на керуючому електроді для різних значень тривалості керуючих імпульсів, тому що на практиці тиристор керується не постійним струмом, а імпульсним, який забезпечує ввімкнення тиристора у потрібний момент часу) – точка C . Таким чином, лінією навантаження може бути лінія $R_{вн}$, положення якої на діаграмі визначає напруга $E_{кер}$ та струм $E_{кер}/R_{вн}$ генератора.

Тому що звичайний тиристор можна тільки ввімкнути за допомогою керуючого електрода, його іноді називають одноопераційним.

Більшість типів тиристорів вмикаються струмами із значеннями декілька сотень міліампер за напруг на керуючому електроді, що не перевищують 10 В. Тривалість керуючого імпульсу має бути більше декількох мікросекунд (залежно від типу тиристора). Для чіткого та швидкого вмикання тиристора керуючі імпульси повинні мати крутий фронт (близько 1 мкс).

Треба зазначити, що на відміну від транзистора, тиристор після того, як ввімкнувся, залишається у ввімкненому стані. Таким чином, сигнал керування потрібний тільки під час переходу тиристора з вимкненого стану в ввімкнений. Тривалість імпульсу керування має бути більшою за час вмикання тиристора $t_{имп} > t_{вм}$.

Отже, на відміну від транзистора, тиристор – це напівкерований ключ, що вмикається за допомогою коротких імпульсів струму, які подаються на керуючий електрод, але не може бути вимкненим за його допомогою.

У схемах багатьох типів перетворювачів до тиристорів під'єднують зустрічно-паралельні діоди, які шунтують тиристор за появи на ньому зворотної напруги. У таких випадках зворотна напруга на тиристорі стає

малою і не перевищує значень прямого спаду напруги на діодах (як правило, частко вольта). Це зумовило розробку інших типів тиристорів – асиметричних (АТ) і тиристорів зі зворотною провідністю (ТП) (тиристори, які проводять у зворотному напрямі). Для тиристорів, які проводять у зворотному напрямі та допускають роботу у зворотному напрямі як діод, запроваджено позначення ТД (тиристодіод).

Асиметричні тиристори одержують введенням у структуру тиристора допоміжного шару з провідністю n -типу. Як результат значення зворотної напруги, що витримується тиристором без його вмикання, значно зменшується (до декількох десятків вольт). Проте при цьому суттєво (у 2 – 3 рази) зменшується час вимкання тиристора. Такими самими властивостями володіє і тиристор зі зворотною провідністю, який має подібно АТ п'ятишарову структуру і додаткове діодне кільце. Швидкодія тиристорів АТ та ТП дозволяє використовувати їх у схемах з підвищеними частотами.

Для електричних кіл змінного струму розроблений спеціальний прилад – симетричний тиристор (симістор), який може бути у провідному стані в обох напрямках (тобто незалежно від полярності прикладеної до нього напруги). Керування симетричним тиристором здійснюється так само, як і тиристором. Симетричний тиристор, на відміну від тиристора, має п'ятишарову структуру напівпровідника з різного виду провідностями p - та n - типу. На рис. 1.40а наведено ВАХ симістора. Симістор може комутувати струм будь-якого напрямку, тому він замінює собою коло з двох звичайних тиристорів, ввімкнених зустрічно–паралельно (рис. 1.40б).

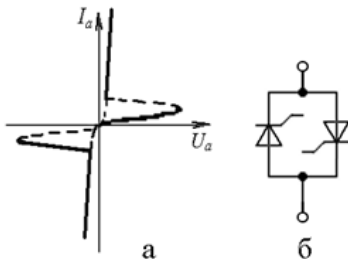


Рис. 1.40. Наведені:

а – ВАХ симістора, б – схема, зустрічно–паралельного вмикання двох тиристорів

Тиристор має принциповий недолік – неповну керованість. Для його вимкання слід забезпечити зменшення анодного струму до нуля, що досягається у значній кількості електронних пристроїв введенням додаткових вузлів примусової (штучної) комутації. Останні виконуються на основі енергонагромаджуючих пристроїв (звичайно, конденсаторів), підключення яких у відповідній полярності до ввімкненого тиристора

створює умови для зниження до нуля анодного струму тиристора. Ці додаткові комутуючі вузли збільшують масу тиристорного пристрою та значно погіршують його техніко-економічні характеристики. Тому паралельно з розробкою тиристорів проводилися дослідження можливості і їх вимикання за керуючим електродом шляхом подачі на нього негативного керуючого імпульсу. Завдяки досягненням в області технології силових напівпровідникових приладів були створені і постійно удосконалюються потужні запірні (двоопераційні) тиристири (ЗТ – GTO – Gate Turn Off Thyristor).

Високі технічні характеристики ЗТ досягаються головним чином за рахунок зміни структури ЗТ порівняно зі структурою тиристорів. Зокрема, в структурах ЗТ забезпечується висока провідність зони керуючого елемента, що дозволяє більш інтенсивно блокувати протікання прямого струму під час подачі на керуючий електрод негативного відносно катода імпульсу.

Для вмикання і вимикання ЗТ зазвичай використовують два окремих джерела напруги (рис. 1.41). За вимикання ЗТ слід прагнути забезпечити оптимальну (за часом вимикання та комутаційним втратам потужності) швидкість зростання струму керування. Це може бути досягнуто введенням відповідного значення індуктивності в коло керування за вимикання. Схема керування ЗТ має забезпечувати: потужні імпульси струмів вмикання і вимикання, тривалий струм керування за малих навантажень тиристора, тривалу негативну запірну напругу для надійного вимикання тиристора.

Коефіцієнт запирання (відношення анодного струму, що вимикається, до запірного струму керування $K_{\text{зап}} = I_a / I_{\text{кер}}$) зазвичай не перевищує 5. Слід зазначити, що ЗТ більш критичні до швидкості зростання прямої напруги, ніж тиристири, і тому рекомендується, як правило, шунтувати ЗТ колом, яке складається з конденсатора C , резистора R та діода VD , а для обмеження значення анодного струму за вмикання послідовно з ЗТ ввімкнути дросель насичення L (рис. 1.41).

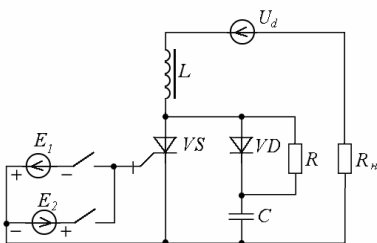


Рис. 1.41. Схема вмикання і вимикання запірного (двоопераційного) тиристора

В останній час ЗТ були модернізовані і з'явився новий клас приладів – тиристор, що комутується за затвором (GCT Gate Commutated Thyristor або Integrated Gate Commutated Thyristor). У цих приладах повний струм вмикання комутується через керуючий електрод. Для досягнення високих швидкостей комутації анодного струму в GCT слід керувати струмом, рівним або більшим за анодний ($K_v \leq 1$) за швидкості зміни керуючого струму 1000 – 3000 А/мкс. Як результат майже на порядок зменшується (порівняно з GTO) час комутації, знижуються комутаційні втрати. GCT можуть працювати без снаберного конденсатора.

Для забезпечення високих швидкостей керуючого струму сконструйовано низькоіндуктивні конструкції з концентричним виводом керуючого електрода в притискній таблетковій конструкції. В IGCT ця конструкція об'єднана з багат шаровою плоскою схемою керування (драйвером). Крім того, в IGCT є інтегрований на одному кристалі з GCT зворотний швидковідновлювальний діод. Зараз отримані такі параметри IGCT: $U=3,5$ кВ; $I=3$ кА; прямий спад напруги 1,9 В (у GTO – 3,2 В); швидкість наростання керуючого струму 3000 А/мкс(у GTO — 500 А/мкс); потужність керування за $f_{ком} = 500$ Гц 15 Вм (у GTO – 80 Вм).'

Можливість роботи без снабера, легкість послідовного з'єднання IGCT дає перевагу їх застосуванню у високовольтних перетворювачах потужністю 1 – 100 МВА.

Головними параметрами тиристора є :

1. Номінальний прямий струм $I_{a,ср}$, що характеризує допустиме нагрівання тиристора за номінальних умов відведення тепла до номінальної температури.

2. Номінальний прямий спад напруги U_T на тиристорі під час протікання номінального струму.

3. Допустима зворотна напруга $U_{зв,доп}$, яку можна тривалий час прикладати до тиристора під час його експлуатації. Ця напруга приблизно в два рази менша за пробивну напругу $U_{проб}$, яка встановлюється візуально за місцем згину зворотної вітки ВАХ на екрані осцилографа.

4. Напруга перемикання $U_{вм0}$, що являє собою найменшу пряму напругу, яка перемикає тиристор з закритого у відкритий стан за розімкнутого кола керування.

5. Струм у відкритому стані тиристора I_a , який є мінімальним прямим струмом, що підтримує тиристор у ввімкненому стані безпосередньо після його вмикання і зняття імпульсу керування. Струм I_a потрібно враховувати під час розрахунків мінімальних навантажень тиристорних пристроїв. Зазвичай для потужних пристроїв цей струм становить декілька сотень міліампер і залежить від температури.

6. Струм утримування $I_{ут}$, що є мінімальним прямим струмом, який, протікаючи через тиристор за розімкненого кола керування, не вимикає його.

7. Час вмикання $t_{вм}$ – інтервал часу між початком керуючого імпульсу, що подається на керуючий електрод, та моментом, коли значення прямої напруги U_a зменшиться до 10 % свого початкового значення під час роботи тиристора на активне навантаження.

8. Час вимикання $t_{вим}$ (іноді його називають часом відновлення вентиляльних властивостей тиристора) – мінімальний інтервал часу між моментом проходження прямого струму I_a через нуль та моментом проходження через нуль повторно прикладеної прямої напруги, що не викликає вмикання тиристора.

9. Критична швидкість наростання прямої напруги $(du_a/dt)_{крит}$ у закритому стані – найбільше значення швидкості наростання напруги, яке в певних умовах не викликає перемикання тиристора із закритого стану у відкритий.

10. Критична швидкість наростання струму у відкритому стані $(di_a/dt)_{крит}$, яку тиристор може витримати без пошкоджень.

Коло керування тиристора характеризується мінімальними напругою та струмом, що забезпечують надійне вмикання тиристора за номінальних умов експлуатації, а також максимальними напругою та струмом, що не викликають пошкодження тиристора.

На рис. 1.42 показані умовні графічні позначення тиристорів: *a* – діністор (діодний тиристор); *б* – тиристор з керуванням за катодом; *в* – тиристор з керуванням за анодом; *г* – запірний тиристор з керуванням за катодом; *д* – запірний тиристор з керуванням за анодом; *ж* – симетричний тиристор.

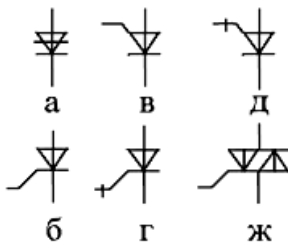


Рис. 1.42. Умовні графічні позначення тиристорів:

a – діністор (діодний тиристор); *б* – тиристор з керуванням за катодом;
в – тиристор з керуванням за анодом; *г* – запірний тиристор з керуванням за катодом;
д – запірний тиристор з керуванням за анодом;
ж – симетричний тиристор

У позначенні тиристора мають уміщатися такі елементи:

- літера Т, яка означає тиристор, та літера, яка означає вид тиристора (Б – швидкодіючий, С – симетричний, Ч – частотний, або тиристор, що швидко відновлюється, П – із зворотною провідністю та ін.);
- три цифри, які характеризують типорозмірний ряд та інші конструктивні дані;
- число, яке вказує середній струм в амперах;
- клас за напругою та номери груп за критичною швидкістю наростання напруги, часом вмикання та вимикання та інше.

Приклади умовних позначень:

Тиристор швидкодіючого типу ТБ133-250, восьмого класу, з критичною швидкістю наростання прямої напруги у закритому стані по групі 5, з часом вимикання по групі 2: ТБ133-250-8-52;

Тиристор типу Т143–500, дванадцятого класу, з критичною швидкістю наростання прямої напруги у закритому стані по групі 4, з імпульсною напругою у відкритому стані від 1,70 до 1,80 В: Т143–500–12–4–1,70–1,80;

Тиристор симетричного типу ТС161–160, п'ятого класу, з критичною швидкістю наростання комутаційної напруги по групі 3 : ТС161–160–5–3.

1.8. Напівпровідникові прилади для пристроїв силової електроніки

Силова електроніка охоплює методи і засоби, які забезпечують регулювання параметрів електричної енергії за допомогою електронних вентилів – комутаторів електричних кіл. Вже із визначення силової електроніки, з якого виходить, що зміна параметрів електричної енергії здійснюється без значних її втрат, витікає, що найважливішою властивістю пристрою, здійснюючого перемикання електричного кола, мають бути малі втрати в статичних та динамічних режимах. Очевидно також, що силові електронні вентиля мають володіти повною керованістю, малим часом вмикання та вимикання, керуватися малопотужними сигналами.

Розвиток силової електроніки увесь час був націлений на зменшення габаритів та маси, на підвищення надійності та ефективності за рахунок поліпшення характеристик приладів силової електроніки – силових ключів та зменшення вартості виробництва.

У силовій електроніці широке застосування знайшли силові біполярні транзистори (БТ).

Добре відомі достоїнства БТ як перемикального елемента схем: можливість вимикання під час зняття керуючого сигналу та приблизно на порядок порівняно з тиристорами менший час вимикання. Ці обставини дозволяють конструювати перетворювальні пристрої на їх основі зі

збільшеним робочим діапазоном частот, суттєво зменшити масу, об'єм та кількість допоміжних елементів перетворювача, а також вирішити низку схематичних задач більш економічно ефективними шляхами.

Головний недолік БТ – нездатність витримувати великі струмові перевантаження та небезпека виникнення вторинного пробою – призводить до потреби використовувати їх за робочих напруг, значно менших зазначених у паспортних даних, і вживати додаткові засоби для забезпечення захисту транзисторів від перевантаження. Інші недоліки – неможливість паралельного з'єднання приладів без їх спеціального добору, або добору вирівнюючих опорів (це можливо за виготовлення інтегральної або гібридної збірки), мале підсилення в разі великих струмів, що призводить до потреби застосовувати великі базові струми керування для забезпечення роботи приладу у відкритому стані. Останній недолік може бути вимкнений шляхом створення транзисторів Дарлінгтона. Проте, з'єднання приладів у транзисторі Дарлінгтона призводить до збільшення його опору у відкритому стані та зменшенню швидкодії.

За використання силових БТ як ключові елементи слід урахувувати, що на інтервалах перемикання з відкритого стану в закритий і навпаки в структурі БТ виділяється підвищена потужність. Це зумовлено кінцевими значеннями часу спаду і зростання струму та напруги на БТ (рис. 1.43). Залежності, які характеризують зміни струмів та напруг на інтервалах комутації, називаються траєкторіями перемикання. Для запобігання виходу із строю БТ через перевищення потужності, що виділяється під час перемикання, вживають спеціальних схемотехнічних заходів, які змінюють траєкторії перемикання таким чином, щоб виділена під час перемикання потужність зменшувалась. Крім того, в разі використання транзистора в імпульсному режимі особливо за підвищених частот, значення комутуючих струмів та напруг мають бути значно менше найбільш допустимих. Зазвичай вони відповідають 50...60% від найбільш допустимих значень. Загалом зазначених заходів вживають для забезпечення роботи БТ у так званій ділянці безпечної роботи. Ця ділянка зазвичай визначається експериментально для конкретного типу транзистора з урахуванням конкретних умов його використання. Як приклад на рис. 1.44 наведено схему транзистора VT з колом, яке формує траєкторію перемикання. Конденсатор C цього кола затягує зростання напруги на транзисторі під час його вимикання, а дросель L обмежує швидкість зростання струму під час вмикання. Резистори R_1 та R_2 поглинають енергію, що накопичилася у конденсаторі C та дроселі L за комутації. Діод VD відокремлює коло скиду енергії дроселя L від RC -кола. Зростання тривалості фронтів, зростання напруги та струму під час вимикання та вмикання БТ призводить до зменшення миттєвих значень потужності, що виділяється за комутації. За певних параметрів кола

потужність може дорівнювати нулю. Проте очевидно, що цей ефект досягається погіршенням частотних властивостей ключового елемента. Крім того, наявність RC -кола ускладнює ключовий елемент та призводить до виділення активної потужності в його активних елементах.

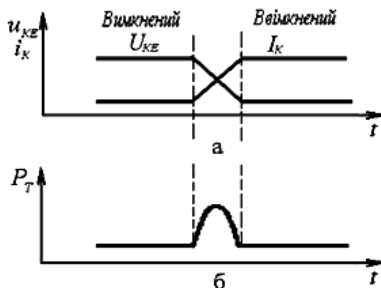


Рис. 1.43. Наведено графіки:

а – траєкторії перемикання БТ, б – потужність, що виділяється на інтервалах перемикання з відкритого стану в закритий і навпаки

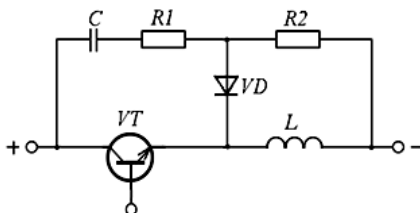


Рис. 1.44. Схема БТ транзистора з колом, яке формує траєкторію перемикання

Зараз БТ (за схемою складеного транзистора), що випускаються в світі, мають характеристики, наведені в табл. 1.6, де наведено характеристики сучасних МОН-транзисторів.

Сфера застосування БТ у силовій електроніці: електропривід, агрегати безперебійного живлення (АБЖ); статичні компенсатори та активні фільтри; ключові джерела живлення.

Таблиця 1.6
Характеристики сучасних БТ (за схемою складеного транзистора), СІТ, БТІЗ та МОН-транзисторів, традиційних (SCR), симетричних та запірних тиристорів

Параметр	SCR	Тіас	GTO	BPT	MOS-FET	IGBT	SIT	SiTh	MCT
Найбільші значення напруг та струмів комутації (досягнути)	10000 В 4500 А	800 В 40 А	4500 В 3000 А	1200 В 800 А	500 В 50 А	3500 В 1200 А	1200 В 300 А	1200 В 300 А	1000 В 50 А
Керування	струм	струм	струм	струм	напруга	напруга	напруга	струм	напруга
Температурний діапазон роботи, °С	-40÷125	-40÷115	-40÷125	-40÷150	-40÷150	-20÷150	-50÷150	-40÷125	-55÷150
Обмеження області безпечної роботи (T_J – температура переходу)	—	—	Вторинний пробій під час вимикання	Вторинний пробій і обмеження T_J	Обмеження	Обмеження	Обмеження	Обмеження	Обмеження
Прямий спад напруги, В	1,9	1,4	4,0	1,9	3,2	1,2	1,8	4,0	1,1
Залежність провідності від температури	Негативна	Негативна	Негативна	Негативна	Позитивна	Позитивна	Позитивна	Негативна	Негативна
Частота комутації, Гц	<400	<400	<2000	<10000	<100000	<50000	<70000	<3000	<20000
Коефіцієнт підсилення за струмом	—	—	4–5	200	—	—	—	3	—
Максимальне значення $dU/dt, В/мкс$	30	5	Обмежені втратами в приладі	Обмежені втратами і ОБР	Обмежені ефектом Мілера	Обмежені втратами в приладі	Дуже великі	2000	5000
Максимальні значення $di/dt, А/мкс$	2000	0,021	300	100	Дуже великі	Дуже великі	Дуже великі	900	1000
Снабер	RC	RC	RC або RCD	RCD	(або RCD)	(або RCD)	(або RCD)	RCD	(або RCD)

Щодо низьких напруг МОН-транзистори повністю витиснули з силових пристроїв усі інші типи силових напівпровідникових приладів. Особливістю МОН-транзисторів є не тільки високий вхідний опір (що відповідає підвищеному коефіцієнту підсилення за потужністю керування), але й висока швидкість. Час перемикання сучасних МОН-транзисторів знаходиться у діапазоні одиниць наносекунд. Така швидкість перемикання зумовлена тим, що в них практично виключені струми накопичення зарядів неголовних носіїв. Крім того, порівняно з БТ силові МОН-транзистори мають кращі вихідні характеристики для забезпечення паралельної роботи. Водночас слід зазначити більше значення вхідної ємності та підвищений опір у провідному стані МОН-транзистора.

Переваги та недоліки силових БТ та МОН-транзисторів зумовили пошук рішень щодо створення нових силових транзисторів. Створено польовий прилад – транзистор із статичною індукцією (СІТ) (SIT – Static Induction Transistor).

Статичний індукційний транзистор (СІТ) – різновид польового транзистора з керуючим $p-n$ -переходом та вертикальним каналом (рис.1.45), який може працювати як за зворотного зміщення затвора (режим польового транзистора), так і прямого зміщення затвора (режим біполярного транзистора). Внаслідок цього ввімкнений транзистор керується струмом затвора, який в цьому випадку працює як база біполярного транзистора, а під час вимикання транзистора на затвор подається зворотна запірна напруга. На відміну від біполярного транзистора зворотна напруга може досягати 30 В, що значно прискорює процес розсмоктування неголовних носіїв, які з'являються в каналі за прямого зміщення затвора.

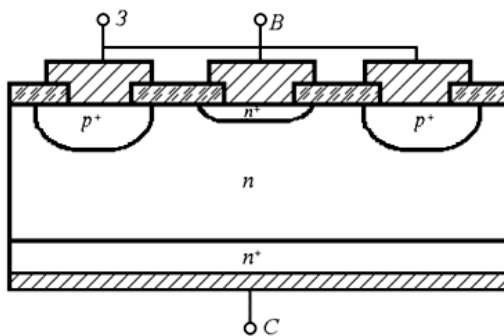


Рис. 1.45. Структура статичного індукційного транзистора

Нині існує два різновиди СІТ транзисторів. Перший різновид транзисторів, який називають просто СІТ, уявляє собою нормально відкритий прилад з керуючим $p-n$ -переходом. У такому приладі за нульової напруги на затворі коло стік-витік знаходиться у провідному стані. Переведення транзистора у непровідний стан здійснюється за допомогою запірної напруги $U_{зв}$ негативної полярності, яка прикладається між затвором та витоком.

На рис. 1.46а наведено сім'я вихідних характеристик СІТ-транзистора, з якої бачимо, що зі збільшенням напруги $U_{св}$ струм I_c збільшується без обмеження, характерного для МОН-транзисторів, вихідні характеристики яких мають полого ділянку. За певного значення керуючої напруги $U_{зв}$ транзистор переходить у режим відсічки. Запірна напруга $U_{зв}$ визначається напругою $U_{св}$. Внаслідок зростання напруги $U_{зв}$ вихідні характеристики зсуваються праворуч. Відсутність пологих ділянок у вихідних характеристиках свідчить про низький вихідний опір СІТ-транзистора у широкому діапазоні робочих струмів.

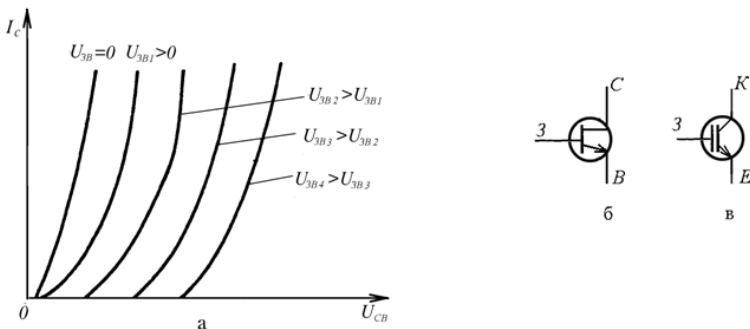


Рис. 1.46. Наведені:

а – сім'я вихідних характеристик СІТ-транзистора, б – умовне позначення СІТ-транзистора, в – умовне позначення біполярного транзистора з ізовольованим затвором БТІЗ

Для зменшення втрат у відкритому стані СІТ-транзистор уводять у насичений стан подачею струму затвору. Тому на етапі вимикання як і в біполярному транзисторі відбувається розсмоктування неголовних носіїв заряду, накопичених у відкритому стані.

До головних достоїнств СІТ-транзисторів можна віднести такі: можливість одержання великих допустимих напруг стік-витік (кілька кіловольт); мала напруга стік-витік у біполярному режимі (в десятки разів менша, ніж у силових біполярних); більш висока порівняно з польовими

транзисторами стійкість до впливу іонізуючих випромінювань та статичної електрики; більш низьке значення залишкового струму стоку порівняно з польовими транзисторами; більш високу порівняно з біполярними транзисторами швидкодію головним чином через зменшення часу вимикання.

Специфічною особливістю СІТ-транзистора, яка утруднює його застосування як ключ, є його нормально відкритий стан за відсутності керуючого сигналу. Для того щоб його закрити, потрібно подати на затвор негативну напругу зміщення, більшу за напругу відсічки.

Цього недоліку не має у БСІТ транзисторів, в яких напруга відсічки технологічними засобами зведена до нуля. Дякуючи цьому БСІТ транзистори за відсутності напруги на затворі вимкнені, оскільки і біполярні транзистори, що і відображено у назві транзистора – біполярний СІТ-транзистор.

У табл. 1.6 наведено характеристики сучасних СІТ-транзисторів.

Сфера застосування СІТ-транзисторів в електроніці: індукційний нагрів; ультразвукові генератори; широкосмугові підсилувачі. Умовне позначення СІТ-транзистора наведено на рис. 1.46б.

Подальше вдосконалення транзисторів призвело до створення біполярного транзистора з ізольованим затвором БТІЗ (JGBT – Insulated Gate Bipolar Transistor) (рис. 1.46в). БТІЗ об'єднує у собі позитивні риси біполярних та польових транзисторів з ізольованим затвором. Як бачимо з структури приладів (рис. 1.47), МОН-транзистор з вертикальною структурою (а) відрізняється від БТІЗ (б) тільки наявністю у останнього додаткової p -області зі зворотного боку підкладки. Дякуючи цьому шару відбувається інжекція дірок у високоомну n -область і таким чином збагачення цієї області носіями. Збільшення за рахунок цього провідності n -області дозволяє зменшити опір відкритого транзистора. У БТІЗ додаткова p -область сприяє збагаченню об'єму напівпровідника носіями. Завдяки появі додаткових носіїв, інжекттованих колекторним p - n -переходом, 1000-вольтовий БТІЗ має приблизно у 5 разів менший опір у відкритому стані порівняно з польовим транзистором з аналогічною робочою напругою та площею кристалу.

Нині існують дві різні технології реалізації БТІЗ (рис. 1.48) : однорідна (NPT – Non Punch-Through) структура (а), запропонована фірмою Siemens, та епітаксійна (PT – Punch-Through) структура (б).

Характерними для PT-структури є епітаксійні шари, леговані n^+ (буферний шар) та n , вирощені на p -підкладці. За допомогою спеціальних заходів (дифузії важких металів або високоенергетичного опромінювання) досягається зниження часу життя носіїв.

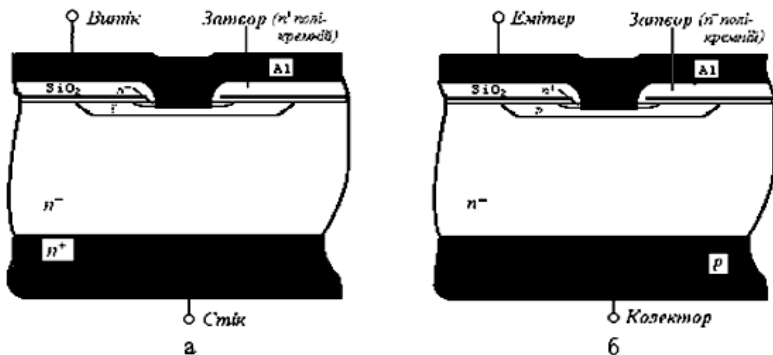


Рис. 1.47. Структури транзисторів:

а – МОН-транзистор з вертикальною структурою, б – біполярний транзистор з ізованим затвором

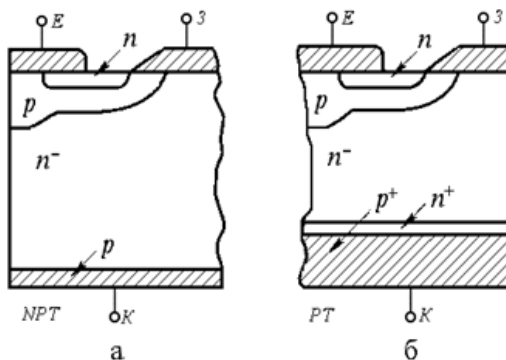


Рис. 1.48. Технології реалізації БТІЗ:

а – однорідна (NPT – Non Punch-Through) структура, б – епітаксійна (PT – Punch-Through) структура

Основною для виробництва NPT-структури є матеріал з рівномірним n -легуванням. Під час процесу виробництва на зворотному боці підкладки створюється p -шар. Спеціальних заходів для зменшення часу життя носіїв при цьому не потрібно. В обох випадках на поверхні створюється типова для БТІЗ структура шарів.

На рис. 1.49 наведено еквівалентні схеми БТІЗ: а – PT-структури; б, в – NPT-структури.

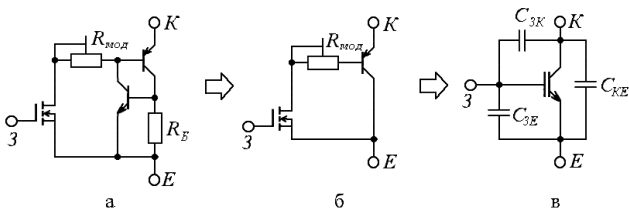


Рис. 1.49. Еквівалентні схеми БТІЗ:
а – РТ-структури; б, в – NPT-структури

На рис. 1.50 представлені вихідні характеристики потужного МОН-транзистора (а) та БТІЗ (б) (обидва транзистори є 1000 В приладами). Як бачимо з рисунка, на відміну від звичайного силового МОН-транзистора на вихідних характеристиках БТІЗ присутня свого роду порогова напруга. Це викликано наявністю *p-n*-переходу в області колектора. Залежно від розмірів цього переходу та *n*-області можуть бути одержані різні значення порогової напруги. Проте, нелінійної залежності в низьковольтній області характеристик як правило уникнути неможливо. У зв'язку з цим говорити про опір відкритого транзистора неможливо.

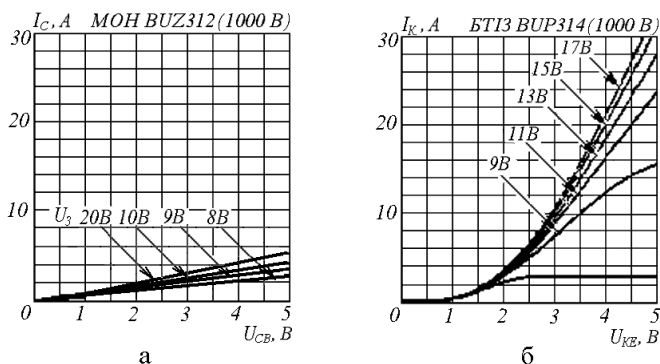


Рис. 1.50. Вихідні характеристики:
а – потужного МОН-транзистора, б – БТІЗ

Під час проектування БТІЗ для виробництва високовольтних транзисторів з великим вихідним струмом без пов'язаного з цим надмірного підвищення напруги у відкритому стані може використовуватися модуляція провідності. При цьому для діапазону великих струмів можуть бути досягнуті більш високі параметри порівняно з біполярними транзисторами. Проте щодо малих робочих струмів параметри біполярних транзисторів завжди кращі.

Введення та виведення додаткових носіїв заряду потребує певного часу. Внаслідок цього відбувається збільшення загальних втрат під час перемикання. При цьому стає потрібною оптимізація конструкції приладів, яка дозволяє досягти високої провідності за збереження задовільної швидкості перемикання.

Якщо розглянути еквівалентну схему транзистора (рис. 1.49а), то в доповнення до МОН-транзистора в схемі є паразитна тиристорна структура. Для того щоб гарантувати надійну роботу БТІЗ, потрібно щоб тиристор ніколи не вмикався. За нормальних умов експлуатації в структурі БТІЗ працює тільки МОН-транзистор у комбінації з *p-n-p*-транзисторною структурою. Великі значення імпульсних струмів у комбінації з високими значеннями du/dt можуть призвести до вмикання *p-n-p*-транзистора через опір R_B і таким чином призвести до виникнення тригерного ефекту. Ця небезпека, яка зазвичай виникає під час вимикання транзистора, має бути вимкнена спеціальними технологічними заходами або відповідними обмеженнями, які накладаються на режим перемикання. Базовий струм *p-n-p*-транзистора керується МОН-транзистором. У базовому колі існує ще один *p-n*-перехід, провідність якого у ввімкненому стані збільшується (модулюється), отже через базовий вивід тече потік головних носіїв. На схемі він позначений опором $R_{\text{мод}}$. Ці процеси у середині окремих елементів структури не помітні для користувача аж до затримки під час вмикання та залишкового струму під час вимикання. Стійкість до тригерного ефекту за робочого струму аж до струму короткого замикання може бути досягнута тальки за певної структури напівпровідникового елемента. Тому в еквівалентній схемі БТІЗ, виконаного за структурою NPT (фірми Siemens), паразитна напівпровідникова структура відсутня (рис. 1.49б) і це усуває небезпеку виникнення тригерного ефекту. Внаслідок цього форма ділянки безпечної роботи стає прямокутною та обмежена тільки тепловими межами. Це задовольняє вимогам користувачів та відкриває нові ділянки використання транзисторів.

Для спрощення розрахунків еквівалентна схема може бути зображена МОН-транзистором з відповідними ємностями (рис. 1.49в).

Під час проектування кіл керування БТІЗ треба враховувати ефект Міллера, пов'язаний із впливом напруги колектор-емітер через паразитну ємність між затвором та колектором $C_{3К}$ (див. рис. 1.49г) на затвор транзистора. Це означає, що зміна напруги U_{KE} діє як деяке окреме джерело струму в колі керування затвором, причому струм через ємність $C_{3К}$ може бути визначений як $I_3 = C_{3К} (dU_{KE} / dt)$. Ємність $C_{3К}$ не постійна, а змінює своє значення із змінною напруги U_{KE} , тобто $C_{3К} = f(U_{KE})$. Найбільші зміни $C_{3К}$ відбуваються за малих значень U_{KE} .

Під час вмикання транзистора (початковий стан: U_{KE} – висока, U_{ZE} – нульова або негативна) постійним струмом керування затвором спочатку відбувається приблизно лінійне збільшення напруги на затворі. Після того, як напруга на затворі досягне порогового значення, починається спад колекторної напруги U_{KE} . З початком цього спаду починається перезаряд ємності $C_{ЗК}$ та припиняється подальше підвищення напруги на затворі.

Пізніше, за меншого значення напруги на колектор-емітер, ємність $C_{ЗК}$ починає швидко збільшуватися. Це призводить до того, що незважаючи на меншу швидкість зміни колекторної напруги повний струм, що протікає у колі керування затвором, йде на перезаряд ємності $C_{ЗК}$. І тільки, коли струм перезаряду ємності $C_{ЗК}$ стане менше струму в колі керування затвором, напруга на затворі знову почне збільшуватися (рис. 1.51).

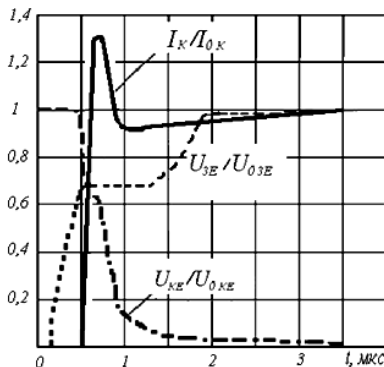


Рис. 1.51. Ефект Міллера для БТІЗ за вмикання транзистора

За вимикання транзистора (початковий стан: U_{KE} – низька; U_{ZE} – позитивна та більше порогової напруги) напруга на затворі спочатку (за постійного струму розряду) зменшується приблизно лінійно. Після того, як напруга на затворі знижується нижче порогового значення, колекторна напруга починає зростати. За низького значення напруги колектор-емітер U_{KE} і помірного її зростання відбувається найбільш сильна зміна ємності $C_{ЗК}$, і струм затвору I_3 перезаряджає ємність $C_{ЗК}$. Це запобігає подальшому спаду напруги на затворі. Потім напруга U_{KE} зростає і струм розряду ємності забезпечує протікання складової струму, що зумовлено значенням dU_{KE}/dt . Напруга на затворі при цьому продовжує залишатися постійною (рис. 1.52).

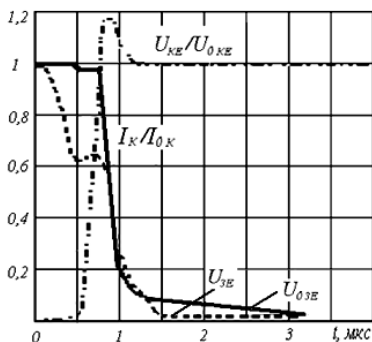


Рис. 1.52. Ефект Міллера для БТІЗ за вимикання транзистора

Завдяки ефекту Міллера під час вмикання та вимикання транзистора струм затвору спочатку використовується для перезаряду ємності колектора. Слід зазначити, що зміни $C_{зк}$ та U_{KE} зв'язані так, що для перезаряду ємності $C_{зк}$ завжди вистачає струму затвору. Це означає, що за більшого значення опору у колі затвору всі перехідні процеси тривають відповідно довше, тобто для процесів вмикання та вимикання потрібно більше часу.

Час досягнення вихідною напругою рівня E_K визначається процесом перезарядки ємності затвору через опір кола керування затвором R_3 . Потім через швидке зниження струму колектора та наявність паразитної індуктивності монтажу та індуктивності навантаження вихідна напруга підвищується до рівня $U_{KE} > E_K$. Після цього починається фаза протікання залишкового струму, початкова амплітуда якого визначається структурою транзистора. Якщо залишковий заряд, який залежить від конструкції транзистора, визначений, то фаза протікання залишкового струму може бути охарактеризована амплітудою залишкового струму $I_{залm}$ і середнім часом його протікання $t_{зал}$. Це проілюстровано на рис. 1.53, де наведено ідеалізовану форму залишкового струму БТІЗ. Залишковий заряд може бути або швидко розсіяний за великої амплітуди залишкового струму, або за меншого значення амплітуди струму час його протікання пропорційно збільшується. Цю характеристику можна описати рівнянням:

$$Q_{зал1} = \int_{t_1}^{t_2} I_{зал1}(t) dt \approx \int_{t_1}^{t_3} I_{зал2}(t) dt = Q_{зал2}$$

де $Q_{зал1} \leq 0,5I_{залm1}t_{зал1}$; $Q_{зал2} \leq 0,5I_{залm2}t_{зал2}$.

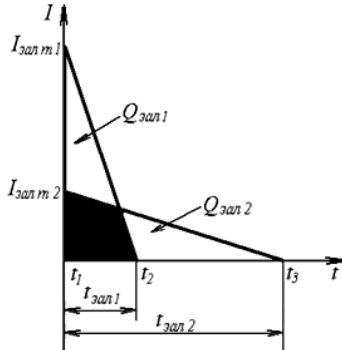


Рис. 1.53. Форма (ідеалізована) залишкового струму БТІЗ

Залишковий заряд та часова залежність залишкового струму є внутрішніми властивостями пристрою і користувач не може впливати на них, керуючи характером перемикання. Через температурну залежність значення залишкового заряду ($Q_{зали}$ збільшується за підвищення температури) сучасні БТІЗ (фірми Siemens) розроблені з низьким значенням амплітуди залишкового струму.

Залишковий струм підвищує втрати під час перемикання транзистора. Але швидке вимикання транзистора може призвести до надзвичайно високих перевантажень за напругою. Залишковий струм зменшує цей ефект, отже незважаючи на високу швидкість перемикання, як правило, можлива “м’яка” комутація навіть без використання гасильних кіл. Треба зазначити, що коли БТІЗ знову вмикається сигналом керування в час протікання залишкового струму, ніяких обмежень не виникає. Це знову призводить до переваг, тому що будь-який залишковий заряд, який є у приладі, мінімізує втрати за наступного процесу вмикання.

Швидкість вмикання транзистора та втрати під час вмикання можуть легко керуватися шляхом зміни опору в колі затвора. Проте під час вимикання транзистора за допомогою цього опору можна керувати тільки швидкістю вимикання транзистора, але не залишковим струмом. На рис. 1.54 наведено схеми керування часом вмикання та вимикання транзистора: а – спільний резистор у колах вмикання та вимикання; б – режим швидкого вмикання; в – роз’єднані опори в колах вмикання та вимикання.

Внаслідок негативного температурного коефіцієнта БТІЗ із струму струм короткого замикання не призводить до руйнування елементів транзистора. Цей ефект дозволяє успішно вирішувати задачу паралельного з’єднання транзисторів.

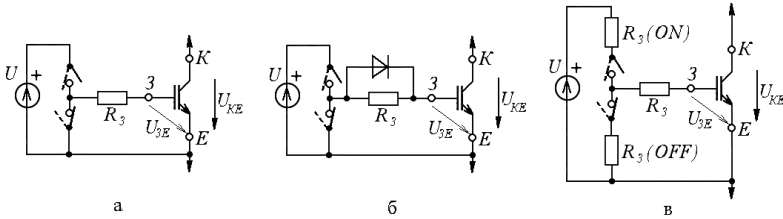


Рис. 1.54. Схеми керування часом вмикання та вимикання транзистора:
 а – зі спільним резистором у колах вмикання та вимикання; б – режим швидкого вмикання; в – роз'єднанні опори в колах вмикання та вимикання

Втрати у ключі виникають у моменти вмикання та вимикання транзистора за рахунок перекриття кривих напруги та струму ключового транзистора. Таким чином, втрати залежать від амплітуд напруги та струму.

Під час вмикання БТІЗ на короткозамкнене коло (рис.1.55) максимальний струм транзистора обмежений на рівні, визначеному параметрами транзистора. У цьому режимі напруга джерела живлення прикладена до транзистора, що призводить до розсіяння у ньому великої потужності. Тому режим короткого замикання має бути перерваний через 5...50 мкс шляхом вимикання транзистора. БТІЗ, зроблені за структурою NPT, мають пентодоподібні характеристики (рис. 1.56) за великих струмів. У такому БТІЗ струм короткого замикання фактично не залежить від U_{KE} . Залежність амплітуди струму короткого замикання від напруги на затворі наведено на рис. 1.57.

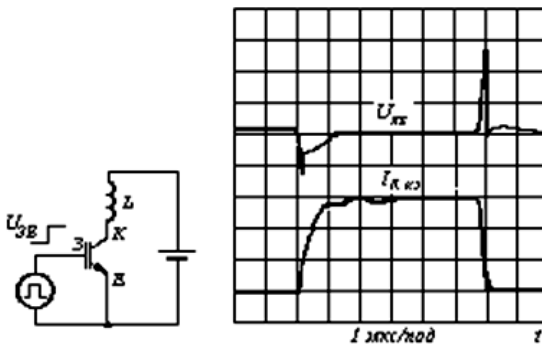


Рис. 1.55. Схеми вмикання БТІЗ на короткозамкнене коло та залежність струму короткого замикання від напруги на затворі

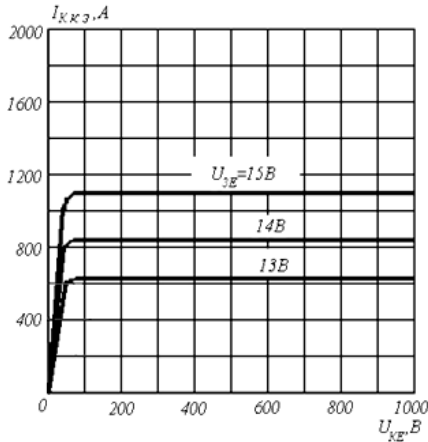


Рис. 1.56. Пентодоподібні характеристики БТІЗ

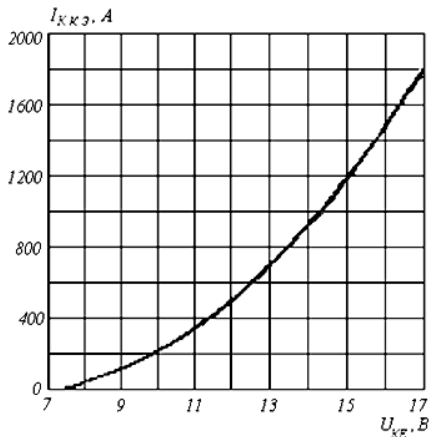


Рис. 1.57. Графік залежності амплітуди струму короткого замикання від напруги на затворі БТІЗ

Низькі значення U_{3E} обмежують рівень струму короткого замикання, але не призводять до великих значень напруги насичення $U_{KE \text{ нас}}$ під час нормальної роботи. Оптимальний компроміс малого $U_{KE \text{ нас}}$ та обмеженого I_{KK3} лежить за напруги на затворі $U_{3E} = 13...15 \text{ B}$. При цьому $U_{KE \text{ нас}} = 2,8...3,2 \text{ B}$ та $I_{KK3} = (4...8)I_{K \text{ ном}}$ за температури переходу $25 \text{ }^\circ\text{C}$. Струм короткого замикання БТІЗ зменшується в разі підвищення температури. За такого температурного коефіцієнта струм короткого

замикання не піддається тепловому дрейфу. Ці три позитивні характеристики БТІЗ дозволяють визначити ділянку безпечної роботи (ОБР) в режимі короткого замикання до десятикратного значення номінального струму та до напруги пробою $U_{KE\text{ проб}}$ (рис. 1.58а, б).

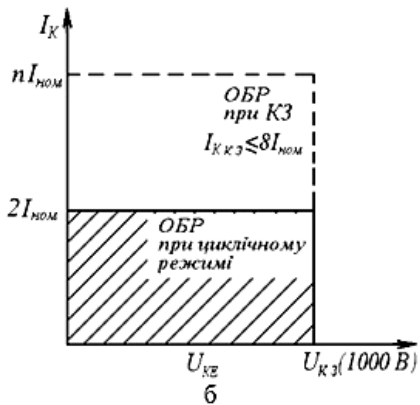


Рис. 1.58. Ділянка безпечної роботи БТІЗ у режимі короткого замикання

Другий режим короткого замикання виникає, коли за ввімкненого БТІЗ раптово стається коротке замикання у колі навантаження (рис. 1.59а). При цьому з невеликою затримкою, яка викликана індуктивністю в колі навантаження, починається зростання струму. Проте раніше, ніж струм навантаження досягне усталеного значення, відповідного рівню напруги на затворі, відбувається зростання напруги колектор-емітер. Пов'язане з ростом напруги на колекторі значне зменшення ємності колектор-затвор $C_{КЗ}$ призводить до протікання внутрішнього струму, який перезаряджає ємність затвор-емітер $C_{ЗЕ}$ (ефект Міллера). Напруга на затворі збільшується і за деяких обставин може перевищувати граничне значення.

Відповідно до зростання напруги на затворі відбувається короточасне збільшення струму короткого замикання, який на деякий час перевищує усталене значення (рис.1.59б).

Внаслідок описаного ефекту зворотного зв'язку (ефект Міллера) зростання напруги колектор-емітер U_{KE} призводить до появи струму, який викликає підвищення напруги на затворі, якщо кола керування не забезпечують достатньо швидкого перезаряду ємності затвору. Цей пік напруги особливо помітний, коли керування затвором здійснюється через активний опір. Тому для такого режиму дуже важливо передбачати кола обмеження (рис. 1.60а).

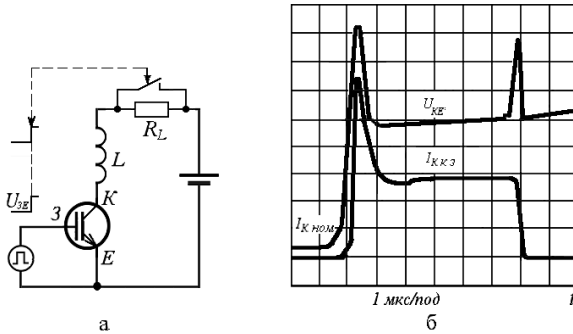


Рис. 1.59. Представлені:

а – схема режиму короткого замикання за ввімкненого БТІЗ у колі навантаження,
 б – залежність струму короткого замикання від напруги на затворі

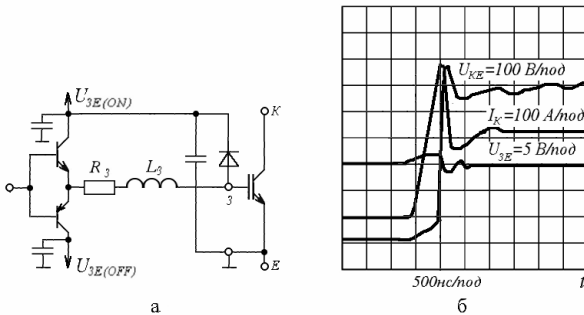


Рис. 1.60. Представлені:

а – схема кола обмеження за керування затвором через активний опір,
 б – залежність імпульсного струму короткого замикання від активних кіл обмеження напруги на затворі

Активні кола мають низку переваг порівняно з вмиканням захисного стабілітрона між затвором та емітером. Переваги полягають у тому, що напруга захисту не залежить від розкиду напруг стабілізації стабілітрона та від швидкості зростання напруги, і у випадку використання швидкого діода може бути здійснений достатньо швидкий відвід залишкового заряду. Таким чином, імпульсний струм короткого замикання може бути значно меншим, ніж у випадку відсутності активних кіл обмеження напруги на затворі (рис. 1.60б).

У табл. 1.6 наведено характеристики сучасних БТІЗ.

Сфера застосування БТІЗ у силовій електроніці: електропривід; агрегати безперебійного живлення; статичні конденсатори та активні фільтри; ключові джерела живлення.

Широке застосування в силовій електроніці знайшли традиційні тиристри (SCR), симетричні тиристри та запірні тиристри. Їх параметри наведено в табл. 1.6.

Сфера застосування традиційних пристроїв: електропривід постійного струму; потужні джерела живлення; зварювання; плавлення та нагрів; статичні компенсатори; ключі змінного струму.

Сфера застосування симісторів: побутова техніка; ключі та реле змінного струму; керування та пуск двигунів змінного струму.

Зарубіжні фірми почали випуск електростатичних тиристорів (SITh – Static Induction Thyristor), які у нормальному стані проводять електричний струм. Вимикання струму здійснюється подачею на керуючий електрод негативної відносно катода напруги. Технологія виготовлення тиристора SITh дуже складна і освоєна у світі лише кількома фірмами (рис. 1.61 – структура (а) і еквівалентна схема (б) тиристора).

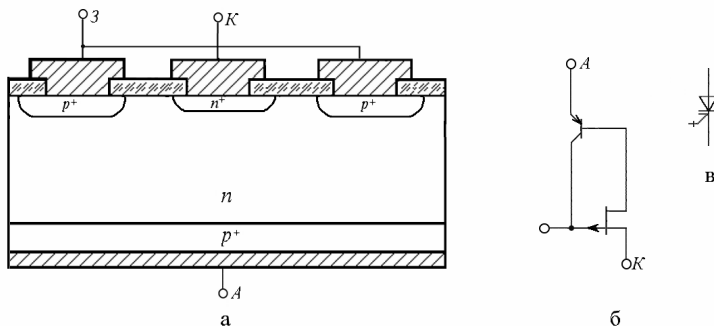


Рис. 1.61. Електростатичний тиристор:

а – структура, б – еквівалентна схема, в – умовні графічні позначення

Найбільш перспективним з групи тиристорів є тиристор, керований напругою (запірний тиристор з МОН-керуванням; МСТ – MOS – Controlled Thyristor). Тиристор об'єднує властивості біполярного приладу з властивостями, типовими для уніполярних приладів. З кількох конструкційних рішень найбільш перспективна версія, в якій вимикання приладу здійснюється шунтуванням катодного переходу емітера МОН-структурою (рис. 1.62 – структура (а) і еквівалентна схема (б) тиристора).

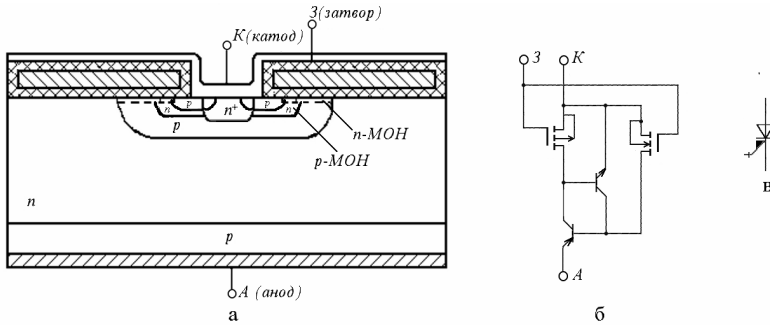


Рис. 1.62. Тиристор, керований напругою:

а – структура, б – еквівалентна схема, в – умовні графічні позначення

Прилад містить МОН-структури з n - та p -каналами і чотиришарову p - n - p - n -тиристорну структуру. Вмикання МСТ можна здійснювати як звичайного тиристора, так і за затвором n -канального МОН-транзистора. Під час вмикання n -МОН починається сильна інжекція з емітерної p^+ -області (анода) в дрейфову n -область, як результат її опір значно зменшується. У провідному стані тиристор може працювати за густини струму в 2–2,5 рази більше, ніж у БТІЗ, за збереження властивостей, близьких до властивостей традиційних тиристорів. Істотним достоїнством тиристорів МСТ, яке витікає з низького рівня потужності керування, є можливість безпосереднього керування від класичних логічних схем.

Умовні графічні позначення тиристорів SITH та МСТ показані відповідно на рис. 1.61в, 1.62в.

Сфера застосування тиристорів SITH: індукційний нагрів, статичні компенсатори.

Сфера застосування тиристорів МСТ: привід; агрегати безперебійного живлення; статичні компенсатори та активні фільтри.

Сьогодні МОН-транзистори та БТІЗ, силові інтегральні схеми та модулі на їх основі (в тому числі інтелектуальні – Smart Power Integrated Circuit / Intelligent Power Modules – IPM) витісняють практично з усіх сфер застосовані раніше тиристори, біполярні транзистори, а зараз і запірні тиристори, тому що за тих самих комутованих струмів та напруг (до 3,5 кВ та до 1200 А) вони мають значно менші потужності керування та час комутації, стійкість до перевантажень щодо струму та напруги, більш широку сферу безпечної роботи, обмежену тільки температурою кристала (у БТ вона обмежена ще й ефектом вторинного пробоя). Внаслідок цього більш високі частоти комутації (до 50 кГц), простота та менші потужності схем, формуючих керуючий сигнал на затворі (схем драйверів), та схем, формуючих траєкторію перемикання усередині ОБР для БТ або схем, обмежуючих перенапруги колектор-емітер у БТІЗ (схем

снаберів), забезпечили подальше поліпшення техніко-економічних показників перетворювального обладнання на базі БТІЗ: зменшення габаритів та маси, підвищення надійності та к.к.д. і т. інше.

За прогнозами у 2000 р. БТІЗ повністю замінять БТ та ЗТ у перетворювальному обладнанні потужністю до одиниць мегавольт-ампер. У сфері малих потужностей (і низьковольтних перетворювачів) будуть домінувати МОН-транзистори. У сфері великих потужностей (більше 3 МВА) – ЗТ.

На рис. 1.63. показана динаміка розвитку приладів силової електроніки.

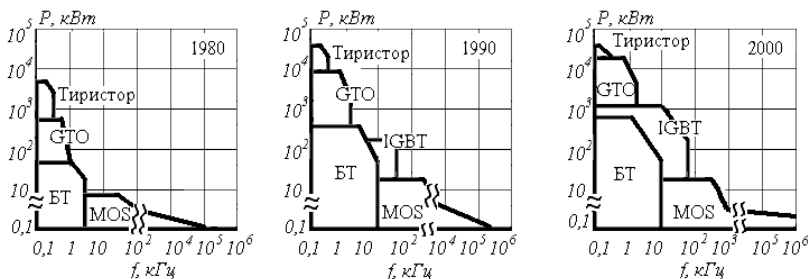


Рис. 1.63. Графіки динаміки розвитку приладів силової електроніки

Одним з ефективних шляхів поліпшення техніко-економічних показників перетворювачів є конструктивно-технологічна інтеграція елементів. Гібридні інтегральні схеми, які складаються зі з'єднаних певним способом приладів (діодів, тиристорів, транзисторів тощо), змонтованих, як правило, у єдиному пластмасовому корпусі, називають силовими напівпровідниковими модулями. Схеми з'єднання елементів у модулях зазвичай відповідають типовим схемам перетворення (наприклад, однофазний або трифазний міст) або їх складовим частинам (наприклад, послідовно або паралельно з'єднані елементи).

На рис. 1.64 представлено приклади типових принципових схем діодних, тиристорних, діодно-тиристорних модулів на запірних тиристорах. Поява нових силових приладів значно розширило номенклатуру модулів та сферу їх використання.

У силових транзисторних модулях найбільш широко використовується з'єднання БТ за схемою Дарлінгтона зі зустрічно-паралельно під'єднаним діодом (рис. 1.65).

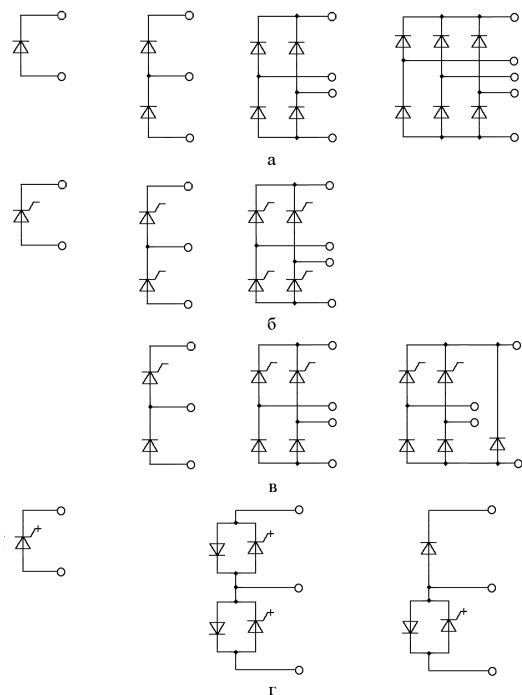


Рис. 1.64. Принципові схеми силових напівпровідникових модулів:
а – діодні, б – тиристорні, в, г – діодно-тиристорні.

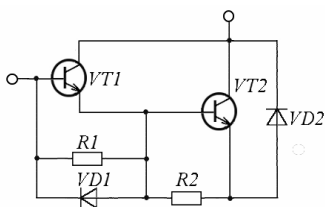


Рис. 1.65. Схема з'єднання в силових транзисторних модулях БТ за схемою Дарлінгтона зі зустрічно-паралельно під'єднаним діодом

Корпуси силових напівпровідникових модулів, як правило, являють собою прямокутну конструкцію з пластмаси з плоскою металевою основою. Як ізоляційний матеріал між напівпровідниками та металевою основою використовуються різні керамічні матеріали з доброю теплопровідністю та великим електричним опором.

Інтелектуальні потужні прилади – новий вид інтегральних модулів, які вміщують крім силових елементів схеми керування, захисту, контролю, діагностики тощо. Їх технологія будується на монолітній інтеграції силових та слабкострумних структур. Функційно інтегральні модулі є зв'язувальною ланкою між логічною схемою зовнішнього керування та споживачем. Інтелектуальні модулі (потужні) є ідеальними з точки зору задоволення вимог щодо об'єднання функцій керування та захисту в одному приладі. У перспективі вони можуть одержати найбільш широке розповсюдження в силовій електроніці та замінити багато типів апаратів: реле, вимикачі, регулятори тощо. Треба також зазначити великі можливості зміни функційних властивостей інтелектуальних модулів за бажанням споживачів на основі єдиної технології.

1.9. Напівпровідникові датчики температури

Як датчики температури широке застосування знаходять напівпровідникові терморезистори, діоди і транзистори.

Напівпровідниковим терморезистором називається прилад, принцип дії якого базується на зміні опору напівпровідникового матеріалу за зміни температури.

Напівпровідникові терморезистори вигідно відрізняються від приладів, виготовлених з дроту, не тільки великими власними опорами, але й малими розмірами. На їх основі створюють пристрої, які мають підвищену точність і швидкодію.

До недоліків напівпровідникових терморезисторів слід віднести нелінійність їх характеристик $R = f(T, ^\circ C)$ та значний технологічний розкид параметрів. Характеристикою терморезистора є температурна характеристика, яка достатньо точно описується рівнянням

$$R = R(T_1) \exp(B/T - B/T_0), \quad (1.53)$$

де $R(T_1)$ – номінальне значення опору за температури T_1 (зазвичай $T_1 = 293\text{K}$); T – температура; B – коефіцієнт, сталий для цього екземпляра терморезистора.

Під час протікання електричного струму в терморезисторі виділяється теплота, що призводить до зміни його опору (рис. 2.1а). Як бачимо з рис. 2.1а із зростанням температури опір терморезистора зменшується.

Внаслідок нелінійності температурної характеристики ВАХ буде також нелінійною (рис. 1.66б). Для кожної точки статичної ВАХ можна записати рівняння енергетичного балансу

$$UI = I^2 R_T = U^2 / R_T = b(T - T_0), \quad (1.54)$$

де b – коефіцієнт розсіювання, який враховує розповсюдження теплоти від робочого струму в навколишнє середовище за рахунок конвекції,

теплопровідності, випромінювання; T_0 і T – температура навколишнього середовища та терморезистора.

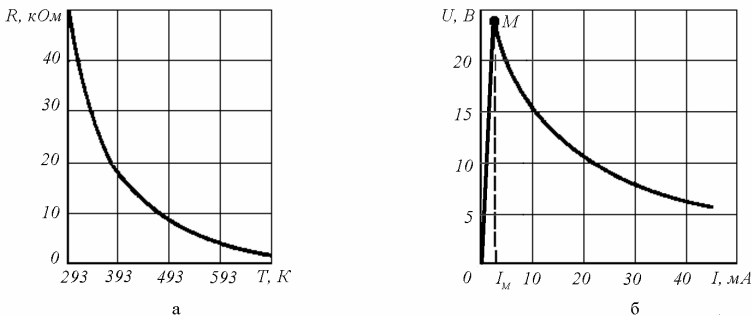


Рис. 1.66. Характеристики терморезистора:
 а – температурна, б – ВАХ

Якщо підставити (1.53) у (1.54) та прирівняти до нуля першу похідну функції, яка характеризує зміну температури, можна показати, що форма ВАХ істотно залежить від температури навколишнього середовища T_0 та умов теплообміну, який характеризується коефіцієнтом b . За малих струмів ВАХ практично лінійна (рис.1.66б), а за великих – суттєво нелінійна.

Температурну чутливість терморезисторів прийнято характеризувати величиною їх температурного коефіцієнта опору:

$$TKO = \frac{\Delta R_T}{R_1 \Delta T} 100, \tag{1.55}$$

де R_T – опір терморезистора за нормальної температури; ΔT – гранична різниця між максимальною позитивною і нормальною температурами; ΔR_T – алгебраїчна різниця між значеннями опорів, виміряних за максимальної і нормальної температур.

Типове значення $TKO = -2 \dots -8.5 \text{ \%}/^\circ C$

На сьогодні вже розроблені терморезистори з позитивним значенням TKO .

Промисловість випускає терморезистори типів СТ1-21, СТ3-21, СТ1-27, СТ3-27, СТ3-31 тощо.

Під час вимірювання температури за допомогою напівпровідникових діодів використовують температурні залежності або зворотного струму p - n -переходу ($I_{зв}$), або прямого спаду напруги на p - n -переході ($U_{пр}$). Нагадаємо, що зворотний струм реального діода має три складові: струм

витоку $I_{\text{внт}}$, струм генерації $I_{\text{ген}}$, зумовлений регенерацією та рекомбінацією носіїв у ділянці p - n -переходу, та тепловий струм I_0 .

Струм витоку визначається поверхневими енергетичними станами і мало залежить від температури. Його рівень, зазвичай визначає зворотну напругу p - n -переходу. Струм генерації залежить як від зворотної напруги p - n -переходу, так і від його температури. Тепловий струм практично не залежить від зворотної напруги і майже повністю визначається температурою p - n -переходу. Цей струм практично для всіх діодів визначається за формулою:

$$I_0 = qVn_i^2 / (\tau N_B), \quad (1.56)$$

де q – заряд електрона; V – об'єм напівпровідникового кристалу, де генеровані носії беруть участь в утворенні теплового струму; n_i – власна концентрація носіїв заряду в матеріалі напівпровідника; τ – час життя головних носіїв заряду; N_B – концентрація головних носіїв заряду в області бази.

За великих напруг з достатньою точністю можна вважати, що:

$$I_{\text{зв}} \approx I_0 \approx N \exp\left(-\frac{qE_q U_T}{kT}\right), \quad (1.57)$$

де N – стала, що не залежить від температури; E_q – ширина забороненої зони напівпровідника; U_T – константа, яка дорівнює $0.5 \dots 1$; k – стала Больцмана.

Типова залежність $I_{\text{зв}} = f(T, ^\circ\text{C})$ для різних діодів наведена на рис. 1.67 (1 – германієвий сплавно-дифузійний перехід; 2 – германієвий сплавний перехід; 3 – кремнієвий дифузійний перехід).

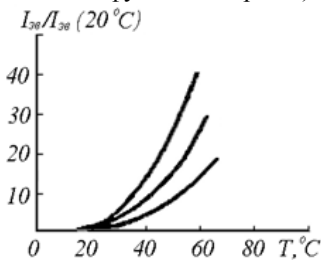


Рис. 1.67. Графіки температурної залежності зворотного струму p - n -переходу для різних діодів

Прямий спад напруги на p - n -переході може бути визначений з виразу для ВАХ ідеального p - n -переходу:

$$U_{\text{пр}} = \frac{kT}{q} \ln\left(\frac{I_{\text{пр}}}{I_{\text{зв}}} + 1\right), \quad (1.58)$$

де I_{np} – прямий струм p - n -переходу. Використовуючи вираз (1.57) для TKH діода, можна записати:

$$TKH = \frac{\partial U_{np}}{\partial T} = -2 \frac{mB}{^\circ C} + K \ln I_{np}, \quad (1.59)$$

де K – стала, яка визначається типом складової струму діода (дифузійна – 0.198; рекомбінаційна: низький рівень інжекції – 0.375, високий рівень інжекції – 0.596).

Реальна величина TKH прямого спаду напруги на діоді лежить у діапазоні від -1 до -3.5 $mB/^\circ C$. На рис. 1.68 наведено типові залежності $U_{np} = f(T, ^\circ C, I_{np})$ для германієвого сплавного діода. На практиці найчастіше для вимірювання температури використовують залежності $U_{np} = f(T, ^\circ C)$, що пояснюється такими причинами. По-перше, під час виконання умови $I_{np} = const$ залежність $U_{np} = f(T, ^\circ C)$ носить лінійний характер. По-друге, напруга U_{np} легко піддається безпосередньому вимірюванню. Нехтуючи спадом напруги на омичному опорі діода, можна вважати, що $U_d \approx U_{np}$. Тоді для діода, як датчика температури, можна записати:

$$U_d(T, ^\circ C) = U_{d0} + TKH (T_d - T_0),$$

де U_{d0} – спад напруги на діоді за температури T_0 ; T_d – вимірювана температура.

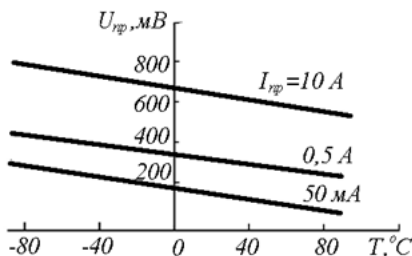


Рис. 1.68. Типові залежності прямого спаду напруги на діоді від температури та прямого струму p - n -переходу для германієвого сплавного діода

Використання біполярних транзисторів дозволяє значно поліпшити характеристики термоперетворювачів. Досліди показали, що найкращих результатів можна досягти під час використання режиму роботи транзистора, за якого емітерний і колекторний переходи транзистора, ввімкненого за схемою з CB , зміщені у прямому напрямі (рис. 1.69). Для схеми з CB p - n - n - транзистора (рис. 1.69) за заданого струму емітера

температурний коефіцієнт колекторного струму практично незмінний до температури $80\dots 100\text{ }^{\circ}\text{C}$ для германієвих та $120\dots 150\text{ }^{\circ}\text{C}$ для кремнієвих транзисторів.

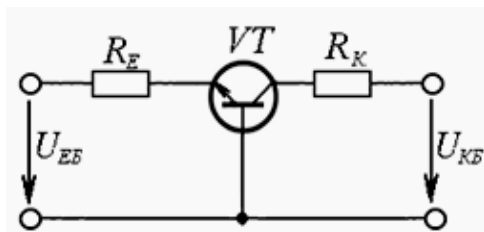


Рис. 1.69. Схема режиму роботи БП транзистора з СБ, за якого емітерний і колекторний переходи зміщені у прямому напрямі

Реальна похибка зміни струму не перевищує $2\dots 3\%$. При цьому значення температурного коефіцієнта струму колектора практично не залежить від самого струму колектора і може плавно регулюватися зміною значень I_0 та R_K . На рис.1.70 зображені експериментальні залежності $I_K = f(T, ^{\circ}\text{C})$, одержані для транзисторів різного типу за різних значень R_K (1 – транзистор КТ114А; 2 – транзистор ГТ109Б).

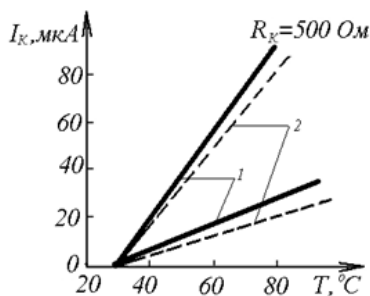


Рис. 1.70. Графіки експериментальних залежностей струму колектора від температури для транзисторів різного типу

На практиці розповсюдження одержав датчик температури на двох транзисторах, технологічно виконаних на одному кристалі (рис. 1.71). Цей датчик, хоча й має меншу чутливість, ніж датчик на одному транзисторі, але вигідно відрізняється від нього меншою нелінійністю перетворення.

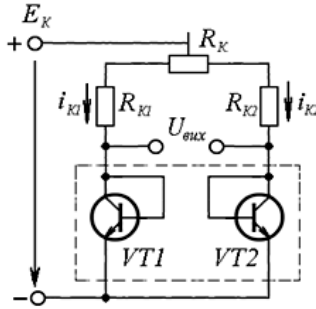


Рис. 1.71. Схема датчика температури на двох транзисторах, технологічно виконаних на одному кристалі

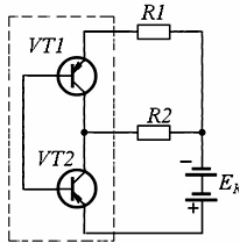


Рис. 1.72. Схема датчика температури на двох транзисторах для одержання високого коефіцієнта перетворення у вузькому діапазоні зміни температури

Залежність зміни вихідної напруги від границь зміни температури для схеми на рис. 1.72 визначається за формулою:

$$\Delta U_{\text{вих}}(T, ^\circ\text{C}) = \Delta T \frac{2k}{q} \ln \frac{I_{K2}}{I_{K1}}, \quad (1.60)$$

де k – стала Больцмана; q – заряд електрона.

З виразу (1.60) можна зробити важливий практичний висновок: вихідна напруга датчика прямо пропорційна зміні температури і не залежить ні від властивостей напівпровідникового матеріалу, ні від технології виготовлення транзистора ($k/q = \text{const} \approx 0,079 \text{ мВ}/^\circ\text{C}$). Такий датчик дає добрі результати під час вимірювання температури середовища у широкому діапазоні (від -25 до $+100$ $^\circ\text{C}$).

Для одержання високого коефіцієнта перетворення у вузькому діапазоні зміни температури може бути застосований датчик, схему якого наведено на рис. 1.72. У цій схемі транзистор $VT1$ виконує роль чутливого елемента. Для цього його емітерний перехід зміщений у зворотному

напрямку. Транзистор $VT2$ ввімкнений за схемою з CE і виконує роль підсилювача. За зміни температури змінюється спад напруги на зворотному зміщеному емітерному переході $VT1$, а отже, змінюється базовий струм транзистора $VT2$, що призводить до зміни спаду напруги на резисторі $R2$.

1.10. Фотоелектричні прилади

Фотоелектричними називають електронні прилади, які перетворюють енергію випромінювання в електричну енергію. Такі прилади можуть будуватися на фотоефекті як у вакуумі або газі, так і напівпровіднику. Зараз найбільшого розповсюдження отримали фотоелектричні прилади, принцип дії яких заснований на внутрішньому фотоефекті в напівпровіднику. Суть його полягає у збільшенні концентрації вільних носіїв заряду під впливом зовнішнього світла, а отже, і провідності напівпровідникових матеріалів. Одержана таким чином провідність називається фотопровідністю. Вона сполучається з власною провідністю напівпровідникового матеріалу. Фотопровідність залежить від інтенсивності та спектрального вмісту зовнішнього світлового потоку.

Внутрішній фотоефект може бути реалізований у різних типах напівпровідникових приладів. Розглянемо деякі з них.

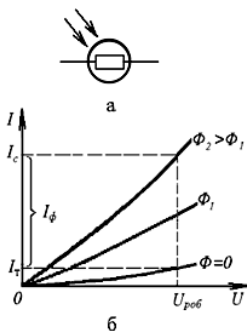


Рис. 1.73. ВАХ фоторезистора (а) та умовне позначення фоторезистора (б)

Фоторезистор – напівпровідниковий прилад, електричний опір якого змінюється залежно від інтенсивності та спектрального вмісту – зовнішнього випромінювання. На рис. 1.73 показано умовне позначення та типові ВАХ фоторезистора для кількох значень світлового потоку Φ . За відсутності зовнішнього світлового потоку ($\Phi = 0$) опір фоторезистора великий і визначається власною провідністю напівпровідникового матеріалу. Струм, зумовлений власною провідністю, називається темновим I_r . Під впливом світлового потоку опір фоторезистора

зменшується. У цьому випадку струм називається світловим I_γ . Різниця струмів $I_\gamma - I_T$ визначає фотострум I_ϕ . Конструктивно фоторезистор виконаний у металевому або пластмасовому корпусі з прозорим вікном для проходження світлового потоку, під яким розташований напівпровідниковий матеріал.

Інтегральна чутливість фоторезисторів $K_\phi = I_\phi / \Phi$. Оскільки фотострум визначається не лише світловим потоком, а й прикладеною напругою, то використовують поняття питомої чутливості

$$K_{\phi\text{жив}} = I_\phi / (\Phi U).$$

Із спектральних характеристик, наведених на рис. 1.74, бачимо, що максимальне значення фотострумів для сульфідно-кадмієвих фоторезисторів відповідає видимій ділянці спектра (крива 1) та червоній і інфрачервоній ділянкам відповідно для селенідо-кадмієвих та сульфідно-свинцевих (криві 2 та 3).

Сьогодні використовуються два види маркування фоторезистора: старий та новий. Старий складається з трьох символів. Перший символ – літери ФС (фотоопір). Символ – літера, яка показує тип світлочутливого матеріалу: Н – сірчистий свинець; К – сірчистий кадмій; О – селенід кадмію. Третій символ – цифра, яка визначає тип конструктивного виконання. У новому маркуванні літери ФС замінені на СФ – опір фоточутливий, а тип світлочутливого матеріалу позначають цифрою, наприклад СФ2-4.

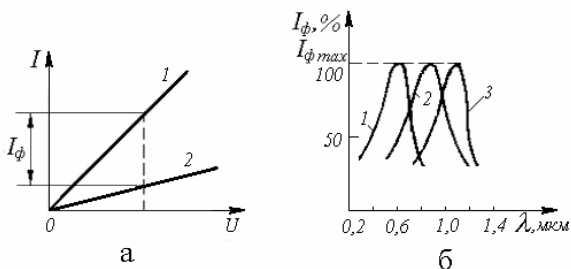


Рис. 1.74. Графік залежності фотоструму від прикладеної напругі (а) та спектральні характеристики для сульфідно-кадмієвих фоторезисторів (б)

Фотодіод є фотоелектричним приладом, що має один p - n -перехід, в якому відбувається перетворення світлової енергії в електричну. За структурою він аналогічний звичайному напівпровідниковому діоду. Різниця полягає в тому, що його корпус обладнаний додатковою лінзою, яка створює зовнішній світловий потік, спрямований, як правило, перпендикулярно площі p - n -переходу (рис. 1.75а: 1 – скляна лінза; 2 – кристал з p - n -переходом; 3 – кристалотримач; 4 – корпус; 5 – внутрішній вивід; 6 – герметизація корпусу). Під дією світла (випромінювання) у

ділянці $p-n$ -переходу відбувається іонізація атомів основної речовини та домішки, як результат генеруються пари носіїв заряду — електрон та дірка. У зовнішньому колі, під'єднаному до $p-n$ -переходу, виникає струм, зумовлений рухом цих носіїв (фотострум I_ϕ). Фотодіоди можуть працювати у вентильному (фотозапірному) та фотодіодному (фотоперетворювальному) режимах (рис. 1.75б).

У режимі фотоперетворювача в коло фотодіода вмикають зовнішнє джерело живлення (рис. 1.75в), яке забезпечує зворотнє зміщення $p-n$ -переходу. Якщо перехід не освітлюється, то утворюється зворотний струм, зумовлений дрейфом через $p-n$ -перехід лише власних неосновних носіїв заряду, які зумовлюють дрейфовий струм $I_d = I_T$. За освітлення $p-n$ -переходу відбувається процес іонізації атомів кристала, генеруються додаткові пари носіїв заряду, які, дрейфуючи через $p-n$ -перехід у тому самому напрямку, що й неголовні носії, зумовлюють фотострум I_ϕ . Таким чином, через навантаження протікає струм $I_d \approx I_T + I_\phi$. Значення фотоструму діода не залежить від прикладеної напруги і пропорційне інтенсивності світлового потоку Φ (рис. 1.75б).

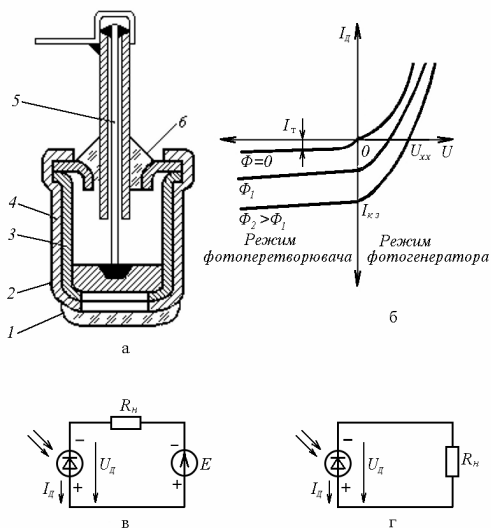


Рис. 1.75. Наведені:

а – структура фотодіода, б – графік режимів роботи фотодіода, в – схема фотодіода в режимі фотоперетворювача, зі зовнішнім джерелом живлення, г – схема фотодіода в режимі фотогенератора

У режимі фотогенератора фотодіод сам є джерелом фото ЕРС (рис. 1.75г), значення якої пропорційне інтенсивності світлового потоку. Типове значення фото ЕРС $E = U_{xx}$ кремнієвого фотодіода становить 0,5–0,55 В, а значення струму короткого замикання I_{K3} за середнього сонячного освітлення дорівнює 20...25 мА/см².

Маркування фотодіода складається з літер ФД (фотодіод) і цифри (порядковий номер розробки, наприклад, ФД-3).

Фототранзистор має структуру, аналогічну до структури біполярного транзистора (рис. 1.76а). Він має більш високу чутливість, ніж фотодіод. Світловий потік впливає перпендикулярно площині емітерного *p-n*-переходу, генеруючи в базі пари носіїв заряду. Неголовні для бази носії заряду притягуються колекторним переходом, збільшуючи колекторний струм. Проте цей струм є тільки частиною струму колектора, тому що відхід з бази неголовних носіїв створює в ній нескомпенсований заряд головних носіїв. Цей заряд знижує потенціальний бар'єр емітерного переходу. Як результат відбувається збільшення кількості носіїв зарядів, які інжектуються емітером у ділянку бази, а отже, і збільшення колекторного струму: $I_K = I_\phi (h_{21E} + 1)$. Таким чином у фототранзисторі відбувається підсилення фотоструму, що і пояснює більшу чутливість його порівняно з фотодіодом. Інтегральна чутливість фототранзистора K_T в $(h_{21E} + 1)$ раз більша, ніж у фотодіода.

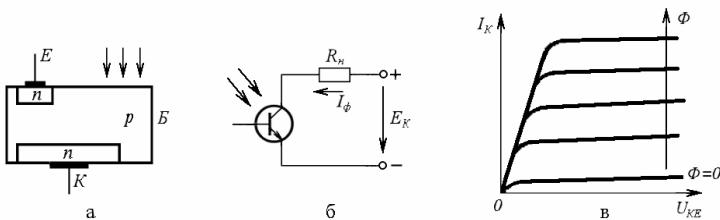


Рис. 1.76. Наведені:

а – структура фототранзистора, б – схема фототранзистора,
в – вихідні характеристики фототранзистора

З принципу роботи фототранзистора випливає, що виведення бази є необов'язковим (див. рис. 1.76б). ВАХ транзистора, який використовується без виведення бази, аналогічні до характеристик біполярного транзистора, ввімкненого за схемою з СБ. Відміна полягає в тому, що керуючим параметром є не струм бази, а світловий потік Φ (рис. 1.76б).

Фототиристор є фотоприймачем з ключовою пороговою характеристикою і застосовується для перемикання значних струмів та

напруг (рис.1.77а). ВАХ з відкриваючою дією світлового потоку Φ показані на рис. 1.77б. Засвічення базової області тиристора зумовлює генерацію надлишкових носіїв заряду, що призводить до перемикання чотиришарової структури із закритого стану у відкритий так само, як це може бути під час перемикання керуючим струмом.

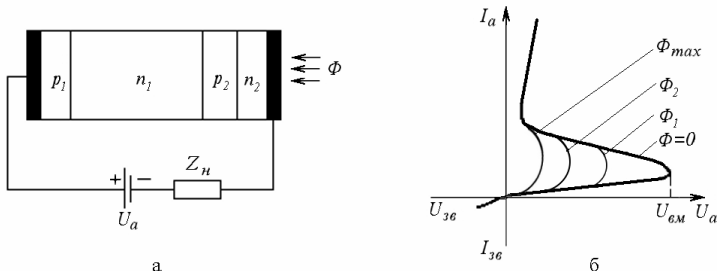


Рис. 1.77. Наведені:

а – структура фототиристора, б – ВАХ фототиристора

Слід зазначити, що широкого самостійного використання прилади з внутрішнім фотоефектом не отримали. Пояснюється це тим, що значення фотоструму залежить не тільки від інтенсивності світлового потоку, але й від його спектрального вмісту. Зміна останнього призводить до неоднозначних результатів у роботі пристроїв, які вмикають вказані прилади. Цього недоліку не мають оптоелектронні прилади (оптопарі).

Оптоелектронний прилад – прилад, що має одночасно джерело світла (ДС) та приймач світлового випромінювання – фотоприймач (ФП), які конструктивно та оптично зв'язані між собою. Керуючим (вхідним) сигналом для джерела світла є напруга $U_{вх}$ або вхідний струм $I_{вх}$, а вихідним – яскравість світіння $B_{вих}$. Вхідним сигналом для фотоприймача є спадний світловий потік $B_{вх}$, а вихідним – напруга $U_{вих}$ або струм $I_{вих}$, значення яких залежать від зміни інтенсивності світлового потоку $L_{г}$. Джерело світла та фотоприймач зв'язані між собою оптичним середовищем. Отже, головна особливість оптрону – гальванічна розв'язка вхідного та вихідного кіл і односпрямованість сигналів, що характерно для оптичних ліній зв'язку.

Розв'язка оптронів зі суто оптичним зв'язком практично ідеальна — опір ізоляції може досягати $10^{12} \dots 10^{24} \text{ Ом}$, а електроємність зв'язку $\sim 10^{-2} \text{ пФ}$. При цьому з'являється низка можливостей, які недосяжні для суто електронних кіл. Наприклад, через високу міцність ізоляції за допомогою низьких напруг можна керувати дуже високими напругами, що вимірюються сотнями кіловольт, зв'язувати кола з різними частотами, підвищувати шумозахищеність схем, оскільки електромагнітні перепони не діють на оптичний зв'язок.

Як джерело світла використовують інфрачервоний випромінювальний діод, світловипромінювальний діод, люмінесцентний випромінювач або напівпровідниковий лазер. Найбільшого розповсюдження отримав інфрачервоний випромінювальний діод, що пояснюється простотою його структури, керування і високим к.к.д. У ролі приймача знаходять застосування фоторезистори, фотодіоди, фототранзистори та фототиристри, опори яких змінюються із зміною освітленості.

Кероване джерело світла та фотоприймач створюють оптронну пару – основу елементарного оптрона (рис. 1.78,*а*) На рис. 1.78 наведено умовні графічні зображення оптронів (б – резистивна; в – діодна; г – транзисторна з біполярним транзистором; д – тиристорна).

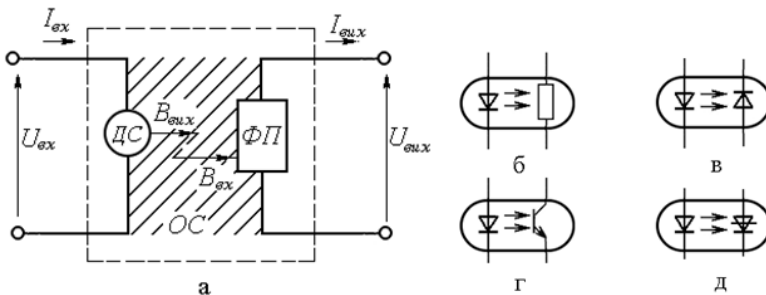


Рис. 1.78. Представлені:

а – схема оптоелектронного приладу; (б-д) – умовні графічні зображення оптронів: б – резистивна; в – діодна; г – транзисторна з біполярним транзистором; д – тиристорна

Слід зазначити, що оптопара дозволила створити аналог роздільного трансформатора, що є особливо актуальним в інтегральній мікроелектроніці.

Для підсилення і узгодження вихідного сигналу оптопари зі стандартним рівнем напруги, який використовується для передачі та перетворення цифрових сигналів, служать оптоелектронні ІС. У них застосовуються, як правило, діодна оптопара (вона має максимальну швидкодію) і імпульсний підсилювач. На рис. 1.79 наведено принципову електричну схему одного з таких пристроїв – оптоелектронного перемикача-інвертора.

Маркування оптопар складається із семи елементів. Перший позначає вихідний матеріал (зазвичай це літера А – з'єднання галію або цифра 3 – для приладів спеціального призначення). Другий елемент – літера О – оптопара. Третій елемент вказує на тип приймача оптопари: Д – діод, Т – транзистор, У – тиристор, Р – з відкритим оптичним каналом. Четвертий, п'ятий та шостий елементи вказують на номер

приладу. Сьомий елемент –літера, яка позначає класифікацію за групами параметрів.

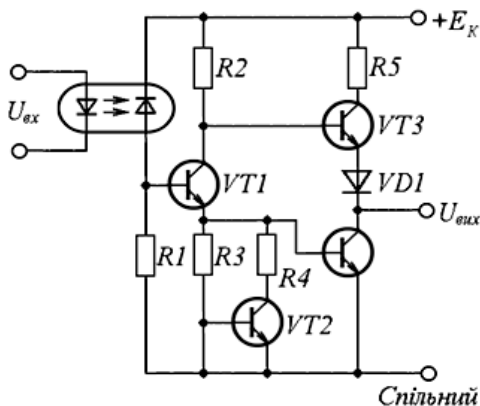


Рис. 1.79. Принципова електрична схема оптоелектронного перемикача-інвертора

Приклади маркування:

АОД130А – оптопара діод-діод на основі з’єднання галію, номер приладу 130, група параметрів А;

АОТ 110А – оптопара діод-транзистор на основі з’єднання галію, номер приладу 110, група параметрів А;

АОТ 115А – оптопара діод-тиристор на основі з’єднання галію, номер приладу 115, група параметрів А.

1.11. Інтегральні схеми

Інтегральну схему чи збірку можна одержати або у пластині твердого матеріалу, або на її поверхні. У першому випадку в тілі напівпровідникового матеріалу створюють шари резисторів, структури транзисторів, діодів та конденсаторів, які виконують задані електронні функції. Такі ІС називають напівпровідниковими. На рис. 1.80 показано електричну схему (а) та профіль структури (б) напівпровідникової ІС (виведення діода – 1, резистора – 2, транзистора – 3, 4, конденсатора – 5).

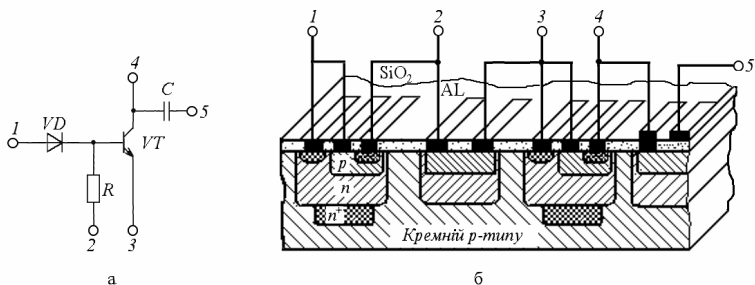


Рис. 1.80. Представлені:

а – електрична схема, б – профіль структури напівпровідникової ІС

У другому випадку усі елементи інтегральної схеми (крім активних) наносять на діелектричну пластину (підкладку) у вигляді полікристалічних чи аморфних шарів (плівок), виконуючих задані функції пасивних елементів. Одержану ІС за необхідності розташовують у корпусі зі зовнішніми виводами. Активні елементи (діоди та транзистори) "навішують" на плівкову схему і одержують змішану (плівково-дискретну ІС), яку називають гібридною. Електрична схема (а) та профіль структури (б) гібридної ІС показані на рис. 1.81 (1 – нижня обкладка конденсатора; 2 – верхня обкладка конденсатора; 3 – шар діелектрика; 4 – з'єднувальна шина; 5 – транзистор з контактами; 6 – резистор з контактами; 7 – контактна площина; 8 – діелектрична підкладка). Гібридна ІС (ГІС) – це гнучкий, дешевий, оперативно проєктований тип ІС, добре пристосований до вирішення спеціальних окремих задач. Специфікою ГІС можуть бути або високі номінали резисторів та конденсаторів, які недосяжні у напівпровідникових ІС, або прецизійність резисторів, зумовлених тим, що їх номінали можна підганяти до завершення технологічного циклу та поміщення ГІС у корпус, або підвищена функціональна складність.

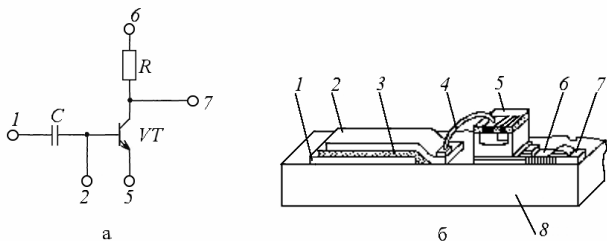


Рис. 1.81. Представлені:

а – електрична схема гібридної ІС, б – профіль структури гібридної ІС

Проте найбільш поширені на практиці та перспективні напівпровідникові ІС, тому що вони дозволяють створювати надійні та досить складні у функціональному сенсі електронні пристрої малих розмірів за незначної їх вартості.

Характерною особливістю напівпровідникової ІС є відсутність серед її елементів котушки індуктивності та тим більше трансформатора. Це пояснюється тим, що до цього часу не вдалося використати у твердому тілі які-небудь фізичні явища, еквівалентні електромагнітній індукції. Тому під час розробки ІС намагаються реалізувати необхідну функцію без використання індуктивностей або використовують нависні індуктивні елементи. Як резистори та конденсатори в напівпровідникових ІС використовують відповідно опір та зарядну ємність p - n -переходу, що дозволяє забезпечити єдиний технологічний цикл виготовлення транзисторів, діодів, резисторів та конденсаторів під час виробництва напівпровідникових ІС (див. рис. 1.80б).

Розрізняють два класи напівпровідникових ІС: біполярні ІС та МДН – ІС. Головний елемент біполярних ІС – n - p - n -транзистор, а МДН-ІС – МДН-транзистор з наведеним каналом. Всі інші елементи схеми (діоди, резистори та конденсатори) виготовляють на базі головного елемента і одночасно з ним.

Функціональну складність ІС прийнято характеризувати рівнем інтеграції, тобто числом елементів (частіше всього транзисторів), які знаходяться в ІС. Ступінь складності характеризують коефіцієнтом K , який називають ступенем інтеграції і визначають за формулою $K = \lg N$, де N – число елементів, які знаходяться в ІС. Якщо $K \leq 1$ (тобто $N \leq 10$), ІС називають простою; $1 \leq K \leq 2$ – середньою ІС (СІС); $2 \leq K \leq 3$ – великою ІС (ВІС); $K > 3$ (тобто $N > 1000$) – надвеликою ІС (НВІС).

Наведене поділення ІС залежно від рівня інтеграції є приблизним і може корегуватися залежно від типу ІС та застосованого до неї класу транзисторів, як це показано у табл. 1.7. З таблиці бачимо, що застосування цифрових методів обробки інформації сприяє більш ефективному вирішенню питання мікромініатюризації електронних засобів. Проте, застосування цифрових методів не завжди можливо.

Так, під час розробки конкретного електронного пристрою до останнього можуть пред'являтися вимоги, виконання яких методами цифрової електроніки будуть неоптимальними, наприклад, з точки зору вартості чи інших показників, або взагалі недосяжними. У першу чергу це стосується вимоги швидкодії та точності електронного пристрою. Тому пошук оптимального вирішення має базуватися на використанні всього набору наявних електронних пристроїв, а саме пристроїв аналогової, імпульсної та цифрової електроніки.

**Поділення ІС залежно від рівня інтеграції і від типу ІС
та застосованого до неї класу транзисторів**

Найменування ІС	Тип ІС	Клас транзистора	Кількість елементів на кристалі
ІС	цифрова	біполярний уніполярний	1...100
СІС	аналогова	біполярний	1...30
	цифрова	уніполярний	101...1000
ВІС	аналогова	біполярний	101...500
	цифрова	уніполярний	31...100
ВІС	аналогова	біполярний	1001...10000
	цифрова	уніполярний	501...2000
НВІС	аналогова	уніполярний	101...300
	цифрова	біполярний	більше 10000
		уніполярний	більше 2000
		біполярний	більше 300

Слід зазначити, що застосування ІС замість дискретних елементів елементна база електронних пристроїв дає значні переваги щодо надійності, габаритів, вартості та інших показників. Це пов'язано з тим, що під час виконання ІС відпадає потреба у багаточисельних паяних з'єднаннях – головному факторі зниження надійності, різко зменшуються габарити та маса електронних пристроїв (завдяки відсутності корпусів та зовнішніх виведень у кожного елемента ІС), суттєво знижується їх вартість за рахунок виключення чисельних збірних та монтажних операцій.

Інтегральні схеми поділяються за функціональними ознаками на підгрупи і види (див. табл. 1.8). Кожна підгрупа і вид мають відповідне літерне позначення. Повне умовне позначення ІС складається з чотирьох елементів. Перший елемент у вигляді однієї цифри відображає класифікацію ІС за конструктивно-технологічними ознаками: 1, 5, 7 – напівпровідникові, 2, 4, 6, 8 – гібридні; 3 – інші. Другий елемент у вигляді двох цифр – це порядковий номер розробки, якого набуває ця серія ІС. У сукупності перші два елементи у вигляді набору з трьох цифр визначають повний номер серії ІС. Третій елемент складається з двох літер, які відображають підгрупу і вид ІС (літерне позначення типоміналу в табл. 1.8). Четвертий елемент – цифра, яка означає порядковий номер розробки конкретної мікросхеми за функціональною ознакою в цій серії.

Наприклад, мікросхема 140УД7 – інтегральний напівпровідниковий операційний підсилювач з порядковим номером розробки серії 40, з порядковим номером розробки цієї схеми у серії за функціональною ознакою 7.

Таблиця 1.8

Поділ інтегральних схем за функціональними ознаками

Підгрупа		Вид		
Найменування	Літерні позначення	Призначення	Літерні позначення	Літерні позначення типоміналу
1	2	3	4	5
Формувачі	А	Імпульсів прямокутної форми (чекаючі мультівібратори, блокінг-генератори та ін.)	Г	АГ
		Імпульсів спеціальної форми	Ф	АФ
		Адресних струмів (формувачі напруги або струмів)	А	АА
		Розрядних струмів (формувачі напруги або струмів)	Р	АР
		Інші	П	АП
Схеми затримки	Б	Пасивні	М	БМ
		Активні	Р	БР
		Інші	П	БП
Генератори	Г	Гармонічних сигналів	С	ГС
		Прямокутних сигналів (в тому числі автоколивальні мультівібратори, блокінг-генератори та ін.)	Г	ГГ
		Лінійно змінних сигналів	Л	ГЛ
		Сигналів спеціальної форми	Ф	ГФ
		Шуму	М	ГМ
		Інші	П	ГП
Детектори	Д	Амплітудні	А	ДА
		Імпульсні	І	ДІ
		Частотні	С	ДС
		Фазові	Ф	ДФ
		Інші	П	ДП
Схеми вторинних джерел живлення	Е	Випрямлячі	Б	ЕБ
		Перетворювачі	М	ЕМ
		Стабілізатори напруги	Ч	ЕЧ
		Стабілізатори струму	Т	ЕТ
		Інші	П	ЕП

Продовження табл. 1.8

1	2	3	4	5
Елементи арифметичних і дискретних пристроїв	І	Регістри	Р	ІР
		Суматори	М	ІМ
		Напівсуматори	Л	ІЛ
		Лічильники	Е	ІЕ
		Шифратори	В	ІВ
		Дешифратори	Д	ІД
		Комбіновані	К	ІК
Інші	П	ІП		
Комутатори і ключі	К	Струму	Т	КТ
		Напруги	Н	КН
		Інші	П	КП
Логічні елементи	Л	Елемент І—НІ	А	ЛА
		Елемент АБО—НІ	Е	ЛЕ
		Елемент І	І	ЛІ
		Елемент АБО	Л	ЛЛ
		Елемент НІ	Н	ЛН
		Елемент І—АБО	С	ЛС
		Елемент І—НІ/ АБО—НІ	Б	ЛБ
		Елемент І—АБО—НІ	Р	ЛР
		Елемент І—АБО—НІ/ І—АБО	К	ЛК
		Елемент АБО—НІ/АБО	М	ЛМ
Розширювачі	Д	ЛД		
Інші	П	ЛП		
Модулятори	М	Амплітудні	А	МА
		Частотні	С	МС
		Фазові	Ф	МФ
		Імпульсні	І	МІ
		Інші	П	МП
Набори елементів	Н	Діодів	Д	НД
		Транзисторів	Т	НТ
		Резисторів	Р	НР
		Конденсаторів	Е	НЕ
		Комбіновані	К	НК
		Інші	П	НП
Перетворювачі	П	Частоти	С	ПС
		Фази	Ф	ПФ
		Тривалості	Д	ПД
		Напруги	Н	ПН
		Потужності	М	ПМ
		Рівня (узгоджувачі)	У	ПУ
		Код-аналог	А	ПА
		Аналог-код	В	ПВ
		Код-код	Р	ПР
		Інші	П	ПП

Закінчення табл. 1.8

1	2	3	4	5
Елементи запам'ятовувальних пристроїв	Р	Матриці-накопичувачі:		
		ОЗП	М	РМ
		ПЗП	В	РВ
		ОЗП із схемами керування	У	РУ
		ПЗП (маскові) із схемами керування	Е	РЕ
		ПЗП із схемами керування з одноразовим програмуванням	Т	РТ
		ПЗП із схемами керування і з багаторазовим програмуванням	Р	РР
АЗП із схемами керування	А	РА		
Інші	П	РП		
Схеми селекції і порівняння	С	Амплітудні (рівня сигналів)	А	СА
		Часові	В	СВ
		Частотні	С	СС
		Фазові	Ф	СФ
		Інші	П	СП
Тригери	Т	Типу <i>J-K</i>	В	ТВ
		Типу <i>RS</i>	Р	ТР
		Типу <i>D</i>	М	ТМ
		Типу <i>T</i>	Т	ТТ
		Динамічні	Д	ТД
		Шмітта	Л	ТЛ
		Комбіновані (типів D-T, R-S-T та ін.)	К	ТК
Інші	П	ТП		
Підсилювачі	У	Високої частоти	В	УВ
		Проміжної частоти	Р	УР
		Низької частоти	Н	УН
		Імпульсних сигналів	І	УІ
		Повторювачі	Е	УЕ
		Зчитування і відтворення	Л	УЛ
		Індикації	М	УМ
		Постійного струму	Т	УТ
		Операційні і диференціальні	Д	УД
Інші	П	УП		
Фільтри	Ф	Верхніх частот	В	ФВ
		Нижніх частот	Н	ФН
		Смугові	Е	ФЕ
		Режекторні	Р	ФР
		Інші	П	ФП
Багатофункціональні схеми	Х	Аналогові	А	ХА
		Цифрові	Л	ХЛ
		Комбіновані	К	ХК
		Інші	П	ХП

Для урахування розкиду електричних параметрів ІС в межах цього типоміналу в кінці умовного позначення може бути додана літера. В умовних позначеннях ІС широкого застосування на початку позначення ставиться літера К. Після цієї літери може бути також приведене умовне позначення корпусу мікросхеми. Пластмасовий і керамічний корпуси позначаються відповідно літерами П та літера Б відповідає безкорпусному варіанту ІС.

В умовне позначення безкорпусних ІС вводить цифра, яка характеризує конструктивні особливості мікросхеми: 1 – з гнучкими виведеннями; 2 – з павучковими (в тому числі на поліамідній плівці); 3 – з жорсткими виведеннями; 4 – нерозділені на пластині; 5 – розроблені без втрати орієнтації (наприклад, наклеєні на плівку); 6 – без виведень. Наприклад, КБ701УД4-4.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Намалуйте ВАХ напівпровідникового діода. Порівняйте її з теоретичною ВАХ $p-n$ -переходу. 2. Розкажіть про вплив температури на ВАХ діода. 3. Якими параметрами характеризуються випрямні діоди? 4. Намалуйте ВАХ стабілітрона. Розкажіть про його головні параметри. 5. Намалуйте вольт-фарядну характеристику варикапа, розкажіть про його головні параметри. 6. Чому діоди Шотткі володіють малим часом перемикачності? 7. Як побудований біполярний транзистор? 8. Поясніть принцип дії транзистора $n-p-n$ -типу. 9. Намалуйте ідеалізовану еквівалентну схему транзистора. Поясніть, для чого вона може бути використана. 10. Які можливі схеми вмикання біполярних транзисторів та їх головні параметри? 11. Поясніть статичні характеристики біполярного транзистора та їх залежність від температури. 12. Які режими роботи біполярних транзисторів вам відомі і у чому їх особливості? 13. Які еквівалентні схеми біполярного транзистора вам відомі? 14. Чим пояснюються залежності параметрів біполярного транзистора від частоти вхідного сигналу? 15. Як визначаються h -параметри транзистора? 16. Намалуйте формальні схеми заміщення біполярного транзистора. 17. Намалуйте фізичні еквівалентні схеми заміщення біполярного транзистора. 18. Які властивості еквівалентної схеми модулюють її елементи? 19. Які параметри транзистора наводяться у його довідкових даних? 20. Розкажіть про обмеження на вибір робочої точки на ВАХ транзистора. 21. Як визначаються u -параметри транзистора? 22. Що таке складений транзистор? 23. Розкажіть про конструкцію польового транзистора з керуючим $p-n$ -переходом. 24. Який принцип керування струмом у польовому транзисторі? 25. Поясніть статичні характеристики польового транзистора з керуючим $p-n$ -переходом і їх залежність від температури. 26. У чому різниця принципу дії і головних характеристик польового транзистора з керуючим $p-n$ -переходом і МОН-транзистора? 27. Які схеми вмикання уніполярних транзисторів і їх головні характеристики вам відомі? 28. Якими перевагами володіють польові транзистори порівняно з біполярними? 29. Які режими роботи польового транзистора вам відомі? Які еквівалентні схеми польового

транзистора вам відомі? **30.** Чим пояснюються залежності параметрів польового транзистора від частоти вхідного сигналу? **31.** Який принцип маркування польових транзисторів? **32.** Які головні параметри польових транзисторів? **33.** Поясніть фізичну суть негативного опору. **34.** Поясніть принципи роботи диністора. **35.** У чому відміна роботи тиристора від диністора? **36.** Поясніть причину виникнення лавиноподібного струму через тиристор. **37.** Які типи тиристорів ви знаєте? **38.** Що таке запірний тиристор? **39.** Які позитивні та негативні властивості силових БТ та МОН-транзисторів? **40.** Які типи силових транзисторів ви знаєте? **41.** За якими технологіями виготовляються БТІЗ? У чому їх відміна? **42.** Наведіть еквівалентні схеми БТІЗ? **43.** Що таке ефект Міллера? **44.** Наведіть схеми керування БТІЗ. **45.** Від чого залежить час вмикання та вимикання БТІЗ? **46.** Які типи тиристорів ви знаєте? **47.** У чому різниця напівпровідникових інтегральних схем від гібридних у мікромініатюризації електронних засобів? **48.** Що таке рівень інтеграції ІС? **49.** Які ви знаєте класи напівпровідникових ІС? **50.** Як класифікується ІС за рівнем інтеграції? **51.** Яка система умовних позначень ІС? **52.** Чим пояснюється широке застосування на практиці напівпровідникових датчиків температури? **53.** Що таке оптрон?

РОЗДІЛ 2 ПАСИВНІ ЕЛЕМЕНТИ ЕЛЕКТРОНІКИ

2.1. Резистори

Резистор (опір) – це елемент електронної схеми, за допомогою якого здійснюється регулювання та перерозподіл електричної енергії між колами та елементами схем. Резистор характеризується величиною опору R . У резисторі електрична енергія перетворюється в теплову та розсіюється у навколишнє середовище.

Резистори підрозділяють на постійні ($R = const$) та змінні ($R = R_{\min} \dots R_{\max}$).

У постійних резисторів опір є фіксованим і в процесі експлуатації не регулюється.

Постійні резистори підрозділяються на: 1) загального застосування (діапазони номіналів $1 \text{ Ом} \dots 10 \text{ МОм}$, номінальні потужності розсіювання $0,062 \dots 100 \text{ Вт}$, допустимі відхилення опору від номінального значення ± 1 ; ± 2 ; ± 5 ; ± 10 ; $\pm 20\%$); 2) спеціального призначення, які в свою чергу підрозділяються на: а) високоомні резистори ($R > 10 \text{ МОм}$, робоча напруга $100 \dots 400 \text{ В}$); високовольтні (опори до 10^{11} Ом , робочі напруги одиниці – десятки кВ); в) високочастотні (мають малі власні ємності та індуктивності); г) прецизійні (підвищена точність – допуск $0,001 \dots 1\%$, стабільність, номінали $0,1 \text{ Ом} \dots 10 \text{ МОм}$, потужності розсіювання до 2 Вт).

Змінні резистори підрозділяються на підстроювальні та регульовальні.

Регульовальні резистори призначені для проведення багатократних регулювань. Для них характерна велика зносостійкість (понад 5000 циклів). Залежно від характеру зміни їх опору під час переміщення рухомої частини їх розподіляють на резистори з лінійною А та нелінійною функціональними характеристиками: логарифмічною Б, обернено логарифмічною В, характеристиками типу І, Е (рис. 2.1а,б).

Підстроювальні резистори розраховані на проведення підстроювання електричних режимів і мають зносостійкість (до 1000 циклів переміщення рухомої частини).

Розрізняють резистори за родом матеріалу, з якого виготовлені струмопровідні частини: дровоті та недровоті; останні підрозділяються на плівкові (струмопровідний елемент резистора виконаний у вигляді плівки, нанесеної на поверхню ізоляційної основи) та об'ємні. Найбільшого поширення у сучасній електроніці знайшли плівкові резистори, які мають лінійну характеристику, високу стабільність та малі габарити.

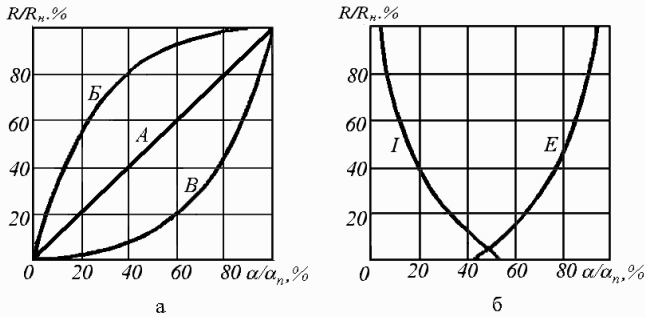


Рис. 2.1. Функціональні характеристики регульовальних резисторів:
 а – лінійні (А); нелінійні: Б – логарифмічна; В – обернено логарифмічна;
 б – характеристики типу І, Е

За конструктивним виконанням резистори виготовляють у всекліматичному (В) та тропічному (Т) варіантах. Вони можуть бути неізолюваними (дотик струмопровідних частин не допускається), ізолюваними (дотик струмопровідних частин допускається), герметизованими, в тому числі і вакуумними (герметично ізолюваними від навколишнього середовища).

Резистори є джерелами шумів. Шумова ЕРС $E_{ш}$ складається з низки складових, які мають різну фізичну природу.

Тепловий струм зумовлений тепловим рухом носіїв заряду (електронів) у резистивному шарі. Спектр теплового шуму рівномірний та дуже широкий. Діюче значення шуму у смузі частот $f_1 \dots f_2$ дорівнює

$$U_T = \sqrt{4kTR \Delta f},$$

де k – стала Больцмана, $k = 1,38 \cdot 10^{-23}$ Дж / град; T – абсолютна температура; $\Delta f = f_2 - f_1$ – смуга частот, Гц.

За температури $T = 293\text{ K}$ формула набуває виду

$$U_T = 0,127 \sqrt{R \Delta f},$$

де R – в Ом, Δf – в кГц, U_T – мкВ.

ЕРС теплових шумів має випадковий характер. Тепловий шум не залежить від матеріалу резистора та від струму, який протікає вздовж нього. Він є у всіх елементів, які володіють активним опором.

Струмівий шум виникає під час прикладення до резистора електричної напруги. Діюче значення напруги цих шумів приблизно дорівнює

$$U_i = k_i IR = k_i U,$$

де U – напруга на резисторі, B ; k_i – коефіцієнт шуму, який залежить від матеріалу та конструкції резистора, $мкВ/В$: як правило $k_i = 0,2...20 мкВ/В$.

Рівень струмового струму оцінюють відношенням діючого значення змінної складової напруги на резисторі, виміряного у смузі частот $\Delta f = f_2 - f_1$, до постійної напруги на ньому U : $D = U_i / U мкВ/В$.

Головна причина появи цього шуму – часові зміни об'ємної концентрації електронів та зміна контактних опорів між зернами провідника, який має зернисту структуру.

Шуми обертання є тільки у змінних резисторів. Вони більше теплових та струмових шумів і визначаються шумами опорів контактів, термоЕРС, викликаної рухом повзунка, неоднорідністю структури в контакті.

Під час розрахунку сумарного шуму електричного поля, яке містить кілька резисторів, джерела шумів зазвичай вважають некорельованими і при цьому користуються рівнянням:

$$U_{ш\Sigma} = \sqrt{U_{T_1}^2 + \dots + U_{T_n}^2 + U_{i_1}^2 + \dots + U_{i_n}^2},$$

де $U_{T_1}...U_{T_n}$ – напруги теплових шумів n -го резистора ($i = 1, \dots, n$);

U_{i_1}, U_{i_n} – напруги струмових шумів n -го резистора.

Значення шумів у недротових резисторів знаходяться у межах $1 мкВ/В...5 мкВ/В$. У змінних резисторів цей показник значно вищий і досягає значення $50 мкВ/В$. Наведені цифри зазвичай приводяться для смуги частот від $f_1 = 60 Гц$ до $f_2 = 6 кГц$, тобто для двох декад. У дротових резисторів значення шумів за тих самих f_1 та f_2 порядку $0,1 мкВ/В$.

Під час розрахунків використовують одну із еквівалентних схем резистора (рис. 2.2). В еквівалентну схему крім опору R входять конденсатор C та індуктивність L . Це зумовлено тим, що кожний реальний резистор, навіть виконаний у вигляді прямолінійного бруска, має певну індуктивність. Ємність з'являється між ділянками резистора, а також між резистором та розташованими поблизу елементами.

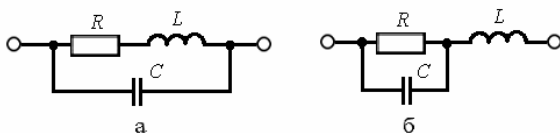


Рис. 2.2. Еквівалентні схеми резистора (а, б)

На практиці, як правило, значення L та C невідомі. Тому у деяких резисторів у технічних умовах наводять значення узагальненої сталої часу

$$\tau_{\max} \approx \left| \tau_L^2 - \tau_C^2 + 2\tau_L \tau_C - \varpi^2 \tau_L^2 \tau_C^2 \right|,$$

($\tau_L = L/R$, $\tau_C = RC$), яка пов'язана з відносною частотною похибкою опору рівнянням $\gamma \approx 50 \pi^2 \tau_{\max}^2$, де $\gamma = \frac{Z-R}{R} \cdot 100\%$ – відносна частотна похибка резистора, Z – повний опір резистора на частоті f .

За тривалої експлуатації відбувається старіння резисторів і їх опір змінюється.

Значення опору деяких типів резисторів може змінюватися залежно від прикладеної напруги. Причиною цього явища є залежність концентрації носіїв струму та їх рухомості від напруженості електричного поля. Враховують це явище за допомогою коефіцієнта напруги

$$K_U = \frac{R_1 - R_2}{R_1} \cdot 100\%,$$

де R_1 та R_2 – опори, виміряні за напруг, які відповідають 10% та 100% номінальної потужності розсіювання резистора.

Значення K_U може досягати одиниць – десятків відсотків.

Під номінальною потужністю розуміється найбільша потужність, яку резистор може розсіювати в заданих умовах упродовж гарантованого строку служби (напряцювання на відмову) за збереження параметрів в установлених межах.

Потужність P , яку розсіює резистор у конкретній електричній схемі, визначають через струм I , що ним протікає та напругу U , або через номінальний опір: $P = IU = I^2 R = U^2 / R$.

Під час експлуатації значення номінальної потужності обмежується температурою навколишнього середовища і електричним навантаженням, яке створює додатковий перегрів. З підвищенням температури навколишнього середовища тепловіддача погіршується і відбувається нагрів резистора понад допустимий тепловий режим, як результат з'являється потреба зниження електричного навантаження. У документах на поставку зазвичай приводять залежність потужності від температури (рис. 2.3), за якою обирають електричне навантаження для конкретних умов використання резистора. На цій залежності регламентовані три точки: нижня негативна температура t_{\min} , верхня позитивна температура t_n , за якої забезпечується працездатність за номінального електричного навантаження, та гранична позитивна температура $t_{\text{гр.доп}}$, за якої резистор працює з меншим електричним навантаженням. У зв'язку з цим у довідкових даних указані діапазони температур для цих трьох точок.

Конкретні значення номінальних потужностей розсіювання у ватах вибираються з ряду: 0,01; 0,025; 0,05; 0,062; 0,125; 0,25; 0,5; 1; 2; 3; 4; 5; 8; 10; 16; 25; 40; 63; 80; 100; 160; 250; 300.

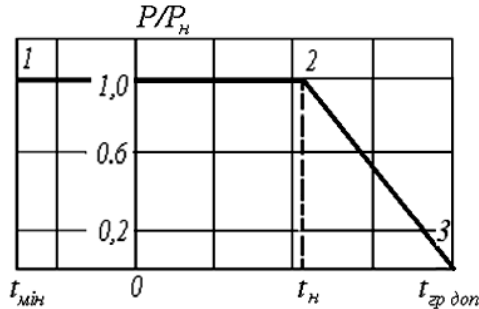


Рис. 2.3. Графік залежності потужності резистора від температури

Робоча напруга, за якої резистор може працювати, не має перевищувати значення, розрахованого виходячи з номінальної потужності та номінального опору за формулою $U \leq \sqrt{P_n / R_n}$. Проте під час вибору резисторів з великим номінальним опором (сотні кілоом, одиниці мегаом) ця напруга може досягати великих значень і у деяких випадках призводити до пробою. Тому для кожного типу резистора з урахуванням його конструкції встановлюється гранична робоча напруга $U_{гр}$. Вона обмежується як правило тепловими процесами в струмопровідному елементі і електричною міцністю резистора.

Граничні робочі напруги постійних резисторів обираються з ряду: 25; 50; 100; 150; 200; 250; 500; 750; 1000; 1500; 2500; 3000; 4000; 5000; 10000; 20000; 25000; 35000; 40000; 60000 В. Для змінних резисторів цей ряд трохи обмежений: 5; 10; 25; 50; 100; 150; 200; 250; 350; 500; 750; 1000; 1500; 3000; 8000 В.

Номінальний опір – електричний опір, значення якого позначено на резисторі або зазначено у нормативній документації і яке є вихідним для відрахування відхилень від цього значення. Діапазон номінальних опорів, встановлений для резисторів: постійних – від частки ома до одиниць тераОм; змінних дровтових – від 0,47 Ом до 1 МОм; змінних недровтових змінних дровтових – від 1 Ом до 10 МОм.

Номінальні опори резисторів стандартизовані: для постійних резисторів встановлено шість рядів: E6; E12; E24; E48; E96; E192, а для змінних резисторів встановлений ряд E6. Цифра після літери E вказує число номінальних значень у кожному десятинному інтервалі (табл. 2.1).

Наприклад, ряд E6: номінальні опори у кожній декаді мають відповідати числам 1; 1,5; 2,2; 3,3; 4,7; 6,8 або числам, які одержані множенням або діленням цих чисел на 10^n , де n – ціле позитивне або негативне число. Принцип побудови рядів E48, E98, та E192 аналогічний наведеному, зростає тільки число проміжних значень.

Таблиця 2.1

Стандартизовані номінальні опори резисторів

E6	E12	E24	E6	E12	E24	E6	E12	E24
1,0	1,0	1,0 1,1	2,2	2,2	2,2 2,4	4,7	4,7	4,7 5,1
	1,2	1,2 1,3		2,7	2,7 3,0		5,6	5,6 6,2
1,5	1,5	1,5 1,6	3,3	3,3	3,3 3,6	6,8	6,8	6,8 7,5
	1,8	1,8 2,0		3,9	3,9 4,3		8,2	8,2 9,1

Для прецизійних і надпрецизійних резисторів з допусками $\pm 0,01$; $\pm 0,005$; $\pm 0,002$; $\pm 0,001\%$ номінальні опори встановлюються з ряду, одержаного множенням чисел 1, 2, 3, 4, 5, 8, 9 на 10^n , де n – ціле позитивне число від 1 до 6.

Ряд допустимих відхилень від номінальних опорів також стандартизований. Допуски даються у відсотках або кодових позначеннях: $\pm 0.001(E)$; $\pm 0.002(L)$; $\pm 0.005(R)$; $\pm 0.01(P)$; $\pm 0.02(U)$; $\pm 0.05(X)$; $\pm 0.1(B)$; $\pm 0.25(C)$; $\pm 0.5(D)$; $\pm 1(F)$; $\pm 2(G)$; $\pm 5(I)$; $\pm 10(K)$; $\pm 20(M)$; $\pm 30\%(N)$.

Температурним коефіцієнтом опору (ТКО) називається величина, яка характеризує відносну зміну опору на один градус Кельвіна або Цельсія. Що менший ТКО, то кращою температурною стабільністю володіє резистор.

На практиці використовують середнє значення ТКО, який визначається в інтервалі робочих температур або вимірюванням трьох значень опорів (за температури 20°C , крайній позитивній та крайній негативній температурах), і обрахуванням ТКО за формулою $TKO = \Delta R / (R_1 \Delta t)$, де ΔR – алгебраїчна різниця між опором за заданих позитивній та негативних температур і опором за нормальної температури; R_1 – опір за нормальної температури; Δt – алгебраїчна різниця між заданою позитивною або заданою негативною температурою і нормальною температурою. Значення ТКО прецизійних резисторів лежать у межах від одиниць до $100 \cdot 10^{-6} 1/^\circ\text{C}$, а резисторів загального призначення – від десятків до $+2000 \cdot 10^{-6} 1/^\circ\text{C}$.

Система умовних позначень передбачає як повні, так і скороченні умовні позначення. Повне умовне позначення зазвичай використовується у технічній документації. Скорочене умовне позначення має складатися з таких елементів: перший елемент – літера або сполучення літер, що означають підклас резисторів (P – резистори постійні; RP – резистори змінні; NP – набір резисторів); другий елемент – цифра, що означає групу

резисторів за матеріалом резистивного елемента (1 – недротові, 2 – дротові або металофольгові); третій елемент – порядковий номер конкретного типу резистора.

Між другим та третім елементом ставиться дефіс. Наприклад, постійні недротові резистори з номером 4 або змінні недротові резистори з номером 46 слід писати P1-4 та PП1-46 відповідно.

Повне умовне позначення складається із скороченого позначення, варіанта конструктивного виконання (за потреби), значень головних параметрів та характеристик резисторів, кліматичного виконання та позначення документа на поставку.

Наприклад, постійний недротовий резистор з реєстраційним номером 4, номінальною потужністю розсіювання $0,5 \text{ Вт}$, номінальним опором 10 кОм , з допуском $\pm 10\%$, групою за рівнем шумів А, групи ТКО – Б, всекліматичного виконання В позначається: P1-4-0,5-10 кОм $\pm 1\%$ А – Б – В ОЖО. 467.157 ТУ.

За існуючою раніше системою першим елементом позначення були літери: С – резистори постійні, СП – резистори змінні, СТ – терморезистори, ФР – фоторезистори, СН – нелінійні резистори. Другим елементом були цифри, які характеризували матеріал резистора (1 –недротові тонкошарові вуглецевий та боровуглецевий; 2 – недротові тонкошарові металодіелектричні і металооксидні; 3 – недротові композиційні плівкові; 4 – недротові композиційні об’ємні; 5 – дротові; 6 – недротові тонкошарові металізовані). Третім елементом – порядковий номер розробки.

Наприклад, С2–33 – резистори постійні недротові тонкошарові металодіелектричні, порядковий номер 33; СП3–30 – резистори змінні недротові композиційні плівкові, порядковий номер 30.

Маркування резисторів містить повне або кодоване позначення номінальних опорів та їх допустимих відхилень.

Повне позначення номінальних опорів складається зі значення номінального опору (цифра) та позначення одиниці вимірювання (Ом – оми, кОм – кілооми, МОм – мегаоми, ГОм – гігаоми, ТОм – тераоми). Наприклад, 200 Ом; 150 кОм; 2,2 МОм; 6,8 ГОм; 1 ТОм.

Кодоване позначення складається з трьох або чотирьох знаків, що містять дві або три цифри і літеру. Літера означає множник, на який помножується цифрове позначення. Літери R, K, M, G, T відповідають множникам 1 , 10^3 , 10^6 , 10^9 , 10^{12} . Наприклад, 0,1 Ом – R1; 10 Ом – 10R; 100 Ом – 100R або K10; 100кОм – 100K або M10; 1 МОм – 1M0; 32.2 МОм – 33M2; 100 МОм – 100M або G10; 590 МОм – 590M або G59; 1 ГОм – 1G0; 100 ГОм – 100G або T10; 1 ТОм – 1T0.

На постійних резисторах допускається маркування кольоровим кодом. Його наносять знаками у вигляді кіл або смуг.

Для маркування кольоровим кодом номінальний опір резисторів в омах передається двома або трьома цифрами (у випадку трьох цифр остання цифра не дорівнює нулю) та множником 10^n , де n – будь-яке число від -2 до $+9$.

Маркувальні знаки зсувають до одного з торців резистора та розташовують зліва направо у такій послідовності:

перша смуга – перша цифра	}	номінальний опір
друга смуга – друга цифра		
третя смуга – множник		
четверта смуга – допуск		

Кольори знаків маркування номінального опору та допусків мають відповідати вказаним у табл. 2.2.

Таблиця 2.2

Кольори знаків маркування номінального опору та допусків

Колір знака	Номінальний опір, Ом				Допуск, %
	Перша цифра	Друга цифра	Третя цифра	Множник	
Сріблястий	—	—	—	10^{-2}	± 10
Золотистий	—	—	—	10^{-1}	± 5
Чорний	—	0	—	1	—
Коричневий	1	1	1	10	± 1
Червоний	2	2	2	10^2	± 2
Оранжевий	3	3	3	10^3	—
Жовтий	4	4	4	10^4	—
Зелений	5	5	5	10^5	$\pm 0,5$
Голубий	6	6	6	10^6	$\pm 0,25$
Фіолетовий	7	7	7	10^7	$\pm 0,1$
Сірий	8	8	8	10^8	$\pm 0,5$
Білий	9	9	9	10^9	—

Приклад кольорового маркування для резистора з номінальним опором 47 кОм та допуском $\pm 5\%$ наведено на рис. 2.4.

Для резисторів з номінальним опором, позначеним трьома цифрами та множником, кольорове маркування складається з п'яти знаків (смуг). Перші три смуги – три цифри, четверта та п'ята – множник та допуск. Якщо розміри не дозволяють розташувати маркування ближче до одного з торців резистора, площа першого знака (ширина першої смуги) робиться приблизно у два рази більшою ніж інших знаків.

На практиці крім лінійних резисторів інколи використовуються термозалежні (терморезистори, див. розділ 7) та нелінійні резистори (варистори).

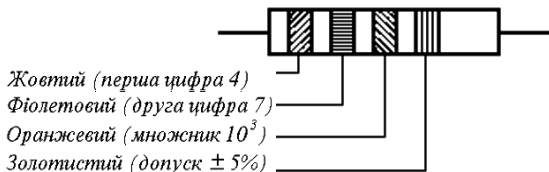


Рис. 2.4. Приклад кольорового маркування для резистора з номінальним опором 47 кОм та допуском $\pm 5\%$

Резистори, опір яких залежить від напруженості електричного поля, називають варисторами. Як правило, їх виготовляють з карбїду кремнію. ВАХ варистора наведено на рис. 2.5. Характеристика 2 має дільницю з негативним диференціальним опором. Варисторами з такими ВАХ називають негісторами. Їх ВАХ апроксимується за допомогою рівняння

$$I = \frac{U}{R_0} e^{a\sqrt{U}},$$

де a – стала нелінійності; R_0 – початковий статичний опір, вимірюваний за малої напруженості поля, значення якого залежить від температури.

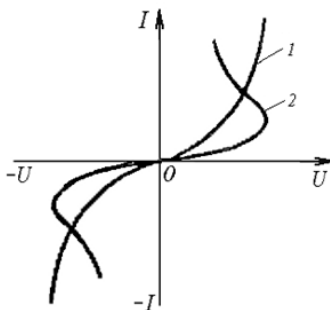


Рис. 2.5. ВАХ варистора

В технічних умовах на варистори зазвичай наводяться номінальна напруга $U_{\text{ном}}$ (напруга, за перевищення якої на 20% не спостерігається помітне розігрівання); струм $I_{\text{ном}}$, який протікає за $U_{\text{ном}}$; коефіцієнт нелінійності $\beta = R / r_{\text{диф}}$, де $R = U_{\text{ном}} / I_{\text{ном}}$ – статичний опір; $r_{\text{диф}} = \partial U_{\text{ном}} / \partial I_{\text{ном}}$ – диференціальний опір.

Графічні умовні позначення показані на рис. 2.6 (а – постійний; б – підстроювальний; в – змінний; г – терморезистор; д – варистор).

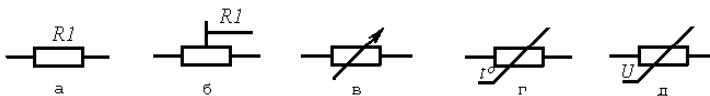


Рис. 2.6. Графічні умовні позначення варисторів

2.2. Конденсатори

Конденсатори є одним з найбільш поширеними у використанні елементами електронних та електротехнічних пристроїв. Конденсатори володіють властивістю швидко накопичувати та віддавати електричну енергію. Дякуючи цієї властивості вони знайшли широке застосування в електротехнічних та електронних пристроях як нагромаджувач енергії під час роботи в імпульсному режимі (генератори імпульсів струму та напруги різного призначення, захист обладнання від перенапруг, примусова комутація струму, помножувачі частоти та ін.), а також генератора реактивної потужності під час роботи на синусоїдній напрузі [коливальні контури, батареї паралельної (поперечної) та послідовної (повздожньої) компенсації реактивної потужності в електроенергетичних системах та підприємствах, індивідуальна компенсація реактивної потужності споживачів та ін.].

Конденсатори використовуються також для створення фазового зсуву між струмом та напругою (фазообертачі, однофазні конденсаторні електродвигуни, симетрируючі та фазорозщеплюючі пристрої та ін.).

Властивість конденсатора змінювати залежно від частоти напруги свій реактивний опір зумовило їх застосування в різних фільтрах кіл змінної та пульсуючої напруги (резонансні, ширококутові, режекторні, смугові та ін.) для фільтрації гармонік струму та напруги, захисту від завад, розв'язки кіл тощо.

Конденсатори ділять на дві групи: силові конденсатори, які застосовуються в електротехнічних установках, і конденсатори, які застосовують в електронних та радіотехнічних пристроях.

За функціональними ознаками силові конденсатори поділяють на конденсатори: для підвищення коефіцієнта потужності в лініях електропередачі (ЛЕП), розподільних мережах, установках частотою 50 Гц та підвищених (до 10 кГц) частот, групових та індивідуальних споживачів електричної енергії; нагромаджувальні та імпульсні; фільтрові; зв'язку, які служать для підмикання пристроїв високочастотного зв'язку та автоматики до ЛЕП; відбору потужності від ЛЕП; для високовольтичних подільників напруги; для вимірювання кіл; захисні для кіл тиристорних перетворювальних підстанцій ЛЕП; пускові

та робочі для електродвигунів; для перетворювальних пристроїв (комутуючі, демпфівувальні, фільтруючі, компенсуючі).

Електричні характеристики, конструкція та сфера застосування залежить від типу діелектрика між його обкладками. За типом діелектрика конденсатори постійної ємності поділяють на групи: 1) з газоподібним діелектриком (повітряні, газонаповнені, вакуумні); 2) з рідинним діелектриком; 3) з твердим неорганічним діелектриком (керамічні, склокерамічні, склоемалеві, склоплівкові, тонкошарові з неорганічних плівок, слюдяні); 4) з твердим органічним діелектриком (паперові, металопаперові, фторопластмасові, поліетиленфталатні); 5) з оксидним діелектриком (електролітичні, оксидно-напівпровідникові, оксидно-металеві), які виконані з використанням алюмінію, титану, ніобію, сплавів танталу та ніобію.

У конденсаторів розрізняють номінальне $C_{\text{ном}}$ та фактичне $C_{\text{ф}}$ значення ємності. Номінальна ємність вказується на його маркуванні у супровідній документації, а для конденсаторів електронної техніки відповідає одному з рядів: E3 (1,0; 2,2; 4,7); E6 (1,0; 1,5; 2,2; 3,3; 4,7; 6,8); E12 (1,0; 1,2; 1,5; 1,8; 2,2; 2,7; 3,3; 3,9; 4,7; 5,6; 6,8; 8,2) та E24 (1,0; 1,1; 1,2; 1,3; 1,5; 1,6; 1,8; 2,0; 2,2; 2,4; 2,7; 3,0; 3,3; 3,6; 3,9; 4,3; 4,7; 5,1; 5,6; 6,2; 6,8; 7,5; 8,2; 9,1). Цифра після літери E вказує кількість чисел у декаді певного ряду. Кратні або часткові значення одержуються множенням чисел ряду на множник 10^n , де n – ціле число.

У старих розробках конденсаторів з паперовим та плівковим діелектриком у прямокутних корпусах значення номінальних ємностей (від 0,1 мкФ та вище) вибиралися з ряду: 0,1; 0,25; 0,5; 1,0; 2; 4; 6; 8; 10; 20; 40; 60; 100; 200; 400; 600; 800; 1000, а для оксидно-електролітичних алюмінієвих – з ряду: 0,5; 1; 2; 5; 10; 20; 30; 50; 100; 200; 300; 500; 1000; 2000; 5000.

Фактична ємність – це ємність, виміряна за певної температури та частоти.

Головною одиницею вимірювання у системі СІ є фарад ($1\text{Ф} = 1\text{Кл}/\text{В}$)
 $= 10^6 \text{мкФ} = 10^9 \text{нФ} = 10^{12} \text{пФ}$).

Допустиме відхилення зазвичай дається у відсотках

$$\Delta C_{\text{ном}} = \frac{C_{\text{ф}} - C_{\text{ном}}}{C_{\text{ном}}} \cdot 100\%.$$

Допустимі відхилення $\Delta C_{\text{ном}}$ у відсотках відповідають ряду: $\pm 0,1$; $\pm 0,25$; $\pm 0,5$; ± 1 ; ± 2 ; ± 5 ; ± 10 ; ± 20 ; ± 30 ; $0 \div +50$; $-10 \div +30$; $-10 \div +50$; $-10 \div +100$; $-20 \div +50$; $-20 \div +80$.

Допустиме відхилення ємності від номінального значення не визначає якість конденсаторів – стабільність їх параметрів, надійність і т. інше.

У конденсаторів для підвищення коефіцієнта потужності електроустановок змінного струму промислової частоти та електротермічних установок нормується не номінальна ємність, а номінальна реактивна потужність. Номінальна ємність таких конденсаторів розраховується за номінальною реактивною потужністю за номінальних напруг та частот за +20°C.

Зміна значення ємності залежно від температури характеризується температурним коефіцієнтом ємності (ТКЄ)

$$\alpha_c = TKC = \frac{\Delta C}{C \Delta t}.$$

Залежно від матеріалу діелектрика ТКЄ може бути позитивним, нульовим або негативним. Його значення, яке визначається на конкретній частоті, вказується в маркуванні конденсатора за допомогою літер та цифр або кольорового коду. За допустимим відхиленням ТКЄ від нормованого значення конденсатори розподіляються на два класи: А та Б. За потреби одержати певне значення ТКЄ застосовують послідовне, паралельне та мішане з'єднання конденсаторів з різними номіналами та різними ТКЄ. За паралельного з'єднання конденсаторів ТКЄ одержаної ємності знаходять з рівняння

$$\alpha_c = \frac{C_1}{C} \alpha_{c_1} + \frac{C_2}{C} \alpha_{c_2} + \dots + \frac{C_n}{C} \alpha_{c_n}.$$

За послідовного з'єднання – з рівняння

$$\alpha_c = \frac{C}{C_1} \alpha_{c_1} + \frac{C}{C_2} \alpha_{c_2} + \dots + \frac{C}{C_n} \alpha_{c_n}.$$

Підбираючи номінали та ТКЄ, а також комбінуючи послідовне та паралельне з'єднання, можна забезпечити нульовий ТКЄ, що застосовується під час створення вимірювальних конденсаторів.

Для позначення номінальної ємності, допустимого відхилення, групи за температурної стабільності застосовують кодоване позначення. Номінальна ємність характеризується цифрою та літерою, яка визначає одиницю вимірювання та уявляє собою множник.

Так, літери р, п, μ, м, F позначають множники (10^{-12} , 10^{-9} , 10^{-6} , 10^{-3} , 1 відповідно для значення ємності, яка відбивається у фарадах (р, п, μ, – п, н, м). Відповідні позначення номіналів мають такий вигляд: 0.1 пФ – р10; 10 пФ – 10р; 100 пФ – 100р (п10); 590 пФ – 590р (п59); 1 нФ – 1 н0; 100 нФ – 100п (μ10); 1 мкФ – 1μ0; 100 мкФ – 100μ(F10); 1 Ф – 1F0; 10 Ф – 10F.

Для більшості конденсаторів, крім електролітичних, полярність напруги не грає ролі. Електролітичні конденсатори є як неполярні (K50 – 6), так і полярні. Це особливий тип конденсаторів, у яких як діелектрик використовують тонкий шар оксиду металу. У зв'язку з тим, що шар оксиду володіє вентильними властивостями, електролітичні

конденсатори полярні. Підмикання напруги до них має вестися з урахуванням вказаної на електродах полярності. Якщо це не враховується, конденсатор виходить з ладу.

За ознакою керуваності значенням ємності розрізняють конденсатори постійної та змінної ємності, а за характером керування – конденсатори з механічним, електричним (варіконди, варикапи) та термічним (термоконденсатори) керуванням ємністю.

Конденсатори з механічним керуванням ємністю підрозділяють на конденсатори з плавним та дискретним (ступеневим) характером керування ємності.

За призначенням конденсатори підрозділяють на конденсатори загального застосування та спеціальні (вимірювальні, для подільників напруги, блокувальні, розподільні, дозиметричні тощо).

За значенням номінальної напруги розрізняють конденсатори високої та низької напруги. Конденсатори з діючим значенням номінальної напруги $U_{\text{ном}} \leq 1000 \text{ В}$, також конденсатори з номінальною постійною напругою $U_{\text{ном п}} \leq 1600 \text{ В}$ включно відносять до конденсаторів низької напруги. Конденсатори з більшим значенням номінальної напруги відносять до групи конденсаторів високої напруги. Для конденсаторів з оксидним діелектриком під терміном “низька” розуміють напругу в декілька десятків вольт, тому що найбільша номінальна напруга через особливості конденсаторів цього типу не перевищує 600 В.

Найважливішою характеристикою режиму роботи конденсатора є значення активних втрат на ньому. Саме ця характеристика зазвичай визначає допустимі значення напруги на конденсаторі. Тангенс кута втрат $tg \delta$ визначається як відношення активної потужності конденсатора P до його реактивної потужності Q за синусоїдної напруги певної частоти, тобто $tg^2 \delta = P/Q$.

Значення $tg \delta$ конденсатора на цій частоті частіше всього визначають шляхом електричних вимірювань активних ($\text{Re } \underline{Z}$; $\text{Re } \underline{Y}$) та реактивних ($\text{Im } \underline{Z}$; $\text{Im } \underline{Y}$) складових комплексних опорів \underline{Z} або провідностей \underline{Y} конденсатора, тобто $tg \delta = \text{Re } \underline{Z} / \text{Im } \underline{Z} = = \text{Re } \underline{Y} / \text{Im } \underline{Y}$. У такому випадку конденсатор представляють спрощеними електричними схемами заміщення – послідовною (рис. 2.7а) або паралельною (рис. 2.7б). Індуктивність $L_{\text{ек}}$ залежить від конструктивного виконання конденсатора і зумовлена індуктивністю виведень, секцій, з'єднуючих шин пакета секцій. Індуктивність $L_{\text{ек}}$ є важливим параметром для конденсаторів, які працюють в імпульсному режимі та на високих частотах. Від значення $L_{\text{ек}}$ залежить верхня межа робочої частоти конденсатора, а також параметри (амплітуда, форма та тривалість) розрядного струму імпульсних конденсаторів. Опір $r_s(\omega)$ характеризує втрати енергії та відображає той

факт, що напруга та струм реального конденсатора зсунуті за фазою на кут $\varphi < 90^\circ$ у діапазоні частот, де індуктивністю $L_{ек}$ можна знехтувати.

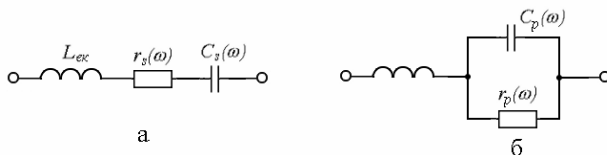


Рис. 2.7. Спрощені електричні схеми заміщення конденсатора:
а – послідовна, б – паралельна

Повний опір конденсатора є важливим параметром для фільтрових, прохідних завадоподавляючих конденсаторів і обраховується для схеми рис. 2.7а за формулою

$$Z_C = \sqrt{r_s^2 + (x_L - x_C)^2}, \quad (2.1)$$

де r_s – еквівалентний послідовний опір конденсатора; $X_C = 1/\omega C_s$ та $X_L = \omega L_{ек}$ – реактивний ємнісний та індуктивний опори конденсатора; ω – колова (кутова) частота.

З (2.1) бачимо, що на частотах, які більші f_0 , де $f_0 = \omega_0 / 2\pi$ (ω_0 – резонансна частота, що визначається з рівняння $\omega_0 L_{ек} - \frac{1}{\omega_0 C_s} = 0$),

конденсатор стає індуктивністю. Тому в електронних колах конденсатори прагнуть використовувати в тій смузі частот, в якій індуктивність $L_{ек}$ не виявляє істотного впливу. Так, у повітряних конденсаторів максимальна частота порядку 2,5...3,6 МГц; слюдяних – 150...200 МГц; паперових – 50...80 МГц; керамічних дискових – 200...2000 МГц; керамічних трубчастих – 5...200 МГц.

Слід звернути увагу на те, що значення ємності конденсатора та опір утрат, які виміряні за послідовною та паралельною схемами вмикання цих елементів, розрізняються між собою. Це впливає з правила еквівалентного перетворення послідовного з'єднання опорів у паралельне і навпаки:

$$r_p = r_s \left[1 + \frac{1}{(\omega C_s r_s)^2} \right]; \quad C_p = C_s \frac{1}{1 + (\omega C_s r_s)^2};$$

$$r_s = r_p \frac{1}{1 + (\omega C_p r_p)^2}; \quad C_s = C_p \left[1 + \frac{1}{(\omega C_p r_p)^2} \right]$$

Відміна між значеннями більша, що більше тангенс кута втрат $tg \delta$.

У ділянці високих частот $(\omega C_p r_p)^2 \gg 1$ і тоді

$$r_s \approx \frac{1}{r_p (\omega C_p)^2}; \quad C_s \approx C_p$$

На відміну від ємності тангенс кута втрат не залежить від схеми, за якою проводилися вимірювання: $tg\delta = \omega C_s r_s = 1 / \omega C_p r_p$. Значення $tg\delta$ залежать від виду діелектрика і можуть змінюватися з частотою та з плином часу, а також залежать від температури та напруженості електричного поля, що потрібно врахувати під час розрахунків втрат та визначення раціональних параметрів конденсаторів у конкретних умовах експлуатації. Наведені в технічних умовах частотні залежності $tg\delta$ для конденсаторів неполярного типу (наприклад К75-10) показують практичну його незалежність від частоти у діапазоні від 50 до 1000 Гц і зростання приблизно у 10 разів за збільшення частоти з 1000 до 10000 Гц. Зміна температури меншою мірою впливає на $tg\delta$ для цих типів конденсаторів (у середньому $tg\delta$ збільшується в два рази за зміни температури від + 20°C до 100°C). Загалом чітке оцінювання втрат у конденсаторах навіть за ідеальної синусоїдної напруги є достатньо складною багатофакторною задачею.

Ще більш складною задачею є оцінювання втрат в конденсаторі за несинусоїдних струмів та напруг. Серед відомих методів такого оцінювання треба виділити найбільш загальний, але дуже приблизний метод, заснований на аналізі гармонічної кривої напруги. Під час розрахунку цим методом втрати потужності в конденсаторі від кожної гармоніки прикладеної до нього напруги підсумовуються

$$P_q = C\omega_1 \sum_{q=1}^{\infty} q U_q^2 tg\delta_q \quad (2.2)$$

де q – номер гармонійної складової напруги; C – ємність конденсатора на частоті основної гармоніки; ω_1 – частота 1-ої гармоніки напруги; U_q – діюче значення напруги q -ої гармоніки; $tg\delta_q$ – тангенс кута втрат для q -ої гармоніки.

З (2.2) можна визначити допустиме діюче значення еквівалентної напруги на нормованій частоті σ_n , значення якої зазвичай наводиться у технічних умовах.

Під час роботи конденсатора у колі змінної синусоїдної напруги розрізняють повну $S = UI$, активну $P = UI \cos \varphi = UI \sin \delta$ та реактивну $Q = \sqrt{S^2 - P^2} = UI \cos \delta$ потужності конденсатора, де U, I – діючі значення синусоїдних напруги та струму; φ – кут зсуву фаз між векторами напруги та струму конденсатора; δ – кут втрат, який доповнює до 90° кут зсуву фаз між струмом та напругою.

Активна потужність конденсатора, як правило, суттєво менше його повної потужності, тобто $P \ll S$, а реактивна потужність конденсатора не суттєво відрізняється від його повної потужності. На практиці нехтують цією різницею і як реактивну потужність конденсатора беруть значення

його повної потужності, тобто $Q \approx S = UI$ або $Q \approx U^2 \omega C$. Активна потужність конденсатора визначається за формулою $P = Q \operatorname{tg} \delta$, де $\operatorname{tg} \delta$ – тангенс кута втрат конденсатора на робочій частоті ω .

Відносна похибка визначення реактивної та активної потужностей конденсатора за прийнятого припущення $Q = S$ не перевищує значення $1/2 \operatorname{tg}^2 \delta$.

За несинусоїдної напруги $P = \sum_{q=1}^{\infty} U_q^2 \omega_q C_q \operatorname{tg} \delta_q$, а $Q = \sum_{q=1}^{\infty} U_q^2 \omega_q C_q$, де $U_q, C_q, \operatorname{tg} \delta_q$ – діюче значення напруги, ємність і тангенс кута втрат на частоті q – ої гармоніки $\omega_q = q\omega$.

Накопичена при заряді енергія дорівнює $W = CU^2/2$, де C – ємність конденсатора, Φ ; U – напруга на обкладинках, В. Одиницею вимірювання енергії конденсатора є джоуль (Дж).

Важливішим параметром, який визначає питомі характеристики конденсаторів змінного струму за заданої надійності, є частота гармонійних складових прикладеної напруги. Типову залежність амплітуди синусоїдної напруги від частоти у відносних одиницях наведено на рис. 2.8.

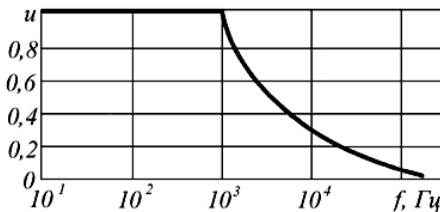


Рис. 2.8. Графік залежності амплітуди синусоїдної напруги від частоти

Залежно від частоти та форми напруги під час вибору потрібного типу конденсатора може переважати той або інший обмежувальний фактор. Наприклад, за трапецеїдальної форми напруги на конденсаторі за низьких частот та малих тривалостей фронтів обмежувальним фактором є амплітудне значення імпульсного струму, а за підвищених частот синусоїдної напруги (більше 1 кГц) – додаткова потужність втрат. Як обмежувальний фактор під час вибору конденсатора виступає також короткочасна електрична міцність, згідно з якою нормується значення номінальних напруг. Допустима напруга може також вибиратися з умови обмеження потужності часткового розряду, виходячи з обмеження максимальної температури за сталих втрат.

Оскільки реактивна потужність конденсатора змінного струму залежить від частоти, питомі показники конденсатора (відношення

реактивної потужності до об'єму, маси або іншого параметра) також є функціями частоти. На рис. 2.9 наведено залежності питомих об'ємів деяких типів конденсаторів змінного струму від частоти. З рис. 2.9 бачимо, що для конкретного типу конденсатора існує оптимальна частота прикладеної напруги, за якої його об'єм мінімальний.

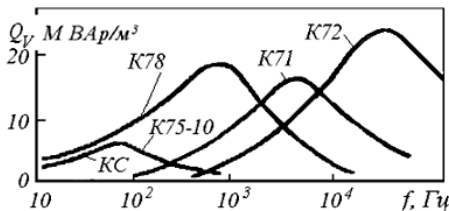


Рис. 2.9. Залежності питомих об'ємів деяких типів конденсаторів змінного струму від частоти

Електролітичні конденсатори є головними елементами фільтрів постійного струму. У робочому режимі конденсатори перебувають під постійним впливом як постійної, так і змінної складових напруги. Зазвичай, в технічних умовах на електролітичні конденсатори як основні параметри крім значень ємності вказують номінальне значення постійної складової та допустиме значення змінної у вигляді синусоїдної напруги частотою $f = 50 \text{ Гц}$. Проте за більш високих частот слід урахувати й інші фактори, які викликають зменшення провідності конденсатора як елемента загалом і, як наслідок, зниження його фільтрувальної здатності. Так, за синусоїдного струму фільтрувальна здатність визначається повним опором конденсатора Z_C (2.2).

Значенням C_s залежить від типу конденсатора, його параметрів та частоти, Індуктивність $L_{ек}$ є порівняно стабільною величиною. Інші параметри, наприклад $tg \delta$, мають частотну, часову та температурну залежності. Крім того, існують технологічні розкиди параметрів, які мають зазвичай випадковий характер. Враховуючи вплив зазначених факторів на провідність конденсаторів, оцінювання та порівняння їх питомих показників за підвищених частот слід проводити за так званим ефективним значенням ємності

$$C_{эф} = 1 / (2\pi f Z_C).$$

На рис. 2.10 як приклад наведено залежність відносного значення Z_{C^*} від частоти для конденсаторів типу К50–20 за температури навколишнього середовища 25°C . Штриховою лінією показано частотну характеристику ідеального конденсатора ($L_{ек} = r_s = 0$).

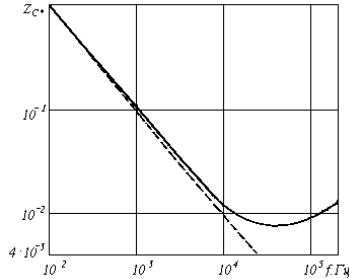


Рис. 2.10. Залежність відносного значення повного опору конденсатора (Z_c) від частоти для конденсаторів типу К50–20 за температури навколишнього середовища 25°C

З наведених залежностей виходить, що фільтрувальна здатність конденсаторів К50-20 починає знижуватися за частот, більших 10 $\kappa\Gamma\text{ц}$, а за частот, більших 20 $\kappa\Gamma\text{ц}$, застосування їх стає недоцільним. За частот більше вказаних слід застосовувати конденсатори з органічним або керамічним діелектриком.

Якщо форма змінної складової струму, що протікає через конденсатор, відмінна від синусоїди, то ефективність фільтрації конденсатора також змінюється. Наприклад, за великих значень di/dt складові змінної напруги на виводах конденсатора, зумовлені індуктивністю $L_{ек}$, зростають і можуть значно перевищувати змінну складову напруги власно на ємності C_s .

У разі впливу на конденсатори пульсацій напруги несинусоїдної форми їх фільтрувальні та навантажувальні здатності змінюються від спектрального складу цих пульсацій. Тому на деякі типи окисно-електролітичних конденсаторів крім указаних вище частотних залежностей у технічних умовах інколи приводяться номограми, які дозволяють визначити допустиму амплітуду напруги конкретної несинусоїдної форми, наприклад, трапецоїдної, у функції частоти.

Для попередніх оцінювань на етапах проектування електронної апаратури достатньо враховувати головні, переважаючі гармоніки в пульсації напруги на конденсаторі, використовуючи для розрахунків принцип накладання (суперпозиції). Одержані дані слід уточнити експериментально, зокрема, вимірюючи діюче значення струмів (за допомогою термоамперметрів), а також температуру корпусу конденсатора та навколишнього середовища.

У табл. 2.3 (змінного струму – комутуючі та фільтрові) і табл. 2.4 (постійного та пульсуючого струмів – фільтрові) наведено деякі типи конденсаторів, які використовуються у силовій електроніці.

Таблиця 2.3

**Конденсатори (змінного струму – комутуючі та фільтрові),
які використовуються у силовій електроніці**

Тип конденсатора	Номинальна ємність, <i>мкФ</i>	Номинальна діюча напруга, <i>В</i>	Питомий показник, $M_{\text{вар}}/лм^3$
K75 -10	1	1000 (50 Гц)	1,15
K72 -11	1	500 (50 Гц)	1,57

Таблиця 2.4

**Конденсатори (постійного та пульсуючого струмів – фільтрові),
які використовуються у силовій електроніці**

Тип конденсатора	Номинальна ємність, <i>мкФ</i>	Номинальна постійна напруга, <i>В</i>	Допустима напруга пульсацій на $f=50$ Гц, %	Допустима напруга пульсацій на $f=1000$ Гц, %	Питомий показник, $Джс/дм^3$
K50 – 20	2000	50	5	—	36
K50 – 18	22000	50	5	0,5	58,2
K50 – 27	220	450	5	0,5	210
МБГТ	10	750	20	7	6,4

У змінних конденсаторах з механічним регулюванням ємності одна група пластин або пластинка переміщується відносно інших пластин, або пластини, що становлять обкладки конденсатора. При цьому може змінюватися або “взаємне” перекриття пластин, або відстань між ними. На практиці як правило використовують зміну взаємного перекриття пластин. При цьому легко одержати лінійну (рис. 2.11а) або функціональну зміну ємності залежно від переміщення рухомої частини. Частіше всього застосовують обертальний рух і одну з обкладок конденсатора використовують у вигляді ротора, а іншу – статора (рис. 2.11б). Відомі також конструкції з лінійно пересувними пластинами обкладок.

Промисловістю випускається змінні та підстроювальні конденсатори з повітряним, твердим неорганічним (керамічним, слюдяним) та органічним (полістироловим, поліетиленовим тощо) діелектриками. Під час введення діелектриків у проміжок між рухомими та нерухомими обкладками конденсатора суттєво збільшується ємність та зменшуються габаритні розміри. Проте при цьому не вдається уникнути повітряних проміжків, значення яких не залишаються стабільними. Тому при кожній новій установці ротора в одне й те саме положення значення ємності дещо відрізняються від попередніх. Конденсатори з твердим діелектриком найбільш часто використовуються як підстроювальні.

Повітряні конденсатори зазвичай застосовуються в тих колах, в яких вимагається добра повторюваність значення ємності.

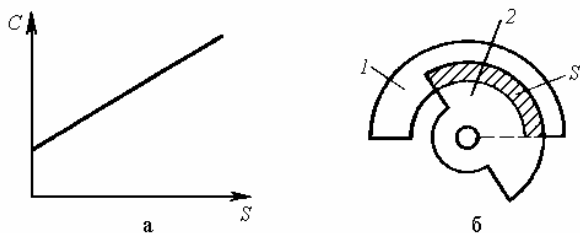


Рис. 2.11. Наведені:

- а – графік лінійної зміни ємності змінного конденсатора;
 б – конструкція з обертальним рухом обкладок змінного конденсатора

Змінні та підстроювальні конденсатори розрізняються як правило конструктивним використанням. Змінні конденсатори мають ручку, за допомогою якої обертається рухома частина. Їх конструкція розрахована на довготривалу роботу в режимі обертання ротора. У підстроювальних конденсаторів рухома частина, як правило, має шліць для її обертання викруткою і конструкція рухомої частини спрощена. Вона не розрахована на довготривалу роботу у режимі обертання.

Максимальні значення ємності, які можна отримати у змінних конденсаторах, як правило, не перевищують значень 600 – 5000 $n\Phi$, при цьому повітряні проміжки між рухомими та нерухомими пластинами порядку 0,1 – 0,25 мм. Закон зміни ємності залежить від геометричної форми пластин.

Для змінних та підстроювальних конденсаторів важливі максимальна C_{\max} та мінімальна C_{\min} ємності, коефіцієнт перекриття за ємністю $K_c = C_{\max} / C_{\min}$, ТКЄ, $tg\delta$ та закон зміни ємності.

Крім лінійних конденсаторів розповсюдження в електроніці одержали нелінійні конденсатори, в яких ємність залежить від напруженості електричного поля і відповідно статичні значення ємності $C = q/U$, (q – заряд ємності, U – напруга на ній) та диференціальні значення $C_{\text{диф}} = (dq)/(dU)$ не рівні. Нелінійні конденсатори, які виконані на основі сегнетоелектриків (керамічних діелектриків з спонтанною поляризацією), одержали назву варикондів. Нелінійні конденсатори на основі використання властивостей p - n -переходу називаються варикапами. Їх розглянуто в п. 1.3.

Для керамічних матеріалів, які називаються сегнетоелектриками (титанат барію, стронцію, кальцію тощо), характерні високі значення відносної діелектричної проникності та її сильна залежність від напруженості

електричного поля (рис. 2.12) та температури. Ємність конденсатора з такими діелектриками залежить від напруги, прикладеної до них.

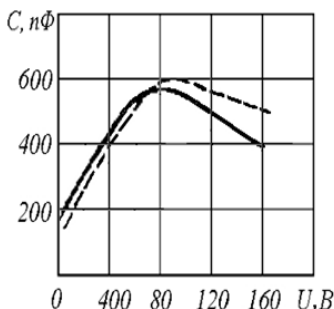


Рис. 2.12. Графік залежності ємності конденсатора від напруги

Позначення силових конденсаторів та конденсаторних установок. Розрізняють повне та скорочене умовне позначення конденсаторів.

Скорочене умовне позначення силових конденсаторів складається з літер та цифр.

Перша літера позначає призначення: К – косинусний для підвищення коефіцієнта потужності електроустановок змінного струму частотою 50 та 60 Гц, И – імпульсний, Ф – фільтровий, С – зв'язку, Д – демпфівальний або для подільників напруги, О – для відбору потужності, П – для напівпровідникових перетворювачів, Г – гасильний для систем тиристорного електроприводу, Э – електротермічний, Р – регулюючий, л – для люмінесцентних світильників.

Друга цифра означає вид просочення: С – синтетична речовина, М – нафтове масло, К – касторове масло; функціональне призначення (О – для відбору потужності).

Третя літера вказує на сферу конкретного застосування або режиму роботи: Г – в схемах з електрогідравлічним ефектом, И – для вимірювальних цілей, Н – нагромаджувальний, Т – в схемах тиристорного електроприводу або на тягових підстанціях, Э – для електротермічних установок промислової частоти; конструктивну особливість: В – водяним охолодженням, К – з комбінованим діелектриком, П – з плівковим діелектриком, М – в металевому корпусі, просочення маслом або малоіндуктивний конденсатор, Р – з розширювачем; Б – позначає категорію електрообладнання за довжиною шляху витoku зовнішньої ізоляції; П – вказує, що конденсатор для подільників напруги суміщений з ізолюючою підставкою.

Четверта літера вказує на особливість монтажу: У – допускається установка конденсатора під кутом до 30° від вертикалі, категорію за довжиною шляху витoku зовнішньої ізоляції, вид охолодження

(О – примусово-повітряне), тип діелектрика (К – комбінований) або уточнює призначення конденсатора (П – підстроювальний).

Перша цифра після літер позначає габарит конденсатора (0 – нульовий, 1 – перший, 2 – другий).

Система повного умовного позначення силових конденсаторів складається з декількох елементів. Перший елемент – скорочене умовне позначення; другий – номінальна напруга, kB ; третій – значення номінальної реактивної потужності (квар) та ємності ($n\Phi$, $мк\Phi$) або інші технічні параметри, наприклад, номінальна частота; четвертий – цифрами позначається кількість ізольованих виводів, літерами – виконання та цифрами після літер – категорія розміщення; п'ятий – номер документа, за яким здійснюється поставка.

Конденсаторні установки мають аналогічну із силовими конденсаторами структуру умовного позначення. Скорочене умовне позначення містить такі елементи: перша літера (У) – установка, друга (К) – конденсаторна, третя – вказує на конструктивну особливість (А – з автоматичним вимикачем, Б – безшафний, С – стовпова, Л – ліве виконання чарунки введення, П – праве виконання чарунки введення); четверта – вказує на спосіб регулювання (Н – за напругою, Т – за струмом); цифра – вказує на кількість конденсаторів, ввімкнених самостійно.

Структура повного умовного позначення конденсаторних установок наступна: перший елемент – це скорочене умовне позначення; другий – номінальна напруга, kB ; третій – номінальна потужність, *квар*; четвертий – особливості конструкції та спосіб регулювання (Л або П – ліве або праве виконання чарунки введення; Н – регулювання за напругою; Р – з командним блоком та приставкою автоматичного регулятора “Аркон”); далі літерами вказується виконання, а цифрами – категорія розміщення (для деяких установок перед літерою, яка позначає виконання, цифрами вказується кількість конденсаторів в установці); п'ятий – номер документа, за яким здійснюється поставка. Позначення деяких конденсаторних установок, що випускаються, можуть дещо відрізнятися від викладеної схеми.

Приклади позначень.

Скорочені умовну позначення:

1. Конденсатор косинусний (К) для підвищення коефіцієнта потужності електроустановок змінного струму частотою 50 та 60 Гц зі синтетичним просоченням (С) першого (1) габариту: конденсатор КС1.

2. Установка (У) конденсаторна (К) безшафна (Б) з регулюванням за напругою (Н) – УКБН, за струмом (Т) – УКБТ.

Повні умовні позначення:

1. Конденсатор косинусний (К) із синтетичним просоченням (С) першого типу (1), номінальною напругою 6,3 кВ, потужністю 30 квар, однофазного виконання з двома ізольованими виведеннями, кліматичного

виконання У, категорії 3 для верхнього значення температури навколишнього повітря 50°C, який поставляється за ГОСТ 1282-79: конденсатор КС1-6,3-30-2-У3, температура 50°C, ГОСТ 1282 – 79.

2. Установка (У) конденсаторна (К) на номінальну напругу 0,38 кВ потужністю 150 квар з регулюванням за напругою (Н), кліматичного виконання У, категорії 3, яка поставляється по ТУ 16-530.169-78: установка конденсаторна УКН-0,38-150-У3, ТУ 16-530.169-78.

Позначення конденсаторів для радіоелектронних пристроїв

Скорочене умовне позначення складається з таких елементів: перший елемент – літера або сполучення літер, які позначають конденсатор (К – постійної ємності; КТ – підстроювальний; КП – змінної ємності; КС – конденсаторні збірки); другий – число, яке позначає тип діелектрика; третій – порядковий номер розробки, в склад якого може входити і літерне позначення.

Повне позначення складається з елементів: перший елемент – скорочене позначення; другий – позначення та (або) значення головних параметрів та характеристик, потрібних для замовлення та запису в конструкторській документації (варіант конструкторського виконання, номінальна напруга, номінальна ємність, допустиме відхилення ємності, група та клас за температурною стабільністю, реактивна потужність, інші потрібні додаткові характеристики); третій – позначення кліматичного виконання (тільки для конденсаторів виконань В та Т). Позначення виконань У, ХЛ не вказуються; четвертий – позначення документа на поставку (номер ТУ; ГОСТ).

Приклад скороченого позначення: конденсатор (К), комбінований (75), номер розробки конденсатора певного типу двадцять дев'ятий, варіант виконання А: конденсатор К75-29А.

Приклад повного умовного позначення: конденсатор комбінований К75-10, номінальною напругою 250 В, номінальною ємністю 1,0 мкФ з допустимим відхиленням за ємністю $\pm 5\%$, всекліматичного виконання В, який поставляється за ОЖО.484.865 – ТУ.

На рис. 2.13 показано графічні умовні позначення конденсаторів (а – постійної ємності; б – електролітичний полярний; в – змінної ємності; г – підстроювальний; д – вариконд; е – диференціальний; ж – багатосекційний).

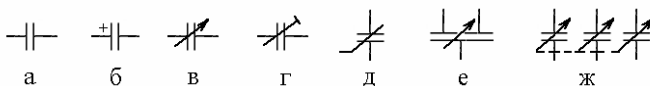


Рис. 2.13. Графічні умовні позначення конденсаторів:

а – постійної ємності; б – електролітичний полярний; в – змінної ємності; г – підстроювальний; д – вариконд; е – диференціальний; ж – багатосекційний

2.3. Магнітні елементи

До магнітних елементів електронних вузлів відносять дроселі (котушки індуктивностей, реактори) і трансформатори.

На відміну від резисторів та конденсаторів стандартизація номенклатури дроселів та трансформаторів неможлива через надмірну різноманітність магнітних елементів (кількість та зв'язок обмоток, кількість витків, розміри тощо), тому стандартизовані тільки осердя, які випускаються промисловістю згідно зі стандартом на їх типорозміри. Стандартні дроселі та трансформатори виготовляють тільки для стандартної апаратури, яку випускають дуже великими серіями (наприклад, радіомовлення та вимірювальна апаратура), або для потреб силової електроніки, але і в цих областях не виключено застосування дроселів та трансформаторів індивідуального використання.

Підхід фахівця за електронними схемами до магнітних елементів зовсім інший, ніж його ставлення до інших пасивних та активних компонентів електронних вузлів. Якщо там мова йде про використання готових компонентів, то магнітний елемент, як правило, проектується та виготовляється для використання у певному електронному вузлі.

Через труднощі в мікромініатюризації, значні масогабаритні показники, погану повторюваність характеристик та параметрів, підвищену трудомісткість виготовлення сфера застосування дроселів обмежена. Проте під час створення низки пристроїв електроніки обійтися без них поки що неможливо.

Котушки індуктивності, як правило, мають циліндричну або спіральну форму витків і виконуються як одношаровими, так і багатшаровими. Характер намотування залежить від призначення котушки індуктивності. Так, для зменшення міжвиткових ємностей витки укладаються на каркас з визначеним кроком або застосовують спеціальні способи намотування, коли витки укладаються не паралельно, а під деяким кутом один до одного (універсальне намотування).

Для збільшення значень індуктивності та підвищення добротності дроселів широко застосовують магнітопроводи з постійними або регульованими параметрами. Найбільш розповсюджені форми магнітопроводів – броньова та тороїдальна (рис. 2.14а,б; 1, 2 – чашки броньового магнітопроводу; 3 – підстроювальне осердя). Регулювання параметрів магнітопроводу здійснюється за допомогою рухомого осердя 3 (рис. 2.14а), яке виконується з феромагнітного або діамагнітного матеріалу. Під час його переміщення змінюються параметри магнітопроводу та індуктивність котушки. Діамагнетика (латунь, мідь) використовують тільки на високих частотах (десятки – сотні МГц). На відміну від феромагнетика під час їх введення індуктивність котушки зменшується.

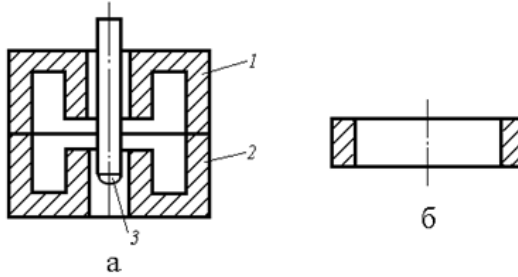


Рис. 2.14. Форми магнітопроводів:

а – броньова; б – тороїдальна

За низьких частот (до 1 кГц) як магнітопроводи як правило використовують пермалої (залізонікелевий сплав). При цьому магнітопровід, як правило, тороїдальний, зібраний з тонких кілець ($h = 0.002 \div 0.1 \text{ мм}$) або намотаний із стрічки тих самих товщин. На більш високих частотах (до декількох МГц) широко використовуються ферити, причому їх марка залежить від діапазону робочих частот. На частотах, більших декількох МГц використовують котушки індуктивності, які мають тільки підстроювальні осердя або зовсім не мають їх.

Циклічне перемагнічування феромагнетика характеризується втратами енергії, які називаються втратами на гістерезис. Ці втрати виявляються за середніх та сильних полів. Втрати на гістерезис характеризуються коефіцієнтом δ_r , який є важливою характеристикою магнітного матеріалу. Опір втрат на гістерезис дорівнює

$$R_{вг} = \omega L_c (\delta_r H),$$

де $L_c = \mu_c L$ – індуктивність котушки з осердям; L – індуктивність котушки без осердя; μ_c – магнітна проникність; $\mu_c = (B/H)\mu_0$; B – індукція магнітного поля, Тл ; $\mu_0 = 4\pi 10^{-7} \text{ Гн/м}$ – магнітна стала; H – напруженість магнітного поля, А/м ; $H = Iw/l_{ст}$, де I – струм через обмотку; $l_{ст}$ – довжина осердя.

Величина $R_{вг}$ залежить від площі петлі гістерезису, об'єму осердя та частоти.

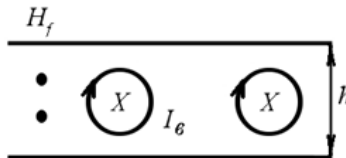


Рис. 2.15. Структура котушки індуктивності (втрати феромагнетика на вихрові струми)

Втрати на вихрові струми пов'язані з тим, що у листі завтовшки h магнітне поле H_1 індукує вихрові струми I_B (рис. 2.15), які створюють поле H_2 . У центрі листа H_1 та H_2 компенсуються, тому магнітний потік H_1 концентрується біля поверхні, що призводить до зменшення магнітної проникності осердя μ_c . Вихрові струми викликають втрати, які характеризуються коефіцієнтом δ_B і розраховуються за формулою:

$$R_{BB} = \omega L_c \delta_B f = \frac{L_c \delta_B \omega^2}{2\pi}.$$

Для зменшення вихрових струмів можна використовувати три методи:

1. Застосування магнітних матеріалів з високим питомим опором ρ . Такими матеріалами є ферити.

2. Застосування магнітних матеріалів у вигляді тонких шарів і стрічок, електрично ізольованих один від одного. Таким способом виготовляють осердя із сталі та залізонікелевих сплавів.

3. Використання порошкоподібних матеріалів, які складаються з провідних зерен, роз'єднаних діелектричним наповнювачем. Такими матеріалами є магнітодіелектрики.

Втрати на вихрові струми пропорційні квадрату частоти, обернено пропорційні питомому опору ρ . Для матеріалів з тонкого листа вони пропорційні квадрату товщини листа.

Втрати на магнітну післядію зумовлені мікротовихровими струмами, що виникають під час росту доменів у ділянці початкового намагнічення. Вони оцінюються коефіцієнтом δ_{BT} :

$$R_{BT} = \omega L_c \delta_{BT}.$$

Сумарні втрати в осерді оцінюються

$$R_{BCT} = \omega L_c (\delta_r H + \delta_B f + \delta_{BT}), \quad (2.3)$$

або

$$\text{tg } \delta_{CT} = \frac{R_{BCT}}{\omega L_c} = \delta_r H + \delta_B f + \delta_{BT}.$$

Для котушок, які працюють у слабких полях, втрати на гістерезис малі.

Опір втрат в осерді розраховується за формулою (2.3), тому що для багатьох матеріалів потрібні дані та дані про сумарні втрати наводять у довідниках. Проте такий розрахунок неточний, тому що $\text{tg } \delta_{CT}$ дуже залежить від частоти та інших параметрів, причому зростання $\text{tg } \delta_{CT}$ дуже помітне. На рис. 2.16 наведено залежність $\text{tg } \delta_{CT}$ від частоти f для двох видів феритів.

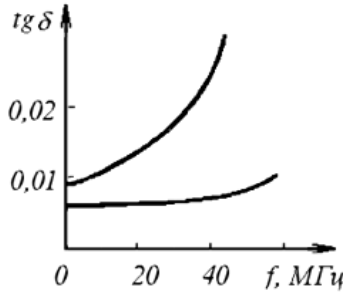


Рис. 2.16. Залежність сумарних втрат в осерді котушки індуктивності від частоти для двох видів феритів

Вища частота матеріалу вказується у технічних характеристиках матеріалу зазвичай за $\text{tg } \delta = 0,1$. Добротність дроселя визначається як

$$Q = \frac{1}{\text{tg } \delta} = \frac{\omega L_c}{R_{\text{ст}} + R_{\text{вм}}},$$

де $R_{\text{вм}}$ – опір втрат в обмотках.

Під час введення осердя Q_c росте за рахунок μ_c . Проте з ростом частоти μ_c зменшується, а $R_{\text{вст}}$ збільшується так, що в решті решт добротність дроселя з осердям Q_c дорівнює добротності дроселя без осердя: $Q_c = Q$. Це означає, що на таких частотах введення осердя не дає позитивних результатів і слід застосовувати котушки індуктивності без осердя.

Всі магнітні матеріали розділяють на магнітом'які та магнітотверді. Магнітом'які матеріали мають вузьку петлю гістерезису (рис. 2.17а); вони володіють малим запасом магнітної енергії і легко перемагнічуються, магнітна проникність μ у слабких та середніх полях велика. З магнітом'яких матеріалів виготовляють осердя дроселів та трансформаторів електронних вузлів. Магнітотверді матеріали мають широку петлю гістерезису (рис. 2.17б) та великий запас магнітної енергії. Їх використовують для виготовлення сталей магнітів.

За типом матеріалу магнітні матеріали поділяють на три типи: феромагнітні (електротехнічні сталі, пермалої), магнітодіелектрики, ферити.

Електротехнічні сталі мають петлю гістерезису (рис. 2.18а) з великим значенням індукції. Трансформаторна електротехнічна сталь легується кремнієм, який знижує втрати на гістерезис, збільшує μ у слабких і середніх полях, знижує магнітострикцію, тобто зміну розмірів осердя під впливом магнітного поля, збільшує твердість, міцність на

розтягування, проте надає сталі крихкість. Велике значення індукції B дозволяє використовувати електротехнічні сталі в потужних магнітних елементах.

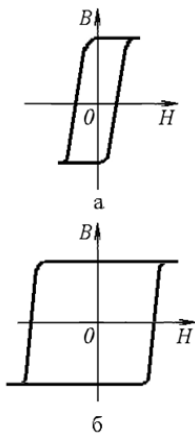


Рис. 2.17. Петлі гістерезиса:

а – магнітом’яких матеріалів; б – магнітотвердих матеріалів

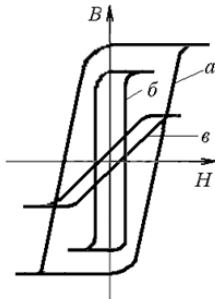


Рис. 2.18. Петлі гістерезиса:

а – електротехнічні сталі; б, в – залізонікелеві сплави

Сталі випускають у вигляді тонкого листа: сталі E31 – E34 та E41 – E48 гарячого прокату, сталі E310 – E370 – холоднокатані, вони мають більш високі значення μ . Друга цифра в марці сталі вказує ступінь легування. Сталі застосовуються на частотах 50 Гц (марки E310 – E330 з товщиною листа 0,35 – 0,5 мм) та 400 Гц (марки E340 – E370 з товщиною листа 0,05 – 0,35 мм). На більш високих частотах сталі використовувати не можна через зростання втрат на вихрові струми. Сталі тонше за 0,1 мм

дуже дорогі, вони мають великі втрати на гістерезис. Магнітна проникність сталей зазвичай $\mu = 6000 - 8000$, але доходить до $\mu = 200000$.

Головні властивості електротехнічних сталей подані в табл. 2.5.

Листи електротехнічної сталі вкриті окалиною, яка має значний опір та міцність, достатню для локалізації вихрових струмів у межах одного листа. Механічна обробка погіршує магнітні властивості, тому після неї потрібен відпал із захистом від окиснення.

Таблиця 2.5

Головні властивості електротехнічних сталей

Марка сталі	Товщина листа, мм	Магнітна індукція, Тл	Питомі втрати, Вт/кГ	Частота, Гц
E31	0,5	1,72 – 1,94	2,0 – 4,4	50
	0,35	1,46 – 1,92	1,6 – 3,6	50
E42	0,5	1,29 – 1,89	1,4 – 3,1	50
	0,35	1,29 – 1,89	1,2 – 2,8	50
E310	0,5	1,6 – 1,98	1,1 – 3,2	50
	0,35	1,65 – 1,98	0,8 – 2,5	50
E340	0,05	1,47 – 1,7	10 – 21	400
	0,15	1,47 – 1,7	10 – 23	400
E360	0,05	1,65 – 1,82	7,5 – 16	400
	0,15	1,65 – 1,82	8,0 – 19	400

Залізонікелеві сплави (пермалої) мають більшу індукцію у слабких полях (рис. 2.18б,в), тобто вузьку та круту петлю гістерезису. Їх використовують у малогабаритних трансформаторах та імпульсних пристроях. Промисловість випускає 12 видів пермалоїв, які розділяють на 2 групи:

а) високонікелевий пермалой (нікелю 80%) має велике початкове μ та високий питомий опір ρ , тому має малі втрати на вихрові струми. Тонкий пермалой марок 79НМ та 80НХС може застосовуватися до частот 10 — 50 кГц. Ці сорти мають $\mu = (10 - 25) \cdot 10^3$;

б) низьколегований пермалой (нікелю до 50%) має менше μ , але опір ще більший. Товщина листа до 0.02 – 0.04 мм. Марки 50НП та 65НП мають форму петлі гістерезису, близьку до прямокутної, що дозволяє ефективно використовувати їх у низці електронних вузлів як нелінійний елемент. У цих марок початкове $\mu = 2000 - 3000$, максимальне $\mu = 18000$ і більше.

Пермалої намотуються у стрічкові осердя; для ізоляції шарів пермалой покривають оксидами алюмінію, хрому або кремнію. Матеріал чутливий до механічної обробки; для відновлення його магнітних властивостей потрібний відпал за температури 1000 – 2000 градусів із захистом від окиснення.

Магнітодіелектрики виготовляються на основі феромагнетиків у вигляді дрібнозернистого порошку, змішаного із шаром діелектрика (склоемалі, полістирол, фенолформальдегідні смоли тощо). Малі розміри зерен (1 – 100 *мкм* у діаметрі) забезпечують малі втрати на вихрові струми. Що менші розміри зерен, то менший $tg\delta$, проте зменшується відсоток вмісту магнітного матеріалу в осерді та значення μ . Як феромагнітний порошок використовують карбонільне залізо – хімічно чисте залізо, яке одержують під час хімічного розкладу пентакарбонілу заліза $Fe(CO)_5$. Одержані на його основі магнітодіелектрики мають дуже малі втрати у широкому діапазоні частот. Крім того, як феромагнітний порошок використовують альсифер: сплав заліза, кремнію та алюмінію. Параметри альсиферу гірші, ніж у карбонільного заліза, але залежність μ від температури негативна, що дозволяє компенсувати температурну нестабільність індуктивності. Альсифер дешевше за карбонільне залізо. Головні властивості магнітодіелектриків наведено в табл. 2.6, де їх порівнюють з властивостями феритів.

Таблиця 2.6

Головні властивості магнітодіелектриків

Матеріал	Магнітна проникність, μ	Втрати			$TK \mu \cdot 10^{-6}$, $1/K$
		$\delta_r \cdot 10^9$, mA	$\delta_b \cdot 10^9$, $1/Gz$	$\delta_n \cdot 10^3$	
Карбонільне залізо	0,5–21	1,25–4,6	0,5–6,7	0,05–0,85	-50 – +240
Альсифер	6–90	3,6–90	2–1000	0,4–3	-600 – +150
Ферити	100–10000	90–37500	4–1500	5–50	+400 – +5000

Магнітодіелектрики мають невелике значення μ , але в них мінімальні втрати серед усіх магнітних матеріалів. Це дозволяє використовувати їх у мегагерцовому діапазоні.

Ферити також є високочастотним магнітним матеріалом, але вони перевищують магнітодіелектрики великим значенням μ і мають малі втрати на вихрові струми. Ферити можна використовувати до мегагерцового діапазону частот. Малі втрати зумовлені високим питомим опором матеріалу, який є напівпровідником: ρ феритів у 1000000 разів більше, ніж у сталі або нікелю.

Хімічна формула феритів $MeO \cdot Fe_2O_3$, де Me – символ двовалентного металу. Зустрічаються і більш складні структури феритів. Ферити виготовляють таким чином: спочатку вихідну сировину подрібнюють, потім формують у сталевих формах і проводять випалювання у печах. Ферити являють собою кераміку. Найбільш якісні ферити виготовляють не з окислів, а із солей металів: окисли

відновлюються під час випалювання. Але такий спосіб виробництва більш складний. Під час випалювання ферити змінюють свої розміри, тому феритові осердя мають великий розкид лінійних параметрів, а механічній обробці (окрім шліфування та поліровки) ферити не піддаються, тому що кераміка – матеріал крихкий.

Випускаються магнітом'які та магнітотверді ферити. Перші одержують з окислів нікелю, марганцю, цинку, літію, міді. Найбільш поширені нікелево-цинкові, марганцево-цинкові та літієво-цинкові ферити. Головні властивості феритів наведено в табл. 2.7. Високочастотні ферити мають менші значення μ .

Таблиця 2.7

Головні властивості феритів

Вид фериту	Магнітна проникність	Гранична частота, Гц	Точка Кюрі, °С
Нікелево-цинкові			
I група	Більше 10000	10^5	70 – 110
II група	2000 – 6000	10^6	120 – 200
III група	1000 – 1600	10^7	300 – 400
IV група	100 – 150	до $2 \cdot 10^8$	–
Марганцево-цинкові	5500 – 6000	10^5	–
Літієво-цинкові	3000 – 6000	–	Більше 300

Складність структури феритів зумовлює нестабільність їх параметрів. Залежність μ від температури велика (див. табл. 2.7). Крім того, феритам властиві випадкові зміни проникності μ та величини $TK\mu$ з часом. Що більше μ , то менша їх стабільність. За потреби створення високостабільних магнітних елементів перевагу слід віддавати магнітодіелектрикам.

Для проведення електричних розрахунків використовують одну з еквівалентних схем, наведених на рис. 2.19а,б. У них враховано активний опір проводу $r_{пр}$, індуктивність L , втрати у магнітопроводі $R_{вст}$ та ємність C . За допомогою еквівалентної ємності C враховують наявність міжвиткових ємностей, ємності виведень котушки, ємності окремих витків відносно навколишньої його арматури. Слід зазначити, що L та L' , $R_{вст}$ та $R'_{вст}$ не дорівнюють одне одному. Тому ці параметри мають бути прив'язані до певної еквівалентної схеми.

Для зниження $r_{пр}$ обмотки котушок намагаються намотувати достатньо товстим проводом, застосовувати спеціальний багатожильний провід (літцендрат). Магнітопроводи та осердя вибирають з малими втратами на вихрові струми та гістерезис.

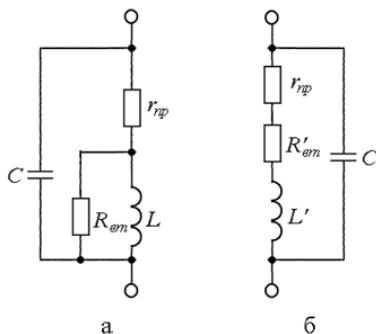


Рис. 2.19. Еквівалентні схеми феритів (а, б)

Для зменшення ємності котушки виготовляють секціонованими, за можливості розносять витки з максимальною різницею потенціалів, зменшують об'єм діелектрика в електричному полі котушки (наприклад, використовують каркаси зі спеціальними проточками), екрани розташовують далі від обмотки.

Температурні зміни індуктивності котушок без феромагнітних осердь порівняно невеликі і залежать від стабільності геометричних розмірів. За наявності феромагнітних осердь потрібно враховувати температурний коефіцієнт магнітної проникності, який у різних матеріалів лежить у межах $0,005 - 1 \text{ \%}/^{\circ}\text{C}$.

Одним з різновидів дроселів є реактор. Його головне призначення – забезпечити великий опір для змінних струмів і малий для постійних або низькочастотних струмів.

Реактори є низької та високої частоти. Перші використовуються у випрямних пристроях під час створення фільтрів для згладжування пульсацій. Їх застосовують у тих випадках, коли джерело живлення має віддавати великий струм (ампери – сотні ампер) та потрібно одержати малі пульсації постійної напруги. У магнітному колі магнітопроводу робиться повітряний проміжок $h = 0,05 \div 0,1 \text{ мм}$. Наявність його запобігає насиченню постійним струмом магнітного кола, значення якого достатньо велике, тому що реактор вмикають послідовно з опором навантаження. Індуктивність та активний опір реакторів низької частоти розраховують, виходячи з параметрів, які потрібно одержати у джерела живлення. При цьому завжди потрібно знати значення постійного струму навантаження.

Реактори також використовуються у колах з імпульсними напругами та струмами як складові елементи коливальних LC-контурів або елементів, які обмежують швидкість зміни імпульсних струмів у схемі.

Реактори низької частоти випускаються серійно. Їх позначення: Д1 – Д274 – реактори уніфіковані, радіоапаратурні; Д, Др – реактори фільтрів для побутової радіоапаратури. У низці випадків вони мають дві обмотки: головну та компенсаційну. Компенсаційна обмотка за потреби може з'єднуватися послідовно з головною узгоджено або зустрічно. За узгодженого з'єднання (початок компенсаційної з'єднаний з кінцем головної) індуктивність реактора збільшується, за зустрічного (кінці або початки з'єднані разом) – зменшується.

Реактори високої частоти використовують у високочастотних електронних колах, де пропускають струми тільки відносно низьких частот. Вони являють собою котушки індуктивності, намотані внавал або з певним кроком на діелектричний каркас. При цьому прагнуть, щоб їх ємність була мінімально можливою, а індуктивність – не менше потрібної.

Трансформатором називають статичний електромагнітний пристрій, який забезпечує перетворення параметрів змінних напруг та струмів. Трансформатори дозволяють: змінювати рівні та фазу напруг (струмів); узгоджувати опори джерела сигналу та навантаження; забезпечувати гальванічне розв'язування окремих кіл.

Зараз переважно застосовуються електромагнітні трансформатори, принцип дії яких ґрунтується на перетворенні енергії електричного поля в енергію магнітного поля і зворотному перетворенні останньої. Тим самим здійснюється передача електричної енергії з одного кола в друге. Такий трансформатор складається з феромагнітного магнітопроводу та розташованих на ньому обмоток. Обмотка, яка підмикається до первинної живильної мережі (джерела сигналу), називається первинною, а обмотки, до яких підмикаються кола навантаження, – вторинними.

Розрізняють силові трансформатори та сигнальні.

Силові трансформатори електронної апаратури – це трансформатори, призначені для перетворення напруги електричної мережі в напруги, потрібні для живлення електронних пристроїв.

Сигнальні трансформатори – це трансформатори малої потужності, призначені для чіткої передачі та перетворення електричних сигналів. Їх розділяють на вхідні (що забезпечують узгодження вхідних опорів електронних вузлів та джерел сигналу), вихідні (що забезпечують узгодження вихідних опорів електронних пристроїв з опорами навантажень) та імпульсні (що забезпечують перетворення та формування імпульсних сигналів).

Магнітопроводи трансформаторів є: стрижневі, броньові та тороїдальні (рис. 2.20).

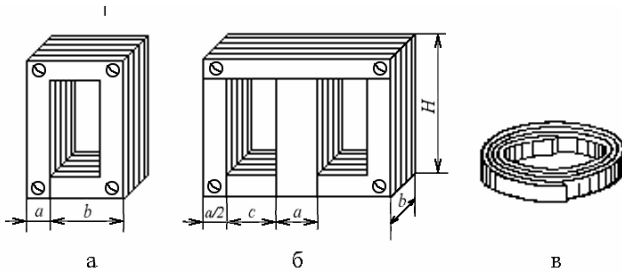


Рис. 2.20. Структура магнітопроводів трансформаторів:
а – стрижневі, б – броньові, в – тороїдальні

Трансформатори із стрижневими магнітопроводами (рис. 2.20а) мають нерозгалужене магнітне коло, яке володіє відносно великим значенням потоку розсіяння та кращими умовами охолодження обмоток, тому що вони розташовані на різних стрижнях. Такі конструкції менш чутливі до зовнішніх магнітних полів у зв'язку з тим, що ЕРС завади, які наводяться в обох котушках, протилежні за знаком, тому частково або цілком знищуються. Указані особливості дають перевагу під час виготовлення трансформаторів великої потужності. Їх недоліки – великі потоки розсіяння та більші, ніж у броньових трансформаторів, масогабаритні показники.

Броньові трансформатори (рис. 2.20б) мають розгалужене магнітне коло. Обмотки розташовуються на середньому стрижні. Такі трансформатори відносять до найбільш простих та дешевих у виробництві. Недоліками їх є відносно висока чутливість до наводок, великий потік розсіяння та погане охолодження обмоток.

Трансформатори на тороїдальних осердях (рис. 2.20в) найбільш складні та дорогі. Перевагами їх є дуже мала чутливість до зовнішніх магнітних полів та мале значення потоку розсіяння. Обмотки у трансформаторах тороїдальної конструкції намотуються рівномірно вздовж всього тору, що дозволяє ще більше зменшити магнітні потоки розсіяння.

Магнітопроводи для трансформаторів виготовляють декількох типів. Броньові стрічкові: ШЛ – з найнижчою масою; ШЛМ – зі зменшеними втратами міді; ШЛЮ – зі збільшеною шириною вікна; ШЛП – з найменшим об'ємом; ШЛР – найменшої вартості; стрижневі стрічкові ПЛ: ПЛВ – з найменшою масою; – найменшої вартості; тороїдальні стрічкові з найменшою масою – ОЛ.

Головною особливістю використання трансформаторів у силовій електроніці є те, що в багатьох типах перетворювачів напруги та струми в обмотках трансформаторів мають несинусоїдну форму.

Залежно від схеми перетворювача, режиму його роботи та потужності різні параметри трансформатора виявляють значний вплив на

електромагнітні процеси, які перебігають в окремих колах схеми. Тому розглянемо параметри, які характеризують роботу трансформатора.

На рис. 2.21а зображено магнітну систему однофазного двообмоткового трансформатора, первинна w_1 та вторинна w_2 обмотки зв'язані між собою спільним магнітним потоком Φ_0 , який замикається магнітопроводом. Через те, що просторове розміщення первинної та вторинної обмоток зазвичай різне, а магнітна провідність магнітопроводів реальних трансформаторів має обмежене значення, крім спільного магнітного потоку у кожній обмотці виникає додатковий потік, який буде зв'язаний тільки зі своєю обмоткою. Такий потік називається потоком розсіяння Φ_s . Потоки розсіяння менші, що рівномірніше уздовж осердя і ближче одна до одної розташовані обмотки, а також чим вища магнітна проникність сталі. Порівняно зі спільним потоком Φ_0 потоки розсіяння Φ_{s1} та Φ_{s2} у багато разів менші.

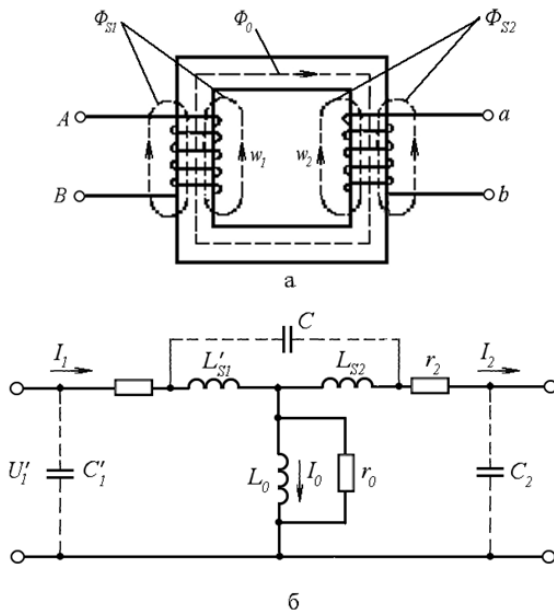


Рис. 2.21. Наведені:

- а – магнітна система однофазного двообмоткового трансформатора;
- б – еквівалентна схема однофазного двообмоткового трансформатора

Еквівалентну схему після приведення обмоток трансформатора до кількості витків вторинної обмотки наведено на рис. 2.21б. За таких умов параметри вторинної обмотки: r_2 – активний опір, L_{s2} – індуктивність,

зумовлена потоком розсіяння вторинної обмотки і C_2 – міжвиткова ємність вторинної обмотки, залишаються без зміни. Без зміни залишаються електричні параметри вторинної обмотки – ЕРС та струм. Зміняться тільки параметри первинної обмотки і величина підведеної змінної напруги U' .

Активний опір, індуктивність розсіяння та міжвиткова ємність приведені первинної обмотки однофазного трансформатора

$$r_1' = \left(\frac{w_2}{w_1}\right)^2 r_1 = n^2 r_1; \quad L_{s1}' = \left(\frac{w_2}{w_1}\right)^2 L_{s1} = n^2 L_{s1}; \quad C_1' = C_1 / n^2,$$

де w_1 та w_2 – кількість витків первинної і вторинної обмоток трансформатора; $n = w_2 / w_1$ – коефіцієнт трансформації; r_1 , L_{s1} , C_1 – активний опір, індуктивність розсіяння і міжвиткова ємність реальної (неприведеної) первинної обмотки.

Напруга на входних клеммах приведені первинної обмотки дорівнює за холостого ходу величині ЕРС вторинної обмотки

$$u_1' = \frac{w_2}{w_1} \cdot u_1 = e_2.$$

Індуктивність L_0 враховує струм намагнічення I_0 , який потрібний для створення потоку Φ_0 . Опір r_0 враховує втрати у магнітопроводі на гістерезис і вихрові струми.

Параметри елементів еквівалентної схеми визначаються зазвичай з дослідів холостого ходу і короткого замикання трансформатора.

Питомі енергетичні показники перетворювачів значною мірою визначаються габаритними розмірами і масою електромагнітних елементів, зокрема трансформаторів. Тому під час їх проектування важливо точно сформулювати вихідні дані: значення та форми струмів і напруг, частоти, перевищення температури відносно навколишнього середовища і т. інше. Важливішим фактором, що визначає масогабаритні показники трансформатора, є його робоча частота.

Так, наприклад, за синусоїдної форми напруги на обмотках трансформатора (або реактора) втрати в його магнітопроводі, виготовленому зі сталі або магнітних сплавів, визначаються за формулою:

$$P_c = A f^{3/2} B_m^2, \quad (2.4)$$

де P_c - питомі втрати, $Вт/см^3$; f – частота перемагнічування, $Гц$; B_m – амплітуда магнітної індукції, $Тл$; A – емпіричний коефіцієнт, що характеризує питомі втрати для конкретного матеріалу.

Параметр A для найбільш поширених матеріалів має такі значення: 580 (електротехнічні сталі завтовшки 0,05 мм), 360 (сплав 50Н завтовшки 0,05 мм), 90 (сплав 80 НХС завтовшки 0,05 мм). Для феритів питомі втрати визначаються значенням тангенса кута втрат за формулою

$$P_c' = \pi \cdot B_m^2 \operatorname{tg} \delta / \mu_r, \quad (2.5)$$

де μ_r – відносна магнітна проникність.

Формули (2.4) і (2.5) справедливі для синусоїдної напруги. За несинусоїдної напруги питомі втрати зростають, що можна врахувати введенням коефіцієнта γ_n

$$P_c'' = \gamma_n P_c',$$

де γ_n – коефіцієнт, який визначається за розкладання періодичної функції у ряд Фур'є.

Втрати в міді обмоток за змінного струму будь-якої форми визначаються відомим співвідношенням

$$P_m = I^2 r_c,$$

де I – діюче значення струму обмотки; r_c обмотках – еквівалентний опір обмотки.

З підвищенням частоти зростає вплив індуктивностей розсіяння L'_{s1} і L'_{s2} , а також “паразитних” ємностей C_1' і C_2 (див. рис. 2.21б).

Формули (2.4) і (2.5) приблизно визначають співвідношення між габаритними розмірами і потужністю трансформатора. Більш точні співвідношення враховують вплив частоти. Залежність об'єму магнітопроводу V_c трансформатора від його потужності $S_{тр}$ і частоти визначається за формулою:

$$V_c = \sqrt{A/k_m} \frac{S_{тр}}{\Delta T f^{1/4}}, \quad (2.6)$$

де ΔT – перевищення температури, °C; k_m – коефіцієнт заповнення вікна магнітопроводу провідниковим матеріалом.

З (2.6) бачимо, що вище частота, то кращі питомі показники об'єму і маси трансформатора. Проте можливості підвищення частоти щодо цього не безмежні. Завжди існує гранична (критична) частота, перевищення якої не веде до подальшого зменшення об'єму електромагнітного трансформатора. Окрім втрат енергії в магнітопроводі потрібно враховувати також вплив індуктивностей розсіяння обмоток трансформатора, суттєво впливових на коефіцієнт передачі напруги на підвищеній частоті.

Для однофазних трансформаторів середньої потужності з врахуванням взаємозв'язку їх параметрів, які містять індуктивність розсіяння, значення граничної частоти може бути визначено з такого співвідношення:

$$f_{тр} = \frac{1,75 \cdot 10^6}{A k_p} \sqrt{\frac{\Delta T}{S_{тр}}}, \quad (2.7)$$

де k_p – коефіцієнт, що враховує спосіб різки магнітного матеріалу.

Якщо прийняти об'єм трансформатора на частоті $f_0 = 50 \text{ Гц}$ і за перегріву на $50 \text{ }^\circ\text{C}$ за базове значення, то з урахуванням співвідношення (2.7) можна визначити, у скільки разів зменшиться об'єм трансформатора в разі збільшення робочої частоти

$$\frac{V_0}{V_{\text{гр}}} = 23(Ak_p \sqrt{S_{\text{гр}}})^{-1/4}, \quad (2.8)$$

де V_0 і $V_{\text{гр}}$ – об'єми магнітопроводів за f_0 і $f_{\text{гр}}$ відповідно.

З (2.8) бачимо, що максимальне зменшення об'єму трансформатора за збільшення робочої частоти зумовлено втратами в магнітопроводі, потужністю та допустимим перегрівом.

Для прикладу в табл. 2.8 наведено значення граничних частот для стрижневих (ПЛ) магнітопроводів різних марок.

Вплив частоти на об'єм магнітопроводів стрижневого типу для трансформаторів потужністю 2 кВт , виконаних з різних матеріалів, показано на рис. 2.22 (1 – сталь Е360А, $0,08 \text{ мм}$; 2 – сплав 50Н, $0,05 \text{ мм}$; 3 – сплав 80НХС; 4 – ферит 2500НМС). Згідно з наведеними залежностями ступінь граничного зменшення об'єму магнітопроводу незначно змінюється залежно від марки застосованого матеріалу. Суттєво змінюється лише абсолютне значення самого об'єму. Слід ще раз зазначити, що значення $f_{\text{гр}}$ визначається опором індуктивностей розсіяння. Тому для збільшення $f_{\text{гр}}$ слід уживати спеціальних заходів, які призводять до зменшення цих індуктивностей: секціонування обмоток, поліпшення конструкції тощо. Загалом ж визначальним фактором у об'ємі трансформатора є матеріал магнітопроводу. На підвищених частотах застосовують холоднокатані сталі з малими питомими втратами на перемагнічення. Що менша товщина стрічки, з якої виготовляють магнітопровід, то менші втрати від вихрових струмів і слабша залежність магнітної проникності від частоти. На частотах більших 20 кГц раціонально використовувати ферити, які мають високий питомий електричний опір струмам підвищеної частоти.

Таблиця 2.8

Значення граничних частот для стрижневих магнітопроводів різних марок

Матеріал	А	Густина, Г/см^3	Гранична частота, Гц
			ПЛ
Сталь Е360А (товщина $0,08 \text{ мм}$)	580	7,6	7230
Сплав 50Н	360	8,2	8735
Сплав 80НХС	90	8,2	27960
Ферит 2500НМС	120	4	52420

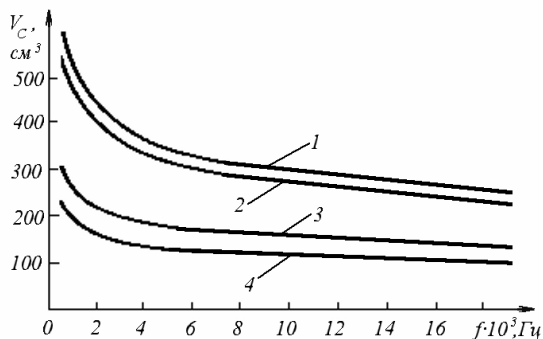


Рис. 2.22. Графік залежності об'єму магнітопроводів стрижневого типу від частоти

Перспективними електромагнітними матеріалами для силової електроніки є металеві сплави з аморфною структурою. Вони володіють високими магнітними та механічними характеристиками, які забезпечують значні переваги перед традиційними матеріалами щодо поліпшення масогабаритних показників електромагнітних елементів. Особливо слід відзначити низькі втрати окремих марок аморфних сплавів на підвищених частотах (наприклад, сплав марки 24КНСР має питомі втрати 8 Вт/кГ за частоти 20 кГц та магнітної індукції $0,2 \text{ Тл}$). Проте високий рівень магнітних властивостей аморфних сигналів досягається після спеціальної термічної обробки в магнітному полі. Велика залежність магнітних властивостей від технології виготовлення стримує широке, серійне випробування аморфних сплавів.

Вищесказане багато в чому належить не тільки до трансформаторів, а й до реакторів. Об'єм реактора на підвищених частотах також зазвичай визначається втратами в магнітопроводі. З цієї точки зору за малих значень енергоємності реактора доцільно використовувати магнітодіелектрики, наприклад альсифери або ферити. Якщо ж енергоємність реактора велика, за малої потрібної індуктивності раціональним виявляється використання повітряних конструкцій (без магнітопроводу).

Сигнальні трансформатори, які забезпечують чітку передачу аналогових інформаційних сигналів, проектують таким чином, щоб внесені ними частотні та нелінійні спотворення не перевищували заданих за коефіцієнтів трансформації, потрібних для узгодження опорів джерел сигналів та навантажень. Частотні спотворення сигналу спостерігаються як у сфері низьких, так і високих частот. У сфері низьких частот вони

зумовлені малим значенням опору індуктивності L_0 (рис. 2.21б), внаслідок чого певна частина електричного струму, створеного вхідним сигналом, відгалужується до неї. У сфері високих частот частотні спотворення зумовлені наявністю в обмотках індуктивностей розсіяння L_s , електромагнітними втратами у магнітопроводі r_0 , а також наявністю в обмоток та між обмотками паразитних ємностей C . Врахувати ємності достатньо складно через те, що вони мають розподілений характер і суттєво змінюються залежно від технології виготовлення обмоток. Але їх наявність потрібно враховувати.

Якщо трансформатор працює на достатньо високій частоті (вище сотень $\kappa\text{Гц}$), активний опір проводу обмотки збільшується через поверхневий ефект та ефект близькості. Для зменшення впливу частоти на активний опір обмоток їх намотують декількома скрученими і з'єднаними разом проводами (літцендратом). При цьому суттєво збільшується сумарна поверхня, якою тече електричний струм на підвищених частотах, і зменшується зміна активного опору обмоток з частотою (на високих частотах струм тече поверхнею, практично не потрапляючи в середину провідників).

Для зменшення власної ємності використовують конструктивні заходи, за допомогою яких зводять до мінімуму значення ємності між внутрішнім шаром обмотки і магнітопроводом і ємності між шарами обмоток. Зокрема, застосовують секціонування обмоток, спеціальні типи намоток, електростатичні екрани, раціональне заземлення та з'єднання кінців, діелектрики з малою величиною діелектричної проникності.

Нелінійні спотворення зумовлені тим, що індуктивність L_0 і опір втрат r_0 залежать від значення магнітної індукції у магнітопроводі трансформатора: $L_0 = f(B)$, $r_0 = f(B)$. Як результат співвідношення між опорами еквівалентної схеми змінюються залежно від рівня вхідного сигналу, а відповідно змінюється коефіцієнт трансформації трансформатора. Це призводить до спотворення форми вихідного сигналу (нелінійними спотвореннями).

Імпульсними трансформаторами (ІТ) називаються спеціальні типи сигнальних трансформаторів, призначені для трансформації або формування імпульсів напруги (струму) різної форми. Головною величиною, яка пред'являється до ІТ, є вимога малих або певних спотворень форми імпульсу. На рис. 2.23 показано типові спотворення форми прямокутного імпульсу, який передається через імпульсний трансформатор.

Збільшення тривалості t_Φ фронту імпульсу (швидкого наростання сигналу) зумовлено дією індуктивностей розсіяння L'_{s1} , L_{s2} і ємностями C'_1 , C_2 трансформатора.

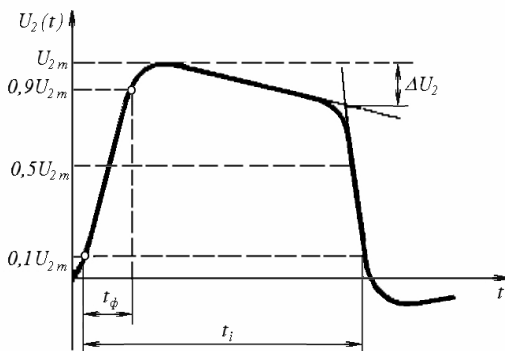


Рис. 2.23. Типові спотворення форми прямокутного імпульсу, який передається через імпульсний трансформатор

Відносний спад $\lambda = \Delta U_2 / U_{2m}$ вершини імпульсу пояснюється кінцевим значенням індуктивності намагнічення L_0 .

Важливою особливістю роботи ІТ є те, що трансформовані імпульси є однополярними і тому магнітопровід перемагнічують частковим несиметричним гістерезисним циклом (рис. 2.24). У такому випадку він характеризується імпульсною магнітною проникністю $\mu_i = \Delta B / H_m$. З рис. 2.24 бачимо, що величина μ_i може бути суттєво менше величини $\mu = B_m / H_m$ внаслідок того, що $\Delta B < B_m$. Для збільшення імпульсної проникності μ_i , яка визначає величину індуктивності імпульсного намагнічення L_i , потрібно використовувати в ІТ осердя з малою залишковою магнітною індукцією B_r і великою величиною індукції насичення B_s . Під час розрахунку ІТ потрібно також враховувати розмагнічувальну дію вихрових струмів. Урахування цього ефекту досягається заміною μ_i на позірну магнітну проникність $\mu_n < \mu_i$. Меншій величині μ_n відповідає і менша величина позірної індуктивності намагнічення L_n . Для зменшення розмагнічувальних вихрових струмів у магнітопроводі потрібно зменшувати товщину пластин. За коротких імпульсів необхідна товщина пластин магнітопроводу може бути дуже малою (0,05 мм і менше). Зараз для трансформації імпульсів тривалістю $t_i < 10^{-6}$ с за високих частот їх проходження в ІТ використовують осердя з фериту – матеріалу з дуже великим питомим опором і, отже, з дуже малими втратами на вихрові струми. Слід зазначити, що вихрові струми зменшують величину індуктивності намагнічення і збільшують теплові втрати в осерді.

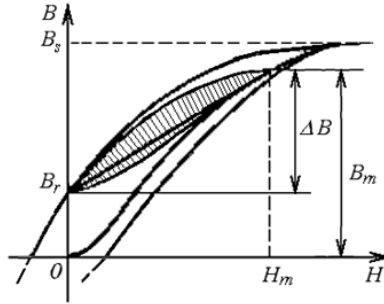


Рис. 2.24. Несимметричний гістерезисний цикл перемагнічення магнітопроводу

Матеріал, габарити магнітопроводу і кількість витків мають забезпечувати одночасне виконання таких умов:

$$1) L_n \geq \frac{t_i R_1 R_2}{(R_1 + R_2) \lambda},$$

$$2) \Delta B \leq (B_s - B_r),$$

де
$$L_n = \frac{\mu_0 \mu_n w_1^2 k_c S_c}{l_c}, \quad R_1 = r_1 + R_r,$$

$$R_2 = (r_2 + R_n) / n^2, \quad n = w_2 / w_1$$

(r_1 , r_2 , R_r , R_n — активні опори первинної і вторинної обмоток, джерела сигналу та навантаження; k_c — коефіцієнт заповнення сталлю площини перерізу магнітопроводу S_c , який має середню довжину магнітної силової лінії l_c).

Перша вимога визначає допустимий спад вершини імпульсу, а друга забезпечує відсутність насичення осердя.

Через те, що величини L_n та L_s пропорційні квадрату кількості витків, але величина індуктивності L_s (на відміну від величини L_n) не залежить від магнітної проникності μ_n , в ІТ прагнуть використовувати матеріали з можливо більшою величиною μ_n . Більша величина μ_n дозволяє одержати необхідну величину L_n за меншої кількості витків і виконати обмотування одношаровими, рівномірно розподіленими вздовж магнітопроводу.

Для зменшення величини власної ємності ІТ потрібно початки (кінці) одношарових обмоток наближати один до одного та віддаляти високовольтні обмотки від магнітопроводу. Бажано також залишати магнітопровід незаземленим.

Зазвичай в ІТ малої потужності використовують торіодальні магнітопроводи з дуже малим магнітним полем розсіяння. В

обчислювальній техніці широко використовуються імпульсні трансформатори на магнітопроводах з прямокутною петлею гістерезиса.

Повне умовне позначення уніфікованих трансформаторів складається з літер, що вказують на його тип, і цифр, що характеризують головні параметри. Застосовують такі літерні позначення: ТА – трансформатор живлення анодних кіл; ТН – трансформатор живлення розжарювальних кіл; ТАН – трансформатор живлення анодно-розжарювальних кіл; ТПП – трансформатор живлення пристроїв на напівпровідникових приладах; ТС – трансформатор живлення побутової апаратури; ТТ – трансформатор живлення тороїдальний; ТВТ – трансформатор вхідний для транзисторних пристроїв; ТОТ – трансформатор вихідний для транзисторних пристроїв; ТМ – трансформатор узгоджувачий малопотужний; ТИ – трансформатор імпульсний; ТИМ – трансформатор імпульсний малопотужний. Так, наприклад, малопотужний трансформатор живлення електронної апаратури, який може підмикатися до напруг $127; 220\text{ В}$ з частотою живильної мережі 50 Гц , має позначення ТА7-127/220-50.

В окремих випадках застосовуються безобмоткові трансформатори, в яких використовуються п'єзо ефект. Такі трансформатори вигідно застосовувати під час одержання великого коефіцієнта трансформації $n = 10 \dots 1000$ та малої потужності сигналу, що передається.

П'єзо ефектом називають властивості деяких матеріалів змінювати свої геометричні розміри під впливом електричного поля або утворювати на гранях пов'язані різнойменні заряди за їх розтягу або стиску. П'єзо ефект спостерігається в таких матеріалах, як кварц, сегнетова сіль, турмалін, титаніт барію, п'єзокераміка тощо.

П'єзотрансформатори складаються з п'єзоелемента з нанесеними на нього електродами і корпусу з контактами. Простіший п'єзотрансформатор має п'єзокерамічну пластину прямокутної форми, на яку методом впікання нанесені електроди із срібла (рис. 2.25; 1 – пластина із сегнетодіелектрика; 2, 3 – електроди).

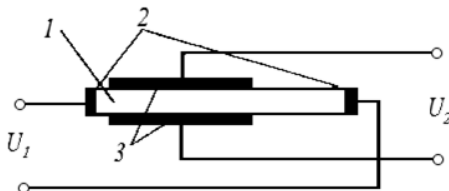


Рис. 2.25. Схема простішого п'єзотрансформатора (1 – пластина із сегнетодіелектрика; 2, 3 – електроди)

До однієї пари електродів підмикається вхідна напруга, яка утворює електричне поле в діелектрику. Як результат в п'єзоелементі виникають

коливання і відповідні ділянки його деформуються. На деформованих ділянках з'являється ЕРС, яка може бути знята за допомогою правильно розміщених електродів. Вибором параметрів п'єзоелемента, геометрії та розташування електродів можна одержати коефіцієнт трансформації в декілька сотень і більше. Такі трансформатори не володіють широкосмуговістю і добре працюють на визначених частотах (рис. 2.26а). Закріплюючи п'єзоелемент у корпусі, вузли кріплення розташовують у місцях мінімальної амплітуди механічних коливань. Амплітудна характеристика п'єзотрансформатора має суттєву нелінійність (рис. 2.26б). Тому він не може бути ефективно використаний для чіткого перетворення сигналу.

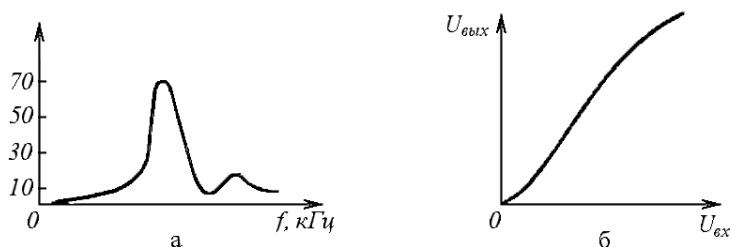


Рис. 2.26. Характеристики п'єзотрансформатора:
а – частотна; б – амплітудна

Проте, у колах, де не потребується особливої чіткості, а важливий лише високий коефіцієнт трансформації за малої вихідної потужності (до 5 Вт), вони можуть успішно конкурувати з трансформаторами електромагнітного типу.

Існує гранична напруженість електричного поля, перевищення якої призводить до перегріву п'єзоелемента, що знижує надійність п'єзотрансформатора. Тому припустиму напруженість слід обирати залежно від матеріалу і допустимого перегріву п'єзотрансформатора.

Головні параметри дреселів

1. Номінальна індуктивність.
2. Допустиме відхилення індуктивності (різниця між граничним і номінальним значеннями).
3. Температурний коефіцієнт індуктивності $TKL = \Delta L / (L \Delta T)$.
4. Температурна нестабільність індуктивності (відносна зміна індуктивності, яка викликана зміною температури).
5. Температурний коефіцієнт добротності $TKD = \Delta Q / (Q \Delta T)$.

6. Власна ємність дроселя (електрична ємність), яка становить з його індуктивністю резонансний контур, і виміряна на частоті власного резонансу.

7. Робочий діапазон температур (мінімальна і максимальна).

Для реакторів, які використовують у колах живлення, важливі: 1) струм підмагнічення I_0 ; 2) індуктивність L ; 3) опір обмотки реактора постійному струму.

Головні параметри трансформаторів живлення

1. Номінальна напруга первинної обмотки U_1 .
2. Номінальний струм первинної обмотки I_1 .
3. Напруга вторинної обмотки U_2 .
4. Струм вторинної обмотки I_2 .
5. Напруга холостого ходу U_0 (напруга на розімкненій вторинній обмотці).
6. Номінальна потужність (сума потужностей вторинних обмоток).
7. Коефіцієнт трансформації.
8. Частота живлення.

Для низькочастотних вихідних трансформаторів також важливі: 1) смуга частот (обмежується нижньою f_n і верхньою f_v частотами робочого діапазону); 2) опір навантаження (зазвичай задається на середній частоті); 3) номінальна вихідна потужність; 4) коефіцієнт корисної дії. У сигнальних трансформаторів параметри задаються залежно від їх призначення.

Умовне позначення трансформаторів показано на рис. 2.27 (а – магнітопровід із сталі; б – магнітопровід з феромагнетика).

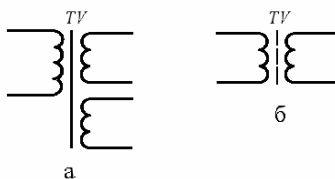


Рис. 2.27. Умовне позначення трансформаторів:
а – магнітопровід із сталі; б – магнітопровід з феромагнетика

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Як підрозділяються резистори? 2. Які характеристики мають змінні резистори? 3. Назвіть параметри резисторів. 4. Що таке терморезистор? 5. Що таке варистор? 6. Як розділяють конденсатори за видом діелектрика? 7. Як визначається температурний коефіцієнт ємності? 8. Що таке вариконд?

9. Які параметри мають конденсатори? 10. Які магнітні елементи Ви знаєте? 11. Які матеріали застосовують для осердь магнітних елементів? 12. Які втрати виникають під час перемагнічення феромагнетиків? 13. Що таке дросель? 14. Що таке трансформатор і для чого він призначений? 15. Які є магнітопроводи трансформаторів? 16. Від чого залежать питомі показники трансформаторів? 17. На які види розділяють трансформатори? 18. Чим зумовлені частотні і нелінійні спотворення в сигнальних трансформаторах? 19. Які параметри впливають на форму імпульсів ІТ? 20. Що таке п'єзотрансформатор? 21. Назвіть головні параметри дроселів і трансформаторів.

РОЗДІЛ 3

АНАЛОГОВІ ПІДСИЛЮВАЛЬНІ ПРИСТРОЇ НА ТРАНЗИСТОРАХ

3.1. Загальні властивості, класифікація та головні характеристики підсилювача

Електронним підсилювачем називають пристрій, який використовується для підвищення потужності вхідного електричного сигналу. При цьому підсилення малопотужного вхідного сигналу досягається за рахунок енергії зовнішнього джерела живлення значно більшого рівня потужності. Будь-який підсилювач складається з активного підсилювального елемента, джерела живлення та пасивних кіл. Підсилювач можна розглядати як активний чотириполосник (рис. 3.1), до вхідних затискачів (1,2) якого приєднується джерело вхідного сигналу у вигляді джерела напруги (рис. 3.1а) або джерела струму (рис. 3.1б). Зовнішнє навантаження R_n , яке споживає енергію підсиленого сигналу, під'єднується до виходу підсилювача (затискачі 3, 4). Джерело вхідного сигналу навантажується вхідним опором підсилювача $R_{вх}$, на якому виділяється потужність вхідного сигналу. Цей сигнал керується енергією джерела живлення значно більшого рівня потужності. Таким чином, використання активного керуючого елемента (наприклад, транзистора) та більш потужного джерела живлення дає можливість підсилити потужність вхідного сигналу.

Як правило, один вхідний (2) та один вихідний (4) затискачі еквіпотенціальні, тому що з'єднані із спільною шиною, яка зветься «землею» або корпусом.

Для вхідного кола підсилювача з джерелом напруги (рис. 3.1а) можна записати:

$$U_{вх} = E_d \frac{R_{вх}}{R_{вх} + R_d}. \quad (3.1)$$

З (3.1) випливає, що спад напруги на внутрішньому опорі R_d джерела вхідного сигналу буде незначним, тобто $U_{вх} \approx E_d$, якщо виконується умова $R_{вх} \gg R_d$.

Для вхідного кола підсилювача (рис. 3.1б) маємо:

$$I_{вх} = I_d \frac{R_d}{R_{вх} + R_d}. \quad (3.2)$$

Якщо $R_d \gg R_{вх}$, то весь струм джерела вхідного сигналу відгалужується у вхідний опір підсилювача. Отже, за великого вхідного опору підсилювача керування в навантаженні здійснюється джерелом напруги, а за малого $R_{вх}$ – джерелом струму.

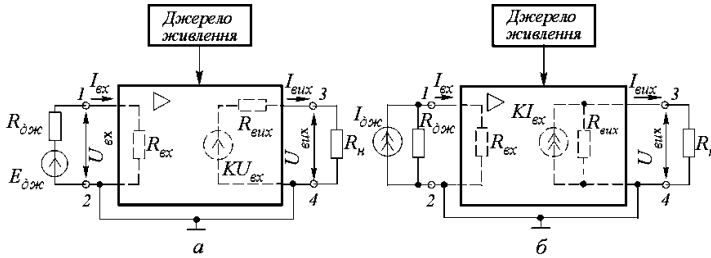


Рис. 3.1. Схема підсилювача:

а – з джерелом напруги, б – з джерелом струму

Вихідне коло підсилювача також може бути джерелом напруги $KU_{вх}$ (рис. 3.1а) або джерелом струму $KI_{вх}$ (рис. 3.1б) з внутрішнім опором $R_{вих}$. Ці джерела відображають властивості підсилювача, які характеризуються коефіцієнтом передачі (підсилення) K_n , що в першому випадку є коефіцієнтом підсилення напруги, а у другому – струму.

Всі електронні підсилювачі підвищують потужність. Але у низці випадків головним показником є підсилення напруги або струму. Тому підсилювачі поділяють на підсилювачі напруги, струму та потужності. Підсилювач напруги забезпечує на навантаженні задане значення вихідної напруги. У такому режимі підсилювач працює, якщо виконуються умови $R_{вх} \gg R_{д}$ та $R_{н} \gg R_{вих}$, що забезпечує відносно великі зміни напруги на навантаженні за невеликих змін струму у вхідному та вихідному колах. У режимі підсилення струму потрібно виконання умов $R_{вх} \ll R_{д}$ та $R_{н} \ll R_{вих}$, щоб у вихідному колі за малих значень напруги протікав струм заданого значення. Для підсилювача потужності умови узгодження вхідного кола з джерелом вхідного сигналу та вихідного кола з навантаженням для передавання максимальної потужності мають вигляд $R_{вх} \approx R_{д}$ та $R_{н} \approx R_{вих}$.

За характером зміни у часі підсилювального сигналу розрізняють підсилювачі постійного та змінного струму. Підсилювачі постійного струму працюють за нижньої частоти $f_n = 0$. А підсилювачі змінного струму поділяються на підсилювачі низької та високої частоти.

Структура підсилювача визначається смугою частот робочого діапазону. За цією ознакою підсилювачі поділяють на вузькосмугові, для яких характерно відношення $f_b/f_n < 1,1$ (підсилення у дуже вузькому діапазоні частот), та широкосмугові з f_b/f_n , яке досягає 100 і більше.

Залежно від форми підсилюваних сигналів розрізняють підсилювачі гармонічних (синусоїдних) та імпульсних сигналів. Оскільки імпульсні сигнали, наприклад, прямокутної форми, містять у собі широкий спектр частот, імпульсні підсилювачі належать до класу широкосмугових. Якщо підсилення одного каскаду недостатньо, то як навантаження R_n

використовується вхідне коло другого підсилювального каскаду, вихід якого під'єднується до входу третього каскаду і т. інше. Підсилювач, що має кілька ступенів підсилення, називають багатокаскадним. Так, за структурою розрізняють однокаскадні та багатокаскадні підсилювачі, а за способом зв'язку між каскадами – підсилювачі з ємнісним, трансформаторним та гальванічним зв'язком.

Трансформаторний зв'язок використовується лише у кінцевих каскадах підсилення потужності для узгодження підсилювача з навантаженням.

За типом навантаження підсилювачі можна розділити на резистивні (аперіодичні) та резонансні (вибіркові).

Дедалі більше у підсилювальній техніці використовують операційні підсилювачі в інтегральному виконанні, які одночасно задовольняють багатьом названим вище умовам. Такі підсилювачі здебільшого підсилюють напругу і використовуються для підсилення сигналів як постійного, так і змінного струму в широкому діапазоні частот.

Роботу кожного підсилювача можна характеризувати різними експлуатаційними, кількісними та якісними показниками (вихідними параметрами).

Коефіцієнт підсилення. Коефіцієнтом підсилення називається відношення вихідної (напруги, струму, потужності) величини, яка характеризує рівень сигналу, до вхідної (напруги, струму, потужності). Чисельно він показує, наскільки сигнал на виході більше, ніж на вході.

Якщо розглядати підсилювач як чотириполюсник, який має комплексний коефіцієнт підсилення, то можна записати:

$$\underline{K} = \frac{\dot{A}_{\text{вих}}}{\dot{A}_{\text{вх}}} = \frac{A_{\text{вих}} e^{j\varphi_{\text{вих}}}}{A_{\text{вх}} e^{j\varphi_{\text{вх}}}} = \frac{A_{\text{вих}}}{A_{\text{вх}}} e^{j(\varphi_{\text{вих}} - \varphi_{\text{вх}})} = K e^{j\varphi}, \quad (3.3)$$

де $K = \frac{A_{\text{вих}}}{A_{\text{вх}}}$ – модуль коефіцієнта підсилення; $\varphi = \varphi_{\text{вих}} - \varphi_{\text{вх}}$ – фазовий зсув між вхідною та вихідною напругою або між вхідним та вихідним струмом.

Згідно з призначенням підсилювача розрізняють коефіцієнти підсилення за напругою \underline{K}_U , за струмом \underline{K}_I і за потужністю K_P :

$$\underline{K}_U = \frac{U_{\text{вих}}}{U_{\text{вх}}}; \quad \underline{K}_I = \frac{I_{\text{вих}}}{I_{\text{вх}}}; \quad K_P = \frac{P_{\text{вх}}}{P_{\text{вих}}}. \quad (3.4)$$

Загальний коефіцієнт багатокаскадного підсилювача дорівнює добутку коефіцієнтів підсилення окремих каскадів:

$$\underline{K} = \underline{K}_1 \cdot \underline{K}_2 \cdot \dots \cdot \underline{K}_n = \prod_{i=1}^n \underline{K}_i. \quad (3.5)$$

Часто коефіцієнт підсилення виражають не у відносних, а в логарифмічних одиницях, тобто використовують не саме відносне число K , а його логарифм. Доцільність такого підходу зумовлена тим, що

органи почуття людини сприймають зростання сили зовнішніх подразників не за законом прямої пропорційності, а значно повільніше.

Ріст суб'єктивного сприйняття, як виявилось, відбувається приблизно пропорційно сигналу, що фактично сприймається,

$$\frac{S}{S_0} = A \lg\left(\frac{U}{U_0}\right), \quad (3.6)$$

де s – суб'єктивне сприйняття підсиленого сигналу ; S_0 – те саме початкового сигналу; U – фактична амплітуда підсиленого сигналу ; U_0 – те саме, початкового сигналу; A – коефіцієнт пропорційності.

Таким чином, якщо, наприклад, сила звуку збільшується в 100 разів, то суб'єктивне сприйняття збільшується приблизно в 2 рази ($\lg 100 = 2$).

Зараз прийняті два види логарифмічних одиниць: децибелі та непері.

Коефіцієнт підсилення за потужністю в децибелах визначається формулою:

$$K_{P(\text{дБ})} = 10 \lg\left(\frac{P_{\text{вих}}}{P_{\text{вх}}}\right) = 10 \lg K_P \quad (3.7)$$

звідки
$$K_P = 10^{0,1 K_{P(\text{дБ})}} \quad (3.8)$$

За $K_{P(\text{дБ})} = 1$ дБ маємо $K_P = 10^{0,1} \approx 1,26$, тобто за коефіцієнта підсилення $K_{P(\text{дБ})} = 1$ дБ потужність підсилюється в 1,26 разів.

Ураховуючи, що потужність P пропорційна U^2 або I^2 , коефіцієнти підсилення за напругою (струмом) визначаються за формулою:

$$K_{\text{дБ}} = 20 \lg K = 20 \lg(U_{\text{вих}} / U_{\text{вх}}). \quad (3.9)$$

Яким буде коефіцієнт підсилення K у відносних одиницях, якщо в децибелах він дорівнює одиниці? Поклавши в (3.9) $K_{\text{дБ}} = 1$, одержимо

$$1 = 20 \lg K ; \lg K = 1 / 20 = 0,05 ,$$

звідки $K = 10^{0,05} = 1,12$.

Отже, якщо коефіцієнт підсилення дорівнює одному децибелу, то напруга на виході більша, ніж на вході, в 1,12 разів.

З (3.9) виходить також, що у загальному випадку $\lg K = K_{\text{дБ}} / 20 = 0,05 K_{\text{дБ}}$, звідки

$$K = 10^{0,05 K_{\text{дБ}}}. \quad (3.10)$$

Коефіцієнт підсилення з потужності в неперах визначається за формулою:

$$K_{P(\text{Нп})} = 0,5 \ln K_P, \quad (3.11)$$

звідки

$$K_P = e^{2 K_{P(\text{Нп})}}. \quad (3.12)$$

Якщо $K_{P(\text{Нп})} = 1$ Нп, то $K_P = e^2 \approx 7,4$, тобто за коефіцієнта підсилення $K_{P(\text{Нп})} = 1$ Нп потужність підсилюється у 7,4 рази.

Коефіцієнт підсилення за напругою (струмом) у неперах визначається за формулою:

$$K_{\text{Нп}} = \ln K, \quad (3.13)$$

звідки

$$K = \exp K_{\text{Нп}}, \quad (3.14)$$

де $\exp(e)$ – основа натуральних логарифмів ($e \approx 2,72$).

Якщо $K_{\text{Нп}} = 1$, то $K = e \approx 2,72$. Отже, коефіцієнт підсилення $K_{\text{Нп}} = 1$ Нп відповідає підсиленню напруги (струму) в 2,72 рази.

Використання логарифмічних одиниць зручно ще й тим, що при цьому загальний коефіцієнт підсилення багатокаскадного підсилювача дорівнює

$$K_{\text{дБ}} = K_{1\text{дБ}} + K_{2\text{дБ}} + \dots + K_{n\text{дБ}} = \sum_{i=1}^n K_{i\text{дБ}}. \quad (3.15)$$

Коефіцієнти підсилення одного й того самого підсилювача в децибелах і неперах зв'язані між собою співвідношенням:

$$\frac{K_{\text{дБ}}}{K_{\text{Нп}}} = \frac{20 \lg K}{\ln K} = \frac{20 \lg K}{2,3 \lg K} \approx 8,7, \quad (3.16)$$

очевидно

$$\frac{K_{\text{Нп}}}{K_{\text{дБ}}} = \frac{1}{8,7} = 0,115. \quad (3.17)$$

Головним якісним показником підсилювача є точність відтворення форми сигналу, що підсилюється. В ідеальному підсилювачі крива зміни напруги на виході має чітко повторювати форму кривої зміни напруги на вході. При цьому допускається деякий зсув у часі Δt між вхідною ($U_{\text{вх}}$) та вихідною ($U_{\text{вих}}$) напругами, який дорівнює часу проходження сигналу через підсилювач. Умова неспотвореного підсилення може бути записана у вигляді

$$U_{\text{вих}}(t) = KU_{\text{вх}}(t - \Delta t). \quad (3.18)$$

Відхилення форми вихідного сигналу від форми вхідного сигналу називають спотвореннями. Спотворення є лінійними та нелінійними. Обидва види спотворень змінюють форму вихідного сигналу, але причини їх появи та методи компенсації різні.

Нелінійні спотворення. Нелінійні спотворення виявляються в тому, що за підсилення сигналу синусоїдної форми вихідний сигнал не є суто синусоїдним. У вихідному сигналі крім головної гармоніки, яка має частоту вхідного сигналу, з'являється низка вищих гармонік. У сигналі складної форми змінюється спектральний склад. Нелінійні спотворення виникають через наявність у підсилювачі елементів з нелінійними ВАХ. Цей тип спотворень зумовлений наявністю нелінійних ділянок характеристик (вхідних та вихідних) транзисторів, а також нелінійністю кривих намагнічування осердь трансформаторів зв'язку і т. інше.

Приклад виникнення нелінійних спотворень під час роботи транзистора з СЕ на нелінійній ділянці вхідної характеристики показаний на рис. 3.2. З графіка бачимо, що в разі подачі на базу напруги синусоїдної форми вхідний струм бази відрізняється від синусоїди (крива несиметрична відносно рівня $I_{0Б}$).

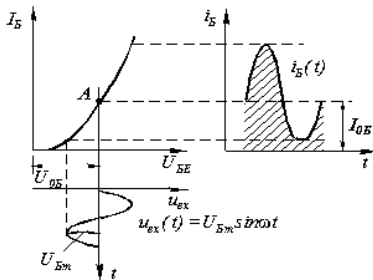


Рис. 3.2. Графік нелінійних спотворень вхідної характеристики БТ з СЕ

Виникнення нелінійних спотворень можливо показати аналітично, записавши для спрощення $I_B = f(U_{BE})$ квадратичною залежністю

$$i_B = \alpha U_{BE}^2 = \alpha (U_{0BE} + U_{вх})^2,$$

де U_{0BE} – напруга зміщення на базі транзистора; $U_{вх}$ – миттєве значення напруги вхідного сигналу. Тоді

$$i_B = \alpha (U_{0BE} + U_{Bm} \sin \omega t)^2 = \alpha U_{0BE}^2 + 2\alpha U_{0BE} U_{Bm} \sin \omega t + \alpha U_{Bm}^2 \sin^2 \omega t.$$

Позначивши $\alpha U_{0BE}^2 = I_{0Б}$ (струм спокою бази),

$$2\alpha U_{0BE} U_{Bm} \sin \omega t = I_{Б1m} \sin \omega t$$

(перша гармоніка струму бази), розклавши третю складову

$$\alpha U_{Bm}^2 \sin^2 \omega t = \frac{\alpha U_{Bm}^2}{2} - \frac{\alpha U_{Bm}^2}{2} \cos 2\omega t \quad \text{та позначивши} \quad \frac{\alpha U_{Bm}^2}{2} = \Delta I_{0Б} \quad (\text{приріст}$$

струму спокою бази), $\frac{\alpha U_{Bm}^2}{2} \cos 2\omega t = I_{Б2m} \cos 2\omega t$ (друга гармоніка струму

бази), можна записати

$$i_B = I_{0Б} + \Delta I_{0Б} + I_{Б1m} \sin \omega t - I_{Б2m} \cos \omega t. \quad (3.19)$$

З (3.19) бачимо, що за апроксимації вхідної характеристики квадратичною залежністю на виході підсилювача з'являється додаткова складова сигналу з подвійною частотою вхідного сигналу.

За наявності нелінійних спотворень напруга або струм першої гармоніки є корисним підсиленням сигналом. Усі вищі гармоніки, починаючи з другої, є наслідком нелінійних спотворень. Рівень нелінійних спотворень чисельно оцінюється коефіцієнтом гармонік K_T ,

пропорційний потужності, яка розвивається вищими гармоніками. Якщо навантаженням підсилювача є суто активний опір, то

$$K_r = \sqrt{\sum_{n=2}^{\infty} P_n / P_1} = \sqrt{\sum_{n=2}^{\infty} I_n^2 / I_1^2} = \sqrt{\sum_{n=2}^{\infty} U_n^2 / U_1^2}, \quad (3.20)$$

де P_1 , I_1 , U_1 – потужність, струм та напруга першої гармоніки, n – номер гармоніки.

Під час оцінювання нелінійних спотворень у більшості випадків ураховують тільки другу та третю гармоніки, тому що більш високі гармоніки вихідного сигналу зазвичай мають малу потужність. У багатокаскадних підсилювачах загальний коефіцієнт нелінійних спотворень

$$K_r = K_{r1} + K_{r2} + K_{r3} + \dots + K_{rm} = \sum_{i=1}^m K_{ri}. \quad (3.21)$$

Нелінійні спотворення пов'язані лише з амплітудою вхідного сигналу і не пов'язані з його частотою. У багатокаскадних підсилювачах найбільші нелінійні спотворення зазвичай виникають у кінцевих каскадах, на вхід яких надходять сигнали з великою амплітудою. Що більше потужність, яку віддає підсилювач, то вище коефіцієнт нелінійних спотворень. Про наявність нелінійних спотворень у разі підсилення сигналу будь-якої форми та відомої амплітуди можна судити за ступенем відхилення *амплітудної характеристики підсилювача* – залежності $U_{\text{вих}} = f(U_{\text{вх}})$ на деякій сталій частоті – від прямої лінії (рис. 3.3). Амплітудна характеристика не придатна для кількісного оцінювання і дозволяє лише приблизно визначити межі лінійності підсилення. У робочому діапазоні амплітуд вхідного сигналу $U_{\text{вх min}} - U_{\text{вх max}}$ амплітудна характеристика прямолінійна (відрізок аб), а кут її нахилу задається коефіцієнтом підсилення на цій частоті.

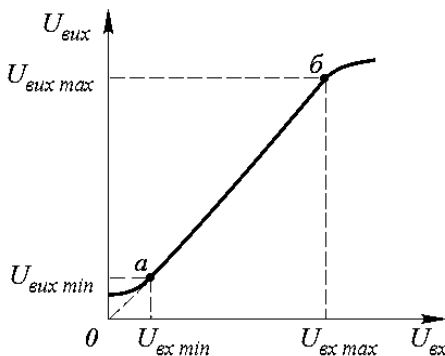


Рис. 3.3. Амплітудна характеристика підсилювача

Якщо вхідна напруга не перевищує значення $U_{\text{вх min}}$, то напруга на виході підсилювача $U_{\text{вих min}}$ визначається напругою його власних шумів, які глушать корисний вхідний сигнал. Шуми підсилювача залежать, як правило, від шумів його активних та пасивних елементів. Їх причиною є пульсації напруги джерела живлення, теплові процеси, а також неоднорідність структури матеріалу елементів і нестабільність електричних процесів у часі.

За великих вхідних напруг ($U_{\text{вх}} > U_{\text{вх max}}$) пропорційність між $U_{\text{вих}}$ та $U_{\text{вх}}$ порушується, оскільки немає пропорційної залежності між вхідним та вихідним струмами активного елемента підсилення – транзистора (див. рис. 3.2). Таким чином, можливість підсилювати максимальну та мінімальну напруги за умови, що кожному миттєвому значенню вхідної напруги відповідає пропорційне значення вихідної напруги (відрізок аб на рис. 3.3), відображає один з важливих показників підсилювача, який називається динамічним діапазоном. Кількісно динамічний діапазон оцінюється як

$$D = \frac{U_{\text{вх max}}}{U_{\text{вих max}}}, \quad (3.22)$$

де $U_{\text{вх max}}$ і $U_{\text{вх min}}$ – вхідні напруги, за яких спотворення підсилювального сигналу і його розрізнення на фоні шумів лежать у допустимих межах.

Лінійні спотворення зумовлені як правило залежністю від частоти коефіцієнта передачі струму h_{21E} (або h_{21B}) та реактивних опорів ємностей та індуктивностей, які є в схемі підсилювача. Рівень лінійних спотворень не залежить від амплітуди сигналу, що підсилюється, а залежить тільки від його частоти. Якщо на вхід підсилювача, коефіцієнт підсилення якого без урахування реактивних елементів дорівнює K_0 , подати сигнал $U_{\text{вх m}} \cos \omega t$, то амплітуда вихідного сигналу не буде дорівнювати очікуваній величини $K_0 U_{\text{вх m}}$. Крім того, вихідний сигнал зсувається за фазою відносно вхідного. У реальному підсилювачі вихідна напруга дорівнює:

$$U_{\text{вих m}} = K U_{\text{вх m}} \cos(\omega t + \varphi),$$

де K – коефіцієнт підсилення з урахуванням реактивних елементів; φ – кут зсуву фаз між вихідним та вхідним сигналами.

Сигнали зі складним спектральним складом та складові різних частот будуть підсилюватися неоднаково. Різними будуть і кути зсуву фаз. Неоднакове підсилення складових різних частот та різні їх фазові зсуви на виході підсилювача називають частотними та фазовими спотвореннями.

Відповідно до (3.3) можна побудувати *амплітудно-фазову характеристику* підсилювача. На практиці прийнято окремо розглядати залежності від частоти модуля і аргументу коефіцієнта підсилення. За

підсилення гармонічних коливань головними характеристиками підсилювача є **амплітудно-частотна (АЧХ) та фазочастотна (ФЧХ) характеристики**. АЧХ являє собою графік залежності модуля коефіцієнта підсилення K від частоти f [$K = F(f)$], за якою оцінюють *частотні спотворення* підсилювача. Причини виникнення частотних спотворень розглянемо на прикладі пристрою, АЧХ якого наведено на рис. 3.4а. Припустимо, що на вході підсилювального пристрою діє сигнал, рівний сумі двох гармонік однакової амплітуди, причому $\omega_2 = 2\omega_1$ (рис. 3.4б). Згідно з наведеною АЧХ (рис. 3.4а) $K_U(\omega_1) = 2K_U(\omega_2)$. Тоді напруга на виході підсилювача має вигляд, наведений на рис. 3.4в. Порівняння сумарного вхідного $U_{вх\Sigma}$ та вихідного $U_{вих\Sigma}$ сигналів показує, що вони суттєво різні.

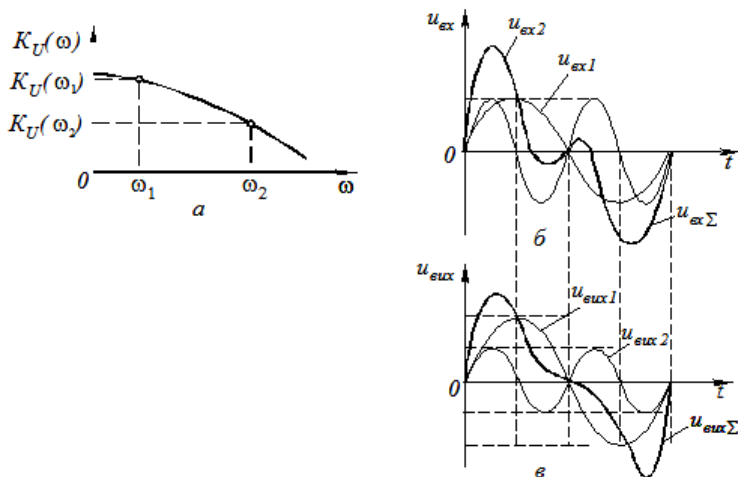


Рис. 3.4. Характеристики підсилювального пристрою:
 а – АЧХ, б – вхідний сигнал підсилювального пристрою,
 в – напруга на виході підсилювача

З наведених міркувань бачимо, що ідеальною (з точки зору відсутності частотних спотворень) є АЧХ, у якій для усіх частот, що підсилюються, виконується співвідношення $K_U(\omega) = const$ [$K_U(f) = const$], тобто АЧХ є горизонтальною прямою (пунктирна лінія на рис. 3.5). АЧХ реальних підсилювачів мають загин у верхніх та нижніх частотах.

Частотні спотворення, які вносить підсилювач на частоті f , враховує *коефіцієнт частотних спотворень* M , що дорівнює відношенню модулів коефіцієнтів підсилення на середній K_0 і цій робочій частотах,
 $M = K_0 / K$

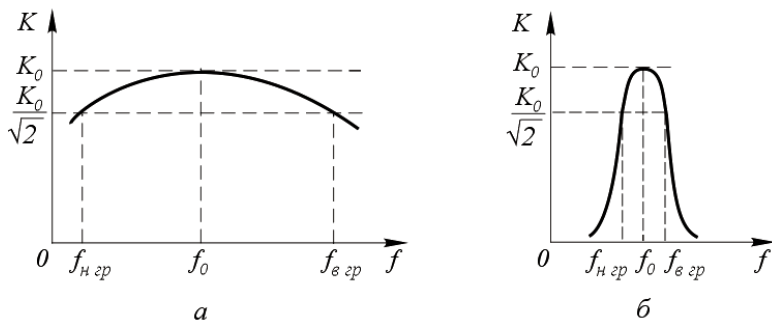


Рис.3.5. АЧХ (а, б) реальних підсилювачів

Для багатокаскадного підсилювача

$$M = M_1 \cdot M_2 \cdot \dots \cdot M_n = \prod_{i=1}^n M_i . \quad (3.23)$$

Величину частотних спотворень інколи оцінюють за відхиленням підсилення від величини K_0 , яке виражене в децибелах

$$\Delta K [\text{дБ}] = K [\text{дБ}] - K_0 [\text{дБ}] .$$

Як правило, коефіцієнт частотних спотворень знаходять на граничних частотах $f_{в гр}$ та $f_{н гр}$ умовної смуги пропускання підсилювача, яка являє собою діапазон частот $\Delta f = f_{в гр} - f_{н гр}$, в межах якого зміна модуля коефіцієнта підсилення не перевищує заданої величини $M_{н} = K_0 / K_{н}$; $M_{в} = K_0 / K_{в}$.

У різних типів підсилювачів величини $M_{н}$ та $M_{в}$ можуть бути як більше, так і менше одиниці, тому що коефіцієнт підсилення на декотрих частотах може бути або вище, або нижче коефіцієнта підсилення на середніх частотах. Відповідно і АЧХ матиме ділянки підняття або зменшення.

Як результат досліджень сприйняття частотних спотворень звукових сигналів слуховими органами людини встановлено, що якщо значення коефіцієнта частотних спотворень M знаходиться в межах 0,7 – 1,4 (це відповідає зміні цього значення на ± 3 дБ), то частотні спотворення практично не відчуваються.

За АЧХ можна визначити граничні частоти підсилювача. Граничними частотами $f_{гр}$ (або $\omega_{гр}$) називають ті частоти, на яких коефіцієнт підсилення відрізняється від коефіцієнта підсилення на середній частоті на задану величину. Граничними частотами прийнято вважати ті верхні ($f_{н гр}$) та нижні ($f_{в гр}$) частоти, на яких коефіцієнт підсилення зменшується до рівня 0,707 за напругою ($M = 1/\sqrt{2}$) і до рівня 0,5 за потужністю, тобто в обох випадках зменшується на 3 дБ.

Фазові спотворення не впливають на спектральний склад та співвідношення амплітуд гармонічних складових складових сигналу, а викликають зміну його форми як результат різних фазових зсувів, які виникають в окремих складових сигналу після проходження через підсилювач, тобто через нерівномірність ФЧХ підсилювального пристрою (рис. 3.6а). Умовою ідеальності ФЧХ є умова незалежності фази від частоти сигналу, що підсилюється (штрихова лінія на рис. 3.6а), яка відповідно описується лінійною залежністю виду $f(\omega) = const$.

Проте умову незалежності фази від частоти на практиці важко забезпечити і ФЧХ має вигляд суцільної лінії на рис. 3.6а. Розглянемо на прикладі природу виникнення фазових спотворень у підсилювальному каскаді. Припустимо, що як і у випадку амплітудних спотворень сигналу, що на вході підсилювального пристрою діє сигнал, рівний сумі двох гармонік, причому частоти цих сигналів відрізняються у 2 рази, тобто $\omega_2 = 2\omega_1$ (див. рис. 3.6б). Припустимо також, що фазовий зсув $\Delta\varphi(\omega)$, який вносить підсилювальний пристрій між частотами ω_1 та ω_2 , дорівнює $\pi/2$. Вид вихідного сигналу підсилювального пристрою за зроблених припущень показаний на рис. 3.6в. Очевидно, що (як і у попередньому випадку) форми вхідного та вихідного сигналів суттєво різні.

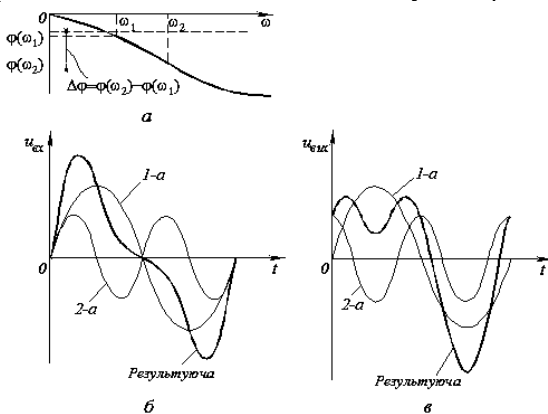


Рис.3.6. Характеристики підсилювального пристрою:
 а – ФЧХ, б – вхідний сигнал підсилювального пристрою,
 в – напруга на виході підсилювача

Слід зазначити, що оскільки на практиці в підсилювальному пристрої використовуються тільки мінімально фазові ланки, між його АЧХ та ФЧХ існує однозначний взаємозв'язок. Тому розглянуті приклади є ідеалізованими і в реальному пристрої відокремити частотні спотворення від фазових неможливо: великим частотним спотворенням відповідають великі фазові спотворення, і навпаки.

Вхідний та вихідний опори – важливіші параметри підсилювальних пристроїв. Їх значення потрібно враховувати за узгодження підсилювального пристрою як з джерелом вхідного сигналу (датчиком), так і з навантаженням. У загальному вигляді значення вхідного та вихідного опорів має комплексний характер і є функцією частоти. Остання залежність особливо важлива у випадку дії на вході підсилювального пристрою неперіодичного сигналу.

Вхідний та вихідний опори визначаються виразами

$$z_{\text{вх}}(\omega) = U_{\text{вх}}(\omega) / I_{\text{вх}}(\omega) \quad \text{за } R_{\text{н}} = \text{const}; \quad (3.24)$$

$$z_{\text{вих}}(\omega) = [U_{\text{вих х}}(\omega) - U_{\text{вих к}}(\omega)] / I_{\text{вих}}(\omega). \quad (3.25)$$

Часто на практиці цікавляться тільки активними складовими вхідного та вихідного опорів. У цьому випадку для них справедливі такі вирази:

$$R_{\text{вх}} = (U_{\text{вх}} / I_{\text{вх}}) \quad \text{за } R_{\text{н}} = \text{const};$$

$$R_{\text{вих}} = (U_{\text{вих х}} - U_{\text{вих к}}) / I_{\text{вих}} = U_{\text{вих х}} / I_{\text{вих к}},$$

де $U_{\text{вих х}}$ – напруга холостого ходу на виході підсилювача ($R_{\text{н}} = \infty$); $I_{\text{вих к}}$ – струм короткого замикання ($R_{\text{н}} = 0$).

Вихідна потужність підсилювача – це та частина потужності, яка може бути виділена в навантажувальному пристрої. У випадку активного навантаження вона дорівнює:

$$P_{\text{вих}} = I_{\text{вих н}}^2 R_{\text{н}} = U_{\text{вих}}^2 G_{\text{н}},$$

де $G_{\text{н}} = 1 / R_{\text{н}}$ – провідність навантажувального пристрою.

Коефіцієнт корисної дії

$$\eta = P_{\text{вих}} / P_{\text{заг}}$$

де $P_{\text{заг}}$ – потужність, що споживається всіма колами підсилювача від усіх джерел живлення; $P_{\text{вих}}$ – корисна вихідна потужність підсилювача.

Перехідні характеристики являють собою залежність миттєвого значення вихідної напруги або струму від перепаду значень відповідного електричного параметра з нульовою тривалістю фронту на вході підсилювального пристрою. Ці характеристики використовують для визначення динамічних властивостей пристрою. Типовий вид перехідної характеристики підсилювача наведено на рис. 3.7. Чисельно за цією характеристикою підсилювача визначають два параметри: тривалість фронту $t_{\text{ф}}$ та перерегулювання вихідної напруги $\Delta U_{\text{вих}}$. Обидва параметри визначаються відносно нового усталеного значення вихідної напруги $U_{\text{вих уст}}$.

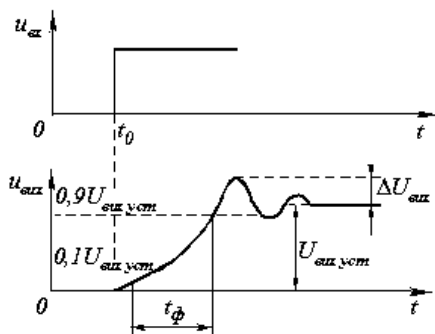


Рис. 3.7. Перехідна характеристика підсилювача

Типові функціональні каскади напівпровідникового підсилювача. Для одержання великих коефіцієнтів підсилення потрібно каскадне вмикання декількох підсилювачів, які забезпечують послідовне підсилення сигналу до потрібного значення. Каскадну схему підсилювача можна зобразити у вигляді трьох функціонально різних каскадів підсилення (рис. 3.8): попередній підсилювач (ПрП), проміжний підсилювач (ПмП) та вихідний підсилювач (ВП).



Рис. 3.8. Каскадна схема підсилювача

Попередній підсилювач забезпечує безпосередній зв'язок джерела сигналу та підсилювального пристрою. Тому важливіша вимога, якій він має відповідати, – мінімальне ослаблення вхідного сигналу. Для цього ПрП має мати великий вхідний опір $R_{вх}$. Цей опір має бути суттєво більше опору R_d джерела сигналу, тобто $R_{вх} \gg R_d$. У цьому випадку зміна вхідної напруги підсилювача буде наближатися до ЕРС джерела в його вхідному колі. Головна вимога, яка пред'являється до ПрП – забезпечення найбільшого підсилення вхідного сигналу за мінімальних його спотворень.

Проміжний підсилювач виконує роль буферного каскаду між попереднім та вихідним підсилювачами. Головна його задача – узгодження виходу ПрП з входом ВП.

Вихідний підсилювач призначений для одержання на виході підсилювального пристрою потужності, яка забезпечує працездатність навантажувального пристрою, виконуючого визначені функції. Тому на

відзнаку від ПрП та ПмП, вихідна потужність яких порівняно невелика, головним параметром ВП є к.к.д.

Транзисторні підсилювачі потужності, які застосовуються на практиці, класифікують на одно- та двотактні. Однотактні підсилювачі потужності використовують для роботи з навантажувальними пристроями, потужність яких становить одиниці ват. За великих значень потужності навантажувальних пристроїв застосовують двотактні ВП.

Наявність трьох різнотипних функціональних каскадів – попереднього, проміжного та вихідного – не є обов'язковим. Відомі електронні підсилювачі, в яких попередній та проміжний підсилювачі не мають явно виявлених розмежувальних ознак і поєднані в одному підсилювальному каскаді. Теж саме відносять до проміжного та вихідного підсилювачів, які також можна об'єднати. Нарешті, можливі схеми підсилювальних пристроїв з декількома підсилювачами одного типу і т. інше.

3.2. Частотні характеристики підсилювальних пристроїв

Елементи, які використовуються для побудови підсилювальних пристроїв, мають нелінійні характеристики, до того ж їх параметри залежать як від часу, так і від зовнішніх умов експлуатації. Тому математичний опис підсилювальних пристроїв досить громіздкий і базується на використанні систем нелінійних диференціальних рівнянь, параметри яких залежать від часу та різних зовнішніх збурювальних дій.

Проте у більшості практичних випадків цими залежностями можна знехтувати і з точки зору математичного опису розглядати підсилювальний пристрій як безперервну лінійну стаціонарну систему із зосередженими параметрами та детермінованим законом керування.

Безперервною називається система, в якій всі сигнали її пристроїв та об'єктів регулювання є безперервними функціями часу; лінійною – система, для якої справедливий принцип накладання (суперпозиції); стаціонарною – система, параметри та характеристики якої не залежать від часу. Детермінованим зветься закон керування, який припускає однозначний зв'язок між вхідною дією та відповідним значенням вихідного параметра.

Тоді для математичного опису підсилювального пристрою можна скористатися системою диференціальних рівнянь з сталими коефіцієнтами. У зв'язку з тим, що нас, як правило, цікавить реакція підсилювального пристрою на деяку вхідну дію, задана система диференціальних рівнянь може бути зведена до одного рівняння високого порядку виду:

$$\begin{aligned}
& a_n \frac{d^n}{dt^n} U_{\text{вих}} + a_{n-1} \frac{d^{n-1}}{dt^{n-1}} U_{\text{вих}} + \dots + a_0 U_{\text{вих}} = \\
& = b_m \frac{d^m}{dt^m} U_{\text{вх1}} + b_{m-1} \frac{d^{m-1}}{dt^{m-1}} U_{\text{вх1}} + \dots + b_0 U_{\text{вх1}} + \\
& + c_l \frac{d^l}{dt^l} U_{\text{вх2}} + c_{l-1} \frac{d^{l-1}}{dt^{l-1}} U_{\text{вх2}} + \dots + c_0 U_{\text{вх2}} \quad ,
\end{aligned} \tag{3.26}$$

де $U_{\text{вх1}}$ та $U_{\text{вх2}}$ – миттєві значення вхідних діянь, прикладених до різних входів підсилювального пристрою; a_i, b_i, c_i – сталі коефіцієнти, які містять суми та добутки параметрів підсилювального пристрою (наприклад, R, L, C).

Рівняння (3.26) можна зобразити в операторному вигляді, якщо позначити $d^i / dt^i = p^i$.

$$\begin{aligned}
& (a_n p^n + a_{n-1} p^{n-1} + \dots + a_0) U_{\text{вих}} = (b_m p^m + b_{m-1} p^{m-1} + \dots + b_0) U_{\text{вх1}} = \\
& = (c_l p^l + c_{l-1} p^{l-1} + \dots + c_0) U_{\text{вх2}} \quad .
\end{aligned} \tag{3.27}$$

Рівняння (3.27) дозволяє одержати передавальну функцію підсилювального пристрою за оберненою вхідною дією, під якою розуміють вираз:

$$W_1(p) = \frac{U_{\text{вих}}}{U_{\text{вх1}}} = \frac{b_m p^m + b_{m-1} p^{m-1} + \dots + b_0}{a_n p^n + a_{n-1} p^{n-1} + \dots + a_0} \quad . \tag{3.28}$$

Отримавши $W_1(p)$ припускається, що $U_{\text{вх2}} = 0$. Таке припущення справедливе, тому що ми припустили, що наш підсилювальний пристрій є лінійною системою, для якої справедливий принцип суперпозиції, тобто реакція на суму діянь дорівнює сумі реакцій на кожне окремо взяте діяння.

Передавальна функція за вхідним діянням $U_{\text{вх2}}$ має вигляд:

$$W_2(p) = \frac{U_{\text{вих}}}{U_{\text{вх2}}} = \frac{c_l p^l + c_{l-1} p^{l-1} + \dots + c_0}{a_n p^n + a_{n-1} p^{n-1} + \dots + a_0} \quad . \tag{3.29}$$

Використовуючи передавальні функції (3.28) та (3.29), рівняння (3.26) можна зобразити у вигляді:

$$U_{\text{вих}} = W_1(p) U_{\text{вх1}} + W_2(p) U_{\text{вх2}} \quad . \tag{3.30}$$

Одержані передавальні функції називаються передавальними функціями в операторній формі.

У зв'язку з тим, що поліном будь-якого ступеня завжди може бути зображений у вигляді додатка простих множників виду $\alpha s^2 + \beta s + \gamma$ (будь-який з коефіцієнтів α, β, γ у загальному випадку може дорівнювати нулю), передавальна функція підсилювального пристрою матиме вигляд:

$$\frac{\alpha_1 s^2 + \beta_1 s + \gamma_1}{\alpha_2 s^2 + \beta_2 s + \gamma_2} = \frac{N_1(s)}{N_2(s)} \quad . \tag{3.31}$$

Таким чином, опис будь-якого підсилювального пристрою може бути зведений до:

$$W(p) = \frac{\prod_{i=1}^k N_i(p)}{\prod_{v=1}^f N_v(p)} = \prod_{q=1}^d N_q(p) . \quad (3.32)$$

Індекси k, f та d виразу (3.32) зв'язані з індексами m та n заданого диференціального рівняння підсилювального пристрою співвідношеннями: $k \leq m$; $d \leq f \leq n$.

З виразу (3.32) випливає, що передавальну функцію будь-якого виду можна уявити у вигляді додатка декількох елементарних передавальних функцій, до того ж набір цих функцій згідно з (3.31) буде обмеженим, тобто функція має стандартний вигляд. Якщо тепер кожній елементарній функції поставити до відповідності типову ланку, то будь-який підсилювальний пристрій може бути зображений у вигляді каскадного вмикання декількох типових ланок.

Передавальна функція підсилювального пристрою дозволяє легко визначити його амплітудно-фазову частотну характеристику (АФЧХ). Остання отримується шляхом заміни у виразах (3.28) та (3.29) оператора p на $j\omega$, де $j = \sqrt{-1}$, а ω – кутова частота

$$W(p) \Big|_{p=j\omega} = W(j\omega) = P(\omega) + jQ(\omega) , \quad (3.33)$$

де $P(\omega)$ та $Q(\omega)$ – відповідно дійсна та уявна частини передавальної функції, тобто $P(\omega) = \text{Re}[W(j\omega)]$, $Q(\omega) = \text{Im}[W(j\omega)]$.

Зазвичай амплітудно-фазову частотну характеристику, побудовану в координатах P та jQ називають годографом системи (рис. 3.9). За виглядом годографа можна робити висновок про головні властивості системи.

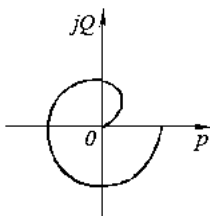


Рис. 3.9. Годограф підсилювального пристрою

Проте на практиці більшого поширення одержали логарифмічні АЧХ та ФЧХ, побудовані у вигляді самостійних залежностей. Логарифмічною амплітудно-частотною характеристикою (ЛАЧХ) називається залежність виду:

$$K(\omega) = 20 \lg |W(j\omega)| = 20 \lg \sqrt{P^2(\omega) + Q^2(\omega)} . \quad (3.34)$$

Логарифмічною фазово-частотною характеристикою (ЛФЧХ) називається залежність:

$$\varphi(\omega) = \arg |W(j\omega)| = \arctg [Q(\omega) / P(\omega)] . \quad (3.35)$$

Остання рівність справедлива у випадку, якщо $\arg |W(j\omega)| \leq \pi/2$.

Нагадаємо, що для функцій комплексних змінних справедливі вирази:

$$K(\omega) = 20 \lg |W(j\omega)| = 20 \left[\sum_{i=1}^k \lg |N_i(j\omega)| - \sum_{v=1}^f \lg |N_v(j\omega)| \right]; \quad (3.36)$$

$$\arg |W(j\omega)| = \sum_{i=1}^k \arctg N_i(j\omega) - \sum_{v=1}^f \arctg N_v(j\omega) . \quad (3.37)$$

Отже, оскільки передавальна функція підсилювального пристрою може бути подана у вигляді добутку елементарних співмножників, ЛАЧХ та ЛФЧХ будь-якого підсилювального пристрою можуть бути побудовані через ЛАЧХ та ЛФЧХ елементарних ланок їх алгебраїчним підсумовуванням.

Це відкриває широкі можливості для синтезу підсилювальних пристроїв за видом частотних характеристик. При цьому на практиці за побудови ЛАЧХ як правило користуються асимптотичними характеристиками, які зображають відрізки прямих ліній з нахилом $n \cdot 20$ дБ/дек, де n – будь-яке ціле число.

Приклад 3.1. Побудувати ЛАЧХ та ЛФЧХ підсилювального пристрою, наведеного на рис. 3.10.

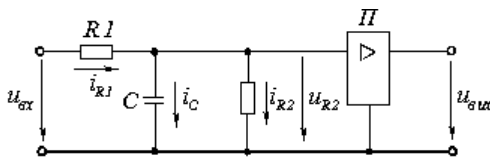


Рис. 3.10. Схема підсилювального пристрою

Р о з в 'я з а н н я. Схема рис. 3.10 складається з аперіодичної RC – ланки, на виході якої ввімкнений безінерційний підсилювач з коефіцієнтом передачі K_0 . Визначимо передавальну функцію, частотну та фазову характеристики наведеного кола. Для цього запишемо систему рівнянь, які характеризують поведінку цієї схеми:

$$u_{\text{вх}} = i_{R1} R_1 + u_c; \quad u_c = (1/C) \int i_c dt;$$

$$u_{R2} = i_{R2} R_2; \quad u_{\text{вих}} = K_0 U_{R2} .$$

Тоді за першим законом Кірхгофа $i_{R1} = i_c + i_{R2}$ або

$$i_{R1} = C(du_{R2} / dt) + u_{R2} / R_2 = (C / K_0) \cdot (du_{\text{вих}} / dt) + u_{\text{вих}} / (R_2 K_0) .$$

Підставивши одержаний вираз для стуму у вираз для вхідної напруги, одержимо

$$U_{\text{вх}} = (R_1 / K_0) \cdot [C(du_{\text{вх}} / dt) + u_{\text{вх}} / R_2] + u_{\text{вх}} / K_0 .$$

Використовуючи (3.28), одержимо передавальну функцію схеми

$$W(p) = \frac{U_{\text{вх}}(p)}{U_{\text{вх}}(p)} = \frac{K_0 R_2}{R_1 + R_2} \cdot \frac{1}{\left(\frac{R_1 R_2 C}{R_1 + R_2} p + 1 \right)},$$

або $W(p) = K / (Tp + 1)$,

де $K = K_0 R_2 / (R_1 + R_2)$ – коефіцієнт передачі кола; $T = R_1 R_2 C / (R_1 + R_2)$ – стала часу кола. Для одержання частотних характеристик виконаємо заміну $p = j\omega$

$$W(j\omega) = \frac{K}{Tp + 1} = \frac{K(1 - jT\omega)}{1 + (T\omega)^2} = \frac{K}{1 + (T\omega)^2} - j \frac{KT\omega}{1 + (T\omega)^2} = P(\omega) + jQ(\omega)$$

або

$$\begin{aligned} P(\omega) &= K \sqrt{1 + (T\omega)^2}; \\ Q(\omega) &= K T\omega \sqrt{1 + (T\omega)^2}. \end{aligned}$$

Визначимо модуль та фазу одержаної частотної характеристики

$$|W(j\omega)| = \sqrt{\frac{K^2}{[1 + (T\omega)^2]^2} + \frac{(KT\omega)^2}{[1 + (T\omega)^2]^2}} = \frac{K}{\sqrt{1 + (T\omega)^2}};$$

$$K(\omega) = 20 \lg |W(j\omega)| = 20 \lg K - 20 \lg \sqrt{1 + (T\omega)^2};$$

$$\varphi(\omega) = \arctg(-T\omega) = -\arctg(T\omega).$$

Одержані вирази дозволяють побудувати ЛАЧХ та ЛФЧХ схеми.

На практиці зазвичай не користуються безпосередньо одержаними виразами для амплітудної характеристики, а будують, як вже зазначалося раніше, асимптотичні характеристики, тобто будують кусково-лінійну апроксимацію.

За спрощеної побудови ЛАЧХ вводять такі припущення: якщо $\omega T < 1$, то $\omega^2 T^2 \ll 1$ і цим членом можна знехтувати; якщо $\omega T > 1$, то нехтуємо одиницею, тому що вона значно менша члена $\omega^2 T^2$. Відповідно в діапазоні частот, де $\omega < 1/T$, коефіцієнт підсилення (дБ)

$$K(\omega) = 20 \lg K,$$

а в діапазоні частот, де $\omega > 1/T$ $K(\omega) = 20 \lg K - 20 \lg(\omega T)$.

Таким чином, спрощена ЛАЧХ може бути зображена у вигляді двох прямолінійних відрізків асимптот ($a-b$) та ($b-c$) (рис. 3.11а). Частота $\omega = 1/T$, за якої відбувається зміна нахилу асимптотичної характеристики, називається частотою спряжиння або спряженою частотою.

На рис.3.11а наведено реальні та асимптотичні логарифмічні амплітудно-частотні характеристики схеми.

Нахил асимптоти характеристики $K(\omega)$ зазвичай визначається зміною значення $K(\omega)$ за збільшення частоти в 10 разів, тобто на декаду.

Отже, він показує на скільки децибел зміниться $K(\omega)$ за зміни частоти в 10 разів. Для нашого випадку він становить: $-20 \text{ дБ} / \text{дек}$

$$|K(\omega)| - |K(10\omega)| = -20 \lg 10 = -20 \text{ дБ}.$$

За виконання умови $\omega T = 1$

$$K(\omega) = 20 \lg K - 20 \lg \sqrt{2} = 20 \lg K - 3 \text{ дБ}.$$

Аналіз одержаних виразів показує, що найбільша розбіжність між реальною та асимптотичною характеристиками за частоти $\omega = 1/T$ і становить 3 дБ .

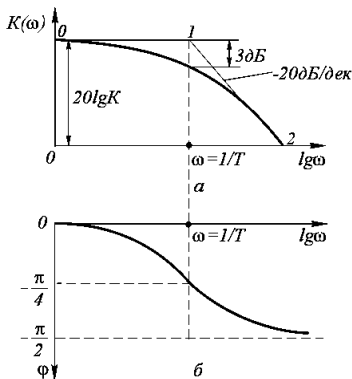


Рис. 3.11. Характеристики підсилювального пристрою: а – реальна та асимптотичні ЛАЧХ, б – ЛФЧХ

Для побудови ЛФЧХ (рис. 3.11б) визначимо її характерні точки:

для $\omega = 0$ $T\omega = 0$ і $\varphi = \arctg(0) = 0$;

якщо $\omega \rightarrow \infty$, то $\varphi = -\arctg(\infty) = -\pi/2$;

якщо $\omega = 1/T$, то $\varphi = -\arctg(1) = -\pi/4$;

Як бачимо з наведених обрахунків, на частоті $\omega = 1/T$ зміна фази в колі досягає 45° , тобто половину свого максимального значення.

Приклад 3.2. Побудувати ЛАЧХ та ЛФЧХ для підсилювального пристрою, наведеного на рис. 3.12.

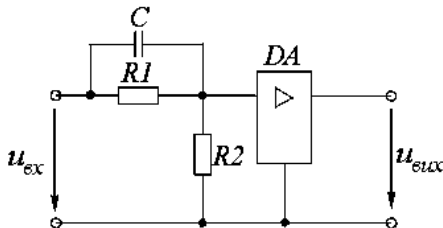


Рис. 3.12. Схема підсилювального пристрою

Розв'язання. Схема являє собою комбінацію пропорційної (R_1 та R_2) та диференційної (C та R_2) ланок, на виході якої ввімкнений безінерційний підсилювач з коефіцієнтом передачі K_0 . Запишемо систему диференціальних рівнянь, які характеризують поведінку кола.

За першим законом Кірхгофа маємо: $i_{R2} = i_{R1} + i_C$ або $u_{\text{вих}} / (R_2 K_0) = (u_{\text{вх}} - u_{\text{вих}}) / K_0 / R_1 + C d(u_{\text{вх}} - u_{\text{вих}}) / K_0 / dt$.

Використовуючи (3.28), одержимо передавальну функцію схеми

$$W(p) = U_{\text{вих}}(p) / U_{\text{вх}}(p) = K(T_1 p + 1) / T_2 p + 1,$$

де $K = K_0 R_2 / (R_1 + R_2)$ – коефіцієнт передачі кола; $T_1 = R_1 C$ та $T_2 = R_1 R_2 C / (R_1 + R_2)$ – сталі часу RC – кола.

Для визначення ЛАЧХ та ЛФЧХ скористаємося (3.32) та (3.36). Тоді одержану передавальну функцію можна зобразити додатком двох функцій

$$W(p) = \frac{K}{(T_2 p + 1)} (T_1 p + 1) = W_1(p) W_2(p).$$

ЛАЧХ та ЛФЧХ, які для першої ланки були одержані в попередньому прикладі.

Розглянемо характеристики другої ланки

$$\begin{aligned} W_2(j\omega) &= (j T_1 \omega + 1); \\ |W_2(j\omega)| &= \sqrt{P^2(\omega) + Q^2(\omega)} = \sqrt{1 + (T_1 \omega)^2}; \\ \varphi(\omega) &= \arctg [Q(\omega) / P(\omega)] = \arctg(T_1 \omega). \end{aligned}$$

Знаходимо характерні точки

$$\begin{aligned} \omega T \ll 1, & \quad K(\omega) = 20 \lg \sqrt{1 + (T_1 \omega)^2} = 20 \lg(1) = 0; \\ \omega T \gg 1, & \quad K(\omega) = 20 \lg(\omega T_1); \\ \omega T = 1, & \quad K(\omega) = 3 \text{ дБ}; \\ \omega = 0, & \quad \varphi(\omega) = 0; \\ \omega = \infty, & \quad \varphi(\omega) = \pi / 2; \\ \omega = 1 / T_1, & \quad \varphi(\omega) = \pi / 4. \end{aligned}$$

На рис. 3.13 наведено відповідну цьому випадку асимптотичну ЛАЧХ та ЛФЧХ.

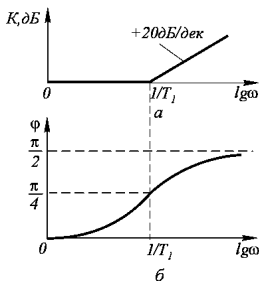


Рис. 3.13. Характеристики підсилювального пристрою:
а – асимптотична ЛАЧХ, б – асимптотична ЛФЧХ

Ця ланка має назву форсууючої або реальної диференційної ланки першого порядку.

Використовуючи (3.36) та (3.37), побудуємо сумарні ЛАЧХ та ЛФЧХ для схеми рис. 3.12. При цьому будемо вважати, що $T_2 < T_1$. Це припущення впливає з одержаних вище виразів для сталих часу T_1 та T_2 .

Побудовані таким чином ЛАЧХ та ЛФЧХ наведено на рис. 3.14.

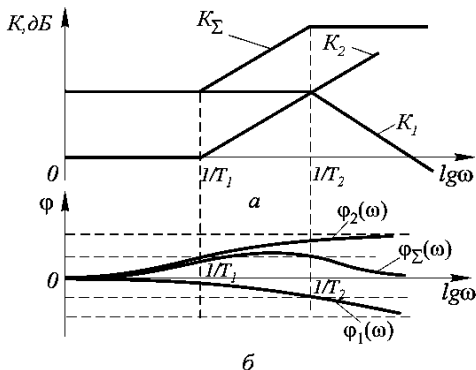


Рис. 3.14. Характеристики підсилювального пристрою:
а – сумарна ЛАЧХ, б – сумарна ЛФЧХ

Використовуючи викладену методику, можна легко побудувати ЛАЧХ та ЛФЧХ підсилювального пристрою довільної складності.

У загальному випадку методика побудови виглядає наступним чином:

а) записують рівняння, які пов'язують зміни напруг та струмів на елементах розглядуваної схеми (рівняння стану);

б) на основі одержаних рівнянь записують диференціальне рівняння високого порядку, яке пов'язує зміну сигналу на вході та виході пристрою. Порядок цього рівняння дорівнює кількості реактивних елементів, присутніх у схемі;

в) переходять до операторної форми запису одержаного рівняння та записують передавальну функцію відносно вхідної напруги;

г) одержану передавальну функцію розбивають на множники, які відповідають передавальним функціям елементарних ланок;

д) будують частотні характеристики елементарних ланок та їх підсумовуванням знаходять ЛАЧХ та ЛФЧХ пристрою.

На практиці питання підсумованих ЛАЧХ та ЛФЧХ може бути вирішене простіше: безпосередньо на схемі пристрою виділяють окремі типові локи та будують їх характеристики, які потім підсумовують.

Розглянутий підхід до одержання математичної моделі підсилювального пристрою дозволяє вирішити і зворотну задачу, тобто за

виглядом ЛАЧХ та ЛФЧХ побудувати структурну схему підсилювального пристрою. Реальні технічні характеристики підсилювального пристрою завжди однозначно пов'язані з виглядом його частотної характеристики, що відкриває широкі можливості для синтезу підсилювальних пристроїв з заданими властивостями.

Алгоритм синтезу в загальному випадку може бути зображений у вигляді:

а) за заданими властивостям підсилювального пристрою будують його ЛАЧХ ;

б) уявляють одержану ЛАЧХ як суму характеристик елементарних ланок;

в) ставлять до відповідності кожній визначеній елементарній характеристиці реальне коло або електронний вузол та визначають їх головні параметри ;

г) об'єднуючи послідовно знайдені кола та електронні вузли, одержують повну схему електронного пристрою.

Слід визначити, що розглянута методика справедлива для пристроїв з односпрямованою передачею сигналу, тобто для пристроїв, в яких зміна параметрів таких ланок не має впливати на параметри попередніх ланок.

На основі зробленого зауваження можна сформулювати дві вимоги, які регламентують практичне застосування наведеної методики:

1. Якщо в структуру підсилювального пристрою входять декілька ланок, які формують у одному частотному діапазоні різні нахили його підсумованої ЛАЧХ, то між цими ланками слід вставити блоки, які забезпечують односпрямованість передачі сигналу. У транзисторних підсилювачах роль таких блоків, як правило, виконують каскади на напівпровідникових приладах.

2. Безпосереднє каскадне з'єднання декількох ланок, формуючих різні ділянки нахилу підсумованої ЛАЧХ підсилювального пристрою, допустиме лише у випадку, якщо їх сталі часу істотно різняться. На практиці це означає, що нахили ЛАЧХ, які формуються безпосередньо послідовно з'єднаними ланками, не мають підсумовуватися.

Приклад 3.3. Спроекувати підсилювач низької частоти із смугою пропускання від 100 Гц до 5 кГц та коефіцієнтом підсилення 100 . Спад частотної характеристики поза смугою пропускання $\pm 20 \text{ дБ / дек}$.

Р о з в' я з а н н я. 1. Згідно із завданням ЛАЧХ проєктованого підсилювального пристрою має мати вигляд, показаний на рис. 3.15:

$$\omega_n = 2\pi f_n = 200\pi ;$$

$$\omega_b = 2\pi f_b = 10000\pi ;$$

$$20 \lg K_0 = 40 \text{ дБ} .$$

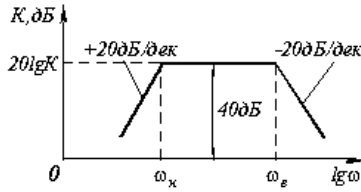


Рис. 3.15. ЛАЧХ проектованого підсилювального пристрою

2. Одержана ЛАЧХ може бути розбита на декілька елементарних ланок, амплітудно-частотні характеристики яких показані на рис.3.16:

$$W_1(p) = K_0 = 40 \text{ дБ};$$

$$W_2(p) = T_1 p (T_1 p + 1);$$

$$W_3(p) = 1 / (T_2 p + 1).$$

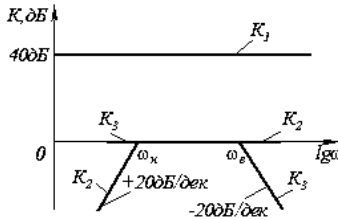


Рис. 3.16. ЛАЧХ спроектованого підсилювального пристрою

3. Фізичною реалізацією $W_1(j\omega)$ є ідеальна підсилювальна ланка з коефіцієнтом передачі $K_0 = 100$. Фізичною реалізацією $W_2(j\omega)$ є ланка, яку показано на рис. 3.17. Це окремий випадок ланки, розглянутої в прикладі 3.2 ($R_1 = \infty$). Фізичною реалізацією $W_3(j\omega)$ є ланка, розглянута в прикладі 3.1.

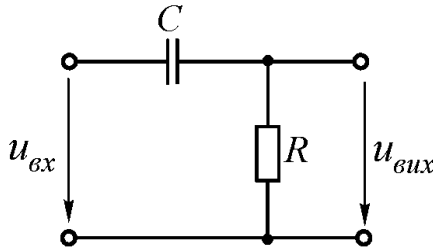


Рис. 3.17. Схема диференційної ланки

4. З урахуванням умов, наведених раніше, повна схема проектованого підсилювального пристрою має вигляд, показаний на рис. 3.18.

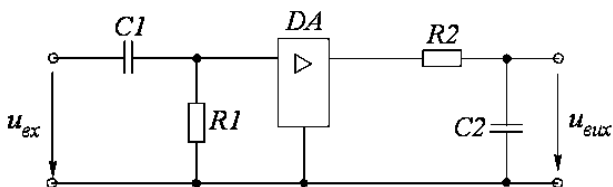


Рис. 3.18. Повна схема проектованого підсилювального пристрою

У табл. 3.1 наведено елементарні RC-ланки, як і найчастіше використовуються, та відповідні їм передавальні функції та ЛАЧХ.

Таблиця 3.1

Реальні кола і відповідні їм передавальні функції і ЛАЧХ

Ланка	$W(p)$	Зв'язок сталої часу з параметрами	ЛАЧХ
	$\frac{T_1 p}{T_1 p + 1}$	$T_1 = R_1 C_1$	
	$\frac{T_1 p}{T_2 p + 1}$	$T_1 = R_1 C_1$ $T_2 = (R_1 + R_2) C_1$ $K_{\infty} = \frac{R_1}{R_1 + R_2}$	
	$K_0 \frac{T_1 p}{T_2 p + 1}$	$K_0 = \frac{R_1}{R_1 + R_2}$ $T_1 = R_2 C_1$ $T_2 = \frac{R_1 R_2 C_1}{R_1 + R_2}$	
	$\frac{1}{T_1 p + 1}$	$T_1 = R_1 C_1$	
	$\frac{K_0}{T_1 p + 1}$	$K_0 = \frac{R_2}{R_1 + R_2}$ $T_1 = \frac{R_1 R_2 C_1}{R_1 + R_2}$	
	$\frac{T_1 p + 1}{T_2 p + 1}$	$T_1 = R_2 C_1$ $T_2 = (R_1 + R_2) C_1$ $K_{\infty} = \frac{R_2}{R_1 + R_2}$	

3.3. Зворотний зв'язок у підсилювачах

Зворотним зв'язком (ЗЗ) у підсилювачах називають явище передачі сигналу з вихідного кола у вхідне. Кола, якими подається сигнал зворотного зв'язку, називають колами зворотного зв'язку. Структурну схему підсилювача із зворотним зв'язком наведено на рис. 3.19. У ньому вихідний сигнал підсилювача (у вигляді напруги $u_{\text{вих}}$ або струму $i_{\text{вих}}$) через коло зворотного зв'язку β частково або повністю подається до схеми порівняння. У ній відбувається віднімання (або додавання) вхідного сигналу $u_{\text{вх}}$ або $i_{\text{вх}}$ та сигналу ЗЗ $u_{\text{ЗЗ}}$ або $i_{\text{ЗЗ}}$. Як результат цього на вхід підсилювача надходить сигнал, який дорівнює різниці або сумі вхідного сигналу та сигналу зворотного зв'язку.

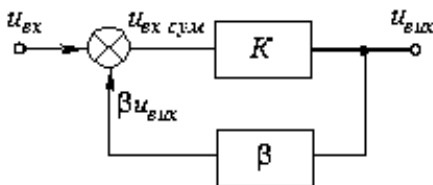


Рис. 3.19. Структурна схема підсилювача із зворотним зв'язком

Залежно від цього відповідно розрізняють негативний та позитивний зворотні зв'язки.

Замкнутий контур, утворений під'єднанням до підсилювача кола зворотного зв'язку, називають петлею зворотного зв'язку.

Місцевим зворотним зв'язком (місцевою петлею зворотного зв'язку) прийнято називати ЗЗ, який охоплює окремі каскади або частини підсилювача, а загальним зворотним зв'язком – такий ЗЗ, який охоплює весь підсилювач.

Усі види зворотного зв'язку надто змінюють властивості підсилювального пристрою, тому вони широко використовуються для керованої зміни його параметрів.

Зворотний зв'язок називається негативним, якщо фази вхідного сигналу підсилювача і сигналу зворотного зв'язку відрізняються на кут π . У такому випадку для структурної схеми підсилювача з зворотним зв'язком (рис. 3.19) можна записати:

$$u_{\text{вих}} = K_0 u_{\text{вх сум}} ;$$

$$u_{\text{вх сум}} = u_{\text{вх 0}} - u_{\text{ЗЗ}} = u_{\text{вх 0}} - \beta u_{\text{вих}} ,$$

де β – коефіцієнт передачі кола зворотного зв'язку.

Тоді

$$K_{\text{НЗ}} = U_{\text{вих}} / U_{\text{вх 0}} = K_0 / (1 + \beta K_0) . \quad (3.38)$$

Введення негативного зворотного зв'язку зменшує коефіцієнт підсилення підсилювача. Це виявляється в зменшенні нахилу його передаточної характеристики (рис. 3.20).

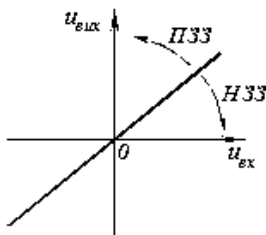


Рис. 3.20. Передавальна характеристика підсилювача із зворотним зв'язком

Зворотний зв'язок називається позитивним, якщо фаза вхідного сигналу підсилювача і сигналу зворотного зв'язку збігаються. У такому випадку для структурної схеми (рис. 3.19) можна записати

$$u_{\text{вх сум}} = u_{\text{вх 0}} + \beta u_{\text{вих}}$$

Звідси

$$K_{\text{ПЗЗ}} = u_{\text{вих}} / u_{\text{вх 0}} = K_0 / (1 - \beta K_0) \quad (3.39)$$

Одержаний вираз показує, що введення в підсилювач позитивного зворотного зв'язку збільшує коефіцієнт підсилення. Це означає збільшення нахилу передавальної характеристики підсилювача (рис. 3.20). За $\beta = 1/K_0$ $K_{\text{ПЗЗ}} = \infty$. За подальшого збільшення β , $K_{\text{ПЗЗ}}$ стає негативним, що означає одержання на передавальній характеристиці підсилювача ділянки з від'ємним нахилом. Передавальна характеристика при цьому припиняє бути однозначною і коливання на виході підсилювача будуть навіть за відсутності вхідного сигналу, розвиваючись від малих флуктуарних шумових сигналів. Підсилювач самозбуджується, перетворюючись у генератор електричних коливань. Для підсилювача такий режим роботи є неприпустимим.

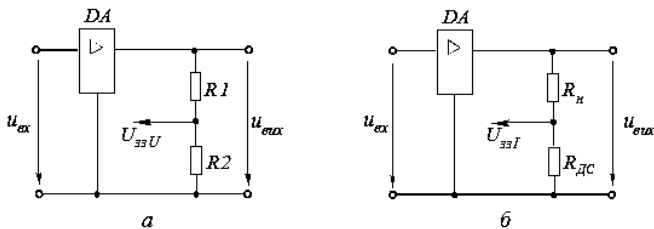


Рис. 3.21. Схема підсилювача із зворотним зв'язком:
а – за напругою, б – за струмом

Введення будь-якого зворотного зв'язку призводить до обертання його передавальної характеристики відносно початку координат (див. рис. 3.20).

Залежно від способу одержання сигналу зворотного зв'язку розрізняють зворотний зв'язок за напругою, коли сигнал зворотного зв'язку пропорційний вихідній напрузі підсилювача (рис. 3.21а); зворотний зв'язок за струмом, коли сигнал зворотного зв'язку пропорційний струму вихідного кола (рис. 3.21б, сигнал знімається з датчика струму $r_{ДС}$).

За способом ведення у вхідне коло сигналу зворотного зв'язку розрізняють послідовну та паралельну схеми введення зворотного зв'язку.

Для одержання послідовного зворотного зв'язку сигнал з виходу підсилювача вводиться послідовно з джерелом вхідної напруги (рис. 3.22а). У такому випадку на вході підсилювача виконується алгебраїчне підсумовування напруг:

$$u_{вх\ П} = u_{вх} + u_{зз}.$$

Для одержання паралельного зворотного зв'язку сигнал з виходу підсилювача вводиться паралельно джерелу вхідної напруги (рис. 3.22б). У такому випадку на вході підсилювача виконується алгебраїчне підсумовування струмів

$$i_{вх\ П} = i_{вх} + i_{зз}.$$

Як ланка передачі сигналу зворотного зв'язку можуть бути використані як лінійні, так і нелінійні елементи. Це дозволяє змінювати властивості підсилювача тільки для заданих значень вхідного сигналу.

Всі перелічені особливості розкривають широкі можливості використання кіл зворотного зв'язку для спрямованої зміни властивостей підсилювального пристрою.

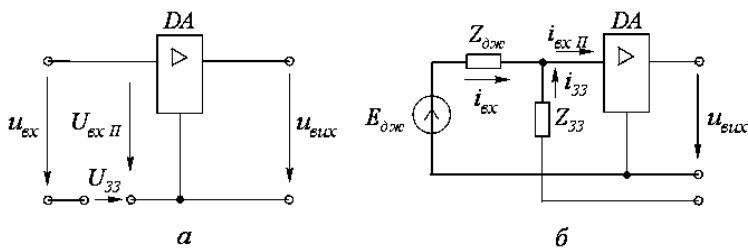


Рис. 3.22. Схема підсилювача:

а – з послідовним зворотним зв'язком, б – з паралельним зворотним зв'язком

Конкретний знак вхідного сигналу підсилювача залежить від того, який (позитивний чи негативний) зворотний зв'язок вводиться в пристрій. Можливі комбіновані способи як зняття, так і введення сигналу зворотного зв'язку. Проте через протилежну дію на властивості

підсилювального пристрою такі способи на практиці використовуються дуже рідко.

Відповідно до викладеного можна виділити чотири головні типи кіл зворотного зв'язку:

- послідовний зворотний зв'язок за вихідною напругою;
- послідовний зворотний зв'язок за вихідним струмом;
- паралельний зворотний зв'язок за вихідною напругою;
- паралельний зворотний зв'язок за вихідним струмом.

Кожний з указаних типів може здійснювати як позитивний, так і негативний зворотні зв'язки.

У загальному випадку значення коефіцієнта передачі кола зворотного зв'язку може як залежати, так і не залежати від частоти сигналу. Згідно з цим розрізняють частотно-залежний (інерційний) та частотно-незалежний зворотні зв'язки. Застосування частотно-залежних кіл зворотного зв'язку дозволяє змінювати властивості підсилювального пристрою тільки в потрібному діапазоні частот.

3.4. Вплив кола зворотного зв'язку на головні характеристики підсилювального пристрою

Коефіцієнт підсилення. У реальних підсилювальних пристроях коефіцієнт підсилення (передачі) залежить як від параметрів використаних елементів, так і від умов експлуатації: зміни температури навколишнього середовища, зміни напруги живлення, старіння елементів або їх заміни під час ремонту і т. інше.

Раніше було показано, що введення негативного зворотного зв'язку (НЗЗ) призводить до зниження коефіцієнта підсилення (див. 3.38), а введення позитивного зворотного зв'язку (ПЗЗ) – збільшує K (див. 3.39). Проаналізуємо, як буде змінюватися відносний коефіцієнт підсилення підсилювача з ЗЗ. Для цього продиференціюємо вираз (3.38), враховуючи, що у загальному випадку змінюється і коефіцієнт зворотного зв'язку β , і коефіцієнт підсилення підсилювача K

$$dK_{НЗЗ} = \frac{dK(1+K\beta) - K\beta dK - K^2 d\beta}{(1+K\beta)^2} = \frac{1}{(1+K\beta)^2} dK - \frac{K^2}{(1+K\beta)^2} d\beta \quad (3.40)$$

Відносну зміну коефіцієнта підсилення одержимо, якщо поділимо обидві частини виразу (3.40) на (3.38)

$$dK_{НЗЗ} = \frac{1}{(1+K\beta)^2} \frac{dK}{K} - \frac{K\beta}{(1+K\beta)^2} \frac{d\beta}{\beta}, \quad (3.41)$$

або

$$\delta K_{НЗЗ} = \delta K \frac{1}{1+K\beta} - \delta\beta \frac{K\beta}{1+K\beta}, \quad (3.42)$$

де $\delta K_{\text{НЗЗ}}$ та δK – відносні зміни коефіцієнта підсилення пристроїв з негативним зворотним зв'язком і без нього; $\delta\beta$ – відносна зміна коефіцієнта передачі кола НЗЗ.

Величину $(1 + K\beta)$ називають глибиною зворотного зв'язку.

Таким чином, відносна зміна коефіцієнта підсилення підсилювача, охопленого НЗЗ, яка викликана відносною зміною коефіцієнта підсилення самого підсилювача [див. першу складову виразу (3.42)], зменшується в $(1 + K\beta)$ раз.

Нестабільність коефіцієнта підсилення пристрою з НЗЗ залежить і від нестабільності коефіцієнта передачі самого кола НЗЗ [див. другу складову виразу (3.42)]. Знак мінус у виразі (3.42) показує, що збільшення β веде до зниження $K_{\text{НЗЗ}}$.

Слід зазначити, що за глибоких НЗЗ, тобто під час виконання умови $K\beta \gg 1$, нестабільність коефіцієнта передачі підсилювача визначається тільки нестабільністю елементів його кола зворотного зв'язку $\delta K_{\text{НЗЗ}} \approx -\delta\beta$.

За аналогією для відносної зміни коефіцієнта передачі підсилювача з ПЗЗ можна одержати такий вираз

$$\delta K_{\text{ПЗЗ}} = \delta K \frac{1}{1 - K\beta} + \delta\beta \frac{K\beta}{1 - K\beta}. \quad (3.43)$$

Одержаний вираз показує, що відносна зміна коефіцієнта передачі підсилювача з ПЗЗ за інших рівних умов завжди більше, ніж у первинного підсилювача. При цьому знак $\delta K_{\text{ПЗЗ}}$ залежить від конкретного значення коефіцієнта передачі кола ПЗЗ.

Смуга підсилювальних частот. Введення кола НЗЗ завжди розширює смугу підсилювальних частот підсилювача. Покажемо сказане на прикладі підсилювача, передавальна характеристика якого має вид:

$$W(p) = K / (T_1 p + 1).$$

Охопимо такий підсилювач частотнозалежним колом НЗЗ з коефіцієнтом передачі β . Тоді передавальна функція підсилювача з НЗЗ матиме вигляд:

$$W_{\text{НЗЗ}}(p) = [K / (T_1 p + 1)] / [1 + K\beta / K / (T_1 p + 1)] = K_{\text{НЗЗ}} / \{ [T_1 / (1 + K\beta)] p + 1 \}.$$

За визначенням смуги пропускання підсилювача визначають за рівнем зниження його коефіцієнта передачі в $\sqrt{2}$ разів, тобто на 3 дБ. Для заданої передавальної функції цьому спаду відповідає частота $1/T_1$. Після введення НЗЗ ця частота згідно з одержаною передавальною функцією більша в $(1 + K\beta)$ раз, ніж до введення НЗЗ

$$f_{\text{вНЗЗ}} = f_{\text{в}} (1 + K\beta). \quad (3.44)$$

Логарифмічну амплітудно-частотну характеристику з НЗЗ наведено на рис. 3.23.

Припустимо, що заданий підсилювач охоплений колом НЗЗ, глибина якого $(1 + K\beta) = 10$. Тоді $K_{\text{НЗЗ}} = K / 10$, тобто коефіцієнт підсилення

зменшився на 20 дБ. При цьому нове значення верхньої частоти смуги пропускання збільшилося в 10 разів ($f_{вНЗЗ} = 10$). Отже, нова АЧХ може бути одержана зміщенням донизу горизонтальної ділянки заданої характеристики на величину $20 \lg(1 + K\beta)$, тобто на 20 дБ. При цьому частота спряжиння (верхня частота смуги пропускання) буде знаходитися на нахиленій ділянці характеристики заданого підсилювача.

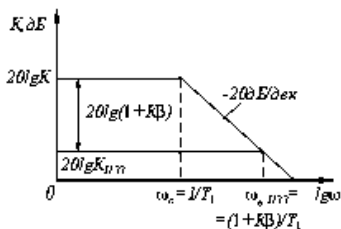


Рис. 3.23. Логарифмічна АЧХ підсилювача з НЗЗ

Фізично одержане розширення смуги пропускання можна пояснити таким чином. Як було показано раніше, зниження коефіцієнта підсилення підсилювача з колом НЗЗ пов'язано з зменшенням реального значення його вхідної напруги $u_{вх сум} = u_{вх 0} - \beta u_{вих}$ (див. рис. 3.19). Викликане збільшення частоти зменшення власного значення K призводить до зменшення вихідної напруги підсилювача. Проте при цьому знижується і абсолютне значення напруги зворотного зв'язку $u_{зз} = Ku_{вих}$. Останнє, за сталості вхідної напруги $u_{вх 0}$ збільшує реальне значення вхідної напруги підсилювача $u_{вх сум}$ і, отже, збільшує його вхідну напругу. Таким чином, до якоїсь частоти зменшення K супроводжується збільшенням $u_{вх сум}$, що забезпечує як сталість вихідної напруги, так і $K_{НЗЗ}$ підсилювача.

Такий самий висновок можна зробити і безпосередньо з виразу $K_{НЗЗ} \approx 1/\beta$. До того часу, поки $K\beta \gg 1$, $K_{НЗЗ} \approx 1/\beta$ і не залежить від абсолютного значення K .

Якщо в прикладі замінити коло НЗЗ на ПЗЗ, то смуга підсилюваних частот підсилювача зменшиться:

$$W_{ПЗЗ}(p) = [K / (T_1 p + 1)] / [1 - K\beta / (T_1 p + 1)] = K_{ПЗЗ} / \{ [T_1 / (1 - K\beta)] p + 1 \},$$

або

$$f_{вПЗЗ} = f_v (1 - K\beta). \tag{3.45}$$

При цьому частотну характеристику підсилювача з ПЗЗ можна одержати зміщенням угору горизонтальної ділянки заданої характеристики на величину $20 \lg(1 - K\beta)$ дБ. Нове значення верхньої частоти пропускання підсилювача $f_{вПЗЗ}$ визначиться перетинанням нової горизонтальної ділянки з продовженням асимптоти з нахилом -20 дБ/дек (рис. 3.24). Таким

чином, за введення ПЗЗ смуга пропускання підсилювача звужується у $(1 - K\beta)$ разів.

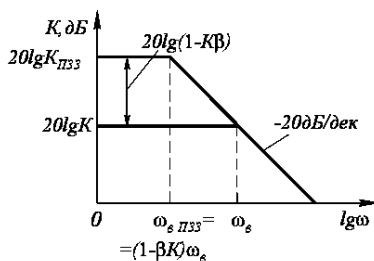


Рис. 3.24. Логарифмічна АЧХ підсилювача з ПЗЗ

Нелінійні спотворення. Введення у підсилювальний пристрій кола НЗЗ знижує як коефіцієнт нелінійних спотворень підсилювача, так і вплив на його вихідний сигнал зовнішніх завад.

Якщо припустити, що підсилювач є лінійною системою, можна сказати, що напруга будь-якої гармоніки на його виході незалежно від природи її виникнення складається з власної напруги цієї гармоніки та напруги такої самої гармоніки, яка пройшла через коло НЗЗ і повторно через підсилювач. Отже, для будь-якої гармоніки сигналу на виході підсилювача можна записати

$$U_{im \text{ НЗЗ}} = U_{1m} - U_{1m \text{ НЗЗ}} K\beta,$$

звідки

$$U_{1m \text{ НЗЗ}} = U_{1m} / (1 + K\beta).$$

Отже, будь-який сигнал, який з'явився на виході підсилювача, незалежно від природи його виникнення буде зменшений у $(1 + K\beta)$ разів.

Якщо підставити одержане співвідношення в (3.20), одержимо

$$K_{r \text{ НЗЗ}} = \sqrt{U_{2m}^2 / (1 + K\beta)^2 + U_{3m}^2 / (1 + K\beta)^2 + \dots} / U_{1m},$$

або

$$K_{r \text{ НЗЗ}} = K_r / (1 + K\beta). \quad (3.46)$$

За введення в підсилювач кола ПЗЗ його нелінійні спотворення зростають

$$K_{r \text{ НЗЗ}} = K_r / (1 - K\beta). \quad (3.47)$$

Зростає також і вплив на вихідний сигнал підсилювача різних зовнішніх завад, таких як напруга наводження, фон змінного струму і т. інше.

Приклад 3.4. Підсилювач низької частоти, виконаний на основі інтегрального підсилювача постійного струму типу КР1407УД2, має

$K_r = 0,1$. Визначити значення $K_{r_{H33}}$ за умови, що після введення кола НЗЗ $K_{r_{H33}} = 100$. Задане значення $K = 50 \cdot 10^3$.

Р о з в' я з а н н я. 1. Глибина НЗЗ підсилювача згідно з (3.38) дорівнює

$$1 + K\beta = K / K_{H33} = 50 \cdot 10^3 / 100 = 500 .$$

2. Коефіцієнт нелінійних спотворень згідно з (3.46) дорівнює

$$K_{r_{H33}} = K_r / (1 + K\beta) = 0,1 / 500 = 2 \cdot 10^{-4} .$$

Вхідний опір. Зміна вхідного опору підсилювача, охопленого колом зворотного зв'язку, залежить тільки від способу його введення у вхідне коло пристрою і не залежить від того, яким чином цей сигнал одержаний.

Вхідне коло підсилювача, охопленого послідовним НЗЗ, показано на рис. 3.25. Згідно з рисунком для вхідного опору підсилювача можна записати:

$$\begin{aligned} \underline{Z}_{вх\ НЗЗ} &= \dot{U}_{дж} / \dot{I}_{вх} = (\dot{U}_{вх} + \dot{U}_{H33}) / \dot{I}_{вх} = (\dot{U}_{вх} / \dot{I}_{вх}) (1 + \dot{U}_{H33} / \dot{U}_{вх}); \\ \dot{U}_{H33} &= \dot{U}_{вх} K\beta ; \\ \underline{Z}_{вх\ НЗЗ} &= \underline{Z}_{вх} (1 + K\beta), \end{aligned} \quad (3.48)$$

де $\underline{Z}_{вх} = \dot{U}_{вх} / \dot{I}_{вх}$ – вхідний опір підсилювача без кола НЗЗ.

Введення у підсилювач послідовного НЗЗ у глибину НЗЗ разів збільшує його вхідний опір. Фізично цей факт можна пояснити таким чином. У разі введення послідовного НЗЗ на вході підсилювача діє різниця напруг $\dot{U}_{дж} - \dot{U}_{H33}$, що за заданих параметрів джерела вхідного сигналу призводить до фактичного зменшення його струму. Дійсно $\dot{I}_{дж} = \dot{I}_{вх} = (\dot{E}_{дж} - \dot{U}_{дж}) / \underline{Z}_{дж}$. За збільшення \dot{U}_{H33} значення $\dot{I}_{дж}$ зменшується, що еквівалентно збільшенню вхідного опору підсилювача $\underline{Z}_{вх\ НЗЗ}$.

Введення ПЗЗ докорінно змінює ситуацію. Напряга позитивного зворотного зв'язку, додаючись до напруги джерела вхідного сигналу, призводить до збільшення вхідного струму, що еквівалентно зменшенню вхідного опору

$$\underline{Z}_{вх\ НЗЗ} = \underline{Z}_{вх} (1 - K\beta) . \quad (3.49)$$

Очевидно, що за значення $\beta = 1/K$ вхідний опір підсилювача стає нульовим, а за $\beta > 1/K$ – негативним. Фізично це означає, що напруга зворотного зв'язку стає більше безпосередньо вхідної напруги підсилювача та $U_{дж}$ (напруга на виведеннях джерела вхідного сигналу) змінює знак на протилежний. Природно це супроводжується подальшим збільшенням струму $\dot{I}_{вх} = (\dot{E}_{дж} + \dot{U}_{дж}) / \underline{Z}_{дж}$.

Розглянемо, як змінюється вхідний опір підсилювача під час введення кола паралельного НЗЗ. Для цього звернемося до рис. 3.26. Очевидно, що за паралельного НЗЗ у вхідному колі підсилювача

відбувається підсумовування струмів джерела вхідного сигналу та зворотного зв'язку

$$i_{\text{вх}} = i_{\text{дж}} + i_{\text{ЗЗ}}.$$

У випадку НЗЗ до резистора кола зворотного зв'язку $Z_{\text{НЗЗ}}$ прикладена сума напруг $\dot{U}_{\text{вх}} + \dot{U}_{\text{вих}}$ і струм $i_{\text{ЗЗ}}$ змінює знак. Отже, для вхідного опору підсилювача можна записати:

$$\begin{aligned} Z_{\text{вх НЗЗ}} &= \dot{U}_{\text{вх}} / i_{\text{вх}} ; \\ i_{\text{дж}} &= i_{\text{вх}} + i_{\text{НЗЗ}} = \dot{U}_{\text{вх}} / Z_{\text{вх}} + (\dot{U}_{\text{вх}} + \dot{U}_{\text{вих}}) / Z_{\text{НЗЗ}} = \\ &= \dot{U}_{\text{вх}} / Z_{\text{вх}} + \dot{U}_{\text{вх}} (1 + K) / Z_{\text{НЗЗ}} = \dot{U}_{\text{вх}} [Z_{\text{вх}} (1 + K) + Z_{\text{НЗЗ}}] / Z_{\text{вх}} Z_{\text{НЗЗ}} . \end{aligned}$$

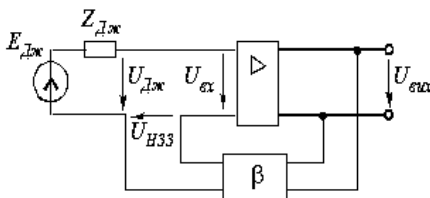


Рис. 3.25. Схема вхідного кола підсилювача, охопленого послідовним НЗЗ

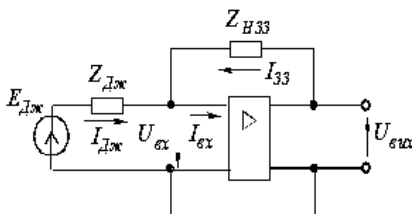


Рис. 3.26. Схема вхідного кола підсилювача, охопленого паралельним НЗЗ

Тоді

$$Z_{\text{вх НЗЗ}} = Z_{\text{вх}} Z_{\text{НЗЗ}} / [Z_{\text{вх}} (1 + K) + Z_{\text{НЗЗ}}]. \quad (3.50)$$

Отже, введення кола паралельного НЗЗ зменшує вхідний опір підсилювального пристрою. Фізично це можна пояснити тим, що введення паралельного НЗЗ фактично збільшує струм, який відбирається від джерела вхідної напруги за рахунок струму, який тече в колі НЗЗ.

Вхідний опір для аналогічного підсилювача з ПЗЗ

$$Z_{\text{вх ПЗЗ}} = Z_{\text{вх}} Z_{\text{ПЗЗ}} / [Z_{\text{вх}} (1 - K) + Z_{\text{ПЗЗ}}]. \quad (3.51)$$

З виразу (3.51) випливає, що однозначної відповіді на питання, як впливає введення паралельного ПЗЗ на вхідний опір підсилювача, немає. Цей вплив залежить від конкретного співвідношення параметрів

підсилювача в колі ПЗЗ. Так за $K=1$ $Z_{\text{вх ПЗЗ}} = Z_{\text{вх}}$. При $Z_{\text{вх}}(1-K) \rightarrow -Z_{\text{ПЗЗ}}$ маємо $Z_{\text{вх ПЗЗ}} \rightarrow \infty$, а за $Z_{\text{вх}}(1-K) < -Z_{\text{ПЗЗ}}$, вхідний опір $Z_{\text{вх ПЗЗ}}$ стає негативним, до того ж збільшення K призводить до зменшення модуля $Z_{\text{вх ПЗЗ}}$.

На закінчення слід зазначити, що ПЗЗ в підсилювачах, як правило, не використовується, а використовується лише в генераторах електричних сигналів та спеціальних електричних пристроях (наприклад, у деяких типах компараторів).

Вихідний опір підсилювального пристрою, охопленого колом зворотного зв'язку, залежить тільки від способу зняття сигналу зворотного зв'язку і не залежить від того, яким чином цей сигнал введений в його вхідне коло.

Розглянемо спочатку випадок введення кола ПЗЗ за напругою (рис. 3.27).

$$Z_{\text{вх ПЗЗ}} = \Delta \dot{U}_{\text{вх}} / \Delta i_{\text{вх}} ;$$

$$\Delta \dot{U}_{\text{вх}} = \Delta \dot{U}_{\text{п}} - \Delta i_{\text{вх}} Z_{\text{вх}} ;$$

$$\Delta \dot{U}_{\text{п}} = K \Delta \dot{U}_{\text{вх}} = K(1 - \beta \Delta \dot{U}_{\text{вх}}) ,$$

або $\Delta \dot{U}_{\text{вх}} = -\Delta i_{\text{вх}} Z_{\text{вх}} / (1 + K\beta)$.

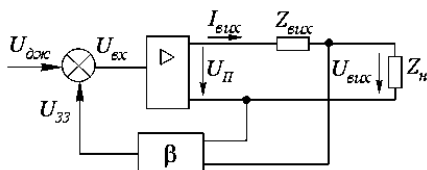


Рис. 3.27. Схема підсилювача з колом ПЗЗ по напрузі

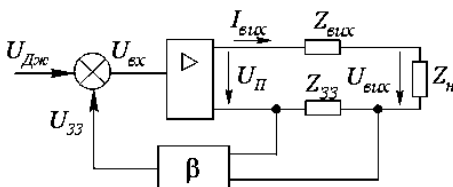


Рис. 3.28. Схема підсилювача з колом ПЗЗ за вихідним струмом

Знак мінус в одержаному виразі говорить про те, що позитивні прирости струму навантаження $\Delta i_{\text{вх}}$ викликають протилежні за знаком зміни вихідної напруги підсилювача. Іншими словами, вихідна характеристика підсилювача має спадний характер.

З урахуванням викладеного одержимо

$$Z_{\text{вх ПЗЗ}} = \Delta \dot{U}_{\text{вх}} / \Delta i_{\text{вх}} = Z_{\text{вх}} / (1 + K\beta) . \tag{3.52}$$

З (3.52) бачимо, що використовуючи НЗЗ за вихідною напругою, вихідний опір зменшується в $(1 + K\beta)$ разів.

Такий самий висновок легко зробити з розглядання самого принципу НЗЗ за напругою.

Будь-який НЗЗ прагне підтримати незмінним значення того параметра, який використовується для одержання сигналу зворотного зв'язку. Тому НЗЗ за вихідною напругою за дії зовнішніх збурювань, зокрема, зміни вихідного струму, прагне підтримувати незмінним значення вихідної напруги підсилювача. Це еквівалентно зменшенню його вихідного опору.

Для випадку кола ПЗЗ за вихідною напругою одержимо

$$Z_{\text{вих ПЗЗ}} = Z_{\text{вих}} / (1 - K\beta). \quad (3.53)$$

За збільшення коефіцієнта передачі кола ПЗЗ вихідний опір спочатку збільшується, прагнучи до нескінченності, а за $\beta > 1/K$ змінює знак і стає негативним.

Розглянемо випадок НЗЗ за вихідним струмом (рис. 3.28). Згідно зі схемою рис. 3.28 для зміни вхідної напруги підсилювача, викликані зміною вихідного струму, можна записати такий вираз

$$\Delta \dot{U}_{\text{вх}} = -\Delta \dot{U}_{\text{НЗЗ}} = -\Delta I_{\text{вих}} Z_{33} \beta.$$

Виконавши перетворення, аналогічні наведеним вище, одержимо

$$\Delta I_{\text{вих}} Z_{33} K\beta = \Delta I_{\text{вих}} Z_{\text{вих}} + \Delta \dot{U}_{\text{вих}}.$$

Звідси

$$Z_{\text{вих НЗЗ}} = \left| \Delta \dot{U}_{\text{вих}} \right| / \left| \Delta I_{\text{вих}} \right| = Z_{33} K\beta + Z_{\text{вих}}, \quad (3.54)$$

де $\left| \Delta \dot{U}_{\text{вих}} \right| = \left| \dot{U}_{\text{вих х}} - \dot{U}_{\text{вих}} \right|$.

Таким чином введення кола НЗЗ за вихідним струмом збільшує вихідний опір підсилювача.

Виконавши аналогічні викладки для випадку ПЗЗ, одержимо

$$Z_{\text{вих ПЗЗ}} = Z_{\text{вих}} - Z_{33} K\beta, \quad (3.55)$$

тобто вихідний опір підсилювача, охопленого ПЗЗ за струмом навантаження, зменшується. Як виходить з одержаного виразу, за певного вибору параметрів кола ПЗЗ вихідний опір підсилювача може стати негативним. Це відповідає тому, що вихідна характеристика підсилювача матиме не спадний, а наростальний характер. Збільшення вихідного струму буде супроводжуватися збільшенням вихідної напруги.

Приклад 3.5. Інтегральний підсилювач постійного струму типу К140УД6 має вихідний опір $R_{\text{вих}} = 60 \text{ Ом}$. Визначити, як зміниться вихідний опір підсилювача в разі введення НЗЗ за вихідним струмом з $\beta = 10^{-2}$; $K = 30 \cdot 10^3$; $R_{33} = 1 \text{ Ом}$.

Розв'язання. Згідно з виразом (3.54) знайдемо

$$R_{\text{вих НЗЗ}} = R_{\text{ЗЗ}} K + R_{\text{вих}} = 1 \cdot 30 \cdot 10^3 + 60 = 30,06 \cdot 10^3 \text{ Ом} .$$

Частотні та фазові спотворення. Під час визначення смуги підсилювальних частот на прикладі підсилювача з передавальною функцією виду $W(p) = K / (T_1 p + 1)$ було показано, що введення кола НЗЗ фактично зменшує сталу часу підсилювача на глибину НЗЗ, тобто $T_{1\text{НЗЗ}} = T_1 / (1 + K\beta)$.

Скориставшись виразом для фазочастотної характеристики (3.35), в цьому випадку можна записати

$$f(\omega) = \arctg [Q(\omega) / P(\omega)] = -\arctg (\omega T_{1\text{НЗЗ}}) .$$

Для малих значень ωT_1 , розкладаючи функцію \arctg в ряд, одержимо

$$f(\omega) = -\omega T_{1\text{НЗЗ}} = -\omega T_1 / (1 + K\beta) . \quad (3.55,а)$$

Вираз (3.55,а) показує, що за введення кола НЗЗ фазовий зсув, який вносить підсилювач, зменшується. При цьому байдуже, який вид НЗЗ використовується.

Слід зазначити, що оскільки введені кола НЗЗ розширюють смугу пропускання підсилювача, то згідно з визначенням коефіцієнта частотних спотворень абсолютне значення частотних спотворень також зменшується.

Введення кола ПЗЗ, звужуючи смугу пропускання підсилювача, призводить до збільшення як частотних, так і фазових спотворень підсилювача.

Приклад 3.6. Визначити вхідний опір підсилювача типу К174УН19, в якому для одержання $K_{\Gamma\text{НЗЗ}} = 0,5\%$ введено коло послідовною НЗЗ за вихідною напругою; $K = 30 \text{ дБ}$; $R_{\text{вх}} = 20 \text{ кОм}$; $K_{\Gamma} = 10\%$.

Р о з в' я з а н н я . 1. Згідно з виразом (3.46) для зниження K_{Γ} до $0,5\%$ у підсилювач треба ввести коло НЗЗ з β , яке дорівнює

$$\beta = \frac{1}{K} \left(\frac{K_{\Gamma}}{K_{\Gamma\text{НЗЗ}}} - 1 \right) = \frac{1}{31,6} \left(\frac{0,1}{0,005} - 1 \right) = 0,6 ;$$

$$K = 30 \text{ дБ} = 31,6 .$$

2. Глибина НЗЗ $1 + K\beta = 1 + 31,6 \cdot 0,6 = 20$.

3. Згідно з виразом (3.48) знайдемо

$$R_{\text{вх НЗЗ}} = R_{\text{вх}} (1 + K\beta) = 20 \cdot 20 = 400 \text{ кОм} .$$

На закінчення можна зробити такі висновки:

- введення кола ЗЗ може змінювати головні параметри підсилювального пристрою як кількісно, так і якісно;

- введення кіл НЗЗ та ПЗЗ, як правило, має протилежний вплив на параметри підсилювача;

- вибором коефіцієнта передачі кола ПЗЗ можна домогтися одержання негативних значень вхідного та вихідного опорів підсилювача;

• засоби введення та зняття сигналів ЗЗ можуть впливати на характер зміни параметрів підсилювача.

Додатково слід зазначити, що якщо як елементи кола ЗЗ використовують частотно-залежні чотириполосники, можна одержати потрібний вплив на параметри підсилювача тільки у потрібному діапазоні зміни вхідного сигналу.

Все викладене показує, що введенням різних кіл ЗЗ можна значно змінювати властивості підсилювального пристрою, що відчиняє широкі можливості для спрямованого синтезу пристроїв із заданими характеристиками.

3.5. Стійкість лінійних кіл із зворотним зв'язком

Фізична суть поняття “стійка робота активного кола” полягає в тому, що стійке коло після припинення дії зовнішніх збурень повертається в початковий стан. У протилежному випадку будь-яке зовнішнє збурення призводить до розвинення у часі коливальних процесів аж до генерації. Отже в стійкому активному колі перехідні процеси мають бути згасальними.

Таким чином, виникає два можливих шляхи аналізу стійкості: дослідження перехідного процесу замкненого кола і АФЧХ розімкненого контуру кола зворотнього зв'язку. Перший шлях призводить до так званого алгебраїчного критерію стійкості, другий – до частотного (або геометричного) критерію стійкості. Між ними, зрозуміло, існує глибокий внутрішній зв'язок.

З теорії електричних кіл відомо, що напруга (або струм) на вході та виході довільного лінійного кола зв'язані між собою диференціальним рівнянням (3.26).

Проблема стійкості зводиться до аналізу залежності вихідної напруги від часу за $u_{\text{вх}} = 0$. Дійсно, в цьому випадку аналізуються власні коливання, тобто ті коливання, які принципово можуть існувати в колі. Це, звичайно, не означає, що вони обов'язково виникають у реальних умовах, коли $u_{\text{вх}} \neq 0$.

Вважаючи в (3.26) $u_{\text{вх}} = 0$, одержуємо однорідне диференціальне рівняння, розв'язанням якого є власні коливання кола

$$a_n \frac{d^n u_{\text{вих}}}{dt^n} + a_{n-1} \frac{d^{n-1} u_{\text{вих}}}{dt^{n-1}} + \dots + a_1 \frac{du_{\text{вих}}}{dt} + a_0 u_{\text{вих}} = 0 \quad (3.56)$$

Відомо, що розв'язанням цього рівняння є функції виду $e^{p_i t}$, де p_i – корні характеристичного рівняння

$$a_n p^n + a_{n-1} p^{n-1} + \dots + a_1 p + a_0 = 0 \quad (3.57)$$

Тому загальне розв'язання однорідного рівняння (3.56) є лінійною комбінацією експоненціальних функцій

$$u_{\text{вих}}(t) = \sum_{i=1}^n c_i e^{p_i t}.$$

Корні характеристичного рівняння можуть бути комплексними, дійсними або уявними. Умові стійкості задовольняють тільки дійсні корні або комплексні корні з негативною дійсною частиною. Перші описують аперіодичні зміни напруги, другі – згасальні коливання. Отже, ці корні відповідають фізичному критерію стійкості – власні коливання кола мають бути згасальними. Таким чином, для стійкої роботи кола необхідно, щоб корні характеристичного рівняння замкненого кола знаходились у лівій півплощині комплексної змінної p , що, в свою чергу, відповідає негативній дійсній частині усіх коренів характеристичного рівняння.

Тепер розглянемо рівняння (3.26) з іншої позиції. Коливанням у колах можна співвіднести зображення за Лапласом. Запишемо відповідність між оригіналом і зображенням: $u_{\text{вих}}(t) = U_{\text{вих}}(p)$, $u_{\text{вих}}(t) = U_{\text{вих}}(p)$ (нагадаємо, що p – комплексна частота $p = \delta + j\omega$). Обрахувавши перетворення Лапласа для обох частин рівняння (3.26), одержимо (3.27), звідки коефіцієнт передачі в операторній формі (3.28).

Знаменник дробу (3.28) збігається з характеристиками рівняння (3.57). Тому корні рівняння p_i можна розуміти як полюси операторного коефіцієнта передачі. Тоді критерій стійкості замкненого кола можна сформулювати таким чином: всі полюси коефіцієнта передачі замкненого кола мають знаходитись у лівій півплощині комплексної частоти p .

Слід зазначити, що властивість стійкості належить до підсилювального пристрою, який містить у собі коло зворотного зв'язку. Це може бути або внутрішній зв'язок, зумовлений фізичними властивостями і виконанням елементів пристрою або паразитним зв'язком (ємнісний або індуктивний), зумовленим конструктивними особливостями його виготовлення, або зовнішній зворотний зв'язок, виконаний шляхом введення в пристрій спеціальних кіл. Якщо такий зв'язок відсутній, підсилювальний пристрій є розімкненим і уявлення стійкості до нього не застосовується.

Використання такого підходу завжди дозволяє однозначно відповісти на питання стійкості досліджуваного пристрою. Проте на практиці безпосереднє відшукування точних розв'язань рівняння (3.26) є трудомісткою задачею. Тому для вирішення питання стійкості підсилювального пристрою зручніше користуватися деякими непрямими оцінками, які дозволяють відповісти на поставлене питання без розв'язання диференціальних рівнянь.

Такі оцінки, які зводяться до критерію стійкості, можуть бути одержані на основі розглядання амплітудно-фазових частотних характеристик пристрою (3.33). Найбільш відомим з них є критерій стійкості Найквіста,

який дозволяє робити висновок про стійкість за виглядом амплітудно-фазових частотних характеристик розімкненого контуру регулювання системи. Він формулюється таким чином.

Якщо розімкнений (у сенсі кола зовнішнього ЗЗ) підсилювальний пристрій стійкий і його амплітудно-фазова частотна характеристика (годограф) за зміни частоти від 0 до ∞ не охоплює точку з координатами $(-1; j0)$, то після замикання кола НЗЗ пристрій буде також стійкий.

Проходження годографа через точку з координатами $(-1; j0)$ означає знаходження підсилювача на границі стійкості.

На рис. 3.29 наведено приклади амплітудно-фазових частотних характеристик, які задовольняють сформульованій вище умові. Характеристика $W_1(j\omega)$ відповідає абсолютно стійкій системі. Вивести її зі стійкого режиму роботи можна тільки шляхом збільшення коефіцієнта підсилення. Характеристика $W_2(j\omega)$ відповідає умовно стійкій системі. У такому випадку втрата стійкості можлива як за збільшення, так і за зменшення коефіцієнта підсилення.

Вважають, що підсилювач володіє запасом стійкості, якщо він задовольняє умовам стійкості за значень модуля $|W(j\omega)|$, які відрізняються від 1 не менше, ніж на деяку наперед задану величину $\pm H_m$, названу запасом стійкості за модулем, та має фазовий кут, відмінний від π не менш, ніж на величину $\pm \gamma_m$, названу запасом стійкості за фазою. Згідно з цим визначенням (для забезпечення заданого запасу стійкості) амплітудно-фазова частотна характеристика підсилювача не має потрапляти у ділянку, заштриховану на рис. 3.29.

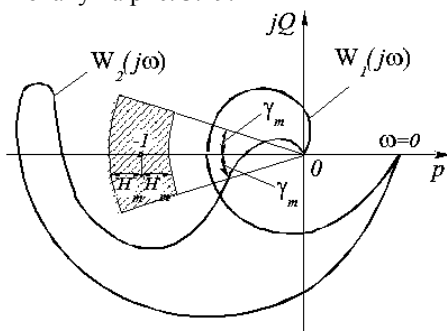


Рис. 3.29. АФЧХ (приклади), які задовольняють критерію стійкості Найквіста

Раніше, в п. 3.2, було показано, що під час проектування підсилювачів зручніше користуватися не амплітудно-фазовими, а його логарифмічними амплітудною та фазовою характеристиками.

Сформульовані вище умови легко можна розповсюдити і на ці характеристики. Логарифмічна амплітудна та фазова частотні характеристики, які відповідають амплітудно-фазовій частотній характеристиці $W_2(j\omega)$ (рис. 3.29), показані на рис. 3.30.

Легко показати, що точка перетину ЛАЧХ з віссю частот відповідає точці перетину годографа $W_2(j\omega)$ з колом одиничного радіуса, тобто відповідає значенню $|W(j\omega)|=1$. Тоді значення фазового кута $\pi - \varphi(\omega_3)$, яке відповідає частоті ω_3 , є запасом поза фазою, і значення $20 \lg K(\omega_1)$ та $20 \lg K(\omega_2)$, відповідні перетину фазової характеристики з рівнем $\varphi = -\pi$, є відповідними запасами за модулем. Для одержання потрібних запасів стійкості за модулем та фазою для логарифмічних характеристик необхідно виконання таких умов

$$\begin{aligned} 20 \lg K(\omega_1) &> +H_m; \\ 20 \lg K(\omega_2) &< -H_m; \\ \varphi(\omega) &> \gamma_m. \end{aligned} \tag{3.58}$$

Отже, за заданих запасів стійкості за модулем та фазою на логарифмічній амплітудній та фазовій частотних характеристиках завжди можна визначити ділянки, в які ці характеристики не мають заходити. Отже питання стійкості вирішується без знаходження точного розв'язання вхідної системи диференціальних рівнянь шляхом відповідного вибору виду логарифмічних характеристик.

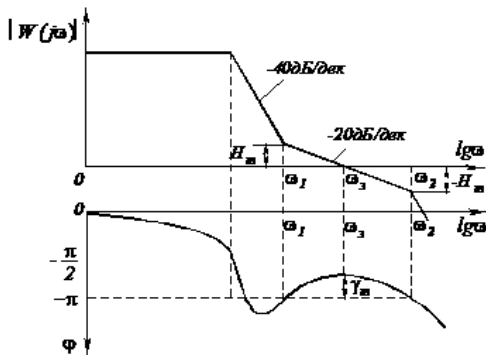


Рис. 3.30. Логарифмічна амплітудна та фазова частотні характеристики, які відповідають АФЧХ умовно стійкої системи

Приклад 3.7. Підсилювальний пристрій описується передавальною функцією виду

$$W(p) = \frac{K}{(15,9 \cdot 10^{-3} p + 1)(1,59 \cdot 10^{-3} p + 1)(0,159 \cdot 10^{-3} p + 1)}$$

Визначити значення K з умови одержання запасу стійкості за модулем, рівним 10 дБ , і відповідним цьому випадку запас стійкості за фазою.

Розв'язання. 1. Визначимо значення частоти ω_0 , для якого сумарний фазовий зсув дорівнює 180° . Для цього випадку, згідно з виразом (3.37), запишемо рівняння

$$\begin{aligned} -180^\circ &= -\arctg \omega_0 T_1 - \arctg \omega_0 T_2 - \arctg \omega_0 T_3 = \\ &= -\arctg (\omega_0 \cdot 15,9 \cdot 10^{-3}) - \arctg (\omega_0 \cdot 1,59 \cdot 10^{-3}) - \arctg (\omega_0 \cdot 0,159 \cdot 10^{-3}). \end{aligned}$$

Числове розв'язання цього рівняння дає значення $\omega_0 = 670\pi$.

2. Знайдемо значення K , яке відповідає $\omega_3 = \omega_0$. Для цього, згідно з виразом (3.36), можна записати

$$0 = 20 \lg K - 20 \lg \sqrt{1 + (T_1 \omega_0)^2} - 20 \lg \sqrt{1 + (T_2 \omega_0)^2} - 20 \lg \sqrt{1 + (T_3 \omega_0)^2}$$

або

$$20 \lg K \approx 20 \lg (T_1 \omega_0) + 20 \lg (T_2 \omega_0).$$

Тут було враховано, що $T_1 \omega_0 \gg 1$, $T_2 \omega_0 \gg 1$, $T_3 \omega_0 \ll 1$;

$$20 \lg K = 20 \lg (15,9 \cdot 10^{-3} \cdot 670 \cdot \pi) + 20 \lg (1,59 \cdot 10^{-3} \cdot 670 \cdot \pi) = 41 \text{ дБ}.$$

3. Шукане значення $K_{\text{гр}}$ дорівнює $K_{\text{гр}} = K - H_m = 41 - 10 = 31 \text{ дБ}$.

4. ЛАЧХ, відповідну розглядуваному випадку, наведено на рис. 3.31.

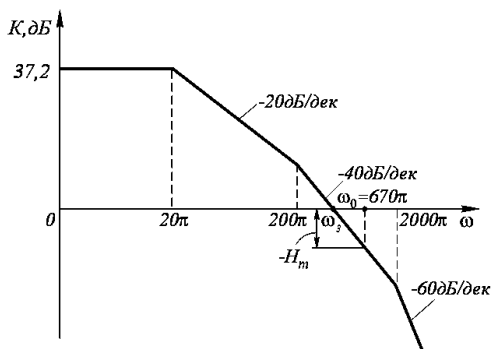


Рис. 3.31. ЛАЧХ підсилювача, відповідна розглядуваному випадку

5. Тому що частота зрізу ω_3 , для якої $|W(p)|=1$, лежить на ділянці з нахилом -40 дБ / дек , значення ω_3 можна визначити з виразу

$$H_m = 40 \lg \frac{\omega_0}{\omega_3};$$

$$10 = 40 \lg \frac{670\pi}{\omega_3}.$$

Звідси $\omega_3 = 380\pi$.

Значення $\omega_3 < 2000 \pi$, тобто дійсно лежить на асимптоті з нахилом

-40 дБ/дек .

6. Запас за фазою відповідно до (3.37) дорівнює

$$\begin{aligned}\gamma_m &= \pi - \varphi(\omega_3) = \pi - \arctg(\omega_3 T_1) - \arctg(\omega_3 T_2) - \arctg(\omega_3 T_3) = \\ &= 180^\circ - \arctg(15,9 \cdot 10^{-3} \cdot 380 \pi) - \arctg(1,59 \cdot 10^{-3} \cdot 380 \pi) - \arctg(0,159 \cdot 10^{-3} \cdot 380 \pi) = \\ &= 180^\circ - 86,98^\circ - 62,22^\circ - 10,75^\circ \approx 20^\circ.\end{aligned}$$

Методика проектування підсилювального пристрою із заданими параметрами з використанням ЛАЧХ:

1. За заданою смугою пропускання знаходять положення горизонтальної асимптоти ЛАЧХ підсилювача.

2. За заданим коефіцієнтом підсилення визначають рівень горизонтальної асимптоти ЛАЧХ.

3. Якщо заданий коефіцієнт подавлення частот, які не входять у смугу пропускання підсилювача, визначають потрібні нахили асимптот, які знаходяться поза смугою пропускання підсилювача.

4. З умови стійкості та вимог до якості перехідних процесів, формують вигляд ЛАЧХ у діапазоні частоти зрізу, тобто частоти, для якої $K(\omega)$ перетинає вісь частоти.

5. Обирають елементну базу (операційний підсилювач, напівпровідникові елементи і т. інше) та схемотехнічні рішення, які спрямовані на одержання заданих енергетичних показників підсилювача.

6. Для обраної елементної бази і схемотехнічних рішень визначають головні параметри підсилювача (вхідний та вихідний опори, коефіцієнти нелінійних та інших спотворень, смугу підсилювальних частот, коефіцієнт підсилення і т. інше).

7. Якщо деякі параметри підсилювача не відповідають заданим, визначають потрібний тип та глибину зворотного зв'язку, потрібного для одержання якості вихідного параметра пристрою.

8. Згідно з одержаним значенням глибини ЗЗ коректують вид частотної характеристики підсилювача і здійснюють корекцію обраної елементної бази і схемотехнічних рішень окремих його вузлів.

9. Визначають відмінність між потрібною для забезпечення заданих властивостей і одержаною частотними характеристиками, а потім знаходять потрібні кола корекції.

Наведена методика є головною під час проектування підсилювального пристрою за заданими характеристиками.

3.6. Підсилювальний каскад за схемою із спільним емітером

3.6.1. Біполярний транзистор у динамічному режимі та класи підсилення підсилювальних каскадів

Усе схемотехнічне розмаїття каскадів, які використовують схему вмикання біполярного транзистора зі спільним емітером, може бути приведено до однієї схеми, наведеної на рис. 3.32. Навантаження в схемі підмикається двома способами: як навантажувальний елемент використовується резистор R_K (рис. 3.32а,б), ввімкнений у колекторне коло транзистора; використовується додатковий навантажувальний елемент (резистор R_n рис. 3.32в), який вмикається паралельно виведенням колектора та емітера транзистора VT .

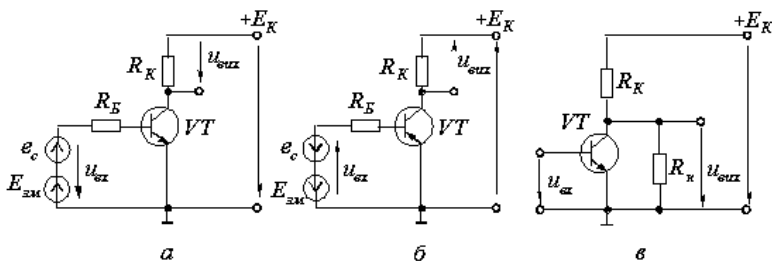


Рис. 3.32. Схема вмикання БТзі спільним емітером:

а,б – навантажувальний елемент увімкнений у колекторне коло транзистора,
в – додатковий навантажувальний елемент, який вмикається паралельно виведенням колектора та емітера транзистора

Резистор R_B є баластним і призначений для лінеаризації вхідної характеристики каскаду. Відомо, що вхідний опір транзистора, особливо в початковій частині його ВАХ, має суттєво нелінійний характер, тому однакові прирости вхідної напруги спричиняють різні прирости вхідного i_B , а, отже, і вихідного i_K струмів

$$i_K = i_B h_{21E} = h_{21E} u_{BK} / R_{BK}, \quad (3.59)$$

де h_{21E} – коефіцієнт передачі струму в схемі зі спільним емітером; R_{BK} – вхідний опір транзистора, значення якого залежить від u_{BK} ; $u_{BK} = u_C + U_{зм}$ – сумарна вхідна напруга каскаду; u_C – керуюча (сигнал керування) складова вхідної напруги; $U_{зм}$ – стала складова вхідної напруги.

Вихідна напруга для схеми рис. 3.32а, б визначається як

$$u_{\text{вих}} = i_K R_K, \quad (3.60)$$

а для схеми рис. 3.32в

$$u_{\text{вих}} = \frac{E_K - i_K R_K}{1 + R_K / R_n}. \quad (3.61)$$

Слід зазначити, що якщо нас цікавить тільки змінна складова вихідного сигналу, тому для обох випадків можна скористатись виразом (3.60). При цьому для випадку використання додаткового навантажувального резистора в виразі (3.60) замість R_K потрібно підставлення $R'_K = R_K R_H / (R_K + R_H)$ (за побудови лінії навантаження за змінним струмом вважають опір конденсатора $x_C = 1/(\omega C) = 0$).

Якщо вираз (3.59) підставити в (3.60) або (3.61), то стає очевидним, що непостійність $R_{вх}$, зумовлена зміною вхідної напруги і, отже, режиму роботи транзистора, що призводить до зміни коефіцієнта пропорційності між вхідною та вихідною напругами каскаду. Передавальна характеристика каскаду за напругою здобуває суттєво нелінійний характер, що ускладнює його практичне використання.

Для лінеаризації передавальної характеристики послідовно з емітерним переходом транзистора вмикають баластний резистор R_B , опір якого обирається з умови $R_B \gg R_{вх}$. При цьому вираз (3.59) приймає вигляд

$$i_k = i_B h_{21E} = h_{21E} u_{вх} / (R_B + R_{вх}) \approx h_{21E} u_{вх} / R_B. \quad (3.62)$$

Слід зазначити, що введення в схему підсилювача резистора R_B зменшує коефіцієнт підсилення каскаду і це зменшення ще більше, то точніше виконується нерівність $R_B \gg R_{вх}$. Причина цього в тому, що зі збільшенням R_B менша частина вхідної напруги прикладається безпосередньо до емітерного переходу транзистора.

У вхідному колі каскаду діє два джерела напруги: u_c – безпосередньо сигнал, який треба підсилити, та $U_{зм}$ – стала напруга, яка забезпечує потрібний режим роботи каскаду за постійним струмом.

У схемах рис. 3.32 зміни колекторного струму транзистора залежать не лише від змін базового струму, а й від змін напруги на колекторі

$$U_{KE} = E_K - I_K R_K, \quad (3.63)$$

яка, в свою чергу, визначається змінами як базового, так і колекторного струмів. Таким чином, одночасно змінюються всі струми і напруги в транзисторі. Такий режим роботи транзистора називають динамічним, а характеристики, що визначають зв'язок між струмами і напругами транзистора за наявності опору навантаження, динамічними характеристиками.

Динамічні характеристики будують на сім'ї статичних характеристик за заданими значеннями напруги джерела живлення колекторного кола E_K та опору навантаження R_K . Для побудови вихідної динамічної характеристики (рис. 3.33а) використовують рівняння динамічного режиму (3.63), яке являє собою рівняння прямої, оскільки за змінної величини I_K стоїть сталий коефіцієнт, що дорівнює чисельно R_K .

Тому достатньо знайти відрізки, що відсікають прямою на осях координатної системи (I_K, U_{KE}).

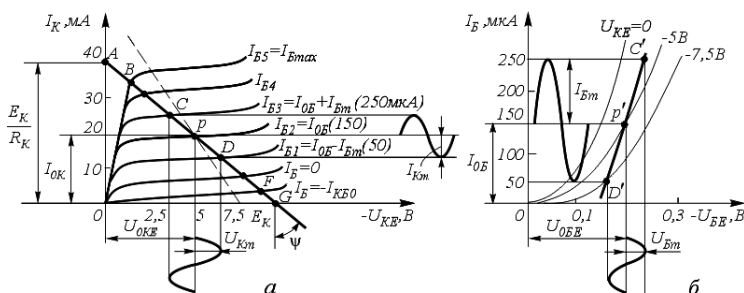


Рис. 3.33. Динамічна характеристика БТ зі спільним емітером:
а – вихідна, б – вхідна

Якщо $I_K = 0$, то $U_{KE} = E_K$ і за $U_{KE} = 0$, $I_K = E_K/R_K$. Відклавши на відповідних осях напругу, що дорівнює E_K , і струм, що дорівнює E_K/R_K , через одержані точки проводять пряму, яку називають лінією навантаження. Вихідна динамічна характеристика є геометричним місцем точок перетину лінії навантаження зі статичними характеристиками. Використовуючи динамічну колекторну характеристику, можна для будь-якого значення колекторного струму знайти відповідні значення напруги на колекторі та струму у вхідному колі I_B . Лінію навантаження можна побудувати також, якщо з точки E_K провести пряму лінію під кутом $\psi = \arctg R_K \frac{m_I}{m_U}$.

Для визначення напруги на базі транзистора U_{BE} (вхідної напруги) будують вхідну динамічну характеристику простим перенесенням точок I_B, U_{KE} з вихідної динамічної характеристики на сім'ю статичних вхідних характеристик (рис. 3.33б). Значення відповідних базових напруг визначаються абсцисами цих точок (на рис. 3.33б зображено лише ділянки вхідної $C'D'$ динамічної характеристики).

Точку перетину лінії навантаження зі статичною характеристикою за заданого струму $I_{B2} = I_{0B}$, що визначається джерелом зміщення E_{3m} , називають *робочою точкою*, а її початкове положення на лінії навантаження (за відсутності вхідного змінного сигналу) – *точкою спокою* p . Точка спокою визначає струм спокою вихідного кола I_{0KE} та напругу спокою U_{0KE} . При цьому рівняння динамічного режиму має вигляд:

$$U_{0KE} = E_K - I_{0K} R_K.$$

Місце знаходження точки спокою визначається призначенням схеми, в якій використовується транзистор, значенням та формою вхідного сигналу і т. інше.

Для схеми рис. 3.1в загальним опором колекторного навантаження змінному струмові буде опір $R_K = R_K R_H / (R_K + R_H)$, і динамічну характеристику змінного струму слід провести через точку спокою під кутом $\psi' = \arctg R'_K \frac{m_I}{m_U}$ (пунктирна лінія на рис. 3.33а).

Режим роботи транзистора, за якого робоча точка не виходить за межі ділянки BF лінії навантаження, називають лінійним, або підсилювальним режимом. При цьому зі зміною вхідного (базового) струму пропорційно змінюються вихідний (колекторний) струм.

Визначимо параметри підсилювача (рис. 3.32а). Коефіцієнт підсилення каскаду дорівнює відношенню приростів вихідної та вхідної напруги

$$K = \Delta U_{\text{вих}} / \Delta U_{\text{вх}} .$$

Використовуючи h параметри транзистора і припускаючи, що $h_{12E} = h_{22E} = 0$ (відсутній внутрішній зворотний зв'язок та нескінченний вихідний опір), знайдемо

$$\begin{aligned} \Delta U_{\text{вих}} &= \Delta U_{\text{КЕ}} = h_{21E} \Delta I_B R_K ; \\ \Delta U_{\text{вх}} &= \Delta U_{\text{БЕ}} = \Delta I_B R_{\text{вх}} . \end{aligned}$$

Отже,

$$K = h_{21E} R_K / R_{\text{вх}} . \quad (3.64)$$

Одержаний вираз не враховує присутність у вхідному колі каскаду баластного резистора R_B . Цей резистор, як вже зазначалося, утворює з вхідним опором транзистора додатковий подільник напруги, який зменшує підсумковий коефіцієнт підсилення каскаду. З урахуванням цього підсумковий коефіцієнт підсилення каскаду, який представляє собою коефіцієнт підсилення каскаду за постійним струмом K_0 , дорівнює

$$K_0 = K \cdot K_{\text{под}} = h_{21E} R_K / (R_B + R_{\text{вх}}) , \quad (3.65)$$

де $K_{\text{под}} = R_{\text{вх}} / (R_B + R_{\text{вх}})$ – коефіцієнт передачі вхідного подільника напруги.

Для вхідного та вихідного опорів каскаду рис. 3.32, а можна записати такі вирази:

$$R_{\text{вх}} = R_B + R_{\text{вхТ}} \approx R_B ; \quad (3.66)$$

$$R_{\text{вих}} = R_{\text{вихТ}} = 1/h_{22E} , \quad (3.67)$$

де $R_{\text{вихТ}}$ – вихідний опір транзистора.

Якщо зовнішнє навантаження підмикається до виходу підсилювального каскаду, як показано на рис. 3.32в, то вираз для вихідного опору каскаду зміниться. З урахуванням того, що джерело E_K є ідеалізованим джерелом напруги,

$$R_{\text{вих}} = R_{\text{вихТ}} R_K / (R_{\text{вихТ}} + R_K) \approx R_K . \quad (3.68)$$

Залежно від значення та знаку напруги зміщення $U_{зм}$ і напруги сигналу u_c в схемі транзисторного каскаду, наведеного на рис. 3.32а, можливі декілька принципово різних режимів його роботи, що називаються *класами підсилення*.

Клас підсилення А. Режим роботи транзисторного каскаду, за якого струм у вихідному колі транзистора тече протягом всього періоду зміни напруги вхідного сигналу, називається режимом підсилення класу А. Характерною рисою цього режиму є виконання умови $\Delta I_K < I_{OK}$, для забезпечення якого напруга $U_{зм}$ (для схеми рис. 3.32а) має бути позитивною та перевищувати максимальну амплітуду напруги u_c .

Максимальна амплітуда вихідного сигналу в такому режимі може досягати значення близького до $E_K/2$. Для цього необхідно, щоб $U_{OKK} = E_K/2$ або $I_{OK} = E_K/(2R_K)$.

Використовуючи характеристики каскаду, наведені на рис. 3.33, можна легко знайти напругу зміщення $U_{зм}$ та допустимий діапазон зміни вхідного сигналу, який забезпечує одержання максимальної амплітуди вихідного сигналу за умови мінімальних його спотворень. Останнє є характерною рисою класу А. Для цього за характеристикою на рис. 3.33б знаходять струм бази, відповідний початку лінійної ділянки вхідної характеристики транзистора. За вихідними характеристиками транзистора (рис. 3.33а) або, використовуючи співвідношення (3.59), визначають колекторний струм транзистора та його напругу U_{KE} , відповідну знайденому струму $I_{B\ min}$ ($I_{K\ min}$ та $U_{KE\ max}$). За цими самими характеристиками визначають максимальний колекторний струм транзистора, що відповідає межі його активного режиму роботи та режиму насичення (точка В перетину навантажувальної лінії з характеристикою $I_{B\ m}$, точніше з характеристикою $U_{KB} = 0$), тобто $I_{K\ max}$. Шуканий струм спокою колектора дорівнюватиме напівсумі знайдених значень

$$I_{OK} = (I_{K\ max} + I_{K\ min})/2, \quad (3.69)$$

а максимальна амплітуда вхідного струму – напіврізниця цих значень

$$\Delta I_{K\ max} = (I_{K\ max} - I_{K\ min})/2. \quad (3.70)$$

За знайденими значеннями I_{OK} та $\Delta I_{K\ max}$ для відомого значення h_{21E} знаходять I_{OB} , $\Delta I_{B\ max}$, U_{0BE} та $\Delta U_{BE\ max}$.

Таким чином, клас підсилення А має місце під час вибору точки спокою p в середній частині навантажувальної характеристики R_K вихідного кола транзистора (рис. 3.33а). Цей режим характеризується тим, що форма вихідного сигналу $u_{вих}$ повторює форму вхідного сигналу $u_{вх}$ за рахунок роботи транзистора в активній ділянці без заходу в ділянку насичення та відсічки. При цьому транзистор, як бачимо з рисунка, працює в лінійній ділянці, що пояснює мінімальне нелінійне спотворення

підсилювального сигналу. Водночас робота підсилювача в класі А характеризується низьким к.к.д., який теоретично не може перевищувати 0,5, що пояснюється постійним струмом $I_{0К}$ в колі R_K незалежно від наявності або відсутності вхідного сигналу $u_{вх}$, як результат у транзисторі розсіюється потужність $P_{0К} = I_{0К}U_{0КЕ}$

$$P_H = \frac{U_{H \max} I_{K \max}}{2} \leq U_{0КЕ} I_{0К} \approx \frac{E_K I_{0К}}{2} = \frac{P_{сп}}{2},$$

де $P_{сп}$ – потужність, що споживається від джерела живлення.

У зв'язку з цим режим підсилення А використовують лише в малопотужних каскадах (попередніх підсилювачах), для яких, як правило, важливий малий коефіцієнт нелінійних спотворень підсилювального сигналу, а значення к.к.д. не відіграє вирішальної ролі.

Клас підсилення В. Режим роботи транзисторного каскаду, за якого струм у вихідному колі транзистора тече тільки протягом напівперіоду зміни напруги вхідного сигналу, називається режимом підсилення класу В. Такий режим відповідає вибору $U_{зм} = 0$. При цьому $I_{0КЕ} = I_{К \min} \approx 0$ та $U_{0КЕ} = E_K - I_{К \min} R_K \approx E_K$ (рис. 3.34).

Із викладеного випливає, що потужність, розсіювана в каскаді за умови $u_c = 0$, практично також дорівнює нулю, тому що транзистор знаходиться в режимі відсічки.

Таким чином, клас підсилення В має місце в разі зміщення точки спокою p на нижню ділянку лінії навантаження R_K , як показано на рис. 3.34.

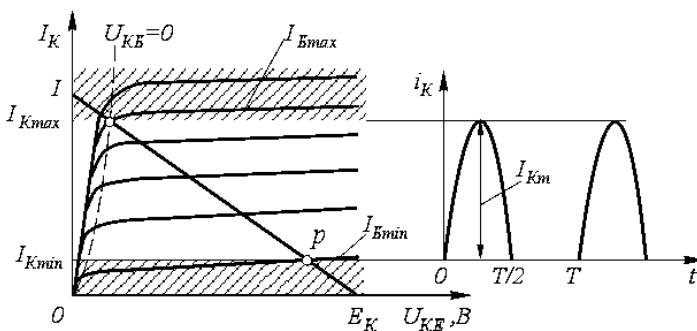


Рис. 3.34. Вихідна динамічна характеристика БТ зі спільним емітером

Це сприяє граничному зниженню струму $I_{0Б}$, що зумовлює суттєве поліпшення енергетичних показників каскаду за рахунок значного (порівняно з режимом класу А) зниження потужності, розсіюваної у транзисторі в режимі спокою. Тому клас В переважний для використання

в підсилювачах середньої та великої потужності. У такому режимі значення к.к.д. каскаду можна довести до 0,7 і більше (за потужності, що розсіюється в транзисторі, менше 0,25 від максимуму корисної потужності в навантажувальному пристрої). Разом з тим, у класі В спостерігається підсилення лише однієї позитивної (негативної) півхвилі підсилювального сигналу $u_{вх}$, і тому вихідний струм i_K має переривчастий характер.

Для підсилення як позитивної, так і негативної півхвилі вхідного сигналу застосовують двотактні підсилювачі, що працюють у класі підсилення В (рис. 3.35а). Тут за позитивної півхвилі вхідного сигналу відкритий транзистор $VT1$ ($n-p-n$ -типу), а за негативної півхвилі – транзистор $VT2$ ($p-n-p$ -типу). У навантажувальний пристрій з опором R_H надходить підсилений сигнал обох напівперіодів. Як правило, двотактні підсилювачі виготовляють у вигляді ІС, в єдиному кристалі напівпровідника, що дозволяє забезпечувати ідентичність параметрів транзисторів $VT1$ та $VT2$.

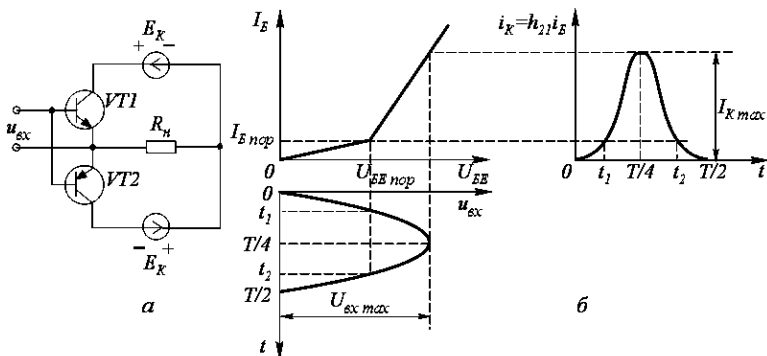


Рис. 3.35. Наведено:

а – схема двотактного підсилювача, б – вхідна динамічна характеристика

Головним недоліком підсилювачів, які працюють у класі В, є значні нелінійні спотворення вихідної напруги. Припустимо, що на вхід каскаду подано напругу $u_{вх} = U_m \sin \omega t$ (рис. 3.35б). Через те, що $U_{зм} = 0$, струм колектора транзистора буде змінюватися тільки на інтервалі $u_{вх} > 0$. При цьому через суттєву нелінійність початкової ділянки вхідної характеристики транзистора коефіцієнт пропорційності між вхідною і вихідною напругами не буде залишатися сталим. На інтервалі $0 \dots t_1$ та $t_2 \dots T/2$, де $u_{вх} < U_{БЕ неп}$ струм колектора транзистора буде змінюватися суттєво повільніше, ніж на інтервалі $t_1 \dots t_2$. Це призведе до появи на

виході типових спотворень, що отримали назву “східців”. Великі спотворення підсиленого сигналу є причиною того, що клас підсилення В практично не використовується в підсилювачах.

Усунути вказаний недолік підсилювачів класу В можна, якщо ввести в каскад невелику напругу зміщення. Якщо $U_{зм} = U_{БЕ\ пор}$, то причина появи “східців” у вихідній напрузі усувається. При цьому у вихідному колі транзистора починає текти деякий струм спокою $I_{0К} = I_{Б\ пор} h_{21E}$. Проте, цей струм, як правило, суттєво менший максимального струму колектора ($I_{0К} \approx 5 \dots 10\% I_{К\max}$), що дозволяє забезпечити к.к.д. каскаду.

Клас підсилення АВ. Режим роботи транзисторного каскаду, за якого струм у вихідному колі транзистора тече більше половини періоду зміни напруги вхідного сигналу, називається режимом підсилення класу АВ.

Таким чином, у режимі підсилення класу АВ $U_{зм} = U_{БЕ\ пор} > 0$. Такий режим роботи знайшов широке застосування під час побудови вихідних каскадів підсилювачів потужності, тому що за високого к.к.д. вони забезпечують одержання невеликих спотворень вихідного сигналу.

На практиці зустрічаються випадки, коли навантаженням транзисторного каскаду є коливальний контур, в якому потрібно забезпечити підтримку незгасаючих коливань, наприклад, вихідні каскади передавальних пристроїв. Для підтримки коливань транзистор має забезпечувати подачу в контур енергії, що розсіюється на його активних елементах. За великих добротностей контура ця енергія може бути суттєво менше енергії власних коливань і для її відновлення достатньо підмикання зовнішнього джерела живлення на час менший половини періоду коливань. Реалізувати такий режим роботи можна, якщо на вхід каскаду (рис. 3.32а) подати напругу зміщення, що задовольняє умові $U_{зм} < 0$.

Клас підсилення С. Режим роботи транзисторного каскаду, за якого струм у вихідному колі транзистора тече на інтервалі, меншому половини періоду зміни напруги вхідного сигналу, називається режимом підсилення класу С.

У режимі класу С транзистор більше половини періоду знаходиться в стані відсічки (точка F на рис. 3.33) і його струм мало відрізняється від нуля. Цей режим відповідає розміщенню точки спокою в ділянці відсічки та знаходить широке застосування в потужних резонансних підсилювачах (наприклад, радіопередавальних пристроях).

У всіх розглянутих вище режимах роботи максимальний вхідний струм, а отже, і вхідна напруга обмежені величинами, які відповідають границі між активним режимом роботи та режимом насичення. У такому випадку $I_{ВХ\max} < (E_{К} - U_{0КЕ}) / (R_{К} h_{21E})$, а $U_{ВХ\max}$ може бути визначена з рис. 3.33б за відомим струмом $I_{ВХ\max}$, тобто у всіх розглянутих режимах

роботи робоча точка на вихідних характеристиках каскаду (рис. 3.33а) не заходиться праворуч точки F та ліворуч точки B .

Загальним для усіх розглянутих режимів роботи є також той факт, що підсилення вхідного сигналу супроводжується втратами потужності в транзисторі підсилювального каскаду. Абсолютна величина втрат для різних класів підсилення різна, але вони не можуть бути зведені до нуля. Це впливає з того, що сам процес підсилення пов'язаний з перерозподілом напруги (потужності) між регулюючим елементом та навантаженням.

На вихідних характеристиках каскаду (рис. 3.33а) існують тільки дві ділянки, для яких можна вважати, що потужність, яка виділяється в транзисторі, теоретично дорівнює нулю. Це точка F , яка відповідає режиму відсічки (коло навантаження практично розірване – вимкнене), та точка B , яка відповідає режиму насичення біполярного транзистора (коло навантаження безпосередньо підімкнене до джерела живлення – ввімкнене). У цих ділянках втрати, існуючі в транзисторі, визначаються виключно його власними параметрами і не пов'язані з процесом підсилення вхідного сигналу.

Клас підсилення D. Режим роботи транзисторного каскаду, за якого в усталеному режимі підсилювальний елемент (біполярний транзистор) може знаходитися тільки в стані ввімкнено (режим насичення біполярного транзистора) або вимкнено (режиму відсічки біполярного транзистора), називається ключовим режимом або режимом підсилення класу D.

Таким чином, струм у вихідному колі підсилювального каскаду, який працює в режимі підсилення класу D, може приймати тільки два значення: $I_{K \max}$ та $I_{K \min}$. Тому к.к.д. підсилювального каскаду близький до одиниці.

Режим класу D широко використовується в пристроях, головною вимогою до яких є одержання максимального к.к.д. Як правило, це пристрої з автономним живленням, які розраховані на довгий режим роботи. Для реалізації такого режиму роботи вхідна напруга має приймати значення або менше порогової напруги $U_{BE \text{ пор}}$, або більше $U_{вх \max}$, що відповідає границі активного режиму роботи та режиму насичення.

Згідно з цим визначенням вихідна напруга підсилювача, який працює в режимі класу D, завжди має форму прямокутного імпульсу і підсилення вхідного сигналу супроводжується зміною того чи іншого параметра цього імпульсу, наприклад, його тривалості, фази і т. інше.

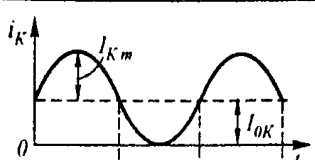
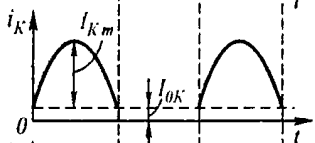
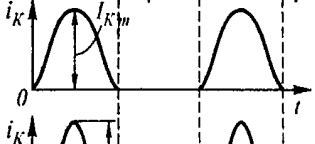
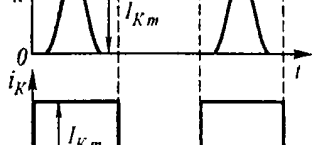
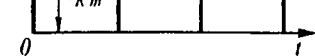
Слід зазначити, що к.к.д. каскаду, який працює в режимі класу D, тільки теоретично може дорівнювати одиниці. На практиці в таких каскадах завжди присутні три складові втрат, природа яких міститься в

неідеальності елементної бази, яка використовується. Це втрати в насиченому стані, втрати в режимі відсічки та втрати на перемикання, зумовлені рухом робочої точки на вихідних характеристиках транзистора з точки F в точку B та назад. Проте, за правильного проектування ці втрати завжди менші втрат в інших класах підсилення.

Головні параметри транзисторного каскаду (рис. 3.32) для різних класів підсилення зведені в табл. 3.2.

Таблиця 3.2

Основні параметри підсилювачів різних класів підсилення

Клас підсилення	Напруга зміщення	Струм спокою транзистора I_{0K}	Залежність струму від часу	Примітки
A	>0	$I_{0B}h_{21E}$		$I_{K m} < I_{0K}$
AB	>0	$I_{0B}h_{21E}$		$I_{K m} < I_{0K}$ $I_{K m} < E_K/R_K$
B	$=0$	$I_{K поч}$		$I_{K m} \leq E_K/R_K$
C	<0	I_{0K}		$I_{K m} \leq E_K/R_K$
D	≤ 0	I_{0K}		$I_{K m} = E_K/R_K$

Передавальна функція та схема заміщення є основою для розрахунку транзисторного каскаду за заданими технічними характеристиками. Згідно з класифікацією схеми на рис. 3.32а,б є підсилювачами постійного струму. У такому випадку будь-яка повільна зміна вхідної напруги безпосередньо передається на вихід пристрою. Частотні властивості цієї схеми обмежуються тільки власними частотними властивостями транзистора. Раніше було показано, що власні

частотні властивості транзистора зазвичай визначаються часом дифузії неголовних носіїв через діянку бази τ_α та бар'єрною ємністю його колекторного переходу C_K . З урахуванням цих параметрів передавальна функція каскаду на рис. 3.32а,б приблизно може бути описана виразом:

$$W(p) = K_0 / (Tp + 1), \quad (3.71)$$

де K_0 – коефіцієнт підсилення каскаду за постійним струмом, який визначається з (3.64); $T = \tau_\alpha / (1 - \alpha) + C_K R_K$ – стала часу каскаду. Отже, частотна характеристика каскаду в ділянці високих частот має одну асимптоту з нахилом -20 дБ/дек.

Спрощену схему заміщення каскаду, що відповідає передавальній функції (3.71), наведено на рис. 3.36. Під час її складання не враховувався внутрішній зворотний зв'язок, існуючий у транзисторі, та вважалося, що $h_{22E} = 0$. За необхідності урахування внутрішнього зворотного зв'язку може бути легко виконано з використанням головних принципів кіл зворотного зв'язку, викладених у розділі 1.

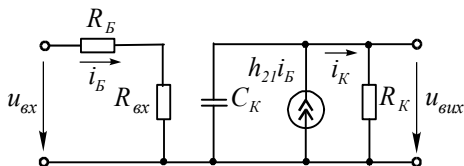


Рис. 3.36. Спрощена схема заміщення підсилювального каскаду

3.6.2. Кола зміщення в підсилювальних каскадах

Режим роботи підсилювального каскаду (див. п.п. 3.6.1) визначається початковим положенням робочої точки p (точка спокою), яка задається на динамічній характеристиці транзистора (рис. 3.33) сукупністю постійних складових струмів та напруг у вихідному (I_{OK} , U_{0KE}) та вхідному (I_{0B} , U_{0BE}) колах. За відсутності вхідного підсилювального сигналу такий режим називається режимом за постійним струмом. Величини постійних складових струмів та напруг визначаються енергією джерел E_K та E_B . Слід зазначити, що якісна робота електронного підсилювача в багато чому залежить від правильно обраного режиму роботи підсилювального каскаду за постійним струмом.

Побудувавши динамічну характеристику транзистора (див. п.п. 3.6.1) та задавши відповідне значення постійного струму у вхідному колі I_{0B} , визначають значення струму спокою I_{OK} та напруги спокою U_{0KE} вихідного кола (рис. 3.33а). За вхідною динамічною характеристикою знаходять напругу зміщення вхідного кола U_{0BE} (рис. 3.33а), що

відповідає заданому струму $I_{0Б}$. Таким чином, визначення положення точки спокою, яке відповідає поставленим вимогам, залежить від величини напруги зміщення у вхідному колі.

Здану величину напруги зміщення забезпечують за допомогою джерела зміщення E_B (рис. 3.37а). У цій та інших схемах під час аналізу кіл зміщення будемо вважати джерело вхідного сигналу умовно замкненим.

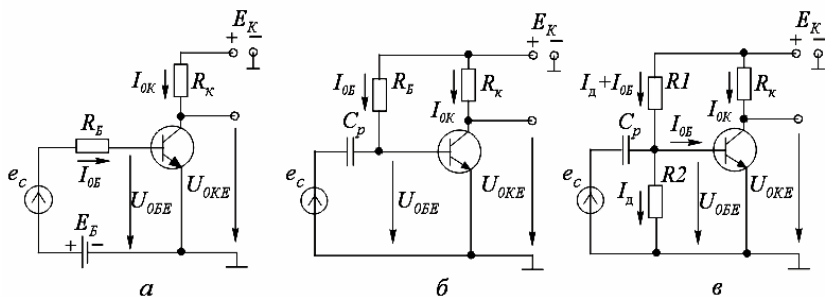


Рис. 3.37. Схеми підсилювального каскаду:
 а – з джерелом зміщення E_B , б – з джерелом зміщення E_K ,
 в – з фіксованою напругою база–емітер

Для схеми рис. 3.37а зв'язок між струмом та напругами у вхідному колі у режимі спокою описується виразом

$$E_B = U_{0БЕ} + I_{0Б}R_B,$$

звідси одержимо потрібну величину опору R_B , що забезпечує задані параметри зміщення $I_{0Б}$ та $U_{0БЕ}$

$$R_B = (E_B - U_{0БЕ}) / I_{0Б}.$$

У практичних схемах джерело зміщення E_B використовується рідко, а струм зміщення $I_{0Б}$ та напругу зміщення $U_{0БЕ}$ задають від джерела живлення E_K . При цьому в схему вводять додаткові елементи зміщення (зазвичай подільники напруги або гасильні опори), які певною мірою впливають на режим роботи підсилювального каскаду і в стаціонарному режимі підсилення (за наявності вхідного сигналу). За такого зміщення емітерний перехід вмикається в прямому напрямку, а колекторний – у зворотному.

У схемі рис. 3.37б зміщення на базу транзистора подається від джерела E_K через резистор R_B , опір якого значно більше опору ділянки база–емітер. Вочевидь, що потрібна величина R_B (з урахуванням $E_K \gg U_{0БЕ}$) визначається за формулою:

$$R_B = (E_K - U_{0БЕ}) / I_{0Б} \approx E_K / I_{0Б},$$

з якої випливає, що початковий струм бази не залежить від параметрів транзистора та їх змін і визначається тільки зовнішніми параметрами. Тому такий метод забезпечення режиму роботи транзистора за постійним струмом називають зміщенням фіксованим струмом бази.

Схему з фіксованим базовим струмом можна використовувати для роботи в діапазоні зміни температур, що не перевищують $10...20^{\circ}\text{C}$, тому що вона дуже чутлива до коливань температури.

Більш термостабільною є схема з фіксованою напругою база–емітер (рис. 3.37в), в якій напруга зміщення подається на базу від загального джерела E_K з подільника з резисторів R_1 та R_2 .

Опори подільника за заданого початкового струму бази $I_{0Б}$ визначаються з очевидних співвідношень

$$R_1 = (E_K - U_{0БЕ}) / (I_{д} + I_{0Б}) \text{ та } R_2 = U_{0БЕ} / I_{д},$$

де $I_{д} = (2...5)I_{0Б}$ – струм подільника.

3.6.3. Термостабілізація режимів роботи підсилювальних каскадів

Головні параметри каскаду підсилення за схемою зі спільним емітером дуже залежать від зовнішніх збурювальних впливів. До них, у першу чергу, слід віднести зміну температури навколишнього середовища, яка викликає, по-перше, зміну зворотного струму колекторного переходу $I_{КБ0}$, по-друге, зміну напруги емітерного переходу $U_{БЕ}$ транзистора, і, по-третє, зміну його коефіцієнта передачі струму $h_{21Е}$, зміну напруги живлення, зміну опору навантаження і т. інше. Всі ці впливи призводять до зміни колекторного струму транзистора і, отже, зміни вихідної напруги підсилювального каскаду. Ці зміни прийнято характеризувати поняттям – дрейф нуля підсилювача.

Дрейфом нуля називається зміна вихідної напруги або струму підсилювача, не пов'язана з впливом вхідного сигналу, а зумовлена зміною режимів роботи його елементів внаслідок впливу різних дестабілізуючих факторів.

Зовнішні збурення, змінюючи струм спокою транзистора $I_{0К}$, виводять підсилювач із заданого режиму роботи. Вихідні характеристики в схемі з СЕ, зняті за двох значень температури навколишнього середовища, показані на рис. 3.38 (штриховими лініями показані характеристики транзистора за більш високої температури). З рисунка бачимо, що зміна температури призводить до зміни положення робочої точки (точка p') відносно її початкового положення p , а отже, до зміни режиму роботи транзистора ($U'_{0КЕ}$, $I'_{0К}$). Це особливо небезпечно для режиму класу А, тому що може вивести транзистор у нелінійну ділянку

його характеристик, що викликає збільшення коефіцієнта нелінійних спотворень або взагалі призведе до появи однобічного обмеження вихідного сигналу за заходу робочої точки в режимі насичення або відсічки. Через цю причину під час проектування транзисторних підсилювачів питання стабілізації точки спокою є одним з головних.

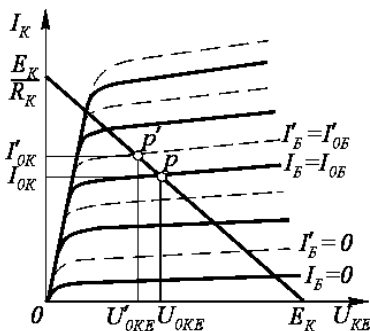


Рис. 3.38. Вихідні характеристики підсилювального каскаду БТ з СЕ

Зміщення статичних характеристик вказує на зміну колекторного (вихідного) струму транзистора I_K , прирости якого зумовлені головним чином збільшенням зворотного струму колекторного переходу $I_{КБ0}$ та коефіцієнта передачі струмом транзистора $h_{21Б}$ (або $h_{21Е}$) із зростанням температури. Крім того, теплове зміщення характеристик транзистора зумовлено також зміною напруги U_{BE} на емітерному переході. Через те, що в цьому випадку колекторний струм є функцією трьох змінних $I_K = f(I_{КБ0}, h_{21Б}, U_{BE})$, то його приріст може бути переданий повним диференціалом:

$$dI_K = \frac{\partial I_K}{\partial I_{КБ0}} dI_{КБ0} + \frac{\partial I_K}{\partial h_{21Б}} dh_{21Б} + \frac{\partial I_K}{\partial U_{BE}} dU_{BE}, \quad (3.72)$$

причому $\Delta U_{BE} \approx 2 \dots 2,2 \text{ мВ/град.}$, а струм $I_{КБ0}$ подвоюється за зміни температури на $5 \dots 7^\circ\text{C}$ у германієвих і на $8 \dots 10^\circ\text{C}$ у кремнієвих структурах.

Частинні похідні у рівнянні (3.72)

$$S_{I_{КБ0}} = \partial I_K / \partial I_{КБ0}; \quad S_{h_{21Б}} = \partial I_K / \partial h_{21Б}; \quad S_{U_{BE}} = \partial I_K / \partial U_{BE} \quad (3.73)$$

характеризують швидкість зростання dI_K під впливом дестабілізуючих факторів. З урахуванням рівнянь (3.72) та (3.73) приріст колекторного струму можна приблизно записати у вигляді:

$$\Delta I_K \approx S_{I_{КБ0}} \Delta I_{КБ0} + S_{h_{21Б}} \Delta h_{21Б} + S_{U_{BE}} \Delta U_{BE}. \quad (3.74)$$

Існують три головні методи стабілізації режиму роботи транзисторного каскаду: термокомпенсація, параметрична стабілізація, введення кіл негативного зворотного зв'язку.

Метод термокомпенсації базується на тому, що зовнішніми конструктивними та схематичними рішеннями намагаються виключити вплив на транзисторний каскад небажаних збурень. Так, якщо головним збурювальним впливом є зміна температури навколишнього середовища, то найбільш чутливі до цих впливів каскади підсилювача можуть бути конструктивно виділені в деякий самостійний вузол, в якому примусово (не залежно від зовнішніх умов) підтримується незмінною температура, що і дало назву методу. У цю саму групу методів можна віднести живлення найбільш підданих впливу каскадів стабілізованою напругою або застосуванням елементів зі стабільними параметрами і т. інше. Спільним для усіх цих методів, як це вже було зазначено, є виключення дії збурень на транзисторний каскад, які викликають недопустимі зміни його параметрів.

Метод параметричної стабілізації базується на використанні в транзисторних каскадах спеціальних елементів, характеристики яких залежать від зовнішніх збурних діянь, причому зміна параметрів цих елементів має компенсувати зміни параметрів транзисторного каскаду. Як приклад на рис. 3.39а наведено схему транзисторного каскаду, в якій для введення початкового зміщення робочої точки використовується зовнішній подільник на резисторах R_1 та R_2 . Вочевидь, що в цій схемі за збільшення температури навколишнього середовища буде збільшуватися струм I_{0K} . Це зумовлено зменшенням напруги U_{BE} внаслідок зсуву вхідної характеристики транзистора ліворуч і збільшенням h_{21E} та I_{KB0} . Тому за збільшення температури зберігання I_{0K} на незмінному рівні потребує зменшення початкового зміщення U_{3M} . Для цього потрібно або збільшити опір R_1 , або зменшити опір R_2 . Можлива і одночасна зміна опорів обох резисторів. Якщо параметри зміни опорів погоджені з зміною параметрів транзистора, таке рішення дозволяє одержати добру температурну стабільність каскаду.

У вхідному подільнику можуть бути використані різні елементи – або терморезистори, або інші напівпровідникові прилади. На рис. 3.39б показано використання емітерного переходу додаткового транзистора VT_2 як такого елемента. Якщо параметри транзисторів VT_2 та VT_1 однакові, то таке рішення дозволяє повністю усунути зміну струму I_{0K} , викликану зміною напруги U_{BE} . Таке рішення знаходить широке застосування під час розробки аналогових інтегральних схем.

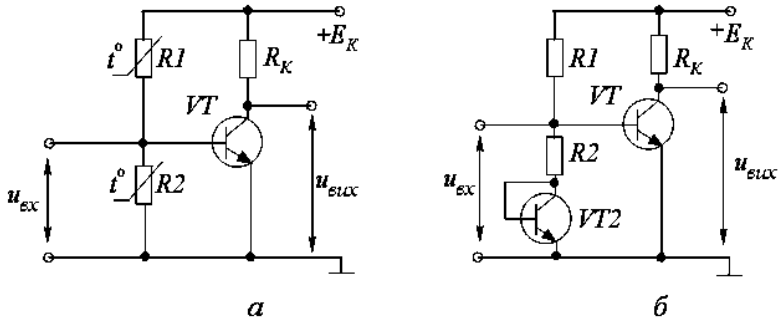


Рис. 3.39. Схеми транзисторного каскаду:

а – зі зовнішнім подільником на резисторах, б – з подільником як емітерного переходу додаткового транзистора

Спільним для обох розглянутих методів є компенсація тільки одного з дестабілізуючих факторів. Так, рішення, наведене на рис. 3.39б, не дозволяє компенсувати зміну струму $I_{0К}$, зумовлену зміною значення h_{21E} , а термостабілізація режиму роботи частини каскадів не усуває збурень, викликаних зміною напруги живлення і т. інше. До того ж за використання параметричного методу важко підібрати елементи, здатні у широкому діапазоні зміни зовнішніх збурень достатньо чітко стабілізувати параметри транзисторного каскаду, тому розглянуті вище методи застосовуються як додаткові, тобто спільно з введенням у каскад різних кіл зворотного зв'язку. Як було показано раніше, введення кіл зворотного зв'язку здатно змінити всі параметри підсилювача, причому що більший початковий коефіцієнт підсилення, то сильніше можуть бути ці зміни.

Метод введення кіл зворотного зв'язку є універсальним методом стабілізації параметрів не тільки одиничного транзисторного каскаду, а й усього підсилювача загалом. За правильного вибору він здатний компенсувати вплив усіх впливів на підсилювач зовнішніх збурень. Для каскаду, наведеного на рис. 3.32а,б, практичне застосування знайшло введення паралельного негативного зворотного зв'язку за вихідною напругою і послідовного негативного зворотного зв'язку за струмом навантаження (рис. 3.40а,б).

На рис. 3.40а показано схему з негативним зворотним зв'язком за постійної напруги (схема з колекторною температурною стабілізацією). Резистор R_B (зворотного зв'язку) підмикається до колектора транзистора з напругою $U_{KE} = U_{0KE}$, а не до джерела живлення E_K . Фізична суть колекторної стабілізації полягає у такому. За збільшення струму I_K (від значення $I_{0К}$, рис. 3.38) спад напруги на R_K зростає. При цьому приріст

негативного потенціалу на колекторі через резистор R_B надходить на базу транзистора, зміщуючи емітерний перехід у зворотному напрямку. Як результат зменшується струм бази I_B , а отже, струм колектора I_K , який зменшується до свого початкового значення I_0 . Як результат U_{0KE} та I_{0K} одержують прирости менші, ніж за відсутності негативного зворотного зв'язку.

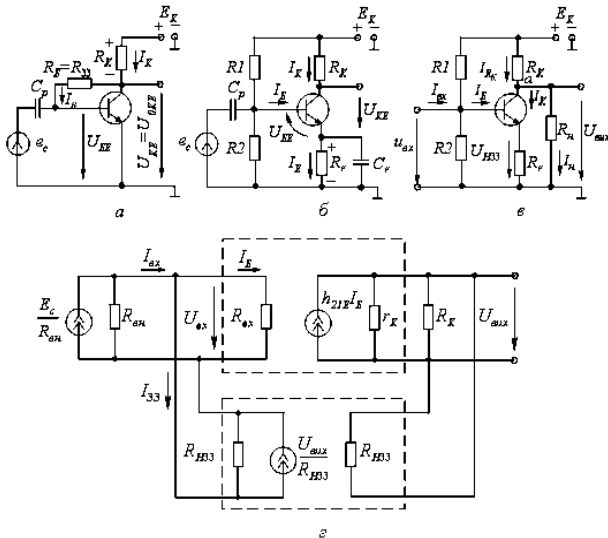


Рис. 3.40. Схеми транзисторного каскаду:

а – з колекторною температурною стабілізацією, б, в – з емітерною температурною стабілізацією, г – схема заміщення для схеми з колекторною температурною стабілізацією

Особливістю одержання кількісних співвідношень для розглядуваної схеми є те, що за паралельного способу введення сигналу НЗЗ вхідним параметром каскаду є струм. Тому його коефіцієнт передачі має розмірність опору

$$K_{\Pi} = U_{\text{вих}} / I_{\text{вх}} = R_{\Pi 3},$$

і має назву опору передачі. Розмірним є також і коефіцієнт передачі кола ЗЗ, який вимірюється в сіменсах,

$$\beta = I_{\text{НЗЗ}} / U_{\text{вих}} = g_{33}.$$

З урахуванням викладеного для каскаду на рис. 3.40а справедлива схема заміщення на рис. 3.40г. У ній джерела вхідного сигналу та сигналу НЗЗ показані відповідними джерелами струму $E_c / R_{\text{вн}}$ та $U_{\text{вих}} / R_{\text{НЗЗ}}$. Згідно з цією схемою для $R_{\Pi 3}$ та g_{33} можна записати

$$R_{п3} = \frac{U_{внх}}{I_{вх}} = \frac{I_{Б} h_{21E} [r_{К} R_{К} / (r_{К} + R_{К})]}{I_{Б}} \approx R_{К} h_{21E} ;$$

$$g_{H33} = I_{H33} / U_{внх} = (U_{внх} / R_{H33}) (1 / U_{внх}) = 1 / R_{H33} .$$

Очевидно, що незважаючи на те, що величини $R_{п3}$ та g_{H33} розмірні, для них справедливий загальний вираз для коефіцієнта передачі підсилювача з колом НЗЗ (3.38). Тоді для коефіцієнта передачі схеми на рис. 3.40а можна записати

$$R_{пH33} = R_{п3} / (1 + R_{п3} g_{H33}) = h_{21E} R_{К} / (1 + h_{21E} R_{К} / R_{H33}) .$$

За глибоких НЗЗ, тобто під час виконання умови $h_{21E} R_{К} / R_{H33} \gg 1$, одержаний вираз можна спростити

$$R_{пH33} \approx R_{H33} . \quad (3.75)$$

Цей вираз підтверджує зроблений раніше висновок, що за великої глибини НЗЗ параметри пристрою практично не залежать від власних властивостей підсилювача і визначаються характеристиками кола зворотного зв'язку.

За необхідності за опором передачі каскаду можна легко знайти коефіцієнт підсилення за напругою. Для цього в початковому виразі для $R_{п}$ вхідний струм потрібно замінити струмом еквівалентного генератора вхідного сигналу (див. рис. 3.40г)

$$R_{п} = U_{внх} / I_{вх} = U_{внх} / (E_{с} / R_{вн}) = K_{к} R_{вн} , \quad (3.76)$$

де $K_{к} = U_{внх} / E_{с}$ – загальний коефіцієнт підсилення каскаду за напругою.

Одержаний вираз показує, що коефіцієнт підсилення конкретного каскаду за напругою не залишається сталим і залежить від параметрів джерела вхідного сигналу. Тому для опису властивостей каскаду зручніше користуватися не коефіцієнтом $K_{У}$, а його опором $R_{п}$.

Використовуючи схему заміщення каскаду (див. рис. 3.9), можна легко одержати вираз для його вхідного опору

$$R_{вхH33} = \frac{U_{вх}}{I_{вх}} = \frac{R_{вх} R_{H33}}{R_{вх} + R_{H33} + R_{К} h_{21E}} . \quad (3.77)$$

Аналогічний вираз можна одержати, якщо скористатися загальним виразом для вхідного опору підсилювача з колом паралельного НЗЗ (вираз 3.50).

Враховуючи, що згідно зі схемою заміщення транзистора, ввімкненого за схемою спільний емітер, власний вхідний опір транзистора $R_{вх} = h_{11E} \approx r_{Б} + r_{Е} (h_{21E} + 1) \approx r_{Е} h_{21E}$, і вважаючи $R_{К} h_{21E} \gg R_{H33}$, що слушно для глибоких НЗЗ, з виразу (3.19) одержимо

$$R_{вхH33} \approx r_{Е} (R_{H33} / R_{К}) .$$

Використовуючи вираз (3.52) для вихідного опору каскаду, можна записати:

$$R_{\text{вих НЗЗ}} = \frac{R_{\text{вих}}}{1 + R_{\text{нЗЗ}} g_{\text{НЗЗ}}} = \frac{R_{\text{вих}}}{1 + h_{21E} (R_K / R_{\text{НЗЗ}})}. \quad (3.78)$$

Згідно зі схемою заміщення рис. 3.40г $R_{\text{вих}} = r_K R_K / (r_K + R_K) \approx R_K$. Тоді, вважаючи коло НЗЗ глибоким ($h_{21E} R_K / R_{\text{НЗЗ}} \gg 1$), з (3.78) одержимо

$$R_{\text{вих НЗЗ}} \approx R_{\text{НЗЗ}} / h_{21E}.$$

Для схеми рис. 3.40а справедливе рівняння

$$U_{\text{БЕ}} = E_K - R_K (I_K + I_B) - I_B R_B. \quad (3.79)$$

Враховуючи, що $I_B = -I_{\text{КБ0}} + I_E (1 - h_{21B})$, рівняння (3.79) після розв'язання його відносно I_K набуває вигляду

$$I_K = \frac{h_{21B} (E_K - U_{\text{БЕ}}) + I_{\text{КБ0}} (R_K + R_B)}{R_K + (1 - h_{21B}) R_B}. \quad (3.80)$$

Після диференціювання рівняння (3.80) для коефіцієнта температурної нестабільності одержимо

$$S_i = \frac{\partial I_K}{\partial I_{\text{КБ0}}} = \frac{R_K + R_B}{R_K + R_B (1 - h_{21B})} = \frac{1}{1 - h_{21B} R_B / (R_K + R_B)}. \quad (3.81)$$

З виразу (3.81) випливає, що величина S_i ближче до одиниці, що більше значення R_K та що менше R_B .

Більш ефективною є схема підсилювального каскаду з послідовним негативним зворотним зв'язком за постійним струмом через резистор R_E (схема з емітерною температурною стабілізацією рис. 3.40б,в), яка зберігає працездатність за зміни температури на $70 \dots 100^\circ \text{C}$. Збільшення з ростом температури струму I_K призводить до збільшення струму $I_E = I_K / h_{21B}$ і спаду напруги на опорі R_E вказаній на рис. 3.40б полярності. При цьому емітер відносно бази стає більш позитивним і емітерний перехід зміщується в зворотному напрямі. Це викликає зменшення базового струму I_B , як результат струм колектора I_K також зменшується, намагаючись повернутися до свого первісного значення I_{0K} (рис. 3.38). Для усунення негативного зворотного зв'язку за змінним струмом (у випадку наявності вхідного змінного сигналу) резистор R_E шунтують конденсатором C_E , опір якого на частоті сигналу має бути близьким до нуля.

Коефіцієнт передачі каскаду (рис. 3.40б), охопленого колом НЗЗ згідно з виразом (3.38) дорівнює

$$K_{\text{кНЗЗ}} = K_K / (1 + K_K \beta).$$

Для схеми рис. 3.40б β можна визначити таким чином

$$\beta = \Delta U_{\text{ЗЗ}} / \Delta U_{\text{вих}} = R_E \Delta I_E / (R_K \Delta I_K).$$

Отже, через велике значення h_{21E} можна з достатньою точністю вважати, що $\Delta I_E = \Delta I_K$. Тоді вираз для коефіцієнта передачі кола НЗЗ матиме вигляд:

$$\beta = R_E / R_K.$$

Для транзисторного каскаду з урахуванням (3.64) одержимо

$$K_{\kappa \text{ НЗЗ}} = \frac{h_{21E} R_K / R_{\text{вх}}}{1 + R_E h_{21E} R_K / (R_K R_{\text{вх}})} = h_{21E} R_K / (R_{\text{вх}} + R_E h_{21E}). \quad (3.82)$$

Вхідний опір каскаду згідно з виразом (3.48) дорівнює

$$\begin{aligned} R_{\text{вх НЗЗ}} &= R_{\text{вх}} (1 + K_{\kappa \beta}) = R_{\text{вх}} [1 + h_{21E} R_K R_E / (R_{\text{вх}} R_K)] = R_{\text{вх}} + R_E h_{21E} = \\ &= h_{11E} + R_E h_{21E}. \end{aligned} \quad (3.83)$$

З (3.83) випливає, що вираз (3.82) аналогічний початковому виразу для коефіцієнта передачі каскаду (3.65).

$$K_{\text{НЗЗ}} = K_{\kappa \text{ НЗЗ}} K_{\text{под НЗЗ}} = h_{21E} R_K / (R_{\text{вх}} + R_E h_{21E} + R_B), \quad (3.84)$$

де $R_B = R_1 \parallel R_2 = R_1 R_2 / (R_1 + R_2)$ – еквівалентний опір подільника.

Вихідний опір каскаду згідно з виразом (3.54) дорівнює

$$\begin{aligned} R_{\text{вих НЗЗ}} &= R_K + R_E K_{\kappa} = R_K + R_E h_{21E} R_K / R_{\text{вх}} = \\ &= R_K (1 + R_E h_{21E} / R_{\text{вх}}). \end{aligned} \quad (3.85)$$

Розглянемо вплив НЗЗ на стабільність струму спокою каскаду рис. 3.40б. Раніше було показано, що головною причиною нестабільності струму колектора є зміна температури навколишнього середовища, яка викликає зміну напруги емітерного переходу $U_{\text{БЕ}}$, зворотного струму колектора $I_{\text{КБ}0}$ та коефіцієнта передачі струму h_{21E} .

Згідно з рівнянням для транзистора $I_{\text{ОК}T} = h_{21E} I_{\text{ОБ}} + I_{\text{КЕ}0}$ та урахуванням того, що $I_{\text{КЕ}0} = (1 + h_{21E}) I_{\text{КБ}0}$, повний приріст струму колектора визначимо з виразу:

$$\Delta I_{\text{ОК}T} = \Delta h_{21E} I_{\text{ОБ}} + h_{21E} \Delta I_{\text{ОБ}} + (1 + h_{21E}) \Delta I_{\text{КБ}0} + \Delta h_{21E} I_{\text{КБ}0}. \quad (3.86)$$

Для нашого випадку зміна струму бази

$$\Delta I_{\text{ОБ}} = \frac{\Delta U_{\text{ОБЕ}}}{R_E + R_B} - \Delta I_{\text{ОК}T} \frac{R_E}{R_E + R_B}. \quad (3.87)$$

Підставивши (3.86) у (3.87), одержимо:

$$\Delta I_{\text{ОК}T} = \frac{h_{21E}}{1 + h_{21E} R_E / (R_E + R_B)} \left[\frac{\Delta I_{\text{КБ}0} (h_{21E} + 1)}{h_{21E}} - \frac{\Delta U_{\text{ОБЕ}}}{R_E + R_B} + (I_{\text{ОБ}} + I_{\text{КБ}0}) \frac{\Delta h_{21E}}{h_{21E}} \right]. \quad (3.88)$$

Позначивши вираз у квадратних дужках як ΔI_T , маємо

$$S_i = \Delta I_{\text{ОК}T} / \Delta I_T = [h_{21E} (R_B + R_E)] / [R_B + (1 + h_{21E}) R_E], \quad (3.89)$$

де S_i – коефіцієнт температурної нестабільності. Він показує у скільки разів приріст колекторного струму більше, ніж приріст теплового некерованого струму ΔI_T , викликаного змінами параметрів транзистора. Як бачимо з виразу (3.88), приріст колекторного струму викликаний змінами $U_{\text{БЕ}}$, h_{21E} , $I_{\text{КБ}0}$. Проте за застосування германієвих транзисторів зазвичай вважають, що $\Delta I_T \approx \Delta I_{\text{КБ}0}$ через переважний вплив цього параметра.

Для кремнієвих транзисторів вираз (3.88) може бути поданий у вигляді:

$$\Delta I_{0K\tau} = \frac{h_{21E}(R_B + R_E)}{R_B + (1 + h_{21E})R_E} \left(\frac{\Delta h_{21E}}{h_{21E}} I_{0B} - \frac{\Delta U_{0BE}}{R_B + R_E} \right) = S_i \Delta I_T. \quad (3.90)$$

Знайдемо допустимий діапазон варіації s_i за зміни опору емітерного резистора R_E . Для цього скористуємося правилом Лопітала

$$\lim_{R_E \rightarrow \infty} S_i = \frac{\frac{d}{dR_E} [h_{21E}(R_B + R_E)]}{\frac{d}{dR_E} [R_B + (1 + h_{21E})R_E]} = \frac{h_{21E}}{1 + h_{21E}} = h_{21B} \approx 1;$$

$$\lim_{R_E \rightarrow \infty} S_i = \frac{h_{21E} R_B}{R_B} = h_{21E}.$$

Одержані вирази показують, що мінімальний та максимальний прирости струмів транзистора визначаються виразами:

$$\left. \begin{aligned} \Delta I_{0K\min} &= \Delta h_{21E} I_{0B} / h_{21E}, & \text{при } R_E \rightarrow \infty; \\ \Delta I_{0K\max} &= \Delta h_{21E} I_{0B} - h_{21E} \Delta U_{BE} / R_B & \text{при } R_E \rightarrow 0. \end{aligned} \right\} \quad (3.91)$$

З проведеного аналізу можна зробити два практичні висновки:

введенням кола НЗЗ нестабільність значення I_{0K} не може бути зменшена нижче величини $\Delta h_{21E} I_{0B} / h_{21E}$;

знаючи початкову та необхідну нестабільність струму спокою транзистора ΔI_{0K} і використовуючи (3.90), завжди можна знайти необхідну глибину НЗЗ (величину R_E), необхідну для забезпечення потрібних параметрів підсилювального каскаду.

У реальних схемах s_i звичайно лежить у діапазоні 2...5. Тоді, вважаючи в (3.90) $h_{21E} \gg 1$ та $h_{21E} \gg S_i$, можна одержати просте розрахункове співвідношення

$$R_B = R_E (S_i - 1). \quad (3.92)$$

Знаючи потрібні R_B та $E_{3M} = E_K R_2 / (R_1 + R_2)$, від розрахункової схеми рис. 3.32а,б можна легко повернутися до вихідної схеми.

Слід зазначити, що вираз (3.91) фактично визначає мінімальне та максимальне значення дрейфу нуля каскаду рис. 3.40в.

Підсумовуючи викладене, можна зробити такі висновки: зміщення транзисторних каскадів забезпечується або шляхом завдання струму бази за допомогою великого опору, ввімкненого в коло живлення (R_B на рис. 3.37б, 3.40а), або шляхом завдання потенціалу бази за допомогою подільника напруги (R_1, R_2 на рис. 3.37в) та одержання потрібного струму за рахунок вмикання в коло емітера опору R_E (рис. 3.40б). У першому випадку температурна стабільність погана через те, що на струм колектора виявляє вплив зміна h_{21E} та I_{KB0} . У другому температурна стабільність значно краща, але для одержання кращих результатів (з

У багатокаскадних підсилювачах дуже добрі результати щодо стабілізації робочих точок каскадів одержують за використання загального негативного зворотного зв'язку за постійним струмом, який охоплює весь підсилювач. При цьому місцеві зворотні зв'язки, аналогічні розглянутим, застосовувати недоцільно, тому що вони завжди зменшують коефіцієнти підсилення окремих каскадів та знижують ефективність загального ЗЗ.

Суттєвим недоліком розглянутого вище способу стабілізації параметрів транзисторного каскаду (рис. 3.40а) є зменшення його коефіцієнта підсилення. За заданого підсилення це призводить до суттєвого ускладнення схеми підсилювача.

Розглянемо схемотехнічні заходи, які у низці випадків дозволяють компенсувати цей недолік. Для цього ще раз повернемося до самого ставлення задачі стабілізації режиму спокою підсилювального каскаду. Кола стабілізації режиму спокою призначені забезпечувати довгострокову стабільність струму $I_{ок}$ або напруги $U_{оке}$, тобто вони мають компенсувати тільки повільні зміни цих параметрів. Природно, що процес зміни температури навколишнього середовища не може відбуватися швидко. При цьому не потребується стабілізація струму, зміна якого є наслідком дії на вході достатньо швидких відхилень корисного вхідного сигналу. Отже, коло НЗЗ має бути замкненим за постійним струмом та повільно змінюваного сигналу і розімкнене за його змінної складової. Цього можна досягти, якщо коефіцієнт передачі кола НЗЗ β зробити частотно-залежним. Коло НЗЗ має пропускати тільки повільно змінювані сигнали і не пропускати високочастотні, тобто зі збільшенням частоти сигналу коефіцієнт β має зменшуватися. Цією властивістю володіє аперіодична ланка з передавальною функцією вигляду

$$\beta(p) = \beta_0 / (Tp + 1).$$

Вочевидь, що за $\omega = 0$ $\beta = \beta_0$, а за $\omega \rightarrow \infty$ $|\beta| \rightarrow 0$. Якщо підставити наведене вище значення β у вираз для коефіцієнта передачі підсилювача з колом НЗЗ, одержимо передавальну функцію підсилювального каскаду

$$W(p) = K / [1 + K\beta_0 / (Tp + 1)] = \frac{K}{1 + K\beta_0} \cdot \frac{Tp + 1}{[Tp / (1 + K\beta_0)] + 1}.$$

Цій передавальній функції відповідає ЛАЧХ, що наведено на рис.3.41.

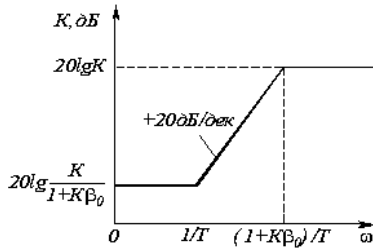


Рис. 3.41. ЛАЧХ транзисторного каскаду з паралельним НЗЗ за напругою

Схемна реалізація цього технічного рішення для транзисторних каскадів з послідовним НЗЗ за струмом та паралельним НЗЗ за напругою наведено на рис. 3.40б та 3.42.

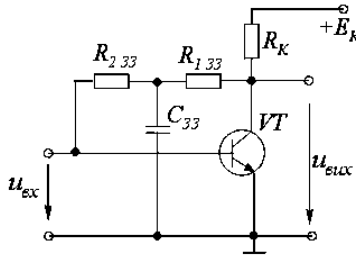


Рис. 3.42. Схеми транзисторного каскаду з паралельним НЗЗ за напругою

У схемі рис. 3.40б зі збільшенням частоти підсумковий опір паралельно ввімкнених R_E та C_E зменшується. За постійного струму колектора це призводить до зменшення зворотного зв'язку і, отже, збільшення коефіцієнта підсилення каскаду.

У схемі рис. 3.42 зі збільшенням частоти коефіцієнт передачі подільника, утвореного резистором R_{133} та конденсатором C_{33} , зменшується. Це призводить до спаду частини напруги, яка передається з колекторного кола транзистора в його базове коло, що, в свою чергу, призводить до зменшення коефіцієнта передачі кола НЗЗ та збільшенню власного підсилення каскаду. Частотна характеристика такого каскаду аналогічна розглянутій раніше (див. рис. 3.41).

Через те, що зі збільшенням частоти сигналу опір конденсатора C_{33} зменшується, для запобігання шунтуванню цим конденсатором вхідного кола підсилювача (це призвело б до спаду коефіцієнта підсилення каскаду) в нього введено додатковий резистор R_{233} .

Розглянуті раніше підсилювачі можуть підсилювати вхідні сигнали як постійного, так і змінного струму. Якщо треба підсилювати тільки сигнал змінного струму, то в схему підсилювача треба вводити роздільні конденсатори. На рис. 3.43а наведено схему підсилювача змінної напруги за схемою з СЕ з урахуванням кіл зміщення та термостабілізації. Підсилювач, в якому навантаженням є суто активний опір (резистор), називають аперіодичним. До аперіодичних відносять також підсилювачі, які як навантаження крім активного опору містять реактивні елементи, що вмикаються в схему для коригування АЧХ.

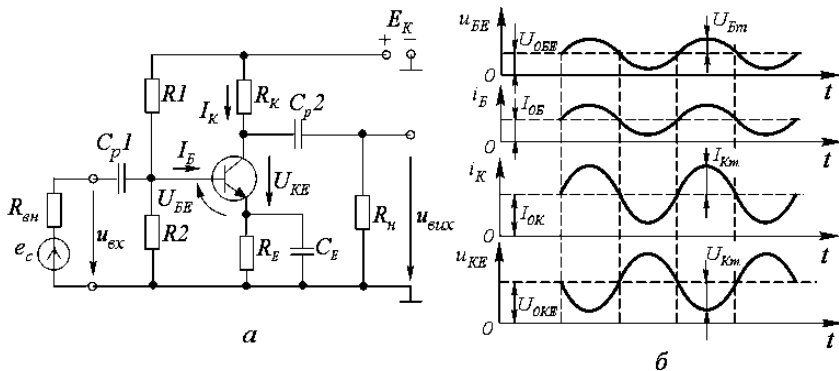


Рис. 3.43. Наведені:

а – схема підсилювача змінної напруги з СЕ, б – часові діаграми струмів та напруг транзистора в усталеному режимі підсилення для синусоїдного вхідного сигналу

Вхідна змінна напруга $U_{вх}$, яка визначається джерелом вхідного сигналу з діючим значенням ЕРС e_c та внутрішнім опором $R_{вн}$, підводиться до входу підсилювача через роздільний конденсатор вхідного кола C_{p1} . Цей конденсатор перешкоджає передачі сталої складової напруги вхідного сигналу на вхід підсилювача, яка може викликати порушення режиму роботи підсилювача. Підсилена змінна напруга з колектора транзистора надходить до навантаження R_n через роздільний конденсатор C_{p2} , який передбачений для розділення вихідного кола підсилювача від зовнішнього навантаження R_n (частіше всього вхідного опору наступного каскаду підсилення) за сталої складової колекторного струму $I_{ок}$. Величини ємностей C_{p1} та C_{p2} обирають таким чином, щоб їх опір на частотах підсилювального сигналу був багато меншим вхідного опору підсилювального каскаду та опору навантаження відповідно. Призначення інших елементів схеми було викладено раніше.

Проаналізуємо роботу підсилювального каскаду в області середніх частот, вважаючи, що на цих частотах опори роздільних конденсаторів незначні. В цьому випадку опір навантаження змінної складової колекторного струму I_K визначається рівністю (для змінної складової колекторного струму транзистора джерело живлення E_K володіє нульовим опором, тобто для змінної складової струму він закорочений)

$$R'_K = R_K R_H / (R_K + R_H), \quad (3.93)$$

а $U_{вх} = U_{БЕ}$.

На рис. 3.43б наведено часові діаграми струмів та напруг транзистора в усталеному режимі підсилення для синусоїдного вхідного сигналу $U_{вх} = U_{БЕ} = U_{Бм} \sin \omega t$. Якщо на вхід підсилювача надходить позитивна півхвиля вхідного сигналу, то емітерний перехід транзистора зміщується в прямому напрямку, що викликає збільшення базового, а отже, і колекторного струмів. При цьому спад напруги на опорі R'_K за рахунок колекторного струму I_K , що збільшується, збільшується, а напруга на колекторі $U_{КЕ}$ за абсолютною величиною зменшується. За надходження негативної півхвилі вхідного сигналу картина змінюється на протилежну. З цього випливає, що підсилювальний каскад за схемою з СЕ поряд з підсиленням вхідного сигналу змінює його фазу на 180° (вхідний та вихідний сигнали знаходяться у протифазі).

Динамічні (реальні) параметри підсилювального каскаду можна розрахувати графічно або аналітично. Оскільки обидва методи значно доповнюють один одного, як правило застосовують комплексний графоаналітичний метод розрахунку.

Графічний розрахунок виконують, використовуючи статичні вхідні та вихідні характеристики за схемою з СЕ. Побудувавши навантажувальні прямі за постійним та змінним струмами, визначають параметри точки спокою з урахуванням потрібного режиму роботи (п.п. 3.6.1). Використовуючи динамічну вхідну характеристику для відомого значення амплітуди напруги (струму) вхідного сигналу $U_{Бм} (I_{Бм})$, знаходять амплітудні значення напруги (струму) на виході підсилювального каскаду $U_{Км} (I_{Км})$. Такі побудови для підсилювального каскаду за схемою з СЕ були наведені в п.п. 3.6.1 (див. рис. 3.33). За результатами графічних побудов можна визначити головні параметри підсилювального каскаду:

вхідний опір

$$R_{вх} = U_{вх м} / I_{вх м} = U_{Бм} / I_{Бм}, \quad (3.94)$$

коефіцієнт підсилення за напругою

$$K_u = U_{вих м} / U_{вх м} = U_{Км} / U_{Бм}, \quad (3.95)$$

коефіцієнт підсилення за струмом

$$K_i = I_{вих м} / I_{вх м} = I_{Км} / I_{Бм}, \quad (3.96)$$

коефіцієнт підсилення за потужністю

$$K_p = (U_{\text{вих м}} I_{\text{вих м}}) / (U_{\text{вх м}} I_{\text{вх м}}) = K_u K_i, \quad (3.97)$$

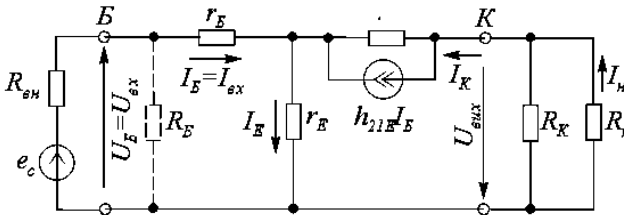


Рис. 3.44. Еквівалентна схема підсилювального каскаду з СЕ

У режимі підсилення малих сигналів розрахунков головних динамічних параметрів частіше проводять аналітично, як це було проведено вище під час розгляду НЗЗ, або за допомогою еквівалентної схеми підсилювального каскаду за змінним струмом, враховуючи, що у ділянці середніх частот ємності конденсаторів C_{p1} , C_{p2} і C_E є нескінченно великими, а опір навантаження змінного струму визначається формулою (3.93). Якщо скористуватися Т-подібною схемою заміщення транзистора з СЕ, одержують еквівалентну схему підсилювального каскаду (рис. 3.44). Опір R_E у ній, показаний штриховою лінією, є паралельним з'єднанням опорів подільника R_1 , R_2 , за змінним струмом, тобто $R_E = R_1 R_2 / (R_1 + R_2)$.

Величина колекторного струму I_K може бути визначена, якщо врахувати, що струм, який надходить від генератора $h_{21E} I_B$, розгалужується в паралельні вітки r'_K та $R'_K + r_E$. Через те, що зазвичай $R'_K \gg r_E$, останнім можна знехтувати і для колекторного струму одержимо

$$I_K = h_{21E} I_B [r'_K / (r'_K + R'_K)]. \quad (3.98)$$

Вхідний опір підсилювача визначається відношенням $U_{\text{вх}} / I_{\text{вх}} = U_{BE} / I_B$. Тому що через опір бази тече струм I_B , а через r_E – сума струмів I_B та $I_K = h_{21E} I_B [r'_K / (r'_K + R'_K)]$, то вхідний опір може бути знайдений з рівняння:

$$R_{\text{вх}} = r_B + r_E [1 + h_{21E} r'_K / (r'_K + R'_K)]. \quad (3.99)$$

У багатьох випадках, коли $r'_K \gg R'_K$, вхідний опір підсилювального каскаду дорівнює вхідному опору транзистора, тобто

$$R_{\text{вх}} = h_{11E} = r_B + r_E (h_{21E} + 1). \quad (3.100)$$

Через те, що напруга на ділянці база-емітер залежить від теплового потенціалу φ_T , тому

$$R_{\text{вх}} = h_{11E} = U_{BE} / I_B \approx \varphi_T / I_B = (h_{21E} + 1) \varphi_T / I_E. \quad (3.101)$$

У режимі мікроамперних струмів, який характерний для каскадів підсилення в інтегральному виконанні, вимірний вхідний опір

виявляється в 1,5...2 рази більшим, ніж розрахований за формулою (3.101). Тому в останню формулу вводиться множник $m=(1..2)$, який враховує спад h_{21E} у режимі мікрострумів. При цьому маємо

$$R_{\text{вх}} = h_{11E} = (h_{21E} + 1)(m \varphi_T / I_E). \quad (3.102)$$

З урахуванням виразу (3.100) одержимо

$$R_{\text{вх}} = h_{11E} = r_B + r_E (h_{21E} + 1) = (h_{21E} + 1)(m \varphi_T / I_E). \quad (3.103)$$

Якщо резистор R_E в схемі (рис. 3.43а) не зашунтований конденсатором C_E , то послідовно з опором r_E в еквівалентній схемі підсилювача має бути включений опір R_E . Вхідний опір у такому випадку визначається формулою:

$$R_{\text{вх}} = r_B + (r_E + R_E)(h_{21E} + 1). \quad (3.104)$$

Якщо, наприклад, $r_B = 100 \text{ Ом}$, $r_E = 20 \text{ Ом}$, $R_E = 300 \text{ Ом}$ і $h_{21E} = 100$, то значення $R_{\text{вх}}$, розраховане за формулами (3.100) та (3.84), дорівнюють відповідно 2120 та 32420 Ом. Таким чином, введення негативного зворотного зв'язку за змінним струмом призводить до значного збільшення вхідного опору підсилювального каскаду.

Повне значення вхідного опору підсилювача з урахуванням паралельно під'єданого опору подільника зміщення визначається виразом:

$$R_{\text{вх п}} = R_{\text{вх}} R_B / (R_{\text{вх}} + R_B). \quad (3.105)$$

З рівняння (3.105) виходить, що за низькоомного подільника зміщення R_1, R_2 , який поліпшує температурну стабілізацію підсилювача, вхідний опір значно зменшується.

Коефіцієнт підсилення напруги з урахуванням виразів (3.98) та (3.99) визначається рівністю

$$K_u = \frac{U_{\text{вих}}}{U_{\text{вх}}} = \frac{I_K R'_K}{I_B R_{\text{вх}}} = \frac{h_{21E} R'_K [r'_K / (r'_K + R'_K)]}{r_B + r_E [1 + h_{21E} r'_K / (r'_K + R'_K)]}. \quad (3.106)$$

У тих випадках, коли $r'_K \gg R'_K$, та з урахуванням виразу (3.102), а також $h_{21E} \gg 1$, одержимо

$$K_u = h_{21E} R'_K / [r_B + r_E (h_{21E} + 1)] \approx \approx h_{21E} R'_K / h_{11E} \approx h_{21E} R'_K / [(h_{21E} + 1)(m \varphi_T / I_E)] \approx R'_K I_E / (m \varphi_T). \quad (3.107)$$

Коефіцієнт підсилення струму з урахуванням виразу (3.98)

$$K_i = I_K / I_B = h_{21E} r'_K / (r'_K + R'_K). \quad (3.108)$$

Вихідний опір $R_{\text{вих}}$ визначається (3.68), як зазвичай, за вимкненого навантаження та нульового вхідного сигналу, і якщо врахувати, що $r'_K \gg R_K$.

Приклад 3.15. Визначити параметри транзисторного каскаду (рис. 3.40а), що забезпечує одержання на резисторі $R_K = 5,1 \text{ кОм}$ максимально можливої амплітуди вихідної напруги. Транзистор КТ312А; $E_K = 20 \text{ В}$; $R_{\text{вн}} = 3,6 \text{ кОм}$.

Розв'язання. 1. Визначаємо параметри режиму спокою каскаду

$$U_{0\text{КЕ}} = (U_{\text{КЕ max}} - U_{\text{КЕ min}}) / 2.$$

Для розглядуваної схеми $U_{\text{КЕ max}} = E_{\text{К}}$, $U_{\text{КЕ min}} = U_{\text{КЕ нас}} \approx 0,8 \text{ В}$.

Примітка. $U_{\text{КЕ нас}}$ визначається з умови $U_{\text{КЕ нас}} = U_{\text{БЕ нас}}$ за вхідною характеристикою або її апроксимацією для $I_{\text{БЕ нас}} \approx E_{\text{К}} / (h_{21\text{Е}} R_{\text{К}})$:

$$U_{0\text{КЕ}} = (20 + 0,8) / 2 = 10,4 \text{ В};$$

$$I_{0\text{К}} = (E_{\text{К}} - U_{0\text{КЕ}}) / R_{\text{К}} = (20 - 10,4) / (5,1 \cdot 10^3) = 1,86 \text{ мА};$$

$$I_{0\text{Б}} = I_{0\text{К}} / h_{21\text{Е}} = 1,86 / 30 = 0,062 \text{ мА}.$$

2. Знаходимо опір резистора R_{33} , який забезпечує заданий режим спокою каскаду. Для цього для виведення бази запишемо рівняння за першим законом Кірхгофа

$$I_{0\text{Б}} = U_{0\text{БЕ}} / R_{\text{вн}} = (U_{0\text{КЕ}} - U_{0\text{БЕ}}) / R_{33},$$

звідки

$$R_{33} = (U_{0\text{КЕ}} - U_{0\text{БЕ}}) / (I_{0\text{Б}} + U_{0\text{БЕ}} / R_{\text{вн}}) = (10,4 - 0,7) / (0,062 + 0,7 / 3,6) = 37,8 \text{ кОм}.$$

Приймаємо $R_{33} = 39 \text{ кОм}$.

Примітка. $U_{0\text{БЕ}}$ визначається або за вхідною характеристикою, або її апроксимацією.

3. Знаходимо опір передачі каскаду. Згідно з виразом (3.75) маємо

$$R_{\text{п}33} = h_{21\text{Е}} R_{\text{К}} / (1 + h_{21\text{Е}} R_{\text{К}} / R_{33}) = 30 \cdot 5,1 / (1 + 30 \cdot 5,1 / 39) = 31,1 \text{ кОм}.$$

4. Знайдемо коефіцієнт підсилення каскаду за напругою

$$K_{\text{кн}33} = R_{\text{п}33} / R_{\text{вн}} = 31,1 / 3,6 = 8,6.$$

5. Визначимо вихідний опір каскаду згідно з (3.78)

$$R_{\text{вн}33} = R_{\text{вн}} / (1 + h_{21\text{Е}} R_{\text{К}} / R_{33}) = 5,1 / (1 + 30 \cdot 5,1 / 31,1) = 0,86 \text{ кОм}.$$

6. Знайдемо вхідний опір каскаду. Згідно з (3.77)

$$R_{\text{вх}33} = R_{\text{вх}} R_{33} / (R_{\text{вх}} + R_{33} + R_{\text{К}} h_{21\text{Е}}).$$

Опір $R_{\text{вх}}$ можна визначити безпосередньо за вхідною характеристикою транзистора за струму бази $i_{\text{Б}} = I_{0\text{Б}}$. У розглядуваному випадку, оскільки $i_{\text{Б}}$ малий і, отже, вхідна характеристика транзистора мало відрізняється від ВАХ діода, опір $R_{\text{вх}}$ можна знайти аналітично. Згідно з виразом $I = I_0 [\exp(U_{\text{д}} / \varphi_{\text{T}}) - 1]$ ВАХ p - n -переходу описується виразом

$$u_{p-n} = \varphi_{\text{T}} \ln(i_{p-n} / I_0 + 1).$$

Тоді диференціальний опір переходу дорівнює

$$\partial u_{p-n} / \partial i_{p-n} = \varphi_{\text{T}} / (i_{p-n} + I_0) \approx \varphi_{\text{T}} / i_{p-n} = R_{\text{вх}},$$

де φ_{T} — температурний потенціал, який для $T = 300 \text{ К}$ можна вважати рівним 25 мВ ($\varphi_{\text{T}} = T / 11,6 \cdot 10^3$).

Використовуючи одержаний вираз для $i_{\text{Б}} = I_{0\text{Б}}$, знайдемо

$$R_{\text{вх}} = 25 \cdot 10^{-3} / 0,062 \cdot 10^{-3} = 403 \text{ Ом}.$$

У такому випадку

$$R_{\text{вх}33} = 0,4 \cdot 39 / (0,4 + 39 + 30 \cdot 5,1) = 80 \text{ Ом}.$$

3.7. Підсилювальний каскад за схемою із спільним витоком

Схемотехнічні рішення, які застосовуються під час побудови каскадів на польових транзисторах, багато в чому подібні з рішеннями для біполярних транзисторів. Існуючі особливості пов'язані з відміною власних властивостей цих приборів.

Як зазначалося раніше, під час побудови аналогових підсилювачів на польових транзисторах найбільше розповсюдження одержала схема каскаду з спільним витоком. При цьому в ній, як правило, застосовуються або польові транзистори з керуючим р-п-переходом, або МДН-транзистори з вбудованим каналом.

На рис. 3.45 наведено типову схему каскаду на польовому транзисторі з керуючим р-п-переходом та каналом п-типу.

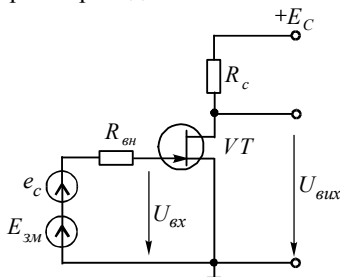


Рис. 3.45. Схема каскаду на польовому транзисторі з керуючим р-п-переходом та каналом п-типу

У цій схемі, змінюючи напругу джерела зміщення $E_{зм}$, можна забезпечити роботу в будь-якому з описаних у п.п.3.6.1 класів підсилення. Проте найбільш часто ця схема використовується в режимі класу А під час побудови вихідних каскадів підсилювачів. Пояснюється це такими перевагами польового транзистора перед біполярним:

- більший вхідний опір, що спрощує його погоджування з високоомним джерелом сигналу;
- як правило, менший коефіцієнт шуму, що робить його більш переважним за підсилення малих сигналів;
- більша власна температурна стабільність режимів спокою.

Разом з тим каскади на польових транзисторах зазвичай забезпечують одержання меншого коефіцієнта підсилення за напругою.

Через подібності вихідних ВАХ графічний аналіз роботи підсилювального каскаду на польовому транзисторі ідентичний розглянутим раніше випадкам підсилювача на біполярному транзисторі.

З цієї самої причини, як вже зазначалося, схожі і використані схемотехнічні рішення. Як вже було показано під час розгляду польових транзисторів, у польовому транзисторі з керуючим переходом полярності напруг, які прикладені до його стоку та затвору, мають бути протилежними. Тому для завдання режиму за постійним струмом на практиці широко використовується введення в каскад послідовного НЗЗ за струмом навантаження. Схему такого каскаду наведено на рис. 3.46. Її особливістю, крім резистора R_B , є підмикання паралельно вхідним виведенням каскаду додаткового резистора R_3 . Цей резистор забезпечує гальванічний зв'язок затвору з спільною шиною, що необхідно для замикання кола зміщення. Крім цього він стабілізує вхідний опір каскаду. Опір резистора R_3 обирається меншим власного вхідного опору транзистора $R_3 \leq 1 \text{ МОм}$.

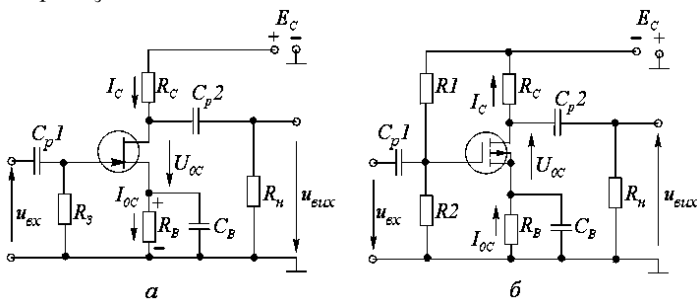


Рис. 3.46. Схеми каскаду:

а – на польовому транзисторі з керуючим р-п-переходом та каналом n-типу з послідовним НЗЗ за струмом навантаження, б – на польових МОН-транзисторах зі зміщенням у вигляді резистивного подільника

Слід зазначити, через те що власний вхідний постійний струм польового транзистора наближається до нуля, то спад напруги на R_3 від протікання струму зміщення теж наближається до нуля і напруга зміщення практично дорівнює спаду напруги на резисторі R_B .

У схемі, що розглядається, резистор R_B виконує подвійну роль. По-перше, як було вказано вище, він забезпечує початкове зміщення робочої точки каскаду і, по-друге, вводить в нього послідовний НЗЗ за струмом навантаження, що призводить до зменшення коефіцієнта підсилення каскаду та стабілізує положення його робочої точки.

Питання стабілізації положення робочої точки каскаду заслуговує особливого розгляду. Як було показано під час розгляду польових

транзисторів, за зміни температури навколишнього середовища на струм стоку I_{0C} діють два протилежних фактори: збільшення опору напівпровідникового матеріалу, що зменшує величину I_{0C} , та зменшення товщини р-п-переходу, що збільшує значення I_{0C} . Як результат дії цих двох протилежних факторів на передавальній характеристиці транзистора можна знайти точку, в якій струм стоку не залежить від температури навколишнього середовища. Якщо напругу U_{3M} обрати так, щоб транзистор працював у цій точці, то температурна стабілізація каскаду не потрібна. На жаль, такий вибір з точки зору вимог до каскаду не завжди можливий і польовий транзистор працює, як правило, за великих струмів стоку.

Для сучасних приладів температурний дрейф струму стоку становить порядку $0,6\%/^{\circ}\text{C}$. До того ж він негативний, що виключає в каскадах позитивний ЗЗ за температурою, властивий біполярним транзисторам. Тому за роботи в малих діапазонах зміни температури навколишнього середовища можна цілком обійтися без кіл термостабілізації.

Автоматичне зміщення в підсилювальних каскадах на польових МОН-транзисторах, в яких полярність напруги на стоку та затворі однакова, здійснити неможливо. У такому випадку напруга зміщення на затвор U_{03B} подається від джерела стокового живлення E_C через резистивний подільник R_1, R_2 (рис. 3.46б), як і в підсилювальних каскадах на біполярних транзисторах. При цьому подільник має бути дуже високоомним, щоб не зменшувати суттєво величину вхідного опору підсилювального каскаду.

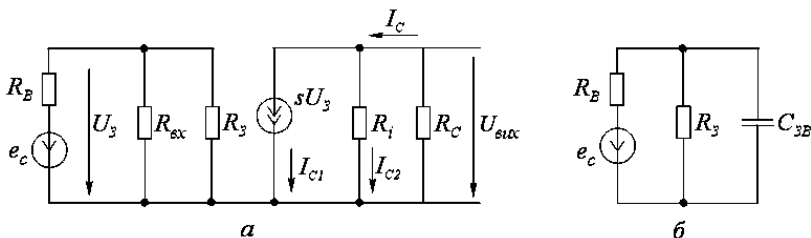


Рис. 3.47. Схеми заміщення (а, б) каскаду на польових МОН-транзисторах зі зміщенням у вигляді резистивного подільника

Для визначення головних параметрів каскаду звернемося до його схеми заміщення, наведеної на рис. 3.47а.

Ця схема не враховує частотних властивостей каскаду і справедлива для ділянки низьких та середніх частот, де впливом власних ємностей транзистора можна знехтувати.

Визначимо коефіцієнт підсилення каскаду за напругою. Згідно з наведеною наступною схемою для струму стоку можна записати такий вираз

$$I_C = sU_3 + U_{\text{вих}}/R_i,$$

де R_i – внутрішній (диференціальний вихідний) опір транзистора.

Для розрахунку R_i під час роботи транзистора на пологій частині його передавальної характеристики можна скористатися виразом:

$$R_i = dU_{\text{CB}}/dI_C = R_{i1} I_{C1}/I_C,$$

де R_{i1} – диференціальний опір для струму I_{C1} .

У такому випадку для вихідної напруги каскаду можна записати вираз

$$U_{\text{вих}} = I_C R_C = R_C (sU_3 + U_{\text{вих}}/R_i).$$

Враховуючи, що каскад є інвертуючим, тобто збільшення струму стоку призводить до зменшення вихідної напруги, для модуля коефіцієнта підсилення каскаду можна записати

$$K_U = U_{\text{вих}}/U_3 = R_i R_C s U_3 / (R_i + R_C) U_3 = R_i R_C s / (R_i + R_C). \quad (3.109)$$

Звичайно в каскадах виконується умова $R_i \gg R_C$. Тоді (3.109) прийме більш простий вигляд

$$K_U = sR_C \quad (3.110)$$

Використовуючи наведені вище припущення, для вхідного та вихідного опорів каскаду можна записати такі вирази

$$R_{\text{вхк}} = R_3 R_{\text{вх}} / (R_{\text{вх}} + R_3) \approx R_3; \quad (3.111)$$

$$R_{\text{вихк}} = R_C R_i / (R_C + R_i) \approx R_C. \quad (3.112)$$

Як зазначалося, завдання зміщення робочої точки введенням резистора R_B зменшує коефіцієнт підсилення каскаду. За аналогією зі схемою на біполярному транзисторі, для коефіцієнта передачі кола НЗЗ можна записати

$$\beta = U_{33}/U_{\text{вих}} = I_C R_B / I_C R_C = R_B / R_C.$$

Тоді, використовуючи основний вираз для підсилювача з колом НЗЗ, одержимо

$$K_{U_{\text{НЗЗ}}} = K_U / (1 + K_U \beta) = sR_C / (1 + sR_C R_B / R_C) = R_C / (1 + sR_B) \quad (3.113)$$

З виразу (3.113) випливає, що глибина негативного зворотного зв'язку в каскаді дорівнює $(1 + sR_B)$. Тому абсолютні температурні зміни струму спокою каскаду з колом НЗЗ та без нього пов'язані співвідношенням

$$\Delta I_{0\text{CNЗЗ}} = \Delta I_{0\text{C}} / (1 + sR_B) \quad (3.114)$$

При розрахунку каскаду потрібний опір R_B легко знайти за заданим струмом $I_{0\text{C}}$. Для цього на передавальній характеристиці транзистора (див. рис. 3.48) за $I_C = I_{0\text{C}}$ знаходять потрібну напругу $U_{03\text{В}}$. Тому що струм затвору практично дорівнює нулю, то спад напруги на резисторі R_3 відсутній і потрібний опір резистора R_B можна знайти з виразу

$$R_B = U_{03B} / I_{0C} \quad (3.115)$$

Можна використовувати і графічне розв'язання. Для цього через точку передавальної характеристики, яка відповідає значенню I_{0C} , і початок координат проводять пряму лінію. Кут нахилу цієї прямої і визначає потрібний опір R_B (див. рис. 3.48)

$$R_B = \text{ctg } \alpha \quad (3.116)$$

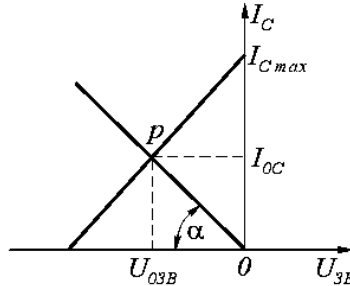


Рис. 3.48. Графік передавальної характеристики транзистора

Для одержання максимального значення вихідної змінної струм I_{0C} бажано обирати близьким до половини максимального струму стоку I_{Cmax} . При цьому опір R_B , який розрахований з цієї умови, може виявитися меншим, ніж розрахований, наприклад, з умови потрібної стабільності параметрів каскаду або заданих спотворень. У такому випадку для реалізації потрібного режиму роботи можна використовувати введення додаткового подільника напруги, як це показано на рис. 3.49.

Частотні властивості каскаду (як і у випадку біполярного транзистора) повністю визначаються власними властивостями приладу. При цьому головну роль в їх формуванні відіграє вхідна ємність транзистора $C_{вх}$. У такому випадку заступна схема вхідного кола каскаду, яка одержана з наступної схеми транзистора, має вигляд показаний на рис. 3.47б.

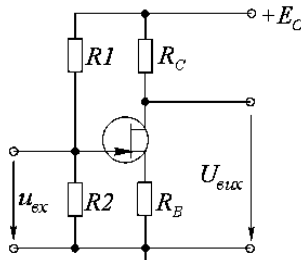


Рис. 3.49. Схема каскаду на польовому транзисторі з керуючим p-n-переходом та каналом n-типу з додатковим подільником напруги

З врахуванням знайденого вище коефіцієнта підсилення передавальна функція всього каскаду матиме вигляд

$$K_U(p) = K_d s R_C / (Tp + 1), \quad (3.117)$$

де $K_d = R_3 / (R_B + R_3)$ – коефіцієнт передачі вхідного подільника за постійним струмом; $T = C_{вх} R_B R_3 / (R_B + R_3)$ – стала часу вхідного кола; $C_{вх} = C_{зв} (1 + K_U)$ – еквівалентна вхідна ємність транзистора.

Введення резистора R_B (як було показано раніше) зменшує загальний коефіцієнт підсилення каскаду. Якщо каскад призначений для підсилення напруги тільки змінного струму, це зменшення підсилення можна скомпенсувати виконанням кола НЗЗ частотно-залежним. Для цього (як і у випадку каскаду на біполярному транзисторі) резистор R_B потрібно шунтувати конденсатором C_B , як це показано на рис. 3.46.

Ємність цього конденсатора за заданої мінімальної частоти вхідного сигналу може бути розрахована з умови $1/(C_B \omega_n) \ll R_B$.

Все викладене залишається слухним і під час побудови каскаду з використанням МОН-транзистора з вбудованим каналом. У такому випадку можуть бути тільки кількісні відміни, зумовлені тим, що передавальна характеристика транзистора має продовження в першому квадранті. При цьому можуть змінитися частки напруг зміщення, які створюються резистором R_B і подільником на резисторах R_1 та R_2 (див. рис. 3.46б).

Приклад 3.20. Використовуючи транзистор КП303В, розрахувати параметри каскаду на рис. 3.46а за коефіцієнта підсилення за напругою $K_U = 10$, на частотах більших 50 Гц та $E_C = 15 \text{ В}$.

Розв'язання. Згідно з виразом (3.113) збільшення коефіцієнта підсилення каскаду на польовому транзисторі заданого типу потребує збільшення опору R_C . Це, в свою чергу, зменшує максимальний струм стоку $I_{C\max}$ і, отже, зменшує s транзистора. Тому під час розрахунку каскаду слід ураховувати залежність $s = f(I_C)$.

1. Апроксимуємо залежність $s = f(I_C)$ (рис. 3.50а) для заданого транзистора прямою лінією. Для цього оберемо дві її точки $s_1 = 1$, $I_{C1} = 0,6 \text{ мА}$ та $s_2 = 3$, $I_{C2} = 2 \text{ мА}$; $s = s_0 + KI_C$ $K = \Delta s / \Delta I_C = (3 - 1) / (2 - 0,6) \approx 1,43 \text{ В}^{-1}$; $s_0 = s_2 - KI_{C2} = 3 - 1,43 \cdot 2 = 0,14 \text{ мА} / \text{В}$; $s = 0,14 + 1,43 I_C$.

2. Тому що задано коефіцієнт підсилення на змінному струмі, то для визначення коефіцієнта підсилення можна скористатися виразом (3.110). Тому

$$R_C = K_U / s = K_U / (0,14 + 1,43 I_C)$$

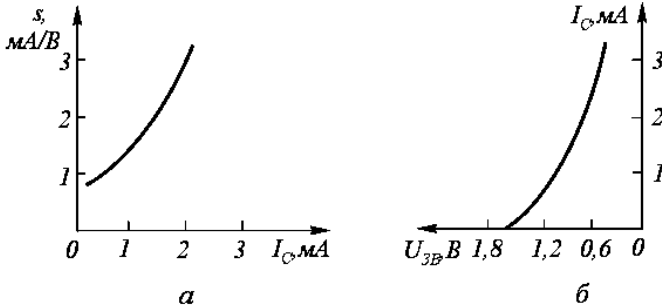


Рис. 3.50. Графіки:

а – залежність крутості характеристики транзистора КП303В від струму стоку,
 б – передавальна характеристика транзистора КП303В

3. Визначимо напругу спокою стоку

$$U_{0CB} = (U_{\text{вих max}} + U_{\text{вих min}}) / 2$$

Припустимо $U_{\text{вих max}} = E_C$; $U_{\text{вих min}} \approx U_{\text{CBнас}} \approx U_{\text{ЗВпор}} - U_{\text{ЗВ}} \approx U_{\text{ЗВпор}}$.

Тоді

$$U_{0CB} = (E_C + U_{\text{ЗВпор}}) / 2 = (15 + 1,5) / 2 = 8,25 \text{ В}$$

4. Визначимо струм спокою стоку I_{0C}

$$I_{0C} = (E_C - U_{0CB}) / R_C \text{ або}$$

$$R_C = (E_C - U_{0CB}) / I_{0C}.$$

Дорівнюючи це значення R_C , одержаному у п.2, знаходимо

$$K_U / (0,14 + 1,43 I_{0C}) = (0,14 + 1,43 I_{0C}) / I_{0C}.$$

Звідки

$$I_{0C} = \frac{0,14(E_C - U_{0CB})}{K_U - 1,43(E_C - U_{0CB})} = \frac{0,14(15 - 8,25)}{10 - 1,43(15 - 8,25)} = 2,7 \text{ mA}.$$

5. Знаходимо опір резистора R_C

$$R_C = (E_C - U_{0CB}) / I_{0C} = (15 - 8,25) / 2,7 = 2,5 \text{ кОм}$$

Обираємо $R_C = 2,7 \text{ кОм}$, тоді $I_{0C} = (15 - 8,25) / 2,7 = 2,5 \text{ mA}$

6. За наведеною передавальною характеристикою (рис. 3.50б) транзистора знаходимо напругу затвора спокою $U_{0ЗВ} = 0,7 \text{ В}$.

7. З умови завдання режиму спокою знайдемо опір резистора зміщення

$$R_B = U_{0ЗВ} / I_{0C} = 0,7 / 2,5 = 0,28 \text{ кОм}$$

Приймаємо $R_B = 0,3 \text{ кОм}$.

8. Ємність конденсатора, який шунтує резистор R_B , знаходимо з умови

$$C_B \geq 100 / \omega R_B = 100 / (2\pi \cdot 50 \cdot 0,3 \cdot 10^3) = 1061 \text{ мкФ}$$

Приймаємо $C_B = 1500 \text{ мкФ}$.

3.8. Емітерний та витоковий повторювачі

Емітерним та витоковим повторювачами називаються каскади, які охоплені 100%-им послідовним НЗЗ. Тому головні властивості цих каскадів достатньо близькі, а існуючі відмінності зумовлені незбігом характеристик транзисторів, що використовуються.

Типові схеми емітерного та витокових повторювачів наведені відповідно на рис. 3.51а, б.

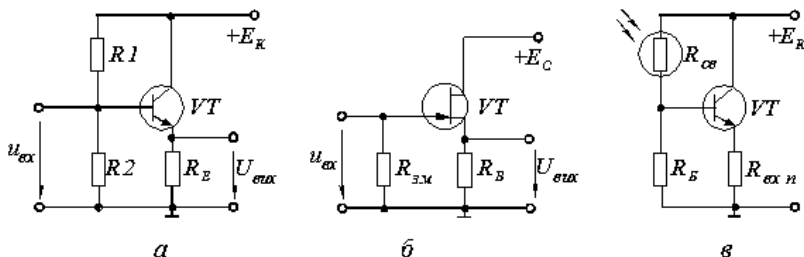


Рис. 3.51. Наведені:

а, б – типові схеми емітерного та витокових повторювачів,

в – схема датчика освітленості

Нижче розглянемо схему емітерного повторювача, зазначаючи для витокового повторювача тільки його характерні особливості.

Навантаження в підсилювачі вмикається в емітерне коло транзистора. Така схема має підвищений вхідний опір і знижений вихідний опір, що дозволяє використовувати її для узгодження або розділення високоомного джерела вхідного сигналу і низькоомного навантаження.

Резистор R_E є опором навантаження, що визначає динамічний режим роботи транзистора. Зовнішнє навантаження під'єднується у вигляді опору R_H паралельно резистору R_E . Загальний опір навантаження за струмом корисного сигналу

$$R'_H = R_E R_H / (R_E + R_H)$$

Вхідна і вихідна напруги емітерного повторювача за такого вмикання навантаження збігаються за фазою, оскільки в разі надходження вхідної напруги позитивної полярності базовий струм підвищується, зумовлюючи підвищення емітерного струму. Це призводить до підвищення спаду напруги на опорі R'_H і зростання позитивного потенціалу емітера, з якого знімається вихідний сигнал.

Зі схеми бачимо, що $U_{вх} = U_{BE} + U_{вих}$. Оскільки значення R'_H , на якому виділяється напруга $U_{вих}$, як правило, значно перевищує опір емітерного переходу, до якого прикладено напругу U_{BE} , то $U_{вих} \gg U_{BE}$ і $U_{вх} \approx U_{вх}$.

Зважаючи на те, що $U_{\text{вих}} = U_{\text{вх}} - U_{\text{БЕ}}$, $K_U = U_{\text{вих}} / U_{\text{вх}}$ близький до одиниці, але менший за неї. Цей самий результат може бути одержаний, якщо скористатися головним виразом для коефіцієнта передачі підсилювача з колом НЗЗ. Тоді, зважаючи на те, що $\beta = 1$, одержимо

$$K_{U\text{НЗЗ}} = K_U / (1 + \beta K_U) = K_U / (1 + K_U) < 1 \quad (3.118)$$

Таким чином, підсилювальний каскад лише повторює вхідну напругу за рівнем напруги і фазою, звідки і назва – емітерний повторювач. Але така схема дає підсилення за струмом і потужністю.

Порівнюючи схеми на рис. 3.43а і 3.51а, можна зробити висновок, що емітерний повторювач подібний до підсилювального каскаду за схемою СЕ, у якого $R_K = 0$, з резистором R_E в емітерному колі. У такому разі вся напруга вихідного сигналу на резисторі R'_K послідовно вводиться у вхідне коло підсилювача. Але через те, що $U_{\text{вх}}$ і $U_{\text{вих}}$ синфазні, то $U_{\text{вих}}$ віднімається від $U_{\text{вх}}$, знижуючи її. Тому в схемі існує 100 % -ний послідовний негативний зворотний зв'язок, що підвищує вхідний і зменшує вихідний опори емітерного повторювача. Вхідний опір схеми із СК визначається рівнянням (3.83).

Зазвичай у реальних схемах виконується умова $h_{11E} \ll R_E$, тоді для вхідного опору каскаду можна використовувати більш простий вираз

$$R_{\text{вх}} = h_{21E} \cdot R_E \quad (3.119)$$

Вираз (3.119) свідчить про те, що в емітерному повторювачі можна одержати дуже великі значення вхідного опору. Це є однією з головних переваг цього каскаду. Вхідний опір каскаду можна також легко одержати з його схеми заміщення, наведеної на рис. 3.52, або з рівняння (3.100), якщо врахувати, що послідовно в колі емітера ввімкнений резистор R_E , який збільшує вхідний опір

$$R_{\text{вх}} = r_B + (r_E + R_E)(h_{21E} + 1) \approx h_{21E} R_E. \quad (3.120)$$

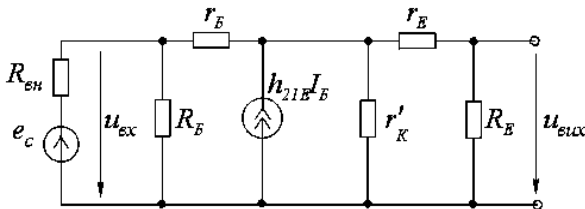


Рис. 3.52. Схема заміщення емітерного повторювача

Вихідний опір емітерного повторювача

$$R_{\text{вих}} = r_E + (r_B + R_{\text{вх}}) / (h_{21E} + 1) \approx r_E. \quad (3.121)$$

Під час виведення рівняння для $R_{\text{вих}}$ вважалося, що опір r'_K та R_B дуже великі і їх впливом можна знехтувати.

Частотні властивості емітерного повторювача (як і каскаду зі спільним емітером) цілком визначаються частотними властивостями використаного транзистора. Проте на практиці цей каскад є більш високочастотним, що є наслідком 100%-го НЗЗ.

Коефіцієнт підсилення за струмом

$$K_I = I_E / I_B = 1 + h_{21E} r_K' / (r_K' + R_n').$$

Під час виконання нерівності $r_K' \gg R_n'$

$$K_I = (h_{21E} + 1) \gg 1. \quad (3.122)$$

Наслідком цього є значення підсилення за потужністю ($K_P = K_I$).

Як вже було викладено вище, каскад емітерного повторювача зручний для узгодження високоомних джерел сигналу з низькоомним навантаженням ($R_{вх}$ – великий, $R_{вих}$ – малий, K_I – великий).

Малий вихідний опір каскаду робить його ідеальним за узгодження підсилювача з смісним навантаженням.

Головні властивості витокового повторювача аналогічні властивостям емітерного повторювача, тобто

$$R_{U_{НЗЗ}} < 1;$$

$$R_{вх} \approx R_3 - \text{великий};$$

$$R_{вих} \approx 1/s - \text{малий}.$$

Частотні властивості витокового повторювача суттєво кращі частотних властивостей каскаду зі спільним стоком. Причина цього та сама, що і в схемі емітерного повторювача – 100%-й НЗЗ.

Приклад 3.21. Узгодити датчик освітленості, виконаний на фоторезисторі СФ2-2, з підсилювачем, вхідний опір якого дорівнює 1 кОм . Параметри фоторезистора: темновий опір $R_T = 2 \text{ МОм}$; кратність зміни опору $K = R_T / R_{св} = 3000$; $E_K = 15 \text{ В}$.

Розв'язання. 1. Знайдемо мінімальний опір фоторезистора

$$R_{св} = R_T / K = 2 \cdot 10^6 / 3000 = 0,66 \text{ кОм}.$$

2. Зміна напруги на вході підсилювача за безпосереднього підмикання фоторезистора до входу підсилювача

$$U_{вх \max} = E_K R_{вх} / (R_{вх} + R_{св}) = 15 \cdot 1 / (1 + 0,66) = 9,03 \text{ В};$$

$$U_{вх \min} = E_K R_{вх} / (R_{вх} + R_T) = 15 \cdot 1 / (1 + 3000) = 5 \cdot 10^{-3} \text{ В}.$$

3. Підмикаємо вихід датчика до входу підсилювача через схему емітерного повторювача (див. рис. 3.51в). Для збільшення вхідного опору використаємо в емітерному повторювачі транзистор КТ3102Г з $h_{21E \min} = 400$.

У такому випадку для вхідної напруги емітерного повторювача $U_{вх \text{ ЕП}}$ справедливий вираз

$$U_{\text{вх ЕП}} = \frac{\frac{R_{\text{Б}} \cdot R_{\text{вх п}} h_{21\text{Е}}}{R_{\text{Б}} + R_{\text{вх п}}} E_{\text{К}}}{R_{\phi} + \frac{R_{\text{Б}} R_{\text{вх п}} h_{21\text{Е}}}{R_{\text{Б}} + R_{\text{вх п}}}}$$

звідки для $R_{\text{Б}}$ знайдемо

$$R_{\text{Б}} = \frac{U_{\text{вхЕП}} R_{\text{вхп}} h_{21\text{Е}} R_{\phi}}{R_{\text{вх п}} h_{21\text{Е}} E_{\text{К}} - U_{\text{вх п}} (R_{\phi} + R_{\text{вх п}} h_{21\text{Е}})},$$

де R_{ϕ} – поточне значення опору резистора.

4. Задавши мінімальну вхідну напругу емітерного повторювача, визначимо опір баластного резистора $R_{\text{Б}}$. Припустимо $U_{\text{вх ЕП}} = 1 \text{ В}$. Тоді

$$R_{\text{Б}} = \frac{1 \cdot 1 \cdot 400 \cdot 3000}{1 \cdot 400 \cdot 15 - 1 \cdot (3000 + 1 \cdot 400)} = 461 \text{ кОм}.$$

Приймаємо $R_{\text{Б}} = 470 \text{ кОм}$.

5. Уточнюємо діапазон зміни вхідної напруги емітерного повторювача

$$R_{\text{вхЕП}} = \frac{R_{\text{Б}} R_{\text{вх п}} h_{21\text{Е}}}{R_{\text{Б}} + R_{\text{вх п}} h_{21\text{Е}}} = \frac{470 \cdot 1 \cdot 400}{470 + 1 \cdot 400} = 216 \text{ кОм};$$

$$U_{\text{вх ЕП min}} = \frac{E_{\text{К}} R_{\text{вх ЕП}}}{R_{\text{т}} + R_{\text{вх ЕП}}} = \frac{15 \cdot 216}{3000 + 216} = 1 \text{ В};$$

$$U_{\text{вхЕПmax}} = \frac{E_{\text{К}} R_{\text{вх ЕП}}}{R_{\text{св}} + R_{\text{вх ЕП}}} = \frac{15 \cdot 216}{0,66 + 216} = 14,95 \text{ В};$$

$$\Delta U_{\text{вх}} = U_{\text{вх ЕП max}} - U_{\text{вх ЕП min}} = 14,95 - 1 = 13,95 \text{ В}.$$

Без емітерного повторювача $\Delta U_{\text{вх}} = 9,025 \text{ В}$. Застосування схеми емітерного повторювача збільшило діапазон зміни вхідної напруги у $13,95/9,025 = 1,54$ рази.

3.9. Складений транзистор

Аналізуючи вирази для коефіцієнтів підсилення каскадів, виконаних на біполярних транзисторах, можна зробити висновок, що максимальне значення їх коефіцієнта підсилення як правило визначається коефіцієнтом передачі струму транзистора в схемі з спільним емітером $h_{21\text{Е}}$. Реальне значення $h_{21\text{Е}}$ визначається типом та технологією виготовлення транзистора і зазвичай не перевищує кілька сотень. Збільшення $h_{21\text{Е}}$ вище цього значення в низці випадків дозволяє суттєво спростити схемотехніку проєктованих підсилювальних пристроїв. Так, під час побудови багатокаскадних підсилювачів можна обійтись меншою кількістю каскадів або під час керування потужним навантаженням відмовитися від проміжних підсилювачів потужності і керувати значною потужністю безпосередньо від малопотужного джерела.

Вирішити проблему збільшення h_{21E} можна суто схемотехнічним шляхом за рахунок каскадного ввімкнення декількох транзисторів. Стосовно транзисторів одного типу провідності такі схеми були вперше запропоновані Дарлінгтоном і тому часто називаються схемами Дарлінгтона або складеними транзисторами.

Складений транзистор являє собою комбінацію з двох транзисторів, з'єднаних відповідним чином (рис. 3.53). Схема має два транзистори, з'єднані колектори яких являють собою загальний колектор складеного транзистора, а до бази транзистора VT_2 під'єднаний емітер транзистора VT_1 . При цьому база транзистора VT_1 і емітер транзистора VT_2 являють собою відповідно загальну базу і загальний емітер складеного транзистора. Для кожного транзистора можна записати

$$I_{K1} = I_{B1}h_{21E1} + I_{KB01};$$

$$I_{K2} = I_{B2}h_{21E2} + I_{KB02};$$

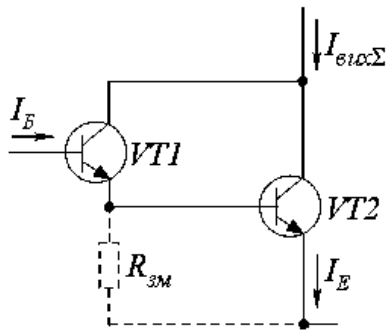


Рис. 3.53. Схема складеного транзистора

Для схеми виконується умова $I_{B2} = I_{E1}$. Тоді, використовуючи наведені вирази визначимо струм колектора транзистора VT_2 через базовий струм транзистора VT_1 . При цьому для спрощення будемо вважати, що для обох транзисторів $I_{KB0} = 0$

$$I_{K2} = I_{E1}h_{21E2} = (I_{K1} + I_{B1})h_{21E2} = (I_{B1}h_{21E1} + I_{B1})h_{21E2} = I_{B1}(h_{21E1} + 1)h_{21E2}.$$

Сумарний вихідний струм складеного транзистора $I_{ВихΣ}$ дорівнює

$$I_{ВихΣ} = I_{K1} + I_{K2} = I_{B1}h_{21E1} + I_{B1}(h_{21E1} + 1)h_{21E2} = I_{B1}(h_{21E1} + h_{21E2} + h_{21E1}h_{21E2}).$$

Зважаючи на те, що $h_{21E1} + h_{21E2} \ll h_{21E1}h_{21E2}$ остаточно запишемо

$$I_{ВихΣ} \approx I_{B1}h_{21E1}h_{21E2}. \tag{3.123}$$

Таким чином, у складеному транзисторі сумарний коефіцієнт передачі струму дорівнює добутку коефіцієнтів передачі окремих транзисторів.

Працездатність наведеної схеми не порушується, якщо виконується умова $I_{E1} > I_{KB0.2}$. У супротивному випадку через розрив кола протікання струму $I_{KB0.2}$ пропорційність між вхідним та вихідним струмами порушується. Отже, за малих вихідних струмів схема складеного транзистора, наведена на рис. 3.53, може виявитися недієздатною. Для усунення цього недоліку емітерний перехід транзистора $VT2$ зазвичай шунтують резистором зміщення R_3 . Максимально допустимий опір цього резистора визначається з умови, що спад напруги на ньому під час перебігу струму I_{KB0} недостатній для відкриття транзистора і зазвичай знаходиться в довідкових даних на транзистор.

Розглянута схема не є єдиною можливою. Складені транзистори будуються і на приладах різного типу провідності. Такі структури називають складеними транзисторами з додатковою симетрією. Приклад побудови такої схеми наведено на рис. 3.54. У такому випадку як вхідний використовується транзистор структури $p-n-p$, а вихідного – структури $n-p-n$.

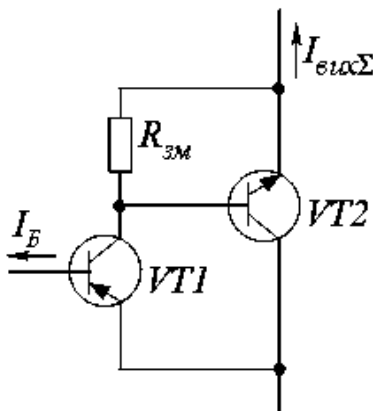


Рис. 3.54. Схема складеного транзистора з додатковою симетрією

Слід зазначити, що введення в структуру складеного транзистора резистора зміщення дещо зменшує його сумарний коефіцієнт передачі. Тому, якщо заздалегідь відомо, що в схемі у всіх режимах роботи буде виконуватися умова $I_{E1} > I_{KB0.2}$, резистори зміщення можуть бути відсутні.

З використанням цих принципів можуть бути побудовані складені структури з довільною кількістю транзисторів. Як приклад на рис. 3.55 наведено дві схеми складених транзисторів, виконаних на трьох приладах.

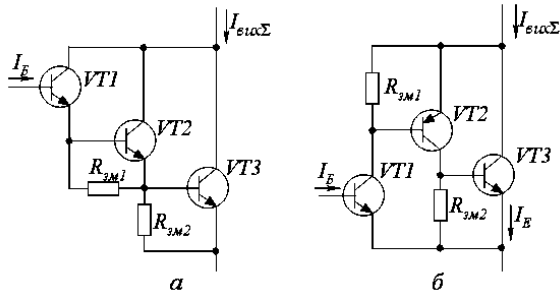


Рис. 3.55. Схеми (а, б) складених транзисторів, виконаних на трьох приладах

Принципово структура складеного транзистора може бути побудована з використанням як польових, так і біполярних транзисторів. Приклад такої схеми, виконаної на польовому транзисторі з керуючим $p-n$ -переходом і каналом n -типу та біполярному транзисторі структури $n-p-n$, наведено на рис. 3.56. Ця схема вдало поєднує властивості польового та біполярного транзисторів – це великий вхідний опір, теоретично нескінченний статичний коефіцієнт підсилення за струмом (потужності), що забезпечує можливість керування потужним навантаженням безпосередньо від малопотужного джерела сигналу. У цій схемі як транзистор $VT1$ можуть використовуватися і МОН-транзистори.

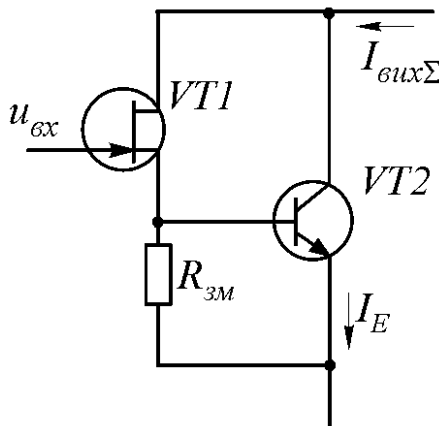


Рис. 3.56. Схема складеного транзистора виконана на польовому транзисторі з керуючим $p-n$ -переходом і каналом n -типу та біполярному транзисторі структури $n-p-n$

Приклад 3.23. Визначити максимальний струм колектора в схемі на рис. 3.56 на транзисторах: $VT1$, КП302Б; $I_{C\text{поч}} = 18 \dots 43 \text{ мА}$; $VT2$, КТ817А; $h_{21E} = 25$; $R_{3M} = 1 \text{ кОм}$; $r_B = 10 \text{ кОм}$; $U_{0BE} = 0,75 \text{ В}$.

Р о з в'я з а н н я. 1. Можливий діапазон зміни базового струму транзистора $VT2$

$$I_B = I_{C\text{поч}} - U_{BE} / R_{3M};$$

$$U_{BE} = U_{0BE} + r_B I_B;$$

$$I_B = (I_{C\text{поч}} R_{3M} - U_{0BE}) / (R_{3M} + r_B);$$

$$I_{B\text{max}} = (43 \cdot 1 - 0,75) / (1 + 0,01) = 41,83 \text{ мА};$$

$$I_{B\text{min}} = (18 \cdot 1 - 0,75) / (1 + 0,01) = 17,08 \text{ мА}.$$

2. Можливий діапазон зміни максимального струму колектора транзистора $VT2$

$$I_{K\text{min}} = I_{B\text{min}} h_{21E} = 17,08 \cdot 25 = 427 \text{ мА};$$

$$I_{K\text{max}} = I_{B\text{max}} h_{21E} = 41,83 \cdot 25 = 1,046 \text{ А}.$$

3.10. Джерела постійного струму і напруги

Під час розробки підсилювальних пристроїв часто виникає необхідність використання пристроїв, властивості яких близькі до властивостей ідеальних джерел постійного струму і напруги. Слід зазначити, що створення пристроїв, які є ідеальними джерелами струму і напруги, неможливе. Проте для деякого обмеженого діапазону зміни параметрів створення пристроїв, імітуючих такі джерела, цілком можливе. При цьому можуть використовуватися як біполярні, так і польові транзистори.

Найбільш просто на напівпровідникових приладах будуються джерела постійного струму. Принцип побудови таких пристроїв розглянемо на прикладі біполярних транзисторів. Для цього звернемося до вихідних характеристик біполярного транзистора, ввімкненого за схемою зі СЕ (рис.3.57а). Якщо біполярний транзистор працює в активному режимі за постійного значення базового струму, то його вихідний струм мало залежить від напруги між емітером і колектором. Аналогічною властивістю володіє польовий транзистор, який працює в режимі насичення за постійної напруги на затворі. Саме на цьому принципі і будуються усі транзисторні схеми джерел струму.

Припустимо, що в базу біполярного транзистора від декотрого зовнішнього джерела задано постійний струм $I_{0B} = \text{const}$ і транзистор працює в активному режимі (рис. 3.57б). Тоді за цього значення напруги живлення E_K точка перетину навантажувальної прямої, що відповідає значенню R_n , має знаходитися на відрізку ab його вихідної

характеристики. Це означає, що опір навантаження має задовольняти нерівності

$$R_{н\max} = [E_K - U_{BE}(I_{0B})] / (h_{21E} I_{0B}) \geq R_{н} \geq R_{н\min} = 0, \quad (3.124)$$

де $U_{BE}(I_{0B})$ – напруга U_{BE} , яка відповідає базовому струму I_{0B} .

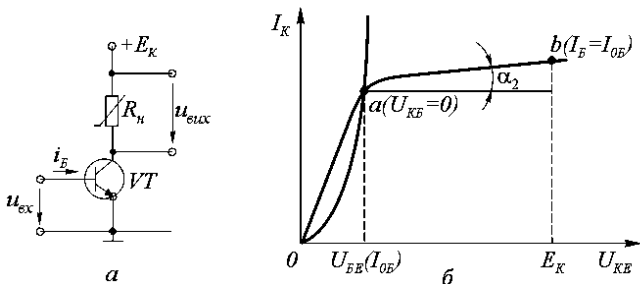


Рис. 3.57. Наведені:

а – схема джерела постійного струму на БТ ввімкненому за схемою з СЕ,
б – вихідні характеристики

Отже, за заданих напруги живлення і струму бази з використанням виразу (3.124) завжди можна визначити допустимі зміни опору навантаження, за якого транзистор можна розглядати як джерело струму.

Нахил вихідної характеристики транзистора за сталості його базового струму визначається вихідною провідністю транзистора h_{22E} . Вважаючи, що на ділянці ab вихідної характеристики величина h_{22E} стала для заданого нерівністю (3.124) діапазону зміни опору навантаження максимальна зміна вихідного струму визначається виразом

$$\Delta I_K = h_{22E} [E_K - U_{BE}(I_{0B})] \quad (3.125)$$

Цю схему можна розглядати як ідеальне джерело струму, тому що величина h_{22E} дуже мала (зазвичай $r_k \gg R_n$) і відхилення вихідного струму для всього діапазону зміни опору навантаження не перевищує декілька відсотків.

Таким чином, проблема виконання джерела струму на біполярному транзисторі зводиться до проблеми завдання його сталого базового струму I_{0B} . З вхідної характеристики транзистора, впливає, що стабілізація базового струму означає стабілізацію напруги U_{BE} . Отже, якщо емітерний перехід біполярного транзистора шунтувати елементом, напруга якого не залежить від зміни зовнішніх умов, базовий і, отже, колекторний струми будуть залишатися практично сталими. Як ці елементи доцільно використовувати $p-n$ -переходи, які працюють на ділянках прямого зміщення або зворотного пробою.

На рис. 3.58а наведено схему простійного джерела струму, в якій для стабілізації емітерної напруги транзистора VT використаний діод VD , який зміщений у прямому напрямку. Струм діода задається резистором R_B . Зважаючи на те, що ВАХ діода і вхідна характеристика транзистора однакові, напруга на діоді і, отже, на емітерному переході транзистора можуть бути визначені з використанням кусково-лінійної апроксимації його ВАХ.

$$U_d = U_{BE} = U_{0d} + (E_K - U_{0d})r_d / 2 (R_B + r_d / 2). \quad (3.126)$$

Колекторний струм транзистора

$$I_K = h_{21E} (E_K - U_{0d}) / (R_B + r_d / 2).$$

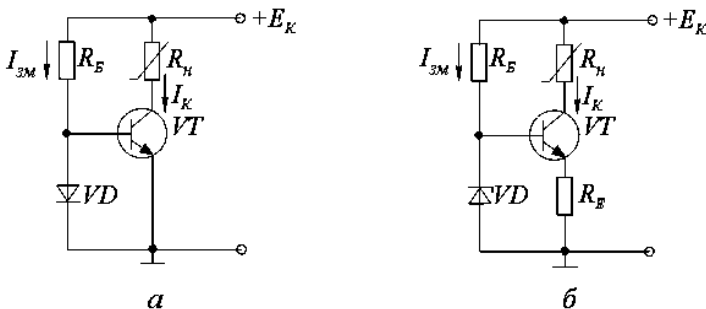


Рис. 3.58. Схеми:

а – джерела струму, б – схема джерела струму з колом послідовного НЗЗ

Схема забезпечує одержання достатньо доброї температурної стабільності, що пояснюється компенсацією температурних змін напруги емітерного переходу відповідними змінами напруги діода.

Підвищити стабільність вихідного струму в схемі можна введенням кола послідовного НЗЗ (рис. 3.58б). Слід зазначити, що введення емітерного резистора R_E потребує збільшення напруги на базі транзистора. Тому в такому випадку як джерело постійної напруги зручніше використовувати стабілітрон.

Вихідний струм джерела визначається виразом

$$I_K = I_{\text{вих}} = (U_d - U_{BE}) h_{21E} / (h_{21E} + 1) R_E. \quad (3.127)$$

Оцінити стабільність струму схеми за зміни зовнішніх умов експлуатації (наприклад, температури) можна за допомогою методики, наведеної в п.п. 3.6.3. При цьому додатково слід урахувати температурну залежність напруги стабілітрона.

Для одержання доброї температурної стабільності необхідно, щоб ТКН стабілітрона компенсував температурні зміни параметрів транзистора або в схему ввести додаткові елементи термокомпенсації, як це було показано в п.п. 3.6.3.

Якщо як елемент, який задає емітерну напругу транзистора, використати джерело змінної напруги, то на тих самих принципах можлива розробка керованих джерел струму.

За використання польових транзисторів стабілізація струму стоку в деякому діапазоні зміни опорного навантаження можлива під час роботи транзистора в насиченому режимі.

Аналіз передавальних характеристик різних типів польових транзисторів показує, що за використання МОН-транзисторів джерела струму можливо виконувати за схемами, аналогічними наведеним на рис. 3.58.

За використання польових транзисторів з керуючим *p-n*-переходом схеми джерел струму можуть бути спрощені. Пов'язано це з тим, що цей тип транзистора працює за полярності напруги затвору, протилежної полярності напруги стоку. Тому простіше джерело струму на цьому типі транзистора може бути одержано за закорочування затвора та витоків (рис. 3.59а). При цьому, оскільки напруга між затвором та витком буде зафіксована на нульовому рівні, струм стоку буде дорівнювати максимальному значенню I_{Cmax} (рис. 3.59б).

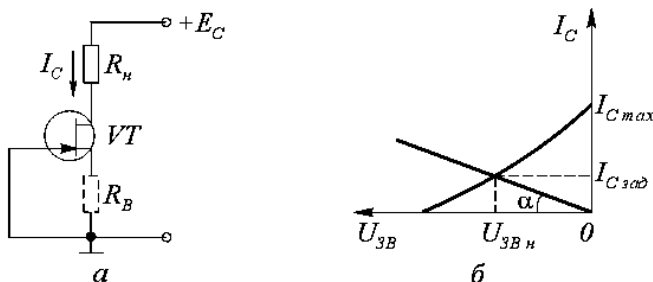


Рис. 3.59. Наведені:

- а – схема джерела струму на польовому транзисторі з керуючим *p-n*-переходом,
- б – стокзатворна характеристика ПТ

Зменшити вихідний струм такого джерела можна введенням у витокове коло транзистора додаткового резистора R_B (на рис. 3.58а показано штриховою лінією).

За заданого вихідного струму опір резистора R_B визначається за такою методикою: а) за передавальною характеристикою польового транзистора для заданого вихідного струму $I_{Cзад}$ визначають напругу затвор-виток $U_{ЗВ}$; б) потрібний визначають або графічно за нахилом навантажувальної прямої, яка проведена через початок координат і точку передавальної характеристики транзистора з координатами $U_{ЗВ}$ і $I_{Cзад}$, або з використанням виразу $R_B = U_{ЗВ} / I_{Cзад}$.

Стабільність параметрів схеми вище, ніж у схемі без резистора R_B , тому що резистор R_B вводить у схему НЗЗ вихідним струмом.

Аналогічно може бути побудовано і джерело струму на МОН-транзисторі з вбудованим каналом. Для цього необхідно, щоб вітка його передавальної характеристики для потрібного вихідного струму була розташована у другому квадранті осей координат, тобто на такому принципі можливо створення джерел малих струмів.

Якщо в схемі на рис. 3.59а резистор R_B зробити змінним, то одержимо регульоване джерело струму.

Діапазон зміни опору навантаження, за якого схема на рис. 3.59а зберігає властивості джерела струму, може бути визначено з умови

$$(E_K - U_{CB\text{нас}}) / I_{C\text{зад}} \geq R_H \geq 0.$$

Кероване струмом джерело струму, яке має коефіцієнт передачі рівний одиниці, може бути одержано за допомогою електронного пристрою, який називають “струмовим дзеркалом”. “Струмове дзеркало” – електронний пристрій з одним входом та одним або декількома виходами, вихідний струм (або струми) якого повторюють як за величиною, так і напрямком.

Найпростішу схему “струмового дзеркала” наведено на рис. 3.60. Для нормальної роботи пристрою необхідно, щоб параметри транзисторів $VT1$ і $VT2$ були повністю ідентичні. Транзистор $VT1$ використовується у діодному вмиканні. Тому що його напруга $U_{KB} = 0$, то він працює на границі активного режиму та режиму насичення. При цьому його колекторний та базовий струми зв'язані співвідношенням $I_{KVT1} = h_{21E} I_{BVT1}$.

Тому що параметри транзисторів ідентичні, то з очевидної умови $U_{BEVT1} = U_{BEVT2}$ випливає, що $I_{BVT1} = I_{BVT2}$ і $I_{KVT1} = I_{KVT2}$.

Для вхідного струму пристрою справедливо співвідношення $I_{Bx} = I_{KVT1} + I_{BVT1} + I_{BVT2}$. За ідентичності параметрів транзисторів його можна зобразити у вигляді $I_{Bx} = I_{KVT1} / (1 + 2/h_{21E})$, звідки $I_{KVT1} = I_{Bx} / (1 + 2/h_{21E})$.

Типовий коефіцієнт передачі струму в схемі зі спільним емітером h_{21E} для сучасних транзисторів задовольняє умові $h_{21E} \gg 1$. Тому з достатньою з інженерної точки зору точністю можна записати

$$I_{Bx} \approx I_{KVT1} = I_{KVT2} \quad (3.128)$$

Похибка, яку при цьому отримують, повністю визначається конкретним значенням h_{21E} . Отже, якщо обидва транзистори мають $h_{21E} = 50$, то одержана похибка не перевищує 4%, що цілком допустимо. На практиці значення h_{21E} зазвичай більше. Отже, в схемі вихідний струм буде повторювати вхідний струм як за величиною, так і напрямком.

Якщо точність повторення (відбиття) струму, яка забезпечується в схемі рис. 3.60, недостатня, то застосовують більш складні структури “струмового дзеркала” (рис. 3.61). Струми в схемі зв’язані рівняннями

$$\begin{aligned}
 I_{\text{вх}} &= I_{\text{КVT2}} + I_{\text{БVT3}}; \\
 I_{\text{вих}} &= I_{\text{КVT3}}; \\
 I_{\text{БVT2}} &= I_{\text{БVT1}} = I_{\text{Б}}; \\
 I_{\text{ЕVT3}} &= I_{\text{КVT3}} + I_{\text{БVT3}} = I_{\text{КVT1}} + 2I_{\text{Б}}; \\
 I_{\text{КVT2}} &= I_{\text{КVT1}}
 \end{aligned}$$

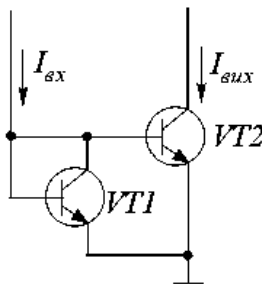


Рис. 3.60. Найпростіша схема “струмового дзеркала”

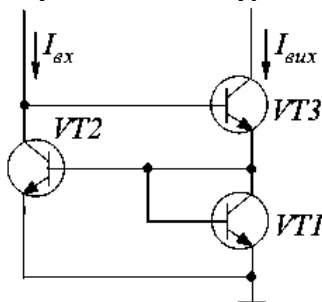


Рис. 3.61. Схема “струмового дзеркала”

З одержаних виразів знаходимо зв’язок між вихідним струмом схеми $I_{\text{КVT3}}$ і колекторними струмами транзисторів $VT1$ та $VT2$.

$$I_{\text{вих}} = I_{\text{КVT3}} = I_{\text{ЕVT3}} - I_{\text{БVT3}} = I_{\text{КVT1}} + 2I_{\text{Б}} - I_{\text{БVT3}}.$$

Тому що $h_{21\text{E}}$ транзисторів великий, і $I_{\text{КVT3}} \approx I_{\text{КVT1}}$, струм $I_{\text{БVT3}} = I_{\text{Б}}$;

$$I_{\text{вих}} = I_{\text{КVT1}} + I_{\text{Б}} = I_{\text{КVT2}} + I_{\text{Б}} = I_{\text{вх}} \quad (3.129)$$

Якщо вхідний струм у схемах рис. 3.60, 3.61 буде підтримуватися незмінним, то вони перетворюються в джерела сталого струму. Для цього входи обох схем достатньо підімкнути через обмежувальні резистори до джерела вхідної напруги. У такому випадку схема “струмового дзеркала” рис. 3.60 повторює схему джерела струму рис. 3.58а.

Стабільність струму в схемі рис. 3.61 значно вища, ніж у схемі рис. 3.60, що пояснюється тим, що транзистор VT_2 виконує роль підсилювача, який ввімкнено в коло НЗЗ транзистора VT_3 .

З аналізу характеристик напівпровідникових приладів можна зробити висновок, що як джерело сталої напруги можна використовувати або пряму вітку ВАХ $p-n$ - переходу, або його зворотню вітку у ділянці електричного пробою переходу. Зараз зупинимося на іншій можливості побудови джерела напруги. Джерело сталої напруги може бути легко побудоване на основі джерела сталого струму. Для цього достатньо вихідний струм джерела пропустити через резистор з постійним опором. На рис. 3.62а наведено схеми такого джерела сталої напруги. Як джерело сталого струму ($I_{дс}$) використовується польовий транзистор VT з витоковим резистором R_B , а як перетворювач струм–напруга – еталонний резистор R_I . Вихідна напруга $U_{вих}$ і його відносна зміна за зміни струму навантаження визначаються виразами:

$$\begin{aligned} U_{вих} &= I_{дс} R_I \\ \delta U_{вих} &= \delta I_{дс} \end{aligned} \quad (3.130)$$

Наведені вирази є граничними і справедливими у випадку, коли опір навантаження R_H прямує до нескінченності. У протилежному випадку параметри пристрою мають визначатися з урахуванням як самого опору R_H , так і його відносної зміни

$$\begin{aligned} U_{вих} &= I_{дс} \frac{R_I R_H}{R_I + R_H}; \\ \delta U_{вих} &= \frac{R_I \delta R_H / (R_I + R_H) + \delta I_{дс} R_H}{1 + \delta R_H R_H / (R_I + R_H)}. \end{aligned} \quad (3.131)$$

З (3.131) випливає, що більші значення R_I та R_H і менше δR_H , то менш стабільною буде вихідна напруга.

Для конкретних умов значення R_I та δR_H , як правило, задані. Тому єдиним шляхом підвищення стабільності вихідної напруги є зменшення R_I . Проте зменшення R_I за заданої напруги $U_{вих}$ потребує збільшення струму $I_{дс}$, що в більшості випадків неприйнятно.

Поліпшити параметри пристрою можна використовуючи для узгодження опорів R_I та R_H емітерного або стокового повторювачів (рис. 3.62б). Вважаючи, що $R_{вх\text{ЕП}} = h_{21E} R_H \gg R_I$, для відносної зміни вихідної напруги, яка викликана зміною опору навантаження, можна записати

$$\delta U_{вих} = \frac{R_I \delta R_H}{R_I + R_H h_{21E} (1 + \delta R_H)}.$$

За умови $R_I \gg R_H$ можна сказати, що введення емітерного повторювача в h_{21E} разів зменшує відносну зміну $U_{вих}$, пов'язану із зміною R_H .

Значно поліпшити параметри схеми рис. 3.62а можна використовуючи як резистор R_I елемента з малим диференціальним опором, наприклад діода або стабілітрона.

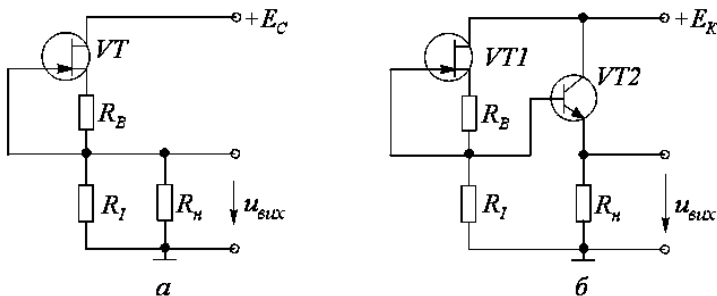


Рис. 3.62. Схеми:

а – джерела сталої напруги, б – джерела сталої напруги з емітерним або стоковим повторювачем

Приклад 3.24. Визначити границі зміни опору навантаження і максимальну відносну зміну вихідного струму джерела струму, яке виконане на транзисторі 2Т201А і для якого $h_{22E} = 3 \cdot 10^{-6} \text{ Ом}$; $E_K = 15 \text{ В}$; $h_{21E} = 20$; $I_{\text{вмх}} = 5 \text{ мА}$.

Р о з в' я з а н н я. 1. Визначимо потрібний струм бази транзистора (рис. 3.57а)

$$I_B = I_K / h_{21E} = 5 / 20 = 0,25 \text{ мА}.$$

2. Допустимий діапазон зміни напруги навантаження

$$0 \leq U_H \leq E_K - U_{BE},$$

де U_{BE} – напруга емітерного переходу транзистора, яка відповідає струму $I_B = 0,25 \text{ А}$.

Приймаємо $U_{BE} = 0,7 \text{ В}$, тоді

$$0 \leq U_H \leq 15 - 0,7 = 14,3 \text{ В}$$

3. Знайдемо допустимий діапазон зміни опору навантаження

$$R_{H \text{ max}} = U_{H \text{ max}} / I_{\text{вих}} = 14,3 / 5 = 2,86 \text{ кОм};$$

$$0 \leq R_H \leq 2,86 \text{ кОм}$$

4. Визначимо зміни вихідного струму транзистора в знайденому діапазоні зміни опору навантаження

$$\Delta I_{\text{вих}} = \Delta U_{\text{вих}} h_{22E} = 14,3 \cdot 3 \cdot 10^{-6} = 42,9 \cdot 10^{-6} \text{ А}.$$

5. Повна відносна зміна вихідного струму транзистора

$$\delta I_{\text{вих}} = (\Delta I_{\text{вих}} / I_{\text{вих}}) 100\% = 42,9 \cdot 10^{-6} / 5 \cdot 10^{-3} \cdot 100 = 0,858 \%$$

3.11. Підсилювальні каскади з динамічним навантаженням

Коефіцієнт підсилення каскаду рис. 3.32а, б згідно з виразом (3.64) дорівнює

$$K_U = h_{21E} R_K / R_{BK} .$$

Введення додаткового резистора у колекторне коло транзистора (рис. 3.32в) зменшує коефіцієнт підсилення каскаду. Так, для підсилювача рис. 3.32в він дорівнює

$$K_U = h_{21E} R_K R_H / R_{BK} (R_K + R_H) .$$

Одержане зменшення коефіцієнта підсилення можна пояснити зменшенням частки зміни колекторного струму, яка протікає безпосередньо через опір резистора навантаження R_H

$$\Delta I_{R_H} = \Delta U_{BK} h_{21E} R_K / R_{BK} (R_K + R_H) \quad (3.132)$$

Максимальне значення ΔI_{R_H} може бути одержано у випадку, якщо вся зміна колекторного струму транзистора буде протікати через резистор R_H . Останнє можливо якщо опір R_K наближається до нескінченності. Тоді

$$\lim_{R_K \rightarrow \infty} \Delta I_{R_H} \Big|_{R_K \rightarrow \infty} = \Delta U_{BK} h_{21E} / R_{BK} \quad (3.133)$$

Проте на практиці таке рішення неможливе. Збільшення опору R_K за заданого струму спокою транзистора призводить до збільшення спаду напруги на цьому резисторі. Відповідно зменшується спад напруги між колектором та емітером транзистора. Останнє призводить до зменшення максимальної амплітуди сигналу, яка може бути одержана на виході каскаду. Намагання зберегти амплітуду вихідного сигналу на незмінному рівні потребує збільшення напруги живлення. Проте це збільшення не може бути нескінченним, тому що воно обмежується гранично-допустимими параметрами застосованої елементної бази. До того ж збільшення напруги живлення супроводжується збільшенням розсіюваної в каскаді потужності. Це, в свою чергу, перешкоджає застосуванню методів гібридної та напівпровідникової технологій під час розробки потрібних пристроїв.

Таким чином, у каскадах подібних зображеному на рис. 3.32в коефіцієнт підсилення завжди менший максимально можливого значення.

Вирішити проблему збільшення коефіцієнта підсилення каскаду рис. 3.32в можна, якщо як резистор R_K використати нелінійний елемент, статичний опір якого значно менший його диференціального опору. У такому випадку спад напруги на цьому елементі від протікання струму спокою буде визначатися його статичним опором, а відхилення вихідної напруги, яке викликано зміною струму колектора – його диференціальним опором. Роль нелінійного елемента у каскаді рис. 3.32в може виконувати джерело постійного струму. Для нормальної роботи такого каскаду необхідно, щоб номінальний струм джерела струму дорівнював сумі струмів спокою транзистора та навантаження.

На рис. 3.63а наведено схему каскаду на $n-p-n$ -транзисторі, ввімкненому за схемою зі спільним емітером, у якого як опір R_K використано джерело сталого струму на транзисторі VT_2 $p-n-p$ -типу.

У режимі спокою виконується умова:

$$I_{KVT2} = I_{dc} = I_{0KVT1} + I_{0n}$$

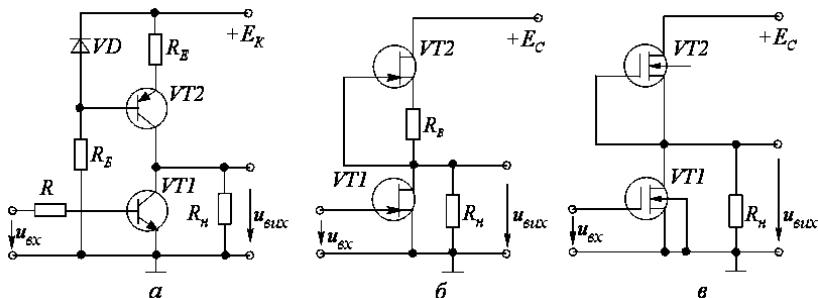


Рис. 3.63. Схеми:

а – підсилювального каскаду на БТ $n-p-n$ – типу, ввімкненому за схемою з СЕ,
б, в – підсилювального каскаду на польових транзисторах

Якщо під дією зовнішнього сигналу струм колектора транзистора VT_1 одержав приріст ΔI_K , згідно з наведеним вище виразом

$$I_{KVT2} = I_{dc} = I_{0KVT1} + \Delta I_{KVT2} + I_{0n} + \Delta I_n$$

Віднімаючи другий вираз з першого, одержимо

$$\Delta I_{KVT2} = -\Delta I_n. \quad (3.134)$$

Отже, весь приріст колекторного струму буде текти через зовнішнє навантаження, що відповідає одержанню максимально можливого у цьому каскаді підсилення. Конкретне значення коефіцієнта підсилення визначається виразом (3.64), в якому под R_K необхідно розуміти R_n .

Аналогічно можуть бути побудовані підсилювачі і на польових транзисторах рис. 3.63б,в. Коефіцієнти підсилення цих каскадів мають максимально можливе значення, яке дорівнює згідно з виразом (3.110) $K_U = sR_n$.

У схемотехніці сучасних інтегральних схем широко використовують введення додаткових транзисторів, які виконують роль динамічного навантаження.

3.12. Диференціальні підсилювачі

Диференціальні каскади відносять до балансних (мостових) схем підсилювачів постійного струму. Їх застосовують для зниження дрейфу нуля, який викликається зміною напруги живлення і температури навколишнього середовища. Диференціальні каскади мають два входи і підсилюють різницю напруг, яка прикладена між ними.

Важливою обставиною під час проектування балансних схем є можливість побудови багатокаскадних підсилювачів без застосування роздільних реактивних елементів (конденсаторів, трансформаторів). Це зумовило широке використання балансних схем під час створення інтегральних підсилювачів різного призначення, в тому числі і операційних, які застосовуються для підсилення сигналів широкого діапазону частот, аж до частоти $f = 0$.

За структурою такий каскад, по суті, складається з двох каскадів, в яких використовується один спільний емітерний резистор (рис. 3.64а). Елементи схеми утворюють міст (рис. 3.64б), двома плечами якого є внутрішні опори транзисторів $VT1 (R_{VT1})$ і $VT2 (R_{VT2})$, а двома іншими – резистори R_{K1} і R_{K2} . До однієї діагоналі моста підімкнута напруга джерела живлення E_K , а до другої – опір зовнішнього навантаження R_H .

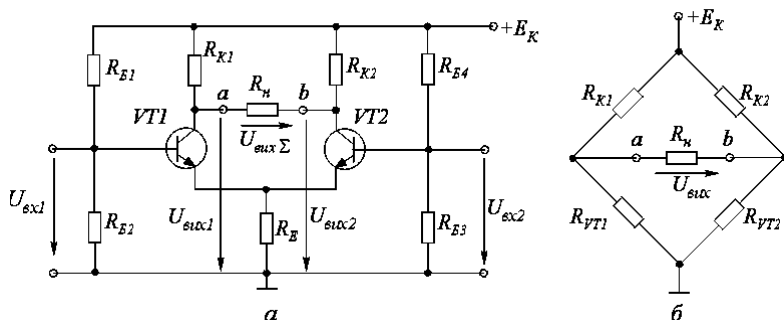


Рис. 3.64. Схеми:

а – диференціального каскаду, б – диференціального моста

Умова балансу моста, тобто умова, за якої його вихідна напруга дорівнюватиме нулю

$$U_a = E_K R_{VT1} / (R_{VT1} + R_{K1}) = U_e = E_K R_{VT2} / (R_{VT2} + R_{K2}),$$

або

$$R_{VT1} R_{K2} = R_{VT2} R_{K1}. \quad (3.135)$$

Порушення умови (3.135) призводить до розбалансу моста і появи вихідної напруги, пропорційної з'явленому розбалансу. Такий розбаланс

може бути викликаний, наприклад, зміною внутрішніх опорів транзисторів R_{VT1} і R_{VT2} , які, в свою чергу, залежать від вхідних напруг $U_{вх1}$ і $U_{вх2}$.

Якщо елементи схеми рис. 3.64, будуть повністю ідентичними, вихідна напруга за дії будь-яких дестабілізуючих факторів буде залишатися постійною. Отже, для вихідної напруги каскаду справедливий вираз

$$U_{вих} = f_a - f_b = E_K \left(\frac{R_{VT1}}{R_{VT1} + R_{K1}} - \frac{R_{VT2}}{R_{VT2} + R_{K2}} \right) \quad (3.136)$$

Якщо міст збалансований, тобто виконується умова (3.135), то будь-які зміни напруги живлення не викличуть зміни вихідної напруги.

Вихідна напруга може бути визначена і через колекторні струми транзисторів

$$U_{вих} = \Delta I_{K1} R_{K1} - \Delta I_{K2} R_{K2}.$$

Якщо параметри транзисторів ідентичні, то зміна температури навколишнього середовища призведе до однакових змін струмів обох транзисторів. Як результат абсолютне значення вихідної напруги залишається незмінним.

Слід звернути увагу, що диференціальний підсилювач (ДП) має по два входи і виходи, тобто на нього можна подавати і знімати симетричні прирости сигналів. Тому для вихідної напруги можна записати

$$U_{вих} = U_{вх1} - U_{вх2} = -K_1 U_{вх1} - (-K_2 U_{вх2}),$$

де K_1 ; K_2 – коефіцієнти підсилення каскаду відповідно на транзисторі $VT1$ і $VT2$.

У загальному випадку $U_{вх1} = -U_{вх2}$; $U_{вх} = U_{вх1} - U_{вх2} = 2U_{вх1}$.

Використовуючи останній вираз, одержуємо

$$U_{вих} = -U_{вх} (K_1 + K_2) / 2 = -U_{вх} K_{дп}, \quad (3.137)$$

де $K_{дп} = (K_1 + K_2) / 2$ – коефіцієнт підсилення ДП.

Якщо ДП розглядати як два каскади, виконані за схемою зі спільним емітером, то для кожного з них відповідно до (3.82) можна записати

$$K_U = (U_{вих} / 2) / (U_{вх} / 2) = R_K h_{21E} / (h_{11E} + h_{21E} R_E).$$

Вплив послідовного НЗЗ за струмом на коефіцієнт підсилення за напругою відображає $h_{21E} R_E$. Для ДП прирости напруги на його входах мають протилежні знаки. Тому прирости як колекторного, так і емітерного струмів також мають протилежні знаки. Зміни колекторних потенціалів обох транзисторів, викликані протилежними за знаком приростами колекторних струмів, які протікають через різні резистори, призводять до появи вихідної напруги

$$\Delta U_{вих} = \Delta I_{K1} R_{K1} - (-\Delta I_{K2} R_{K2}) = R_K (\Delta I_{K1} + \Delta I_{K2}).$$

На спільному емітерному резисторі зміна емітерних струмів викликає приріст

$$\Delta U_E = R_E (\Delta I_{E1} - \Delta I_{E2}).$$

Якщо параметри обох половин ДП однакові, то $|\Delta I_{E1}| = |\Delta I_{E2}|$ і $\Delta U_E = 0$. Таким чином, відсутність приросту напруги на емітерному резисторі свідчить про те, що у повністю симетричному диференціальному каскаді як за постійним, так і змінним струмами дія НЗЗ відсутня. Тому для коефіцієнта підсилення за напругою справедливий раніше одержаний для каскаду зі спільним емітером без зворотного зв'язку вираз

$$K_{\text{дп}} = h_{21E} R_K / h_{11E}. \quad (3.138)$$

Таким чином, коефіцієнт підсилення за напругою ДП за однакової температурної стабільності завжди більше, ніж у каскаді на одному транзисторі.

Вихідний опір ДП, якщо знехтувати опором колекторного переходу, в два рази вище, ніж у відповідного каскаду з СЕ (при $R_K \ll r_K^*$)

$$R_{\text{вих}} \approx 2R_K \quad (3.139)$$

Вхідний опір для різнистого сигналу (диференціальний вхідний опір каскаду) також у два рази більше, ніж у каскаді з СЕ

$$R_{\text{вх д}} = \Delta U_{\text{вх}} / I_{\text{вх}} \approx 2h_{11E}. \quad (3.140)$$

За підмикання опору навантаження R_H коефіцієнт підсилення зменшується. Оцінити вплив навантаження можна, зобразивши вихідне коло джерелом напруги $K_{\text{дп}} \Delta U_{\text{вх}}$ з внутрішнім опором $R_{\text{вих}}$. За підмикання опору навантаження на ньому буде спад напруги

$$U_H = K_{\text{дп}} \Delta U_{\text{вх}} R_H / (2R_K + R_H),$$

і якщо коефіцієнт підсилення за напругою оцінити як

$$K_{\text{дп}} = U_H / \Delta U_{\text{вх}},$$

то він приймає значення

$$K_{\text{дп}} = \frac{h_{21E} R_K R_H}{(R_{\text{вн}} + h_{11E})(2R_K + R_H)} = \frac{1}{2} \frac{h_{21E} (2R_K // R_H)}{R_{\text{вн}} + h_{11E}} \quad (3.141)$$

На відміну від корисного сигналу, напруги, як викликані дією різних збурюючих факторів, таких як зміна температури, напруги живлення і т.ін., діють на обидва входи ДП у фазі. Такі напруги прийнято називати синфазними $U_{1\text{вх сф}} = U_{2\text{вх сф}} = U_{\text{вх сф}}$.

Для синфазних сигналів можна записати

$$U_{\text{вих сф}} = -U_{\text{вх сф}} K_1 - (-U_{\text{вх сф}} K_2) = -U_{\text{вх сф}} (K_1 - K_2) = -U_{\text{вх сф}} K_{\text{сф}}, \quad (3.142)$$

де $K_{\text{сф}}$ – коефіцієнт підсилення синфазних вхідних напруг. З одержаного виразу випливає, що за однакових параметрів обох половин схеми вихідна напруга ДП не залежить від зовнішніх дестабілізуючих факторів.

У реальному підсилювачі через немінучу асиметрію схеми $K_1 \neq K_2$ і тому відбувається тільки часткова компенсація змін вихідної напруги, які викликані дією зовнішніх дестабілізуючих факторів.

Ступінь компенсації дрейфу нуля прийнято характеризувати коефіцієнтом придушення синфазних вхідних напруг ДП. Під коефіцієнтом придушення вхідних синфазних напруг розуміють відношення приростів синфазної і диференціальної вхідних напруг, які викликали однакові зміни вихідної напруги ДП. Згідно з данним визначенням

$$U_{\text{вх}} = U_{\text{вх}} K_U = U_{\text{вх сф}} K_{\text{сф}} ;$$

$$K_{\text{п сф}} = U_{\text{вх сф}} / U_{\text{вх}} = K_U / K_{\text{сф}} ; \quad (3.143)$$

Величина $K_{\text{п сф}}$ у сучасних ДП досягає 10000...100000, тобто 80...100 дБ.

Для зменшення дрейфу а, отже, і впливу синфазної складової вхідної напруги необхідно прагнути до виконання умови

$$R_E \gg R_{\text{вх сф}} , \quad (3.144)$$

де $R_{\text{вх сф}} = r_E + r_B / (h_{21E} + 1)$ – вхідний опір другого транзистора.

За сталого значення $R_{\text{вх сф}}$, виконання нерівності (3.144) може бути досягнуто тільки за рахунок збільшення R_E . Таким чином, з умови (3.144) випливають два напрямки зниження дрейфу нуля ДП: підбір транзисторів з однаковими параметрами; збільшення R_E .

Реалізація першого напрямку досягається суто технологічним шляхом за рахунок одночасного виготовлення обох транзисторів ДП спільному кристалі, тобто використанням методів інтегральної технології.

Другий напрямок не може бути вирішений технологічним шляхом. Збільшення R_E нашоухється на обмеження, пов'язані з максимальною допустимою напругою живлення підсилювача. Отже, збільшення R_E призводить до того, що зменшується напруга між виведеннями емітера і колектора транзисторів диференціального каскаду. Отже, при цьому знижується амплітуда вихідного сигналу підсилювача. З тієї ж причини збільшення R_E обмежує збільшення R_K , що, згідно з (3.138), знижує коефіцієнт підсилення каскаду.

Вирішити це протиріччя можна за використання в емітерному колі ДП непасивного резистора R_E , а нелінійного двополюсника, наприклад, транзисторного джерела струму на біполярному або польовому транзисторі. Як було показано раніше, ці схеми за невеликого статичного опору володіють великим диференціальним опором, тобто за невеликого спаду напруги мають великий внутрішній опір для змінних складових. На рис. 3.65 наведено схему ДП, в якому як емітерний резистор використаний біполярний транзистор у режимі джерела струму.

Для збільшення коефіцієнта підсилення в ДП замість резисторів R_K використовують динамічне навантаження, виконане на біполярних або польових транзисторах (рис. 3.66). У наведеному ДП як навантаження використано схему “струмового дзеркала”.

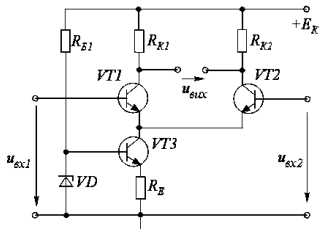


Рис. 3.65. Схема ДП із транзисторним джерелом струму на БТ в емітерному колі

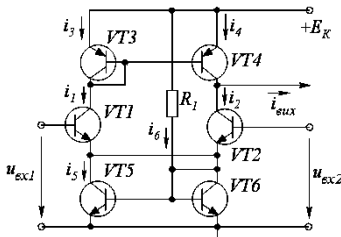


Рис. 3.66. Схема ДП із схемою “струмового дзеркала” як навантаження

Навантажувальне “струмове дзеркало” утворено $p-n-p$ -транзисторами VT_3 і VT_4 . Припустимо, що в усталеному режимі виконується умова $i_1 = i_2 = i_3 = i_4 = I_{0K}$. Отже, вихідний струм каскаду, який дорівнює різниці струмів транзисторів VT_4 і VT_2 , і дорівнює нулю $i_{вих} = i_4 - i_2 = 0$.

Припустимо, що в деякий момент часу на вході ДП подані напруги, які викликали зміни колекторних струмів транзисторів VT_1 і VT_2 на Δi_K . Тоді

$$i_1 = I_{0K} + \Delta i_K = i_3 = i_4;$$

$$i_2 = I_{0K} + \Delta i_K;$$

$$i_{вих} = i_4 - i_2 = I_{0K} + \Delta i_K - I_{0K} + \Delta i_K = 2\Delta i_K.$$

Таким чином, всі зміни струмів колекторів транзисторів VT_1 і VT_2 будуть текти через зовнішнє навантаження ДП, що зумовлює одержання максимального коефіцієнта підсилення, який можливо досягнути в каскаді. Абсолютне значення коефіцієнта підсилення визначається тільки опором зовнішнього навантаження. Схема “струмового дзеркала” на рис. 3.66 використана двічі. Друге “струмове дзеркало”, виконано на VT_5 і VT_6 ,

використано як емітерний опір. Значення сумарного емітерного струму задано резистором R_1 .

Перевагою схеми є можливість її використання з диференціальними та реверсивними навантаженнями, які потребують для своєї нормальної роботи зміни не тільки величини, але й полярності прикладеної напруги.

Напруга вихідного сигналу знімається або між колекторами транзисторів (симетричний вихід) або з колектора одного з транзисторів відносно заземленого провідника (несиметричний вихід). Схема з несиметричним виходом застосовується, як правило, для узгодження ДП з каскадами, виконаними на одному транзисторі. При цьому резистор у колі транзистора, не зв'язаного з виходом підсилювача, в загальному випадку може бути відсутнім.

Якщо до ДП необхідно підімкнути каскад з несиметричним виходом, напругу невикористаного входу, як правило, фіксують на незмінному рівні. Для цієї мети може бути використаний додатковий подільник напруги (рис. 3.67).

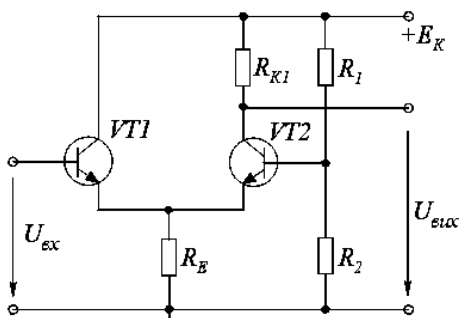


Рис. 3.67. Схема ДП з додатковим подільником напруги

Слід зазначити, що відсутність другого колекторного резистора призводить до зменшення сумарного коефіцієнта підсилення каскаду, а використання несиметричних входів і виходів підсилювача – до збільшення величини його дрейфу.

Вхідний опір ДП може бути суттєво збільшений за використання в каскаді польових транзисторів. Під час побудови таких схем перевага віддається польовим транзисторам з керуючим $p-n$ -переходом. Це зумовлено такими причинами: більш високою стабільністю їх характеристик; великою електричною міцністю затвору (більш стійкий до пробою статичною електрикою); більшою допустимою різницею вхідних напруг (до 20...30В) (рис. 3.68). Особливістю цієї схеми є використання як витоковий струмозаданий елемент джерела струму на польовому транзисторі з керуючим $p-n$ -переходом і каналом n -типу VT_3 і резисторі

R_B . Резистори R_{31} і R_{32} призначені для завдання початкового зміщення на затворах транзисторів $VT1$ і $VT2$.

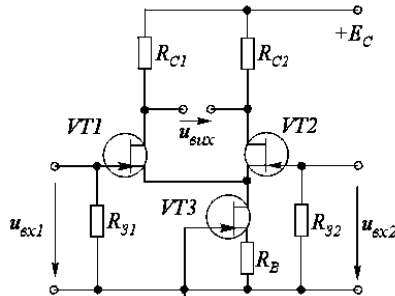


Рис. 3.68. Схема ДП на ПТ із керуючим p -переходом

Вхідний опір ДП, виконаного на біполярних транзисторах, також може бути значно збільшений у разі використання в каскаді складених транзисторів. Наслідком цього є зменшення вхідного струму підсилювача, що надзвичайно важливо за його використання у вигляді інтегральної схеми (рис. 3.69). Застосування складених транзисторів (окрім збільшення вхідного опору) дозволяє значно збільшити підсилення каскаду.

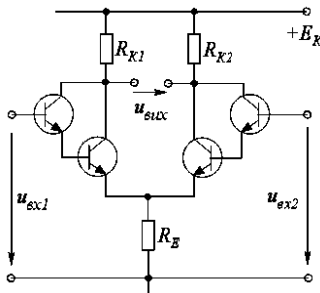


Рис. 3.69. Схема ДП на складених транзисторах

Іноді для збільшення вхідного опору диференціального каскаду в ньому використовують комбіновані складені транзистори, аналогічні наведеному на рис. 3.66.

Приклад 3.28. Розрахувати диференціальний підсилювач (рис. 3.70.), якщо допустима величина дрейфу у навантаженні $\Delta I_{дп} = 30 \text{ мкА}$; опір навантаження $R_H = 5 \text{ кОм}$; напруга джерела живлення $E_K = 24 \text{ В}$.

Розв'язання. Тому що основною причиною дрейфу струму в навантаженні ДП є температурний дрейф колекторного струму обох транзисторів, необхідно вибрати пару транзисторів, які мають мінімальний відносний дрейф у діапазоні температур. З цієї точки зору найбільш доцільно застосувати кремневі транзистори.

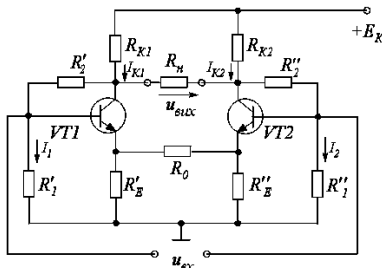


Рис. 3.70. Схема ДП

Нехай відносний дрейф транзисторів $VT1$ і $VT2$ $\Delta I_{K01} - \Delta I_{K02} = 20 \text{ мкА}$ у заданому діапазоні температур. На сім'ї вихідних характеристик транзистора обираємо робочу точку з координатами $U_{0KE} = 8B$; $I_{0E} = 1 \text{ мА}$. Опори $R_{K1} = R_{K2} = R_K$ приймаємо рівними 10 кОм . Визначаємо коефіцієнт стабілізації дрейфу

$$S = \left(2 + \frac{R_H}{R_K} \right) \frac{\Delta I_{др}}{\Delta I_{K01} - \Delta I_{K02}} = \left(2 + \frac{5}{10} \right) \frac{30}{20} = 3,7.$$

Значення опорів $R'_2 = R'_2 = R_2$ визначаємо за формулою, прийнявши $h_{21Б} = 0,98$,

$$R_2 = \frac{SE_K - U_{0KE}}{h_{21Б} I_{0E}} \approx \frac{3,7 \cdot 24 - 8}{0,98 \cdot 1} \approx 91,8 \text{ кОм}, \text{ (станд. } 91 \text{ кОм)}.$$

Взявши з довідника для обраних транзисторів значення I_{K0} , (наприклад, 10 мкА), визначаємо струми

$$I_1 = (U_{0KE} / R_2) - I_{0E} (1 - h_{21Б}) + I_{K0} = (8/91) - 0,02 + 0,01 = 0,117 \text{ мА}$$

$$I_{0K} = I_{K0} + h_{21Б} I_{0E} + (U_{0KE} / R_2) = 0,01 + 0,98 \cdot 1 + (8/91) = 1,077 \text{ мА}.$$

Визначаємо опори в колі зміщення $R'_1 = R'_2 = R_1$ та в колах емітарів $R'_E = R'_E = R_E$

$$R_1 = \frac{E_K - U_{0KE} - I_{0K} R_K}{I_1} = \frac{24 - 8 - 10 \cdot 1,077}{0,117} = 51 \text{ кОм} \text{ (станд. } 51 \text{ кОм)}.$$

$$R_E = R_1 I_1 / I_{0E} = 51 \cdot 0,117 \cdot 10^{-3} / 10^{-3} = 6 \text{ кОм} \text{ (станд. } 6,2 \text{ кОм)}.$$

Опір резистора R_0 зазвичай обертається рівним $10 r_E = 10 \cdot 30 = 300 \text{ Ом}$.

Знаходимо вхідний опір каскаду

$$R_{вх} = 2R_1 R'_{вх} / (2R_1 + R'_{вх}),$$

$$\text{де } R'_{\text{вх}} = R_0 \frac{2R_2 + R_{\text{нЕ}}}{2R_2(1 - h_{21\text{Б}}) + R_0 + R_{\text{нЕ}}};$$

$$R_{\text{нЕ}} = 2R_{\text{К}}R_{\text{н}} / (2R_{\text{К}} + R_{\text{н}}) = 2 \cdot 10 \cdot 5 / (2 \cdot 10 + 5) = 4 \text{ кОм}.$$

Визначивши

$$R'_{\text{вх}} = \frac{0,3 \cdot 2 \cdot 91 + 4}{2 \cdot 91 \cdot 0,02 + 0,3 + 4} = 7,4 \text{ кОм},$$

одержимо

$$R_{\text{вх}} = \frac{2 \cdot 51 \cdot 7,4}{2 \cdot 51 + 7,4} = 6,9 \text{ кОм}.$$

Знаходимо коефіцієнт підсилення за напругою

$$K_U = \frac{h_{21\text{Б}} R_{\text{нЕ}}}{R_0 [1 + R_{\text{нЕ}} / (2R_2)]} = \frac{0,98 \cdot 4}{0,3 [1 + 4 / (2 \cdot 91)]} = 13$$

і за струмом

$$K_I = \frac{h_{21\text{Б}}}{(1 - h_{21\text{Б}}) + R_{\text{нЕ}} / (2R_2) + R_0 / R_{\text{н}}} \cdot \frac{R_{\text{нЕ}}}{R_{\text{н}}} = \frac{0,98}{(1 - 0,98) + 4 / (2 \cdot 91) + 0,3 / 4} \cdot \frac{4}{5} = 6,8.$$

3.13. Багатокаскадні підсилювачі

3.13.1. Особливості побудови і основні параметри багатокаскадних підсилювачів

Для підсилення малих електричних сигналів, які надходять на вхід підсилювача, до потрібного рівня цих сигналів у навантаженні, одного каскаду підсилення часто виявляється недостатньо. У таких випадках застосовують ланцюг з декількох каскадів підсилення, ввімкнених один за іншим.

У багатокаскадних підсилювачах зв'язок між каскадами здійснюється за допомогою спеціальних схем міжкаскадного зв'язку, які повинні мати достотно стабільний коефіцієнт передачі в робочому діапазоні частот і мінімальну нелінійність. На рис. 3.71. наведені головні схеми чотириполюсників міжкаскадного зв'язку: резистивно-ємнісного (а), безпосереднього (гальванічного) (в), трансформаторного (б). Трансформаторний зв'язок часто використовують, і для узгодження вихідного опору кінцевого каскаду, який є зазвичай підсилювачем потужності із зовнішнім навантаженням.

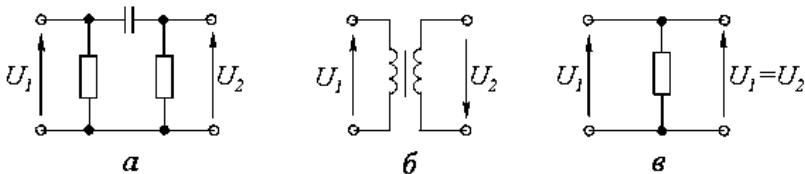


Рис. 3.71. Схеми чотириполюсників міжкаскадного зв'язку: а – резистивно-ємнісного, б – трансформаторного, в – гальванічного

За видом міжкаскадних зв'язків можна виділити дві групи підсилювачів: підсилювачі змінного струму (з трансформаторними та RC-зв'язками); підсилювачі постійного струму (з гальванічним зв'язком).

Особливістю підсилювачів першої групи є відсутність між окремими каскадами зв'язку щодо постійного струму. У зв'язку з цим у кожному окремому каскаді можна встановити оптимальний режим роботи щодо постійного струму, наприклад, з точки зору коефіцієнта підсилення або внесених спотворень. Проте, якщо в цих підсилювачах вхідний сигнал окрім зміної вміщує і постійну складову, то після підсилювача інформація про постійну складову буде втрачена.

У підсилювачах з гальванічними зв'язками необхідно турбуватися про узгодження сигналів як щодо постійного, так і змінного струму. Це накладає певні обмеження на вибір режимів роботи транзисторів і у більшості випадків суттєво ускладнює проектування підсилювача.

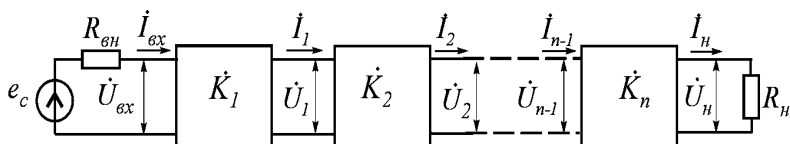


Рис. 3.72. Структурна схема багатокаскадного підсилювача

Структурну схему багатокаскадного підсилювача, який складається з n каскадів, наведено на рис. 3.72. Головними параметрами такого підсилювача є коефіцієнт підсилення за напругою $K_U = \dot{U}_н / \dot{E}_c$, струмом $K_I = I_н / I_c$ і потужністю $K_P = P_н / P_вх$, а також вхідний $R_{вх}$ і вихідний опір $R_{вих}$ опори.

Коефіцієнт підсилення багатокаскадного підсилювача за всіма трьома електричними параметрами визначають загальними виразами (3.5), (3.15). При цьому для визначення коефіцієнта підсилення окремого каскаду за формулою (3.107) як опір навантаження приймають вхідний опір наступного каскаду підсилення (лише для кінцевого каскаду навантаженням є опір зовнішнього навантаження $R_н$). Крім того, коефіцієнт підсилення за напругою (і за струмом) першого каскаду підсилення K_1 має враховувати внутрішній опір джерела вхідного сигналу.

Вхідний опір багатокаскадного підсилювача $R_{вх}$ являє собою вхідний опір першого каскаду підсилення, навантаженого входом другого каскаду. Тому спочатку за заданою величиною опору навантаження $R_н$ визначають вхідний опір останнього n -го каскаду і т. інше. Останнім визначають $R_{вх}$. Вихідний опір підсилювача залежить від опору джерела

сигналу. Тому визначення вихідного опору багатокаскадного підсилювача $R_{\text{вих б}}$ слід починати з першого каскаду, для якого відомо значення $R_{\text{вн}}$.

Частотні спотворення багатокаскадного підсилювача визначають рівнянням (3.23), коефіцієнт гармонік за рівністю коефіцієнтів гармонік окремих каскадів – формулою (3.21). Під час побудови багатокаскадного підсилювача одним з головних питань є узгодження каскадів без помітної втрати підсилення в перехідних колах.

3.13.2. Підсилювачі з резистивно-ємнісними зв'язками (з RC-зв'язками)

Для підсилення електричних сигналів змінного струму служать підсилювачі з резистивно-ємнісним зв'язком, які мають стабільні характеристики, прості в налагоджуванні, компактні і надійні. Завдяки використанню в таких підсилювачах як елементів міжкаскадного зв'язку перехідних конденсаторів режими роботи за постійним струмом окремих каскадів взаємозалежні. Типова схема двокаскадного підсилювача на транзисторах з резистивно-ємнісним зв'язком наведена на рис. 3.73а. Конденсатори C_{p1} і C_{p2} призначені для розділення режимів окремих каскадів за постійним струмом і називаються розділовими. Очевидно, що для наступного каскаду вихідний розділовий конденсатор C_{p2} виконує роль вхідного. Тому для одиничного каскаду розрахунок зводиться до вибору розділового конденсатора C_{p1} .

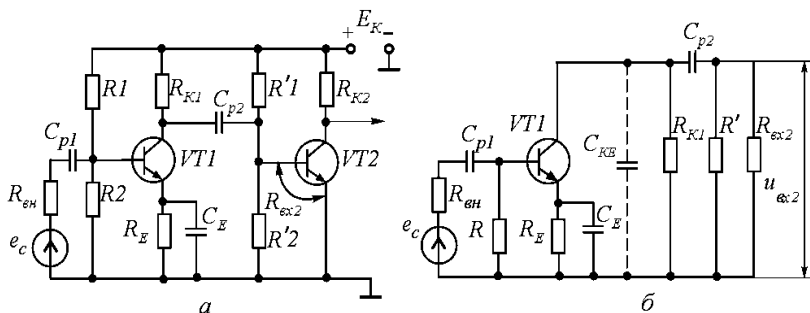


Рис. 3.73. Наведені:

а – схема двокаскадного підсилювача на транзисторах з резистивно-ємнісним зв'язком, б – еквівалентна схема двокаскадного підсилювача за змінним струмом

Підсилювальний каскад на транзисторі $VT2$ є навантаженням попереднього каскаду на транзисторі $VT1$, яке визначається в цьому випадку опором $R_{\text{н}} = R' \parallel R_{\text{вх}2}$, де $R' = R'_1 R'_2 / (R'_1 + R'_2)$. З урахуванням цього

еквівалентну схему двокаскадного підсилювача за змінним струмом, справедливою для всього діапазону частот підсилюваного сигналу, можна зобразити, як наведено на рис. 3.73б. Опори R_1 і R_2 за змінним струмом увімкнені паралельно, тобто $R = R_1 \parallel R_2$.

Частотна характеристика підсилювача має вигляд, показаний на рис. 3.74 (суцільна крива 1), з якої бачимо, що в області середніх частот коефіцієнт підсилення за напругою (а також за струмом) практично не залежить від частоти. Зниження коефіцієнта підсилення в області нижніх частот зумовлено розділовими (перехідними) конденсаторами C_{p1} , C_{p2} , а також конденсатором C_E в колі емітера транзистора $\nu T1$. Так, наприклад, із зниженням частоти збільшується спад напруги на зростаючих опорах розділових конденсаторів і тим самим знижується напруга корисного сигналу, який підводиться до входів окремих каскадів. Збільшення опору конденсатора C_E зі зниженням частоти призводить до росту глибини послідовного негативного зворотного зв'язку за струмом. В обох випадках відбувається зниження підсилення, причому що більше, то нижче частота підсилюваного сигналу.

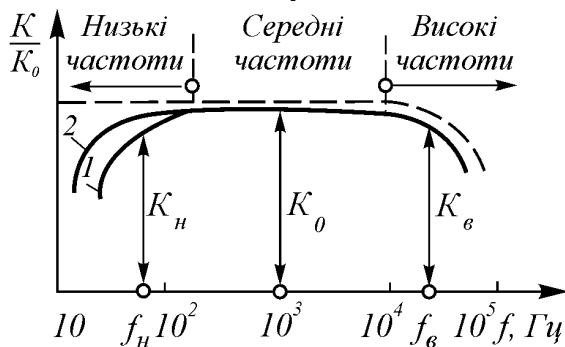


Рис. 3.74. Графік амплітудно-частотної характеристики підсилювача

Модуль коефіцієнта підсилення за напругою з урахуванням впливу тільки ємності C_{p2} визначається формулою:

$$K_2 = K_0 / \sqrt{1 + (1/\omega_n \tau_{p2})^2}, \quad (3.145)$$

де $\tau_{p2} = C_{p2}(R_{\text{вих1}} \parallel R_{\text{кл}} + R' \parallel R_{\text{вх2}})$ — стала часу кола міжкаскадного зв'язку; $R_{\text{вих1}}$ — вихідний опір першого каскаду підсилення. При цьому коефіцієнт частотних спотворень:

$$M_{н2} = K_0 / K_2 = \sqrt{1 + (1/\omega_n \tau_{p2})^2} \quad (3.146)$$

З рівняння (3.146) випливає, що збільшення ємності C_{p2} (збільшується стала часу τ_{p2}) за заданого коефіцієнта M_{n2} призводить до розширення смуги пропускання підсилювача у ділянці нижніх частот (крива 2 на рис. 3.74). Величина ємності за заданого M_{n2} визначається співвідношенням:

$$C_{p2} \geq 1 / \left[\omega_n (R_{внх1} \| R_{к1} + R' \| R_{вх2}) \sqrt{M_{n2}^2 - 1} \right]. \quad (3.147)$$

Дія вхідного розділового конденсатора і величина ємності C_{p1} визначається аналогічно. При цьому стала часу кола зв'язку першого каскаду підсилення з джерелом вхідного сигналу $\tau_{p1} = C_{p1} (R_{вн} + R \| R_{вх1})$, де $R_{вх1}$ – вхідний опір каскаду, а ємність розділового конденсатора для заданого значення M_{n1} визначається виразом:

$$C_{p1} \geq 1 / \left[\omega_n (R_{вн} + R \| R_{вх1}) \sqrt{M_{n1}^2 - 1} \right]. \quad (3.148)$$

Для модуля коефіцієнта частотних спотворень, зумовлених ємністю C_E , справедливо

$$M_{нЕ} = \sqrt{1 + (1/\omega_n \tau_{CE})^2}, \quad (3.149)$$

де $\tau_{CE} = C_E [r_E + r_E / (h_{21E} + 1)] \approx C_E r_E$ – стала часу емітерного кола. Величина ємності конденсатора C_E за заданого допустимого коефіцієнта частотних спотворень $M_{нЕ}$ визначається за формулою:

$$C_E \geq 1 / \left(\omega_n r_E \sqrt{M_{нЕ}^2 - 1} \right). \quad (3.150)$$

Сумарний коефіцієнт частотних спотворень у ділянці нижніх частот з урахуванням дії ємностей C_{p1} , C_{p2} , C_E визначають з рівності

$$M_n = M_{n1} M_{n2} M_{нЕ}. \quad (3.151)$$

Таким чином, розширення смуги пропускання підсилювача з ємнісним зв'язком у ділянці низьких частот досягається збільшенням сталих часу вхідного, перехідного і вихідного кіл τ_{p1} , τ_{p2} , τ_{CE} . У зв'язку з тим, що величини опорів і особливо їх паралельних з'єднань, які входять у рівняння для сталих часу, зазвичай невеликі, то ємності конденсаторів, одержані згідно з виразами (3.147), (3.148), (3.150) для заданих значень $M_{n1}, M_{n2}, M_{нЕ}$ досягають десятків і сотень мікрофарад.

У ділянці високих частот потрібно враховувати ємність колекторного переходу $C_K = C_{KE} / (h_{21E} + 1)$, опір якої зменшується із збільшенням частоти, шунтуючи навантаження і зменшуючи його опір. Крім того, коефіцієнт передачі струму бази h_{21E} починає виявляти комплексний характер, зменшуючись за модулем. Обидві ці причини викликають зменшення підсилення в ділянці високих частот (рис. 3.74).

Для коефіцієнта частотних спотворень підсилювача M_{BC} на деякій частоті $\omega_B = 2\pi f_B$ за рахунок зміни ємності C_{KE} одержимо:

$$M_{BC} = \sqrt{1 + (\omega_B \tau_{BC})^2}, \quad (3.152)$$

де τ_{BC} – стала часу кола розряду конденсатора C_{KE} , яка визначається виразом:

$$\tau_{BC} = C_{KE} (R_{вх1} \parallel R_{K1} \parallel R' \parallel R_{вх2}) = C_{KE} R_{KB}. \quad (3.153)$$

Коефіцієнт частотних спотворень на тій самій частоті ω_B , зумовлений зменшенням h_{21E} ,

$$M_{Bh_{21E}} = \frac{h_{21E0}}{|h_{21E}|} = \sqrt{1 + (\omega_B / \omega_{h_{21E}})^2} = \sqrt{1 + (\omega_B \tau_{h_{21E}})^2},$$

де $\tau_{h_{21E}} = \tau_{h_{21B}} / (1 - h_{h_{21B}})$ практично збігається зі середнім часом життя неголовних носіїв у базі.

Сумарний коефіцієнт частотних спотворень у ділянці високих частот

$$M_B = M_{BC} M_{Bh_{21E}}.$$

Розрахунок підсилювача з RC -зв'язком можна проводити з використанням логарифмічної амплітудно-частотної характеристики. Для її одержання вхідне коло каскаду, наведеного на рис. 3.73а зобразимо схемою заміщення рис. 3.75, на якій: $R = R_1 R_2 / (R_1 + R_2)$ – еквівалентний опір вхідного подільника за змінним струмом; $R'_E = h_{21E} R_E$ – приведений до базового кола опір резистора R_E ; $C'_E = C_E / h_{21E}$ – приведене до базового кола значення ємності конденсатора C_E ; $R_{вн}$ – внутрішній (вихідний) опір джерела вхідного сигналу; $R_{вх} = h_{11E}$ – власний вхідний опір транзистора $VT1$. Вочевидь, що для наступного каскаду опір $R_{вн}$ визначається вихідним опором попереднього каскаду

$$R_{вн} = R_{вх} = R_K R_{вхVT} / (R_K + R_{вхVT}) \approx R_K.$$

Зведення R_E до базового кола виконано з умови $R'_E = h_{21E} R_E$, а C_E – з умови сталості, внесеної цими двома елементами сталої часу $\tau = R_E C_E = R'_E C'_E$.

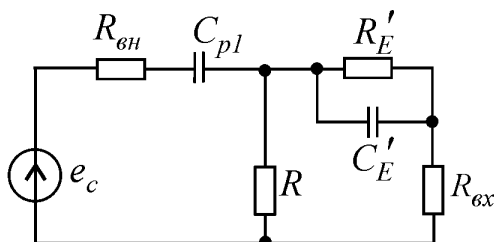


Рис. 3.75. Схема заміщення вхідного кола двокаскадного підсилювача на транзисторах з резистивно-ємнісним зв'язком

Схема рис. 3.75 містить дві реактивності, отже, вона описується диференціальним рівнянням другого порядку і її передавальна функція має другий порядок.

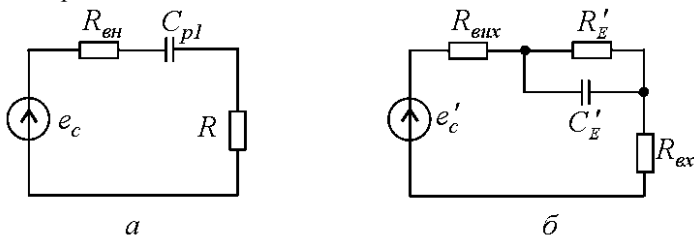


Рис. 3.76. Схеми (а, б) заміщення вхідного кола двокаскадного підсилювача на транзисторах з резистивно-ємнісним зв'язком

Якщо виконати вказані раніше умови (п. 3.2) про дотримання властивості односпрямованості передачі сигналу та рознесення сталих часу, що характеризують вплив окремих реактивностей на сумарну частотну характеристику, схему заміщення рис. 3.75 можна поділити на два незалежних кола першого порядку. Це суттєво спрощує розрахунок підсилювача. При цьому, що більш жорстко будуть виконуватися вказані вище умови, то точнішим буде одержаний результат.

Припустимо, що вказані вище умови виконуються шляхом рознесення сталих часу. Тоді схему рис. 3.75 можна поділити на дві самостійні схеми, що наведені на рис. 3.76а,б: опір $R_{внх}$ (рис. 3.76б) є вихідним опором схеми рис. 3.76а. Під час виконання умови рознесення сталих часу для опору $R_{внх}$ справедливий вираз:

$$R_{внх} = R_{вн} R / (R_{вн} + R).$$

Передавальні функції для одержаних схем заміщення мають відповідно вигляд:

$$W_1(p) = T_{11} p / (T_{12} p + 1);$$

$$W_2(p) = K (T_{21} p + 1) / (T_{22} p + 1),$$

де

$$T_{11} = RC_{п1}; \quad T_{12} = (R_{вн} + R)C_{п1};$$

$$T_{21} = R'_E C'_E;$$

$$T_{22} = (R_{внх} + R_{вх}) R'_E C'_E / (R_{внх} + R_{вх} + R'_E);$$

$$K = R_{вх} / (R_{внх} + R_{вх} + R'_E).$$

Слушність такого поділу дотримуватиметься за $T_{12} \geq T_{21}$. Проілюструємо сказане частотною характеристикою підсилювального каналу, що розглядається.

Передавальна функція $W_1(p)$ в чисельнику містить ідеальну диференціюючу ланку, асимптотична частотна характеристика якої згідно

з табл. 3.1 має нахил $+20 \text{ дБ/дек}$. Цей нахил буде зберігатися від дуже низької (практично нульової) частоти до частоти, яка визначається сталою часу знаменника $\omega_{12} = 1/T_{12}$ (рис. 3.77).

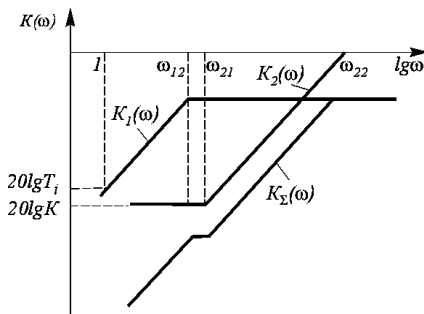


Рис. 3.77. ЛАЧХ підсилювача

Передавальна функція $W_2(p)$ забезпечує на низьких частотах (аж до частоти $\omega_{21} = 1/T_{21}$) нульовий нахил частотної характеристики, а далі для частоти $\omega > \omega_{21}$ нахил $+20 \text{ дБ/дек}$. Оскільки $T_{22} \geq T_{21}$, цей нахил буде продовжуватися до частоти $\omega_{22} = 1/T_{22}$, після якої знаменник $W_2(p)$ дасть асимптоту з нахилом -20 дБ/дек . Отже, після $\omega = \omega_{22}$ сумарний нахил частотної характеристики другої ланки дорівнюватиме нулю. Якщо $\omega_{12} \leq \omega_{21}$, а це необхідно для вірогідності наведених виразів, то сумарну частотну характеристику каскаду можна побудувати простим підсумовуванням обох одержаних характеристик.

Таким чином, розділові і емітерні кола підсилювального каскаду формують низькочастотну частину частотної характеристики підсилювального каскаду і легко можуть бути розраховані або за заданою низькочастотною межею смуги пропускання, або потрібною величиною частотних спотворень.

Під час розрахунку реальних частотно-залежних кіл слід пам'ятати, що: логарифмічна амплітудно-частотна характеристика підсилювача будується в масштабі кутової частоти ω , отже, якщо нижня частота смуги пропускання задана в герцах, її необхідно перевести в кутову частоту з урахуванням співвідношення $\omega_n = 2\pi f_n$; на частоті зрізу відміна реальної і асимптотичної характеристик становить 3 дБ , тому під час розрахунку багатокаскадного підсилювача розрахункове значення частот зрізу окремих ланок необхідно обирати з відповідним запасом. При цьому зручно користуватися графіком рис. 3.78, який дозволяє залежно від співвідношення частот визначити розбіжність реальної і асимптотичної характеристик.

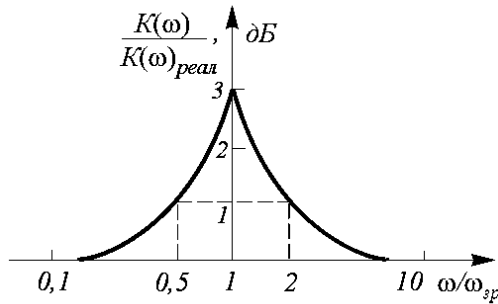


Рис. 3.78. Графік ЛАЧХ підсилювача

Слід пам'ятати, що якщо в підсилювачі не передбачено формування високочастотної частини його характеристики, то верхня межа смуги пропускання буде визначатися властивостями використаних напівпровідникових приладів.

Розглянемо як приклад схему трикаскадного підсилювача змінного струму (рис. 3.79). Особливістю схеми є:

- використання в першому та другому каскадах схем підсилення із спільним емітером, причому для забезпечення температурної стабілізації режиму спокою в кожному з них використаний послідовний НЗЗ за струмом навантаження;

- виконання третього каскаду за схемою емітерного повторювача, що зменшує вихідний опір підсилювача;

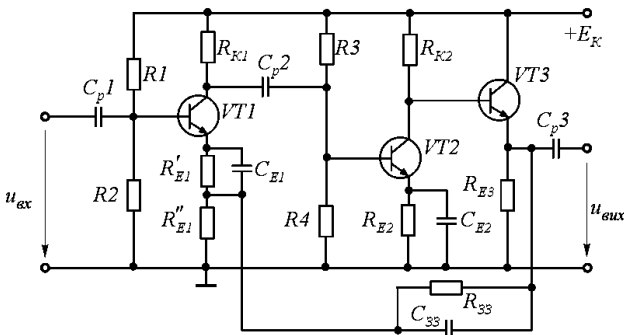


Рис. 3.79. Схема трикаскадного підсилювача змінного струму

- використання для формування високочастотної частини характеристики кола загального послідовного НЗЗ за вихідною напругою, що збільшує вхідний і зменшує вихідний опори підсилювача. Для

введення цього зв'язку емітерний резистор транзистора $VT1$ поділений на два послідовно ввімкнених. Це дозволяє в першому каскаді за бажаною стабільністю режиму спокою зберегти достатній коефіцієнт підсилення за змінним струмом.

Приклад 3.30. Розрахувати підсилювач за схемою рис. 3.79 для таких даних: $E_K = 20 В$; $R_H = 51 Ом$; $f_H = 20 Гц$; $f_B = 2 \cdot 10^4 Гц$; $K_{U\Sigma} = 100$; $U_m = 7 В$.

Р о з в 'я з а н н я. 1. Розрахуємо каскад на транзисторі $VT3$. Максимальний емітерний струм транзистора $VT3$ визначимо в припущенні, що на робочій частоті резистори R_{E3} і R_H ввімкнені паралельно,

$$I_{E3 \max} = 2U_{m \text{ вих}} (R_{E3} + R_H) / (R_{E3} R_H).$$

Мінімальний спад напруги на резисторі R_{K2}

$$U_{R_{K2} \min} = E_K - 2U_{mн} - U_{BE3}.$$

Опір резистора R_{K2}

$$R_{K2} = U_{R_{K2} \min} (h_{21E3} + 1) / I_{E3 \max}.$$

Для забезпечення термостабільності каскаду згідно з (3.34) маємо $R_B = R_E (S_i - 1)$, де $S_i = 2 \dots 5$ – коефіцієнт нестабільності. Тоді, тому що для каскаду на транзисторі $VT3$ $R_B = R_{K2}$, одержимо

$$U_{R_{K2} \min} (h_{21E3} + 1) / I_{E3 \max} = R_{E3} (S_i - 1).$$

Для вибору типу вихідного транзистора припустимо $R_H = R_{E3}$. Тоді транзистор має відповідати таким вимогам:

$$I_{K \max \text{ доп}} \geq 2U_{m \text{ вих}} (2/R_H) = 0,55 А;$$

$$U_{KE \max \text{ доп}} \geq E_K = 20 В;$$

$$f_{гp} \geq f_B = 2 \cdot 10^4 Гц;$$

$$P_K \geq (E_K - U_m)^2 / R_H = (20 - 7)^2 / 51 = 3,31 Вт.$$

За наведеними даними обираємо транзистор КТ815А: $U_{KE} = 40 В$; $I_{K \max} = 1,5 А$; $P_K = 10 Вт$; $h_{21E} = 40$; $f_{гp} = 5 МГц$.

Вважаючи $U_{R_{E2}} = 2 В$, $S_i = 5$, $U_{BE3} = 0,8 В$, з урахуванням виразу для мінімальної напруги на резисторі R_{K2} знайдемо

$$R_{E3} = \frac{U_{R_{K2} \min} (h_{21E3} + 1)}{2U_m (S_i - 1)} R_H = \frac{5,2(40 + 1)}{2 \cdot 7(5 - 1)} 51 = 155,3 Ом \text{ (станд. } R_{E3} = 160 Ом \text{)}.$$

2. Розрахуємо каскад на транзисторі $VT2$:

$$R_{K2} = R_{E3} (S_i - 1) = 160(5 - 1) = 640 Ом \text{ (станд. } R_{K2} = 680 Ом \text{)}.$$

Струм спокою транзистора $VT2$

$$I_{0K2} = \frac{E_K - U_{R_{E2}} - U_m - U_{BE3}}{R_{K2}} = \frac{20 - 2 - 7 - 0,8}{680} = 15 мА.$$

$$R_{E2} \approx U_{R_{E2}} / I_{0K2} = 2 / (15 \cdot 10^{-3}) \approx 133,3 Ом \text{ (станд. } 130 Ом \text{)}.$$

Транзистор $VT2$ має відповідати таким вимогам:

$$I_{K \text{ мах доп}} \geq E_K / R_{K2} = 20/680 = 29 \text{ мА};$$

$$U_{KE \text{ мах доп}} \geq E_K = 20 \text{ В};$$

$$f_{гр} \geq 2 \cdot 10^4 \text{ Гц}; \quad P_K \geq I_{0K} U_{0KE} = 15 \cdot 7 = 105 \text{ мВт}.$$

Обираємо транзистор КТ503Б: $U_{KE \text{ мах доп}} = 25 \text{ В}; \quad I_{K \text{ мах доп}} = 150 \text{ мА};$

$$P_{K \text{ мах доп}} = 350 \text{ мВт}; \quad h_{21E} = 80 \dots 120; \quad f_{гр} = 5 \text{ МГц}.$$

Згідно з виразом (3.34) одержимо:

$$R_{B2} = R_{E2}(S_i - 1) = 130(5 - 1) = 520 \text{ Ом}.$$

Тоді

$$(R_3 R_4) / (R_3 + R_4) = R_{B2};$$

$$(E_K R_4) / (R_3 + R_4) = U_{RE2} + U_{BE2} = U_{R4} = U_{B2}.$$

З наведених виразів за умови $U_{BE2} = 0,75 \text{ В}$ знаходимо

$$R_3 = \frac{E_K R_{B2}}{U_{R4}} = \frac{20 \cdot 520}{2 + 0,75} = 3781 \text{ Ом (станд. } 3,9 \text{ кОм)};$$

$$R_4 = \frac{U_{R4} R_3}{E_K - U_{R4}} = \frac{(2 + 0,75) \cdot 3900}{20 - (2 + 0,75)} = 621 \text{ Ом (станд. } 620 \text{ Ом)}.$$

Струм спокою бази транзистора $VT2$

$$I_{0B2} = I_{0K2} / h_{21E} = 15/80 = 0,19 \text{ мА}.$$

Струм подільника на резисторах R_3, R_4

$$I_{\text{под}} = E_K / (R_3 + R_4) = 20 / (3,9 + 0,62) \approx 4,4 \text{ мА};$$

$I_{\text{под}} \geq I_{0B2}$ відповідає умові незалежності вихідної напруги подільника

U_{B2} від струму бази $VT2$.

Опір навантаження каскаду на транзисторі $VT2$

$$R'_H = R_{K2} \parallel (R_{E3} \parallel R_H) h_{21E3} = 472 \text{ Ом}.$$

Коефіцієнт підсилення каскаду на транзисторі $VT2$ без урахування дії кола місцевого НЗЗ ($R_{Bx} = h_{11E} = 0,58 \dots 4 \text{ кОм}$; приймаємо $R_{Bx} = 0,58 \text{ кОм}$)

$$K_{U2} \approx R'_H h_{21E} / R_{Bx} = 472 \cdot 80 / 580 = 65,1.$$

Опір навантаження для каскаду на транзисторі $VT1$ щодо змінного струму

$$1/R_{H2} = 1/R_3 + 1/R_4 + 1/R_{Bx} = 1/3,9 + 1/0,62 + 1/0,58,$$

$$R_{H2} = 278 \text{ Ом}.$$

3. Розрахуємо каскад на транзисторі $VT1$.

Опір резистора R_{K1} визначаємо з умови

$$R_{K1} \geq R_{H2}.$$

Приймаємо $R_{K1} = 1 \text{ кОм}$.

Струм спокою транзистора $VT1$ в припущенні, що $U_{K1} = E_K / 2$, дорівнює

$$I_{0K1} = (E_K - U_{K1}) / R_{K1} = (20 - 10) / 1 \cdot 10^3 = 10 \text{ мА}.$$

Транзистор $VT1$ обирають з умов:

$$U_{K \text{ макс доп}} \geq E_K / R_{K1} = 20 \text{ МВ}; \quad U_{KЕ \text{ макс доп}} \geq E_K = 20 \text{ В}; \quad f_p \geq 2 \cdot 10^4 \text{ Гц};$$

$$P_{K \text{ макс доп}} \geq I_{0K1} U_{0КЕ} = 100 \text{ мВт}.$$

Цим вимогам задовольняє транзистор КТ315Б:

$$U_{КЕ} = 20 \text{ В}; \quad I_K = 100 \text{ мА}; \quad P_K = 150 \text{ мВт}; \quad h_{21E} = 50 \dots 350; \quad f_{гр} = 250 \text{ МГц}.$$

Струм спокою бази транзистора $VT1$

$$I_{0Б1} = I_{0K1} / h_{21E \text{ min}} = 10 / 50 = 0,2 \text{ мА}.$$

Приймаємо струм подільника на резисторах R_1 і R_2 рівним $I_{\text{под1}} = 10 I_{0Б1}$. Тоді

$$R_1 + R_2 = E_K / I_{\text{под1}} = 20 / (10 \cdot 0,2) = 10 \text{ кОм}.$$

Значення $R_{E1} = R'_{E1} + R''_{E1}$ знаходимо з умови, що $U_{R_{E1}} = 0,1 E_K$, $U_{БЕ1} = 0,75 \text{ В}$,

$$E_K R_2 / (R_1 + R_2) \approx U_{БЕ1} + I_{0K1} R_{E1}.$$

Розв'язуючи наведені рівняння, одержуємо

$$R_{E1} \approx \frac{U_{R_{E1}}}{I_{0K1}} = \frac{0,1 \cdot 20}{10 \cdot 10^{-3}} = 200 \text{ Ом (станд. } 200 \text{ Ом)};$$

$$R_2 = \frac{(U_{БЕ1} + I_{0K1} R_{E1})(R_1 + R_2)}{E_K} = \frac{(0,75 + 10 \cdot 0,2) \cdot 10}{20} = 1,47 \text{ кОм (станд. } 1,5 \text{ кОм)};$$

$$R_1 = 10 - R_2 = 10 - 1,5 = 8,5 \text{ кОм (станд. } 8,2 \text{ кОм)}.$$

Для введення загального кола НЗЗ резистор R_{E1} поділимо у співвідношенні $R'_{E1} = 180 \text{ Ом}; R''_{E1} = 39 \text{ Ом}$. Тоді коефіцієнт підсилення каскаду на транзисторі $VT1$ за змінним струмом

$$K_{U1} \approx R_{н2} \parallel R_{K1} / R'_{E1} = \frac{278 \cdot 1000}{278 + 1000} / 39 \approx 5,6.$$

Вхідний опір підсилювача для змінної складової знаходимо з умови

$$1/R_{вх} = 1/R_1 + 1/R_2 + 1/(h_{21E} R'_{E1}),$$

звідки $R_{вх} = 0,769 \text{ кОм}$.

4. Розраховуємо кола зв'язку і конденсатори кола місцевого НЗЗ.

Розрахунок конденсаторів схеми виконаємо, вважаючи, що розділові і емітерні конденсатори формують значення f_n , а конденсатор $C_{зз}$ — значення f_v підсилювача. Завдяки тому, що підсилювач трикаскадний, то для одержання потрібного значення ω_n необхідно (згідно з рис. 3.77), щоб частота зрізу кожного каскаду дорівнювала $\omega_{зрн} \leq \omega_n / 2$. Тоді сумарний коефіцієнт підсилення на частоті ω_n досягне 3 дБ.

Використовуючи вирази, наведені в пп. 3.13.2, для підсилювача з RC-зв'язками одержимо:

$$\frac{1}{\omega_{зрн}} = \frac{(R'_2 + R_{вх})C_E R_E}{R'_2 + R_{вх} + R_E}; \quad R'_2 = (R_B R_{вн}) / (R_B + R_{вн}); \quad (R_B + R_{вн})C_P = R_E C_E.$$

Тоді відповідно одержимо:

для каскаду на транзисторі VT1

$$R_2' = R_1 R_2 / (R_1 + R_2) + h_{21E1} R_{E1}'' = 8,2 \cdot 1,5 / (8,2 + 1,5) + 50 \cdot 0,039 = 3,2 \text{ кОм};$$

$$C_{E1} = \frac{R_2' + R_{E1}' h_{21E1}}{\omega_{зр} R_2' R_{E1}''} = \frac{(3,2 + 0,18 \cdot 50) \cdot 10^3}{20\pi \cdot 3,2 \cdot 0,18 \cdot 10^6} = 337 \text{ мкФ};$$

$$\omega_{зр} = \omega_H / 2 = 20\pi.$$

Приймаємо $C_{E1} = 330 \text{ мкФ}$; $C_{p1} = 180 \cdot 330 \cdot 10^{-6} / 3200 = 18,6 \text{ мкФ}$.

Приймаємо $C_{p1} = 33 \text{ мкФ}$;

для каскаду на транзисторі VT2:

$$1/R_2'' = 1/R_3 + 1/R_4 + 1/R_{K1} = 1/3,9 + 1/0,62 + 1/1 = 2,87 \text{ См}.$$

Звідки $R_2'' = 348 \text{ Ом}$.

$$C_{E2} = \frac{(348 + 130 \cdot 80)}{20\pi \cdot 348 \cdot 130} = 3,78 \cdot 10^{-3} = 3780 \text{ мкФ}.$$

Приймаємо $C_{E2} = 4700 \text{ мкФ}$.

$$C_{p2} = 130 \cdot 4700 \cdot 10^{-6} / 348 = 1755,7 \text{ мкФ}.$$

Приймаємо $C_{p2} = 2200 \text{ мкФ}$.

Конденсатор C_{p3} обираємо в припущенні, що вихідний опір емітерного повторювача дорівнює нулю. Тоді для вихідного кола справедлива передавальна функція

$$W(p) = T_1 p / (T_1 p + 1), \text{ де } T_1 = R_H C_{p3},$$

звідки

$$C_{p3} = 1/\omega_{зр} R_H = 1/(20\pi \cdot 51) = 312 \text{ мкФ}.$$

Приймаємо $C_{p3} = 330 \text{ мкФ}$.

5. Розрахуємо коло загального НЗЗ. Коло загального НЗЗ має передавальну функцію

$$W(p)_{НЗЗ} = K(T_1 p + 1) / T_2 p + 1, \quad \text{де} \quad K = R_{E1}'' / (R_{E1}'' + R_{33}); \quad T_1 = R_{33} C_{33}; \\ T_2 = R_{E1}'' R_{33} C_{33} / (R_{E1}'' + R_{33}).$$

Для розрахунку кола НЗЗ визначимо частоти зрізу для кожного каскаду, які характеризуються власними частотними властивостями транзисторів:

для каскаду на VT1: $f_{зр1} = f_{тр} / h_{21E \max} = 250 \cdot 10^6 / 350 = 714 \text{ кГц}$;

для каскаду на VT2: $f_{зр2} = 5 \cdot 10^6 / 120 = 41,6 \text{ кГц}$;

для каскаду на VT3: $f_{зр3} = 5 \cdot 10^6 / 40 = 125 \text{ кГц}$.

Отже, коло НЗЗ повинне забезпечити спад частотної характеристики в діапазоні частот $f_H \leq f \leq f_{зр2}$.

Сумарний коефіцієнт підсилення підсилювача без кола НЗЗ

$$K_{\Sigma} = K_{U1} \cdot K_{U2} = 5,6 \cdot 65,1 = 364,6.$$

Потрібний коефіцієнт підсилення $K_{U\Sigma} = 100$. Тоді коефіцієнт передачі кола за постійним струмом

$$\beta = K = \frac{K_{\Sigma} - K_{U\Sigma}}{K_{\Sigma} K_{U\Sigma}} = \frac{364,6 - 100}{364,6 \cdot 100} = 7,25 \cdot 10^{-3}.$$

Звідси $R_{33} \approx R_{\Gamma 1}^n / K = 39 / 7,25 \cdot 10^{-3} = 5379,3 \text{ Ом}$ (станд. $5,6 \text{ кОм}$).

$$C_{33} = 1 / (\omega_b R_{33}) = \frac{1}{2\pi \cdot 2 \cdot 10^4 \cdot 5,6 \cdot 10^3} = 1,42 \cdot 10^{-9} \text{ Ф}.$$

Приймаємо $C_{33} = 2,2 \text{ пФ}$.

3.13.3. Підсилювачі з безпосереднім зв'язком

Як вже було зазначено раніше, підсилювач постійного струму здатний підсилувати вхідний сигнал без порушення співвідношення в ньому постійної та змінної складових. Це досягається вилученням з підсилювача елементів, які перешкоджають передачі дуже повільних змін вхідної напруги або струму, тобто конденсаторів або трансформаторів зв'язку. Тому для з'єднання окремих каскадів підсилення в цьому випадку застосовується гальванічний зв'язок: зв'язок за допомогою елементів, які забезпечують двосторонню передачу повільних змін сигналу (напруги або струму). В окремому випадку (за відсутності будь-яких додаткових елементів) гальванічний зв'язок перетворюється в безпосередній. При цьому вихід попереднього каскаду підсилення омично зв'язаний з входом такого каскаду за схемою рис. 3.71в. Частотна характеристика підсилювача з безпосереднім зв'язком, яка показана на рис. 3.74 штриховою лінією, має нижню границю частоти $f_n = 0$. Отже, такий підсилювач має відтворювати всі частоти, починаючи з нуля. У ділянці верхніх частот коефіцієнт підсилення буде зменшуватися з тих самих причин, що і в підсилювачі з резистивно-ємнісним зв'язком.

Проте відсутність у колах зв'язку реактивних елементів створює труднощі в забезпеченні початкових режимів роботи окремих каскадів, не розв'язаних з сталою складовою струму і взаємно впливаючих один на одного. Тому через підсилювач одночасно можуть проходити корисний підсилюваний сигнал і сигнал завади, зумовлений зміною початкового режиму роботи транзистора каскаду підсилення (U_{0KE}, I_{0K}) під впливом різних дестабілізуючих факторів, наприклад, змін напруги джерела живлення, температури.

Як корисний сигнал, так і сигнал завади можуть мати однаковий або близький характер зміни з часом. Через те, що на виході підсилювача такі сигнали підсумовуються і розрізнити їх неможливо, це створює помилкове уявлення про справжню величину підсиленого корисного сигналу. Таким чином, на виході підсилювача виникають зміни підсиленого сигналу, не пов'язані зі зміною вхідного сигналу, а зумовлені внутрішніми процесами в підсилювачі. Ці зміни зветься дрейфом нуля підсилювача.

Величина дрейфу оцінюється величиною зміни рівня вихідної напруги дрейфу від мінімального до максимального $U_{др\max} - U_{др\min}$ за незмінної величини корисного вхідного сигналу ($U_{вх} = \text{const}$). Для якісного оцінювання різних підсилювачів за величиною дрейфу користуються поняттям дрейфу нуля, зведеного до входу підсилювача

$$d = (U_{др\max} - U_{др\min}) / K_U \quad (3.154)$$

Головними засобами зниження дрейфу нуля є: добра стабілізація джерел живлення підсилювачів; застосування негативного зворотного зв'язку; використання елементів з нелінійною залежністю параметрів від температури для компенсації температурного дрейфу; застосування підсилювачів з проміжним перетворенням і балансных.

Схема двокаскадного підсилювача з безпосереднім зв'язком колектора транзистора $VT1$ з базою транзистора $VT2$ наведена на рис. 3.80. Тому що кожний окремих каскад підсилення виконаний за схемою із СЕ, то для них справедливі всі положення аналізу початкового режиму і режиму підсилення, розглянуті раніше для однокаскадного підсилювача в п. 3.6. Проте безпосередній зв'язок між каскадами визначає особливості режиму їх узгодження, а отже, накладає деякі обмеження на параметри як окремих каскадів, так і підсилювача загалом.

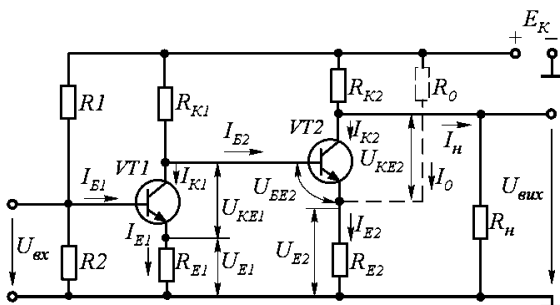


Рис. 3.80. Схема двокаскадного підсилювача з безпосереднім зв'язком

Зміщення на базу транзистора $VT1$ подається від подільника напруги на резисторах $R1, R2$. За такої полярності джерела живлення E_K на колекторі транзистора встановлюється відповідно до початкового режиму відносно високий позитивний потенціал, який прикладається до бази транзистора $VT2$. Рівень цього потенціалу зазвичай значно перевищує потрібну напругу зміщення на базі транзистора $VT2$. Тому якщо її не компенсувати, то струми I_{B2} і I_{K2} зростуть настільки, що транзистор $VT2$ може перейти в режим насичення.

Компенсація колекторної напруги U_{KE1} в наведеній схемі здійснюється напругою на резисторі R_{E2} , яка має зустрічний напрямок і яка задається такої величини, щоб

$$U_{E2} = U_{E1} + U_{KE1} - U_{BE2}, \quad (3.155)$$

де U_{BE2} – необхідна напруга зміщення на базі транзистора $VT2$, яка забезпечує потрібну величину базового струму $I_{B2} = U_{BE2} / R_{BK2}$. У свою чергу, струм I_{B2} забезпечує початковий режим роботи другого каскаду. При цьому в режимі узгодження величини опорів у колах колекторів визначаються співвідношеннями

$$R_{K1} = \frac{E_K - U_{KE1} - U_{E1}}{I_{K1} + I_{B2}}; R_{K2} = \frac{E_K - U_{KE2} - U_{E2}}{I_{K2} + I_H}. \quad (3.156)$$

Рівень корисного підсилюваного сигналу на колекторі транзистора $VT2$ завжди більший порівняно з рівнем на колекторі $VT1$. Тому напруга на ділянці колектор-емітер у початковому режимі U_{KE2} транзистора $VT2$ має перевищувати таку саму напругу U_{KE1} транзистора $VT1$. Враховуючи, що завжди виконується нерівність $U_{BE2} \ll U_{KE1}$, з виразу (3.155) одержимо $U_{E2} \approx U_{E1} + U_{KE1}$. Якщо струми в обох транзисторів однакові, то вочевидь, що $R_{E2} > R_{E1}$, а з рівнянь (3.156) $R_{K2} < R_{K1}$. Поширюючи це положення на n -каскадний підсилювач, одержимо такі нерівності:

$$R_{E1} < R_{E2} < \dots < R_{En};$$

$$R_{K1} > R_{K2} > \dots > R_{Kn}.$$

Таким чином, з віддаленням від входу підсилювача від каскаду до каскаду з урахуванням того, що $R_E \gg r_E$, $h_{21E} R_E \gg r_B$, $R_H = R_{BK}$, вхідний опір окремих каскадів (див. вираз (3.104))

$$R_{BK} = r_B + (r_E + R_E)(h_{21E} + 1) \approx h_{21E} R_E \quad (3.157)$$

збільшується, опір навантаження колекторного струму за рахунок підсилювального сигналу R'_K (вираз (3.35)) все більшою мірою визначається опором у колі колектора

$$R'_K = R_K R_{BK} / (R_K + R_{BK}) \approx R_K, \quad (3.158)$$

а коефіцієнт підсилення за напругою (вираз (3.107)) з урахуванням виразів (3.157) і (3.158)

$$K_U = h_{21E} R'_K / R_{BK} \approx R_K / R_E \quad (3.159)$$

зменшується. Для останнього каскаду підсилення замість R_{BK} у вираз (3.158) слід підставити значення опорю зовнішнього навантаження R_H .

Як правило в першому каскаді відбувається найбільше підсилення. Для задовільного підсилення сигналу в таких каскадах, як це бачимо з виразу (3.159), потрібно виконання нерівності $R_K > R_E$. Проте зменшення підсилення таких каскадів дозволяє зробити висновок про недоцільність

використання у підсилювачі з безпосереднім зв'язком більше трьох каскадів підсилення.

Підвищення напруги на опорі R_E кожного такого каскаду підсилення з метою компенсації відносно високого колекторного потенціалу попереднього каскаду можна досягти пропусканням через цей опір додаткового струму I_0 від джерела живлення E_K через опір R_0 (показано штрихами в схемі другого каскаду (рис. 3.80)). При цьому еквівалентний опір у колі емітера

$$R'_E = R_{E2} R_0 / (R_{E2} + R_0)$$

зменшується і згідно з виразом (3.158) збільшується підсилення, проте витрати потужності зростають.

Оскільки в розглядуваній схемі існують глибокі негативні зворотні зв'язки як за початковою складовою струму колектора, так і за складовою струму за рахунок підсилювального сигналу (застосування шунтуючих конденсаторів тут принципово неможливо), то основні параметри підсилювача слабо залежать від зміни параметрів транзисторів. Проте дрейф нуля в підсилювачі зазвичай великий.

Коефіцієнт підсилення двокаскадного підсилювача в розглянутому випадку визначається формулою:

$$K_U = K_{U1} K_{U2},$$

в якій коефіцієнти підсилення окремих каскадів можна знайти з рівності

$$K_{U1,2} = h_{21E} R_K / R_{Bx} = R_K I_E / \varphi_T.$$

При цьому для каскаду на транзисторі V_{T1} $R_K = R_{K1}$; $R_{Bx1} = R_{E1} (h_{21E} + 1) + R_1 R_2 / (R_1 + R_2)$; для другого каскаду $R_{Bx2} \approx h_{21E} R_{E2}$, а опір навантаження колекторному струму R_K визначається паралельним з'єднанням R_{K2} і R_n .

Розглянутий метод узгодження (див. вираз (3.155)) призводить до того, що глибина місцевого послідовного НЗЗ за струмом у кожному наступному каскаді буде більшою, ніж у попередньому. Тому коефіцієнт підсилення кожного наступного каскаду буде менший, ніж попереднього. На практиці, якщо таких послідовно ввімкнених каскадів більше трьох, то коефіцієнт підсилення наступних каскадів наближається до одиниці.

Усунути такий недолік можливо, якщо використовувати в емітерних колах транзисторів нелінійні елементи, спад напруги на яких не залежить від їх опору. У ролі таких елементів у підсилювачах постійного струму часто використовують стабілітрони (рис. 3.81).

Застосування стабілітронів повністю не вирішує проблему узгодження режимів як за постійним, так і за змінним струмами. Дійсно, оскільки напруга емітерного елемента (резистора або стабілітрона) в кожному наступному каскаді має бути більшою, ніж у попередньому, відповідно зменшується можливе максимальне значення амплітуди

вихідного сигналу каскаду. Проте за принципом роботи амплітуда сигналу в кожному наступному каскаді підсилювача має бути більшою, ніж у попередньому. Тому проектування на цьому принципі підсилювачів з кількістю каскадів більшим трьох, як правило, недоцільне.

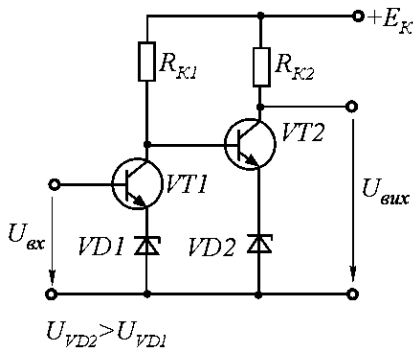


Рис. 3.81. Схема підсилювача постійного струму зі стабілітронами в емітерних колах транзисторів

Отже, підсилювачі постійного струму, в яких використаний цей метод узгодження режимів, мають цілком визначену межу щодо коефіцієнта підсилення. До того ж розглянуті підсилювачі мають такі недоліки:

1. На вході підсилювача присутня деяка постійна напруга, необхідна для завдання режиму спокою транзистора першого каскаду. Приєднування джерела вхідної напруги з кінцевим вихідним опором змінює режим роботи цього каскаду за постійним струмом. Цю зміну у випадку постійності вихідного опору джерела вхідної інформації можна компенсувати зміною резисторів R_1 і R_2 . Проте, якщо вихідний опір джерела сигналу у процесі не залишається постійним, його зміни будуть сприйматися підсилювачем як вхідний сигнал. Крім того, існують джерела інформації (датчики), подача на які постійної напруги неприпустима.

2. За відсутністю вхідного сигналу на виході підсилювача присутня деяка постійна напруга, зумовлена режимом спокою вихідного транзистора підсилювача.

Усунути постійні складові на вході і виході підсилювача можна, використовуючи в ньому так звані схеми зсуву. Приклад такої схеми наведено на рис. 3.82. Ідея технічного рішення полягає у такому. Якщо деякий подільник напруги приєднаний до двох послідовно з'єднаних джерел живлення, то опори його резисторів завжди можна підібрати такими, що відносно середньої точки джерел живлення напруга на виході

подільника дорівнювала б нулю. Стосовно підсилювача постійного струму реалізація цієї ідеї потребує введення в пристрій додаткового джерела живлення, полярність якого протилежна полярності головного джерела живлення, і використання для міжкаскадного зв'язку резистивних подільників напруги.

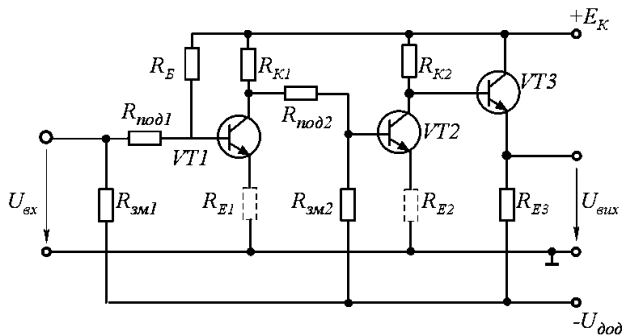


Рис. 3.82. Схема підсилювача постійного струму зі схемами зсуву

Припустимо, що параметри режиму спокою для базового кола транзистора $VT1$ задані (U_{0BE}, I_{0B}). Тоді опори резисторів подільників зв'язку можуть бути розраховані за такими виразами:

$$R_{ЗМ1} = U_{\text{дод}} / KI_{0B};$$

$$R_{\text{нод1}} = U_{0BE} / KI_{0B}; \quad (3.160)$$

$$R_B = (E_K - U_{0BE}) / KI_{0B},$$

де $K \geq 10$ – коефіцієнт, який визначає перевищення струмом подільника базового струму транзистора.

Цей метод дозволяє виконати узгодження режимів каскадів підсилювача як за постійним, так і за змінним струмами. Проте введення у вхідне коло підсилювача і між його каскадами додаткових подільників напруги зменшує сумарний коефіцієнт підсилення пристрою і ускладнює схему підсилювача. Крім того, в такому підсилювачі залишається невирішеною проблема мінімізації дрейфу нуля вихідної напруги.

Величина дрейфу одиничного каскаду може бути зменшена введенням в нього кола НЗЗ (емітерні резистори, які показані на рис. 3.82 штриховою лінією). Проте це призводить до зменшення коефіцієнта підсилення підсилювача, що не завжди бажано.

Зменшити вплив зовнішніх дестабілізуючих факторів на дрейф вихідної напруги підсилювача можна або компенсуючий виникаючий дрейф в кожному, особливо першому, каскаді підсилювача, або

виключаючи шлях передачі виникаючої напруги дрейфу на вихід підсилювача.

Практичною реалізацією першого способу зменшення дрейфу підсилювача, а саме компенсації дрейфової складової в кожному каскаді, є використання під час його побудови диференціальних каскадів підсилення. Раніше було показано (див. п. 3.12), що дрейф нуля може бути суттєво меншим, ніж у каскадах на одиничних транзисторах. До того ж диференціальний каскад практично повністю позбавлений головних недоліків, властивих підсилювачу постійного струму за схемою рис. 3.80.

За вмикання джерела вхідної напруги між базами його транзисторів, а навантаження – між їх колекторами (див. рис. 3.64а) постійні складові вхідної і вихідної напруг підсилювача, зумовлені забезпеченням його режиму роботи, принципово відсутні. Отже, в підсилювачі автоматично виконується умова: якщо $U_{вх} = 0$, то $U_{вих} = 0$. Тому приєднання джерела вхідного сигналу і навантаження не змінює режим роботи каскаду за постійним струмом.

Вхідна і вихідна напруги диференціального каскаду можуть змінювати свою полярність.

Джерело вхідної напруги і навантаження можуть бути як симетричними, так і несиметричними (див. рис. 3.67).

Коефіцієнт підсилення диференціального каскаду за інших рівних умов завжди більший, ніж у каскаді на одному транзисторі (3.138).

Під час побудови багатокаскадного підсилювача не виникає проблеми узгодження режимів окремих каскадів за постійним струмом, до того ж в цьому випадку допускається безпосередній зв'язок між окремими каскадами. Це дозволяє будувати з використанням диференціальних каскадів багатокаскадні підсилювачі з дуже великим власним підсиленням.

На рис. 3.83 наведено схему двокаскадного підсилювача постійного струму, виконану з використанням двох диференціальних каскадів підсилення. Зі схеми бачимо, що, хоча для напруги на емітерних резисторах R_E справедливий вираз (3.155), збільшення U_{RE} не призводить до зниження коефіцієнта підсилення наступних каскадів. Тому диференціальний підсилювач є зараз основою для проектування багатокаскадних підсилювачів постійного струму, особливо за використання гібридної і напівпровідникової технології.

У підсилювачі змінного струму проблема дрейфу нуля відсутня через принцип його роботи (наявність у схемі розділових конденсаторів). Вхідна постійна складова подається на підсилювач від зовнішнього джерела, а дрейфова з'являється в самому підсилювачі. Таким чином, якщо на вході підсилювача змінного струму постійну складову вхідного сигналу перетворити в змінну, а на виході виконати зворотне

перетворення, то в вихідній напрузі дрейфові складові підсилювача будуть повністю відсутні.

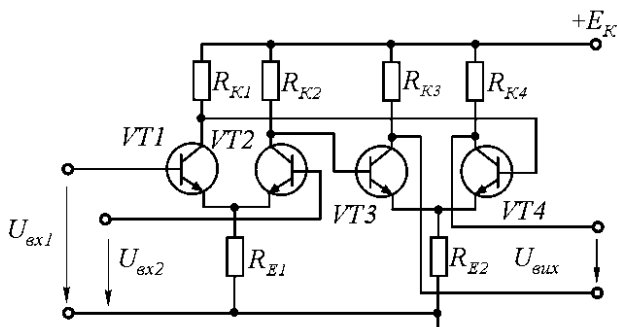


Рис. 3.83. Схема двокаскадного підсилювача постійного струму, з двома диференціальними каскадами підсилення

На рис. 3.84 наведено схему (а) підсилювача постійного струму, яка реалізує цей принцип, і часові діаграми (б), які пояснюють його роботу.

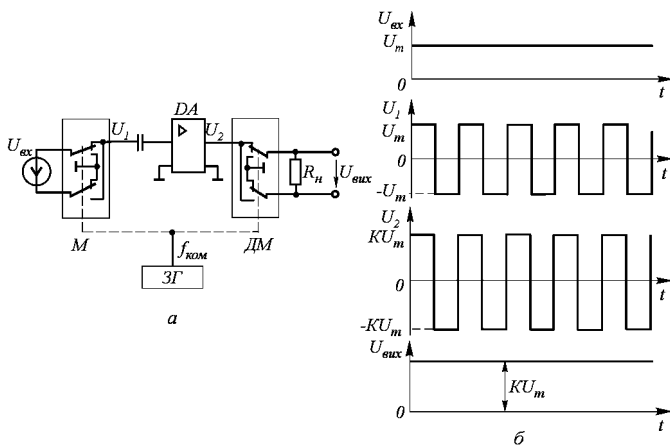


Рис. 3.84. Наведені:

а – схема підсилювача постійного струму, б – часові діаграми підсилювача постійного струму

Вхідний сигнал підсилювача подається на модулятор (М), призначений для перетворення постійної напруги в змінну. Модулятор являє собою два перемикачі, які змінюють полярність приєднання вихідної напруги джерела сигналу до входу підсилювача з частотою

зовнішнього задавального генератора (ЗГ). Змінна напруга U_1 з виходу модулятора подається на вхід підсилювача змінного струму з потрібним коефіцієнтом підсилення K . Підсилена змінна напруга U_1 з виходу підсилювача надходить на вхід демодулятора (ДМ). Він виконує зворотне перетворення змінного струму в постійний. Для правильного відновлення початкового сигналу ДМ має працювати синхронно і синфазно з модулятором. З виходу демодулятора підсилена напруга постійного струму подається на навантаження.

Таким чином, у розглянутій структурі дрейф, зумовлений зміною параметрів підсилювача, внаслідок дії різних дестабілізуючих факторів, повністю усунуто. Похибки, виникаючі на виході, зумовлені тільки точністю перетворення постійного струму в змінний, тобто їх повністю визначають параметри модулятора.

Підсилювачі постійного струму, побудовані за цим принципом, звуться М-ДМ підсилювачами постійного струму або підсилювачами постійного струму з подвійним перетворенням.

До недоліків цієї структури можна віднести:

- наявність у вихідній напрузі підсилювача складової змінного струму, частота якої дорівнює частоті задавального генератора. Це зумовлено неідеальністю роботи модулятора і демодулятора. Усунення цієї складової потребує встановлення на виході підсилювача додаткового фільтра;

- недостатньо широка смуга пропускання підсилювача. Причина цього, по-перше, в тому, що для правильного відновлення початкового сигналу частоти роботи модулятора і демодулятора мають як мінімум у 2 рази перевищувати максимальне значення частоти вхідного сигналу, по-друге, у потребі встановлення на виході пристрою фільтра, призначеного для заглушення складової з частотою роботи задавального генератора.

3.14. Вихідні підсилювачі потужності

3.14.1. Вимоги до вихідних каскадів

Вихідні підсилювачі потужності зазвичай є вихідними каскадами багатокаскадного підсилювача і призначені для одержання, як правило, у низькоомному навантаженні потрібної потужності вихідного сигналу. Такі каскади характеризуються перш за все величиною навантаження R_n і потужністю $P_{\text{вих}}$, яка віддається в навантаження. Коефіцієнт підсилення потужності K_p зазвичай не задається, хоча є найважливішим параметром вихідного каскаду. Величину K_p знаходять після розрахунку

вихідного каскаду, щоб визначити потужність, яку має давати передостанній каскад.

Слід зазначити, що термін “підсилювач потужності”, який часто вживається стосовно вихідних каскадів, не відображає їх специфіки, оскільки підсилення потужності є необхідною властивістю кожного підсилювача. Наприклад, попередні каскади підсилення також виконують функції підсилення потужності, проте головним показником для них є коефіцієнт підсилення за напругою (для емітерного та витокового повторювачів коефіцієнт підсилення за струмом) за допустимих значень частотних, фазових і нелінійних викривлень.

Робота вихідних каскадів пов’язана з віддачею у навантаження значної вихідної потужності, а отже, з споживанням великої потужності від джерела живлення. Тому більш важливого значення набуває такий показник, як к.к.д., який характеризує економічність вихідних каскадів. Великий рівень вихідної потужності означає також роботу вихідних каскадів у режимі великого сигналу, коли змінні складові напруг і струмів порівнянні з постійними складовими. У такому випадку нелінійність вхідних та вихідних характеристик транзистора зумовлює значні нелінійні викривлення підсилювального сигналу.

Рівень та к.к.д. нелінійних спотворень суттєво залежать від початкового положення робочої точки (див. п.п. 3.6.1). Мінімально можливий рівень нелінійних спотворень може бути забезпечений у режимі класу A , а максимально можливий к.к.д. – в режимі класу B або AB .

Вихідні каскади поділяються на два головні типи: однокатні та двокатні. Однокатні каскади зазвичай працюють у режимі класу A , двокатні – в режимі класу B або AB . З усіх варіантів двокатна схема в режимі класу B є найбільш економічною і забезпечує відносно великі рівні вихідної потужності. Однокатна схема застосовується за відносно малих вихідних потужностей.

Транзистори у вихідних каскадах можуть працювати за будь-якою схемою вмикання – з CE , CB , CC . Найпоширенішою є схема вмикання з CE , яка відзначається великим підсиленням потужності.

Передача з колекторного кола транзистора у навантаження максимальної потужності здійснюється за тієї умови, коли вихідний опір транзистора і опір навантаження є рівними. Через те, що навантаження підсилювачів потужності як правило низькоомне, а вихідний опір транзистора за схемами з CE та CB великий, то з метою узгодження опорів вмикання навантаження у вихідне коло транзистора часто здійснюється через узгоджувальний трансформатор. Це зменшує також втрати потужності джерела живлення колекторного кола (збільшується к.к.д. підсилювача), тому що через опір навантаження не протікає постійна складова колекторного струму.

За відносно невеликих рівнів вихідної потужності широко практикується безпосереднє приєднання навантаження до вихідного кола транзистора вихідного каскаду. Такі підсилювачі називають безтрансформаторними вихідними каскадами.

3.14.2. Однотактні вихідні каскади

Принципова схема однотактного підсилювача потужності під час вмикання транзистора з СЕ зображена на рис. 3.85. У колекторне коло транзистора ввімкнена первинна обмотка узгоджувального трансформатора TV , активний опір якої є опором навантаження постійної складової колекторного струму.

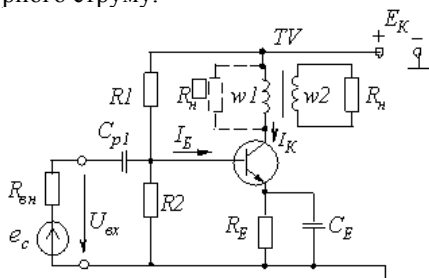


Рис. 3.85. Принципова схема однотактного підсилювача потужності за вмикання транзистора з СЕ

Оскільки цей опір малий, напруга на колекторі приблизно дорівнює напрузі джерела живлення. Це дозволяє використовувати більш низьковольтні джерела живлення.

Опір навантаження змінної складової колекторного струму в режимі узгодження каскаду підсилення із зовнішнім навантаженням визначається формулою:

$$R'_n = R_{\text{вих}} = R_n / n^2, \quad (3.161)$$

де $R_{\text{вих}}$ – вихідний опір транзистора; R_n – опір зовнішнього навантаження (на рис. 3.86 R'_n показаний штриховою лінією).

З виразу (3.161) одержуємо потрібне значення коефіцієнта трансформації

$$n = \sqrt{R_n / R'}. \quad (3.162)$$

Велика різниця опору навантаження транзистора для постійної і змінної складових вихідного кола типова для транзисторних підсилювачів. Це зумовлює необхідність побудови динамічної характеристики за змінним струмом, яка, так само, як і для резисторного каскаду в режимі постійного струму, будується на сім'ї колекторних характеристик транзистора (рис. 3.86). При цьому спочатку проводять

навантажувальну лінію постійного струму (НЛПС), відповідну до обраної напруги E_K , яка практично вертикальна, тому що через малість опору навантаження постійного струму напруга на колекторі U_{0KE} приблизно дорівнює E_K і за будь-якого струму бази зберігається рівність $U_{0KE} \approx E_K$. Початкове положення робочої точки p знаходиться на перетині НЛПС і статичної характеристики за струму бази I_{0B} , величина якого обирається відповідно до вимог за вибором робочої точки в режимі класу А (п.п. 3.6.1) і забезпечується подільником зміщення R_1, R_2 від джерела живлення E_K . Проводячи через точку p пряму лінію під кутом до осі напруг $\alpha = \arctg R'_H$, одержують динамічну характеристику змінного струму, яка відсікає на осях відрізки з координатами

$$I_K = I_{0K} + \frac{U_{0KE}}{R'_H} \text{ при } U_{KE} = 0;$$

$$U_{KE} = U_{0KE} + I_{0K} R'_H \text{ при } I_K = 0. \quad (3.163)$$

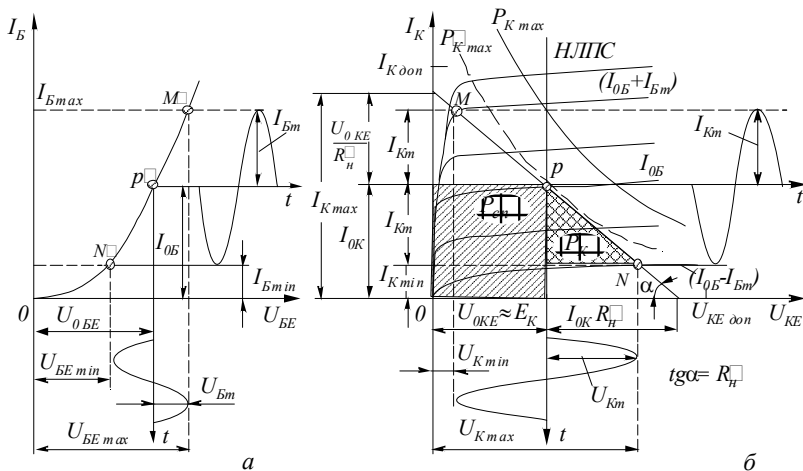


Рис. 3.86. Динамічна характеристика транзистора:
а – вхідна, б – вихідна (колекторна)

Таким чином, динамічну характеристику змінного струму будують, задаючись наперед положенням робочої точки на НЛПС (I_{0K}, U_{0KE}, I_{0B}) і користуючись будь-яким з рівнянь (3.163).

Для одержання максимально можливої вихідної потужності амплітуди вхідного сигналу (I_{Bm}, U_{Bm} – рис. 3.86,а) збільшують до такого рівня, щоб амплітуда вихідного сигналу (I_{Km}, U_{Km} – рис. 3.86б) займала всю робочу ділянку MN динамічної характеристики. У такому випадку під час вибору початкового положення робочої точки слід звертати особливу

увагу на забезпечення нормального теплового режиму транзистора за мінімально можливих нелінійних викривлень підсилувального сигналу.

Початкове положення робочої точки обирають таким чином, щоб вона знаходилася поблизу гіперболи допустимої потужності $P'_{K \max}$, розсіюваної в транзисторі за найбільшої температури навколишнього середовища $T'_{\text{ср max}}$ (штрихова лінія – рис. 3.86б). Гіпербола потужності $P_{K \max}$, розсіюваної транзистором за нормальної температури навколишнього середовища ($T_{\text{р ном}} = 25^\circ\text{C}$), показана суцільною лінією. Зв'язок між координатами робочої точки (I_{0K}, U_{0KE}), $P_{K \max}$ і $P'_{K \max}$ описується співвідношенням

$$P'_{K \max} = P_{K \max} \frac{T_{K \max} - T_{\text{ср max}}}{T_{K \max} - T_{\text{ср ном}}} = I_{0K} U_{0KE}, \quad (3.164)$$

де $T_{K \max}$ – максимально допустима температура колектора. Величину струму I_{0K} за заданої напруги для джерела живлення з урахуванням виразу (3.164) розраховують за формулою:

$$I_{0K} = (0,8 \dots 0,9) P_{K \max} / U_{0KE}. \quad (3.165)$$

У свою чергу, для забезпечення мінімальних нелінійних спотворень в режимі повного збудження, початкове положення робочої точки слід обирати з точки зору симетрії напівхвиль струму, тобто

$$I_{Km} = I_{0K} - I_{K \min} \approx I_{0K}; \quad (3.166)$$

$$U_{Km} = U_{0KE} - U_{K \min} \approx U_{0KE}. \quad (3.167)$$

При цьому також (див. рис. 3.90б)

$$I_{Km} = (I_{K \max} - I_{K \min}) / 2;$$

$$U_{Km} = (U_{K \max} - U_{K \min}) / 2.$$

Оскільки за дії вхідного сигналу зі симетричною знаковмінною амплітудою струму $I_{\text{Бм}}$ гранична зміна напруги на колекторі транзистора $2U_{Km}$ близька до подвійного значення напруги джерела живлення, то вибір напруги джерела живлення проводять за формулою:

$$E_K \leq U_{KE \max} / 2.$$

При цьому максимальний розмах колекторного струму з урахуванням R'_n не має перевищувати максимально допустимий колекторний струм транзистора, тобто

$$2I_{Km} < I_{K \text{ доп}}.$$

Величина опору R'_n за максимального використання колекторного струму відповідає виразу

$$R'_n = U_{Km} / I_{Km},$$

з урахуванням якого обирають коефіцієнт трансформації n (див. формулу (3.162)) узгоджувального трансформатора. У такому випадку

може виявитися, що умова $R_{\text{вих}} = R'_H$ не виконується, що зменшує коефіцієнт підсилення вихідного каскаду за потужністю. На цю обставину, проте, слід зважати, оскільки від підсилювача потужності, як зазначалось раніше, вимагається одержання заданої потужності в навантаженні за допустимих величин коефіцієнта нелінійних викривлень і к.к.д.

Одержані раніше розрахункові співвідношення головних параметрів підсилювача на основі малосигнальних параметрів неприйнятні для розрахунку підсилювачів потужності. Зазвичай за заданих E_K і R_H , а також амплітуди вхідного сигналу U_{Bm} (або I_{Bm}), скориставшись вхідними та вихідними характеристиками транзистора, роблять необхідні побудови (рис. 3.86). За такими побудовами проводять розрахунок головних показників підсилювача простим і зручним графоаналітичним методом. При цьому вважають, що для ділянки середніх частот $C_{p1} = \infty$.

Вхідний опір підсилювача

$$R_{\text{вх}} = U_{\text{вх}m} / I_{\text{вх}m} = U_{Bm} / I_{Bm}.$$

Коефіцієнт підсилення напруги

$$K_U = U_{\text{вих}m} / U_{\text{вх}m} = n U_{Kм} / U_{Bm}.$$

Коефіцієнт підсилення струму

$$K_I = I_{\text{вих}m} / I_{\text{вх}m} = n U_{Kм} / (R_H I_{Bm}).$$

Коефіцієнт підсилення потужності

$$K_p = K_I K_U.$$

Потужність, яка споживається від джерела живлення,

$$P_{\text{сп}} = (I_{0K} + I_{0B}) E_K \approx I_{0K} U_{0KE},$$

дорівнює за величиною площі заштрихованого прямокутника (див. рис. 3.86б).

Потужність сигналу в колекторному колі транзистора

$$P_K = I_{Kм} U_{Kм} / 2 = I_{Kм}^2 R'_H / 2 = U_{Kм}^2 / (2 R'_H)$$

зображується графічно площею заштрихованого трикутника.

Електричний к.к.д. підсилювача

$$\eta_K = P_K / P_{\text{сп}} = I_{Kм} U_{Kм} / (2 I_{0K} U_{0KE})$$

з урахуванням рівнянь (3.166) і (3.167) наближається до 50%. Оскільки в режимі повного збудження рівень нелінійних викривлень великий, то зазвичай амплітуду вхідної напруги U_{Bm} обирають такої величини, за якої к.к.д. однотактного підсилювача становить близько 25 – 40%.

Потужність вихідного сигналу

$$P_{\text{вих}} = I_{\text{вих}m}^2 R_H / 2 = U_{\text{вих}m}^2 / 2 R_H = n U_{Kм}^2 / 2 R'_H = P_K \eta_T.$$

Зазвичай $\eta_T = 0,6 \dots 0,75$ для підсилювачів потужністю до 1 Bm і $\eta_T = 0,7 \dots 0,85$ для підсилювачів потужністю від 1 до 10 Bm .

Потужність, розсіювана в колекторному колі транзистора,

$$P_{роз} = P_{сп} - P_K$$

досягає найбільшої величини за відсутності вхідного сигналу ($P_K = 0$).

3.14.3. Двотактні вихідні каскади

Для одержання більшої потужності з високим к.к.д. підсилювача застосовують двотактні вихідні каскади, що працюють у режимі класу В. Принципову схему двотактного підсилювача за схемою із СЕ в класі В наведено на рис. 3.87, а графіки, які пояснюють фізичні процеси у підсилювачі, наведені на рис. 3.88. Як бачимо зі схеми, живлення транзисторів паралельне, а вихідні сигнали через транзистори проходять послідовно. Двотактні вихідні каскади в класі В будують також за схемами з СБ та СК, але рідко.

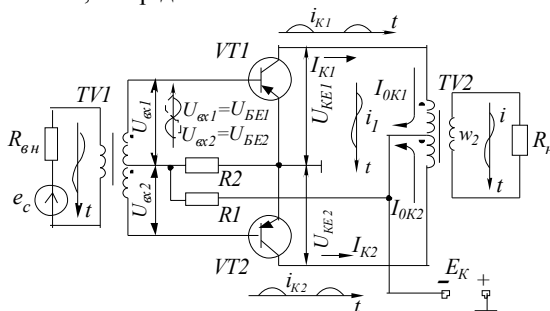


Рис. 3.87. Принципова схема двотактного підсилювача за схемою із СЕ

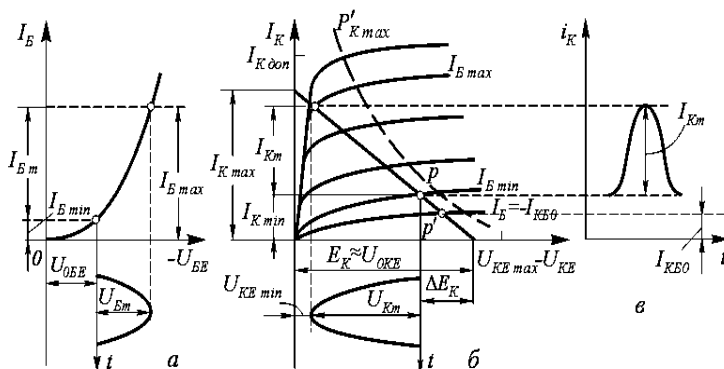


Рис. 3.88. Наведені:

а – вхідна динамічна характеристика транзистора, б – вихідна динамічна характеристика транзистора, в – форма колекторного струму

У режимі спокою на бази обох транзисторів з подільника $R1, R2$ від джерела живлення E_K подається невелика напруга зміщення U_{0BE} , яка визначає струм бази $I_{B\min}$ (рис. 3.88а). При цьому початкове положення робочої точки p знаходиться на перетині статичної характеристики, відповідної $I_B = I_{B\min}$, з динамічною характеристикою (рис. 3.88б) і справжнього режиму класу B в схемі не існує. Проте суттєво зменшуються нелінійні викривлення, тому що виключається дія початкової ділянки вхідної характеристики, яка відзначається великою нелінійністю.

Схема може працювати і без початкового зміщення в чистому режимі класу B ($U_{0BE} = 0$). У такому випадку в колекторному колі тече тільки некерований струм I_{KB0} і точка спокою знаходиться на перетині статичної характеристики за $I_B = 0$ з динамічною (точка p'). При цьому к.к.д. у режимі повного збудження, коли $U_{Km} = E_K - U_{KE\min} - \Delta E_K \approx E_K$, максимальний, проте і нелінійні спотворення великі.

З вторинної обмотки трансформатора $TV1$ передприкінцевого каскаду з вихідним опором $R_{\text{вн}}$ на бази транзисторів $VT1$ і $VT2$ надходять дві симетричні напруги $U_{\text{вх1}} = U_{BE1}$ і $U_{\text{вх2}} = U_{BE2}$, зсунуті за фазою на 180° . Тому транзистори пропускають струми по черзі, по півперіодах (із зсувом на 180°), як це бачимо з діаграм колекторних струмів i_{K1} і i_{K2} , побудованих біля колекторних кіл транзисторів. Форму одного з колекторних струмів показано на рис. 3.88в.

Завдяки наявності магнітного зв'язку між обома половинами первинної обмотки $TV2$ форма напруги на колекторах транзисторів U_{KE1} і U_{KE2} і наскрізний струм обмотки i_1 синусоїдні, проте колекторні струми окремих транзисторів i_{K1} і i_{K2} мають вигляд імпульсів. Дійсно, за зміни миттєвого значення колекторного струму будь-якого з транзисторів з'являються ЕРС на обох половинах первинної обмотки трансформатора, з тією лише різницею, що на одній півобмотці виникає ЕРС самоіндукції, а на іншій – ЕРС взаємоіндукції.

Розкладаючи колекторні струми транзисторів у тригонометричний ряд Фур'є, одержимо

$$\begin{aligned} i_{K1} &= I_{0K1} + I_{K11} \cos \omega t + I_{K21} \cos 2\omega t + I_{K3} \cos 3\omega t + \dots, \\ i_{K2} &= I_{0K2} + I_{K12} \cos(\omega t + \pi) + I_{K22} \cos[2(\omega t + \pi)] + I_{K32} \cos[3(\omega t + \pi)] + \dots = \\ &= I_{0K2} - I_{K12} \cos \omega t + I_{K22} \cos 2\omega t - I_{K32} \cos 3\omega t + \dots \end{aligned}$$

За ідентичності обох пліч схеми ($I_{0K1} = I_{0K2} = I_{0K}$; $I_{K11} = I_{K12} = I_{K1}$; $I_{K22} = I_{K21} = I_{K2}$; $I_{K31} = I_{K32} = I_{K3}$) і, беручи до уваги протифазність струмів i_{K1} і i_{K2} , для загального струму маємо

$$i_1 = i_{K1} - i_{K2} = 2I_{K1} \cos \omega t + 2I_{K3} \cos 3\omega t + \dots \quad (3.168)$$

Оскільки у загальному струмі i_1 постійні складові колекторних струмів I_{0K1} і I_{0K2} відсутні, трансформатор $TV2$ працює без підмагнічування. Це дозволяє зменшити його габарити порівняно з вихідним трансформатором однократної схеми. Крім того, загальний струм не містить струмів парних гармонік, що знижує коефіцієнт гармонік, зумовлений в цьому випадку лише струмами непарних гармонік, тобто

$$K_r = \sqrt{I_{K3}^2 + I_{K5}^2 + \dots} / I_{K1}.$$

Перша (корисна) гармоніка підсилювального сигналу має подвійне значення, тому вихідна потужність двотактного вихідного підсилювача в два рази більше ніж однократної. Зрозуміло, всі ці переваги двотактного підсилювача порівняно з однократним можуть бути реалізовані за досить високого ступеня симетрії пліч схеми.

Розрахунок головних енергетичних показників двотактного підсилювача як правило проводять для одного плеча схеми за половину періоду підсилювального сигналу. У такому випадку коефіцієнт трансформації приймають рівним $w_2/(w_1/2)$, а результати розрахунку правдиві для усього підсилювача за період.

Через те, що в режимі повного збудження підсилювача форма колекторного струму з максимальним значенням I_{Km} (рис. 3.88в) відрізняється від синусоїди, амплітуду першої гармоніки і постійну складову цього струму одержимо з розкладу в ряд, тобто

$$I_{Km1} = I_{Km}/2; I_{0K} = I_{Km}/\pi.$$

Потужність, яка споживається від джерела живлення,

$$P_{сп} = 2E_K (I_{0K} + I_{K\min}) \approx 2U_{0KE} I_{0K}.$$

Потужність, яка віддається транзисторами у первинну обмотку трансформатора $TV2$,

$$P_K = 2I_{Km1}U_{Km}/2 = I_{Km}U_{Km}/2.$$

к.к.д. окремого плеча і всього підсилювача

$$\eta_K = P_K/P_{сп} = \pi\xi/4,$$

де $\xi = U_{Km}/U_{0KE}$ – коефіцієнт використання напруги колекторного живлення.

У випадку повного використання колекторного живлення ($\xi = 1$)

$$\eta_K = \eta_{K\max} = \pi/4 = 0,785.$$

Потужність, розсіювана в колекторному колі транзисторів,

$$P_{роз} = P_{сп} - P_K.$$

не має перевищувати в заданих умовах експлуатації $P'_{K\max}$, яка визначається рівністю (3.164).

Вихідна потужність (потужність у навантаженні)

$$P_{вих} = P_K \eta_T.$$

Розвиток технології і виробництва напівпровідникових приладів призвів до створення потужних біполярних транзисторів різного типу провідності і МДН-транзисторів з каналами різного типу. Тому під час побудови вихідних підсилювачів потужності все більшого поширення набувають безтрансформаторні схеми, в яких транзистори працюють у режимах класу *B* і *AB*. Це, по-перше, дозволяє спростити схеми підсилювачів і, по-друге, виключити з них трансформатори, які мають великі габарити і погано піддаються мініатюризації методами сучасної технології. Найпростішу схему безтрансформаторного вихідного підсилювача потужності на біполярних транзисторах різного типу провідності (комплементарних транзисторах) наведено на рис. 3.89. В основі схеми два двополосники, кожний з яких складається з послідовно з'єднаних транзистора і джерела живлення, приєднаних до загального навантаження. Ці двополосники прийнято називати плечами двотактного підсилювача. Емітерні переходи транзисторів *VT1* і *VT2* зв'язані паралельно і на їхні входи подається керуюча напруга $U_{вх}$.

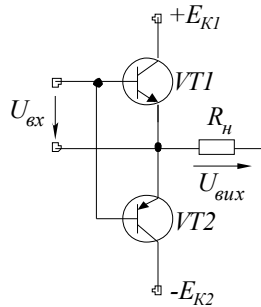


Рис. 3.89. Схема безтрансформаторного вихідного підсилювача потужності на БТ різного типу провідності

Оскільки в базових колах транзисторів відсутнє джерело зміщення, в каскаді реалізується режим підсилення класу *B*. У кожний півперіод вхідної напруги струм навантаження формується своїм плечем підсилювача, тобто полярність напруг джерел живлення пліч підсилювача різна, і в навантаженні тече змінний струм.

Припустимо, що на вході підсилювача діє синусоїдальна напруга з періодом T і він працює на суто активне навантаження R_n . Амплітуда вихідної напруги $U_{нmax}$ дорівнює γE_K , γ – відносна амплітуда вихідної напруги підсилювача, $0 \leq \gamma \leq 1$. Тоді потужність, яка виділяється в навантаженні,

$$P_n = (U_n / \sqrt{2})(I_n / \sqrt{2}) = (\gamma E_K)^2 / 2R_n. \quad (3.169)$$

Для визначення потужності, яка споживається підсилювачем, знайдемо середнє значення споживаного струму

$$I_{\text{cp}} = \frac{2}{T} \int_0^{T/2} I_{\text{Hmax}} \sin \omega t dt = 2I_{\text{Hmax}} / \pi = 2\gamma E_{\text{K}} / \pi R_{\text{H}} . \quad (3.170)$$

Тоді к.к.д. підсилювача дорівнюватиме

$$\eta = P_{\text{H}} / P_{\text{сп}} = \gamma \pi / 4 = \gamma \eta_{\text{max}} . \quad (3.171)$$

Максимальне значення к.к.д. відповідає випадку $\gamma = 1$ і дорівнює 0,785.

Використовуючи вирази (3.169) і (3.171), запишемо вирази для споживаної і розсіюваної в транзисторі потужностей як функції параметра γ

$$P_{\text{сп}} = P_{\text{H}} / \eta = 4\gamma P_{\text{Hmax}} / \pi ; \quad (3.172)$$

$$P_{\text{K}} = P_{\text{сп}} - P_{\text{H}} = P_{\text{Hmax}} (4\gamma / \pi - \gamma^2) . \quad (3.173)$$

Залежності потужностей P_{H} , $P_{\text{сп}}$ і P_{K} від параметра γ показані на рис. 3.94.

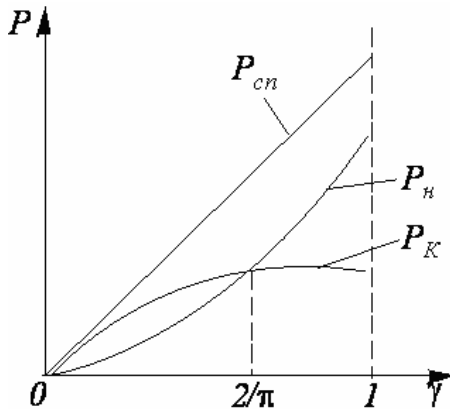


Рис. 3.90. Графік залежності споживаної і розсіюваної в транзисторі потужностей від відносної амплітуди вихідної напруги підсилювача

З одержаних виразів випливає, що зі збільшенням амплітуди вихідного сигналу к.к.д. підсилювача монотонно зростає. При цьому існує режим, в якому потужність, яка розсіюється в транзисторі, максимальна. Це значення відповідає відносній амплітуді вихідної напруги підсилювача $\gamma = 0,637$.

Слід зазначити, що в реальних підсилювачах значення відносної амплітуди вихідного сигналу завжди менше одиниці. Тому величину η_{max} слід вважати теоретичною границею для підсилювачів розглядуваного типу.

На рис. 3.91 наведено принципові схеми безтрансформаторних каскадів на транзисторах з однаковим типом провідності. Сигнали, які

підсилюються, надходять на входи транзисторів підсилювача (рис. 3.91а) із зсувом за фазою на 180 ел.град. При цьому транзистори поперемінно відкриваються позитивними півхвилями вхідного сигналу, зумовлюючи, по черзі, протікання в навантаженні R_n струмів I_n назустріч один одному. Якщо транзистори та сигнали однакові, то постійний струм через R_n не протікає. З цього бачимо, що робота схеми аналогічна розглянутій раніше звичайній двотактній схемі (рис. 3.87). Отже, аналіз і розрахунок їх також збігаються.

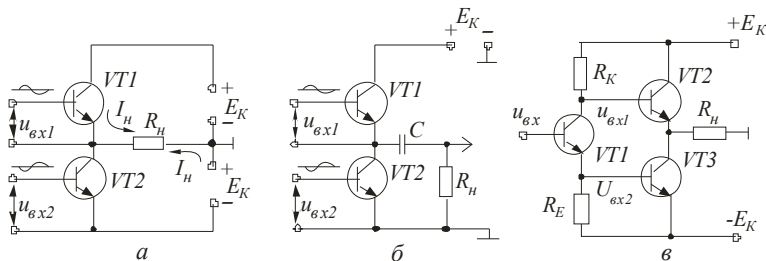


Рис. 3.91. Наведені:

а, б, в – принципіві схеми безтрансформаторних каскадів на транзисторах з однаковим типом провідності

Схема підсилювача спрощується під час живлення від загального джерела E_K . Проте для того, щоб постійна складова струму не протікала через навантаження, останнє має приєднуватися через конденсатор досить великої ємності (рис. 3.91б).

Вхідний трансформатор у вихідних каскадах інтегрального виконання не може бути використаний. У такому випадку для одержання двох протифазних напруг, які надходять на вихідний каскад підсилення, застосовують різні фазоінверсні резистивні каскади, один з варіантів яких на транзисторі $VT1$ наведений на рис. 3.91в.

Схеми вихідних каскадів на рис. 3.91 досить часто використовувалися в ранніх випусках підсилювачів в інтегральному виконанні, коли відчувалися технологічні перешкоди у виготовленні транзисторів з різним типом провідності ($p-n-p$ і $n-p-n$) на одній підкладинці. Останнім часом поширюється застосування вихідних каскадів як у дискретному, так і в інтегральному виконанні, побудовані на різнотипних транзисторах (схеми з додатковою симетрією).

Раніше в пп. 3.6.1 зазначалось, що через великі власні нелінійні спотворення режим класу B рідко використовується під час побудови підсилювачів і перевага віддається режиму класу AB . У такому випадку дещо збільшується потужність, яка розсіюється в транзисторі, і зменшується к.к.д. підсилювача. Особливо це зменшення помітне за

малих значень відносної амплітуди, тобто за невеликих значень вихідної потужності, що практично не має принципового значення.

На рис. 3.92 наведено схему вихідного підсилювача потужності, в якій для забезпечення режиму роботи класу *AB* використовуються додаткові кола зміщення. Кола зміщення складаються з резисторів зміщення R_{3M1} і R_{3M2} , що утворюють з діодами *VD1* і *VD2* нелінійні подільники напруги. Використання в подільниках діодів дозволяє додатково забезпечити параметричну стабілізацію режиму спокою підсилювача. Температурні зміни напруги на діодах компенсують температурні зміни напруги емітерних переходів транзисторів.

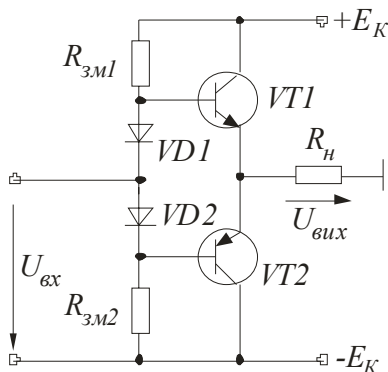


Рис. 3.92. Схема вихідного підсилювача потужності з додатковими колами зміщення

На рис. 3.93 наведено схему з одним джерелом живлення, в якій навантаження приєднане через розділовий конденсатор до спільного виведення схеми. Для формування напруги, яка керує вихідними транзисторами *VT2* і *VT3*, в підсилювачі використовується додатковий каскад на транзисторі *VT1*, ввімкненим за схемою із спільним емітером. Резистор в емітерному колі цього транзистора створює коло послідовного НЗЗ за вихідним струмом, що стабілізує режим роботи каскаду. Резистор зміщення робочої точки $R_{под1}$ транзистора *VT1* приєднаний безпосередньо до виходу підсилювача. Це формує коло загального паралельного НЗЗ за вихідною напругою, стабілізує режим спокою підсилювача і зменшує його вихідний опір. Резистор R_{3M} забезпечує роботу вихідних транзисторів підсилювача в режимі класу *AB*. Для параметричної стабілізації цього режиму використовується терморезистор. Резистор R_K є навантажувальним для каскаду підсилення на транзисторі *VT1*.

Під час виконання вихідного каскаду на транзисторах за схемою із спільним колектором, для одержання повної амплітуди вихідного сигналу

попередній каскад слід живити від джерела підвищеної напруги. З цією метою в схему підсилювача введено елементи $R_{вд}$ і $C_{вд}$, які утворюють коло позитивного зворотного зв'язку за напругою живлення. Часто це коло називають також вольтододатком, тому що воно збільшує напругу живлення попереднього каскаду підсилювача. На інтервалі провідності транзистора $VT3$ конденсатор $C_{вд}$ заряджається від джерела живлення через резистор $R_{вд}$. На інтервалі провідності транзистора $VT2$ напруга конденсатора забезпечує протікання базового струму цього транзистора через резистор R_K .

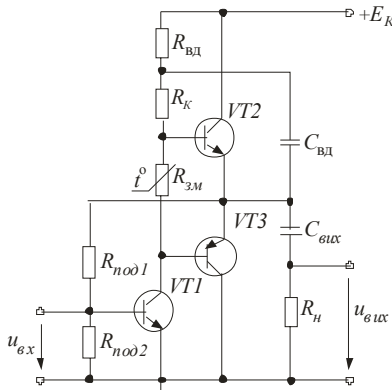


Рис. 3.93. Схема вихідного підсилювача потужності з одним джерелом живлення

Під час проектування вихідних підсилювачів потужності часто в ролі вихідних використовують схеми складених транзисторів. При цьому застосовують каскади на складених транзисторах різних типів провідності (рис. 3.94а, б, в). Таке рішення дозволяє суттєво знизити потужність, що позитивно позначається на параметрах всього пристрою.

У схемах рис. 3.94а, б застосовується одне джерело живлення завдяки тому, що конденсатор, ввімкнений послідовно з навантаженням, після заряджання до напруги E_K (напруга на емітерах транзисторів $VT3$ і $VT4$) в статичному режимі працює в один з напівперіодів як джерело живлення. Ємність конденсатора C доводиться обирати великою через мале значення опору R_n . Так, якщо припустимо, що на частоті ω_n коефіцієнт передачі зменшувався до 0,7 свого значення на середніх частотах і правдиве рівняння $\omega_n = 1/\tau_p$, де $\tau_p = R_n C$, то за $\omega_n = 100$, $R_n = 4 \text{ Ом}$ ємність конденсатора $C = 2500 \text{ мкФ}$. У більш складних випадках значення C

визначають, виходячи із значення коефіцієнта частотних спотворень M_H , яке задане для цього кола.

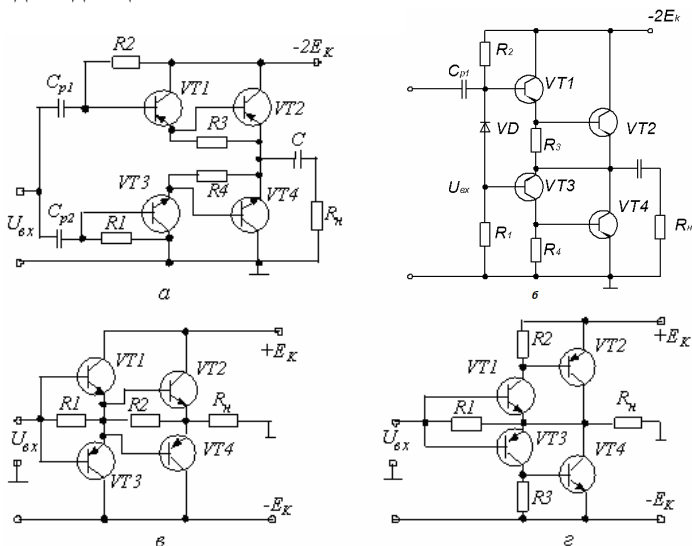


Рис. 3.94. Наведені схеми:

а, б, в, г – каскадів вихідних підсилювачів потужності на складених транзисторах різних типів провідності

Вихідні каскади (рис. 3.94в, г) як правило встановлюють на виході операційних підсилювачів і охоплюють глибоким негативним зв'язком. Тому в них інколи відсутня напруга зміщення у першій парі транзисторів VT_1, VT_3 . Нелінійні спотворення, що виникають, зменшуються за рахунок кола НЗЗ.

На рис. 3.94г показаний інший тип емітерного повторювача. У ньому транзистор VT_1 (VT_3) ввімкнений за схемою із СК, а транзистор VT_2 (VT_4) – за схемою із СЕ. Активні прилади, з'єднані у подібні схеми, розглядаються як один транзистор з відповідними еквівалентними параметрами і називають його композитивним транзистором з відповідною електропровідністю (в розглядуваному випадку VT_1 – VT_2 – композитивний n - p -транзистор, а VT_3 – VT_4 – p - n - p -транзистор).

У високоякісних підсилювачах доводиться вводити напругу зміщення аналогічно тому, як це було здійснено на рис. 3.92 (рис. 3.94б). При цьому зменшуються спотворення, що спостерігаються за малих значень вхідного сигналу, за яких виявляється нелінійність вхідних характеристик транзисторів (викривлення типу “сходінка”). Причину її появи пояснює рис. 3.95. З нього бачимо, що вхідна напруга за відсутності зміщення створює імпульси струмів баз (i_{B1}, i_{B3}). Під час підсумовування

одержуємо струм, який суттєво відрізняється від синусоїдного. Під час подачі на бази транзисторів напруги зміщення U_{0BE} імпульси струму також відрізняються від половинок синусоїди. Проте під час їх підсумовування вихідний еквівалентний струм транзисторів $i_{EЕК}$ на опори навантаження і вихідна напруга мають практично синусоїдну форму.

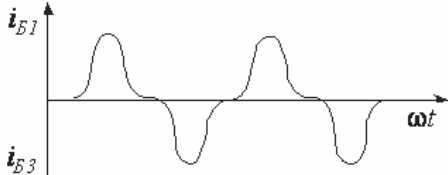


Рис. 3.95. Форма імпульсів струмів баз

Значення напруги зміщення U_{0BE} (напруга між базами транзисторів $VT1$ і $VT3$; рис. 3.94б) зазвичай визначають як напругу, більшу за ту, яка є в точці перетину з віссю абсцис дотичної, проведеної до прямолінійної ділянки вхідної ВАХ транзистора (U_{0BE1}, U_{0BE3} на рис. 3.96). При цьому їх доводиться коригувати так, щоб струми спокою емітерів I_{0E1}, I_{0E3} транзисторів були однакові (за ідентичності пліч іншої частини).

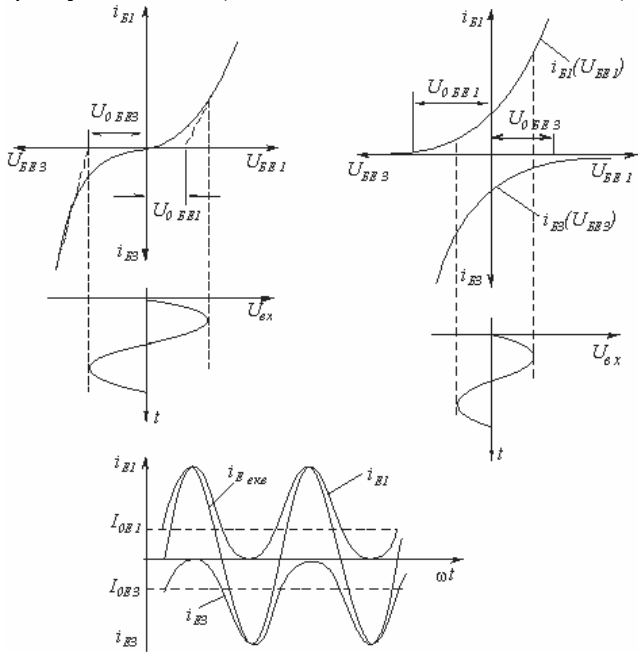


Рис. 3.96. Графіки ВАХ транзисторів

Оскільки безтрансформаторні каскади зазвичай працюють з великими струмами, у схемах слід передбачати поліпшену термостабілізацію. Її забезпечують або за рахунок введення досить глибокого НЗЗ за постійним струмом, або за допомогою термозалежних опорів. При цьому слід звернути увагу на правильний вибір опорів у базових колах потужних вихідних транзисторів, які мають бути досить малими (орієнтовно декілька десятків – декілька сотень Ом), щоб за максимальної температури транзистора виконувалась нерівність $U_{BE\text{ пор}} \geq I_{KB0\text{ max}} R_1$, де $U_{BE\text{ пор}}$ – напруга, за якої з'являється вхідний струм у транзистора.

Значення коефіцієнта нестабільності обирається залежно від діапазону зміни температури навколишнього середовища в границях від 2 до 10.

У зв'язку з тим, що вихідні потужні транзистори є найбільш вузькосмуговими компонентами підсилювача, їх гранична частота f_{h2IE} має бути в 2...3 рази більше, ніж верхня робоча частота підсилювача f_v : $f_{h2IE} \geq (2...3)f_v$. За меншого запасу виникають великі фазові спотворення, погіршується к.к.д. у діапазоні високих частот та енергетичні характеристики каскаду. Граничні частоти транзисторів попереднього підсилювача рекомендовано обирати більшими (8...12) f_v .

З урахуванням 10...20% запасу вихідні транзистори потрібно обирати так, щоб задовольнялися вимоги:

$$I_{K\text{ max}} \geq (0,8...0,9)I_{нм};$$

$$U_{KE\text{ max}} \geq 2(1,1...1,2)U_{нм};$$

$$P_{K\text{ max}} \geq (2...3)P_{н\text{ max}}.$$

Через те, що в безтрансформаторних вихідних каскадах узгодження вихідного опору з навантаженням неможливе, в загальному випадку корисна потужність, яка віддається в навантаження, залежить від опору R_n (рис. 3.97).

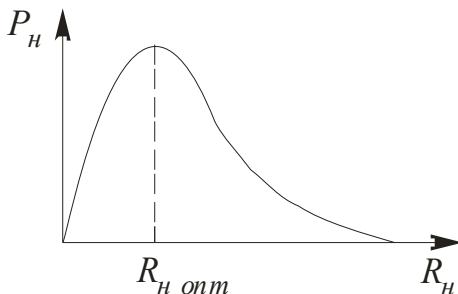


Рис. 3.97. Графік залежності потужності, яка віддається в навантаження, від опору

У потужних безтрансформаторних каскадах, в яких транзистори ввімкнені з СК, може виникнути коротке замикання вихідних затискачів. Як правило, воно призводить до виходу з ладу транзисторів через перевищення колекторним струмом допустимого значення. Для захисту від коротких замикань в емітерні кола потужних вихідних транзисторів вмикають невеликі опори R_0 , які обмежують струм (рис. 3.98а), або вводять додаткові транзистори, які відкриваються тільки за великих струмів навантаження і, шунтуючи вхідне коло, утримують значення вихідного струму на безпечному рівні.

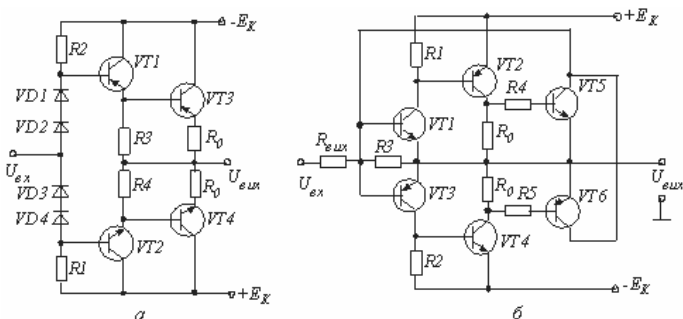


Рис. 3.98. Наведені:

а, б – принципів схеми безтрансформаторних каскадів, в яких транзистори ввімкнені з СК

Одна з можливих схем захисту за допомогою додаткових транзисторів VT_5 , VT_6 показана на рис. 3.98б. За короткого замикання вихідних затискачів струм через опір R_0 збільшується і викликає спад напруги $u = i_n R_0$, яка переводить у відповідні півперіоди транзистори VT_5 , VT_6 в режим насичення. При цьому вхідне коло потужного підсилювального каскаду шунтується. Як результат вхідна напруга як правило спадає на опорі $R_{вх}$, а струми транзисторів VT_2 , VT_4 не перевищують значень, за яких VT_5 , VT_6 відкрилися б. Подібний захист має високу швидкодію і забезпечує надійну роботу потужних підсилювальних каскадів. Під час його введення обов'язкова наявність додаткового опору $R_{вх}$, який обирають виходячи з мінімально допустимого значення опору навантаження підсилювача, до якого вмикається вихідний каскад.

Безтрансформаторні підсилювачі потужності мають коефіцієнт підсилення близький до одиниці: $K_u \approx 1$. Підсилення за потужністю $K_p = K_u K_i$ виконують за рахунок великого підсилення за струмом K_i .

У тих випадках, коли потрібно забезпечити підсилення за напругою або отримати великий вихідний опір, застосовують двотактні підсилювачі потужності, виконані за схемою із СЕ (рис. 3.99). У схемі транзистори $VT1$, $VT2$ працюють у режимі класу B і кожний з них підсилює “власну” півхвилю вхідної напруги. На відміну від каскаду на транзисторах, увімкнених за схемою із СК, вихідний опір цього каскаду більший і визначається опором r'_k . Коефіцієнт підсилення за напругою залежить від опору навантаження

$$K_u \approx \frac{h_{21E} R_H}{R_{BH} + R_{BK}}. \quad (3.174)$$

Тому що h_{21E} у транзисторів $VT1$ і $VT2$ різні, то різні півхвилі підсилюються не однаково і без введення ЗЗ нелінійне спотворення сигналу великі. Місцевий ЗЗ, введений за допомогою резистора R_2 , ефективний тільки тоді, коли виконуються умови $r_b \ll h_{21E} R_2$, $h_{21E} \gg 1$, $R_2 \gg r_E$, $R_{BH} \rightarrow 0$. Тоді (3.174) набуває вигляду

$$K_u \approx R_H / R_2$$

і нелінійні викривлення будуть відсутні (за однакових резисторів R_2). Каскад зсуває на 180° фазу вихідної напруги відносно фази вхідної.

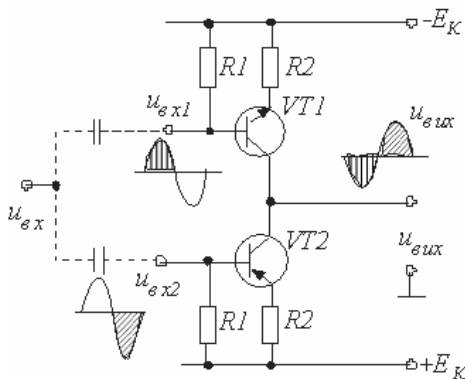


Рис. 3.99. Принципова схема двотактного підсилювача потужності, виконаного за схемою із СЕ

Розглянуті принципи побудови вихідних каскадів на біполярних транзисторах використовуються і під час проектування вихідних підсилювачів потужності на польових транзисторах. На рис. 3.100, як приклад, наведено схему вихідного підсилювача потужності на МОН-транзисторах із індукованим каналом. Від пристроїв на біполярних транзисторах такі схеми відрізняються меншими нелінійними спотвореннями і більшою температурною стійкістю. Останнє пояснюється

відсутністю в польовому транзисторі механізму температурного позитивного зворотного зв'язку, властивого біполярним транзисторам.

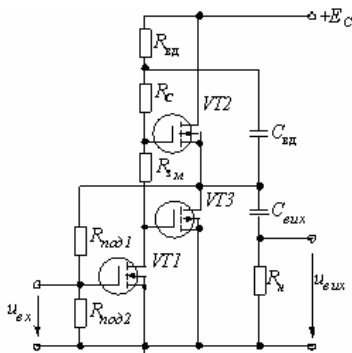


Рис. 3.100. Схема вихідного підсилювача потужності на МОН-транзисторах із індукованим каналом

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Що таке електронний підсилювач?
2. У чому полягає принцип використання керованих нелінійних елементів для підсилення електричних сигналів?
3. Які існують структурні схеми підсилювальних пристроїв?
4. Чому в електронному підсилювачі відбувається підсилення потужності?
5. За якими ознаками класифікують підсилювальні пристрої?
6. Які показники характеризують роботу підсилювача?
7. Що таке нормована амплітудно-частотна характеристика?
8. Як визначити сумарний коефіцієнт підсилення підсилювального пристрою, якщо коефіцієнти окремих каскадів виражені безрозмірними величинами або в децибелах?
9. Чим відрізняються амплітудно-частотні характеристики підсилювачів постійного та змінного струмів?
10. Які спотворення підсиленого сигналу ви знаєте і в чому причина їх появи?
11. Що таке передавальна функція підсилювального пристрою?
12. Як з передавальної функції одержати годограф підсилювального пристрою?
13. Поясніть, чому ЛАЧХ та ФЧХ підсилювального пристрою можуть бути побудовані підсумовуванням відповідних характеристик типових ланок.
14. Як за схемою підсилювального пристрою одержати його ЛАЧХ та ФЧХ?
15. Що таке зворотний зв'язок у підсилювачі?
16. Які види зворотного зв'язку ви знаєте?
17. Як впливають різні види кіл зворотного зв'язку на абсолютну та відносну величини коефіцієнта підсилення підсилювача?
18. Як зміниться смуга пропускання підсилювального пристрою під час введення різних кіл зворотного зв'язку?
19. Поясніть, яким чином введення кіл зворотного зв'язку впливає на спотворення вихідного сигналу підсилювача?
20. Вхідний опір якого підсилювача більший: охопленого послідовним колом зворотного зв'язку за вихідною напругою або струмом?
21. Які типи зворотного зв'язку впливають на вихідний опір підсилювального пристрою?
22. Що таке запас стійкості за фазою та амплітудою?
23. Від яких

параметрів залежить коефіцієнт підсилення каскаду на транзисторі за схемою із СЕ? **24.** На які класи поділяють режими роботи підсилювачі? Чим вони характерні? **25.** Як обирають робочу точку транзистора? **26.** Як визначити параметри каскаду за схемою із СЕ за його роботи в класі A ? **27.** Чому робота транзисторного каскаду в класі B супроводжується появою значних викривлень? **28.** Чим відрізняється клас підсилення AB від класу B ? **29.** Поясніть призначення елементів у схемі RC -підсилювача. **30.** Як побудувати еквівалентну схему підсилювача? **31.** Чому в RC -підсилювачі зменшується підсилення на низьких частотах? **32.** Чому в RC -підсилювачі зменшується підсилення на високих частотах? Від яких елементів схеми залежить коефіцієнт підсилення K і смуга пропускання RC -підсилювача? Які методи стабілізації режиму спокою вам відомі? **33.** Чому схема транзисторного каскаду з послідовним НЗЗ за струмом навантаження використовується частіше, ніж схема каскаду з паралельним НЗЗ за вихідною напругою? **34.** Як залежать коефіцієнт підсилення і передавальна функція каскаду з колом послідовного НЗЗ за струмом навантаження від опору R_E ? **35.** Що таке коефіцієнт нестабільності і як він впливає на точність підтримки режиму спокою каскаду за зміни температури навколишнього середовища? **36.** Як забезпечується режим постійного струму в каскаді на польовому транзисторі, який ввімкнений за схемою із СВ? **37.** Чому дорівнює коефіцієнт підсилення каскаду на польовому транзисторі із спільним витоком? **38.** Доведіть, що коефіцієнт підсилення емітерного повторювача за напругою завжди менше одиниці. **39.** Чому дорівнює вхідний опір емітерного повторювача? **40.** Яка властивість біполярного і польового транзисторів використовується під час побудови схем генераторів струму? **41.** Який принцип використовується під час побудови транзисторних схем джерел напруги? **42.** Як нестабільність вихідної напруги джерела еталонної напруги зв'язана з нестабільністю струму використовуваного генератора і параметрами навантаження? **43.** Для чого призначена схема "струмового дзеркала"? **44.** За яких умов вихідний струм схеми "струмового дзеркала" дорівнює його вхідному струму? **45.** Чому застосування в транзисторному каскаді підсилення схеми активного навантаження підвищує коефіцієнт підсилення пристрою? **46.** Доведіть, що для складеного транзистора виконується умова $h_{21\Sigma} > h_{21E1}h_{21E2}$. **47.** Які викривлення з'являються в імпульсному сигналі на виході RC -підсилювача? **48.** Як можна забезпечити корекцію АЧХ RC -підсилювача у ділянці високих частот? **49.** За допомогою яких елементів здійснюється корекція низькочастотних викривлень і як обирається їх величина? **50.** Що таке диференціальний підсилювач? **51.** Чому коефіцієнт підсилення диференціального підсилювача за заданої стабільності струму спокою завжди більше коефіцієнта підсилення каскаду на одиночному транзисторі? **52.** Які напруги зводяться синфазними? **53.** Чому коефіцієнт передачі диференціального підсилювача для синфазної складової набагато менший, ніж для диференціальної? **54.** Доведіть, що за використання в емітерному колі транзисторів диференціального каскаду схеми генератора струму коефіцієнт підсилення синфазних складових зменшується? **55.** Як залежать підсилення і спотворення від кількості каскадів у багатокаскадному підсилювачі? **56.** Як введення розділових конденсаторів впливає на ЛАЧХ

багатокаскадного підсилювача з RC -зв'язками? **57.** Чому необхідне узгодження режиму за постійним струмом в багатокаскадному підсилювачі постійного струму? **58.** Що таке дрейф нуля підсилювача постійного струму? **59.** Як потрібно обирати параметри каскадів багатокаскадного підсилювача з точки зору зменшення його дрейфу нуля? **60.** З якою метою в емітерні кола каскадів підсилення постійного струму ввімкнені стабілітрони? **61.** Як будуються $M-DM$ підсилювачі постійного струму? **62.** Чим відрізняються принципові схеми вибіркового підсилювачів від RC -підсилювачів? **63.** Для чого у вибіркового підсилювачі застосовується неповне приєднання контуру до транзистора? **64.** Від чого залежить к.к.д. підсилювача потужності? **65.** Який підсилювач зветься підсилювачем потужності? **66.** Поясніть принцип дії і назвіть особливості однотактного трансформаторного каскаду. **67.** Назвіть переваги двотактного трансформаторного підсилювача потужності. **68.** Поясніть принцип дії безтрансформаторного підсилювача потужності. **69.** Якими позитивними якостями і недоліками відзначається безтрансформаторний підсилювач потужності? **70.** Поясніть, чому застосування комплементарних транзисторів дозволяє спростити схеми підсилювачів потужності? **71.** Яку потужність, що розсіюється в підсилювачі потужності, зв'язана з амплітудою його вихідної напруги? **72.** Чому вихідні транзистори підсилювачів потужності зазвичай вмикають за схемою із спільним колектором? **73.** Чому дорівнює максимально можливий к.к.д. підсилювача потужності, який працює в класі B ? **74.** Як здійснюється захист вихідних транзисторів безтрансформаторного підсилювача потужності від короткого замикання вихідного кола?

РОЗДІЛ 4 ОПЕРАЦІЙНІ ПІДСИЛЮВАЧІ

4.1. Призначення та структурна схема операційного підсилювача

Схемотехніка операційних підсилювачів була відома ще до появи лінійної інтегральної схемотехніки. У класичній електроніці до класу операційних підсилювачів (ОП) відносили багатокаскадні високоякісні підсилювачі постійного струму з негативним зворотним зв'язком, які використовували в аналоговій обчислювальній техніці для виконання операцій алгебраїчного додавання, віднімання, множення, ділення, диференціювання, інтегрування, логарифмування і т. інше. Це і зумовило їх назву – операційні (розв'язувальні) підсилювачі.

Успіхи планарної технології зумовили появу серійних партій ОП у вигляді інтегральних мікросхем, що дозволило значно удосконалити їх технічні експлуатаційні показники. Такі ОП тепер використовують не лише для виконання математичних операцій, а й для підсилення, перетворення, формування і обробки електричних сигналів. Все це суттєво розширило універсальність і функціональну орієнтацію лінійних інтегральних ОП.

Інтегральні ОП будують за схемою підсилення з безпосереднім зв'язком між окремими каскадами з диференціальним входом і біполярним відносно амплітуди підсилювального сигналу виходом. Це забезпечує нульові потенціали на вході і виході ОП за відсутності керуючих сигналів на його вході. Тому такі підсилювачі легко з'єднувати послідовно за безпосереднього зв'язку між каскадами, а також досить просто охопити будь-якими колами зворотного зв'язку.

Операційний підсилювач – це аналогова інтегральна схема, яка має, як мінімум, п'ять виведень (рис. 4.1). Два виведення ОП використовуються як входні, одне виведення є вихідним, два інших використовуються для підмикання джерела живлення ОП.

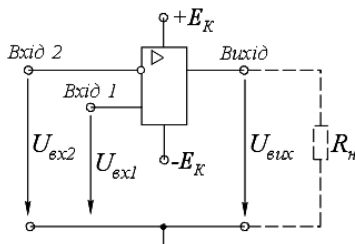


Рис. 4.1. Аналогова інтегральна схема операційного підсилювача

В інженерній практиці здебільшого застосовують підсилювачі напруги. ОП, які випускаються промисловістю, характеризуються великим вхідним, низьким вихідним опором і дуже високим коефіцієнтом підсилення за напругою.

Якщо уявити ОП ідеальною моделлю, то він повинен мати такі властивості:

- коефіцієнт підсилення з напруги наближається до нескінченності ($K_0 \rightarrow \infty$);
- вхідний опір наближається до нескінченності ($R_{вх0} \rightarrow \infty$);
- вихідний опір наближається до нуля ($R_{вх0} \rightarrow 0$);
- якщо вхідна напруга дорівнює нулю, то вихідна напруга також дорівнює нулю ($U_{вх} = 0 \rightarrow U_{вих} = 0$);
- нескінченна смуга частот, що підсилюються ($f_b \rightarrow \infty$).

Зазвичай досягти цього повністю не можна, бо неможливо одержати на виході підсилювача сигнал нескінченно великої потужності за досить малих розмірів структури мікросхеми. Але аналізують ці схеми, вважаючи, що через нескінченно великий вхідний опір входи ОП не споживають струми від джерела сигналу, і оскільки $K_0 \rightarrow \infty$, то напруга керування між входами дорівнює нулю.

З урахуванням фазових співвідношень вхідного та вихідного сигналів один з вхідних виведень (вхід 1, рис. 4.1) називається неінвертувальним, а другий (вхід 2) – інвертувальним. Вихідна напруга $U_{вих}$ пов'язана з вхідними напругами $U_{вх1}$ і $U_{вх2}$ співвідношенням

$$U_{вих} = K_0(U_{вх1} - U_{вх2}), \quad (4.1)$$

де K_0 – власний коефіцієнт підсилення ОП з напруги.

З виразу (4.1) бачимо, що ОП сприймає тільки різницю вхідних напруг, яка називається диференціальним вхідним сигналом, і нечутливий до будь-якої складової вхідної напруги, яка діє одночасно на обидва входи (сінфазний вхідний сигнал).

Як було зазначено раніше, K_0 в ОП має наближатися до нескінченності, проте на практиці він обмежується значенням $10^5 \dots 10^6$ або $100 \dots 120$ дБ.

Як джерело живлення ОП використовують двополярне джерело напруги ($+E_K$, $-E_K$). Середнє виведення цього джерела, як правило, є спільною шиною для вхідних і вихідних сигналів і в більшості випадків не підмикається до ОП. У реальних ОП напруга живлення лежить у діапазоні $\pm 3V \dots \pm 18V$. Використання джерела живлення із середньою точкою передбачає зміни не тільки рівня, але й полярності як вхідної, так і вихідної напруги ОП.

Увімкнення ОП у зовнішнє коло з джерелом вхідного сигналу $\pm U_{вх}$, опором навантаження R_n і двома джерелами живлення E_K^+ і E_K^- показано

на рис. 4.2а. Джерело живлення має три режими: позитивний, негативний і спільноземлений. Таке джерело називається джерелом з розщепленим живленням. Зазвичай джерела живлення E_K^+ і E_K^- симетричні, тобто мають рівні напруги. Але існують спеціальні ОП з несиметричним живленням (наприклад, $E_K^+ = 12 В$ і $E_K^- = -6 В$) або однополярне живлення. Від ОП до джерела живлення струми повертаються через навісні елементи, у такому випадку через опір навантаження. Вхідна напруга диференціальна незалежно від того, який із входів підсилювача заземлений.

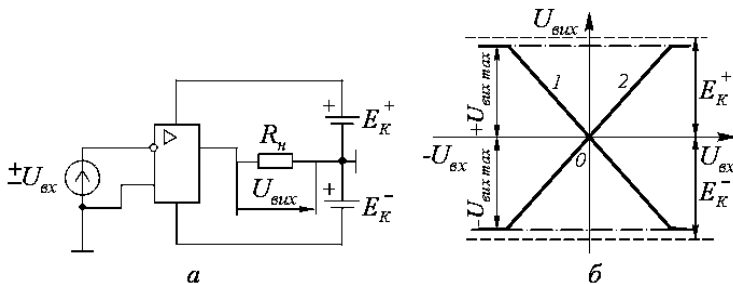


Рис.4.2 Наведено:

а – схема увімкнення ОП у зовнішнє коло;

б – передавальні характеристики ОП

Передавальні характеристики ОП $U_{вих} = f(U_{вх})$ (рис.4.2б), які належать до інвертувального і неінвертувального входів, зображуються у вигляді двох кривих. Як бачимо, вхідні і вихідні напруги можуть симетрично змінюватися відносно нуля (бути біполярними). За заземленого неінвертувального входу (рис. 4.2а) сигнал передається на вихід підсилювача з інвертуванням фази вхідного сигналу (крива 1). За заземлення інвертувального входу фаза підсилювального сигналу в процесі підсилювання не змінюється (крива 2). Вихідна напруга знімається відносно середньої точки джерела живлення. Якщо $U_{вх} = 0$, то $U_{вих} = 0$, в чому й полягає умова балансу ОП.

Нахиленим (лінійним) ділянкам передавальних характеристик відповідають пропорційні залежності вихідної напруги від вхідної. За відсутності зовнішніх кіл зворотного зв'язку нахил передавальних характеристик $\frac{\Delta U_{вих}}{\Delta U_{вх}}$ визначається власним коефіцієнтом підсилення K_0 . Граничне значення амплітуди вихідного сигналу близьке до $2E_K$. Але при цьому значно зростають нелінійні спотворення підсилювального сигналу. Горизонтальні ланки передавальних характеристик відповідають режиму насичення або відсічки транзистора вихідного каскаду. При

цьому зміна вхідної напруги не викликає зміни вихідної напруги, яка досягає максимуму, близького до E_K .

Реальні ОП мають як правило більшу кількість виведень, ніж п'ять. Вони використовуються для підмикання зовнішніх кіл частотного корегування, які формують потрібний вид ЛАЧХ підсилювача.

Реалізація перелічених вище вимог до електричних параметрів ОП неможлива на основі схеми однокаскадного підсилювача. Тому реальні ОП будуються на основі дво- або трикаскадних підсилювачів постійного струму.

На рис. 4.3 показано структурну схему трикаскадного ОП. Вона складається з вхідного, узгоджувального і вихідного каскадів підсилення. Аналіз електричних параметрів ОП показує, що їх практична реалізація передбачає використання як вхідного каскаду ОП диференціального підсилювального каскаду, що дозволяє максимально зменшити величину дрейфу підсилювача, одержати достатньо велике підсилення, забезпечити одержання максимально великого вхідного опору і максимально заглушити діючі на вході синфазні складові, зумовлені зміною температури навколишнього середовища, зміною напруги живлення, старінням елементів і т. інше.

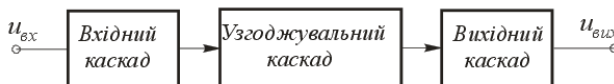


Рис. 4.3 Структурна схема трикаскадного ОП

Узгоджувальний каскад служить для узгодження вихідного сигналу диференціального підсилювача з вихідним каскадом ОП, забезпечуючи необхідне підсилення сигналу за струмом та напругою, а також узгодження фаз сигналів.

Вихідний каскад, який, як правило, виконується за двотактною схемою, забезпечує потрібне підсилення сигналу за потужністю. Найчастіше вихідний каскад створюється за схемою СК (емітерний повторювач), що забезпечує необхідне навантаження всієї схеми ОП.

На рис. 4.4. показано спрощену принципову електричну схему трикаскадного ОП. Перший каскад виконаний на диференціальному підсилювачі (транзистори $\nu T1$ і $\nu T2$) з джерелом стабільного струму на транзисторах $\nu T3$ і $\nu T4$ (схема «струмового дзеркала»). Для зменшення потужності, яка розсіюється в підсилювачі, резистор зміщення $R_{зм}$ «струмового дзеркала» живиться від одного джерела живлення ОП. Резистори R_{E1} і R'_{E1} , забезпечуючи введення в коло кожного транзистора диференціального каскаду місцевого послідовного НЗЗ струмом навантаження, збільшують вхідний опір підсилювача.

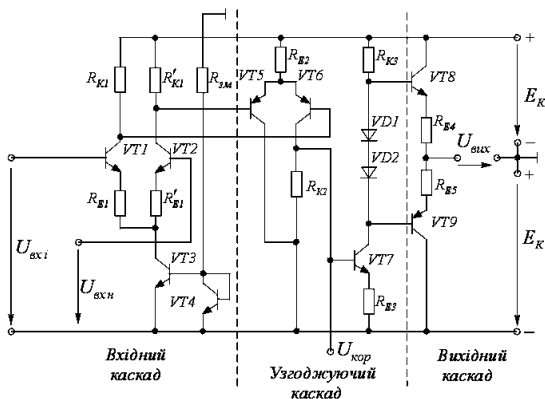


Рис. 4.4. Спрощена принципова електрична схема трикаскадного ОП

Узгоджувальний каскад підсилювача також виконаний за схемою диференціального каскаду (транзистори $VT5$ і $VT6$), на виході якого під'єднаний каскад за схемою зі спільним емітером ($VT7$). Особливостями цього каскаду є використання в диференціальному підсилювачі транзисторів, провідність яких протилежна провідності транзисторів вхідного каскаду, і застосування несиметричного виходу. Внаслідок цього навантажувальний резистор у колекторному колі транзистора $VT6$ відсутній. Режим за постійним струмом в каскаді на транзисторі $VT7$ стабілізується введенням кола послідовного НЗЗ струмом навантаження. Резистор R_{K3} є навантажувальним для каскаду на транзисторі $VT7$. В узгоджувальному каскаді двофазний сигнал перетворюється в однофазний. Із схеми бачимо, що струм другого каскаду не фіксується джерелом стабільного струму в колі емітерів транзисторів, оскільки від цього каскаду не вимагається ослаблення синфазного сигналу загальною вигляду, який практично відсутній на виході першого диференціального підсилювача. Внаслідок цього другий каскад ОП працює в режимі з міліамперними струмами, забезпечуючи підсилення напруги порядку кількох сотень.

У вихідному каскаді підсилювача використано схему двотактного підсилювача потужності, який працює в класі АВ. Потрібне для цього початкове зміщення задається діодами $VD1$ і $VD2$. Ці самі діоди забезпечують температурну стабілізацію режиму спокою вихідного підсилювача. Емітерні резистори R_{E4} і R_{E5} забезпечують узгодження параметрів комплементарної пари транзисторів вихідного каскаду ОП і обмежують його максимальний вихідний струм.

Схема підсилювача рис. 4.4 має три виведення для підмикання двополярного джерела живлення, вихідне виведення, виведення для

підмикання зовнішнього кола корекції $U_{кор}$ і два вхідні виведення. Коло зовнішньої корекції дозволяє потрібним чином змінювати частотну характеристику підсилювача, що важливо за введення в нього різних кіл зворотного зв'язку. Слід зазначити, що кола корекції часто вбудовуються безпосередньо в підсилювач.

Більш простою є схема двокаскадного ОП, з якої виключено узгоджувальний каскад, тому потрібний K_0 забезпечується як вхідним диференціальним, так і вихідним каскадами. Практична реалізація такого рішення наштовхується на труднощі, пов'язані з тим, що вхідний опір диференціального каскаду зворотно пропорційний сумарному емітерному струму його транзисторів, в той час як значення K_0 прямо пропорційно цьому струму. Тому намагання збільшити підсилення диференціального каскаду призводить до зменшення вхідного опору підсилювача.

Розв'язання цього протиріччя сприяє використання у першому каскаді схеми динамічного навантаження (див. п.3.11). Таке схематичне рішення стало можливим після освоєння технології виготовлення на спільній підкладці ІС біполярних транзисторів різного типу провідності з ідентичними характеристиками. На рис.4.5. наведено спрощену схему двокаскадного ОП типу К544УД1. Вхідний каскад підсилювача виконаний за диференціальною схемою на n -канальних польових транзисторах $VT2$ і $VT5$ з керуючим p - n -переходом. Як навантаження використано схему «струмового дзеркала» на транзисторах $VT1, VT3, VT4$, а струм витоків стабілізований генератором струму на транзисторах $VT6, VT7$.

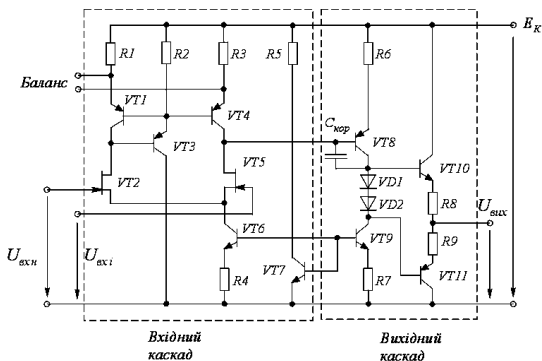


Рис.4.5. Спрощена принципова електрична схема двокаскадного ОП типу К544УД1

Вихідний каскад утворюють підсилювач на транзисторі $VT8$, ввімкненому за схемою з СЕ і охопленому колом послідовного НЗЗ струмом навантаження ($R6$), і двотактний підсилювач потужності на комплементарних транзисторах $VT10$ і $VT11$. Використання в цьому каскаді

схеми динамічного навантаження на транзисторі VT9 дозволяє підвищити його коефіцієнт підсилення. Частотні властивості вихідного каскаду коригують внутрішнім або зовнішнім конденсатором $C_{кор}$, який шунтує колекторний перехід транзистора VT8.

Зараз серійно випускаються інтегральні ОП, які виконані за двокаскадною та трикаскадною схемами.

4.2. Головні параметри операційного підсилювача

Операційний підсилювач є складним електронним пристроєм, правильне застосування якого залежить від розуміння його роботи та знання основних вимог, які він ставить до схем електронних систем, що розробляються. Нижче наведено головні параметри ОП, що характеризують його роботу.

Коефіцієнт підсилення з напруги K_0 характеризує здатність ОП підсилювати диференціальний сигнал, що подається на його входи:

$$K_0 = \frac{\Delta U_{вих}}{\Delta U_{вх}}.$$

Типове значення коефіцієнта підсилення ОП становить до $10^5 \dots 10^6$ або 100...120дБ.

Вхідна напруга зміщення – це напруга, яка зумовлена, головним чином, неідентичністю напруг емітерних переходів транзисторів вхідного диференціального підсилювача (розбалансування підсилювача). Наявність цієї напруги призводить до порушення умови, згідно з якою $U_{вих} = 0$ за $U_{вх} = 0$. За розбалансування на виході підсилювача існує деяка напруга $+\Delta U_{вих}$ або $-\Delta U_{вих}$ (криві 1 і 3 на рис. 4.6а) при $U_{вх} = 0$. Для усунення розбалансування (крива 2) на вхід підсилювача потрібно подати напругу зміщення $U_{зм}$ (рис. 4.6б) в K_0 разів меншу за відхилення вихідної напруги. Типове значення цієї напруги одиниці – десятки мілівольт.

Вхідний струм $I_{вх}$ (вхідний струм зміщення) – струм, який протікає у вхідних виводах ОП і необхідний для забезпечення потрібного режиму роботи його транзисторів за постійним струмом. Типове значення цього струму одиниці мікроампер – сотні наноампер.

Різниця вхідних струмів $\Delta I_{вх}$ (струм зсуву). Природа цього струму складається, як правило, в неоднаковості коефіцієнтів передачі струму h_{21E} транзисторів вхідного каскаду ОП. Чисельно він дорівнює модулю різниці вхідних струмів підсилювача

$$\Delta I_{вх} = |I_{вх1} - I_{вх2}|. \quad (4.2)$$

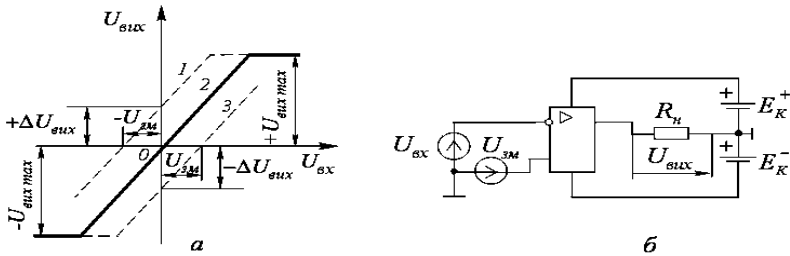


Рис.4.6. Наведені:

а – передавальна характеристика ОП, *б* – схема усунення розбалансу ОП

Типове значення параметра – від одиниць мікроампер до одиниць і десятих часток наноампер.

Вхідний опір $R_{вх\ o}$. Розрізняють диференціальний вхідний опір $R_{вх\ o\ диф}$ і синфазний вхідний опір $R_{вх\ o\ син}$.

$R_{вх\ o\ диф}$ визначають як опір між входами підсилювача, а $R_{вх\ o\ син}$ – як опір між об'єднаними вхідними виведеннями і нульовою шиною.

Підвищення вхідного опору диференціального підсилювача досягається зниженням базових струмів спокою транзисторів $VT1$ і $VT2$ (див.рис.4.4) до мізерно малих значень (одиниці наноампер), але це погіршує роботу диференціального підсилювача через зменшення його динамічного діапазону, під яким розуміють виражене у децибелах відношення максимального сигналу до мінімального. Для запобігання такому фактору як $VT1$ і $VT2$ застосовують супербета транзистори, які відрізняються великими коефіцієнтами підсилення за струмом (одиниці тисяч) за рахунок використання в них гранично тонкої бази. Проте використання таких транзисторів помітно ускладнює задачу стабілізації диференціального підсилювача. Тому у деяких випадках підвищення вхідного опору ОП досягається використанням в його вхідному каналі польових транзисторів.

Типове значення вхідного опору – сотні кілоом.

Вихідний опір $R_{вих\ o}$ – це опір підсилювача, який розглядається як еквівалентний генератор. Типове значення вихідного опору – сотні Ом.

Коефіцієнт ослаблення синфазного сигналу $K_{ос\ сф}$ – визначає ступінь ослаблення (заглушення) синфазної складової вхідного сигналу. Його типове значення – 50...70 дБ.

Максимальна швидкість зміни вихідної напруги (V) характеризує частотні властивості підсилювача під час роботи в імпульсних схемах; вимірюється під час подачі на вхід ОП напруги східчастої форми. Типове значення швидкості зміни вихідної напруги – одиниці вольт/мікросекунд.

Частота одиночного підсилення F_{\max} – це частота, на якій модуль коефіцієнта підсилення ОП дорівнює одиниці. Зазвичай ця частота не перевищує декількох мегагерц.

Окрім перелічених звичайно задаються і гранично-допустимі значення головних експлуатаційних параметрів:

- максимально допустима напруга живлення;
- максимально допустимий вихідний струм;
- діапазон робочих температур;
- максимально допустима розсіювана потужність;
- максимально допустима вхідна синфазна напруга;
- максимально допустима вхідна диференціальна напруга і т. інше.

Більшість перелічених параметрів надто залежать від умов експлуатації. Ці залежності зазвичай задаються графічно.

4.3. Частотні властивості операційного підсилювача

Частотні властивості ОП залежно від умов його застосування характеризуються двома групами параметрів. До першої групи відносять параметри, які використовуються під час побудови аналогових схем. До них в першу чергу відносять передавальну функцію підсилювача і відповідні їй ЛАЧХ та ФЧХ.

Друга група параметрів, а саме максимальна швидкість зміни вихідного сигналу (швидкість відгуку підсилювача), яка характеризується часом установаження вихідної напруги і часом відновлення після перевантаження, застосовується для характеристики роботи ОП в імпульсних схемах.

Розглядаючи частотні властивості ОП, слід приймати до уваги наступне: ОП може як містити, так і не містити власні (внутрішні) кола корекції; ОП є багатокаскадним підсилювачем, тому його амплітудна і фазочастотна характеристики можуть бути одержані простим підсумовуванням відповідних характеристик його каскадів.

Слід зазначити, що на частотні властивості ОП окрім застосованих напівпровідникових приладів і внутрішніх кіл корекції дуже впливають паразитні ємності самої ІС. Проте в подальшому для спрощення розглядання впливом цих паразитних ємностей будемо нехтувати.

Зроблені припущення дозволяють припустити, що передавальна функція кожного каскаду ОП без урахування елементів кіл внутрішнього коригування у першому наближенні може бути описана виразом

$$W_i = \frac{K_i \text{НЗЗ}}{(T_i p + 1)},$$

де $T_i = \frac{\Phi_i}{(1 + \beta_i K_{0i})}$ – стала часу каскаду.

Цілком очевидно, що в різних каскадах через неоднаковість властивостей приладів і різної глибини місцевого НЗЗ сталі часу T_i будуть різними. Різними будуть і відповідні їм частоти зрізу. Отже, сумарні ЛАЧХ і ФЧХ можна побудувати підсумовуванням ЛАЧХ і ФЧХ окремих каскадів. На рис. 4.7 наведено побудовані таким чином ЛАЧХ трикаскадного (а) і двокаскадного (б) ОП.

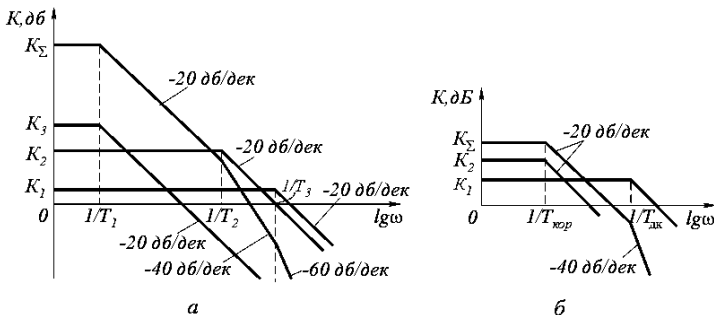


Рис. 4.7 Наведені ЛАЧХ:
а – трикаскадного ОП, б – двокаскадного ОП.

Слід зазначити, що якщо значення T_i близькі, то підсумований нахил ЛАЧХ буде менше -20 дБ/дек . Це створює певні труднощі під час використання такого ОП. Пояснюється це тим, що під час розробки конкретних схем сам ОП, як правило, охоплюють колами НЗЗ. За нахилу ЛАЧХ менше -20 дБ/дек відбувається втрата стійкості (див. п.3.5). У такому випадку в ОП вводять додаткове зовнішнє або внутрішнє кола корекції, які формують нахил його ЛАЧХ -20 дБ/дек у всьому діапазоні частот, доки $K(\omega) > 1$. Таке коригування зазвичай звужує смугу пропускання підсилювача.

Якщо стала часу одного з каскадів підсилювача суттєво більша інших, то нахил -20 дБ/дек у всьому діапазоні частот формується самим підсилювачем і додаткова корекція може не знадобитися.

Таким чином, у будь-якому випадку типова логарифмічна амплітудно-частотна характеристика ОП у всьому діапазоні частот має сталий нахил -20 дБ/дек і його передавальна функція описується виразом

$$W_{\text{ОП}} = \frac{K_{\text{ОП}}}{(T_{\text{ОП}} p + 1)}, \quad (4.3)$$

де $K_{\text{ОП}}$ – власний коефіцієнт підсилення ОП, який дорівнює K_0 ; $T_{\text{ОП}}$ – стала часу ОП.

Формування у всіх ОП однотипної ЛАЧХ продиктовано зручністю його практичного використання. Тому зроблене вище припущення про знехтування паразитними ємностями конструкції ОП цілком виправдано.

Слід зазначити, що формування ЛАЧХ, яка відповідає передавальній функції (4.3), у схемі двокаскадного ОП досягається більш простими засобами, ніж у схемі трикаскадного підсилювача. Пояснюється це тим, що максимальний нахил ЛАЧХ двокаскадного ОП становить лише -40 дБ/дек , водночас у трикаскадного ОП він дорівнює -60 дБ/дек . Тому для коригування двокаскадного ОП достатньо одного кола корекції, а для трикаскадного ОП таких кіл потрібно два.

Для коригування частотних властивостей двокаскадного ОП (див. рис. 4.5) використовують конденсатор $C_{\text{кор}}$. Стала часу вихідного каскаду визначається його ємністю $T_2 = C_{\text{кор}}(1+K) \cdot R_{\text{вих.дк}}$, де $K \gg 1$ - коефіцієнт підсилення каскаду з СЕ по постійному струму, $R_{\text{вих.дк}}$ - вихідний опір диференціального каскаду.

У диференціальному каскаді використано схему «струмового дзеркала», тому $R_{\text{вих.дк}}$ великий і $T_2 \gg T_{\text{дк}}$, де $T_{\text{дк}}$ - стала часу диференціального каскаду. Стала часу T_2 в передавальній функції ОП стає визначальною вже за малої ємності $C_{\text{кор}}$.

ЛАЧХ двокаскадного підсилювача (рис. 4.7б) в точці перетину з віссю ω має нахил -20 дБ/дек , тобто такий ОП за охоплення його зовнішнім безінерційним колом НЗЗ є абсолютно стійкою ланкою. Таким чином внутрішня частотна корекція ОП виконується одним конденсатором $C_{\text{кор}}$ малої ємності і легко реалізується технологічно.

Фазочастотна характеристика, що відповідає передавальній функції (4.3), має граничний фазовий кут 90° . За необхідності вона може бути легко побудована згідно з рекомендаціями п. 3.2.

4.4. Класифікація операційних підсилювачів і головні параметри типових схем операційних підсилювачів

Операційні підсилювачі загального призначення використовуються для побудови вузлів апаратури, які мають сумарну зведену похибку на рівні 1%. Характеризуються відносно малою вартістю та середнім рівнем параметрів (напряга зміщення $U_{\text{зм}}$ - одиниці мілівольт, температурний дрейф $\Delta U_{\text{зм}}/\Delta T$ - десятки мікрвольт/ $^\circ\text{C}$, коефіцієнт підсилення K_0 - десятки тисяч, швидкість зміни вихідної напруги $V_{U_{\text{вих.max}}}$ - від десятих часток до одиниць вольт/мікросекунд) (див. табл. 4.1).

Схему інтегрального ОП К140УД1 показано на рис. 4.8а, а його схему ввімкнення - на рис. 4.8б. Цей ОП відповідає трикаскадній схемі, показаній на рис. 4.3.

Таблиця 4.1

Параметри ОП загального використання

Тип ОП	$U_{зм}$, мВ	$\Delta U_{зм}/\Delta T$, мкВ/ $^{\circ}C$	K_0 , тис	$I_{вх}$, нА	f_1 , МГц	$VU_{вих\max}$, В/мкс
K140УД1	7	20	8	7000	8	0,4
K140УД2	5	2	35	700	1	0,2
K140УД5	5	6	2,5	1100	14	6
K140УД6	5	20	60	33	1	2,5
K140УД7	4,5	50	45	220	0,8	0,3
K140УД8	20	50	50	0,2	1	10
K140УД9	5	20	35	350	1	0,5
K140УД16	6	6	50	500	-	-
K140УД18	10	-	50	1,0	1	2
K140УД22	10	20	50	0,2	5*	7,5
K153УД1	5	20	20	600	1	0,06
K153УД2	5	20	50	500	1	0,5
K153УД3	2	15	25	200	1	0,2
K153УД5	2	10	125	100	0,3	0,005
K153УД6	2	15	50	75	0,7	0,5
K157УД4	5	50	50	300	1	0,5
K551УД1	1,5	10	500	100	0,8	0,2
K553УД1	2	20	15	200	1	0,2
K553УД2	7,5	20	20	1500	1	0,5
K553УД3	2	10	25	200	1	0,2
K553УД5	1	-	1000	100	-	-
K1401УД6*	5	-	25	250	1**	-

* ОП+компаратор.

** Типове значення.

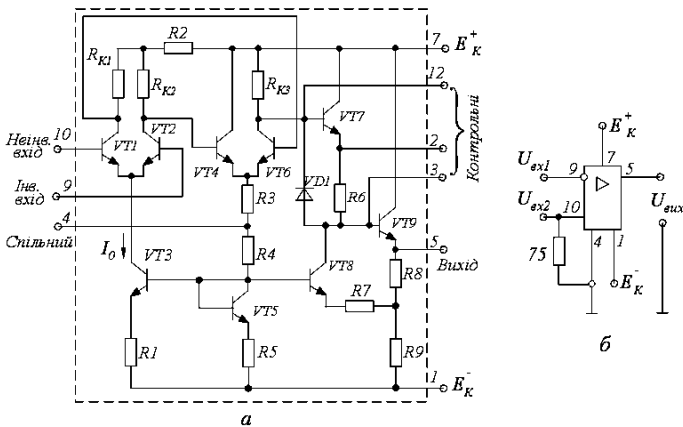


Рис.4.8. Наведені:

а – принципова електрична схема інтегрального ОП К140УД,

б – схема ввімкнення інтегрального ОП К140УД

Конструктивно ОП К140УД1 виконаний на кремнієвій пластині розміром $1,1 \times 1,1 \text{ мм}^2$. Перший підсилювальний каскад на транзисторах $VT1$ і $VT2$ з джерелом стабільного струму I_0 на транзисторі $VT3$ і ланкою температурної стабілізації на транзисторі в діодному ввімкненні $VT5$. Оскільки перший каскад ОП працює в режимі мікроамперних струмів ($I_0 = 150 \dots 250 \text{ мкА}$), то його коефіцієнт підсилення за напругою $K_1 = (I_0 / 2\phi_T) R_K$ невеликий (близько 10). Але внаслідок цього вдається підвищити вхідний опір ОП.

Вихідна напруга вхідного підсилювального каскаду передається на другий каскад на транзисторах $VT4$ і $VT6$, який також виконаний за схемою диференціального підсилювача, але з несиметричним виходом. У цьому каскаді двофазний сигнал перетворюється в однофазний. Із схеми бачимо, що струм другого каскаду не фіксується джерелом стабільного струму в колі емітерів транзисторів, оскільки від цього каскаду не вимагається ослаблення синфазного сигналу загального вигляду, який практично відсутній на виході першого диференціального підсилювача. Внаслідок цього другий каскад ОП працює в режимі з міліамперними струмами, забезпечуючи підсилення напруги порядку кількох сотень.

Вихідний каскад ОП, виконаний на транзисторах $VT7 \dots VT9$, є однотактним підсилювачем, що працює в режимі класу А. Транзистор $VT8$, увімкнений за схемою емітерного повторювача, спричиняє зсув рівня. Для зменшення вихідного опору ОП використовують емітерний повторювач на транзисторі $VT9$, який через транзистор $VT8$ охоплений позитивним зворотним зв'язком за струмом ($R8, R9$). Оскільки напруга зворотного зв'язку для бази транзистора $VT9$ вмикається паралельно, то вхідний опір кінцевого каскаду ОП підвищується, вихідний опір зменшується, а коефіцієнт підсилення досягає 5. Зарядна ємність діода $VD1$ діє як прискорювальний конденсатор, зменшуючи спотворення крутих перепадів сигналу.

Підсилювач К140УД1 забезпечує коефіцієнт підсилення за напругою в декілька тисяч у діапазоні частот до 8 МГц . Для запобігання самозбудженню ОП можна вводити коригуючу RC -ланку, під'єднану до виведення 12, але це звужує смугу пропускання підсилювача. Опір $R_{вх}$ для ОП К140УД1 становить 4 кОм .

Підсилювач К153УД1 є більш високочастотним відносно ОП К140УД1. Як і ОП К140УД1, мікросхема К153УД1 (рис.4.9) має два симетричні диференціальні каскади з резистивним навантаженням. Перший каскад на транзисторах $VT1$ і $VT2$ з джерелом стабільного струму I_0 на транзисторі $VT3$ за схемою не відрізняється від першого каскаду ОП типу К140УД1 (рис.4.8а). Але колекторні струми транзисторів $VT1$ і $VT2$ приблизно на порядок менші ($I_0 \approx 40 \text{ мкА}$). Тому диференціальний коефіцієнт підсилення цього каскаду ($R_{K1} = R_1 = R_2$)

$K_1 = I_0 R_{K1} / (2m\varphi_T) = 40 \cdot 10^{-6} \cdot 25 \cdot 10^3 / (2 \cdot 1,5 \cdot 26 \cdot 10^{-3}) = 12,5$ малий, але вхідний диференціальний опір каскаду, який зумовлює вхідний опір всього ОП, великий і за $h_{21E} = 30$, $\varphi_T = 26 \text{ мВ}$, $m = 1,5$ становить

$$R_{вх \text{ до}} = [4m\varphi_T (h_{21E} + 1)] / I_0 = [4 \cdot 1,5 \cdot 26 \cdot 10^{-3} (30 + 1)] / (40 \cdot 10^{-6}) \approx 120 \text{ кОм}.$$

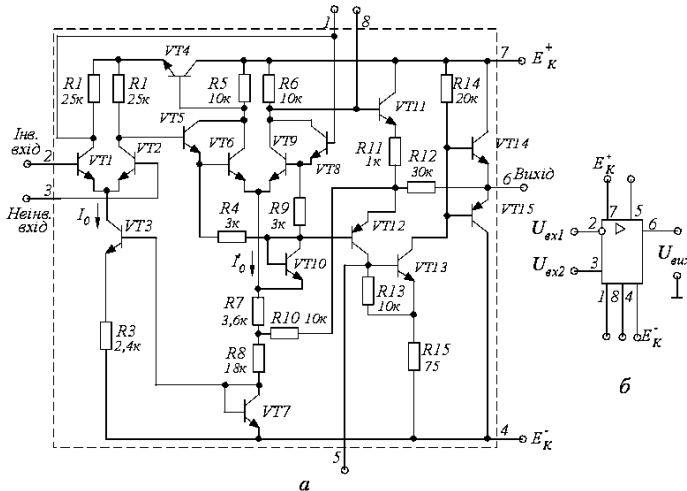


Рис. 4.9. Наведено схеми підсилювача К153УД1:
а – принципова електрична, б – ввімкнення

Другий каскад ОП виконаний за модифікованою схемою Дарлінгтона на складених транзисторах $VT5, VT6$ і $VT8, VT9$. Така схема забезпечує вхідний опір другого каскаду не менше 200 кОм . Сумарний емітерний струм транзисторів $VT6$ і $VT9$ $I_0 = 0,6 \text{ мА}$. Цей струм, протікаючи через транзистор $VT7$ в діодному ввімкненні, спричинює спад напруги на ньому, яка прикладається до ділянки база-емітер транзистора $VT3$ і забезпечує колекторний струм $I_0 = 40 \text{ мкА}$. Оскільки емітерний струм будь-якого з транзисторів $VT6$ і $VT9$ $I_E = I_0 / 2 = 0,3 \text{ мА}$, то коефіцієнт підсилення другого каскаду з урахуванням того, що $R_{K2} = R_5 = R_6$, $K_2 = (I_E / \varphi_T) R_{K2} = (0,3 \cdot 10^{-3} / 26 \cdot 10^{-3}) 10 \cdot 10^3 = 115$. Транзистор $VT10$ в діодному ввімкненні стабілізує роботу складених транзисторів другого каскаду за зміни температури.

Два виходи другого каскаду підсилення під'єднані до емітерних повторювачів на транзисторах $VT4$ і $VT11$. Емітерний повторювач на транзисторі $VT4$ (інвертор з коефіцієнт підсилення, що дорівнює одиниці)

підсумовує сигнали, які виділяються на резисторах R_1 і R_2 . Внаслідок цього повністю використовується диференціальний вихідний сигнал першого каскаду підсилення. Емітерний повторювач на транзисторі $VT11$ передає підсилений сигнал на вихідний каскад ОП.

Транзистор $VT12$ забезпечує необхідний зсув рівня сигналу. Власне вихідний каскад ОП містить емітерний повторювач на транзисторі $VT13$ і кінцевий каскад за схемою СК на комплементарних транзисторах $VT14$, $VT15$, які працюють у режимі класу B . За такого режиму потужність від джерел живлення невелика. Вихідний каскад охоплений глибоким негативним зворотним зв'язком за напругою. Напруга зворотного зв'язку (частина вихідної напруги) через подільник R_{11}, R_{12} , повторювач струму $VT12$ надходить на емітерний повторювач на транзисторі $VT13$. Такий зворотний зв'язок значною мірою стабілізує характеристики вихідного каскаду, отже його коефіцієнт підсилення визначається відношенням опорів резисторів R_{11}, R_{12} в колі зворотного зв'язку

$$K_3 = R_{12} / R_{11} = 30$$

Комплементарна пара транзисторів $VT14$, $VT15$ передає в навантаження сигнали як позитивної, так і негативної полярності.

Загальний коефіцієнт підсилення за напругою ОП типу К153УД1 за напруги джерела живлення $E_K = \pm 15 B$

$$K_0 = K_1 K_2 K_3 = 12,5 \cdot 115 \cdot 30 = 43125.$$

Цей коефіцієнт значною мірою залежить від точності технологічного процесу виготовлення мікросхеми.

Трикаскадний ОП К153УД1 має частотну характеристику, яка за відсутності зовнішнього зворотного зв'язку визначається трьома сталими часу. У загальному випадку для корегування частотної характеристики потрібні дві коригуючі RC -ланки, які приєднують до спеціальних передбачених для цього виведень 1, 5, 8. Тоді корегування частотної характеристики другого каскаду виконує фазозмішуюче коло R_1, C_2 , яке приєднується до виведень 1 і 8, а третього каскаду – конденсатор C_1 у колі негативного зворотного зв'язку між виведеннями 5 і 6 (рис. 4.10а).

Амплітудно-частотна характеристика ОП К153УД1 в режимі великого сигналу показано на рис. 4.10б. Крива 2 відповідає великим сталим часу RC -ланок: $R_1 = 1500 \dots 0 \text{ Ом}$; $C_2 = 5100 \dots 10 \text{ нФ}$; $C_1 = 220 \dots 3 \text{ нФ}$.

У мікросхемі К153УД1 можна подати на обидва входи синфазний сигнал з амплітудою не більше $\pm 8 B$, а диференціальна напруга між входами не має перевищувати $\pm 5 B$ (за умови максимальної напруги джерел живлення $E_K^+ = E_K^- = 15 B$). За великих входних напруг відбувається пробій ділянок емітер-база транзисторів $VT1$, $VT2$. На рис. 4.10в показано схема захисту входів ОП від пробую на основі стабілітронів $VD1$ і $VD2$, напруга пробую яких не має перевищувати $5 B$. Резистор $R_3 = 100 \dots 200 \text{ Ом}$

передбачений для захисту виходу ОП від короткого замикання з боку навантаження. Захист входів ОП можна здійснити, якщо замість стабілітронів ввімкнути зустрічно-паралельно два діоди.

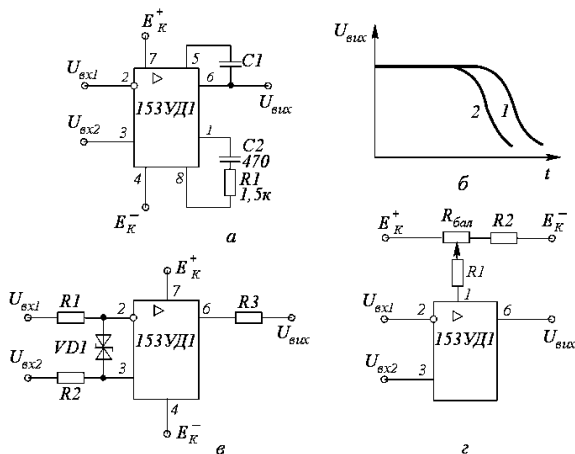


Рис. 4.10. Наведено:

- a* – схема корегування частотної характеристики ОП К153УД1;
- б* – АЧХ ОП К153УД1; *в* – схема захисту входів ОП К153УД1 від пробою;
- г* – схема балансу нуля

Оскільки вхідний струм ОП (відносно великий (0,6...20мкА), застосування схем балансу нуля обов'язкове. Дуже зручний спосіб балансу по другому каскаду (рис. 4.10г), за якого входи підсилювача від додаткових ланок, що знижує рівень шумів та завад. Для зниження струмів потенціометричного подільника напруги опори резисторів $R_1, R_2, R_{\text{бал}}$ вибираються порядку сотень кілоом.

На рис. 4.11 показано схему ОП загального призначення типу К140УД7. Це ОП другого покоління, який має два каскади підсилення. Слід відзначити, що розробка і промисловий випуск двокаскадних ОП ознаменувало початок нового схмотехнічного етапу розвитку високочастотних лінійних інтегральних мікросхем.

Перший каскад ОП К140УД7 – це складний диференціальний підсилювач на транзисторах $\nu T1-\nu T3$ і $\nu T6-\nu T8$, які ввімкнені за схемою СК-СБ-СЕ. Вхідні емітерні повторювачі на $n-p-n$ -транзисторах $\nu T1$ і $\nu T6$ працюють у режимі мікроамперних струмів, забезпечуючи дуже великий вхідний опір і малу вхідну ємність. Вихідні опори емітерних повторювачів практично дорівнюють опорам емітерних переходів

$r_E = \varphi_T / I_E$. Це опори джерел сигналів для підсилювальних каскадів на транзисторах р-п-р-типу $VT2$ і $VT7$, увімкнених за схемою СБ. За ідентичності параметрів цих транзисторів із урахуванням того, що струми їх баз фіксуються джерелом стабільного I_0 на транзисторах $VT9$ і $VT10$, потенціал баз на високій частоті дорівнює нулю. Таким чином, заземлення баз виконується без шунтуючих конденсаторів.

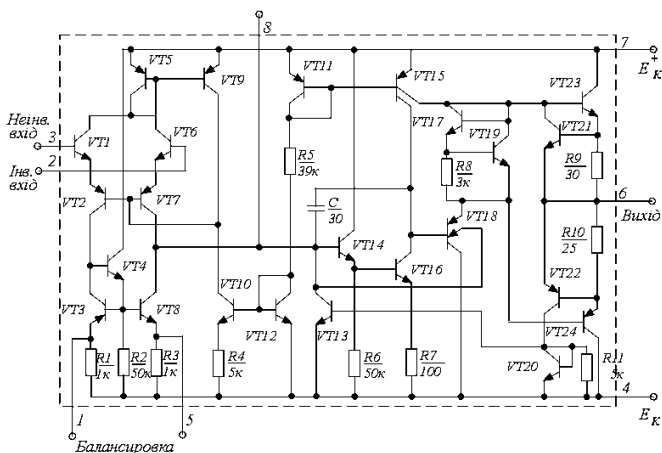


Рис. 4.11. Принципова електрична схема ОП типу К140УД7

Опори навантаження каскадів за схемою СБ – це колекторні кола джерел стабільного струму на транзисторах $VT3$ і $VT8$ за схемою СЕ, внутрішній опір яких дорівнює $1/h_{21E}$, тобто дуже великий, що зумовлює високе підсилення схеми (декілька сотень). Для підвищення внутрішнього опору джерел стабільного струму вмикають резистори R_1, R_3 , які також використовують для балансування диференціального підсилювача, в якому схема переходу до одниничного виходу має додатковий транзистор $VT4$. Цей транзистор забезпечує менше відгалудження струму для керування базами навантажувальних транзисторів $VT3$ і $VT8$. При цьому покращується симетрія плеч диференціального каскаду.

Підсилений корисний сигнал, який знімається з одниничного виходу диференціального каскаду, через емітерний повторювач на транзисторі $VT14$ надходить у підсилювальний каскад на транзисторі $VT16$. Навантаженням цього каскаду є джерело стабільного струму на транзисторі $VT15$ і вихідний опір кінцевого каскаду двотактного типу. Оскільки транзистор $VT16$ за схемою вмикання СЕ узгоджений зі своїм

навантаженням емітерним повторювачем на транзисторі $VT18$, його еквівалентний опір навантаження має десятки кілоом, а підсилення – приблизно 200.

Вихідний каскад ОП К140УД7 виконаний на комплементарних транзисторах $VT23$, $VT24$ працює в режимі класу AB , оскільки на нього подається невелика напруга зміщення з низьковольтного опорного елемента на транзисторах $VT17$, $VT19$. Транзистори $VT21$, $VT22$ забезпечують захист транзисторів вихідного каскаду від короткого замикання з боку навантаження ОП.

Методика корегування частотної характеристики в двокаскадних ОП, як було вказано в п.4.3 спрощується, оскільки немає третьої сталої часу. До того ж часткове внутрішнє корегування проводиться за рахунок інтегрального конденсатора C . Тому ОП К140УД7 необхідний один навісний конденсатор корегування, який приєднується до зовнішнього виведення 8, і один зовнішній резистор (десятки кілоом) балансування нуля і не потрібні навісні елементи захисту входу і виходу підсилювача від аномальних електричних режимів (у трикаскадних ОП першого покоління застосовують від 5 до 8 додаткових навісних елементів). Це суттєво спрощує конструювальні схеми радіоапаратури і покращує їх експлуатаційні показники. Перевагою двокаскадних ОП є підвищена швидкодія, а також знижене струмоспоживання.

Операційні підсилювачі з малим вхідним струмом (підвищеним вхідним опором). Підвищення вхідного опору ОП досягається двома способами: застосуванням у вхідному каскаді біполярних транзисторів з надвисоким коефіцієнтом передачі струму бази або використанням в тому самому каскаді польових транзисторів (табл.4.2, вхідний струм $I_{вх} \leq 100 \text{ nA}$). Для підвищення вхідного опору диференціального підсилювача в його структурі використовують складені транзистори, які мають значно більший коефіцієнт передачі струму бази порівняно з одиночними транзисторами. При цьому вхідний опір підсилювача підвищується. Диференціальні каскади на складених транзисторах з цією метою використовувались у раних випусках ОП. Але тепер за планарною технологією виготовляють одиночні біполярні транзистори, які в режимі малих струмів мають дуже велике значення h_{21E} , що досягає кількох тисяч. У таких транзисторах підвищення h_{21E} за малих струмів досягається зменшенням товщини базового шару з відповідним підвищенням тривалості емітерної дифузії. Недоліком біполярних транзисторів з помірним і надвисоким h_{21E} є зниження напруги пробією внаслідок малої товщини бази.

Таблиця 4.2

Параметри ОП з малими вхідними струмами

Тип ОП	$I_{вх}$, нА	$U_{зм}$, мВ	$\Delta U_{зм}/\Delta T$, мкВ/°С	K_0 , тис	f_1 , МГц	$V_{U_{вих\max}}$, В/мкс
K140УД24	10	0,005	0,05	1000	0,8	2,0
K544УД1	50	15	20	100	1,0	5,0
K544УД2	100	30	50	20	15	20
K1409УД1	50	15	100	20	4,5	4,5
K1423УД1	50	15	-	10	0,48	0,6
K1423УД2*	40	2	25	20	0,48	-
K1429УД1*	50	15	-	10	-	-

* Два підсилювачі.

Транзистори з надвисоким значенням h_{21E} застосовують у вхідних диференціальних каскадах ОП типу K140УД6 і K140УД14. Оскільки транзистори з надвисоким значенням h_{21E} низьковольтні, то під час компонування схеми диференціального каскаду використовують каскадне ввімкнення цих транзисторів у парі з високовольтними, забезпечуючи близький до короткого замикання за змінним струмом режим роботи низьковольтних транзисторів. Вхідний опір мікросхем K140УД6 і K140УД14 становить $2 \cdot 10^3$ і $30 \cdot 10^3$ Ом за дуже малих струмів (30 і 2 мкА) відповідно.

У схемі ОП K544УД1 (рис.4.12) вхідний опір підвищений застосуванням у вхідному диференціальному каскаді польових транзисторів VT2, VT5, динамічним навантаженням яких служать біполярні транзистори VT1, VT4. Вхідний опір цього ОП приблизно 100 МОм, що значно вище вхідного опору ОП на біполярних транзисторах у вхідному каскаді, а вхідний струм знижений до 50 мА. Транзистори VT1 і VT4 разом з емітерним повторювачем на транзисторі VT3 одночасно перетворюють двофазний сигнал в однофазний, який через емітерний повторювач на транзисторі VT8 надходить на вхід каскаду проміжного підсилення на транзисторі VT9 з джерелом колекторного струму на VT10. Вихідний каскад виконаний на комплементарних транзисторах VT15, VT18, забезпечуючи малий вихідний опір ОП. Конденсатор корегує внутрішню частотну характеристику ОП, звужуючи її, що запобігає самозбудженню підсилювача.

Недоліком ОП K544УД1 є його чутливість до імпульсних завад. Тому потрібно застосовувати екрануючий пристрій або захищати входи польових транзисторів діодами. В останньому випадку струми витоку діодів зводять нанівець всі переваги польових транзисторів у вхідному каскаді.

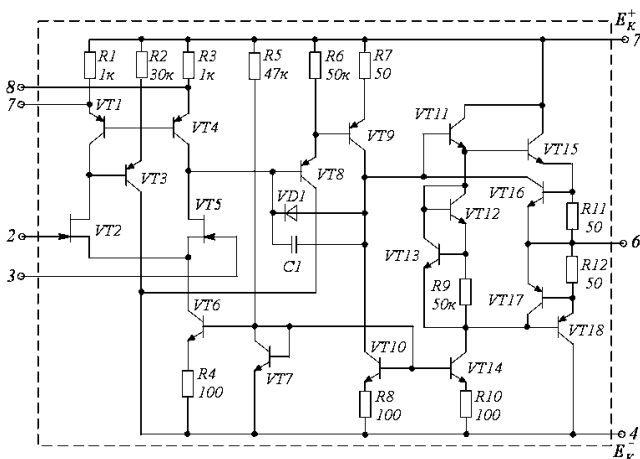


Рис. 4.12. Принципова електрична схема ОП К544УД1

Прецизійні (високоточні) операційні підсилювачі використовуються для підсилення малих електричних сигналів супровідних високим рівнем завад, і характеризуються малим значенням напруги зміщення і його температурним дрейфом, великими коефіцієнтами підсилення і придушенням синфазного сигналу, великим входним опором і низьким рівнем шумів. Як правило, мають невисоку швидкодюю (табл. 4.3). Їх головні параметри: напруга зміщення $U_{3M} \leq 250 \text{ мкВ}$; температурний дрейф $\Delta U_{3M} / \Delta T \leq 5 \text{ мкВ} / ^\circ \text{C}$; коефіцієнт підсилення $K_0 \geq 150 \text{ тис.}$

Таблиця 4.3

Параметри прецизійних ОП

Тип ОП	U_{3M} , мВ	$\Delta U_{3M} / \Delta T$, мкВ/ $^\circ \text{C}$	K_0 , тис.	$I_{ВХ}$, нА	f_1 , МГц	$V_{U_{\text{вих max}}}$, В/мкс
К140УД13*	70	0,5	0,007	1,0	0,006	
К140УД17	75	3,0	200	2,5	4	0,4
К140УД21	70	0,5	1000	1,1	1,0	1,5
К140УД24	5	0,05	1000	0,01	0,8	2,0
К140УД25	30	0,6	1000	40	3,0	1,7
К140УД26	30	0,6	1000	40	20	11

* Не задовольняє за параметром K_0 , пристосований для побудови підсилювачів постійного струму за схемою модулятор-демодулятор (М-ДМ).

Швидкодюючі широкосмугові операційні підсилювачі використовуються для перетворення швидкозмінюючих сигналів (табл. 4.4). Вони характеризуються високою швидкістю зростання вихідного сигналу, малим часом устанавлення, високою частотою

одиночного підсилення, а за іншими параметрами поступається ОП загального призначення. На жаль, для них не нормується час відновлення після перевантаження.

Таблиця 4.4

Параметри швидкодіючих широкосмугових ОП

Тип ОП	f_1 , МГц	$V_{U_{вих\ max}}$, В/мкс	$t_{уст}$, мкс	$I_{вих\ max}$, м/А	$R_{н\ min}$, кОм	$I_{пот}$, мА	$U_{зм}$, мВ	Примітка
К140УД10	15	30	1	-	2	10	4	$t_{уст}$ до 0,1%
К140УД11	15	30	-	8	2	8	5	-
К140УД23	10	30	0,5	-	2	10	10	-
К140УД26*	20	11	-	-	2	4,7	0,03	-
К154УД2	15	150	5	-	2	6	2	-
К154УД3	15	80	0,5	5	2	9	9	$t_{уст}$ до 0,1%
К154УД4	30	400	0,6	2	2	6	5	-
К544УД2*	15	20	25	15	2	7	10	$t_{уст}$ до 0,05%
К574УД1	10	50	-	5	2	8	50	-
К574УД3*	15**	20	2	5	2	7	5	-
К1407УД1*	10	10	-	5	-	10	10	$I_{упр} = 0,9$
К1420УД1	110	200	0,00 5	5	-	25	5	$t_{уст}$ до 0,1%

* Не задовольняє ні одній з перелічених вище вимог.

** Типове значення.

Їх головні параметри: швидкість зростання $V_{U_{вих\ max}} \geq 30 \text{ В/мкс}$; час встановлення $t_{вст} \leq 1 \text{ мкс}$; частота одиночного підсилення $f_1 \geq 10 \text{ МГц}$.

Багатоканалні операційні підсилювачі мають параметри аналогічні підсилювачам загального застосування або мікропотужним підсилювачам з додаванням такого параметра, як коефіцієнт розподілу каналів. Вони служать для поліпшення масогабаритних показників і зниження енергоспоживання апаратури (табл. 4.5).

Потужні та високовольтні операційні підсилювачі – підсилювачі з вихідними каскадами, побудованими на потужних високовольтних елементах (табл.4.6). Вихідний струм $I_{вих} \geq 100 \text{ мкА}$; вихідна напруга $U_{вих} \geq 15 \text{ В}$.

Таблиця 4.5

Параметри багатоканальних ОП

Тип ОП	U_{3M} , мВ	$\Delta U_{3M} / \Delta T$ мкВ/°С	K_0 , тис	$I_{ВХ}$, нА	f_1 , МГц	$V_{U_{ВХ\max}}$ В/мкс	Примітка
К140УД20	3	20	50	80	0,5	0,3	Два підсилювача
К157УД2	10	50	50	500	1	0,5	« »
К157УД3	3	50	50	500	1	0,5	« »
К551УД2	5	10	5	2000	0,8	0,03	Те саме
К574УД2	30	75	25	0,5	2	10	« »
К1005УД1	5,5	6	30	300	0,5	0,3	« »
К1032УД1	5	-	25	50	1	-	Два підсилювача+ два компаратора
К1040УД1	7	-	25	250	1,0**		Два підсилювача
К1040УД2	50	-	1	2500	0,3**		$I_{ВХ} = 0,5 А$ $R_{н} = 45 Ом$
К1053УД1	6	-	25	500	-	-	Два підсилювача
К1053УД2	7	-	25	250	2,0**	-	« »
К1053УД3	7	-	25	250	-	-	Чотири підсилювача
К1401УД1*		-	2	-	2,5	0,5	« »
К1401УД2	5	30	50	150	1,5	0,35	« »
К1401УД3	6	-	50	250	2,5	-	« »
К1401УД4	7,5	10	30	0,5	2,5	10	« »
К1407УД4	5	-	5	2000	1	0,5	« »
К1408УД2	5	2	50	200	0,55	0,3	Два підсилювача
К1423УД2	2	25	20	250	0,48	-	« »
К1423УД3	15	-	3		-	-	« »
К1426УД1	3	-	60	2000	6,0**	5	« »
К1427УД1	-	-	5,4	800	2	3	« »
К1429УД1	15	-	-	0,05	-	-	« »
К1434УД1	3	30	20	200	1	0,5	« »

* Чотири струморізнцевих підсилювача.

** Типове значення.

Таблиця 4.6

Параметри потужних ОП

Тип ОП	$I_{\text{вих}}, A$	$U_{\text{вих}}, B$	E_K, B	$K_0, \text{тис}$	$f_1, \text{МГц}$	$U_{\text{зм}}, \text{мВ}$	Примітка
K157УД1	0,3	12	15	50	0,5	5	-
K1040УД1	0,015	27	30**	25	1,0*	7	Два підсилювача
K1040УД2	0,5	22,5	25	1	0,3*	50	« »
K1408УД1	0,1	19	27	70	0,5	8	-
K1422УД1	1,0	-	15	50	4,5	5	-

* Типове значення.

** Діапазон напруг живлення від +5 до +33В.

Мікропотужні операційні підсилювачі необхідні в тих випадках, коли потужність, що споживається, лімітована (переносні прилади з автономним живленням, прилади, що працюють у чекальному режимі) (табл. 4.7). Струм споживання $I_{\text{спож макс}} \leq 1 \text{мА}$.

Таблиця 4.7

Параметри мікропотужних ОП

Тип ОП	$I_{\text{пот}}, \text{мА}$	$\pm U_{\text{пном}}, B$	$\pm U_{\text{вих}}, B$	$\pm U_{\text{см}}, \text{мВ}$	$K_0, \text{тис}$	$V_{U_{\text{вих макс}}}, \text{В/мкс}$	Примітка
K140УД12*	0,03	15	10	5	50	0,01	-
K140УД14	0,6	15	13	2	50	0,05	-
K140УД28	0,3	9	6	10	25	0,6	-
K153УД4	0,7	6	4	5	45	0,12	-
K154УД1	0,12	15	10	3	150	10	-
K1032УД1**	1,0	1,2	0,7	5	25	-	Два підсилювача + два компаратора
K1053УД3	3,0	+5	3	7	2,5	-	Чотири підсилювача
K1407УД2***	0,1	12	10	5	50	0,01	-
K1407УД3	0,8	6	3	5	10	5,0	-
K1407УД4	0,7	1,5	0,55	5	2	1,0	Чотири підсилювача

* За струму керування 1,5мкА.

** Значення струму споживання призведе для всієї ІС (два підсилювача + два компаратора) за струму керування 4,0 мкА.

*** За струму керування 8,0 мкА.

4.5. Інвертувальний, неінвертувальний та диференціальний підсилювачі

Схему **інвертувального ввімкнення ОП** показано на рис. 4.13а. Через те, що підсилення ОП дуже велике, то з невеликою помилкою можна вважати таку модель ідеальною, що відповідає виконанню умов $K_{OU} \rightarrow \infty$ та $K_{OI} \rightarrow \infty$, де K_{OU} та K_{OI} – коефіцієнти підсилення за напругою і струмом схеми без зворотного зв'язку. Якщо при цьому охопити підсилювач паралельним зворотним зв'язком за напругою через резистор R_2 , то будь-який незначний сигнал на вході підсилюється і передається по колу зворотного зв'язку у вхідне коло ОП, компенсуючи вхідний сигнал таким чином, що в стані рівноваги (в стаціонарному режимі) $U_{вх} = 0$. Оскільки вхідний опір підсилювача також великий ($R_{вх} \rightarrow \infty$), то можна вважати, що струм джерела сигналу I_1 тече лише через R_2 , спад напруги на якому за рахунок цього струму

$$U_{R_2} = I_2 R_2 = -I_1 R_1 = -E_c (R_2 / R_1) \quad (4.4)$$

Оскільки потенціал у точці А, де додаються струми, практично дорівнює нулю (точку А називають ще «віртуальним нулем» або «віртуальною землею»), то

$$U_{внх} = U_{R_2} = -E_c (R_2 / R_1), \quad (4.5)$$

звідки, одержимо коефіцієнт підсилення ОП з урахуванням того, що коефіцієнт передачі напруги зворотного зв'язку $\beta = R_1 / R_2$,

$$K_{НЗЗ} = U_{внх} / E_c = -R_2 / R_1 = -1 / \beta. \quad (4.6)$$

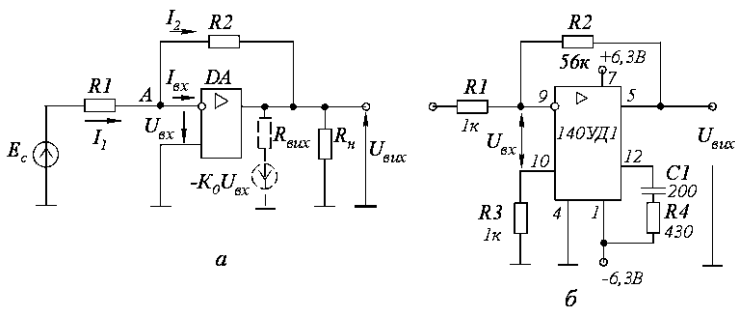


Рис. 4.13. Наведені:

а – схема інвертувального ввімкнення ОП,

б – принципова схема підсилювального каскаду на мікросхемі 140УД1А

Знак « \leftrightarrow » у рівнянні (4.6) вказує на інвертування фази (полярності) вхідного сигналу.

З виразу (4.6) випливає, що вибором резисторів кола НЗЗ коефіцієнт передачі інвертувального підсилювача може бути зменшений до малої величини.

Вхідний опір ОП визначається виразом (3.50). За активного характеру опорів

$$R_{\text{вх НЗЗ}} = R_{\text{вх0}} R_2 / [R_{\text{вх0}}(1 + K_0) + R_2], \quad (4.7)$$

де $R_{\text{вх0}}$ – вхідний опір ОП; K_0 – коефіцієнт підсилення ОП.

Враховуючи, що $R_{\text{вх0}} \rightarrow \infty$, маємо

$$R_{\text{вх НЗЗ}} \approx R_2 / (1 + K_0). \quad (4.8)$$

Повний вхідний опір підсилювача

$$R_{\text{вх}} = R_1 + R_{\text{вх НЗЗ}}. \quad (4.9)$$

Вихідний опір інвертувального підсилювача внаслідок того, що коло НЗЗ виконано за напругою, малий і визначається виразом (3.52). За активного характеру опорів

$$R_{\text{вих НЗЗ}} = \frac{R_{\text{вих0}}}{(1 + K_0 \beta)} = \frac{R_{\text{вих0}}}{\left(1 + K_0 \frac{R_1}{R_2}\right)} \quad (4.10)$$

Вхідний і вихідний опори ідеального інвертувального підсилювача в першому наближенні визначаються рівняннями

$$R_{\text{вх}} \approx R_1; \quad R_{\text{вих}} = 0 \quad (4.11)$$

Наведені співвідношення для реального ОП виконуються з деякими наближеннями.

На рис. 4.13б зображено принципову схему підсилювального каскаду на мікросхемі 140УД1А. За вказаних номіналів навісних компонентів схеми підсилення відбувається в смузі частот до 2МГц з коефіцієнтом підсилення 60, що досить чітко відповідає формулі (4.6). Ланцюжок $C1, R4$ призначений для корекції частотної характеристики підсилювача.

Приклад 4.1. Використовуючи ОП типу К140УД5Б, спроектувати інвертувальний підсилювач з коефіцієнтом передачі $K_{\text{НЗЗ}} = 100$ і вхідним опором $R_{\text{вх НЗЗ}} = 1 \text{ кОм}$. Власний вхідний опір ОП $R_{\text{вх}} = 3 \text{ кОм}$. Визначити похибку, яка виникає за використання чітких і приблизних виразів.

Р о з в' я з а н н я. 1. Визначимо точні опори резисторів R_1 і R_2 . Для цього за першим законом Кірхгофа запишемо рівняння відносно струмів інвертувального входу ОП

$$I_1 = I_{\text{вх}} + I_2$$

або

$$(E_c - U_{\text{вх}}) / R_1 = U_{\text{вх}} / R_{\text{вх0}} + (U_{\text{вх}} - U_{\text{вих}}) / R_2.$$

Враховуючи, що $U_{\text{вих}} = -U_{\text{вх}} K_0$, знайдемо точний вираз для коефіцієнта передачі інвертувального підсилювача

$$K_{\text{НЗЗ}} = \frac{U_{\text{ВНХ}}}{E_c} = - \frac{K_0 R_2 R_{\text{ВХ0}}}{R_{\text{ВХ0}} R_1 (1 + K_0) + R_2 (R_1 + R_{\text{ВХ0}})}$$

Повний вхідний опір підсилювача

$$R_{\text{ВХ}} = R_1 + R_{\text{ВХ НЗЗ}} = \frac{R_2 R_{\text{ВХ0}} + R_1 [R_{\text{ВХ0}} (1 + K_0) + R_2]}{R_{\text{ВХ0}} (1 + K_0) + R_2}$$

Розв'яжемо рівняння, одержане для $K_{\text{НЗЗ}}$, відносно R_1

$$R_1 = \frac{R_2 R_{\text{ВХ0}} (K_0 - K_{\text{НЗЗ}})}{K_{\text{НЗЗ}} [R_2 + R_{\text{ВХ0}} (1 + K_0)]}$$

Підставивши значення R_1 у рівняння для $R_{\text{ВХ}}$ і розв'язавши його відносно R_2 , одержимо

$$R_2 = \frac{R_{\text{ВХ}} R_{\text{ВХ0}} K_{\text{НЗЗ}} (1 + K_0)}{R_{\text{ВХ0}} (K_0 + K_{\text{НЗЗ}}) - R_{\text{ВХ}} K_{\text{НЗЗ}}}$$

Використовуючи одержані вирази, знайдемо R_2 і R_1 :

$$R_2 = [1 \cdot 3 \cdot 100(1 + 2500)] / [3(2500 + 100) - 1 \cdot 100] = 97,44 \text{ кОм},$$

$$R_1 = [97,44 \cdot 3(2500 - 100)] / \{100[97,44 + 3(1 + 2500)]\} = 0,923 \text{ кОм}.$$

2. Визначимо опори резисторів, використовуючи наближені вирази,

$$R_1 = R_{\text{ВХ}} - R_{\text{ВХ НЗЗ}};$$

$$R_{\text{ВХ НЗЗ}} \approx R_2 / (1 + K_0);$$

$$K_{\text{НЗЗ}} \approx R_2 / R_1.$$

Розв'язуючи наведену систему рівнянь відносно R_2 , знайдемо

$$R_2 = \frac{R_{\text{ВХ}} K_{\text{НЗЗ}} (1 + K_0)}{1 + K_0 + K_{\text{НЗЗ}}} = \frac{1 \cdot 100(1 + 2500)}{1 + 2500 + 100} = 96,15 \text{ кОм}.$$

Тоді

$$R_{\text{ВХ НЗЗ}} = 96,15 / (1 + 2500) = 0,038 \text{ кОм};$$

$$R_1 = 1 - 0,038 \approx 0,96 \text{ кОм}.$$

3. Визначимо точне значення $K_{\text{НЗЗ}}$ для знайдених приблизних опорів R_1 і R_2

$$K_{\text{НЗЗ}} = \frac{2500 \cdot 96,15 \cdot 3}{3 \cdot 0,96(1 + 2500) + 96,15(0,96 + 3)} = 95,1.$$

Одержане значення відрізняється від заданого не більше ніж на 5%, що цілком допустимо.

Приклад 4.2. Визначити опори резисторів R_1, R_2 , вхідний і вихідний опори в інвертувальному підсилювачі, якщо $K_{\text{НЗЗ}} = 25$; $R_{\text{ц}} = 25 \text{ кОм}$; $R_{\text{ВН}} = 50 \text{ Ом}$; $E_{\text{к}} = \pm 15 \text{ В}$; $E_c = 0,3 \text{ В}$.

Розв'язання. 1. Для одержання високої стабільності коефіцієнта підсилення опір резистора R_1 обирають з умови $R_{\text{ВН}} \ll R_1 \ll R_{\text{ВХ}}$, $R_1 = (1 \dots 10) \text{ кОм}$. Обираємо $R_1 = 2 \text{ кОм}$.

2. Опір кола зворотного зв'язку

$$R_2 = R_1' \cdot K_{\text{НЗЗ}} = 2 \cdot 25 = 50 \text{ кОм},$$

де $R_1' = R_1 + R_{\text{ВН}} \approx 2 \text{ кОм}$.

3. Обираємо операційний підсилювач типу К153УД5А з $K_0 \geq 12500$; $R_{\text{вх}0} \geq 1 \text{ МОм}$; $R_{\text{вих}0} \leq 150 \text{ Ом}$.

4. Вхідний опір

$$R_{\text{вх}} = R_1 + \frac{R_{\text{вх}0} R_2}{R_{\text{вх}0} (1 + K_0) + R_2} = 2 + \frac{1 \cdot 10^3 \cdot 50}{1 \cdot 10^3 (1 + 12500) + 50} \approx 2 \text{ кОм}.$$

5. Вихідний опір

$$R_{\text{вих}} = \frac{R_{\text{вих}0}}{1 + K_0 \beta} = \frac{R_{\text{вих}0} \cdot K_{\text{НЗЗ}}}{K_{\text{НЗЗ}} + K_0} = \frac{150 \cdot 25}{25 + 12500} = 0,3 \text{ Ом},$$

де $\beta = 1/K_{\text{НЗЗ}}$.

6. Вихідна напруга

$$U_{\text{вих}} = -\frac{R_2}{R_1} E_c = -\frac{50 \cdot 10^3}{2 \cdot 10^3} \cdot 0,3 = -7,5 \text{ В}.$$

7. Вихідний струм

$$I_{\text{н}} = \frac{E_c}{R_{\text{вх}}} + \frac{U_{\text{вих}}}{R_{\text{н}}} = \frac{0,3}{2 \cdot 10^3} + \frac{7,5}{25 \cdot 10^3} = 0,45 \cdot 10^{-3} \text{ А}.$$

Схему **неінвертувального ввімкнення ОП** показано на рис. 4.14а. Напруга зворотного зв'язку, яка знімається з подільника напруги R_1, R_2 , пропорційна вихідній напрузі підсилювача

$$U_{33} = U_{\text{вих}} R_1 / (R_1 + R_2) = \beta U_{\text{вих}}, \quad (4.12)$$

де $\beta = R_1 / (R_1 + R_2)$.

Беручи до уваги, що коефіцієнт підсилення підсилювача, охопленого НЗЗ, визначається рівнянням (3. 38), для неінвертувального підсилювача одержимо

$$K_{\text{НЗЗ}} \approx K_0 / (1 + K_0 \beta) = K_0 / \left(1 + K_0 \frac{R_1}{R_1 + R_2} \right).$$

З урахуванням того, що $K_0 \rightarrow \infty$, маємо

$$K_{\text{НЗЗ}} \approx (R_1 + R_2) / R_1 = 1 + R_2 / R_1 = 1 / \beta. \quad (4.13)$$

З одержаного виразу можна зробити такі висновки: коефіцієнт передачі неінвертувального підсилювача зворотно пропорційний коефіцієнту передачі кола НЗЗ; за будь-яких опор резисторів у колі НЗЗ коефіцієнт передачі неінвертувального підсилювача не може бути меншим одиниці.

Останній висновок безпосередньо впливає з властивостей ОП. Отже, для зменшення коефіцієнта передачі у схемі, що розглядається, потрібно збільшити коефіцієнт передачі кола НЗЗ. Границею такого збільшення є $\beta = 1$. Проте у такому випадку схема рис. 4.14а перетворюється в схему рис. 4.15а, тобто в схему неінвертувального повторювача напруги, в якій $R_2 = 0$ або $R_1 = \infty$, а $K_{\text{НЗЗ}} \approx 1$. Звідси виходить, що коефіцієнт передачі неінвертувального підсилювача не може бути менше 1.

Часто одиницею у виразі (4.10) можна знехтувати і під час визначення коефіцієнта передачі використовувати спрощений вираз

$$K_{НЗЗ} \approx R_2/R_1. \quad (4.14)$$

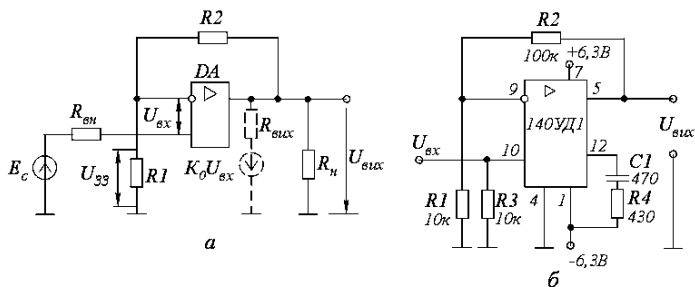


Рис. 4.14. Наведені:

a – схема неінвертувального ввімкнення ОП;

б – принципова схема неінвертувального підсилювача на мікросхемі 140УД1А

Слід пам'ятати, що в розглянутому підсилювачі фази вхідної і вихідної напруг збігаються.

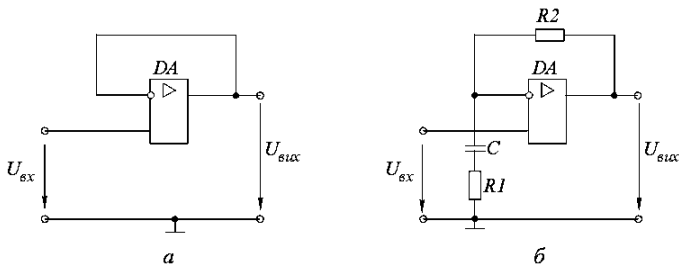


Рис. 4.15 Наведені:

a – схема неінвертувального повторювача напруги,

б – схема неінвертувального повторювача напруги з частотнозалежним зворотним зв'язком

Оскільки схема підсилювача охоплена колом послідовного НЗЗ за вихідною напругою з коефіцієнтом передачі β , то вхідний і вихідний опори визначаються відповідно виразами (3.48) і (3.52)

$$R_{вх\ НЗЗ} = R_{вх0}(1 + K_0\beta),$$

$$R_{вих\ НЗЗ} = R_{вих0}/(1 + K_0\beta).$$

Слід відзначити, що за великих значень $R_{вх0}$ і $K_0\beta$ вхідний опір обмежений вхідним опором ОП для синфазного сигналу. Це зумовлено тим, що за великого $K_0\beta$ різниця потенціалів між інвертувальним і

неінвертувальним входами достатньо мала і вся зміна вхідної напруги викликає відповідну зміну напруги на другому вході. Тому вхідний сигнал для ОП виступає як квазісинфазний і значення вхідного опору обмежене значенням $R_{\text{вх.сф}}$, яке зазвичай достатньо велике (десятки тисячі мегаом).

Змінюючи параметри кола НЗЗ можна забезпечити отримання потрібного значення вхідного і вихідного опорів і змінювати їх у широких межах.

Якщо послідовно з резистором R_1 ввімкнути конденсатор C (рис. 4.15б), то зворотний зв'язок стане частотнозалежним. На постійному струмі, де $1/\omega C \rightarrow \infty$, коефіцієнт зворотного зв'язку $\beta \rightarrow 1$, а $K_{\text{НЗЗ}} = K_0/(1+K_0) \approx 1$.

На змінному струмі, де виконується умова $1/\omega C \ll R_1$, коефіцієнт підсилення можна знайти з виразу (4.13).

На частотах, де ця умова не виконується, потрібно використовувати загальний вираз

$$K_{\text{НЗЗ}} = K_0/(1+K_0\beta) \approx 1/\beta = (Z_1 + R_2)/Z_1,$$

де $Z_1 = R_1 + 1/j\omega C$.

Таким чином, внаслідок частотної залежності кола НЗЗ коефіцієнт підсилення підсилювача змінюється від одиниці на постійному струмі до $K_{\text{НЗЗ}} = (R_1 + R_2)/R_1$ в діапазоні робочих частот. Причому в проміжку між ω_n і $\omega \rightarrow 0$ він змінюється як за модулем, так і фазою. 100%-й зворотний зв'язок на постійному струмі забезпечує добру температурну стабільність параметрів підсилювача, водночас як у діапазоні робочих частот він має потрібний коефіцієнт підсилення.

Принципову схему неінвертувального підсилювача на мікросхемі 140УД1А показано на рис. 4.14б. Верхня частота смуги пропускання підсилювача така сама, як і в підсилювачі на рис. 4.13б.

Приклад 4.3. Використовуючи ОП типу 140УД5Б, спроектувати неінвертувальний підсилювач з коефіцієнтом передачі $K_{\text{НЗЗ}} = 100$ і вхідним опором $R_{\text{вх}} = 1 \text{ кОм}$. Власний вхідний опір ОП $R_{\text{вх0}} = 3 \text{ кОм}$.

Розв'язання. 1. Визначимо вхідний опір підсилювача з колом НЗЗ. Через те, що в схемі рис.4.14а введено коло послідовного НЗЗ, то для вхідного опору підсилювача за постійним струмом справедливий вираз (3.48)

$$R_{\text{вхНЗЗ}} = R_{\text{вх0}}(1+K_0\beta).$$

Використовуючи вираз (3.38), знайдемо за початковими даними потрібне значення глибини НЗЗ

$$1+K_0\beta = K_0/K_{\text{НЗЗ}} = 2500/100 = 25.$$

Тоді $R_{\text{вхНЗЗ}} = 3 \cdot 25 = 75 \text{ кОм}$.

2. Для одержання потрібного вхідного опору між неінвертувальним виходом ОП і спільною шиною необхідно ввімкнути додатковий резистор $R_{\text{дод}}$ (див. рис. 4.14б, де $R_3 = R_{\text{дод}}$)

$$R_{\text{вх}} = R_{\text{дод}} R_{\text{вхНЗЗ}} / (R_{\text{дод}} + R_{\text{вхНЗЗ}});$$

$$R_{\text{дод}} = R_{\text{вх}} R_{\text{вхНЗЗ}} / (R_{\text{вхНЗЗ}} - R_{\text{вх}}) = 1 \cdot 75 / (75 - 1) = 1,013 \text{ кОм}.$$

Приймаємо $R_{\text{дод}} = 1 \text{ кОм}$.

3. Визначимо потрібний опір резистора R_2

$$1 + K_0 \beta = 1 + K_0 R_1 / (R_1 + R_2),$$

звідки, приймаючи $R_1 = R_{\text{дод}}$, знайдемо

$$R_2 = \frac{K_0 + 1 - (1 + K_0 \beta)}{(1 + K_0 \beta) - 1} R_1 = \frac{2500 + 1 - 25}{25 - 1} \cdot 1 = 103,16 \text{ кОм}.$$

Використовуючи приблизний вираз (4.13) для R_2 , одержимо

$$R_2 = R_1 (K_{\text{НЗЗ}} - 1) = 1 \cdot (100 - 1) = 99 \text{ кОм}.$$

Порівнюючи результати, можна сказати, що розрахунок за приблизним виразом (4.13) дав похибку приблизно 4%, що з інженерної точки зору цілком допустимо. Очевидно, що за збільшення K_0 ця похибка буде зменшуватися.

Приклад 4.4. Визначити опори резисторів R_1, R_2 , вхідний і вихідний опори в неінвертувальному підсилювачі рис. 4.14а, якщо $K_{\text{НЗЗ}} = 25$; $R_{\text{н}} = 25 \text{ кОм}$; $R_{\text{вн}} = 50 \text{ Ом}$; $E_{\text{к}} = \pm 15 \text{ В}$; $E_{\text{с}} = 0,3 \text{ В}$.

Розв'язання. 1. Для одержання високої стабільності коефіцієнта підсилення опір $R_{\text{вн}} \ll R_1 \ll R_{\text{вх}}$: $R_1 = (1 \dots 10) \text{ кОм}$. Обираємо $R_1 = 2 \text{ кОм}$.

2. Опір резистора R_2

$$R_2 = R_1 (K_{\text{НЗЗ}} - 1) = 2(25 - 1) = 48 \text{ кОм (станд. 51 кОм)}.$$

3. Коефіцієнт зворотного зв'язку

$$\beta = R_1 / (R_1 + R_2) = 2 / (51 + 2) \approx 0,038.$$

4. Обираємо операційний підсилювач К153УД5А з $K_0 \geq 125000$;

$$R_{\text{вх0}} \geq 1 \text{ МОм}; R_{\text{вих0}} \leq 150 \text{ Ом}.$$

5. Вхідний опір підсилювача

$$R_{\text{вхНЗЗ}} = R_{\text{вх0}} (1 + K_0 \beta) = 1 \cdot 10^6 (1 + 0,038 \cdot 125000) \approx 4751 \text{ МОм}.$$

6. Вихідний опір

$$R_{\text{вихНЗЗ}} = R_{\text{вих0}} / (1 + K_0 \beta) = 150 / (1 + 125000 \cdot 0,038) \approx 0,032 \text{ Ом}.$$

7. Вихідна напруга і струм навантаження

$$U_{\text{вих}} = \left(1 + \frac{R_2}{R_1} \right) E_{\text{с}} = \left(1 + \frac{51}{2} \right) 0,3 = 7,8 \text{ В};$$

$$I_{\text{н}} = U_{\text{вих}} / R_{\text{н}} + E_{\text{с}} / R_{\text{вн}} = 7,8 / 25 \cdot 10 + 0,3 / 50 = 6,3 \text{ мА}.$$

Під час розгляду в підрозділі 4.2 головних параметрів ОП було вказано, що параметри реального ОП не повністю відповідають потрібним параметрам ідеального ОП (див. табл. 4.1–4.7). Вхідний опір реального ОП не дорівнює нескінченності. Тому для нормального функціонування ОП в

його вхідних колах має протікати цілком певний струм $I_{вх}$. Цей струм для різних входів може бути неоднаковим, що в свою чергу призводить до появи $\Delta I_{вх}$.

Наявність вхідних струмів порушує умови, за яких раніше були одержані вирази для коефіцієнтів передачі інвертувального і неінвертувального підсилювачів. До того ж за рівності нулю зовнішньої вхідної напруги реально не виконується умова рівності нулю вихідної напруги ($U_{вих} \neq 0$).

Всі перелічені фактори діють у вхідному колі підсилювача. Тому, незважаючи на свої малі абсолютні значення, вони в низці випадків можуть призвести до неприпустимих похибок перетворення вхідного сигналу.

Під час розгляду впливу на характеристики підсилювачів реальних параметрів вхідного кола ОП будемо вважати, що всі опори ОП суто активні. Для визначення впливу на вхідну напругу ОП його власних параметрів припустимо, що рівень зовнішнього вхідного сигналу для схем інвертувального і неінвертувального підсилювачів (рис. 4.13а, 4.14а) дорівнює нулю. У такому випадку обидва підсилювача приводяться до однієї схеми (рис. 4.16). В одержаній схемі між неінвертувальним входом ОП та спільною шиною введений додатковий коректувальний резистор $R_{кор}$. Він моделює вихідний опір джерела сигналу, яке підімкнене до входу неінвертувального підсилювача (див. рис. 4.13а).

У схемі рис. 4.16 сигнали, що присутні як на інвертувальному, так і на неінвертувальному входах, передаються на вихід з коефіцієнтом передачі $K_{НЗЗ} = (R_1 + R_2)/R_1$, тобто як в неінвертувальному підсилювачі.

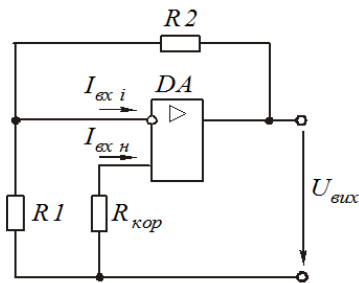


Рис. 4.16. Схема ОП, що складається з інвертувального і неінвертувального підсилювачів, приведені до однієї схеми

Наявність на вході підсилювача, що розглядається, напруги зсуву (зміщення) $U_{зм}$ призводить до появи на виході напруги

$$U_{вих}(U_{зм}) = K_{НЗЗ} U_{зм} = U_{зм} (R_1 + R_2)/R_1 \quad (4.15)$$

Проте навіть якщо $U_{3м} = 0$, наявність вхідного струму $I_{вх}$ призводить до появи на вході підсилювача деякої вхідної напруги:

$$U_{вх}(I_{вх}) = U_{вхн} - U_{вхі} = I_{вхн} R_{кор} - I_{вхі} [R_1 R_2 / (R_1 + R_2)].$$

Ця напруга підсилюється ОП і створює на виході напругу $U_{вих}(I_{вх})$. За умови, що $I_{вхн} = I_{вхі}$, вона дорівнює

$$U_{вх}(I_{вх}) = K_{НЗЗ} U_{вх}(I_{вх}) = \frac{R_1 + R_2}{R_1} I_{вх} \left(R_{кор} - \frac{R_1 R_2}{R_1 + R_2} \right). \quad (4.16)$$

Похибка, яка виникає через неідентичність вхідних струмів, також визначається виразом (4.16). Проте, у цьому випадку як її величина, так і знак залежать від співвідношення струмів $I_{вхн}$ і $I_{вхі}$. Припустимо, що $I_{вхн} > I_{вхі}$, тоді для сумарної похибки вихідної напруги, зумовленої неідеальністю ОП, з урахуванням (4.15) і (4.16) можна записати

$$\Delta U_{вих\max} = \frac{R_1 + R_2}{R_1} \left[U_{3м} + I_{вх} \left(R_{кор} - \frac{R_1 R_2}{R_1 + R_2} \right) + \Delta I_{вх} R_{кор} \right]. \quad (4.17)$$

З одержаного виразу можна зробити такі висновки: похибки, що вносяться дією $U_{3м}$, $I_{вх}$ і $\Delta I_{вх}$, пропорційні реальному коефіцієнту передачі пристрою $K_{НЗЗ}$; оскільки вхідний струм тече в обох вхідних колах підсилювача, то для компенсації складової похибки, зумовленої його протіканням, опір резистора $R_{кор}$, ввімкненого в коло неінвертувального входу підсилювача, необхідно обирати з умови

$$R_{кор} = R_1 R_2 / (R_1 + R_2). \quad (4.18)$$

У такому випадку складова похибки від $\Delta I_{вх}$ не залежить від співвідношення $I_{вхн}$ і $I_{вхі}$ і максимальне значення похибки вихідної напруги дорівнюватиме

$$\Delta U_{вих\max} = K_{НЗЗ} [U_{3м} + \Delta I_{вх} R_1 R_2 / (R_1 + R_2)]. \quad (4.19)$$

Теоретично вибором відповідного значення $R_{кор}$ можна компенсувати всі складові похибки вихідної напруги ОП. Проте через невизначеність величин і знаків $\Delta I_{вх}$ і $U_{3м}$ таке рішення не має практичного значення. Тому компенсація $\Delta U_{вих\max}$ потребує введення в схему підсилювача додаткових регулювальних елементів.

На рис. 4.17а наведена схема інвертувального підсилювача з зовнішніми колами компенсації вихідної похибки $\Delta U_{вих\max}$. У наведеній схемі резистор $R_{кор}$ складається з двох послідовно ввімкнених резисторів R_3 і R_4 , тобто $R_{кор} = R_3 + R_4$. На резистор R_4 від потенціометра R_6 , підімкненого до затискачів джерела живлення ОП, через обмежувальний резистор R_5 задається додаткове зміщення. Абсолютна величина і знак цього зміщення обираються з умови $\Delta U_{вих\max} = 0$.

Опори резисторів схеми обираються з таких міркувань:

- щоб не порушувалась умова $R_{\text{кор}} = R_3 + R_4$, необхідно, щоб $R_5 \gg R_4$;
- допустимий діапазон зміни напруги на резисторі R_4 має бути більше максимальної напруги $U_{\text{зм}}$, тобто

$$U_{\text{зм max}} \leq \Delta U_{\text{кор}} = E_K R_4 / (R_4 + R_5) \approx E_K R_4 / R_5; \quad (4.20)$$

- опір резистора R_6 має задовольняти умові $R_6 \ll R_5$.

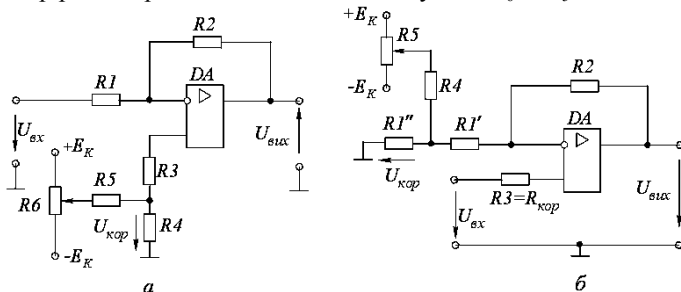


Рис. 4.17. Наведені схеми підсилювачів з зовнішніми колами компенсації вихідної похибки:

а – інвертувального, *б* – неінвертувального

Аналогічно може бути скомпенсована похибка і в неінвертувальному підсилювачі. У такому випадку коло коригування вигідніше підімкнути до неінвертувального входу підсилювача (рис. 4.17б). Принципи розрахунку такого кола аналогічні викладеним вище.

Слід ще раз зазначити, що введенням зовнішніх кіл коригування (балансування), аналогічних наведеним на рис. 4.17, можна компенсувати похибки, зумовлені дією усіх розглянутих вище дестабілізуючих факторів.

Розглянуті методи дозволяють компенсувати похибки роботи ОП тільки за фіксованої температури навколишнього середовища. Пояснюється це тим, що із зміною температури навколишнього середовища параметри *p-n*-переходів різних транзисторів змінюються неоднаково. Така неідентичність параметрів призводить до появи температурного дрейфу вихідної напруги ОП. Зазвичай значення $dU_{\text{зм}}/dT$ і $dI_{\text{вх}}/dT$ є довідковими даними для кожного типу ОП. При цьому будемо вважати, що за початкової температури похибку вихідної напруги за допомогою методів, які викладені вище, було зведено до нуля. Тоді для узагальненої схеми підсилювача на рис. 4.16 за початкової температури навколишнього середовища можна записати

$$U_{\text{вих}} = K_{\text{НЗЗ}}(U_{\text{кор}} - U_{\text{зм}}) + K_{\text{НЗЗ}}\Delta I_{\text{вх}} R_1 R_2 / (R_1 + R_2) = 0. \quad (4.21)$$

Оскільки сигнали $U_{\text{кор}}$, $U_{\text{зм}}$, $\Delta I_{\text{вх}}$ діють безпосередньо на вході ОП, то значення $K_{\text{НЗЗ}}$ визначається виразом для неінвертувального підсилювача,

тобто $K_{\text{НЗЗ}} = (R_1 + R_2)/R_1$. Використовуючи вираз (4.21) і задані значення $dU_{\text{ЗМ}}/dT$ для похідної температурної похибки вихідної напруги ОП можна записати

$$\frac{dU_{\text{ВХ}}}{dT} = \frac{R_1 + R_2}{R_1} \left| \frac{dU_{\text{ЗМ}}}{dT} \right| + R_2 \left| \frac{dI_{\text{ВХ}}}{dT} \right|. \quad (4.22)$$

Під час виведення виразу (4.22) вважалося, що температурні зміни $U_{\text{ЗМ}}$ і $I_{\text{ВХ}}$ мають однакові знаки. Це дозволяє визначити максимальну можливу похибку, яка виникає на виході підсилювача. У реальних умовах значення $dU_{\text{ЗМ}}/dT$ і $dI_{\text{ВХ}}/dT$ можуть частково компенсувати одне одного.

На основі (4.22) повна температурна зміна вихідної напруги підсилювача дорівнюватиме:

$$\Delta U_{\text{ВХ}}(\Delta T) = (dU_{\text{ВХ}}/dT)\Delta T. \quad (4.23)$$

Часто значення $\Delta U_{\text{ВХ}}(\Delta T)$ і $dU_{\text{ВХ}}/dT$ зводять до входу підсилювача і сумарний відхід вихідної напруги характеризують приведеними значеннями

$$\Delta U'_{\text{ВХ}}(\Delta T) = \Delta U_{\text{ВХ}}(\Delta T)/K_{\text{НЗЗ}}, \quad dU'_{\text{ВХ}}/dT = (dU_{\text{ВХ}}/dT)/K_{\text{НЗЗ}}.$$

Одержані таким чином наведені параметри діють безпосередньо на виході всього підсилювача. Тому для повної вихідної напруги інвертувального підсилювача (рис. 4.17а) можна записати

$$u_{\text{ВХі}} = -[u_{\text{ВХ}} \pm \Delta U'_{\text{ВХі}}(\Delta T)]R_2/R_1, \quad (4.24)$$

де

$$\Delta U'_{\text{ВХі}}(\Delta T) = \frac{R_1 + R_2}{R_2} \left| \frac{dU_{\text{ЗМ}}}{dT} \right| \Delta T + R_1 \left| \frac{dI_{\text{ВХ}}}{dT} \right| \Delta T. \quad (4.25)$$

Міркуючи аналогічно, можна записати вираз для температурного дрейфу вихідної напруги неінвертувального підсилювача (рис. 4.17б)

$$u_{\text{ВХн}} = [u_{\text{ВХ}} \pm \Delta U'_{\text{ВХн}}(\Delta T)](R_1 + R_2)/R_1,$$

де

$$\Delta U'_{\text{ВХн}}(\Delta T) = \left| \frac{dU_{\text{ЗМ}}}{dT} \right| \Delta T + \frac{R_1 R_2}{R_1 + R_2} \left| \frac{dI_{\text{ВХ}}}{dT} \right| \Delta T. \quad (4.26)$$

Диференціальне ввімкнення ОП (рис. 4.18) поєднує інвертувальну та неінвертувальну схеми. Вмикання ОП, як у диференціальному підсилювачі, призначене для підсилення різниці напруги $e_n - e_i$. Для того щоб одержати вираз для коефіцієнта передачі схеми, врахуємо, що струми джерел сигналів не розгалужуються на входи підсилювача, а різниця напруг між входами ОП $u_{\text{ВХн}} - u_{\text{ВХі}} \approx 0$, тобто, $u_{\text{ВХн}} = u_{\text{ВХі}}$. Оскільки маємо справу з лінійним пристроєм, то, використовуючи принцип суперпозиції для вихідної напруги, можна записати:

$$u_{\text{ВХн}}(e_i) = -e_i R_2 / R_1;$$

$$u_{\text{ВХн}}(e_n) = e_n \frac{R_4}{R_3 + R_4} \frac{R_1 + R_2}{R_1}.$$

Якщо підсумувати одержані вирази, то знайдемо:

$$u_{\text{вих}} = u_{\text{вих}}(e_1) + u_{\text{вих}}(e_n) = \frac{R_4}{R_1} \cdot \frac{R_1 + R_2}{R_3 + R_4} e_n - \frac{R_2}{R_1} e_1. \quad (4.27)$$

На практиці часто виконується умова

$$R_1 = R_3 \text{ і } R_2 = R_4, \quad (4.28)$$

тоді вираз (4.27) прийме більш простий вигляд:

$$u_{\text{вих}} = (e_n - e_1) R_2 / R_1. \quad (4.29)$$

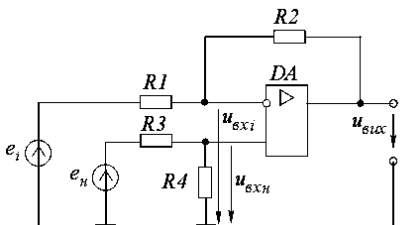


Рис. 4.18. Схема диференціального ввімкнення ОП

Отже, коефіцієнт передачі ОП з диференціальним входом визначається відношенням $u_{\text{вих}} / (e_n - e_1)$ і дорівнює коефіцієнту R_2 / R_1 , який є коефіцієнтом підсилення інвертувального підсилювача. Отже, розглядувана схема може виконувати математичну операцію віднімання двох чисел.

Подивимося, чи є умова (4.28) єдиною, за якої справедлива рівність (4.29). Для цього вираз (4.27) переписемо таким чином, щоб він містив тільки співвідношення опорів резисторів R_4 / R_3 і R_2 / R_1 . Тоді

$$u_{\text{вих}} = \frac{R_4 / R_3}{1 + R_4 / R_3} \frac{1 + R_2 / R_1}{1} e_n - \frac{R_2}{R_1} e_1.$$

Не важко помітити, що якщо співвідношення однотипних резисторів рівні, тобто:

$$R_4 / R_3 = R_2 / R_1 = N, \quad (4.30)$$

то вираз (4.29) також справедливий і

$$u_{\text{вих}} = N(e_n - e_1). \quad (4.31)$$

Приклад 4.5. Розрахувати коло компенсації похибки вхідної напруги інвертувального підсилювача з такими параметрами: $R_1 = 1 \text{ кОм}$; $R_2 = 100 \text{ кОм}$; К140УД16; $E_K = \pm 15 \text{ В}$.

Р о з в' я з а н н я. 1. Схема підсилювача з компенсацією наведена на рис. 4.17а. Для компенсації похибки, зумовленої протіканням струму $I_{\text{вх}}$, в коло неінвертувального входу ОП введемо резистор

$$R_{\text{кор}} = R_1 R_2 / (R_1 + R_2) = 1 \cdot 100 / (1 + 100) = 0,99 \text{ кОм}.$$

Приймаємо $R_{\text{кор}} = 1 \text{ кОм}$.

2. Визначимо максимальну сумарну похибку підсилювача. Згідно з табл. 4.1 маємо $U_{3M} = \pm 6 \text{ мВ}$; $\Delta I_{\text{вх}} = 500 \text{ нА}$;

$$\Delta U_{\text{вх max}} = U_{3M} + \Delta I_{\text{вх}} R_{\text{кор}} = 6 \cdot 10^{-3} + 500 \cdot 10^{-9} \cdot 1 \cdot 10^3 = 6,5 \cdot 10^{-3} \text{ В};$$

$$\Delta U_{\text{вих max}} = [(R_1 + R_2)/R_1] \Delta U_{\text{вх max}} = [(1+100)/1] \cdot 6,5 \cdot 10^{-3} = 0,66 \text{ В}.$$

3. Опір резистора R_4 визначаємо з умови $R_4 \approx 0,1 R_{\text{кор}}$. Тоді з врахуванням низки опорів

$$R_4 = 91 \text{ Ом}; R_3 = 910 \text{ Ом}.$$

4. Опір резистора R_5 обираємо з умови

$$U_{\text{кор}} = \kappa_{\text{зап}} \Delta U_{\text{вх max}} = E_{\text{к}} R_4 / (R_4 + R_5),$$

де $\kappa_{\text{зап}} = 1,5 \dots 2$ – коефіцієнт запасу;

$$R_5 = \frac{R_4 (E_{\text{к}} - \kappa_{\text{зап}} \Delta U_{\text{вх max}})}{\kappa_{\text{зап}} \Delta U_{\text{вх max}}} = \frac{0,091(15 - 2 \cdot 6,5 \cdot 10^{-3})}{2 \cdot 6,5 \cdot 10^{-3}} = 104,9 \text{ кОм}.$$

Обираємо $R_5 = 110 \text{ кОм}$.

5. Опір резистора R_6 обираємо з умови $I_{R_6} \gg I_{R_5}$ (умова незалежності вихідної напруги подільника від його навантаження).

Вважаємо $I_{R_6} = 10 I_{R_5}$, тоді

$$R_6 = R_5 / 10 = 110 / 10 = 11 \text{ кОм}.$$

Обираємо $R_6 = 11 \text{ кОм}$.

Приклад 4.6. Визначити мінімальну вхідну напругу, за якої похибка вихідної напруги підсилювача з прикладу 4.5 під час роботи у діапазоні температур $\pm 60^\circ\text{C}$ не перевищуватиме $\pm 5\%$; $d\Delta I_{\text{вх}} / dT = 1,5 \text{ нА}/^\circ\text{C}$.

Розв'язання. 1. Визначимо максимальну температурну похибку вихідної напруги у припущенні, що схема була повністю збалансована за температури 0°C (див. табл. 4.1).

$$\begin{aligned} \frac{dU_{\text{вих}}(\Delta T)}{dT} &= \frac{R_1 + R_2}{R_1} \frac{dU_{3M}}{dT} + R_2 \frac{d\Delta I_{\text{вх}}}{dT} = \\ &= [(1+100)/1] \cdot 6 \cdot 10^{-6} + 100 \cdot 10^3 \cdot 1,5 \cdot 10^{-9} = 7,56 \cdot 10^{-4} \text{ В}/^\circ\text{C}; \\ \Delta U_{\text{вих}}(\Delta T) &= [dU_{\text{вих}}(\Delta T)/dT] \Delta T = 7,56 \cdot 10^{-4} \cdot 60 \approx 0,045 \text{ В}. \end{aligned}$$

2. Знайдемо зведену вхідну похибку

$$\Delta U'_{\text{вх}}(\Delta T) = \Delta U_{\text{вих}}(\Delta T) R_1 / (R_1 + R_2) = 0,045 \cdot 1 / (1+100) = 4,46 \cdot 10^{-4} \text{ В}.$$

3. Вихідна напруга підсилювача дорівнює

$$U_{\text{вих}} = (R_2/R_1) [U_{\text{вх}} + \Delta U'_{\text{вх}}(\Delta T)].$$

Тоді, враховуючи, що згідно з умовою $\Delta U'_{\text{вх}}(\Delta T)$ становить 5% від $U_{\text{вх min}}$, одержимо

$$U_{\text{вх min}} = 20 \Delta U'_{\text{вх}}(\Delta T) = 20 \cdot 4,46 \cdot 10^{-4} = 8,92 \cdot 10^{-3} \text{ В}.$$

З наведеного прикладу випливає, що відносна похибка вихідної напруги, яка зумовлена температурною залежністю напруги U_{3M} і струму $\Delta I_{\text{вх}}$, зменшується із збільшенням абсолютного значення вхідної напруги підсилювача.

Приклад 4.7. Оцініть відносну статичну похибку і дрейф, зведений до входу інвертувального підсилювача, якщо $\Delta T = 20^\circ\text{C}$ (від 20 до 40°C) і нестабільність джерел живлення $\pm 10\%$. Підсилювач побудований на основі ОП типу 140УД1А з коефіцієнтом передачі $K_{\text{НЗЗ}} = 10$, працює на навантаження $R_{\text{н}} = 5\text{кОм}$, вхідний опір не менше 10кОм , вихідний опір не більше 100Ом . Джерело сигналу має $E_{\text{с}} = 0,2\text{В}$, а його внутрішній опір $R_{\text{вн}} = 1\text{кОм}$.

Розв'язання. 1. Використовуємо схему рис. 4.13б оскільки потрібний вхідний опір невеликий. $K_{\text{НЗЗ}} = -R_2/(R_1 + R_{\text{вн}})$. Потрібна величина вхідного опору $R_{\text{вх}} = R_1 = 10\text{кОм}$, тому $R_2 = K_{\text{НЗЗ}}(R_1 + R_{\text{вн}}) = 10(10 + 1) = 110\text{кОм}$. Така величина опору не призведе до великої похибки за рахунок струму $\Delta I_{\text{вх}}$ і може вважатися прийнятною.

2. Для зменшення струмової похибки обираємо резистор

$$R_3 = (R_1 + R_{\text{вн}}) \parallel R_2 \approx 11\text{кОм}.$$

3. Вихідний струм підсилювача

$$I_{\text{вих}} = U_{\text{вих}}/R_{\text{н}} + U_{\text{вих}}/R_2 = 0,2 \cdot 10/5 + 0,2 \cdot 10/110 \approx 0,42\text{мА}.$$

4. Вихідний опір підсилювача

$$R_{\text{вих}} = R_{\text{вих ОП}} K_{\text{НЗЗ}}/K_0 = 700 \cdot 10/900 = 7,8\text{Ом},$$

що менше потрібної величини.

5. Оцінимо дрейф, зведений до входу підсилювача

$$\Delta U'_{\text{вх}}(\Delta T) = \frac{dU_{\text{вих}}(\Delta T)}{dT \cdot K_{\text{НЗЗ}}} = \frac{dU_{\text{ЗМ}}}{dT} + \frac{dU_{\text{ВХ}}}{dT}(R_1 + R_{\text{вн}}) =$$

$$= 20\text{мкВ}/^\circ\text{C} + 30 \cdot 10^{-3}\text{мкА}/^\circ\text{C}(10 + 1) \cdot 10^3 = 350\text{мкВ}/^\circ\text{C}.$$

6. Зміна напруги на виході підсилювача у діапазоні температур

$$\Delta U_{\text{вих}}(\Delta T) = \Delta U'_{\text{вх}}(\Delta T) \Delta T K_{\text{НЗЗ}} = 0,35 \cdot 20 \cdot 10 = 70\text{мВ}.$$

7. Зміна напруги зміщення $\Delta U_{\text{ЗМ}}$ за рахунок зміни напруги живлення

$$\text{ОП } (E_{\text{К}} = \pm 6,3\text{В}) \text{ на } 10\% \quad \Delta U_{\text{ЗМ}} = \Delta E_{\text{К}}/K_{0\text{В}} = 0,1 \cdot 2 \cdot 6,3/10^3 = 1,26\text{мВ},$$

де $K_{0\text{В}} = 10^3$ для ОП 140УД1А – коефіцієнт ослаблення впливу напруги живлення.

8. Зміна напруги на виході підсилювача за зміни напруги живлення

$$\Delta U_{\text{вих}}(\Delta E_{\text{К}}) = \Delta U_{\text{ЗМ}} \cdot K_{\text{НЗЗ}} = 1,26 \cdot 10 = 12,6\text{мВ}.$$

9. Зміна напруги на виході за дії усіх дестабілізуючих факторів

$$\Delta U_{\text{вих}} = \Delta U_{\text{вих.сф}} + \Delta U_{\text{вих}}(\Delta T) + \Delta U_{\text{вих}}(\Delta E_{\text{К}}) = 70 + 12,6 = 82,6\text{мВ},$$

де $\Delta U_{\text{вих.сф}} = 0$ (для К140УД1А) – зміна вихідної напруги за дії синфазного сигналу на вході.

10. Температурний градієнт коефіцієнта підсилення ОП $\Delta K_0/(K_0 \Delta T) = (0,2 \dots 0,4) \cdot 10^{-2} 1/^\circ\text{C}$. Обираємо $\Delta K_0/(K_0 \Delta T) = 0,4 \cdot 10^{-2} 1/^\circ\text{C}$. За охоплення ОП зворотним зв'язком у схемі інвертувального підсилювача за $\Delta T = 20^\circ\text{C}$

$$\Delta K_{\text{НЗЗ}}/K_{\text{НЗЗ}} = [\Delta K_0/(K_0 \Delta T)] \cdot \Delta T/(K_0 \beta) = 0,4 \cdot 10^{-2} \cdot 20 / (900/10) = 9 \cdot 10^{-4} \text{ або } 0,09\%,$$

де $\beta = 1/K_{\text{НЗЗ}}$.

11. Загальна статична похибка

$$\delta = \frac{\Delta K}{K_{\text{НЗЗ}}} + \frac{\Delta U_{\text{вих}}}{K_{\text{НЗЗ}} E_{\text{сmax}}} = 9 \cdot 10^{-4} + \frac{82,6 \cdot 10^{-3}}{10 \cdot 0,2} = 0,0423 \text{ або } 4,23\%.$$

Як бачимо з розрахунку, основний вклад у величину похибки вносить дрейф $\Delta I_{\text{вх}}$ ОП.

Приклад 4.8. Використовуючи ОП типу К153УД5, розробити підсилювач, який забезпечує за віднімання напруг, що відрізняються не менше ніж на 10 мВ , похибку результату не більше 5% ; $K_{\text{НЗЗ}} = 200$; $T, ^\circ\text{C} = \pm 40^\circ\text{C}$; $dI_{\text{вх}} / dT = 1,5 \cdot 10^{-9} \text{ А}/^\circ\text{C}$.

Р о з в'я з а н н я. 1. Схему підсилювача наведено на рис. 4.18. Мінімальна вихідна напруга підсилювача дорівнює

$$U_{\text{вих min}} = \Delta U_{\text{вх min}} K_{\text{НЗЗ}} = 10 \cdot 10^{-3} \cdot 200 = 2 \text{ В}.$$

2. Максимально допустима похибка вихідної напруги

$$\Delta U_{\text{вих}} (\Delta T) = U_{\text{вих min}} \cdot 5\% = 2 \cdot 0,05 = 0,1 \text{ В}.$$

3. Визначимо опір резистора R_2 з умови одержання заданої температурної похибки вихідної напруги

$$\Delta U_{\text{вих}} = \frac{R_1 + R_2}{R_1} \frac{dU_{\text{зм}}}{dT} \Delta T + R_2 \frac{dI_{\text{вх}}}{dT} \Delta T.$$

Звідки

$$R_2 = \frac{\Delta U_{\text{вих}} - \frac{(R_1 + R_2)}{R_1} \frac{dU_{\text{зм}}}{dT} \Delta T}{\frac{dI_{\text{вх}}}{dT} \Delta T} =$$

$$= \frac{\Delta U_{\text{вих}} - (1 + K_{\text{НЗЗ}}) \frac{dU_{\text{зм}}}{dT} \Delta T}{\frac{dI_{\text{вх}}}{dT} \Delta T};$$

$$R_2 = 0,1 \cdot (1 + 200) \cdot 10 \cdot 10^{-6} \cdot 40 / 1,5 \cdot 10^{-9} \cdot 40 = 326 \text{ кОм}.$$

Приймаємо $R_2 = 300 \text{ кОм}$.

4. Опір резистора R_1

$$K_{\text{НЗЗ}} = R_2 / R_1, \text{ звідки}$$

$$R_1 = R_2 / K_{\text{НЗЗ}} = 300 / 200 = 1,5 \text{ кОм}.$$

5. Визначимо максимальну температурну похибку

$$\Delta U_{\text{вих}} = [(1,5 + 300) / 1,5] \cdot 10 \cdot 10^{-6} \cdot 40 + 300 \cdot 10^3 \cdot 1,5 \cdot 10^{-9} \cdot 40 = 0,0804 + 0,018 = 0,0984 \text{ В}$$

6. Реальна температурна похибка вихідної напруги у відсотках

$$\Delta U_{\text{вих}} (\%) = \Delta U_{\text{вих}} \% = \Delta U_{\text{вих}} \cdot 100 / \Delta U_{\text{вих min}} = 0,0984 \cdot 100 / 2 = 4,92\%.$$

Остаточню маємо (див. рис. 4.6)

$$R_1 = R_3 = 1,5 \text{ кОм},$$

$$R_2 = R_4 = 300 \text{ кОм}.$$

4.6. Типові застосування стандартних операційних підсилювачів

Традиційними областями застосування ОП є вирішувальна аналогова техніка, апаратура обробки сигналів, радіовимірвальні пристрої і ін., в яких часто необхідно виконувати різні функції за замикання виходу ОП на інвертувальний вхід за допомогою пасивних ланцюжків негативного зворотного зв'язку.

Інвертувальний суматор (рис. 4.19) призначений для формування напруги, яка дорівнює підсиленій алгебраїчній сумі декількох вхідних сигналів, тобто виконує математичну операцію підсумовування декількох сигналів.

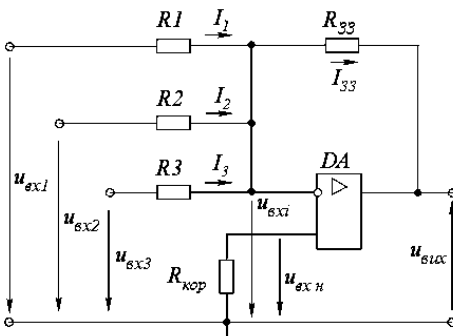


Рис. 4.19. Інвертувальний суматор (схема усереднення)

Вважаючи ОП ідеальним, можна сказати, що $u_{\text{вх}i} = u_{\text{вх}n}$. Проте згідно з наведеною схемою $u_{\text{вх}n} = 0$. Отже, і $u_{\text{вх}i} = 0$. У такому випадку для інвертувального входу згідно з першим законом Кірхгофа можна записати

$$u_{\text{вих}} / R_{33} = -(u_{\text{вх}1} / R_1 + u_{\text{вх}2} / R_2 + u_{\text{вх}3} / R_3),$$

звідки можна одержати вираз для вихідної напруги

$$u_{\text{вих}} / R_{33} = -u_{\text{вх}1} R_{33} / R_1 - u_{\text{вх}2} R_{33} / R_2 - u_{\text{вх}3} R_{33} / R_3, \quad (4.32)$$

тобто сигнал на виході дорівнює інверсії від алгебраїчної суми вхідних сигналів, які взяті зі своїми масштабними (ваговими) коефіцієнтами.

В окремому випадку, якщо $R_1 = R_2 = R_3 = R$, з виразу (4.32) одержимо

$$u_{\text{вих}} = -(u_{\text{вх}1} + u_{\text{вх}2} + u_{\text{вх}3}) R_{33} / R. \quad (4.33)$$

Вираз (4.33) справедливий для будь-якого числа вхідних напруг.

Якщо в схемі рис. 4.19 обрати $R_1 = R_2 = \dots = R_n = R$, R_{33} / n , то згідно з виразом (4.33) одержимо:

$$u_{\text{вих}} = -(u_{\text{вх}1} + u_{\text{вх}2} + u_{\text{вх}3} + \dots + u_{\text{вх}n}) / n. \quad (4.34)$$

Отже, на виході схеми буде формуватися напруга, яка дорівнює інвертованому середньому арифметичному від n вхідних напруг. Тому такі схеми називають схемами усереднення.

Схема додавання-віднімання (рис. 4.20) будується на основі схеми з диференційним входом (рис.4.18), в якій на інвертувальний та неінвертувальний входи ОП одночасно подається декілька напруг.

Загальний вираз для підсилювача, який розглядається, достатньо громіздкий.

Тому скористаємося знайденою раніше для диференційного підсилювача умовою (4.30), згідно з якою для одержання на виході підсилювача сигналу різниці вхідних напруг потрібно, щоб $R_4/R_3=R_2/R_1$.

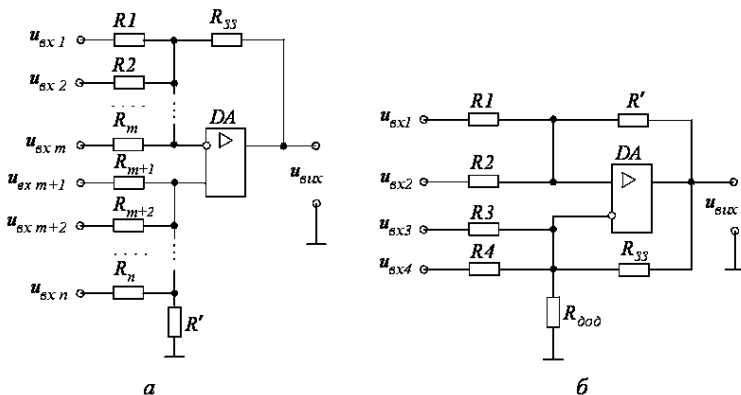


Рис. 4.20. Наведені схеми:
а – додавання, б – віднімання

У схемі рис. 4.20а резистори R_1 і R_3 схеми рис. 4.18 перетворилися у паралельне ввімкнення декількох резисторів. Тоді, підсумовуючи провідності відповідних резисторів, умову (4.30) можна записати у вигляді

$$R' \left(\frac{1}{R_{m+1}} + \frac{1}{R_{m+2}} + \dots + \frac{1}{R_n} \right) = R_{33} \left(\frac{1}{R_1} + \frac{1}{R_2} + \dots + \frac{1}{R_m} \right). \quad (4.35)$$

Кожний член одержаного виразу дорівнює значенню коефіцієнта передачі схеми за відповідним входом. Тому для забезпечення працездатності підсилювача за схемою рис. 4.20б сума коефіцієнтів передачі за його інвертуючим входом має дорівнювати сумі коефіцієнтів передачі за його неінвертуючим входом.

Виконуючи умову (4.35) для вихідної напруги підсилювача, що розглядається, можна записати:

$$u_{\text{вих}} = \frac{R'}{R_{m+1}} u_{\text{вх}m+1} + \frac{R'}{R_{m+2}} u_{\text{вх}m+2} + \dots + \frac{R'}{R_n} u_{\text{вх}n} - \frac{R_{33}}{R_1} u_{\text{вх}1} - \frac{R_{33}}{R_2} u_{\text{вх}2} - \dots - \frac{R_{33}}{R_m} u_{\text{вх}m}. \quad (4.36)$$

На практиці під час розробки схем, аналогічних схемі на рис. 4.20а, може виявитися, що за забезпечення потрібних коефіцієнтів передачі за кожним входом умова (4.35) не виконуватиметься і вихідна напруга такої

схеми не визначатиметься виразом (4.36). У такому випадку потрібно провести так зване балансування схеми. Воно зводиться до введення в схему додаткового резистора, який вмикається між спільною шиною і тим входом підсилювача, підсумований коефіцієнт передачі за яким у змісті виразу (4.35) буде меншим. Потрібний опір додаткового резистора визначається умовою (4.35).

Неінвертувальний суматор (рис. 4.21) може бути одержаний як окремих випадок схеми додавання-віднімання. Для цього в схемі рис. 4.20а входні напруги треба подавати тільки на неінвертувальний вхід ОП, що і реалізовано на рис. 4.21 на прикладі суматора з трьома входами.

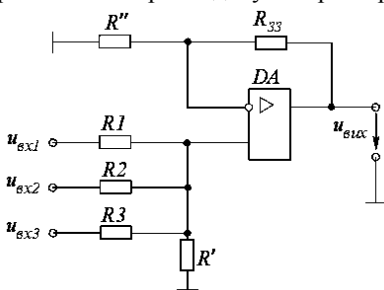


Рис. 4.21.Схема неінвертувального суматора

Для того, щоб вихідна напруга підсилювача визначалася виразом

$$u_{\text{вих}} = u_{\text{вх1}} R' / R_1 + u_{\text{вх2}} R' / R_2 + u_{\text{вх3}} R' / R_3, \quad (4.37)$$

має виконуватися умова (4.35), тобто

$$R_{33} / R'' = R' / R_1 + R' / R_2 + R' / R_3. \quad (4.38)$$

Необхідне балансування схеми можна виконати відповідним підбором опору резистора R .

Порівняння виразу (4.18) з умовами (4.35) і (4.38) показує, що якщо $R' = R_{33}$, то виконання умов (4.35) і (4.38) веде до автоматичного виконання умови (4.18), і похибка вихідної напруги, зумовлена протіканням вхідних струмів $I_{\text{вх}}$ ОП, відсутня.

Зроблений висновок справедливий і для схеми диференційного підсилювача рис. 4.18. Щоб у нього на виході була присутня не тільки різниця напруг його інвертувального і неінвертувального входів, але й була мінімізована похибка, що виникає при цьому, необхідно під час проектування користуватися умовою (4.28), а не (4.30).

Інтегруючий підсилювач (інтегратор) (рис. 4.22а), вихідна напруга якого пропорційна інтегралу від вхідної напруги, можна створити, замінивши активний опір R_2 зворотного зв'язку (рис. 4.13а) реактивним елементом (конденсатором C). Під час перехідного процесу в колі RC , що відбувається після подачі на вхід схеми сигналу

$u_{\text{вх}}$ (наприклад, у вигляді стрибка напруги), підсилювач працює в лінійному режимі.

Цьому режиму відповідає процес інтегрування. Оскільки для ідеального ОП $K_0 \rightarrow \infty$, то в схемі існує повний негативний зворотний зв'язок ($u_{\text{вх}\Sigma} = 0$) і струм, що протікає через резистор R ,

$$i_R = u_{\text{вх}} / R. \quad (4.39)$$

Через те, що струму на вході ідеального ОП немає, то $i_R = i_C$ і напруга на конденсаторі, або, що те саме, на виході підсилювача ($u_{\text{вх}\Sigma} = 0$) визначається формулою

$$u_{\text{вих}} = u_c = \frac{1}{C} \int i_c dt = -\frac{1}{C} \int i_R dt = -\frac{1}{RC} \int u_{\text{вх}} dt. \quad (4.40)$$

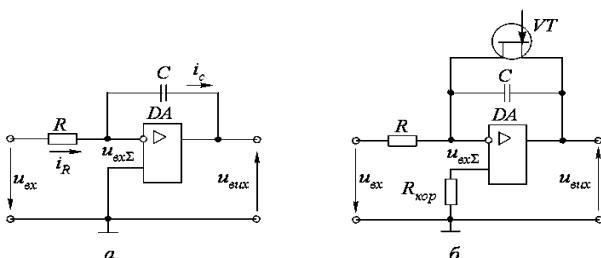


Рис. 4.22. Наведені:

a – схема інтегруючого підсилювача, *б* – схема інтегруючого підсилювача із зовнішнім колом примусового обнуління

Якщо до входу ОП прикласти напругу у вигляді стрибка із сталою амплітудою U_m , то

$$U_{\text{вих}} = -U_m t / RC, \quad (4.41)$$

де RC – стала часу інтегратора.

Інтегруючий підсилювач працює на низьких частотах аж до частоти $f_H = 0$, тому його можна використати для одержання лінійно-змінної напруги низькочастотної ланки оптимальної обробки сигналу, або допоміжного високочастотного генератора пилкоподібної напруги.

Аналогічного висновку можна дійти, якщо розглянути передавальну характеристику такого пристрою. Вона може бути одержана за допомогою раніше знайденого співвідношення (4.6) за умови $R_2 = Z_{33}(p)$, а $R_1 = Z_{\text{вх}}(p) = R$

$$W(p) = R_2 / R_1 = Z_{33}(p) / Z_{\text{вх}}(p) = (1/Cp) / R = 1/(RCp). \quad (4.42)$$

Одержаний вираз є передавальною функцією ідеальної інтегруючої ланки зі сталою часу $T = RC$. Відповідну цьому випадку ЛАЧХ наведено на рис. 4.23 штриховою лінією.

Одержані вирази справедливі для ідеального ОП. У реальному ОП коефіцієнт підсилення K_0 і верхня гранична частота f_v мають скінченні значення. Внаслідок цього частотна характеристика схеми рис. 4.22а відрізняється від характеристики ідеального інтегратора.

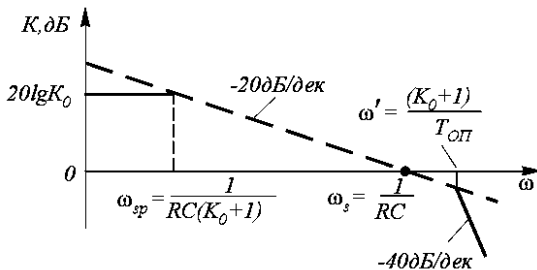


Рис. 4.23. ЛАЧХ інтегруючого підсилювача

Одержимо передавальну функцію інтегратора за умови обмеженості коефіцієнта підсилення ОП значенням K_0 . Для цього скористуємося загальним виразом для коефіцієнта передачі підсилювача з колом НЗЗ

$$W_i(p) = W_{вх}(p)W_{опнзз}(p) = \frac{1/(Cp)}{R+1/(Cp)} \cdot \frac{K_0}{1+K_0R/[R+1/(Cp)]} = \frac{K_0}{RC(K_0+1)p+1} \quad (4.43)$$

Вочевидь, що цій передавальній характеристиці відповідає частотна характеристика, яка має на низьких частотах до частоти $\omega_{зр} = 1/[RC(K_0 + 1)]$ асимптоту з нульовим нахилом. Розташування цієї асимптоти визначається власним коефіцієнтом підсилення ОП (показано на рис. 4.23 неперервною лінією ліворуч $\omega_{зр}$).

Як випливає з (4.42), під час виконання умови $Z_{зз}(p) = Z_{вх}(p)$ модуль $W(p)$ дорівнює одиниці, і частота, за якої ЛАЧХ перетинає вісь частот, дорівнює

$$\omega_з = 1 / RC. \quad (4.44)$$

У розділі 3 було показано, що власна передавальна функція ОП має вигляд

$$W_{оп}(p) = K_0 / (T_{оп}p + 1).$$

Тоді для передавальної функції інтегратора можна записати

$$W_i(p) = W_{вх}(p)W_{опнзз}(p) = \frac{1/(Cp)}{R+1/(Cp)} \cdot \frac{K_0 / (T_{оп}p + 1)}{1 + [K_0 / (T_{оп}p + 1)]R / [R + 1/(Cp)]} = \frac{1}{RCp T_{оп}p / (K_0 + 1) + 1} \quad (4.45)$$

Оскільки нас цікавить вигляд частотної характеристики інтегратора у сфері високих частот, то за виведення останнього виразу вважалося, що частота сигналу достатньо висока і добуток $RCp \gg 1$. Отже, починаючи з

частоти $\omega = \omega' = (K_0 + 1)/T_{\text{ОП}}$, ЛАЧХ реального інтегратора має нахил -40 дБ/дек (неперервна лінія на рис. 4.23. праворуч частоти $\omega = \omega'$).

З одержаних виразів можна зробити такі висновки:

- частота, на якій коефіцієнт передачі інтегратора дорівнює одиниці, не залежить від власного коефіцієнта підсилення ОП і повністю визначається параметрами його зовнішнього кола;

- діапазон інтегрування реального інтегратора обмежений знизу частотою $\omega_{\text{зр}} = 1/[RC(K_0 + 1)]$, що є наслідком обмеження максимального коефіцієнта підсилення ОП;

- діапазон інтегрування реального інтегратора обмежений зверху частотою $\omega' = (K_0 + 1)/T_{\text{ОП}}$, що є наслідком обмеження смуги пропускання ОП.

Таким чином, схема, наведена на рис. 4.22а, може використовуватися як інтегратор тільки в діапазоні частот $\omega_{\text{зр}} < \omega < \omega'$.

Реально на вході інтегратора, окрім корисного сигналу, діють дрейфові складові, зумовлені неідеальністю ОП ($U_{\text{ЗМ}}, I_{\text{ВХ}}; \Delta I_{\text{ВХ}}$). Якщо вони не скомпенсовані, то згідно з виразом (4.40) модуль вихідної напруги інтегратора буде зростати аж до максимально допустимого для ОП значення. Це вносить значну похибку в роботу інтегратора, особливо за малих значень вхідних сигналів.

Вихідна напруга, яка зумовлена дією зазначених складових, згідно з (4.40) визначається виразом

$$U_{\text{Вих}} = U_{\text{Вих}} = \frac{1}{RC} \int_0^t U_{\text{ЗМ}} dt + \frac{1}{C} \int_0^t (I_{\text{ВХ}} + \Delta I_{\text{ВХ}}) dt.$$

У загальному випадку окремі складові вихідної напруги у наведеному виразі можуть мати довільний знак і тому частково компенсувати одна іншу. Проте на практиці цікавляться максимально можливою напругою помилки інтегрування і всі складові підсумовують.

Допустимий час інтегрування можна знайти, якщо задати максимальну помилку інтегрування $U_{\text{Вих}} = U_{\text{пом max}}$

$$t_{\text{інт доп}} = \frac{U_{\text{ПО max}} - U_{\text{ЗМ}}}{(1/C)(U_{\text{ЗМ}}/R + I_{\text{ВХ}} + \Delta I_{\text{ВХ}})} \quad (4.46)$$

Зменшення помилки інтегрування потребує компенсації $U_{\text{ЗМ}}, I_{\text{ВХ}}, \Delta I_{\text{ВХ}}$ на вході ОП. Це може бути зроблено з використанням рішень, які описані у п.4.5.

Основними можливостями підвищення точності роботи інтегратора є:

- використання ОП з малими значеннями $U_{\text{ЗМ}}, I_{\text{ВХ}}, \Delta I_{\text{ВХ}}$;
- застосування зовнішніх кіл компенсації $U_{\text{ЗМ}}, I_{\text{ВХ}}, \Delta I_{\text{ВХ}}$;
- обмеження максимального часу інтегрування;
- використання зовнішніх кіл примусового обнуління інтегратора.

Схема інтегратора зі зовнішнім колом примусового обнуління наведена на рис. 4.22б. Якщо транзистор VT ввімкнений, то $U_c = 0$ і інтегратор знаходиться в початковому стані, тому що $U_{\text{вих}} = U_{\text{вих}} = U_{3\text{м}} + U_{VT} \approx 0$.

Процес інтегрування починається після вимикання транзистора VT .

Під час проектування різних електронних пристроїв часто буває необхідно одержати вихідний сигнал, який дорівнює інтегралу від суми декількох напруг. У цьому випадку можна скористатися схемою підсумувального інтегратора (рис. 4.24а). Вважаючи, як і раніше, ОП ідеальним, для його інвертуючого входу за першим законом Кірхгофа можна записати:

$$u_{\text{вх1}}/R_1 + u_{\text{вх2}}/R_2 + u_{\text{вх3}}/R_3 = C(du_{\text{вих}}/dt)$$

або

$$u_{\text{вих}} = -(1/R_1 C) \int u_{\text{вх1}} dt - (1/R_2 C) \int u_{\text{вх2}} dt - (1/R_3 C) \int u_{\text{вх3}} dt.$$

Вважаючи в одержаному виразі $R_1 = R_2 = R_3 = R$, знайдемо

$$u_{\text{вих}} = -(1/RC) \int (u_{\text{вх1}} + u_{\text{вх2}} + u_{\text{вх3}}) dt. \quad (4.47)$$

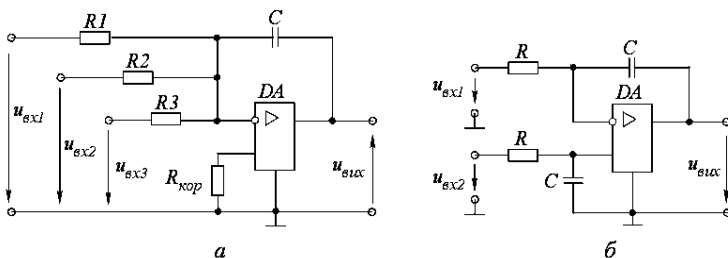


Рис. 4.24. Наведені схеми інтеграторів:

а – підсумувального, б – різницевого

Отже, за однакових вхідних резисторів на виході схеми одержимо напругу, пропорційну інвертованому інтегралу від суми вхідних напруг.

Відомі схеми, в яких вихідна напруга дорівнює інтегралу від різниці вхідних напруг. Такі схеми будуються на основі диференційного підсилювача, розглянутого в п. 4.5. Приклад такої схеми наведений на рис. 4.24б. Легко показати, що для вихідної напруги цієї схеми справедливий вираз

$$u_{\text{вих}} = (1/RC) \int (u_{\text{вх2}} - u_{\text{вх1}}) dt. \quad (4.48)$$

Використовуючи розглянуті принципи, на основі ОП можна будувати і більш складні схеми інтеграторів.

Диференціюючий підсилювач (диференціатор). Для виконання операції диференціювання напруги джерела вхідного сигналу

застосовують диференціюючий підсилювач (рис. 4.25а). У цій схемі практично вся напруга $u_{вх}$ джерела вхідного сигналу прикладена до конденсатора C , оскільки $U_{вхi} = U_{вхн} = 0$. Тому струм, який протікає через конденсатор,

$$i_c = C(dU_{вх} / dt). \quad (4.49)$$

Через те, що струму на вході ідеального ОП немає, $i_c = i_R$ і

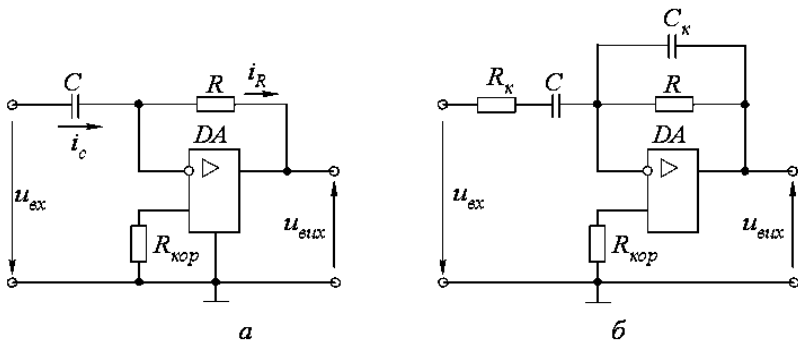


Рис. 4.25. Наведені:

a – схема диференціюючого підсилювача; *б* – схема диференціюючого підсилювача з обмеженням частотного діапазону

$$u_{вих} = i_R R = -RC(dU_{вх} / dt), \quad (4.50)$$

де RC – стала часу.

До аналогічного висновку можна прийти, якщо розглядати схему, як інвертуючий підсилювач, в коло зворотного зв'язку якого ввімкнена аперіодична RC –ланка. Передавальна функція такого пристрою може бути знайдена з використанням раніше одержаного виразу (4.6)

$$W_d(p) = Z_{33}(p) / Z(p) = R / (1/Cp) = RCp. \quad (4.51)$$

Передавальна функція (4.51) відповідає ідеальній диференціюючій ланці.

ЛАЧХ, яка відповідає одержаним виразам, у всьому діапазоні частот має постійний нахил $+20$ дБ/дек (рис. 4.26 штрихова лінія). Якщо модуль передавальної функції (4.51) дорівнюватиме одиниці, то одержимо, що відповідна цьому випадку частота дорівнюватиме:

$$\omega_3 = 1 / RC \quad (4.52)$$

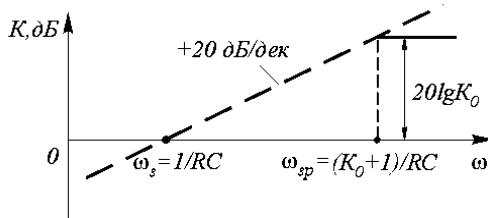


Рис. 4.26. ЛАЧХ диференціюючого підсилювача

У реальному ОП коефіцієнт підсилення K_0 і верхня гранична частота f_b мають декотрі кінцеві значення. Внаслідок цього частотна характеристика схеми (рис. 4.25а) відрізняється від характеристики ідеального диференціатора.

Одержимо передавальну функцію диференціатора за умови обмеженості коефіцієнта підсилення ОП значенням K_0 . Для цього скористаємося загальним виразом для коефіцієнта передач підсилювача з ланкою НЗЗ:

$$W_d(p) = W_{вх}(p)W_{опнзз}(p) = -\frac{R}{R+1/(Cp)} \frac{K_0}{1+K_0/(Cp)/[R+1/(Cp)]} = \frac{RCp}{RCp/(K_0+1)+1} \cdot (4.53)$$

Одержану передавальну функцію можна уявити як добуток передавальної функції ідеальної диференціюючої ланки і передавальної функції аперіодичної ланки зі сталою часу $T = RC/(K_0 + 1)$. Отже, після частоти $\omega_{сп} = (K_0 + 1)/RC$ на ЛАЧХ має з'явитися асимптота з нахилом -20 дБ/дек, і сумарний нахил частотної характеристики диференціатора дорівнюватиме нулю. Після частоти $\omega = \omega_{сп}$ коефіцієнт передач диференціатора у розглядуваному випадку дорівнюватиме коефіцієнта підсилення початкового підсилювача (див. рис. 4.26).

Проте, на практиці одержати таку частотну характеристику, як правило, не вдається. Причиною цього є обмеженість власної смуги пропускання ОП і на частотній характеристиці у сфері високих частот з'являється ще одна асимптота з нахилом -20 дБ/дек, до того ж, як правило, частота спряження цієї асимптоти нижче частоти $\omega_{сп}$. Це звужує сферу робочих частот схеми (рис. 4.25а). Після появи асимптот з нахилом -20 дБ/дек, зумовлених скінченністю значень K_0 і f_b , схема фактично перетворюється в інтегратор.

Слід зауважити, що схема диференціатора, наведена на рис. 4.25а, внаслідок специфіки своєї частотної характеристики, окрім корисної складової вхідного сигналу підсилює також високочастотні складові зовнішніх завад і власних шумів. Все це призводить до значної похибки вихідної напруги. Тому, з точки зору зменшення чутливості до зовнішніх

завад, верхню частоту робочого діапазону схеми слід зменшувати. Проте це, в свою чергу, зменшує точність роботи схеми.

Як приклад у табл.4.8 наведено значення похибки диференціювання залежно від співвідношення частоти $\omega_{зр}$ до найвищої частоти вхідного сигналу $\omega_{в}$. Таким чином, частота $\omega_{зр}$ обирається найнижчою за умови одержання припустимої точності схеми.

Для обмеження частотного діапазону схеми в неї вводять додаткові елементи R_k і C_k (рис. 4.25б). З урахуванням цих елементів передавальна функція диференціатора має вигляд:

$$W_d(p) = \frac{RCp}{(R_k C p + 1)(R C_k p + 1)}.$$

На практиці зазвичай обирають $R_k C = R C_k$. Тому на частотах $\omega < 1/R_k C$ схема диференціює вхідний сигнал. За подальшого збільшення частоти починається інтегрування вхідного сигналу. Це знижує чутливість схеми до дії зовнішніх завад.

Таблиця 4.8

Залежність похибки диференціювання від співвідношення частот зрізу і вхідного сигналу

$\omega_{зр}/\omega_{в}$	10	3	1
Похибка, %	1	5	50

За аналогією з інтегратором на основі схеми сумарного підсилювача можна побудувати і сумарний диференціатор (рис. 4.27). Для цієї схеми

$$C_1 du_{вх1}/dt + C_2 du_{вх2}/dt + C_3 du_{вх3}/dt = -u_{вих}/R.$$

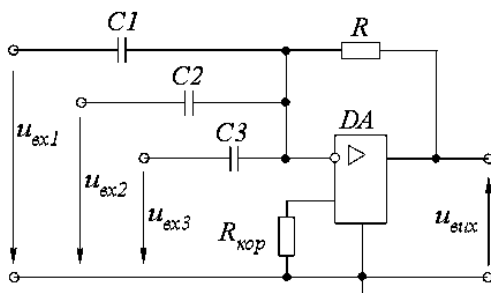


Рис. 4.27. Схема сумарного диференціатора

Звідки

$$u_{вих} = -C_1 du_{вх1}/dt - C_2 du_{вх2}/dt - C_3 du_{вх3}/dt. \quad (4.54)$$

Якщо $C_1 = C_2 = C_3 = C$, то з (4.52) можна одержати

$$u_{\text{вих}} = -CR d(u_{\text{вх1}} + u_{\text{вх1}} + u_{\text{вх1}})/dt. \quad (4.55)$$

Отже, вихідна напруга схеми під час виконання умови $C_1 = C_2 = C_3 = C$ дорівнює сумі інвертованої похідної від суми вхідних напруг.

Логарифмуючий і антилогарифмуючий (експоненціальний) підсилювачі. Логарифмуючим зветься підсилювач, вихідна напруга якого пропорційна логарифму його вхідній напрузі. Антилогарифмуючий (експоненціальний) підсилювач виконує зворотнє перетворення напруги.

Логарифмуючий та антилогарифмуючий підсилювачі знаходять широке застосування, наприклад, за реалізації математичних операцій множення та ділення. Дійсно, щоб помножити два числа, достатньо скласти їх логарифми. Останнє просто виконати з використанням схем, наведених на рис. 4.19 та 4.21.

Для одержання логарифмічної характеристики у коло НЗЗ ОП вмикають *p-n*-перехід. Це можуть бути діод або біполярний транзистор, ввімкнений за схемою зі спільною базою (рис.4.28).

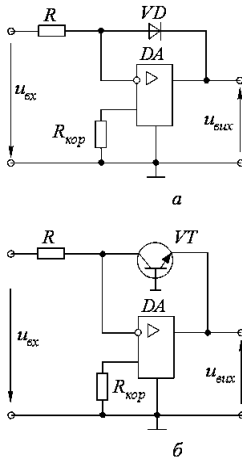


Рис. 4.28. Наведені схеми логарифмуючого підсилювача:

а – з діодом у колі НЗЗ ОП, *б* – з біполярним транзистором у колі НЗЗ ОП

Для схеми рис. 4.28а можна записати

$$u_{\text{вх}} / R = I_0 [\exp(u_{\text{д}} / \varphi_T) - 1] \approx I_0 [\exp(u_{\text{д}} / \varphi_T)],$$

де φ_T – температурний потенціал.

Вочевидь, що у цій схемі $u_{\text{д}} = u_{\text{вих}}$. Тоді вираз для вихідної напруги має вигляд

$$u_{\text{вих}} = \varphi_T [\lg(u_{\text{вх}} / R) - \lg I_0]. \quad (4.56)$$

Переходимо до десяткового логарифма відносно $u_{\text{вих}}$

$$u_{\text{вих}} = k [\lg(u_{\text{вх}} / R) - \lg I_0], \quad (4.57)$$

де $k = 2,3\varphi_T$.

Для схеми рис. 4.28б за аналогією запишемо

$$u_{\text{вх}} / R = I_K = I_{\text{КЕ0}} [\exp(u_{\text{БЕ}} / \varphi_T) - 1],$$

звідки

$$u_{\text{вих}} = \varphi_T [\ln(u_{\text{вх}}/R) - \ln I_{\text{КЕ0}}]. \quad (4.58)$$

Вочевидь, що вирази (4.56) та (4.58) аналогічні.

Використовуючи схеми (рис. 4.28а, б), слід пам'ятати, що за великих струмів діода або транзистора наведені вирази дають значну похибку, яка є наслідком дії власних активних опорів приладів. Тому максимальна вихідна напруга для наведених схем не має перевищувати приблизно 0,6 В. За потреби мати більші напруги вихідний сигнал схеми має бути підсилений.

Логарифмуючі підсилювачі формують на виході напругу тільки однієї полярності. Так, для схем (рис. 4.28) за позитивної вхідної напруги на виході схеми формують негативну напругу. Для одержання позитивної вихідної напруги діод у схемі рис. 4.26а потрібно ввімкнути у зворотному напрямку. При цьому, природно, зміниться і полярність вхідної напруги.

Аналогічний ефект у схемі рис. 4.28б можна одержати, якщо застосувати транзистор іншого типу провідності (*p-n-p*).

Для одержання антилогарифмуючого (експоненціального) підсилювача у розглянутих вище схемах напівпровідниковий прилад і резистор потрібно поміняти місцями (рис. 4.29а, б).

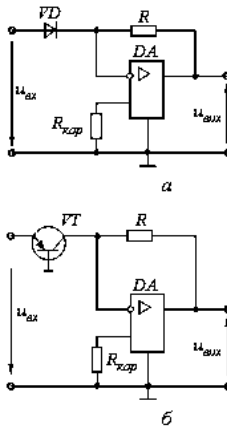


Рис. 4.29. Наведені схеми:

а, б – антилогарифмічного (експоненціального) підсилювача

Зробивши аналогічні перетворення для схеми рис. 4.29а, можна записати

$$u_{\text{вих}} = -RI_0 \exp(u_{\text{вх}} / \varphi_T). \quad (4.59)$$

Для схеми з транзистором у виразі (4.59) струм I_0 потрібно замінити на $I_{\text{КЕ0}}$.

Зміна полярності вихідної напруги здійснюється в схемах рис. 4.29 таким самим чином, що і в логарифмічних підсилювачах.

Слід відзначити, що через те, що параметри напівпровідникових приладів залежать від температури навколишнього середовища, розглянутим схемам без застосування додаткових засобів термокомпенсації буде властива велика похибка. Тому реальні схеми логарифмуючих та антилогарифмуючих підсилювачів складніше розглянутих.

На основі логарифмуючих та антилогарифмуючих підсилювачів можна побудувати так звані логарифмуючі перемножувачі, за допомогою яких здійснюється математична операція множення двох сигналів. У них вихідне значення пропорційно добутку двох вхідних незалежних величин.

Якщо вхідні напруги прологарифмувати за допомогою логарифмуючих підсилювачів (ОП $DA1$, $DA2$ на рис. 4.30), підсумувати логарифми (ОП $DA3$), а потім знайти антилогарифм цього підсумку, то вихідний сигнал дорівнюватиме добутку вхідних значень сигналів: $U_{\text{вих}} = KU_1U_2$.

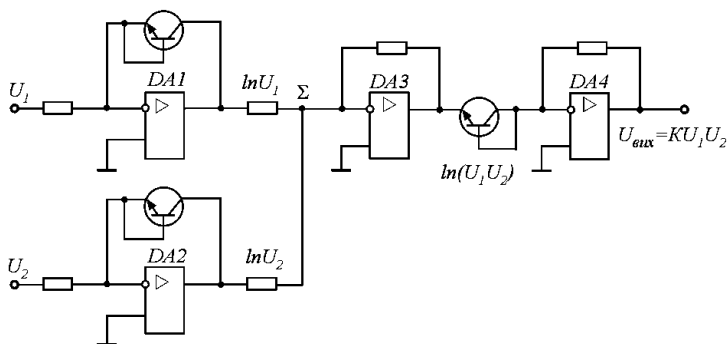


Рис. 4.30. Схема логарифмічного перемножувача двох напруг

Похибка подібних кіл перетворення електричних сигналів залежать від характеристик p - n -переходів і при відповідному підборі транзисторів або діодів не перевищує 0,2...1%. Температурний дрейф похибки перемножування може бути одержаним меншим 0,01%/град. При перемножуванні повільно змінних сигналів паралельно з нелінійним

елементом у колі зворотного зв'язку зазвичай вмикають конденсатори, які знижують коефіцієнт підсилення за змінним струмом і тим самим підвищують завадостійкість системи.

Перемножувачі цього типу можуть перемножувати напруги U_1 і U_2 тільки однієї полярності.

Недоліком логарифмічних перемножувачів є те, що смуга пропускання пропорційна величині сигналів. Так, наприклад, за $U_{\text{вх}} \approx 10\text{ В}$ вона біля 100 кГц , а за $U_{\text{вх}} = 0,1\text{ В}$ — близько 1 кГц . Це пов'язано зі зменшенням глибини зворотного зв'язку за малих рівнів вхідного сигналу.

Якщо після одного з перетворювачів, який виконує операцію логарифмування, ввімкнути підсилувач з одиничним коефіцієнтом підсилення і інвертуючим вхідний сигнал, то система здійснюватиме поділ однієї величини на іншу, тому що логарифми відповідних напруг віднімаються.

На основі логарифмуючих кіл можна виконувати перетворювачі, за допомогою яких добуваються алгебраїчні корені. Так, якщо вхідний сигнал прологарифмувати, зменшити у два рази, а потім подати на вхід антилогарифмуючого перетворювача, то одержимо пристрій, який дозволяє виконувати операцію $U_{\text{вих}} = \kappa \sqrt{U_{\text{вх}}}$. Аналогічно виконуються пристрої для добування коренів більш високих ступенів або піднесення у будь-який ступінь, причому у цих перемножувачів немає обмежень (крім точнісних) на кількість вхідних сигналів.

Приклад 4.9. Для схеми рис. 4.19 маємо $R_1 = R$; $R_2 = 2R$; $R_3 = 4R$; $R_{33} = 10R$; $U_{\text{вх}1} = 0,5\text{ В}$; $U_{\text{вх}2} = -1,5\text{ В}$; $U_{\text{вх}3} = 0,4\text{ В}$. Визначити $U_{\text{вих}}$.

Розв'язання. Згідно з виразом (4.32) маємо

$$U_{\text{вих}} = -0,5(10/1) - (-1,5) \cdot 10/2 - 0,4(10/4) = 1,5\text{ В}.$$

Приклад 4.10. Знайти залежність вихідної напруги суматора на ОП (рис. 4.19) від вхідної напруги, якщо $R_1 = R$; $R_2 = 0,5R$; $R_3 = 2R$; $R_{\text{кор}} = 0,22R$; $R_{33} = R$; $R_{\text{н}} = 10R$.

Розв'язання. 1. Вихідна напруга

$$\begin{aligned} U_{\text{вих}} &\approx -I_{33}R_{33} = -R_{33} \left(\frac{U_{\text{вх}1}}{R_1} + \frac{U_{\text{вх}2}}{R_2} + \frac{U_{\text{вх}3}}{R_3} \right) = \\ &= -R \left(\frac{U_{\text{вх}1}}{R} + \frac{U_{\text{вх}2}}{0,5R} + \frac{U_{\text{вх}3}}{2R} \right) = -[U_{\text{вх}1} + 2U_{\text{вх}2} + 0,5U_{\text{вх}3}]. \end{aligned}$$

2. Опір резистора $R_{\text{кор}}$, ввімкненого для зменшення дрейфу струму, обирають з умови $R_{\text{кор}} = R_1 \parallel R_2 \parallel R_3 \parallel R_{33}$ (за $R_{\text{вн}1} = R_{\text{вн}2} = R_{\text{вн}3} = 0$).

Приклад 4.11. Для схеми з прикладу 4.9 знайти вихідну напругу у випадку $u_{\text{вх}1} = -0,7\text{ В}$; $u_{\text{вх}2} = 1,5 \sin \omega t$; $u_{\text{вх}3} = 0,6 - 0,2 \sin \omega t$.

Розв'язання.

$$u_{\text{вих}} = -(-0,7) \cdot 10/1 - (1,5 \sin \omega t) \cdot 10/2 - (0,6 - 0,2 \sin \omega t) \cdot 10/4 =$$

$$= 7 - 7,5 \sin \omega t - 1,5 + 0,5 \sin \omega t = 5,5 - 7 \sin \omega t .$$

Приклад 4.12. Розробити схему підсилювача, який реалізує на виході вираз виду $U_{\text{вих}} = 10U_{\text{вх1}} + U_{\text{вх2}} - 4U_{\text{вх3}} - 2U_{\text{вх4}}$.

Р о з в'я з а н н я. 1. У схемі, яка реалізує наведений вираз, сигнали $U_{\text{вх1}}$ та $U_{\text{вх2}}$ мають подаватися на неінвертувальні входи, а $U_{\text{вх3}}$ та $U_{\text{вх4}}$ – на інвертувальні входи підсилювача (рис 4.20б).

2. Припустимо, що опір $R_{33} = R' = 100 \text{ кОм}$. Тоді:

$$R' / R_1 = 10, \text{ звідки } R_1 = 10 \text{ кОм};$$

$$R' / R_2 = 1, \text{ звідки } R_2 = 100 \text{ кОм};$$

$$R_{33} / R_3 = 4, \text{ звідки } R_3 = 25 \text{ кОм};$$

$$R_{33} / R_4 = 2, \text{ звідки } R_4 = 50 \text{ кОм}.$$

3. Перевіримо умову (4.35)

$$K_{\text{н}} = R_{33} / R_1 + R_{33} / R_2 = 11, \quad K_i = R' / R_3 + R' / R_4 = 6.$$

Перевірка показала, що $K_i < K_{\text{н}}$. Отже, для забезпечення працездатності схеми її потрібно збалансувати.

4. Визначимо різницю коефіцієнтів підсилення за входами схеми. $K_{\text{н}} - K_i = 5$. Отже за інвертуючим входом потрібно додати коло, яке забезпечує додатковий коефіцієнт передачі, що дорівнює 5. Тоді $R_{33} / R_{\text{дод}} = 5$; $R_{\text{дод}} = 20 \text{ кОм}$.

Після введення між інвертуючим входом і спільною шиною додаткового резистора $R_{\text{дод}}$ умова балансу буде виконана і вихідна напруга підсилювача визначатиметься заданим виразом.

Приклад 4.13. Як потрібно змінити схему ввімкнення суматора на ОП (рис. 4.19), щоб $u_{\text{вх}}(t)$ і $u_{\text{вих}}(t)$ виявилися синфазними.

Р о з в'я з а н н я. 1. Протифазність вихідного та вхідного сигналів у схемі рис. 4.19 викликана тим, що вхідні сигнали подаються на інвертуючий вхід ОП. Для синфазності напруг треба застосувати схему рис. 4.21.

2. Параметри елементів схеми мають задовольняти двом умовам. Перша умова – збереження попередніх (див. приклад 4.10) масштабних коефіцієнтів за входами

$$\frac{U_{\text{вх1}} / R_1 + U_{\text{вх2}} / R_2 + U_{\text{вх3}} / R_3}{1 / R_1 + 1 / R_2 + 1 / R_3 + 1 / R'} \cdot \frac{R_{33}}{R'} =$$

$$= \frac{U_{\text{вх1}} / R + U_{\text{вх2}} / 0,5R + U_{\text{вх3}} / 2R}{1 / R + 1 / 0,5R + 1 / 2R + 1 / R'} \cdot \frac{R_{33}}{R''} = U_{\text{вх1}} + 2U_{\text{вх2}} + 0,5U_{\text{вх3}}.$$

Це впливає з рівняння для міжвузлової напруги і дає за ($R' = R$) $R_{33} / R'' = 4,5$.

3. Друга умова – баланс ОП за входами у стані спокою:

$$1 / R_1 + 1 / R_2 + 1 / R_3 + 1 / R' = 1 / R'' + 1 / R_{33};$$

$$1 / R + 1 / 0,5R + 1 / 2R + 1 / R' = 1 / R'' + 1 / R_{33},$$

що дає $4,5/R = 1/R'' + 1/R_{33}$.

4. З цих двох умов одержуємо $R'' = 0,27R$ та $R_{33} = 1,22R$.

Приклад 4.14. Визначити робочий діапазон частот для інтегратора рис. 4.22а за умови $R = 1 \text{ кОм}$; $C = 0,33 \text{ мкФ}$; $DA - \text{К140УД17}$.

Розв'язання. 1. Згідно з табл. 4.3 для заданого типу ОП маємо: $K_0 = 200000$; $T_{\text{ОП}} = 7,96 \cdot 10^{-3} \text{ с}$.

2. Частота одиничного підсилення дорівнює

$$\omega_3 = 1/RC = 1/(1 \cdot 10^3 \cdot 0,33 \cdot 10^{-6}) = 3 \cdot 10^3;$$

$$f_3 = \omega_3 / 2\pi = 177,5 \text{ Гц}.$$

3. Нижня частота робочого діапазону частот

$$\omega_{\text{зр}} = \frac{1}{Rc(K_0 + 1)} = \frac{1}{1 \cdot 10^3 \cdot 0,33 \cdot 10^{-6} (200000 + 1)} = 0,015,$$

$$f_{\text{зр}} = 2,4 \cdot 10^{-3} \text{ Гц}.$$

4. Верхня частота робочого діапазону частот

$$\omega' = (K_0 + 1)/T_{\text{ОП}} = (200000 + 1)/7,96 \cdot 10^{-3} = 2,51 \cdot 10^{-7};$$

$$f' = 4,0 \text{ МГц}.$$

Приклад 4.15. Визначити максимально допустимий час інтегрування інтегратора, виконаного на основі ОП типу К140УД8 за відсутності та наявності зовнішніх кіл компенсації: $R = 51 \text{ кОм}$; $C = 1 \text{ мкФ}$; $U_{\text{пом max}} = 0,2 \text{ В}$.

Розв'язання. 1. Згідно з (4.46) $t_{\text{інт доп}}$ для випадку відсутності кіл зовнішньої корекції дорівнює

$$t_{\text{інт max}} = \frac{0,2 \cdot 70 \cdot 10^{-6}}{1/10^{-6} (70 \cdot 10^{-6} / 51 \cdot 10^3 + 1,1 \cdot 10^{-9} + 0,2 \cdot 10^{-9})} = 74,81 \text{ с}.$$

2. За компенсації тільки напруги $U_{\text{зм}}$, що може бути зроблено з використанням, наприклад, схеми рис. 4.17а, одержимо

$$t_{\text{інт max}} = \frac{U_{\text{пом max}} - U_{\text{зм}}}{(1/C)(I_{\text{вх}} + \Delta I_{\text{вх}})} = \frac{0,2 - 70 \cdot 10^{-6}}{(1/1 \cdot 10^{-6})(1,1 \cdot 10^{-9} + 0,2 \cdot 10^{-9})} = 153,8 \text{ с}.$$

3. За компенсації тільки струму $I_{\text{вх}}$, що може бути зроблено підмиканням між неінвертувальним входом ОП і спільною шиною коригуючого резистора $R_{\text{кор}}$ (див. рис. 4.16), одержимо

$$t_{\text{інт max}} = \frac{U_{\text{пом max}} - U_{\text{зм}}}{(1/C)(U_{\text{зм}}/R + \Delta I_{\text{вх}})} = \frac{0,2 - 70 \cdot 10^{-6}}{(1/1 \cdot 10^{-6})(70 \cdot 10^{-6} / 51 \cdot 10^3 + 0,2 \cdot 10^{-9})} = 127,1 \text{ с}.$$

4. За компенсації як $U_{\text{зм}}$, так і $I_{\text{вх}}$ одержимо

$$t_{\text{інт max}} = \frac{U_{\text{пом max}} - U_{\text{зм}}}{\Delta I_{\text{вх}} / C} = \frac{0,2 - 70 \cdot 10^{-6}}{0,2 \cdot 10^{-9} / 1 \cdot 10^{-6}} = 999,7 \text{ с}.$$

Наведені розрахунки показали, що використання зовнішніх кіл компенсації дозволяє або за заданого часу інтегрування значно підвищити

його точність, або за заданої похибки збільшити допустимий час інтегрування.

Приклад 4.16. Визначити параметри інтегратора (рис. 4.24а) за таких умов: $DA - K140UD24$; $U_{вх1} = 0,2 В$; $U_{вх2} = -0,3 В$; $U_{вх3} = 0,05 В$; $U_{вих\max} = 10 В$; $t_{інн} = 10 с$.

Розв'язання. Згідно з (4.47) маємо

$$U_{вих\max} = -\frac{(U_{вх1} + U_{вх2} + U_{вх3})t_{інн}}{RC}$$

або

$$RC = -\frac{(U_{вх1} + U_{вх2} + U_{вх3})t_{інт}}{U_{вих\max}} = -\frac{(0,2 - 0,3 + 0,05) \cdot 10}{10} = 0,05 с.$$

2. Припускаючи, що $R = 10 кОм$, знайдемо

$$C = RC / R = 0,05 / 10^4 = 5 \cdot 10^{-6} Ф.$$

3. За умови компенсації тільки складової $I_{вх}$ похибка інтегрування становить

$$U_{пом} = U_{зм} + (U_{зм} / RC)t_{інн} + (\Delta I_{вх} / C)t_{інн} = \\ = 5 \cdot 10^{-6} + (5 \cdot 10^{-6} / 0,05) \cdot 10 + (1 \cdot 10^{-12} / 5 \cdot 10^{-6}) \cdot 10 \approx 1 \cdot 10^{-3} В,$$

тобто похибка інтегрування становить 0,01%.

Приклад 4.17. Диференціатор (рис. 4.25а) має такі параметри: $R = 10 кОм$; $C = 1,5 мкФ$; $DA - K1426UD1$. Визначити робочий діапазон частот схеми.

Розв'язання. 1. Кінцеве значення власного коефіцієнта підсилення ОП призводить згідно з (4.53) до обмеження верхньої робочої частоти диференціатора

$$\omega_{в} = (K_0 + 1) / RC = (6 \cdot 10^4 + 1) / (10 \cdot 10^3 \cdot 1,5 \cdot 10^{-6}) = 4 \cdot 10^6 рад / с ; \\ f_{в} = \omega_{в} / 2\pi = 636,6 кГц .$$

2. Для визначення частоти, з якої починається вплив обмеженості власної смуги пропускання ОП, порівняємо модулі передавальних функцій ідеальної диференціюючої ланки і ОП

$$|W_{ОП}(j\omega)| = K_0 / \sqrt{1 + (T_{ОП}\omega)^2} \quad (\text{див. приклад 3.1}), \\ |W_{д}(j\omega)| = RC\omega .$$

Тоді

$$K_0 / \sqrt{1 + (T_{ОП}\omega_{зр})^2} = RC\omega_{зр} .$$

Розв'язуючи одержаний вираз відносно $\omega_{зр}$, знайдемо

$$\omega_{зр} = 50130 рад / с \quad \text{або} \quad f_{зр} = 7979 Гц .$$

Приклад 4.18. На вході сумарного диференціатора (рис. 4.27) діють напруги: $u_{вх1} = 0,002 \sin \omega t$; $U_{вх2} = 3 В$; $u_{вх3} = 0,01 t В$. Визначити значення вихідної напруги за умови: $C_1 = C_2 = C_3 = 0,1 мкФ$; $R = 68 кОм$; $\omega = 10\pi$.

Розв'язання. Згідно з (4.55) маємо

$$u_{\text{вих}} = -\frac{1}{RC} \frac{d}{dt} (u_{\text{вх}1} + U_{\text{вх}2} + u_{\text{вх}3}) =$$

$$= -\frac{1}{68 \cdot 10^3 \cdot 0,1 \cdot 10^{-6}} (0,002 \omega \cos \omega t + 0 + 0,01) = -1,47 - 9,23 \cos 10 \pi t.$$

Приклад 4.19. Розробити логарифмічний підсилювач (рис. 4.28а), вхідна напруга якого змінюється від 0 до +10 В. Максимальний струм діода, за якого впливом його власного опору можна знехтувати, дорівнює 0,5 мА; $I_0 = 1 \text{ мкА}$.

Розв'язання. 1. Опір резистора R визначимо з умови

$$U_{\text{вх max}} / R = I_{\text{Д max}};$$

$$R = U_{\text{вх max}} / I_{\text{Д max}} = 10 / 0,5 = 20 \text{ кОм}.$$

2. Максимальна вхідна напруга схеми згідно з (4.56) дорівнює

$$u_{\text{вих}} \approx \varphi_T \left(\ln \frac{u_{\text{вх}}}{R} - \ln I_0 \right).$$

За кімнатної температури $\varphi_T = 26 \text{ мВ}$, тоді

$$U_{\text{вих max}} = 26 \cdot 10^{-3} \left(\ln \frac{10}{2 \cdot 10^4} - \ln 10^{-6} \right) = 0,161 \text{ В}.$$

Приклад 4.20. Для експоненціального підсилювача (рис. 4.29а) знайти вихідну напругу за умови: $I_0 = 10^{-6} \text{ А}$; $R = 20 \text{ кОм}$; $U_{\text{вх}} = 0,161 \text{ В}$.

Розв'язання. Згідно з виразом (4.59) одержимо

$$U_{\text{вих}} = -RI_0 \exp(U_{\text{вх}} / \varphi_T).$$

Приймаючи $\varphi_T = 26 \cdot 10^{-3} \text{ В}$, знайдемо

$$U_{\text{вих}} = -2 \cdot 10^4 \cdot 10^{-6} \exp(0,161 / 26 \cdot 10^{-3}) = 9,78 \text{ В}.$$

4.7. Пристрої порівняння аналогових сигналів

Пристрій порівняння аналогових сигналів (компаратор) виконує функцію порівняння або двох вхідних сигналів між собою, або одного вхідного сигналу з деяким заданим еталонним (опорним) рівнем. При цьому на виході формуються тільки два значення вихідного сигналу: якщо один із сигналів більший другого, то вихідний сигнал дорівнює $U_{\text{в}}^{(1)}$, у протилежному випадку вихідний сигнал дорівнює $U_{\text{н}}^{(0)}$.

Треба зазначити, що в загальному випадку напруги $U_{\text{в}}$, $U_{\text{н}}$ можуть відрізнятися як за величиною, так і за знаком. Проте на практиці найбільшого поширення одержали пристрої, які формують на виході або напруги протилежної полярності за практично рівних абсолютних значень, або напруги однієї полярності. Перший випадок характерний для використання як схеми порівняння операційного підсилювача (оп), другий – за використання спеціалізованих інтегральних схем. У другому випадку вихідні напруги компаратора узгоджені за величиною і полярністю зі сигналами, які використовуються у цифровій техніці.

Тому можна сказати, що вхідний сигнал компаратора має аналоговий характер, а вихідний – цифровий. Внаслідок цього компаратори часто виконують роль елементів зв'язку між аналоговими і цифровими пристроями, тобто виконують роль простіших аналого-цифрових перетворювачів.

Як правило, безпосередньо під компаратором розуміють спеціалізований пристрій. Під час використання як схеми порівняння ОП кажуть про компараторний режим його роботи. Слід зазначити, що для створення такого режиму роботи ОП зазвичай охоплюють колом зворотного зв'язку, тоді як у спеціалізованому компараторі такий зв'язок не потрібен.

4.7.1. Робота операційного підсилювача за великих амплітуд вхідного сигналу

Раніше під час розгляду електронних пристроїв, виконаних на ОП, ми припускали, що за всіх змін вхідної напруги вихідна напруга не досягала свого максимально можливого рівня. Розглянемо випадок, коли ця умова не виконується, на прикладі інвертувального підсилювача (рис. 4.31а). У цій схемі еталонний рівень напруги, з яким зрівнюється вхідний сигнал, дорівнює нулю.

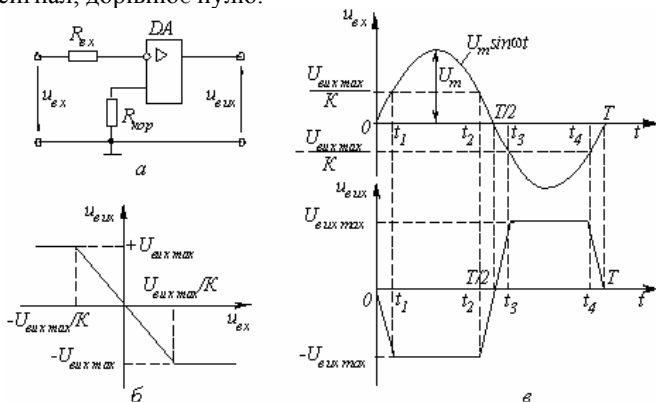


Рис. 4.31. Наведені:

а – схема визначення проходження напруги через нуль (нуль-детектор),
 б – передавальна характеристика, в – часові діаграми вхідної і вихідної напруг схеми

Припустимо, що ОП має деякий коефіцієнт підсилення K , який відрізняється від нескінченності, і на вхід підсилювача подана змінна

напруга $u_{\text{вх}} = U_m \sin \omega t$, причому амплітуда U_m сигналу більша максимального значення вхідного сигналу, який забезпечує роботу ОП без обмеження вихідної напруги, тобто $|U_m| > |U_{\text{вх max}}| > |U_{\text{вих max}}|/K$ (див. рис. 4.31б). Часові діаграми, які пояснюють роботу підсилювача, наведені на рис. 4.31в.

Вочевидь, що доки, поки вхідна напруга відповідатиме умові $|U_m \sin \omega t| < |U_{\text{вих max}}|/K$, вихідна напруга $u_{\text{вих}} = KU_m \sin \omega t$. На інтервалах, коли вхідний сигнал перевищить значення $|U_{\text{вих max}}|/K$, вихідний сигнал ОП залишатиметься постійним і дорівнюватиме $|U_{\text{вих}}| = U_{\text{вих max}}$.

З рис. 4.31в не важко помітити, що більше за абсолютним значенням U_m , то меншу частину періоду зберігатиметься пропорційність між вхідною та вихідною напругами і довше вихідна напруга ОП дорівнюватиме своєму максимуму.

Під час розгляду процесів у схемі припустимо, що ОП ідеальний (виключаючи припущення про нескінченність коефіцієнта підсилення); максимально та мінімально можливі вихідні напруги ОП рівні ($-U_{\text{вих max}}| = U_{\text{вих max}}$); амплітуда вхідного сигналу $U_m \gg U_{\text{вих max}}/K$.

Оскільки $U_m \gg U_{\text{вих max}}/K$, то можна вважати, що зміна вхідної напруги на інтервалі $t_2 \dots t_3$ лінійна. Швидкість цієї зміни в момент $t = T/2$

$$\left. \frac{du_{\text{вх}}}{dt} \right|_{t=T/2} = U_m \omega \cos \omega t \Big|_{t=T/2} = -\omega U_m = \text{const}.$$

Використовуючи одержаний вираз для визначення тривалості інтервалу зміни вихідної напруги від $-U_{\text{вих max}}$ до $+U_{\text{вих max}}$, одержимо

$$\Delta t = t_3 - t_2 = 2 \left| U_{\text{вих max}} \right| / (KU_m \omega). \quad (4.60)$$

Вочевидь, що для зміни вихідної напруги від $+U_{\text{вих max}}$ до $-U_{\text{вих max}}$ витрачається такий самий час. Таким чином, на виході ОП формується напруга, яка за формою наближається до прямокутної.

Для схеми, яка розглядається, можна однозначно сказати, що якщо вихідна напруга $U_{\text{вих}} = +U_{\text{вих max}}$, то вхідна напруга менша або дорівнює $-U_{\text{вих max}}/K$, а якщо $U_{\text{вих}} = -U_{\text{вих max}}$, то вхідна напруга більша або дорівнює $U_{\text{вих max}}/K$. Отже, схему (рис. 4.31а) можна розглядати як електронний пристрій, який дозволяє контролювати величину і полярність вхідної напруги. Слід відзначити, що якщо вхідний сигнал знаходиться в діапазоні $-U_{\text{вих max}}/K < U_{\text{вх}} < +U_{\text{вих max}}/K$, то відповідно до наведеного на початку розділу визначенням компаратора вихідний сигнал ОП не може бути класифікований. Отже, цей діапазон вхідної напруги є невизначеним (неідентифікованим).

Наявність неідентифікованого діапазону зміни вхідної напруги фактично призводить до похибки визначення його рівня. Абсолютна величина цієї похибки за умови $U_{\text{вих max}} = |-U_{\text{вих max}}|$ визначається значенням

$$\Delta = |U_{\text{вих max}}|/K. \quad (4.61)$$

Для зменшення похибки визначення вхідної напруги потрібно зменшувати інтервал неідентифікованих вхідних напруг, що досягається, якщо часовий інтервал $t_2 \dots t_3$ прямує до нуля. При цьому на виході ОП формуватиметься ідеальна прямокутна напруга. Умова $\Delta t \rightarrow 0$ виконується, якщо згідно з (4.60) зменшувати розмах вихідної напруги $U_{\text{вих max}}$ або збільшувати добуток $KU_m\omega$. Амплітуда вхідної напруги U_m і її частота ω , як правило, величинами заданими.

Збільшення частоти сигналу хоча і призводить до зменшення тривалості Δt , проте не зменшує його відносної тривалості, тому що

$$\Delta t/T = 2 U_{\text{вих max}} / (U_m \omega K T) = U_{\text{вих max}} / (\pi U_m K).$$

Таким чином, відносна тривалість $\Delta t/T$ не залежить від величини ω . Тому реально зменшити тривалість інтервалу $t_2 \dots t_3$ можна тільки шляхом або зменшення $U_{\text{вих max}}$, або збільшення K .

Для одержання $\Delta t = 0$ шляхом зменшення $U_{\text{вих max}}$ потрібно, щоб $U_{\text{вих max}} = 0$, але при цьому просто втрачає сенс використання подібних схем, бо зникає можливість використання результатів їх роботи. Тому вихідні рівні напруг U_v, U_n також, як правило, задані. У такому випадку єдина можливість зменшення інтервалу Δt є збільшення коефіцієнта підсилення ОП, що може бути досягнуто введенням кола позитивного зворотного зв'язку (ПЗЗ)

$$K_{\text{ПЗЗ}} = K/(1 - K\beta),$$

тобто із збільшенням β коефіцієнт $K_{\text{ПЗЗ}}$ також збільшується і за

$$\beta = 1/K \quad (4.62)$$

коефіцієнт підсилення ОП дорівнюватиме нескінченності, тобто (теоретично) це відповідатиме миттєвій зміні напруги на виході схеми рис. 4.31а від $+U_{\text{вих max}}$ до $-U_{\text{вих max}}$ і навпаки.

Схема рис. 4.31а за виконання умови (4.61) часто носить назву детектора нуля сигналу (нуль-детектор), або схеми визначення проходження напруги через нуль.

Розглянутий випадок є ідеальним, тому що умову (4.62) внаслідок розкиду параметрів і нестабільності характеристик ОП на практиці важко виконати. Це призводить до появи похибки визначення нульового рівня вхідного сигналу.

Приклад 4.21. Визначити параметри вихідної напруги схеми рис. 4.31а за використання ОП типу К140УД17 і двох значень вхідної напруги $u_{вх1} = 10^{-2} \sin \omega t$; $u_{вх2} = 10^{-4} \sin \omega t$, $\omega = 1000\pi$.

Р о з в'я з а н н я . 1. Часові діаграми вхідної і вихідної напруги схеми відповідають рис. 4.31в.

2. Визначимо період вхідної напруги.

$$T_{вх} = 2\pi/\omega = 2\pi/(1000\pi) = 2 \cdot 10^{-3} \text{ с} .$$

3. Знаходимо розмах вихідної напруги. У довідкових даних для заданого типу ОП знаходимо $|U_{вих}| = 15 \text{ В}$ ($E_K = \pm 18 \text{ В}$).

4. Визначимо тривалість інтервалу $t_2 \dots t_3$ для $u_{вх1}$

$$\frac{du_{вих}}{dt} = \omega U_m = 1000\pi \cdot 0,01 = 10\pi ;$$

$$\Delta t = t_3 - t_2 = 2|U_{вих \max}| / (KU_m \omega) =$$

$$2 \cdot 15 / (1,5 \cdot 10^5 \cdot 0,01 \cdot 1000\pi) = 6,36 \cdot 10^{-6} \text{ с} ;$$

$$\Delta t / T = 6,36 \cdot 10^{-6} / 2 \cdot 10^{-3} = 3,18 \cdot 10^{-3} = 0,318 \% .$$

5. Визначимо тривалість Δt для $u_{вх2}$

$$\Delta t = 2 \cdot 15 / (1,5 \cdot 10^5 \cdot 10^{-4} \cdot 1000\pi) = 6,36 \cdot 10^{-4} \text{ с} ;$$

$$\Delta t / T = 3,18 \cdot 10^{-1} = 31,8 \% .$$

4.7.2. Однопороговий пристрій порівняння

Спрацьовування схеми (рис. 4.31а) відбувається у момент рівності нулю напруги між інвертувальним і неінвертувальним входами ОП. Використовуючи цю властивість схеми, можна легко побудувати на її основі пристрій порівняння вхідної напруги з деяким заданим еталонним рівнем напруги. Для цього достатньо неінвертувальний вхід ОП (див. рис. 4.31а) під'єднати до спільної шини пристрою через джерело ЕРС, абсолютна величина якого і знак відповідають потрібному еталонному рівню порівняння (рис. 4.32а). У такому випадку за ідеальності ОП ($R_{вх} \rightarrow \infty$) напруга між інвертувальним і неінвертувальним входами досягне нульового рівня, коли рівень і полярність вхідної напруги $u_{вх}$ дорівнюватимуть параметрам еталонного джерела $E_{ет}$. На рис. 4.32б,в показані передавальні характеристики схем порівняння для випадків $E_{ет} > 0$ і $E_{ет} < 0$ відповідно. Напругу $E_{ет}$ називають *порогом спрацьовування пристрою порівняння*.

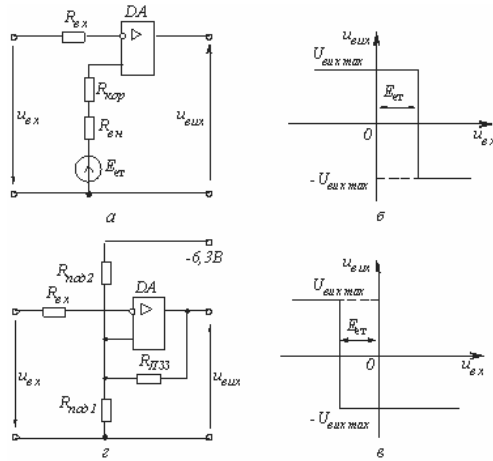


Рис. 4.32. Наведені:

a – схема однопорогового пристрою порівняння (з джерелом еталонної напруги),
б, в – передавальні характеристики схем порівняння; *г* – повна схема
однопорогового пристрою порівняння двох напруг

Якщо у схемі рис. 4.32*a* замість джерела еталонної напруги використати другу вхідну напругу, ОП перетвориться в схему порівняння двох напруг. Нехтуючи похибкою, яка зумовлена наявністю діапазону неідентифікованої вхідної напруги, можна сказати, що перемикання підсилювача відбуватиметься в момент рівності вхідних напруг як за абсолютним значенням, так і за знаком. Схема такого пристрою і часові діаграми, які пояснюють його роботу, наведені на рис. 4.33.

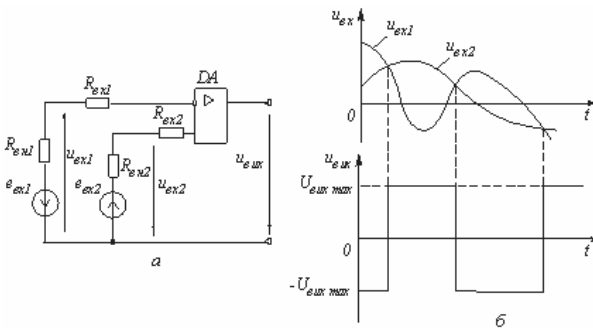


Рис. 4.33. Наведені:

a – схема порівняння двох вхідних напруг, *б* – часові діаграми,
які пояснюють роботу схеми порівняння

Для підмикання двох або більше вхідних напруг може бути використаний і один, наприклад, інвертувальний вхід ОП (рис. 4.34). У такому випадку перемикання ОП також відбуватиметься в момент рівності нулю напруги між його входами. У загальному вигляді вираз, який характеризує цю умову, є

$$U_i = \frac{1}{1/R_1 + 1/R_2 + \dots + 1/R_n} \sum_{q=0}^{q=n} U_q / R_q = U_{\text{ет}}, \quad (4.63)$$

де U_q – напруга q -го джерела вхідної напруги; R_q – вихідний опір q -го джерела вхідної напруги; n – кількість вхідних напруг.

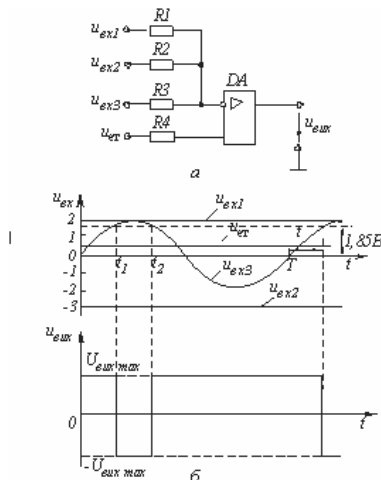


Рис. 4.34. Наведені:

a – схема порівняння з підмиканням двох або більше вхідних напруг до інвертувального входу ОП, *б* – часові діаграми які, пояснюють роботу схеми порівняння

З виразу (4.63) випливає, що для спрацьовування схеми порівняння у випадку $U_{\text{ет}} = 0$ джерела вхідної напруги повинні мати різну полярність.

На рис. 4.35а наведено окремий випадок схеми рис. 4.34а для $n = 2$. Вочевидь, що за виконання умови

$$R_{\text{вн1}} + R_{\text{вх1}} = R_{\text{вн2}} + R_{\text{вх2}}, \quad (4.64)$$

вихідна напруга схеми змінюється в момент, коли вхідні напруги рівні за абсолютним значенням $u_{\text{вх1}}(t) = |u_{\text{вх2}}(t)|$, але протилежні за знаком. Часові діаграми, які пояснюють роботу схеми порівняння, наведені на рис. 4.35б.

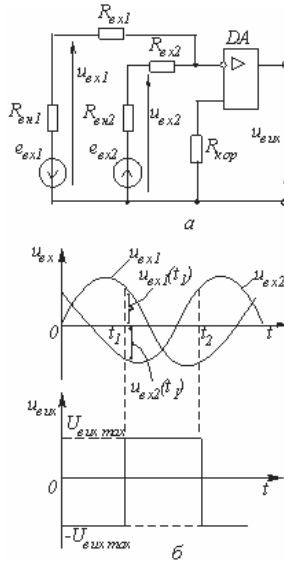


Рис. 4.35. Наведені:

a – схема порівняння для числа входних напруг $n = 2$, *б* – часові діаграми, які пояснюють роботу схеми порівняння

Якщо умова (4.64) не виконується, то перемикання схеми відбувається в момент виконання умови

$$e_{вх1}(R_{вх2} + R_{вх1}) = e_{вх2}(R_{вх1} + R_{вх2}), \quad (4.65)$$

де $e_{вх1}$ і $e_{вх2}$ – значення входних ЕРС.

Дуже часто як опорний (еталонний) сигнал використовують незмінну за величиною напругу позитивної або негативної полярності. Розглянемо схеми компараторів, у яких використовуються ОП з кінцевим коефіцієнтом підсилення і незмінною опорною напругою.

Для порівняння різнополярних напруг на вході використовують одновходовий компаратор (рис. 4.36*a*), в якому опорний сигнал і той, який досліджується, надходять до інвертувального входу ОП. В інтервалі часу $0 \dots t_1$ (рис. 4.36*б*) виконується нерівність $|u_{д}| < |U_0|$, тому $u_{вх} > 0$ і напруга на виході компаратора $u_{вх} = -U_{вх max} \approx E_{К}^-$ (напруга на інвертувальному вході ОП і на його виході різнополярні). У момент часу t_1 входний сигнал досягає порогового значення

$$u_{д} = U_{вх пор} = U_0 R_1 / R_2,$$

а після цього (за $t > t_1$) перевищує його за абсолютним значенням.

Це відповідає наявності негативного потенціалу на інвертувальному вході ОП ($u_{вх} < 0$), що супроводжується перемиканням компаратора в інший стан, в якому $+U_{вих\max} \approx E_K^+$. Моментів часу, коли виконується рівність $u_{д} = U_{вх\ пор}$, відповідає нестійкий лінійний режим підсилювача компаратора. При цьому нахил передавальної характеристики визначається власним коефіцієнтом підсилення K (для ідеального ОП $K \rightarrow \infty$). Тому відсутність в ОП негативного зворотного зв'язку сприяє підвищенню швидкості перемикання компаратора.

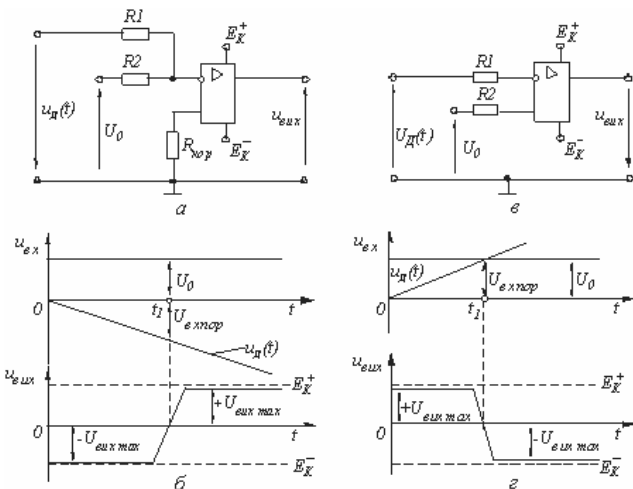


Рис. 4.36. Наведені:

а – схема одновходового компаратора; *в* – схема двовходового компаратора; *б*, *г* – часові діаграми роботи та передавальні характеристики компараторів

У двовходовому компараторі (рис. 4.36в), сигнали, які порівнюють, надходять до обох входів ОП. Тому стан виходу компаратора (полярність вихідної напруги) визначається більш великою за рівнем напругою одного з входів, що відображено передавальною характеристикою компаратора (рис. 4.36г). За рівності вхідних напруг (момент часу t_1) вихідна напруга компаратора дорівнює нулю аналогічно роботі інтегрального ОП. Рівень вхідної напруги компаратора обмежується припустимою синфазною напругою ОП.

Приклад 4.22. Використовуючи ОП типу К140УД1А, розрахувати схему порівняння з порогом спрацьовування 0,1В. Похибка спрацьовування не має перевищувати 0,1%.

Р о з в'я з а н н я . 1. Для реалізації вхідних умов використовуємо схему рис. 4.32а.

2. ОП типу К140УД1А має такі параметри: $E_K = \pm 6,3 \text{ В}$; $K = 900$; $U_{\text{вих max}} = \pm 4,5 \text{ В}$.

3. Неідентифікований діапазон зміни вхідної напруги для заданого ОП становить:

$$\Delta U_{\text{вх}} = 2U_{\text{вих max}}/K = 2 \cdot 4,5/900 = 0,01 \text{ В}.$$

У такому випадку похибка визначення рівня $0,1 \text{ В}$ становить:

$$\delta = (\Delta U_{\text{вх}}/2U_{\text{спр}}) \cdot 100\% = (0,01/2 \cdot 0,1)100\% = 5\%.$$

4. Одержана похибка більше заданої, тому необхідно або зменшити напругу $|U_{\text{вих max}}|$, використовуючи коло нелінійного НЗЗ або збільшити K введенням кола ПЗЗ .

5. Введемо в схему коло ПЗЗ . Потрібний, з точки зору забезпечення заданої точності, діапазон неідентифікованих вхідних напруг

$$2\delta U_{\text{спр}}/100 = 2 \cdot 0,1 \cdot 0,1/100 = 2 \cdot 10^{-4} \text{ В}.$$

Потрібний для одержання знайденого $\Delta U_{\text{вх}}$ коефіцієнт $K_{\text{ПЗЗ}}$ дорівнює

$$K_{\text{ПЗЗ}} = 2U_{\text{вих max}}/\Delta U_{\text{вх}} = 2 \cdot 4,5/2 \cdot 10^{-4} = 4,5 \cdot 10^4.$$

Коефіцієнт передачі кола ПЗЗ

$$\beta = \frac{1}{K} \left(1 - \frac{K}{K_{\text{ПЗЗ}}} \right) = \frac{1}{900} \left(1 - \frac{900}{4,5 \cdot 10^4} \right) = 1,09 \cdot 10^{-3}.$$

6. Для забезпечення потрібного порога спрацьовування $U_{\text{спр}}$ за допомогою зовнішнього подільника задамо напругу зміщення на неінвертувальний вхід ОП. З довідника вхідний струм ОП $I_{\text{вх}} = 5 \cdot 10^{-6} \text{ А}$. Використовуючи умову $I_{\text{под}} \geq I_{\text{вх}}$, задамо $I_{\text{под}} = 100I_{\text{вх}}$, тоді $R_{\text{под}} = E_K/I_{\text{под}} = 6,3/5 \cdot 10^{-4} = 12,6 \text{ кОм}$. Опір резистора $R_{\text{под1}}$, який безпосередньо задає поріг спрацьовування, дорівнює

$$R_{\text{под1}} = U_{\text{спр}}R_{\text{под}}/E_K = 0,1 \cdot 12,6/6,3 = 0,2 \text{ кОм}.$$

Тоді $R_{\text{под2}} = R_{\text{под}} - R_{\text{под1}} = 12,6 - 0,2 = 12,4 \text{ кОм}$.

7. Знайдемо опір резистора $R_{\text{ПЗЗ}}$

$$\beta = \frac{R_{\text{под1}}R_{\text{под2}}}{(R_{\text{под1}} + R_{\text{под2}})R_{\text{ПЗЗ}}};$$

$$R_{\text{ПЗЗ}} = R_{\text{под1}} R_{\text{под2}} / (R_{\text{под}\beta}) = 0,2 \cdot 12,4 / (12,6 \cdot 1,09 \cdot 10^{-3}) = 180,6 \text{ кОм}.$$

Обираємо $R_{\text{ПЗЗ}} = 180 \text{ кОм}$.

8. Потрібний вхідний опір схеми порівняння

$$R_{\text{вх}} = R_{\text{под1}} R_{\text{под2}} / (R_{\text{под1}} + R_{\text{под2}}) = 0,2 \cdot 12,4 / 12,6 = 0,196 \text{ кОм}.$$

Приймаємо $R_{\text{вх}} = 0,2 \text{ кОм}$.

Повну схему розробленого пристрою наведено на рис. 4.32г.

Приклад 4.23. Визначити моменти спрацьовування однопорогової схеми порівняння, наведеної на рис. 4.34а, за умови: $u_{\text{вх1}} = 2 \text{ В}$; $u_{\text{вх2}} = -3 \text{ В}$; $u_{\text{вх3}} = 2 \sin \omega t$; $R_1 = 1 \text{ кОм}$; $R_2 = 2 \text{ кОм}$; $R_3 = 1,5 \text{ кОм}$; $U_{\text{ет}} = 0,8 \text{ В}$; $\omega = 100\pi$; ОП вважати ідеальним.

Р о з в'я з а н н я. Для визначення моментів спрацьовування використовуємо умову (4.63), яка матиме вигляд

$$\frac{u_{\text{вх1}}/R_1 + u_{\text{вх2}}/R_2 + u_{\text{вх3}}/R_3}{1/R_1 + 1/R_2 + 1/R_3} = U_{\text{ет}}.$$

Для знаходження моментів спрацьовування розв'яжемо одержане рівняння відносно вхідної напруги $u_{\text{вх3}}$

$$U_{m3} \sin \omega t = R_3 \left[U_{\text{ет}} \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} \right) - \frac{u_{\text{вх1}}}{R_1} - \frac{u_{\text{вх2}}}{R_2} \right];$$

$$t = \frac{1}{\omega} \arcsin \frac{R_3}{U_{m3}} \left[U_{\text{ет}} \left(\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{R_3} \right) - \frac{u_{\text{вх1}}}{R_1} - \frac{u_{\text{вх2}}}{R_2} \right];$$

$$t = \frac{1}{100\pi} \arcsin \frac{1,5}{2} \left[0,8 \left(\frac{1}{1} + \frac{1}{2} + \frac{1}{1,5} \right) - \frac{2}{1} - \frac{(-3)}{2} \right] = 3,76 \cdot 10^{-3} \text{ с}.$$

Тоді $t_1 = t = 3,76 \cdot 10^{-3} \text{ с}$;

$$t_2 = T/2 - t = 10 \cdot 10^{-3} - 3,76 \cdot 10^{-3} = 6,24 \cdot 10^{-3} \text{ с},$$

де $T = 2\pi/\omega$;

$$U_{m3} \sin \omega t_1 = U_{m3} \sin \omega t_2 = 1,85 \text{ В}.$$

Часові діаграми, які ілюструють роботу схеми, наведені на рис. 4.34б. Вочевидь, що на інтервалах $0 \dots t_1$ і $t_2 \dots T$; $u_{\text{вх1}} < U_{\text{ет}}$ і $u_{\text{вих}} = U_{\text{вих max}}$. На інтервалі $t_1 \dots t_2$ $u_{\text{вх1}} > U_{\text{ет}}$ і $u_{\text{вих}} = -U_{\text{вих max}}$.

4.7.3. Інтегральні компаратори

Інтегральні компаратори відрізняються від схем порівняння, виконаних на ОП загального застосування тим, що їх вихідний сигнал узгоджений за рівнем з напругами, які використовуються в цифровій техніці для відображення сигналів логічного нуля та одиниці. Розробка таких ІС, які мають (як і стандартний ОП) два входи (інвертувальний та неінвертувальний) і один або парафазний цифровий вихід, була зумовлена тим, що хоча схеми порівняння на ОП і можуть забезпечувати високу точність порівняння вхідних напруг і формувати на виході сигнали потрібних (цифрових) рівнів, вони потребують для цього введення великої кількості додаткових елементів і, як правило, не можуть забезпечити потрібної швидкодії.

Таким чином компараторами напруги називають інтегральні мікросхеми, які призначені для порівняння двох напруг і видачі результату порівняння у логічній формі: більше або менше. За суттю справи, компаратор напруги чутливий до полярності напруги, яка прикладена між його сигнальними входами. Напруга на виході матиме високий рівень $U_{\text{вих}}^1$ кожного разу, коли різниця між неінвертувальним і інвертувальним сигнальними входами позитивна і, навпаки, коли різниця напруги негативна, то вихідна напруга компаратора відповідає логічному нулю $U_{\text{вих}}^0$:

$$U_{\text{вих}} = \begin{cases} U_{\text{вих}}^1 & \text{при } U_{\text{вх}}^+ > U_{\text{вх}}^-, \text{ або } \Delta U_{\text{вх}} > 0, \\ U_{\text{вих}}^0 & \text{при } U_{\text{вх}}^+ < U_{\text{вх}}^-, \text{ або } \Delta U_{\text{вх}} < 0. \end{cases} \quad (4.66)$$

Графічну залежність вихідної напруги від різниці вхідних напруг наведено на рис. 4.37а, а умовне схематичне позначення компаратора зі стробуванням за рівнем та за фронтом відповідно на рис. 4.37б, в. Як бачимо з позначення, компаратор напруги крім головних сигнальних входів може мати службові входи різного призначення: стробування, балансуювання, узгодження рівнів та інші.

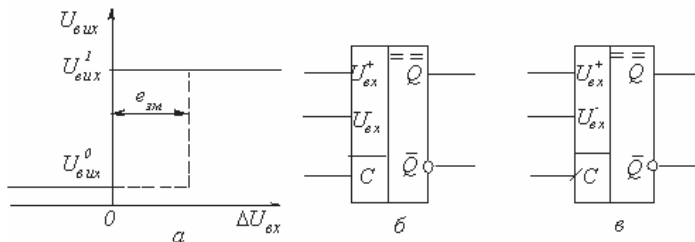


Рис. 4.37. Наведені:

- а – графічна залежність вихідної напруги від різниці вхідних напруг;
- б, в – умовне схематичне позначення компаратора зі стробуванням за рівнем та за фронтом

Спрощену структурну схему компаратора напруги наведено на рис. 4.38. Вона складається з вхідного диференціального каскаду ДК, пристрою зміщення рівнів та вихідної логіки. Вхідний диференціальний каскад формує та забезпечує основне підсилення різницевого сигналу. Окрім цього він дозволяє здійснити балансування виходу за допомогою зовнішнього підстроювального резистора та дозволяє скоректувати напругу зміщення нульового рівня у межах $1...2\text{ мВ}$, яке виникає у диференціальному каскаді. За допомогою балансування можна також встановити переважальний початковий стан виходу.

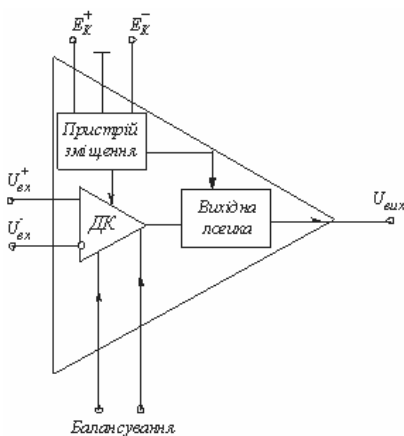


Рис. 4.38. Спрощена структурна схема компаратора напруги

Входи стробування призначені для фіксації моменту часу, коли проводиться порівняння вхідних сигналів і видача результату порівняння на вихід. Для цього на вхід стробування подається імпульсний сигнал дозволу порівняння. Результати порівняння можуть з'являтися на виході компаратора тільки за час строба або можуть фіксуватися в елементах пам'яті компаратора до приходу чергового імпульсу строба. Таким чином компаратори, які стробуються, можуть бути без пам'яті та з пам'яттю. Окрім того, стробування може виконуватися за рівнем імпульсу або за його фронтом (перепаду рівнів). Для зазначення стробування за фронтом на вході стробування зображується напрям перепаду від низького рівня до високого або, навпаки, від високого рівня до низького (див. рис. 4.37в).

Оскільки імпульс строба надходить одночасно з вхідним сигналом, то мінімальна тривалість строба (або його фронту) має бути такою, щоб вхідний сигнал встиг пройти через диференціальний каскад раніше, ніж спрацює елемент пам'яті. Цей час називають *часом дозволу вибірки*.

Застосування стробування підвищує заводо захищеність компаратора, тому що завада може змінити стан виходу тільки у малий час дозволу вибірки.

Коло зміщення, яке підмикається до диференціального каскаду, забезпечує одержання оптимальних рівнів струмів в елементах диференціального каскаду та виключає його насичення за великого рівня вхідних сигналів. Крім того пристрій зміщення встановлює також відповідні рівні напруг і струму у вихідному логічному каскаді. Завдяки цьому забезпечується робота компаратора з означеним типом логіки.

На рис. 4.39 наведено передавальні характеристики компаратора без гістерезису (а) та з гістерезисом (б). Гістерезис компаратора проявляється у тому, що перехід з стану $U_{\text{вих}}^0$ у стан $U_{\text{вих}}^1$ відбувається за вхідної напруги $\Delta U_{\text{вх1}}$, а повернення з $U_{\text{вих}}^1$ у $U_{\text{вих}}^0$ – за напруги $\Delta U_{\text{вх2}}$. Різниця $\Delta U_{\text{вх1}} - \Delta U_{\text{вх2}} = U_{\Gamma}$ називається напругою гістерезису. Наявність гістерезису пов'язана з використанням у компараторі позитивного зворотного зв'язку, який дозволяє усунути «деренчання» $U_{\text{вих}}$ за $\Delta U_{\text{вх}} = 0$. Наявність гістерезису призводить до появи зони невизначеності, в середині якої неможливо встановити значення $\Delta U_{\text{вх}}$.

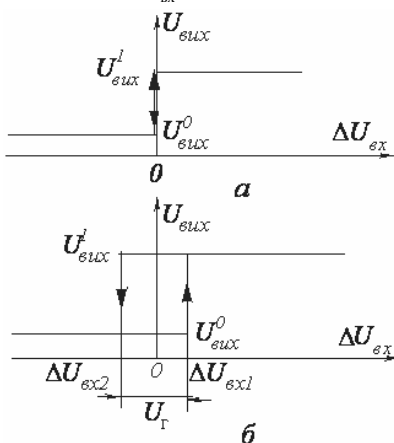


Рис. 4.39. Передавальні характеристики компаратора:
 а – без гістерезису, б – з гістеризом

Головним динамічним параметром компаратора, який визначає його швидкодню, є час затримки розповсюдження стрибкоподібного вхідного сигналу. Інколи цей час називають часом перемикання компаратора. Цей час відраховують від моменту подачі вхідного сигналу $\Delta U_{\text{вх}}$ до моменту, коли вихідний сигнал досягне рівнів $U_{\text{вих}}^1$ або $U_{\text{вих}}^0$. Час затримки

розповсюдження суттєво залежить від рівня вхідного диференціального сигналу $\Delta U_{вх}$. За збільшення напруги $\Delta U_{вх}$ час затримки розповсюдження зменшується. На рис. 4.40а показані перехідні характеристики компаратора за різних значень рівня вхідного сигналу $\Delta U_{вх} = 2 \dots 20 \text{ мВ}$. З графіків бачимо, що за зміни вхідної напруги на порядок час затримки змінюється приблизно у 2,5 рази. Графік залежності часу затримки розповсюдження від рівня вхідного сигналу наведено на рис. 4.40б.

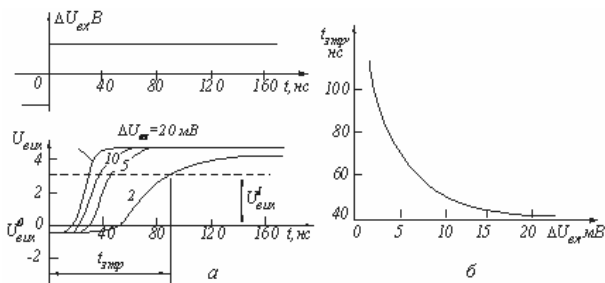


Рис. 4.40. Наведені:

а – перехідні характеристики компаратора за різних значень рівня вхідного сигналу; *б* – графік залежності часу затримки розповсюдження від рівня вхідного сигналу

Крім того, компаратори із стробуванням характеризуються додатковими параметрами, зумовленими використанням імпульсу строба: часом дозволу вибірки та максимальною частотою стробування. Якість компараторів із стробуванням вища, що менший час дозволу вибірки і що більша припустима частота стробування.

Інтегральні компаратори можна поділити на три групи: загального застосування ($t_{зтр} < 300 \text{ нс}$, $K < 100000$); швидкодіючі ($t_{зтр} < 30 \text{ нс}$); прецизійні ($K > 100000$). Окрім того, компаратори можна поділити на стробовані та нестробовані, а також з пам'яттю і без пам'яті.

Швидкодіючі стробовані компаратори (наприклад, КМ 597 СА1, КМ 597 СА2) мають по три диференціальних каскади, що забезпечує достатньо високу порогову чутливість (0,25 мВ) – мінімальний різницевий сигнал, який можна виявити компаратором і зафіксувати на виході як логічний сигнал.

Компаратори загального застосування мають свої переваги – вони споживають меншу потужність, можуть працювати за низької напруги живлення і в одному корпусі розташовуються до чотирьох компараторів. Так, наприклад, зчтверені компаратори середньої швидкодії та невеликого струму споживання типів К1401СА1, К1401СА2 мають час

затримки розповсюдження менше 3 мкс , струм споживання 2 мА , коефіцієнт підсилення 32000 , напругу зміщення нульового рівня менше 5 мВ .

Багато компараторів загального застосування мають на виході транзистор з відкритим колектором, що дозволяє під'єднувати навантаження цього транзистора до зовнішнього джерела живлення, напруга якого вибирається залежно від типу логіки, яка використовується. Схему вмикання зовнішнього навантаження до виходу компаратора наведено на рис. 4.41а. Значення опору резистора навантаження вибирають у межах $100 \dots 1000 \text{ Ом}$. Менші опори забезпечують більш високу швидкість перемикання.

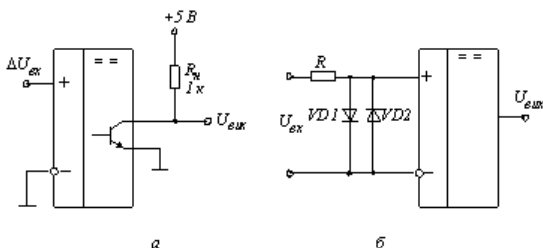


Рис. 4.41. Наведені:

а – схема вмикання зовнішнього навантаження до виходу компаратора;

б – схема двостороннього обмежувача

Прецизійні компаратори (наприклад, К554СА3) відрізняються від компараторів загального застосування низкою поліпшених характеристик. Вони мають підвищений коефіцієнт підсилення, меншу порогову напругу перемикання, нижчу напругу зміщення нульового рівня та малий вхідний струм. Швидкодія цих компараторів зазвичай не дуже велика, час перемикання зазвичай менше 300 нс .

Основні особливості аналогових компараторів пов'язані з відсутністю в них частотної корекції та великим коефіцієнтом підсилення. На відміну від операційних підсилювачів, у компараторах практично ніколи не застосовують негативний зворотний зв'язок, тому що він знижує стабільність їх роботи. Спеціалізовані компаратори напруг мають малі затримки, високу швидкість перемикання, стійкі до великих перемикальних сигналів.

Для усунення багатократних перемикань у момент порівняння сигналів у компараторах часто використовують позитивний зворотний зв'язок. Позитивний зворотний зв'язок забезпечує надійне перемикання компаратора та усуває «деренчання» вихідної напруги в момент порівняння. Проте під час введення позитивного зворотного зв'язку створюється зона невизначеності, яка зумовлена гістерезисом. Якщо

сигнал на вході компаратора змінюється монотонно, то наявність гістерезису не відбивається на похибці компарування.

Напруги на входах компаратора через відсутність негативного зворотного зв'язку можуть суттєво відрізнятися. Тому для обмеження вхідної напруги на вході компаратора часто встановлюють двосторонній діодний обмежувач, схему якого наведено на рис. 4.41б.

Швидкодія компаратора суттєво залежить від рівня вхідного диференціального сигналу. Із збільшенням вхідного сигналу до визначеного значення час перемикання зменшується. Проте подальше збільшення вхідного сигналу може призвести до насичення компаратора та зменшенню його швидкодії. У зв'язку з цим в схемі двостороннього обмежувача, наведеного на рис. 4.41б, рекомендується використовувати діоди Шоттки з малим спадом напруги. Рекомендовані значення вхідної напруги зазначається у довідкових даних на компаратор і звичайно знаходиться у межах $20 \dots 100 \text{ мВ}$.

Відмова від негативного зворотного зв'язку призводить ще до однієї особливості застосування компараторів напруги – зниження їх вхідного опору і збільшення вхідного струму. За збільшення вхідної напруги понад порогове значення у компараторів може різко збільшитися вхідний струм і зменшитися вхідний опір. Відбувається це через дві причини: різке збільшення струму бази транзисторів диференціального каскаду і вмикання діодів захисту.

Компаратори на ОП загального призначення зазвичай використовуються під час розробки високоточних схем порівняння, які працюють з повільно змінюваними вхідними сигналами.

Інтегральні компаратори застосовуються тоді, коли потрібно забезпечити високу швидкодію розроблюваних пристроїв. При цьому залежно від конкретних вимог використовують стандартні високочастотні або швидкодіючі компаратори.

Основне застосування компаратори напруги знаходять у пристроях сполучення цифрових і аналогових сигналів. Простішим прикладом такого застосування є аналого-цифровий перетворювач паралельного типу (рис. 4.42). У ньому використані чотири компаратори $K_1 \dots K_4$ і резистивний подільник опорної напруги $U_{\text{оп}}$. За однакових значень опорів у резистивному подільнику на інвертувальні входи компараторів подана напруга $nU_{\text{оп}}/4$, де n – порядковий номер компаратора. На неінвертувальні входи компаратора подана напруга $U_{\text{вх}}$. Як результат порівняння вхідної напруги з опорними напругами на інвертувальних входах компараторів на виходах компараторів утворюється унітарний цифровий код вхідної напруги. За допомогою цифрового перетворювача коду цей код можна перетворити у звичайний.

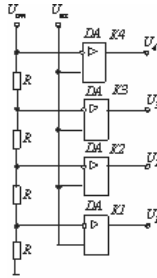


Рис. 4.42. Схема аналого-цифрового перетворювача паралельного типу

Різні варіанти підмикання аналогових компараторів напруги до цифрових логічних мікросхем серії ТТЛ (транзисторно-транзисторна логіка) наведено на рис. 4.43. У схемі рис. 4.43а вихід компаратора безпосередньо з'єднаний зі входом цифрової мікросхеми ТТЛ. Таку схему можна використовувати за відкритого колекторного виходу в компараторі К.

У схемі рис. 4.43б компаратор К керує комутуючим транзистором VT, який в свою чергу керує цифровою мікросхемою ТТЛ. Діод VD в базі транзистора VT захищає базу транзистора від пробую негативною вихідною напругою компаратора.

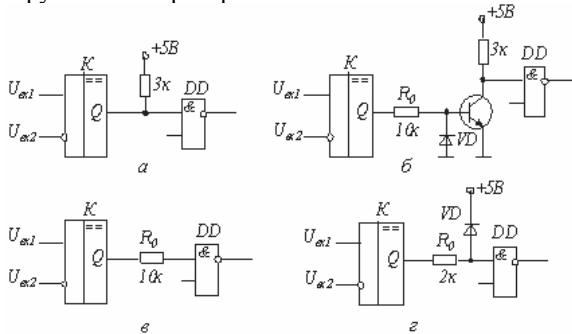


Рис. 4.43. Варіанти підмикання аналогових компараторів напруги до цифрових логічних мікросхем серії ТТЛ:

а – вихід компаратора безпосередньо з'єднаний зі входом цифрової мікросхеми ТТЛ; б – компаратор керує комутуючим транзистором; в – цифрова мікросхема підмикається до компаратора через струмообмежувальний резистор; г – цифрова мікросхема підмикається до компаратора через струмообмежувальний резистор та фіксуючий діод

У схемі рис. 4.43в цифрова мікросхема підмикається до компаратора К через струмообмежувальний резистор R_0 . Таку схему

краще застосовувати з цифровими мікросхемами серії КМОН (комплементарна МОН логіка).

У схемі рис. 4.43г окрім струмообмежувального резистора R_0 є ще фіксуєний діод VD , який відкривається, якщо напруга на вході цифрової мікросхеми стане більше $5B$.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Якими властивостями має володіти ідеальний ОП? 2. Які вимоги ставляться до ОП? 3. Чим відрізняються передавальні характеристики ОП за інвертуючим та неінвертуючим входами? 4. Який вигляд має ЛАЧХ стандартного ОП? 5. Як вхідна напруга зсуву впливає на вигляд передавальної характеристики ОП? 6. Яка природа протікання вхідного струму ОП? 7. Для чого у вхідному каскаді ОП використовують диференціальний підсилювач? 8. Як співвідносяться максимальна вихідна напруга ОП і його напруга живлення? 9. Як зміниться передавальна характеристика ОП під час роботи від однополярного джерела живлення? 10. Що таке частота одиничного підсилення ОП? 11. Як, знаючи частоту одиничного підсилення ОП і K_0 , можна знайти смугу його пропускання без кола НЗЗ? 12. Поясніть, з якою метою в ОП використовують схеми генераторів струму і «струмового дзеркала»? 13. Визначте тип НЗЗ, який використовується у повторювачі напруги. 14. Чому коефіцієнт підсилення інвертувального підсилювача не може бути меншим одиниці? 15. Доведіть, чому коефіцієнт інвертувального підсилювача може бути зменшений до нуля. 16. Поясніть, чому між входами ОП і спільною шиною потрібно вмикати резистори з однаковим опором. 17. Чому кола зовнішньої корекції дозволяють компенсувати похибки вхідної напруги ОП тільки за однієї температури зовнішнього середовища? 18. Покажіть, як потрібно обирати елементи вхідних кіл ОП для мінімізації температурної нестабільності вихідних напруг інвертувального та неінвертувального підсилювачів. 19. Поясніть, чому у диференціальному підсилювачі коефіцієнт передачі напруги, яка подається на неінвертувальний вхід ОП, не може бути меншим одиниці. 20. Покажіть, як вхідні опори схеми інвертувального суматора впливають на його вихідну напругу. 21. Чому в загальному випадку схема додавання-віднімання потребує балансування? 22. Чим визначається діапазон робочих частот реального інтегратора? 23. Поясніть, яким чином можна зменшити похибку вихідної напруги реального інтегратора. 24. Від чого залежать полярності вихідної напруги логарифмічного та експоненціального підсилювачів? 25. Як побудувати схему перемножувача напруг? 26. Чим схема порівняння відрізняється від схеми підсилювача? 27. Які вихідні напруги можуть формуватися на виході схеми порівняння? 28. Що таке компараторний режим роботи ОП? 29. Чим пояснюється похибка визначення рівня вхідної напруги? 30. Як змінюється похибка порівняння напруг за зміни частоти вхідного сигналу? 31. Що таке нуль-детектор? 32. Як можна змінити поріг спрацьовування однопорогової схеми порівняння? 33. У чому різниця схем порівняння напруг і схем підсилювачів, виконаних з використанням ОП?

РОЗДІЛ 5 ГЕНЕРАТОРИ ГАРМОНІЧНИХ КОЛИВАНЬ

5.1. Класифікація та призначення генераторів гармонічних коливань

Генератором гармонічних коливань називають електронний пристрій, який перетворює електричну енергію джерела постійного струму в енергію незгасаючих синусоїдних коливань заданої частоти та потужності. До складу генератора входить активний елемент та частотно-вибіркова система (чотириполюсник).

Як активні елементи використовуються транзистори, операційні підсилювачі та тунельні діоди, які мають відрізок негативного опору на вольт-амперній характеристиці. Гармонічні коливання в генераторах підтримуються частотно-вибірковими чотириполюсниками: резонансними LC -контурними або іншими резонуючими елементами (кварци), або за допомогою фазуючих RC -кіл, які вмикаються в коло зворотного зв'язку підсилювачів. Тому розрізняють LC -генератори і RC -генератори гармонічних коливань.

Внутрішньою класифікаційною ознакою генераторів гармонічних коливань є принцип керування режимом їх роботи. За цією ознакою розрізняють генератори з незалежним збудженням, режимом роботи яких керують від зовнішнього сигналу, і генератори з самозбудженням – автогенератори. Схеми LC -генераторів з незалежним збудженням за суттю не відрізняються від схем резонансних підсилювачів, але характеризуються значно більшим рівнем потужності, яка виділяється в навантаженні.

Залежно від генерованих частот генератори гармонічних коливань поділяють на низькочастотні ($0,01$ – 100 кГц), високочастотні ($0,1$ – 100 МГц) і надвисокочастотні (>100 МГц). У пристроях промислової електроніки використовуються як правило низькочастотні та високочастотні генератори. Їх застосовують у вимірювальних та регулюючих пристроях, у пристроях живлення технологічних установок ультразвукової обробки матеріалів, а також як задавальні генератори.

5.2. Умови самозбудження автогенераторів

Як відзначалось у п. 3.3, за охоплення підсилювача позитивним зворотним зв'язком, останній самозбуджується, оскільки коефіцієнт підсилення на певних частотах досягає нескінченно великого значення. Така схема працює в автоколивальному режимі і є автогенератором. При цьому головною ознакою автогенератора є частота генерування коливань,

тобто частота перетворення постійної напруги джерела живлення схеми в коливання змінної напруги. Таким чином, автогенератор гармонічних коливань являє собою підсилювальну ланку з коефіцієнтом підсилення \underline{K} , охоплену позитивним зворотним зв'язком з коефіцієнтом передачі за напругою \underline{v} (рис. 5.1).

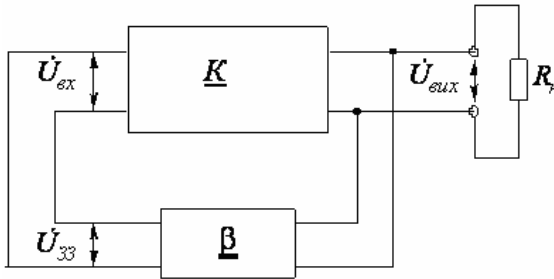


Рис. 5.1. Функціональна схема автогенератора гармонічних коливань

Для напруги, яка знімається з виходу кола зворотного зв'язку, можемо записати

$$\dot{U}_{зз} = \underline{v} \dot{U}_{вих} \quad (5.1)$$

У свою чергу, напруга на виході генератора

$$\dot{U}_{вих} = \underline{K} \dot{U}_{зз} \quad (5.2)$$

або з урахуванням (5.1)

$$\dot{U}_{вих} = \underline{K} \underline{v} \dot{U}_{вих} \quad (5.3)$$

Отже, сталі коливання існуватимуть в схемі за умови

$$\underline{K} \underline{v} = 1. \quad (5.4)$$

За $\underline{K} \underline{v} > 1$ амплітуда коливань безперервно зростає.

Умову (5.4) можемо записати так

$$K \underline{v} \exp[j(\varphi + \psi)] = 1, \quad (5.5)$$

де K і v – модулі коефіцієнтів підсилення та передачі відповідно підсилювача і ланки зворотного зв'язку; φ і ψ – аргументи цих коефіцієнтів.

Через те, що $\underline{K} \underline{v}$ – величина комплексна, то процес самозбудження автогенератора, який описується рівнянням (5.5), можемо подати у вигляді двох умов

$$K \underline{v} = 1; \quad (5.6)$$

$$\varphi + \psi = 2\pi n, \text{ де } n = 0, 1, 2, \dots, \quad (5.7)$$

або

$$\varphi = -\psi + 2\pi n.$$

Рівність (5.6) називають умовою балансу амплітуд, а рівність (5.7) – умовою балансу фаз. Умова балансу фаз означає, що в стаціонарному режимі сума фазових зсувів вихідних напруг підсилювача і ланки зворотного зв'язку в автогенераторі дорівнює нулю або цілому числу 2π , що свідчить про наявність у пристрої позитивного зворотного зв'язку. Умова балансу амплітуд відповідає тому, що втрати енергії в автогенераторі поповнюються ланкою позитивного зворотного зв'язку від джерела живлення автогенератора.

Для генерування коливань синусоїдної форми система автогенератора повинна мати частотно-вибірковий чотириполосник, який створює умови балансу фаз та амплітуд на тій самій частоті.

Розвиток та установаження коливального процесу в автогенераторі (за умови виконання балансу фаз) можна пояснити за допомогою графічних побудов (рис. 5.2). Тут зображені амплітудна характеристика власне підсилювального кола $K = U_{\text{вих}}/U_{\text{вх}}$ та пряма зворотного зв'язку $v = U_{\text{вх}}/U_{\text{вих}}$, яка характеризує послаблювальний вплив ланки зворотного зв'язку.

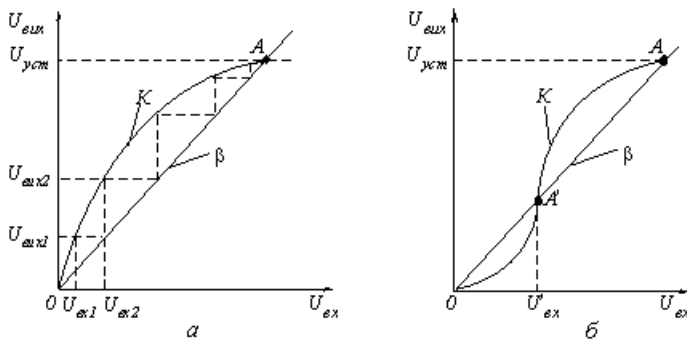


Рис. 5.2 Графіки амплітудних характеристик підсилювального кола автогенератора:

а – за розвитку та установаженні коливального процесу до досягнення сталою значення; *б* – за вибору положення робочої точки на нелінійній ділянці статичної характеристики транзистора

Якщо на вхід підсилювального кола з будь-яких причин діє сигнал з амплітудою напруги $U_{\text{вх}1}$, то після підсилення в K разів на виході підсилювача з'явиться сигнал з амплітудою $U_{\text{вих}1}$. Ця напруга, ослаблена в v разів, створить на вході підсилювача напругу $U_{\text{вх}2}$, яка дасть на виході нову напругу. Описаний процес повторюється доти, поки амплітуда вихідного сигналу не досягне сталою значення $U_{\text{уст}}$ (точка A , рис. 5.2а), за якого виконується умова (5.6). З цього самого рисунка бачимо також,

що через нелінійність амплітудної характеристики, зумовлену нелінійністю характеристик транзистора, коефіцієнт підсилювального кола з ростом рівня вихідного сигналу зменшується. Отже, для процесу розвитку автоколивань умова (5.6) запишеться у вигляді $K_{\beta} > 1$, а умова балансу амплітуд у загальному вигляді

$$K_{\beta} \geq 1. \quad (5.8)$$

У виразі (5.8) знак нерівності відображає процес розвитку автоколивань, а знак рівності – усталений процес (рис. 5.3). Таким чином, амплітуда усталених коливань обмежується нелінійністю характеристик транзистора.

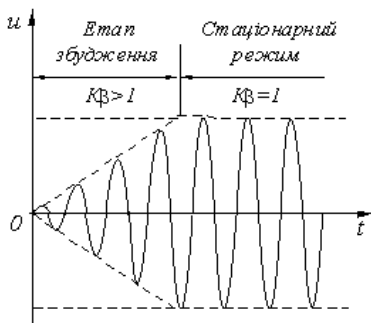


Рис. 5.3. Часова діаграма коливального процесу в автогенераторі

З рис. 5.2а випливає також, що після подачі напруги живлення автоколивання розвиваються при дії на вхід підсилювального кола нескінченно малих імпульсів, які завжди створюють шуми. Такий режим роботи автогенератора називають м'яким режимом самозбудження.

За вибору положення робочої точки на нелінійній ділянці статичної характеристики транзистора амплітудна характеристика має вигляд, показаний на рис. 5.2б. У такому випадку коливання з'являються, якщо на вході підсилювального кола діє поштовха напруги не меншої, ніж $U'_{вх}$. Такий режим виникнення гармонічних коливань називають жорстким режимом самозбудження.

5.3. LC-автогенератори

Залежно від способу реалізації зворотного зв'язку розрізняють три головні схеми LC-автогенераторів.

У першій схемі (рис. 5.4а) (схемі автогенератора з резонансним LC-контуром) використовується індуктивний зв'язок обмотки резонансного контуру $L_{кК}$, який є навантаженням однокаскадного підсилювача за

схемою СЕ, з другою обмоткою L_6 , ввімкненою в коло збудження підсилювача (в коло бази). Елементи R_1 , R_2 , R_E та C_E призначені для забезпечення режиму за постійним струмом і його термостабілізації. За рахунок конденсатора C_1 , реактивний опір якого на частоті генерування незначний, заземлюється один кінець базової обмотки.

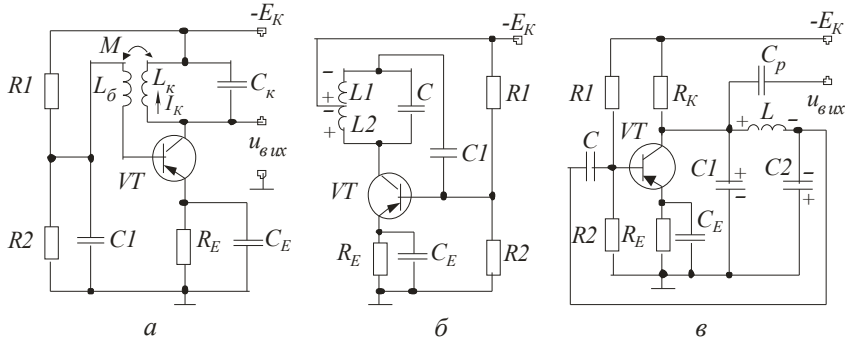


Рис. 5.4 Схеми LC-автогенераторів:

a – з резонансним LC-контуром; *б* – індуктивна триточка; *в* – ємнісна триточка

Опір контуру на резонансній частоті має суто активний характер і дорівнює $L_k/(r_k C_k)$, де r_k – активний опір контурної індуктивності. Тому за дії на базу сигналу змінного струму (виникає із флукуаційних шумів) з частотою, що дорівнює частоті резонансу, напруга на колекторі буде зсунута за фазою на 180 електричних градусів (як для каскаду підсилення за схемою СЕ). Оскільки базова і контурна обмотки мають взаємну індуктивність, змінна напруга на базовій обмотці U_{BE} за рахунок струму I_k , який протікає через контурну обмотку L_k , дорівнює $\pm j\omega M I_k$, де M – коефіцієнт взаємоіндукції. Якщо вибрати напрям намотки котушок таким, щоб $U_{BE} = -j\omega M I_k$, то загальний фазовий зсув у замкненому колі підсилювач – ланка зворотного зв'язку дорівнюватиме нулю, що забезпечить виконання умови балансу фаз.

Мінімальне підсилення, яке забезпечує виконання умови балансу амплітуд на резонансній частоті (частоті генерування),

$$h_{21E} \geq (h_{11E} + r_6) C_k R_k / M + M / L_k, \quad (5.9)$$

де r_6 – активний опір базової індуктивності L_6 ; $R_k = (Z_c^2 + r_1 r_2) / (r_1 + r_2)$ – опір паралельного контуру; $Z_c = \sqrt{L_k / C_k}$ – характеристичний опір контуру,

r_1 , r_2 – відповідно активні опори індуктивності L_K та втрат у конденсаторі C_K .

Таким чином, щоб одержати стійкий автоколивальний процес з частотою коливань

$$f_T = 1 / (2p \sqrt{L_K C_K}), \quad (5.10)$$

необхідно вибрати транзистор, у якого параметр h_{21E} не менший розрахованого за формулою (5.9).

У двох інших схемах LC -автогенераторів частина резонансного контуру використовується для одержання зворотного зв'язку. Такі схеми LC -автогенераторів одержали назву триточкових (за змінним струмом індуктивність або ємність приєднані до трьох електродів транзистора).

У схемі рис. 5.4б, відомій в літературі під назвою індуктивна триточка, секціонована індуктивна вітка коливального контуру, спільна точка якої через нульовий опір джерела живлення змінний складовий струму приєднана до емітера. Зворотний зв'язок між індуктивностями L_1 та L_2 здійснюється за рахунок взаєміндуктивності M . Оскільки знаки миттєвих напруг на котушках L_1 та L_2 відносно середньої точки протилежні (зсув по фазі на 180 ел. град.), а підсилювальний каскад повертає фазу також на 180 ел. град., то зворотний зв'язок буде позитивним і умова балансу фаз виконується.

Частота коливань та критичний коефіцієнт підсилення визначаються відповідно співвідношеннями

$$f_T \approx (1/2p) \sqrt{1/[C(L_1 + L_2 + 2M)]}, \quad (5.11)$$

$$h_{21E} \approx (L_2 + M)/(L_1 + M). \quad (5.12)$$

LC – автогенератор за схемою ємнісної триточки (рис. 5.4в) має в ємнісній вітці коливального контуру два конденсатори C_1 та C_2 . Напряга зворотного зв'язку з останнього надходить у вхідне коло підсилювальної ланки. За такого вмикання конденсаторів полярності миттєвих значень напруг на їх обкладках відносно спільної точки протилежні. А оскільки підсилювальний каскад також зсуває фазу на 180 ел. град., то це зумовлює наявність позитивного зворотного зв'язку та виконання умови балансу фаз.

Режим за постійним струмом та його термостабілізація здійснюються в триточкових схемах за рахунок таких самих елементів, як і в схемі рис. 5.4а. Реактивний опір конденсатора C_E на частоті генерування незначний.

Кутова частота коливань та критичний коефіцієнт підсилення визначаються відповідно співвідношеннями

$$\mu^2 = \frac{C_1 + C_2}{LC_1 C_2} \left[1 + \frac{(R_{12} + h_{11E})(h_{22E} R_K + 1)L}{h_{11E} R_{12} R_K (C_1 + C_2)} \right] \approx \frac{C_1 + C_2}{LC_1 C_2}, \quad (5.13)$$

де $R_{12} = R_1 R_2 / (R_1 + R_2)$;

$$h_{21E} \approx C_2 / C_1. \quad (5.14)$$

Високі технічні показники мають LC -автогенератори гармонічних коливань, в яких використані як підсилювальні ланки операційні підсилювачі. У зв'язку з надлишковістю коефіцієнта підсилення таких підсилювачів є можливість, крім позитивного зворотного зв'язку через частотно-вибірковий резонансний контур, вводити досить глибокий негативний зворотний зв'язок (рис. 5.5), що суттєво підвищує стабільність частоти вихідних коливань. Резистори R_1 , R_2 і R_t утворюють коло негативного зворотного зв'язку. Резонансний LC -контур і резистор R_3 ввімкнені в ланку з позитивним ЗЗ.

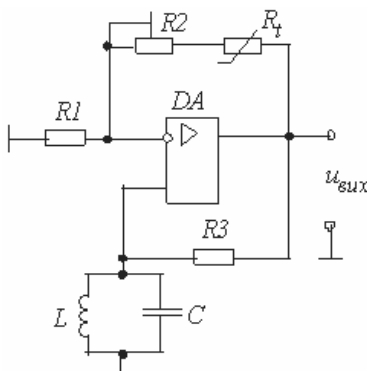


Рис. 5.5. Схема LC -автогенератора гармонічних коливань на ОП

Для стабілізації амплітуди вихідної напруги в ланці НЗЗ використовують терморезистор R_t . За збільшення, наприклад, вихідної напруги автогенератора за будь-якої причини струм через терморезистор R_t зростає, а його опір зменшується. Як результат коефіцієнт підсилення підсилювача зменшується. Змінний резистор R_2 потрібен для точного регулювання виконання умови балансу амплітуд.

Приклад 5.1. Визначити струм у паралельному коливальному LC -контурі і його добротність, якщо струм у нерозгалуженому колі $I_p = 10 \text{ мА}$, еквівалентний опір LC -контурі за резонансу $R_k = 10 \text{ кОм}$, а його активний опір $R_1 = 4 \text{ Ом}$.

Розв'язання. 1. У паралельному LC -контурі з втратами енергії в обох вітках може бути резонанс струмів, коли $b_1 + b_2 = 0$, або

$$\frac{\omega L}{R_1^2 + (\omega L)^2} = \frac{1/\omega C}{R_2^2 + (1/\omega C)^2},$$

де R_1 та R_2 – відповідно активний опір котушки і опір втрат у конденсаторі.

2. Кутова резонансна частота

$$\omega_p = \frac{1}{\sqrt{LC}} \sqrt{\frac{Z_c^2 - R_1^2}{Z_c^2 + R_2^2}},$$

де $Z_c = \sqrt{L/C}$ – характеристичний опір.

3. Опір паралельного контуру за резонансу

$$R_k = \frac{Z_c^2 + R_1 R_2}{R_1 + R_2}.$$

Нехтуючи втратами в конденсаторі, маємо

$$\omega_p = \sqrt{1 - R_1^2/Z_c^2}; \quad R_k = Z_c^2/R_1.$$

Для добротного контуру $Q = Z_c/(R_1 + R_2) \gg 1$, тобто за малих втрат можна вважати, що $\omega_p \approx \omega_0 = 1/\sqrt{LC}$ і опір контуру за резонансу $R_k = Q^2 R_1$.

4. Струм у нерозгалуженій частині кола за резонансу $I_p = U_k/R_k$, де U_k – напруга на LC -контурі, звідки $U_k = I_p R_k$.

5. Добротність контуру

$$Q = \sqrt{R_k/R_1} = \sqrt{10 \cdot 10^3/4} = 50.$$

6. Струми в кожній з віток за резонансу приблизно однакові і кожний з них більший струму у нерозгалуженій частині кола I_p в Q разів

$$I_{1p} \approx I_{2p} = I_p Q = 10 \cdot 10^{-3} \cdot 50 = 500 \text{ мА}.$$

Приклад 5.2. Визначити еквівалентний резонансний опір, ємність конденсатора паралельного коливального LC -контуру, частоту коливань за резонансу f_r , довжину хвилі λ електричних коливань, якщо індуктивність контуру $L = 0,2 \text{ Гн}$; активний опір $R = 10 \text{ Ом}$; добротність контуру $Q = 50$.

Розв'язання. 1. Еквівалентний резонансний опір контуру

$$R_k = Q^2 R = 50^2 \cdot 10 = 25 \text{ кОм} .$$

2. Характеристичний опір контуру

$$Z_c = \sqrt{R_k R} = \sqrt{25 \cdot 10^3 \cdot 10} = 500 \text{ Ом} .$$

3. Ємність конденсатора

$$C = L/Z_c^2 = 0,2/500^2 = 8 \cdot 10^{-7} \text{ Ф} = 0,8 \text{ мкФ} .$$

4. Частота коливань за резонансу

$$f_r = \frac{1}{2p\sqrt{LC}} \sqrt{1 - R^2/Z_c^2} = \frac{1}{2p\sqrt{0,2 \cdot 8 \cdot 10^{-7}}} \sqrt{1 - 10^2/500^2} \approx 398 \text{ Гц} .$$

5. Довжина хвилі електричних коливань

$$\lambda = c/f_r = 3 \cdot 10^8 / 398 = 753768,8 \text{ м} ,$$

де c – швидкість світла.

Приклад 5.3. Визначити частоту генерування LC -автогенератора (рис. 5.4б) за відсутності навантаження, а також максимальне навантаження, за якого частота зміниться не більш ніж на 5%. Параметри елементів схеми: $R_1 = 10 \text{ кОм}$; $R_2 = 2,7 \text{ кОм}$; $R_k = 5 \text{ кОм}$; $C_1 = 1000 \text{ нФ}$; $C_2 = 100 \text{ нФ}$; $L = 200 \text{ мкГн}$; $X_{CE} = 0$. Транзистор має такі параметри: $h_{21E} = 40$; $h_{11E} = 1300 \text{ Ом}$; $h_{22E} = 125 \text{ мкСм}$; $h_{12E} \approx 0$.

Розв'язання. 1. Кутова частота генерування визначається за формулою (5.13)

$$\omega^2 = \frac{1000 \cdot 10^{-12} + 100 \cdot 10^{-12}}{200 \cdot 10^{-6} \cdot 1000 \cdot 10^{-12} \cdot 100 \cdot 10^{-12}} \left(1 + \frac{(2,13 \cdot 10^3 + 1300)(125 \cdot 10^{-6} \cdot 5 \cdot 10^3 + 1)200 \cdot 10^{-6}}{1300 \cdot 2,13 \cdot 10^3 \cdot 5 \cdot 10^3 (1000 \cdot 10^{-12} + 100 \cdot 10^{-12})} \right) =$$

$$= 55(1 + 0,074)10^{12} = 59,07 \cdot 10^{12} \text{ (рад/с)}^2 ,$$

де $R_{12} = R_1 R_2 / (R_1 + R_2) = 10 \cdot 10^3 \cdot 2,7 \cdot 10^3 / (10 \cdot 10^3 + 2,7 \cdot 10^3) = 2,13 \text{ кОм}$.

2. Частота коливань генератора

$$f_r = \omega/2\pi = 7,685 \cdot 10^6 / 2 \cdot 3,14 = 1,22 \text{ МГц} .$$

3. Введення навантаження R_n паралельно R_k призводить до збільшення частоти. З'ясуємо, якою має бути найменша величина навантажувального резистора, щоб частота змінилась не більше, ніж на 5%. У такому випадку коефіцієнт 1,036 перетворюється в $1,036 \cdot 1,05 = 1,09$, а у рівнянні для ω^2 його значення дорівнюватиме 1,18. Отже,

$$\frac{L(R_{12} + h_{11E})(h_{22E} R_k + 1)}{h_{11E} R_{12} R_k (C_1 + C_2)} = 0,18 ,$$

звідки нове значення $R_k = 1490 \text{ Ом}$.

4. З виразу $R'_k = R_k R_n / (R_k R_n)$ знаходимо

$$R_n = R_k R'_k / (R_k - R'_k) = 5 \cdot 10^3 \cdot 1490 / (5 \cdot 10^3 - 1490) = 2,12 \text{ кОм}.$$

Приклад 5.4. Визначити опір резистора R_1 , за якого в LC -автогенераторі на ОП (див. рис. 5.5) виникнуть незгасаючі автоколивання, якщо $R_3 = 100 \text{ кОм}$, а $R_1 + R_2 = 150 \text{ кОм}$, опір резонансного контуру на частоті f_Γ $R_k = 1 \text{ кОм}$.

Розв'язання. 1. Визначимо коефіцієнт позитивного зворотного зв'язку β на резонансній частоті f_Γ

$$\beta = \frac{R_k}{R_3 + R_k} = \frac{1 \cdot 10^3}{(100 + 1) \cdot 10^3} = 0,0099.$$

2. Розрахуємо коефіцієнт підсилення підсилювача в автогенераторі K , виходячи з умови балансу амплітуд

$$K = 1/\beta = 101.$$

Для виконання умови $K\beta \geq 1$ беремо $K = 102$.

3. Визначимо опір резистора R_1 в неінвертувальному підсилювачі

$$R_1 = \frac{R_2 + R_1}{K - 1} = \frac{(150 \cdot 10^3)}{(102 - 1)} = 1,49 \text{ кОм}.$$

5.4. RC-автогенератори

Технічні характеристики RC -автогенераторів у діапазоні низьких частот суттєво знижуються, оскільки згідно з виразами (5.10), (5.11) та (5.13) непомірно збільшуються індуктивність і ємність коливального контуру. Це призводить до збільшення омичного опору обмотки котушки і струмів спливу конденсатора, зниження добротності коливального контуру і стабільності частоти автогенератора. Тому в автогенераторах гармонічних коливань низькочастотного діапазону використовують частотно-вибіркові кола з елементів R та C і, залежно від створюваного ними зсуву фази на квазірезонансній частоті, інвертувальні або неінвертувальні підсилювачі.

На відміну від резонансної частоти ω_0 коливального LC -контуру для частотно-вибіркових RC -кіл частоту ω_0 , кратну πn , де $n = 0$ або 1 , називають квазірезонансною частотою. Такі автогенератори називають RC -генераторами. За габаритними і ваговими характеристиками у сфері

частот від часток герца до десятків кілогерц вони мають значні переваги над LC -автогенераторами.

Структурна схема RC -автогенератора аналогічна схемі, показаній на рис. 5.1. Для того щоб із всього можливого спектра частот автогенератор генерував лише одну гармонічну складову, умови самозбудження генератора (формули (5.6), (5.7)) мають виконуватись на цій частоті. За принципом побудови RC -автогенератори поділяють на дві основні групи:

- автогенератори з поворотом фази сигналу в колі позитивного зворотного зв'язку на ± 180 ел. град. на квазірезонансній частоті ω_0 ;
- автогенератори без повороту фази, у яких фазовий зсув сигналу в колі позитивного зворотного зв'язку на квазірезонансній частоті дорівнює нулю.

RC -автогенератори з поворотом фази. Такий автогенератор складається з однокаскадного підсилювача за схемою із СЕ, фаза вихідної напруги якого відрізняється від фази вхідної на 180 ел. град. Тому виконання умови балансу фаз можливе у тому випадку, коли коло частотно-залежного зворотного зв'язку (у подальшому будемо називати його фазуючим колом) також забезпечує поворот фази на частоті генерування на 180 ел. град.

Як фазуючі використовують кола, що складаються з простих Γ -подібних RC -ланок (звичайно трьох або чотирьох). На рис. 5.6 зображені два варіанти фазуючих кіл, які застосовуються на практиці. Триланкове коло, так зване R -паралель, зображене на рис. 5.6а, і таке саме коло C -паралель – на рис. 5.6б. Частотні і фазові характеристики ланок R -паралель та C -паралель наведено відповідно на рис. 5.6в та 5.6г.

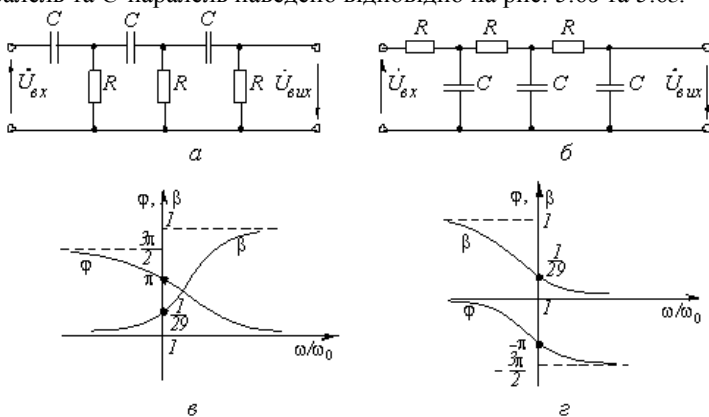


Рис. 5.6. Схеми фазуючих кіл RC -автогенераторів з поворотом фази: а – R -паралель, б – C -паралель та частотні і фазові характеристики ланок: в – R -паралель, г – C -паралель

Як бачимо з рис. 5.6в та 5.6г, на квазірезонансній частоті фазовий зсув φ між вхідною та вихідною напругами для кола R -паралель дорівнює $+180$ ел. град., а для кола C -паралель -180 ел. град. На цій самій частоті модуль коефіцієнта передачі напруги $v = U_{\text{вих}} / U_{\text{вх}}$ для обох ланок має значення $v = 1/29$. При цьому квазірезонансна частота фазуючих кіл визначається параметрами R і C :

для кола R -паралель

$$f_0 = \omega_0 / 2\pi = 1 / (2\pi RC\sqrt{6}); \quad (5.15)$$

для кола C -паралель

$$f_0 = \omega_0 / 2\pi = \sqrt{6} / (2\pi RC). \quad (5.16)$$

Таким чином, підсилювальний каскад із зсувом фази напруги підсилюваного сигналу на 180 ел. град. за допомогою триланкових кіл R -паралель або C -паралель, ввімкнених у коло позитивного зворотного зв'язку, може генерувати гармонічні коливання з частотою f_0 (формули (5.15), (5.16)), якщо його коефіцієнт підсилення перевищує 29 , що відповідає також виконанню умови балансу амплітуд (формула (5.6)).

Для чотириланкових RC -кіл обох типів $v = 1/18,4$. Тому коефіцієнт підсилення підсилювального каскаду може бути меншим ($K \geq 18,4$). Подальше збільшення числа ланок фазуючого кола не дає суттєвого зменшення згасання, ускладнюючи схему.

Під час розгляду вторинних параметрів фазуючих кіл (f_0 , v , φ) припускалося, що опір джерела вхідної напруги дорівнював нулю, а опір навантаження – нескінченності. Проте в реальній схемі генератора зі сторони вихідних затискачів RC -коло навантажується кінцевим вхідним опором підсилювальної ланки, а його вхід підключається до виходу підсилювача, який має значний вихідний опір. Це призводить до зміни величини коефіцієнта передачі фазуючого кола V , а частота сталих коливань $f_r \neq f_0$.

На рис. 5.7 наведено схеми RC -автогенераторів на біполярних транзисторах з колами C -паралель (а, б) і R -паралель (в, г).

Роль першої ланки фазуючого кола (рис. 5.7а) виконує резистор R_0 (для змінної складової вихідного струму

$R_0 = R_K \parallel R_H = R_K R_H / (R_K + R_H)$) і конденсатор C_1 . Опір $R'3$, який ввімкнений послідовно з вхідним опором підсилювальної ланки $R_{\text{вх}} \approx h_{1E}$, виключає помітний вплив змін останнього на частоту генерування. Зміщення в колі бази за постійним струмом здійснюється фіксованим струмом бази за рахунок опорів $R_1, R_2, R'3$ за наявності колекторної температурної стабілізації робочої точки.

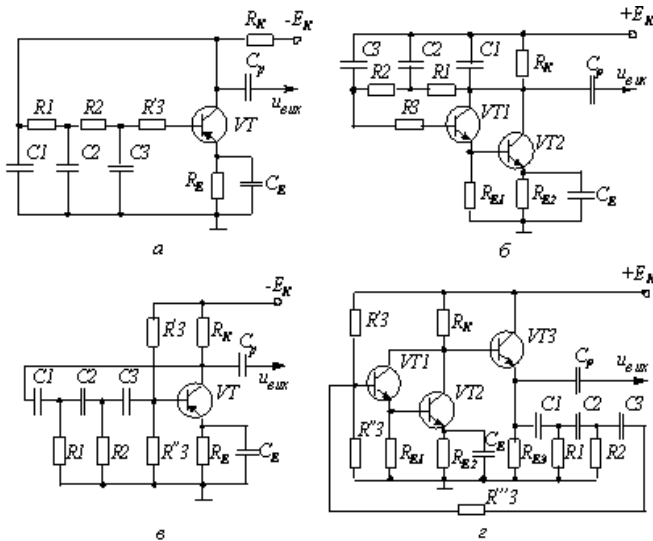


Рис. 5.7. Схеми RC-автогенераторів на біполярних транзисторах:

a, б – з колами С-паралель; *в* – з колами R-паралель; *г* – з складеним транзистором та емітерним повторювачем

Частота автоколивань і мінімальний коефіцієнт передачі струму транзистора, який забезпечує генерування, визначаються виразами

$$f_{\Gamma} = \frac{1}{2\pi RC} \sqrt{7 + \frac{3}{m}}; \quad (5.17)$$

$$h_{21E \text{ кр}} = 21 + 32m + 3/m, \quad (5.18)$$

де $R = R_1 = R_2 = R_3 = mR_0 = R$; $C = C_1 = C_2 = C_3$;

$R_3 = R'_3 + R_{\text{вх}}$; $m \approx [(1 + h_{21E})U_{0KE}] / [3(E_K - U_{0KE})]$; U_{0KE} – напруга колектор-емітер в робочій точці.

Залежність критичного коефіцієнта передачі за струмом від величини вхідного опору підсилювального каскаду зумовлює необхідність застосування транзисторів з $h_{21E} > 45 \dots 60$, що може бути забезпечено не кожним транзистором.

Окрім того, зниження напруги джерела живлення призводить до зменшення U_{0KE} , а це, в свою чергу, до зменшення h_{21E} , що може викликати нестійке збудження. Зазначений недолік можна усунути, якщо використати або узгоджувальний емітерний повторювач, або складений транзистор (схема Дарлінгтона), або застосувати як підсилювальний каскад операційний підсилювач.

За використання складеного транзистора (рис. 5.7б) коефіцієнт передачі за струмом

$$h_{21\Sigma} \approx h_{21E1} \cdot h_{21E2},$$

а вхідний опір

$$R_{\text{вх}} \approx h_{11E1} + h_{21E1} \cdot h_{11E2} + h_{11E2},$$

що значно перевищує аналогічні параметри звичайного транзистора.

Режим за постійним струмом в схемі RC -автогенератора з фазуючим колом R -паралель (рис. 5.7в) забезпечується елементами $R'3$, $R''3$, R_E та C_E . Паралельно ввімкнені опори (за змінним струмом) $R'3 \parallel R''3$ разом з паралельно ввімкненим вхідним опором підсилювального каскаду $R_{\text{вх}} \approx h_{11E}$ утворюють третій опір фазуючого кола $R3$. Вихідний опір підсилювального кола зумовлений як правило значенням R_K , тому що $R_K \ll 1/h_{22E}$.

Частота автоколивань і мінімальний коефіцієнт передачі струму транзистора, за якого забезпечується генерування, визначаються виразами

$$f_T = \frac{1}{2\pi RC\sqrt{4m+6}} = \frac{1}{2\pi RC} \sqrt{\frac{R}{6R+4R_{\text{вх}}}}, \quad (5.19)$$

$$h_{21E_{\text{кр}}} = (23 + 29m + 4/m)R_3 / (R_3 + R_{\text{вх}}), \quad (5.20)$$

де $m = R_{\text{вх}} / (R_3 \parallel R_{\text{вх}}) = 2 \dots 5$; $R_3 = R'_3 \parallel R''_3 \parallel R_{\text{вх}}$; $R = R_1 = R_2 = R_3 \parallel R_{\text{вх}}$; $C = mC_1 = C_2 = C_3$; $R = R_{\text{вх}} / m = R_3 \parallel R_{\text{вх}}$.

Вираз (5.20) має мінімум, коли $m = R/R_{\text{вх}} = 2,7$. У такому випадку

$$h_{21E} \approx 45R_3 / (R_{\text{вх}} + R_3). \quad (5.21)$$

З рівняння (5.21) випливає, що тільки під час виконання нерівності $R_{\text{вх}} \gg R_3$ потрібне значення коефіцієнта передачі за струмом транзистора може бути мінімальним, незначно перевищуючим 45.

На рис. 5.7г наведена схема RC -автогенератора зі складеним транзистором ($VT1$, $VT2$) та емітерним повторювачем ($VT3$).

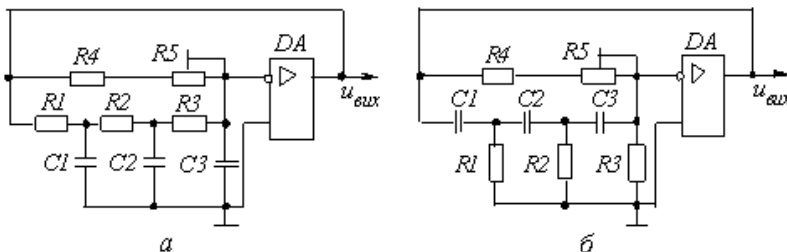


Рис. 5.8. Схеми RC -автогенераторів на ОП з фазуючими ланками: а – C -паралель; б – R -паралель

Найбільшого ефекту можна одержати за використання як підсилювальної ланки ОП. На рис. 5.8а, б наведено схеми RC-автогенераторів на ОП з фазуючими ланками С-паралель та R-паралель. Оскільки частотно-вибіркова RC-ланка ввімкнена між виходом та інвертувальним входом ОП, загальний фазовий зсув за замкненою петлею дорівнює 360 ел. град., що забезпечує виконання умови балансу фаз. У зв'язку з надлишковістю коефіцієнта підсилення ОП умова балансу амплітуд забезпечується без труднощів. Великий вхідний та малий вихідний опори ОП дозволяють здійснити режим практично ідеального узгодження фазуючого кола з підсилювальною ланкою. При цьому частота генерування визначається відповідно виразами (5.16) і (5.15).

RC-автогенератори без повороту фази використовують як частотно-залежні елементи послідовно-паралельне RC-коло (міст Віна) (рис. 5.9а), квазірезонансна частота та коефіцієнт передачі якого визначаються виразами

$$f_0 = 1/(2\pi RC); \quad (5.21a)$$

$$v = 1/3, \quad (5.22)$$

де $R = R_1 = R_2$, $C = C_1 = C_2$, а його АЧХ та ФЧХ наведено на рис. 5.9б, або подвійний T-подібний міст (рис. 5.9в), АЧХ і ФЧХ якого наведено на рис. 5.9г.

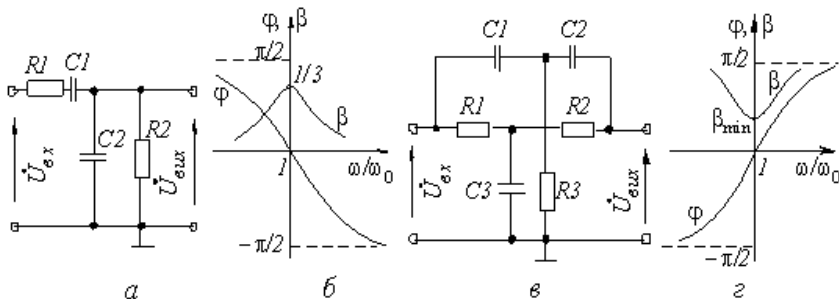


Рис. 5.9. Схеми RC-автогенераторів без повороту фази:

а – міст Віна та його АЧХ і ФЧХ (б); в – подвійний T-подібний міст та його АЧХ і ФЧХ (г)

Квазірезонансна частота та коефіцієнт передачі подвійного T-подібного моста визначаються виразами

$$f_0 = \sqrt{n}/(2\pi RC); \quad (5.23)$$

$$v = (4n - 1)/[4n + (1/2n) + 1], \quad (5.24)$$

де $R = R_1 = R_2$; $C = C_1 = C_2$; $2C/C_3 = R/2R_3 = n$.

Залежно від вибору значення n змінюються співвідношення між елементами та якісними показниками. За $n=2$ $C_1 = C_2 = C_3 = C$, $R_3 = 0,25R$; за $n=0,5$ $C_3 = 4C$, $R_1 = R_2 = R_3$.

На рис. 5.10 наведено схеми RC -автогенераторів на біполярних транзисторах, виконаних з мостом Віна (а) та подвійним Т-подібним мостом (б). Вмикання емітерного повторювача на транзисторі $VT3$ виключає вплив вхідного опору схеми з СЕ на параметри фазуючого кола, а, отже, на f_0 і β .

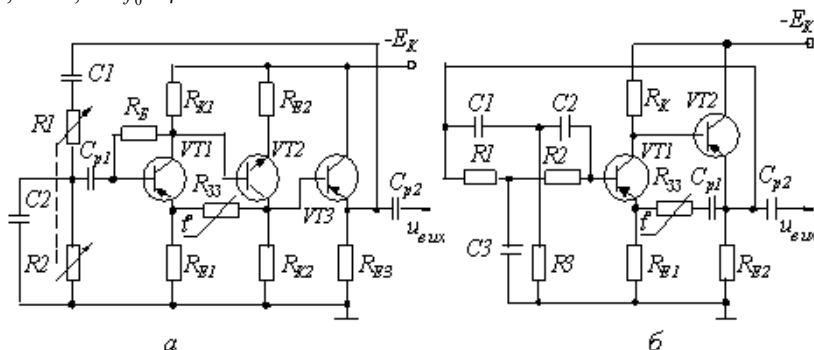


Рис. 5.10. Схеми RC -автогенераторів без повороту фази на біполярних транзисторах:
а – з мостом Віна; б – з подвійним Т-подібним мостом

За відсутності емітерного повторювача через шунтування резистора R_2 малим вхідним опором $R_{вх}$ схеми з СЕ на транзисторі $VT1$ частота квазірезонансу та значення коефіцієнта передачі визначаються виразами

$$f_0 = f_r = 1 / (2p \sqrt{R_1 [R_2 R_{вх} / (R_2 + R_{вх})] C_1 C_2}); \quad (5.25)$$

$$v = 1 / \{ 1 + [(R_1 R_2 + R_{вх}) / R_2 R_{вх}] + C_2 / C_1 \}. \quad (5.26)$$

З формул (5.25) і (5.26) випливає, що квазірезонансна частота збільшується, а коефіцієнт передачі напруги при цьому зменшується.

У схемі рис. 5.10б з подвійним Т-подібним мостом ПЗЗ не залежить від частоти і реалізується за допомогою елементів $R_{E1}, R_{E2}, R_{33}, C_{P1}$. Оскільки транзистор $VT1$ з СЕ зсуває фазу вхідного сигналу на 180 ел. град., то вибірковий 2Т-міст утворює коло НЗЗ і загальний фазовий зсув за замкнутою петлею підсилювач – 2Т-міст дорівнює 180 ел. град. При цьому на частоті квазірезонансу f_0 негативний зв'язок відсутній, тобто $\varphi = 0$, а $v = \min$.

На рис. 5.11а наведено схему автогенератора на ОП з мостом Віна, який ввімкнений між виходом і неінвертувальним входом ОП, тому загальний фазовий зсув за замкнутою петлею дорівнює нулю, що

забезпечує умову балансу фаз. Частотно-незалежний НЗЗ здійснюється за допомогою двополярних діодних обмежувачів $VD1, VD2$, які зменшують значення опору $R3$ за збільшення амплітуди вихідного сигналу.

На рис. 5.11б наведено схему генератора з 2Т-мостом, який ввімкнений між виходом і інвертувальним входом ОП. На частоті квазірезонансу зсув фаз 2Т-моста дорівнює нулю.

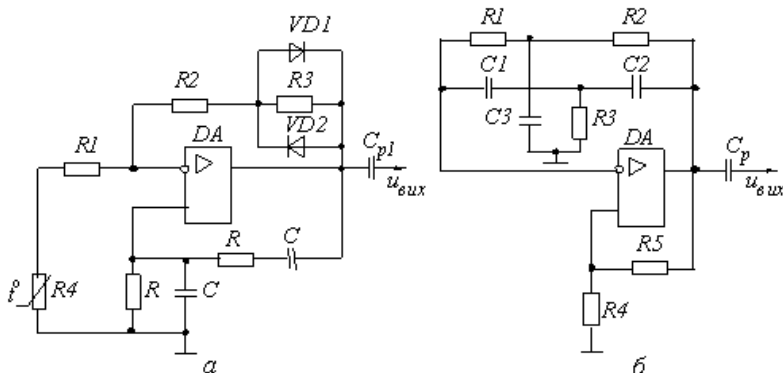


Рис. 5.11. Схема автогенераторів без повороту фази на ОП:
 а – з мостом Віна; б – з 2Т-мостом

Приклад 5.5. Розрахувати ємність частотно-вибіркової ланки (рис. 5.7в), яка потрібна для збудження генерування на частоті 3 кГц , за умови $R_{\text{вх}} = 5,1 \text{ кОм}$.

Розв'язання. З виразу (5.15) знаходимо

$$C = \frac{1}{2\pi f_0 R \sqrt{6}} = \frac{1}{2\pi \cdot 3 \cdot 10^3 \cdot 5,1 \cdot 10^3 \cdot \sqrt{6}} = 0,004248 \text{ мкФ (станд.)}$$

$$K73 - 9 - 0,0047 \text{ мкФ}$$

Приклад 5.6. Розрахувати елементи фазуючого кола, щоб перевести однокаскадний підсилювач (рис. 5.12а) в генераторний режим з частотою коливань $f_0 = 12 \text{ кГц}$. Параметри транзистора $h_{21E} = 50$; $h_{11E} = 1 \text{ кОм}$; $h_{22E} = 100 \text{ мкСм}$; $h_{12E} \approx 0$. Опори резисторів підсилювача $R_K = 5 \text{ кОм}$; $R_1 = 20 \text{ кОм}$; $R_2 = 5 \text{ кОм}$.

Розв'язання. 1. Обираємо фазуючу ланку C -паралель. Останнім резистором ланки слугить вхідний опір підсилювального каскаду з урахуванням кола зміщення

$$R = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2} + \frac{1}{h_{11E}}} = \frac{1}{\frac{1}{20 \cdot 10^3} + \frac{1}{5 \cdot 10^3} + \frac{1}{1 \cdot 10^3}} = 0,8 \text{ кОм}$$

2. З формули (5.16) визначаємо

$$C = \sqrt{6}/(2p/R) = \sqrt{6}/(2 \cdot p \cdot 12 \cdot 10^3 \cdot 0,8 \cdot 10^3) = 0,04 \text{ мкФ}.$$

3. Коефіцієнт підсилення каскаду

$$K = \left| -\frac{\alpha R_0}{h_{11Б}} \right| = \left| -\frac{0,98}{20 \cdot 3 \cdot 10^{-4}} \right| = 163 > 29,$$

де $\alpha = h_{21E}/(1 + h_{21E}) = 50/(1 + 50) = 0,98$;

$h_{11Б} = h_{11E}/(1 + h_{21E}) = 1 \cdot 10^3/(1 + 50) \approx 20$;

$1/R_0 = h_{22E} + 1/R_K = 100 \cdot 10^{-6} + 1/5 \cdot 10^3 = 3 \cdot 10^{-4} \text{ См}.$

4. Схема генератора наведена на рис. 5.12,б.

5. Розділовий конденсатор $C_p \approx C_E$.

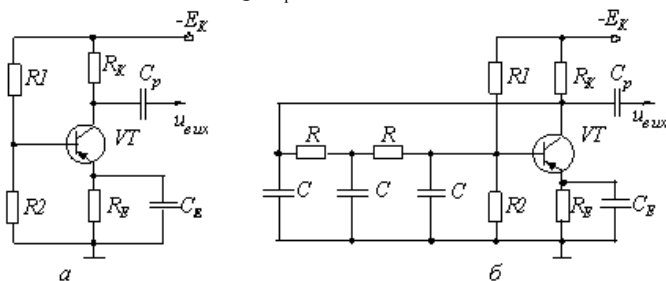


Рис. 5.12. Наведені схеми:

а – однокаскадного підсилювача; б – RC-автогенератора з фазуючим колом C-паралель

Приклад 5.7. Розрахувати транзисторний RC-автогенератор з фазуючим колом R-паралель (рис. 5.13), якщо частота коливань $f_{\Gamma} = 3000 \text{ Гц}$. Напруга джерела живлення $E_K = 12 \text{ В}$.

Розв'язання. 1. Вибираємо схему типу рис. 5.7в. Для узгодження фазуючого кола з підсилювальною ланкою і підвищення коефіцієнта передачі за струмом застосовуємо емітерний повторювач на транзисторі VT1 (рис. 5.13).

2. Як підсилюючі елементи вибираємо малопотужні низькочастотні транзистори типу КТ104Б, які мають такі h-параметри: $h_{11Б} = 28 \text{ Ом}$; $h_{22Б} = 4 \cdot 10^{-4}$; $h_{21Б} = 0,97$; $h_{22Б} = 0,8 \text{ мкСм}$.

3. Визначаємо внутрішні параметри транзистора:

$$\beta = |h_{21Б}| = 0,97; r_B = h_{12Б} / h_{22Б} = 4 \cdot 10^{-4} / 0,8 \cdot 10^{-6} = 500 \text{ Ом};$$

$$r_E \approx h_{11Б} - r_B(1 - \alpha) = 28 - 500(1 - 0,97) = 13 \text{ Ом};$$

$$r_K = 1/h_{22Б} - r_B \approx 1/0,8 \cdot 10^{-6} = 1,25 \text{ МОм}$$

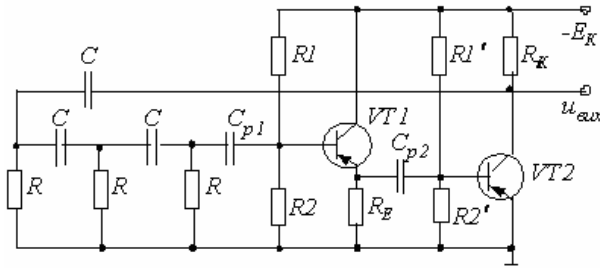


Рис. 5.13. Схема транзисторного RC -автогенератора з фазуючим колом R -паралель

4. Знаходимо вхідний опір підсилювального каскаду за схемою СЕ

$$R_{\text{вх}2} = r_{\text{Б}} + r_{\text{Е}} / (1 - \beta) = 500 + 13 / (1 - 0,97) \approx 930 \text{ Ом}.$$

5. Визначаємо вхідний опір емітерного повторювача

$$R_{\text{вх}1} = R_{\text{вх}2} / (1 - \beta) = 930 / (1 - 0,97) = 31 \text{ кОм}.$$

6. Розраховуємо коефіцієнт підсилення за напругою емітерного повторювача

$$K_1 \approx R_{\text{вх}2} / [(1 - \beta)r_{\text{Б}} + r_{\text{Е}} + R_{\text{вх}2}] = 930 / [(1 - 0,97) \cdot 500 + 13 + 930] = 0,971.$$

7. Опори резисторів фазуючої ланки визначаємо за формулою

$$R = R_{\text{вх}1} / (2 \dots 5) = 31 \cdot 10^3 / 4 = 7500 \text{ Ом (станд. } 7,5 \text{ кОм)}.$$

У такому випадку вхідний опір емітерного повторювача не виявляє суттєвого впливу на згасання фазуючого кола.

8. Так само розраховуємо опір навантаження в колі колектора

$$R_{\text{К}} = R / (2 \dots 5) = 7500 / 4 = 1875 \text{ Ом (станд. } 2,0 \text{ кОм)}.$$

9. Визначаємо коефіцієнт підсилення за напругою підсилювального каскаду за схемою СЕ

$$K_2 = \beta R_{\text{К}} / [(1 - \beta)r_{\text{Б}} + r_{\text{Е}}] = 0,97 \cdot 2 \cdot 10^3 / [(1 - 0,97) \cdot 500 + 13] = 69,3.$$

Отже, загальний коефіцієнт підсилення двокаскадного підсилювача

$$K = K_1 \cdot K_2 = 0,971 \cdot 69,3 = 67,3.$$

Оскільки коефіцієнт згасання триланкового фазуючого RC -кола дорівнює 29, то для виконання умови самозбудження (умови балансу амплітуд) потрібно, щоб $K > \nu = 29$, що і виконується, тому що $K = 67,3 > 29$.

10. За формулою (5.15) визначаємо ємності конденсаторів фазуючого RC -кола

$$C = 1 / (2 p f_0 R \sqrt{6}) = 1 / (2 \cdot p \cdot 3 \cdot 10^3 \cdot 7,5 \cdot 10^3 \cdot \sqrt{6}) = 2889 \text{ пФ (станд. } 0,0027 \text{ мкФ)}.$$

11. Опір навантаження емітерного повторювача визначаємо з умови

$$R_E \geq (10 \dots 20) \frac{r_E + r_b(1-\beta)}{\beta} = 20 \cdot \frac{13 + 500(1-0,97)}{0,97} = 578 \text{ Ом (станд. } 620 \text{ Ом)}.$$

12. На частоті генерування розділові конденсатори не мають вносити фазових зсувів. Величину їх ємностей знаходимо за формулою

$$C_p = 10^6 / (2\pi f_0 \cdot 0,1 \cdot R_{\text{вх.п}}),$$

де $R_{\text{вх.п}}$ – вхідний опір підсилювального каскаду.

Таким чином,

$$C_{\text{р1}} = 10^6 / (2\pi \cdot 3 \cdot 10^3 \cdot 0,1 \cdot 31 \cdot 10^3) = 0,0171 \text{ мкФ (станд. } 0,018 \text{ мкФ)};$$

$$C_{\text{р2}} = 10^6 / (2\pi \cdot 3 \cdot 10^3 \cdot 0,1 \cdot 930) = 0,57 \text{ мкФ мкФ (станд. } 0,68 \text{ мкФ)}.$$

13. На сім'ї статичних характеристик будуємо динамічну характеристику та обираємо положення робочої точки (робоча точка для обох транзисторів має однакові координати). При цьому $I_{0\text{К}} = 22 \text{ мА}$; $U_{0\text{КЕ}} = 6 \text{ В}$; $I_{0\text{Б}} = 0,6 \text{ мА}$; $U_{0\text{БЕ}} = 0,3 \text{ В}$.

14. Вибираємо струм у колі дільника R_1, R_2 , виходячи з співвідношення

$$I_{\text{под}} = (2 \dots 5) I_{0\text{Б}} = 2 \cdot 0,6 = 1,2 \text{ мА}.$$

Визначаємо значення опорів дільника

$$R_1 = (E_{\text{к}} - \Delta U_{R_E} - U_{0\text{БЕ}}) / (I_{0\text{Б}} + I_{\text{под}}) = \\ = (12 - 1,08 - 0,3) / (0,6 + 1,2) = 5,9 \text{ кОм (станд. } 6,2 \text{ кОм)},$$

де $\Delta U_{R_E} \approx 0,09 E_{\text{к}} = 0,09 \cdot 12 = 1,08 \text{ В}$;

$$R_2 = (\Delta U_{R_E} + U_{0\text{БЕ}}) / I_{\text{под}} = (1,08 + 0,3) / 1,2 \cdot 10^{-3} = 1150 \text{ Ом (станд. } 1,2 \text{ кОм)}.$$

15. Знаходимо величину опору R_E

$$R_E = \Delta U_{R_E} / (I_{0\text{К}} + I_{0\text{Б}}) = 1,08 / (22 \cdot 10^{-3} + 0,6 \cdot 10^{-3}) = 47,7 \text{ Ом (станд. } 47 \text{ Ом)}.$$

16. Знаходимо величину опорів подільника R_1', R_2'

$$R_1' = (E_{\text{к}} - U_{0\text{БЕ}}) / (I_{0\text{Б}} + I_{\text{под}}) = \\ = (12 - 0,3) / (0,6 \cdot 10^{-3} + 1,2 \cdot 10^{-3}) = 6,5 \text{ кОм (станд. } 6,8 \text{ кОм)};$$

$$R_2' = U_{0\text{БЕ}} / I_{\text{под}} = 0,3 / 1,2 \cdot 10^{-3} = 250 \text{ Ом (станд. } 270 \text{ Ом)}.$$

17. Враховуючи, що загальний вхідний опір емітерного повторювача $R_{\text{вх}} = R_{\text{вх1}} \parallel R_1 \parallel R_2 \approx 1 \text{ кОм}$ менший за величини опорів фазуючого RC -кола, що зумовлює збільшення його згасання і баланс на частоті, відмінній від 3000 Гц , ємності конденсаторів C слід уточнити за формулою (5.19), а критичний коефіцієнт підсилення – згідно з (5.20).

18. Для всіх резисторів RC -генератора визначити потужності розсіювання і обрати резистори з урахуванням коефіцієнта запасу (навантаження) з потужності ($K_P \leq 0,5$).

19. Перевірити коефіцієнт навантаження за струмом та напругою (K_i, K_u) для транзисторів $VT1, VT2$ ($K_i, K_u = 0,3 \div 0,7$) та потужності ($K_P \leq 0,5$).

Приклад 5.8. Визначити діапазон зміни частоти генератора (рис. 5.7в), якщо у фазуючому колі встановити секційний конденсатор змінної ємності $C_{\min} = 500 \text{ нФ}$; $C_{\max} = 1500 \text{ нФ}$; $R_{\text{вх}} = 5,1 \text{ кОм}$.

Розв'язання.

$$f_1 = \frac{1}{2\pi RC\sqrt{6}} = \frac{1}{2\pi \cdot 5,1 \cdot 10^3 \cdot 500 \cdot 10^{-12} \cdot \sqrt{6}} = 25488 \text{ Гц} \approx 25,5 \text{ кГц};$$

$$f_2 = \frac{1}{2 \cdot \pi \cdot 5,1 \cdot 10^3 \cdot 1500 \cdot 10^{-12} \cdot \sqrt{6}} = 8446 \text{ Гц} \approx 8,5 \text{ кГц}.$$

Таким чином, частота змінюється в діапазоні від $8,5 \text{ кГц}$ до $25,5 \text{ кГц}$.

Приклад 5.9. Розрахувати RC -автогенератор на ОП з фазуючими колами.

Розв'язання. 1. Під час розрахунку RC -автогенераторів на ОП з фазуючими колами беруть: $R_1 = R_2 = R_3 = R$; $C_1 = C_2 = C_3 = C$ (рис. 5.8а, б).

2. Для одержання високої стабільності частоти і зменшення впливу паразитних ємностей підсилювача та монтажу беремо $C > (200 \dots 300) \text{ нФ}$.

3. Залежно від виду фазуючого кола опір резистора R

$$R = 1/(2\pi f_0 \sqrt{6}C) \text{ – для триланкового кола } R\text{-паралель};$$

$$R = \sqrt{6}/(2\pi f_0 C) \text{ – для триланкового кола } C\text{-паралель}.$$

4. Коефіцієнт негативного зворотного зв'язку визначають з умови самозбудження генератора

$$\beta \approx 1/[(1,6 \dots 2)K_{\text{кр}}],$$

де $K_{\text{кр}} \geq 29$ для генератора з триланковим колом.

5. Загальний опір у колі негативного зворотного зв'язку

$$R_{33} = R(1-\beta)/\beta.$$

6. Беремо $R_4 = (0,1 \dots 0,3)R_{33}$ і обчислюємо величину опору потенціометра R_5

$$R_5 = R_{33} - R_4.$$

За допомогою резисторів R_4, R_5 регулюється коефіцієнт передачі ОП, який забезпечує стійке самозбудження з визначеною амплітудою та формою вихідного сигналу.

Приклад 5.10. Розрахувати RC -автогенератор на ОП з мостовими схемами.

Розв'язання для схеми рис. 5.11а. 1. Опір резистора R і ємність конденсатора C : $C > 500 \text{ нФ}$; $R = 1/(2pf_0C)$. Якщо одержуємо $R > 50 \text{ кОм}$, то обираємо нове значення ємності C і повторюємо розрахунок.

2. Максимальний опір потенціометра $R_4 = 0,45 R$.

3. Опір резисторів кола негативного зворотного зв'язку $R_1 = 1,3 R$; $R_2 = 2 R$; $R_3 = R$.

4. Ємність розділового конденсатора C_p визначаємо з умови мінімального спаду напруги $C_p = 0,3/(f_0 R_n)$, де f_0 (кГц) , R_n (кОм) , C_p (мкФ) .

5. Вибір діодів $VD1$, $VD2$ здійснюють з умови $r_d \geq 10 R_3$, де r_d – диференціальний опір діода.

Розв'язання для схеми рис. 5.11б. 1. Задаємо коефіцієнт $n = 0.5 \dots 2$.

2. Опір $R_1 = R_2 = R \approx \sqrt{R_{\text{вх}} R_{\text{вих}}}$, де $R_{\text{вх}}$, $R_{\text{вих}}$ – відповідно вхідний і вихідний опори ОП.

3. Опір $R_3 = R/(2n)$.

4. Ємність конденсатора $C_1 = C_2 = C = \sqrt{n}/(2pf_0 R)$.

5. Ємність конденсатора $C_3 = 2C/n$.

6. Коефіцієнт передачі моста з (5.24) на частоті генерування

$$v = (4n - 1) / [4n + (1/2n) + 1] .$$

7. Коефіцієнт підсилення неінвертувального підсилювача, який забезпечує умову самозбудження (5.6)

$$K = 1/v .$$

8. Опір резистора R_4 обирається рівним $(1 \dots 10) \text{ кОм}$.

9. Опір резистора $R_5 = R_4 (K - 1)$.

Приклад 5.11. Розрахувати RC -автогенератор з мостом Віна (рис. 5.11а) з робочою частотою $f_0 = 1 \text{ кГц}$ і опором навантаження $R_n = 2 \text{ кОм}$.

Розв'язання. 1. Через те, що частота низька, то не висуваються будь-які спеціальні вимоги до вибору операційного підсилювача. Вибираємо ОП типу К140УД5 з напругою живлення $\pm 12 \text{ В}$.

2. Вибираємо ємність конденсатора $C = 10 \text{ нФ}$.

3. Опір резистора $R = 1/(2pf_0C) = 1/(2p \cdot 1 \cdot 10^3 \cdot 10 \cdot 10^{-9}) = 15,9 \text{ кОм}$ (станд. 16 кОм).

4. Максимальний опір потенціометра

$$R_4 = 0,45R = 0,45 \cdot 16 = 7,2 \text{ кОм} \text{ (станд. } 6,8 \text{ кОм)}.$$

5. Опір резисторів кола негативного зворотного зв'язку

$$R_1 = 1,3R = 1,3 \cdot 16 = 20,8 \text{ кОм} \quad (\text{станд. } 20 \text{ кОм});$$

$$R_2 = 2R = 2 \cdot 16 = 32 \text{ кОм} \text{ (станд. } 33 \text{ кОм)}; \quad R_3 = R = 16 \text{ кОм}.$$

6. Ємність розділового конденсатора

$$C_p = 0,3/(f_0 R_n) = 0,3/(1 \cdot 2) = 0,15 \text{ мкФ}.$$

7. Диференціальний опір діодів

$$r_d = 10R_3 = 10 \cdot 16 = 160 \text{ кОм}.$$

Приклад 5.12. Розрахуйте опори та ємності 2Т-моста, який використовується в генераторі гармонічних коливань в діапазоні частот від 1 до $1,3 \text{ кГц}$. Які будуть варіації частоти, якщо допуск на параметри опорів становить $\pm 2\%$ за нормальних змін температури? Вважайте, що ємності при цьому сталі.

Розв'язання. 1. Вважаємо, що $n = 1$ і тоді $C_3 = 2C_1$.

2. Вибираємо стандартне значення ємності

$$C_1 = 0,01 \text{ мкФ}.$$

3. Опір резистора R_1

$$R_1 = \frac{1}{2pf_0C_1} = \frac{1}{2p \cdot 1 \cdot 10^3 \cdot 0,01 \cdot 10^{-6}} = 15900 \text{ Ом} \text{ (станд. } 15 \text{ кОм)}.$$

4. Частота коливань

$$f_0 = \frac{1}{2pR_1C_1} = \frac{1}{2p \cdot 16 \cdot 10^3 \cdot 0,01 \cdot 10^{-6}} = 1060 \text{ Гц} = 1,060 \text{ кГц}.$$

5. Якщо значення опорів змінюються в межах $\pm 2\%$, то

$$15000 \cdot 0,02 = 300 \text{ Ом};$$

$$15000 - 300 = 14700 \text{ кОм};$$

$$15000 + 300 = 15300 \text{ Ом}.$$

6. Частота коливань

$$f_1 = \frac{1}{2 \cdot p \cdot 15300 \cdot 0,01 \cdot 10^{-6}} = 1039 \text{ Гц};$$

$$f_2 = \frac{1}{2 \cdot p \cdot 14700 \cdot 0,01 \cdot 10^{-6}} = 1081 \text{ Гц}.$$

Зміна частоти коливань становить $1060 \text{ Гц} \pm 21 \text{ Гц}$.

5.5. Стабілізація частоти вихідних коливань в автогенераторах

Стабільність частоти автогенераторів є одним з найважливіших параметрів, значною мірою визначає надійність і точність роботи пристроїв промислової електроніки. Нестабільність частоти генерованих коливань залежить від змін температури, вологості, тиску, від механічних дій, коливань напруги живлення, зовнішніх електромагнітних полів та інших дестабілізуючих факторів. Діяння дестабілізуючих факторів на стабільність частоти викликають зміну ємностей конденсаторів, індуктивностей дроселів і опорів резисторів, які входять до складу коливальних контурів і RC -кіл зворотного зв'язку. Стабільність частоти автогенераторів залежить також від паразитних ємностей та індуктивностей і їх змін, які так або інакше впливають на частоту f_0 і які потрібно враховувати під час розрахунків і настроювання автогенераторів.

Вплив температури позначається на змінах лінійних розмірів котушок і конденсаторів. Так, з підвищенням температури лінійні розміри зазначених елементів змінюються, що призводить до зміни ємності та індуктивності коливального контуру відповідно на ΔC і ΔL .

Відносну зміну ємності конденсатора $\Delta C/C$ за зміни температури на 1°C називають температурним коефіцієнтом ємності (ТКЄ) (див. частина 1, розділ 3). Він може бути як позитивним, так і негативним. Наприклад, керамічні конденсатори виготовляють як з позитивним, так і негативним ТКЄ порядку $(30\dots 50)\cdot 10^{-6} 1/^\circ\text{C}$. Відносну зміну індуктивності котушки $\Delta L/L$ за зміни температури на 1°C називають температурним коефіцієнтом індуктивності (ТКЛ). У кращих за термостабільністю котушок ТКЛ має значення $(50\dots 100)\cdot 10^{-6} 1/^\circ\text{C}$. За зміни температури змінюється і опір резисторів. Відносну зміну опору резистора $\Delta R/R$ за зміни температури на 1°C називають температурним коефіцієнтом опору (ТКО). Він також може бути позитивним і негативним. У лінійних вуглецевих резисторів широкого застосування типів ВС і УІІ ТКО негативний і має значення $10^{-3} \dots 10^{-5} 1/^\circ\text{C}$. Металізовані резистори широкого застосування, наприклад, типу МЛТ, мають позитивний ТКО порядку $10^{-4} 1/^\circ\text{C}$.

Треба зазначити також, що на нестабільність генерованої частоти, яка викликана зміною температури, дуже впливає зміна параметрів транзисторів.

Нестабільність частоти автогенераторів оцінюють коефіцієнтом відносної нестабільності $\Delta f/f_0$, де f_0 – робоча (номінальна) частота автогенератора; Δf – відхилення частоти від робочої.

Коефіцієнти відносної нестабільності визначають за формулами:
для LC-автогенераторів

$$\frac{\Delta f}{f_0} = -\frac{1}{2} \left(\frac{\Delta L}{L} + \frac{\Delta C}{C} \right); \quad (5.27)$$

для RC-автогенераторів

$$\frac{\Delta f}{f_0} = -\left(\frac{\Delta C}{C} + \frac{\Delta R}{R} \right), \quad (5.28)$$

де ΔL , ΔC , ΔR – прирости відповідно індуктивностей котушок, ємностей конденсаторів і опорів резисторів, викликаних дією дестабілізуючих факторів.

Для зменшення нестабільності частоти використовують різні способи стабілізації. Розрізняють параметричну та кварцеву стабілізацію частоти.

Параметрична стабілізація частоти зводиться до зменшення впливу зовнішніх факторів на частоту генерованих коливань, а також до підбору елементів генератора, які забезпечують мінімальні зміни частоти. Для зменшення впливу температури на зміну ємності конденсаторів і опору резисторів в автогенератор вмикають конденсатори та резистори з негативними і позитивними ТКЄ та ТКО. Зниження впливу температури на індуктивність котушок досягається за рахунок застосування спеціальних матеріалів для каркасів котушок. Для уникнення впливу температури на параметри транзисторів в окремих випадках автогенератори вміщують у термостат.

Зменшення впливу механічних ударів і вібрації досягається застосуванням масивних корпусів (шасі), на яких кріплять деталі автогенератора, амортизуючих прокладок з губчатої гуми, спеціальних підвісок та інше. Друкований монтаж і використання проводів індуктивних котушок, які впакають у кераміку, практично повністю виключають вплив механічних дій. Параметрична стабілізація дозволяє зменшити нестабільність до 10^{-5} .

Для зменшення дії зовнішніх електромагнітних полів автогенератори зазвичай повністю екранують. Застосування стабілізаторів напруги виключає вплив на частоту коливань напруги живлення.

Кварцова стабілізація частоти зводиться до застосування кварцових резонаторів, що дає дуже низьку нестабільність частоти, зазвичай порядку 10^{-8} .

Кварцовий резонатор являє собою тонку пластинку прямокутної або круглої форми, вирізану певним чином з кристалу кварцу, встановлену у кварцотримач. Як відомо, кварц має п'єзоелектричні властивості. За стиснення кварцової пластини на протилежних її гранях з'являються різнойменні електричні заряди, за розтягування пластини знаки зарядів на

тих самих гранях змінюються на зворотні (прямий п'єзоєфект). За дії на кварцову пластину змінного електричного поля в ній виникають механічні пружні коливання (зворотний п'єзоєфект), які призводять, у свою чергу, до появи електричних зарядів на гранях. Коли власна частота кварцу збігається з частотою прикладеної до пластинки напруги, настає явище резонансу, і амплітуди механічних коливань максимальні. Таким чином, пластина кварцу являє собою електромеханічну систему, яка має резонансні властивості. Залежно від геометричних розмірів і орієнтації зрізу резонансні властивості (резонансна частота f_0) кожної пластини фіксовані і знаходяться в межах від декількох одиниць кілогерц до 1000 МГц .

Кварцовий резонатор еквівалентний електричному коливальному контуру з послідовним резонансом (резонансом напруг) з частотою $\omega_{\text{пос}} = \omega_{\text{н}} = 1/\sqrt{L_{\text{кв}} C_{\text{кв}}}$ (рис. 5.14а), де $L_{\text{кв}}$, $C_{\text{кв}}$, $R_{\text{кв}}$ відповідно еквівалентні індуктивність, ємність і опір втрат кварцу, які зумовлюють його частоту коливань. Індуктивність кварцу $L_{\text{кв}}$ може бути значною – від десятків мікрогенрі до декількох мілігенрі. Ємність кварцу мала (соті частини пікофарад). Кварцовий резонатор має гострий резонанс, що свідчить про невеликий опір $R_{\text{кв}}$, порядку одиниць Q . Тому добротність кварцу досягає $10^5 \dots 10^6$, тобто вона на два-три порядки більша за добротність контурів, виконаних на дискретних елементах – індуктивній котушці і конденсаторі.

Оскільки кристал кварцу вкладають в кварцотримач, який має ємність C_0 (декілька десятків пікофарад), то в кварцовому резонаторі спостерігається і паралельний резонанс (резонанс струмів) з частотою $\omega_{\text{пар}} = \omega_{\text{с}} = 1/\sqrt{L_{\text{кв}} C_{\text{кв}} C_0 / (C_{\text{кв}} + C_0)}$. На частотах нижче $\omega_{\text{н}}$ і вище $\omega_{\text{с}}$ еквівалентний опір кварцового резонатора носить ємнісний характер (див. рис. 5.14б), а на частотах вище $\omega_{\text{н}}$ і нижче $\omega_{\text{с}}$ – індуктивний характер. Частотні властивості кварцового резонатора зумовлюють його різне вмикання в автогенератор. Кварцовий резонатор можна вмикати в коло зворотного зв'язку як послідовний (коливальний) контур, як індуктивний або ємнісний елементи вітки коливального контуру.

Температурна нестабільність кварцового резонатора дуже мала – у деяких кристалів вона має значення 10^{-8} .

На рис. 5.15а, б наведено схеми кварцових генераторів (схема Пірса) на біполярному і польовому транзисторах. У цих схемах кварц вмикається між колектором і базою біполярного транзистора VT (а) і між стоком і затвором польового транзистора VT (б), тобто в коло негативного зворотного зв'язку. Проте на частоті резонансу кварц вносить додатковий

фазовий зсув на 180 ел. град., як результат зворотний зв'язок стає позитивним.

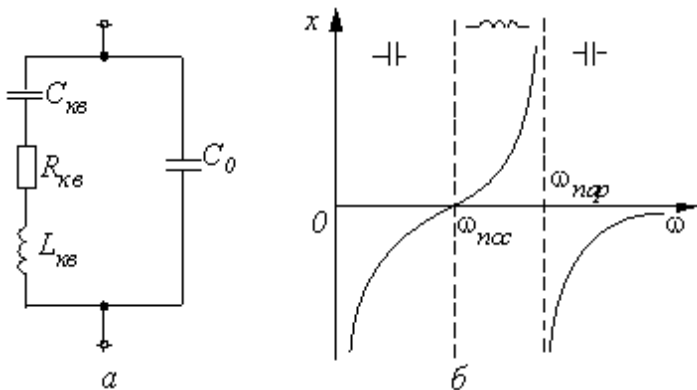


Рис. 5.14. Наведені:

а – схема кварцового резонатора; б – графік залежності еквівалентного опору кварцового резонатора від частоти

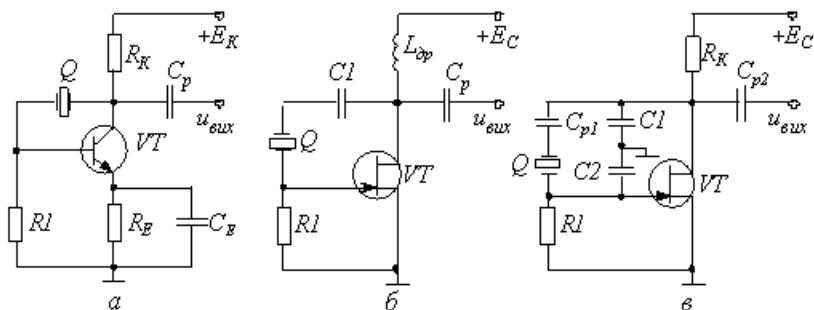


Рис. 5.15. Схеми кварцових генераторів:

а – на біполярному транзисторі; б, в – на польових транзисторах

Аналогічним чином функціонує схема кварцового генератора, запропонованого Колпітцем (рис. 5.15в). У цій схемі для полегшення збудження застосований ємнісний подільник на елементах C_1 і C_2 . Як результат схема стає схожою на ємнісну триточку.

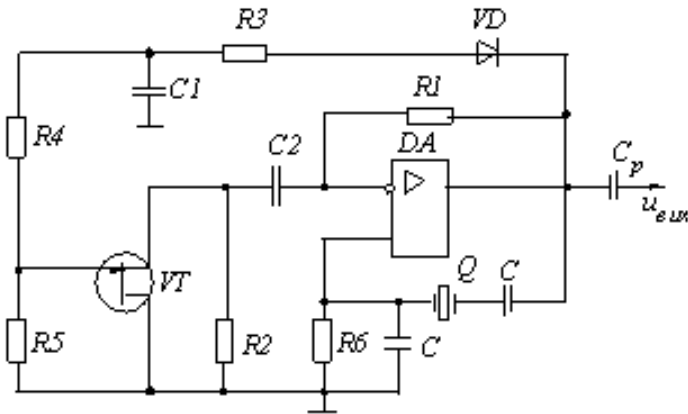


Рис. 5.16. Схема кварцового генератора на ОП з мостом Віна

Схема на ОП з мостом Віна наведено на рис. 5.16. У схемі замість одного з резисторів ввімкнений кварцовий резонатор Q , який працює в режимі резонансу напруг ($\omega_n = \omega_{\text{пос}}$).

У цьому автогенераторі для виконання балансу амплітуд потрібно чітко підтримувати коефіцієнт підсилення $K_{33} = 3$. Для цього вводять коло нелінійного негативного зворотного зв'язку – VD , $R3$, $C1$, $R4$, $R5$, VT , в якому польовий транзистор VT використовується як елемент зі змінним опором проміжку стік-витік $R_{\text{СВ}}$. Цей опір зростає, якщо напруга затвора стає більш негативною. Як бачимо зі схеми, коефіцієнт підсилення $K_{33} = 1 + R_1 / (R_2 \parallel R_{\text{СВ}})$ із збільшенням $R_{\text{СВ}}$ зменшується і навпаки. Негативна напруга $U_{\text{ЗВ}}$ формується вихідною напругою генератора після її випрямлення діодом VD , згладжування фільтром $R3, C1$ і резистивним подільником $R4, R5$.

Кварцову стабілізацію частоти зазвичай застосовують в автогенераторах, які працюють на фіксованих частотах (низькій та високій), що є її недоліком.

Приклад 5.13. Визначте абсолютну нестабільність частоти коливань Δf в автогенераторі (рис. 5.5), якщо температура навколишнього середовища збільшилась з 20°C до 40°C , індуктивність котушки контуру $L_k = 100 \text{ мкГн}$, ємність конденсатора $C_k = 100 \text{ нФ}$, температурний коефіцієнт індуктивності $\text{ТКЛ} = 60 \cdot 10^{-6} \text{ 1/}^\circ\text{C}$, температурний коефіцієнт ємності $\text{ТКЄ} = 40 \cdot 10^{-6} \text{ 1/}^\circ\text{C}$.

Розв'язання. Визначаємо Δf за формулою (5.27)

$$\Delta f = f_0 \cdot \frac{1}{2} \left(\frac{\Delta L}{L_k} + \frac{\Delta C}{C_k} \right).$$

Розраховуємо f_0 , $\frac{\Delta L}{L_k}$, $\frac{\Delta C}{C_k}$:

$$f_0 = \frac{1}{2\pi\sqrt{L_k C_k}} = \frac{1}{2\pi\sqrt{100 \cdot 10^{-6} \cdot 100 \cdot 10^{-12}}} = 1,59 \cdot 10^6 \text{ Гц} = 1,59 \text{ МГц}.$$

$$\frac{\Delta L}{L_k} = \Delta t \cdot \text{TKL} = 20 \cdot 60 \cdot 10^{-6} = 1200 \cdot 10^{-6},$$

$$\frac{\Delta C}{C_k} = \Delta t \cdot \text{TKC} = 20 \cdot 40 \cdot 10^{-6} = 800 \cdot 10^{-6},$$

$$\Delta f = \frac{1}{2} \cdot 1,59 \cdot 10^6 (1200 \cdot 10^{-6} + 800 \cdot 10^{-6}) = 1590 \text{ Гц}.$$

Приклад 5.14. У схемі генератора Пірса (рис. 5.15б) використовується кварц з такими параметрами: $L_{\text{кв}} = 2,3 \text{ Гн}$; $C_{\text{кв}} = 0,04 \text{ нФ}$; $C_0 = 8,5 \text{ нФ}$; $R_{\text{кв}} = 2200 \text{ Ом}$. Визначити робочу частоту послідовного резонансу і приблизне значення добротності Q кварцу. Знаючи, що $C_1 = 0,001 \text{ мкФ}$, обчислити мінімальну індуктивність високочастотного дроселя $L_{\text{др}}$.

Розв'язання. 1. Частота послідовного резонансу

$$f_{\text{пос}} = \frac{1}{2\pi\sqrt{L_{\text{кв}} C_{\text{кв}}}} = \frac{1}{2 \cdot \pi \cdot \sqrt{2,3 \cdot 0,04 \cdot 10^{-12}}} = 524,985 \text{ Гц}.$$

2. Індуктивний опір кристала

$$X_L = 2\pi f_{\text{пос}} L_{\text{кв}} = 2\pi \cdot 524,985 \cdot 2,3 = 7,58 \text{ МОм}.$$

3. Добротність кварцу

$$Q = \frac{X_L}{R_{\text{кв}}} = \frac{7,58 \cdot 10^6}{2200} = 3445.$$

4. Реактивний опір ємності зв'язку повинен бути значно менше індуктивного опору високочастотного дроселя (менше $0,1X_{\text{др}}$). З цієї умови розраховується мінімальна індуктивність дроселя. Реактивні опори

$$X_{C1} = 1/(2\pi f C_1) = 1/(2\pi \cdot 529,985 \cdot 0,001 \cdot 10^{-6}) = 303 \text{ Ом};$$

$$X_{\text{др}} = 10X_{C1} = 10 \cdot 303 = 3030 \text{ Ом},$$

тому

$$L_{\text{др}} = X_{\text{др}} / (2\pi f) = 3030 / (2\pi \cdot 524,985) = 0,92 \text{ мГн}.$$

Можна використати мінімальну індуктивність 1 мГн , але доцільніше застосувати індуктивність 10 мГн .

5.6. LC-автогенератори на тунельних діодах

У генераторах, які були розглянуті вище, кола зворотного зв'язку відокремлені від підсилювального елемента. Проте існують генератори, в яких зовнішніх кіл зворотного зв'язку немає зовсім. Тобто в них використовується внутрішній позитивний зворотний зв'язок, дія якого призводить до виникнення спадної ділянки ВАХ (ділянки негативного опору). Ділянка з негативним опором існує у тунельного діода. Якщо негативний опір більший позитивного опору коливального контуру, то, ввімкнувши такий опір до складу контуру, можна компенсувати втрати і тим самим створити в контурі незгасаючі коливання. Подібне трактування придатне і до розглянутих вище автогенераторів гармонічних коливань, в яких негативним опором є активний елемент (транзистор, підсилювач), охоплений позитивним зворотним зв'язком. У всіх випадках представлення автогенераторів як пристроїв з негативним опором витрати енергії від джерела живлення перевищують одержану енергію гармонічних коливань. Оскільки складання передавальної функції автогенератора на тунельному діоді з урахуванням внутрішнього позитивного зворотного зв'язку в діоді важке, то для зручності умову самозбудження зображають у вигляді залежності, що зв'язує позитивний опір коливальної системи з негативним опором, який вноситься у коливальну систему.

На рис. 5.17а наведено генератор на тунельному діоді VD . До складу генератора входять, окрім тунельного діода, джерело живлення E , котушка індуктивності L і опір R . Вольт-амперна характеристика тунельного діода (рис. 5.17б) на ділянці АВ має негативний диференціальний опір $r_d = -(20 \dots 100) \text{ Ом}$. Під час вмикання живлення робоча точка спочатку переміщується віткою ОА. Досягнувши точки А, через наявність у колі індуктивності L робоча точка переміщується стрибком у точку Б. Якщо напруга джерела менша значення u_2 , то робоча точка переміщується з точки Б у точку В, а звідти стрибком повертається у точку Г. Далі процес повторюється. Для генерування синусоїдних коливань робоча точка має вибиратися на середині ділянки негативного опору ВАХ, тобто $u_1 < E < u_2$. Через те що стрибки з точки А у точку Б і з точки В у точку Г відбуваються достатньо швидко, то на вихідній напрузі вони зображені у вигляді прямих ліній. На ділянках АГ і БВ швидкість переміщення залежить від сталої часу RL -кола і характеристик діода.

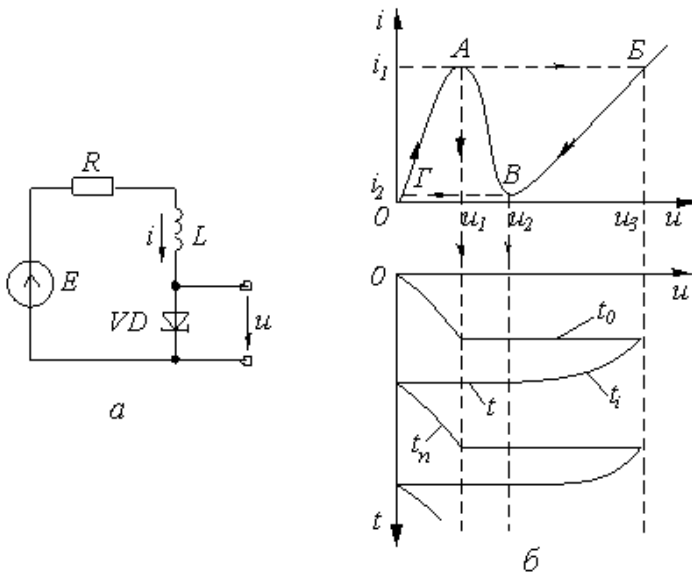


Рис. 5.17. Наведені:
 а – схема автогенератора на тунельному діоді;
 б – вольт-амперна характеристика тунельного діода

Для генератора синусоїдних коливань умови самозбудження можна зобразити співвідношеннями

$$R < |-r_d|; L > R|-r_d|C_d, \quad (5.29)$$

де R – опір навантаження, $-r_d$ – негативний опір тунельного діода; C_d – ємність переходу тунельного діода.

При цьому схема збуджується і генерує коливання з частотою

$$f_r = \frac{1}{2\pi} \sqrt{1/LC_d - R/(LC_d|-r_d|)}. \quad (5.30)$$

Форму коливань та їх амплітуду можна змінювати в широких межах, змінюючи величину зміщення постійним струмом (величину $-r_d$), а також співвідношення L/C_d . Якщо $L \approx R|-r_d|C_d$, то амплітуда коливань буде невеликою, за незначного складу вищих гармонік. Збільшення індуктивності L призводить до зростання амплітуди з одночасним погіршенням форми коливань. За $L \gg R|-r_d|C_d$ коливання стають релаксаційними (див. рис. 5.17б).

Генератор (рис. 5.18а) має найбільшу амплітуду вихідних коливань, бо блокувальний конденсатор C_1 досить великої ємності шунтує за змінним струмом опір $R = R_1 R_2 / (R_1 + R_2)$ і тому втрати на частоті генерування визначаються тільки втратами у тунельному діоді.

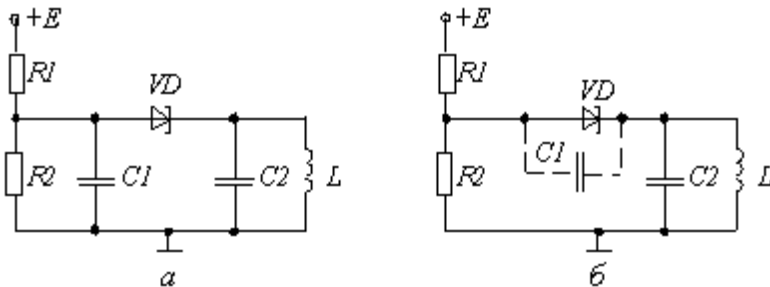


Рис. 5.18. Схеми автогенераторів:

а – з блокувальним конденсатором; б – з додатковим конденсатором

Найбільш стабільними за найнижчого вміщення гармонік у вихідній напрузі є автогенератор на рис. 5.18б, частота генерування якого

$$f_{\Gamma} = \frac{1}{2\pi} \sqrt{1/[L(C_2 + C_d)] - 1/[|-r_d|^2 C_d (C_2 + C_d)]}. \quad (5.31)$$

Для зменшення частоти генерування паралельно тунельному діоду підмикають додатковий конденсатор C_1 .

Недоліком розглянутих генераторів є мала вихідна потужність

$$P_{\max} = (U_{\max} - U_{\min})(I_{\max} - I_{\min})/8,$$

яка ще більше зменшується за потреби зменшення складу гармонік у вихідній напрузі.

Приклад 5.15. Розрахувати генератор на тунельному діоді (рис. 5.17а). Тунельний діод ГИЗ04А має параметри: $i_1 = 5 \text{ мА}$, $i_2 = 1 \text{ мА}$, $u_1 = 0,075 \text{ В}$, $u_2 = 0,25 \text{ В}$, $u_3 = 0,45 \text{ В}$, $C_d = 20 \text{ пФ}$, $I_{\max} = 10 \text{ мА}$, $R = 10 \text{ Ом}$, $L = 4 \text{ мкГн}$.

Розв'язання. 1. Тривалість перемикання з точки А в точку Б (і з В у Г)

$$t_0 \approx 2C_d \frac{u_3 - u_1}{i_1 - i_2} = 2 \cdot 20 \cdot 10^{-12} \cdot \frac{450 - 75}{5 - 1} = 3,75 \text{ нс}.$$

2. Тривалість вершини імпульсу від точки Б до точки В

$$t_i \approx \frac{L}{(u_3 - u_2)/(i_1 - i_2) + R} = \frac{4 \cdot 10^{-6}}{0,2/4 + 10} = 0,4 \text{ мкс} .$$

3. Тривалість паузи від точки О до точки А

$$t_{\text{п}} \approx \frac{L}{u_1/i_1 + R} = \frac{4 \cdot 10^{-6}}{75/5 + 10} = 0,16 \text{ мкс} .$$

4. Період коливань

$$T = t_i + t_{\text{п}} + 2t_0 = 0,16 + 0,4 + 0,1 = 0,57 \text{ мкс} .$$

5. Частота коливань

$$f = 1/T = 1,75 \text{ МГц} .$$

6. Амплітуда імпульсу

$$u_i \approx u_3 = 0,4 \text{ В} .$$

Для одержання гармонічного коливання в схему можна ввімкнути коливальний контур, який забезпечить фільтрацію вищих гармонік вихідної напруги.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Що таке генератор гармонічних коливань? 2. За яких умов в підсилювачі виникають незгасаючі коливання? 3. Які існують типи генераторів? 4. Які існують схеми LC-автогенераторів? 5. Наведіть умови самозбудження LC-автогенератора з індуктивним зв'язком. 6. Від чого залежить частота генерування в LC-автогенераторах? 7. Які головні умови збудження автогенератора? 8. Дати характеристику балансу амплітуд і фаз. 9. На які групи розділяються RC-генератори? 10. Чим вони відрізняються один від одного? 11. Які умови самозбудження RC-генераторів типу R-паралель? 12. Які умови самозбудження RC-генераторів типу C-паралель? 13. Для чого в RC-генераторах використовують узгоджуючі емітерні повторювачі або складені транзистори? 14. Які особливості застосування в RC-генераторах операційних підсилювачів? 15. Як побудувати RC-автогенератор без повороту фази? 16. Якими засобами здійснюється стабілізація частоти вихідних коливань в автогенераторах? 17. Що таке коефіцієнт відносної нестабільності? 18. Як здійснюється параметрична стабілізація частоти автогенератора? 19. Що собою являє кварцовий резонатор? 20. Наведіть еквівалентну схему кварцу. 21. Що таке послідовний і паралельний резонанс? 22. Як вмикається кварцовий резонатор у підсилювальний елемент? 23. Які переваги і недоліки автогенераторів на тунельних діодах? 24. Які умови самозбудження генератора на тунельних діодах? 25. Що таке перехідний режим роботи автогенератора? 26. Запишіть умову зростання амплітуди коливань у контурі. 27. Накресліть схеми триточкових автогенераторів. 28. Як у

них забезпечується фазова умова самозбудження? **29.** Поясніть особливості завдання режиму роботи транзисторів в автогенераторах за постійним струмом. **30.** Чим відрізняється м'який режим самозбудження від жорсткого? **31.** Що розуміють під стабільністю частоти автогенератора? Як вона оцінюється? **32.** Чим визначається висока стабільність частоти автогенераторів, які використовують кварцові резонатори? **33.** Накресліть приклади схем кварцових генераторів, поясніть призначення їх елементів і принцип роботи. **34.** Чому генератори низькочастотних гармонічних коливань будуються на основі *RC*-елементів? **35.** Як можна використати властивості моста Віна для побудови *RC*-автогенератора? **36.** Накресліть схему *RC*-автогенератора на основі моста Віна і поясніть, як вона працює.

РОЗДІЛ 6 ІМПУЛЬСНІ ПРИСТРОЇ

6.1. Особливості імпульсного режиму електронних пристроїв

Електронні пристрої, які працюють у переривчастому (дискретному) режимі, називають імпульсними.

Імпульсні пристрої застосовують для формування імпульсів заданої форми, тривалості та полярності із синусоїдних коливань та імпульсів іншої форми за допомогою лінійних і нелінійних електричних кіл; генерування імпульсів необхідної форми та параметрів імпульсними (релаксаційними) генераторами; керування імпульсами, пов'язане з визначенням часового положення імпульсів, а також з часовою затримкою імпульсів, їх синхронізацією, рахуванням, розподілом і т. інше.

Одиничним імпульсом напруги (струму) називається напруга (струм), яка діє лише протягом визначеного інтервалу часу. При цьому тривалість зміни напруги (струму) в електричному колі від нуля або деякого сталого рівня $U_0(t_0)$ порівняна або менша тривалості перехідних процесів у цьому колі.

Якщо сигнал триває довше, ніж перехідний процес в електричному колі, то режим його роботи під час дії сигналу вважається усталеним, а сам сигнал для цього кола не є імпульсним.

Імпульси мають різну форму: прямокутну, трапецеїдальну, пилкоподібну, трикутну, експоненціальну, дзвоноподібну (рис. 6.1).

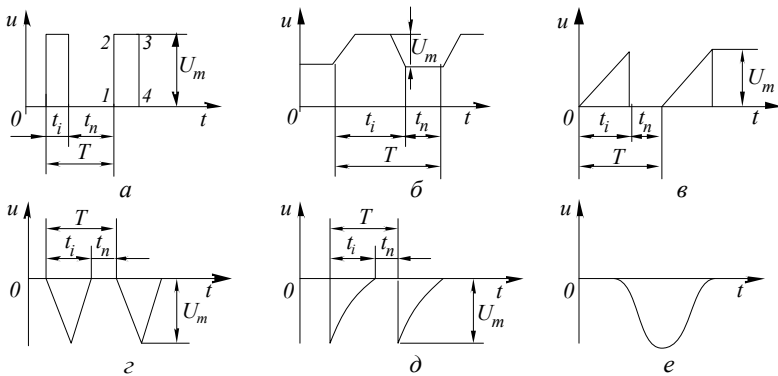


Рис. 6.1. Форми імпульсів:

а – прямокутна, б – трапецеїдальна, в – пилкоподібна, г – трикутна,
д – експоненціальна, е – дзвоноподібна

Розрізняють відеоімпульси, які являють собою короткочасну зміну напруги (струму) в колі постійного струму (рис. 6.2,а), та радіоімпульси –

короткочасні пакети високочастотних гармонічних коливань напруги або струму (рис. 6.2б), обидва яких має форму відеоімпульсу. Відеоімпульси можуть бути позитивної (рис. 6.1а–в) або негативної (рис. 6.1г–е) полярності, а також різнополярними (рис. 6.2а).

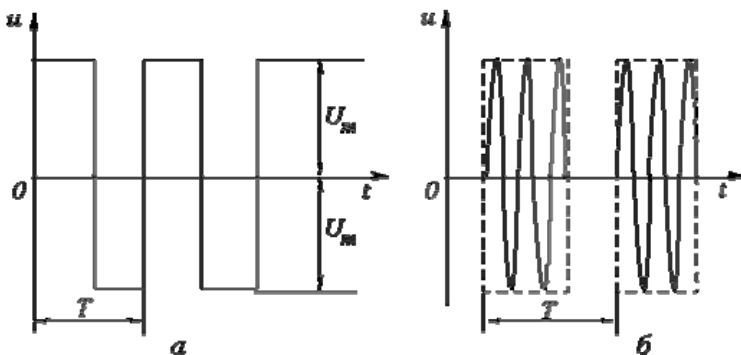


Рис. 6.2. Наведені форми:
а – відеоімпульсів, б – радіоімпульсів

Як періодична послідовність (див. рис. 6.1а–д) імпульси характеризуються такими параметрами: періодом і частотою повторення, тривалістю паузи, щільністю та коефіцієнтом заповнення. Періодом повторення імпульсів T називають інтервал часу між початком (кінцем) двох сусідніх однополярних імпульсів. Величина, зворотна періоду повторення, називається частотою повторення (слідування) імпульсів, тобто $F = 1/T$. Тривалістю паузи t_n називають інтервал часу між закінченням одного та початком наступного однополярного імпульсу: $t_n = T - t_i$. Щільність імпульсів Q характеризується відношенням періоду повторення до тривалості імпульсу: $Q = T/t_i$. Щільність – величина безрозмірна і як правило лежить у межах від 2 до 10000. Найменша величина щільності характерна для пристроїв обчислювальної техніки і найбільша – для радіолокаційних пристроїв. Щільність є енергетичною характеристикою імпульсного пристрою, оскільки відображає можливість накопичення великих енергій та потужностей за час порівняно великої паузи між імпульсами та генерування цієї енергії під час короткого імпульсу.

Величину, зворотну щільності, називають коефіцієнтом заповнення імпульсів $\gamma = t_i/T$.

Періодична послідовність імпульсів має великі інформаційні можливості. Інформація про параметри будь-якого об'єкта, виробу, електричного або неелектричного процесу заноситься до імпульсного

сигналу за допомогою час-імпульсного або число-імпульсного методів. У першому випадку носієм інформації є тривалість імпульсів, у другому – число імпульсів у заданому інтервалі часу.

Крім параметрів періодичної послідовності імпульсів важливе значення мають параметри форми імпульсів. Характерними ділянками імпульсу, які визначають його форму, є (див. рис. 6.1а): фронт 1–2, вершина 2–3, зріз 3–4. У імпульсів різних форм окремих ділянок може не бути. Кількісне оцінювання форми імпульсів та властивостей його окремих ділянок розглянемо на прикладі реального імпульсу прямокутної форми (рис. 6.3).

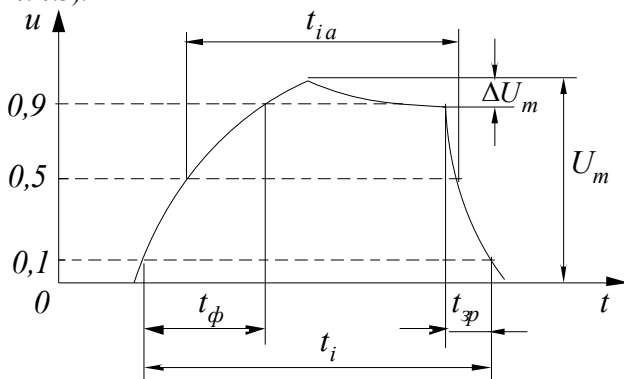


Рис. 6.3. Вигляд реального імпульсу прямокутної форми

Головними параметрами форми імпульсів є: амплітуда імпульсу U_m , тривалість імпульсу t_i , тривалість переднього фронту t_ϕ , тривалість заднього фронту (зрізу) $t_{зр}$, спад вершини імпульсу ΔU_m .

Амплітудою імпульсу називають найбільшу напругу (струм) імпульсного сигналу. В інформаційних імпульсних пристроях амплітуда імпульсів знаходиться в межах від десятих частин до сотень вольт (від частин міліампера до частин ампера).

Тривалість імпульсу визначається відрізком часу між моментами виникнення та зникнення імпульсу. Тривалість реального імпульсу виміряти важко. Її заміряють на рівні $0,1U_m$ або $0,5U_m$, рахуючи від основи. Тривалість імпульсу для останнього випадку називають активною тривалістю t_{ia} , оскільки результат впливу імпульсу на електричне коло реально виявляється за досягнення ним рівня, близького до 50%. У пристроях промислової електроніки тривалість імпульсів $10^{-9} \dots 1 \text{ c}$.

Тривалість фронту визначається часом зростання імпульсу, а тривалість зрізу – часом спаду імпульсу. Інтервали часу, які відповідають тривалості фронту t_ϕ та зрізу t_z імпульсу, відраховують відповідно між

рівнями $0,1U_m - 0,9U_m$ та $0,9U_m - 0,1U_m$. Це є активні тривалості фронту та зрізу імпульсу, які становлять $(5 \dots 20\%)t_i$. Що менше відношення t_{ϕ}/t_i та $t_{зр}/t_i$, то ближче реальна форма імпульсу до прямокутної і то доброякісніший процес обміну інформацією в імпульсних пристроях.

Спад вершини імпульсу ΔU_m відбувається від недосконалості формувачів та генераторів імпульсів. Бажано, щоб спад був за можливості як найменший. Іноді замість абсолютного визначають відносний спад $\Delta U_m/U_m$. У деяких імпульсів (експоненціальних, трикутних та ін.) плоска вершина відсутня і в точці вершини фронт переходить одразу у зріз.

6.2. Диференціюючі та інтегруючі кола

Схеми формування та генерування імпульсів найчастіше мають лінійні RC -кола, які вводяться штучно (зарядно-розрядні кола, диференціюючі та ін.) або існують самостійно в схемі (ємності p - n -переходів, паразитні ємності і т. ін.). Розглянемо найбільш широко застосовувані RC -кола, які диференціюють та інтегрують.

Диференціюючі кола – це кола, в яких напруга на виході пропорційна похідній вхідної напруги

$$u_{\text{вих}} = a(du_{\text{вх}}/dt). \quad (6.1)$$

Диференціюючі кола застосовуються для диференціювання сигналів будь-якої форми, у тому числі і гармонічних. При цьому розв'язують дві головні задачі перетворювання сигналів: отримання імпульсів дуже малої тривалості (укорочення імпульсів), які використовують для запуску керованих перетворювачів електроенергії, тригерів, одновібраторів та інших пристроїв; виконання математичного диференціювання (отримання похідної в часі) складних функцій, заданих у вигляді електричних сигналів, що часто зустрічається в обчислювальній техніці, апаратурі вимірювання, авторегулювання тощо.

Схема ємнісного диференціюючого кола показано на рис. 6.4а. Вхідна напруга $u_{\text{вх}}$ прикладається до всього кола, а вихідна знімається з резистора R . Струм, який протікає через конденсатор, зв'язаний з напругою на ньому відомим співвідношенням $i_c = C(du_c/dt)$. Враховуючи, що той самий струм протікає через резистор R , для вихідної напруги одержуємо

$$u_{\text{вих}} = i_c R = RC \frac{du_c}{dt} = RC \frac{d(u_{\text{вх}} - u_{\text{вих}})}{dt}. \quad (6.2)$$

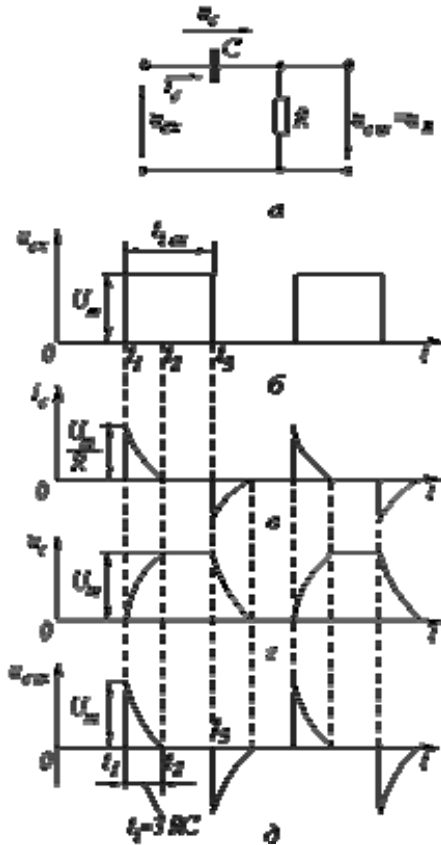


Рис. 6.4. Наведені:

- а – схема ємнісного диференціюючого кола; б – періодична послідовність імпульсів прямокутної форми на вході ємнісного диференціюючого кола;
- в – початковий струм заряду конденсатора; г – напруга на вході диференціюючого кола; д – вихідна напруга на резисторі

Якщо $u_{\text{вих}} \ll u_{\text{вх}}$, що справедливо, коли спад напруги на резисторі R набагато менший за напругу u_c , то рівняння (6.2) можна записати у наближеному вигляді

$$u_{\text{вих}} \approx RC \frac{du_{\text{вх}}}{dt}, \quad (6.3)$$

що відповідає виразу (6.1). Співвідношення $u_{\text{вих}} \ll u_{\text{вх}} \approx u_c$ виконується, якщо опір резистора R набагато менший за реактивний опір

конденсатора, тобто $R \ll 1/(\omega_b C)$ (для сигналу синусоїдної форми) та $R \ll 1/(\omega_b C)$, де ω_b – частота вищої гармоніки імпульсного сигналу. Отже, для отримання RC -кола, що виконує операцію диференціювання, необхідно вибирати елементи R та C досить малими, щоб витримувалося співвідношення $RC \ll T$, де T – період вхідної напруги. Для імпульсної напруги має виконуватися нерівність $RC \ll t_{i\text{вх}}$, де $t_{i\text{вх}}$ – тривалість вхідного імпульсу. Практично вважається, що коло є диференціюючим, якщо $\tau = RC \leq 0,1 t_{i\text{вх}}$.

Фізичні явища в ємнісному диференціюючому колі розглянемо для випадку, коли на вході діє періодична послідовність імпульсів прямокутної форми (рис. 6.4б). При цьому будемо вважати, що внутрішній опір джерела вхідної напруги та паразитні ємності дорівнюють нулю. У момент часу t_1 напруга на вході кола стрибком досягає значення $u_{\text{вх}} = U_m$. Враховуючи, що напруга на конденсаторі миттєво змінитись не може і в початковий момент дорівнює нулю (рис. 6.4в), вся вхідна напруга прикладається до резистора R ($u_{\text{вх}} = U_R = U_m$). Ця напруга визначає початковий струм заряду конденсатора $i_c = U_m/R$ (рис. 6.4в).

У подальшому конденсатор C за час $t_1 < t < t_3$ заряджається експоненціальним струмом, що зменшується. При цьому напруга на конденсаторі збільшується, а на резисторі R спадає так, що в кожний момент часу сума напруги на конденсаторі і резисторі дорівнює прикладеній напрузі, тобто $u_c + u_R = U_m$.

Протягом інтервалу часу $t \geq 3RC$ (момент часу t_2) конденсатор зарядиться практично до напруги, яка дорівнює прикладеній напрузі U_m , u_R зменшиться до нуля, а зарядний струм припиниться. Цим завершується формування вихідного позитивного гострокінцевого імпульсу тривалістю $t_i \approx 3RC$, який має амплітуду U_m . У момент закінчення вхідного імпульсу ($t = t_3$, рис. 6.4г) напруга на вході диференціюючого кола стрибком зменшується до нуля. При цьому джерелом напруги стає конденсатор C , заряджений до напруги U_m . Потім конденсатор починає розряджатися (його напруга повністю прикладена до резистора R). Оскільки в початковий момент ця напруга дорівнює U_m , через резистор протікає струм розряду конденсатора $i_c = U_m/R$. Напрямок струму розряду протилежний напрямку зарядного струму, тому полярність напруги на резисторі змінюється (див. рис. 6.4д). Під час розряду конденсатора напруга на ньому зменшується, а разом з нею зменшується спад напруги на резисторі R . Внаслідок цього формується імпульс негативної полярності тієї самої тривалості, оскільки стала часу кола розряду дорівнює сталій часу кола заряду. Вплив наступних імпульсів періодичної

послідовності аналогічний. Таким чином, диференціювання супроводжується укороченням тривалості імпульсів.

Якщо стала часу кола сумірна з $t_{i\text{ вх}}$, тобто $t_{i\text{ вх}} \geq 2,3\tau$, то таке коло є укорочуючим. Тривалість вихідного імпульсу в цьому випадку становить $t_i = 2,3\tau$.

За умови $RC \gg t_{i\text{ вх}}$ диференціююче коло стає прохідним і вхідні імпульсні сигнали передаються на вихід кола без помітних спотворень.

Тривалість фронтів прямокутних імпульсів, які надходять на вхід диференціюючого кола реального електронного пристрою, відмінна від нуля. Тому амплітуда укорочених вихідних імпульсів завжди менша від U_m . Для збільшення амплітуди укорочених імпульсів необхідно зменшити тривалість фронтів (t_{ϕ} , t_s) вхідних імпульсів прямокутної форми.

Інтегруючі кола – це кола, в яких вихідна напруга пропорційна інтегралу за часом від вхідної напруги

$$u_{\text{вих}} = a \int u_{\text{вх}} dt . \quad (6.4)$$

Відмінність інтегруючого кола (рис. 6.5а) від диференціюючого в тому, що вихідна напруга знімається з конденсатора. Використовують інтегруючі кола для отримання лінійно змінюваних (пилкоподібних) напруг. Напруга на виході інтегруючого кола:

$$u_{\text{вих}} = u_c = \frac{1}{C} \int idt .$$

Коли напруга на конденсаторі C незначна порівняно зі спадом напруги на резисторі R , тобто $u_{\text{вих}} = u_c \ll u_R$, то струм i в колі пропорційний вхідній напрузі, яка прикладається до всього кола. Тому $i \approx u_{\text{вх}}/R$ і

$$u_{\text{вих}} \approx \frac{1}{RC} \int u_{\text{вх}} dt , \quad (6.5)$$

що відповідає рівності (6.4). Очевидно, що умова інтегрування виконується за $R \gg 1/\omega C$ ($RC \gg 1/\omega$) для синусоїдного сигналу та за $RC \gg t_{i\text{ вх}}$ – для імпульсного. Отже, для одержання достатньої точності інтегрування необхідна достатньо велика величина сталої часу кола $\tau = RC$ порівняно з періодом T вихідної напруги.

Розглянемо фізичні процеси в інтегруючому колі, коли на його вході діє періодична послідовність імпульсів прямокутної форми (рис. 6.5б). Якщо стала часу кола мала ($\tau \ll t_{i\text{ вх}}$), то вихідна напруга фактично відтворює форму вхідних імпульсів, тому що конденсатор встигає практично повністю зарядитися за час, який становить малу частину тривалості імпульсу. У такому випадку умова інтегрування не виконується.

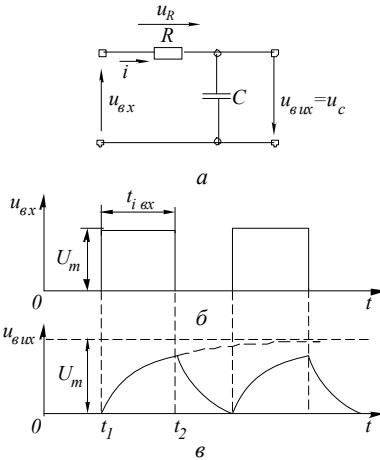


Рис. 6.5. Наведені:

а – схема інтегруючого колу; б – періодична послідовність імпульсів прямокутної форми на вході інтегруючого кола; в – вихідна напруга на конденсаторі

За виконання умови інтегрування ($\tau \gg t_{i вх}$) в момент надходження імпульсу ($t = t_1$) на вхід кола вся вхідна напруга прикладена до резистора, а напруга на конденсаторі дорівнює нулю. За період часу $t_1 - t_2$ конденсатор повільно заряджається, а напруга на ньому повільно збільшується (рис. 6.5в). У момент закінчення вхідного імпульсу ($t = t_2$) напруга на конденсаторі не встигає досягти напруги U_m . По закінченні вхідного імпульсу конденсатор так само повільно розряджається. Дотримуючись прийнятого критерію закінчення перехідного процесу, слід вважати, що тривалість вихідного імпульсу після закінчення імпульсу на вході дорівнюватиме 3τ . Таким чином, на смісному виході кола будуть виділятися розтягнуті імпульси, які мають форму експоненціальної пилки. Що краще виконується нерівність $\tau/t_{i вх} \gg 1$, то точніше інтегрування й то ближче до лінійного закон зміни вихідної напруги.

Приклад 6.1. Розрахувати диференціююче коло, на вхід якого надходять імпульси тривалістю $t_{i вх} = 100 \text{ мкс}$ з амплітудою $U_m = 10 \text{ В}$. Внутрішній опір генератора імпульсів $R_{вн} = 1 \text{ кОм}$, а паразитна ємність навантаження $C_0 = 20 \text{ нФ}$ (рис. 6.6а), потрібна тривалість вихідних імпульсів $7 \text{ мкс} \leq t_i \leq 12 \text{ мкс}$.

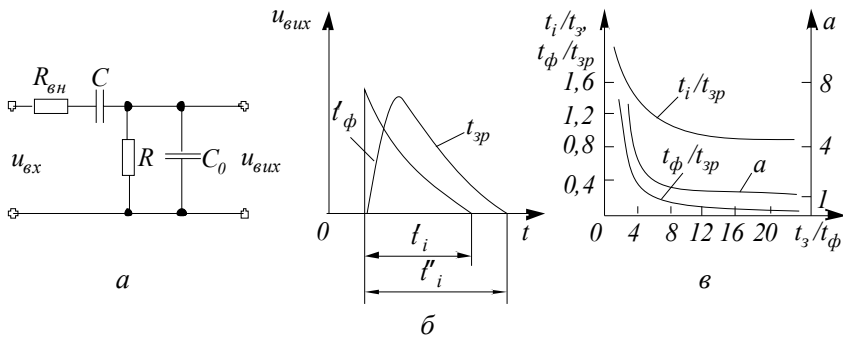


Рис. 6.6. Наведені:

а – схема ємнісного диференціуючого кола; б – форма вихідного імпульсу;
в – криві для знаходження параметрів імпульсу

Розв'язання. 1. Наявність внутрішнього опору $R_{вн}$ призводить до того, що напруга на виході зменшується. За $C_0 = 0$ початковий стрибок напруги на виході поділяється між опорами $R_{вн}$ та R : $U_{m\text{ вих}} = U_m R / (R_{вн} + R)$. Крім того, за рахунок $R_{вн}$ зростає стала часу кола $\tau = C(R_{вн} + R)$, що призводить до збільшення тривалості імпульсу.

2. Наявність ємності C_0 також виявляється на зменшенні амплітуди вихідного імпульсу. Так, за $R_{вн} = 0$ перепад вихідної напруги поділяється між ємностями C та C_0 і $U_{m\text{ вих}} = U_m C / (C_0 + C)$, тобто на вихід передається менша частина U_m , що більше C_0 . Окрім того, наявність ємності C_0 призводить до подовження заднього фронту (зрізу) імпульсу в цілому, а сполучення C_0 та $R_{вн}$ – до подовження переднього фронту (на ємності C_0 напруга не може змінюватися стрибком).

3. За сумісної дії C_0 та $R_{вн}$ форма вихідного імпульсу погіршується більше, ніж від кожного паразитного параметра окремо (рис. 6.6б). Для зменшення впливу C_0 та $R_{вн}$ параметри диференціуючого кола вибирають такими, щоб виконувалися нерівності: $C > C_0$ і $R > R_{вн}$.

На практиці беруть $C \geq (2 \dots 3)C_0$. Більші значення ємності C призводять до зменшення R (тому що має дотримуватись умова $\tau = RC \ll t_{i\text{ вх}}$), що викликає зменшення амплітуди $u_{\text{вих}}$.

Беремо $C = 200 \text{ нФ}$.

4. Орієнтовно опір диференціуючого кола без врахування впливу C_0 та $R_{вн}$ за тривалості імпульсу $t_i = 10 \text{ мкс}$

$$R = \frac{t_i}{3C} = \frac{10 \cdot 10^{-6}}{3 \cdot 200 \cdot 10^{-12}} = 16,6 \text{ кОм}.$$

Вибираємо $R = 18 \text{ кОм}$.

5. Амплітуда вихідних імпульсів

$$U_{\text{вих } m} \approx U_m \left[1 - \frac{R_{\text{вн}} C_0}{RC} \left(1 + \ln \frac{RC}{R_{\text{вн}} C_0} \right) \right] =$$

$$= 10 \left[1 - \frac{1 \cdot 10^3 \cdot 20 \cdot 10^{-12}}{18 \cdot 10^3 \cdot 200 \cdot 10^{-12}} \left(1 + \ln \frac{18 \cdot 10^3 \cdot 200 \cdot 10^{-12}}{1 \cdot 10^3 \cdot 20 \cdot 10^{-12}} \right) \right] = 9,65 \text{ В}.$$

6. Уточнюємо тривалість вихідного імпульсу

$$t_i = -RC \ln \left(0,1 \frac{U_{\text{вих } m}}{U_m} \right) = -18 \cdot 10^3 \cdot 200 \cdot 10^{-12} \ln \left(0,1 \frac{9,65}{10} \right) = 8,4 \text{ мкс},$$

тобто знаходиться у заданих межах.

7. Тривалість фронту вихідного імпульсу

$$t_{\text{ф вих}} \approx R_{\text{вн}} C_0 \ln \frac{RC}{R_{\text{вн}} C_0} = 1 \cdot 10^3 \cdot 20 \cdot 10^{-12} \ln \frac{18 \cdot 10^3 \cdot 200 \cdot 10^{-12}}{1 \cdot 10^3 \cdot 20 \cdot 10^{-12}} \approx 1 \cdot 10^{-7} \text{ с} = 0,1 \text{ мкс}.$$

Приклад 6.2. Визначити параметри імпульсу на виході кола (рис. 6.6,а), якщо $C_0 = 20 \text{ нФ}$, $C = 60 \text{ нФ}$, $R_{\text{вн}} = 2 \text{ кОм}$, $R = 4 \text{ кОм}$ і амплітуда ідеального прямокутного вхідного імпульсу $U_m = 4 \text{ В}$.

Р о з в' я з а н н я. 1. Тривалість фронту

$$t_{\text{ф}} = \frac{R_{\text{вн}} C_0}{1 + R_{\text{вн}}/R + C_0/C} = \frac{2 \cdot 10^3 \cdot 20 \cdot 10^{-12}}{1 + 2/4 + 20/60} = 22 \cdot 10^{-9} \text{ с}.$$

2. Тривалість зрізу

$$t_{\text{зр}} = CR(1 + R_{\text{вн}}/R + C_0/C) = 60 \cdot 10^{-12} \cdot 4 \cdot 10^3 (1 + 2/4 + 20/60) = 440 \cdot 10^{-9} \text{ с}.$$

3. Співвідношення

$$t_{\text{зр}}/t_{\text{ф}} = (440 \cdot 10^{-9})/(22 \cdot 10^{-9}) = 20.$$

4. Використовуючи криві рис. 6.6в, знаходимо параметр $a = 1,25$;

$$t_i/t_{\text{зр}} = 0,88; t_{\text{ф}}/t_{\text{зр}} = 0,08.$$

Звідси $t_i = 0,88 t_{\text{зр}} = 0,88 \cdot 440 \cdot 10^{-9} \approx 0,4 \text{ мкс}$; $t_{\text{ф}} = 0,08 t_{\text{зр}} = 0,08 \cdot 440 \cdot 10^{-9} \approx 0,035 \text{ мкс}$.

За $t_{\text{зр}} \gg t_{\text{ф}}$

$$U_{m \text{ вих}} = \frac{U_m}{a(1 + R_{\text{вн}}/R + C_0/C)} = \frac{4}{1,25(1 + 2/4 + 20/60)} \approx 1,8 \text{ В}.$$

6.3. Електронні ключі

Електронними ключами називаються нелінійні елементи, вольт-амперні характеристики яких мають вигляд нелінійних функцій, а процеси описуються нелінійними рівняннями різного вигляду. Нелінійним елементом електронного ключа є напівпровідниковий прилад (діод, транзистор), нелінійний опір якого – змінна величина. Тому під час аналізу таких опорів розрізняють опори постійному та змінному струмам.

Електронний ключ (рис. 6.7а, б) виконує операції вмикання та вимикання різних електричних кіл після подачі керуючих сигналів. Тому

режим роботи ключа характеризується одним з двох станів: «ввімкнено» – «вимкнено». Якщо ключ розімкнений, то $u_{\text{вих}} = E$ та $i = 0$. У цьому стані електронний ключ перебуває до моменту часу t_1 (рис. 6.7в). У замкненому стані ключа $u_{\text{вих}} = 0$, $i = E/R$. В обох станах електронний ключ вважається ідеальним, тобто опір ($R_{\text{пр}}$) замкненого ключа дорівнює нулю, а розімкненого ($R_{\text{зв}}$) – нескінченності, що реально недосяжно. Тому важливішими вимогами, які пред'являють до електронних ключів, є: малий спад напруги на ключі в замкненому стані та мале значення струму через ключ у розімкненому стані. Важливою характеристикою електронного ключа є також його швидкодія, тобто час переходу ключа з одного стану в інший. Що вища швидкодія ключа, то вища його якість.

Електронні ключі широко застосовують у пристроях формування імпульсних сигналів. До таких пристроїв належать обмежувачі, які отримали дуже широке застосування в імпульсній техніці.

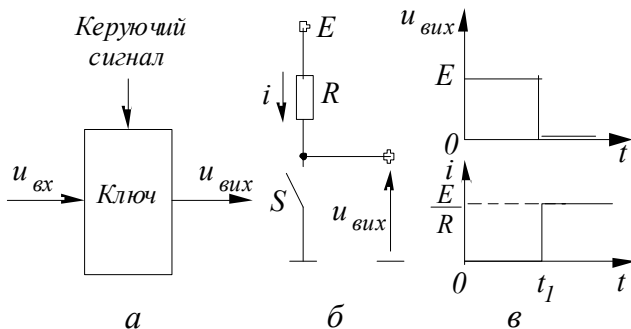


Рис. 6.7. Наведені:

a, б – схеми електронного ключа; *в* – стани електронного ключа «ввімкнено» – «вимкнено»

Обмежувач являє собою чотириполюсник, вихідна напруга якого залишається незмінною, коли вхідна напруга збільшується вище (або зменшується нижче) деякого заданого рівня, який називають порогом обмеження. У першому випадку поріг обмеження верхній, у другому – нижній. Обмежувачі, які мають верхній та нижній пороги обмеження, називають двобічними. Застосовують обмежувачі для формування імпульсів прямокутної (трапецеїдальної) форми з синусоїдної напруги, виділення імпульсів однієї полярності з різнополярних імпульсів, селекції імпульсів за амплітудою і т. інше.

6.3.1. Діодні ключі

Статичні передавальні характеристики діодних ключів повністю визначаються типом схеми комутації, що використовується, та ВАХ напівпровідникового прилада. За принципом дії діодні ключі не потребують спеціальної керуючої напруги, роль якої в цьому випадку виконує безпосередньо сигнал, який комутується, тобто $e_{\text{кер}} \equiv e_{\text{вх}}$. Внаслідок цього для цього класу пристроїв існує тільки одна статична передавальна характеристика, вид якої визначається амплітудою та полярністю комутованої напруги $e_{\text{вх}}$. Комутуюча дія діодних ключів ґрунтується на нелінійних властивостях діодів. За способом вмикання діода відносно опору навантаження діодні ключі поділяють на послідовні та паралельні.

У **послідовному діодному ключі** (рис. 6.8а) діод ввімкнений послідовно з опором навантаження. Апроксимуючи ВАХ діода кусково-лінійною функцією виду $U_{\text{пр}} = U_{\text{д0}} + Ir_{\text{д}}$ (див. том 1, розділ 4) для схеми можна записати аналітичні вирази передавальної характеристики ключа

$$u_{\text{вих}} = \frac{R_{\text{н}}}{R_{\text{вн}} + r_{\text{дпр}} + R_{\text{н}}} (e_{\text{вх}} - U_{\text{д0}}) \quad \text{для } e_{\text{вх}} > U_{\text{д0}}; \quad (6.6)$$

$$u_{\text{вих}} = \frac{R_{\text{н}}}{R_{\text{вн}} + r_{\text{дзв}} + R_{\text{н}}} e_{\text{вх}} \quad \text{для } e_{\text{вх}} < U_{\text{д0}}, \quad (6.7)$$

де $r_{\text{дпр}}$, $r_{\text{дзв}}$, $U_{\text{д0}}$ – параметри кусково-лінійної апроксимації ВАХ – диференційні опори за прямого і зворотного зміщення p - n -переходу та порогова напруга відповідно.

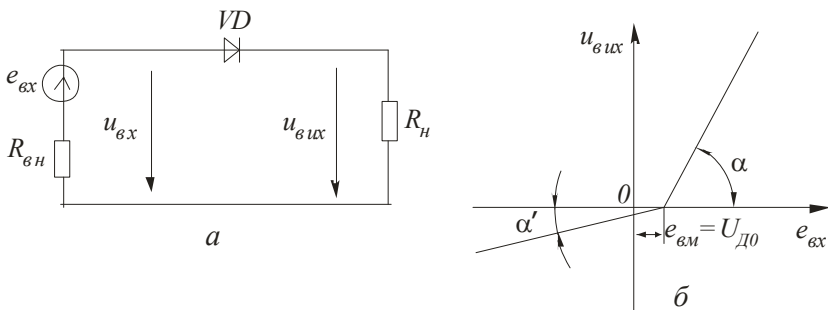


Рис. 6.8. Наведені:

a – схема послідовного діодного ключа; *б* – статична передавальна характеристика послідовного діодного ключа

За умови, що діод і джерело вхідного сигналу ідеальні ($r_{\text{дпр}} = 0$, $r_{\text{дзв}} = \infty$, $R_{\text{вн}} = 0$), рівняння (6.6) та (6.7) приймають вигляд

$$u_{\text{вих}} = (e_{\text{вх}} - U_{\text{д0}}) \text{ для } e_{\text{вх}} > U_{\text{д0}}; \quad (6.8)$$

$$u_{\text{вих}} = 0 \text{ для } e_{\text{вх}} < U_{\text{д0}}. \quad (6.9)$$

Згідно з одержаними виразами, статична передавальна характеристика послідовного діодного ключа має вигляд кусково-лінійної функції (рис. 6.8б). У випадку реальних діода та джерела сигналу кути нахилу прямої вітки ВАХ – ключ ввімкнений ($e_{\text{вх}} > U_{\text{д0}}$) та зворотної вітки – ключ вимкнений ($e_{\text{вх}} < U_{\text{д0}}$) відповідно дорівнюють:

$$\alpha = \arctg \frac{1}{1 + (r_{\text{дпр}} + R_{\text{вн}})/R_{\text{н}}}; \quad (6.10)$$

$$\alpha' = \arctg \frac{1}{1 + (r_{\text{дзв}} + R_{\text{вн}})/R_{\text{н}}}. \quad (6.11)$$

Для ідеальних джерела сигналу та діода, які описуються рівняннями (6.8), (6.9), ці кути приймають свої граничні значення $\alpha = 45^\circ$ та $\alpha' = 0^\circ$.

Напруга $e_{\text{вм}}$, яка відповідає моменту вмикання (вимикання) діодного ключа, називається рівнем вмикання ключа. У схемі рис. 6.8а $e_{\text{вм}} = U_{\text{д0}}$.

Вигляд статичної передавальної характеристики та значення $e_{\text{вм}}$ можна змінювати, якщо в схему ключа ввести додаткові джерела зміщення $E_{\text{зм}}$. Можливі варіанти схем і відповідні статичні передавальні характеристики наведені на рис. 6.9.

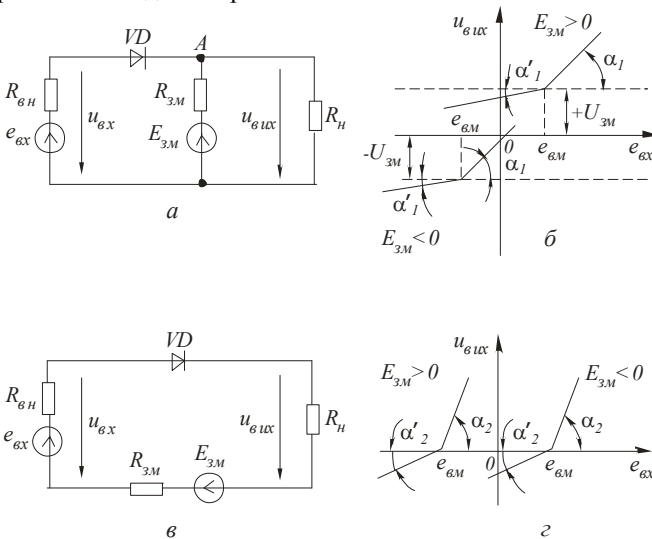


Рис. 6.9. Наведені:

а, в – варіанти схем послідовного діодного ключа;
б, г – статичні передавальні характеристики

В обох схемах напруга вмикання визначається виразом $e_{вм} = U_{д0} + U_{зм}$. Значення $U_{зм}$ залежить від місця ввімкнення додаткового джерела. Так, для схеми рис. 6.9а $U_{зм} = E_{зм} R_H / (R_{зм} + R_H)$, а для схеми рис. 6.9в $U_{зм} = E_{зм}$. Треба зазначити, що кути нахилу характеристик, наведених на рис. 6.9б, з менші, ніж для початкової схеми ключа (див. рис. 6.8б).

У паралельному діодному ключі (рис. 6.10а) діод вмикається паралельно опорі навантаження R_H . Опір $R_б$ є баластним опором, який обмежує струм, що тече через діод. Використовуючи припущення, аналогічні зробленим раніше, одержуємо для статичної передавальної характеристики:

$$u_{вих} = \frac{e_{вх}}{1 + R'_б \left(\frac{1}{R_H} + \frac{1}{r_{дпр}} \right)} + \frac{U_{д0}}{1 + r_{дпр} \left(\frac{1}{R'_б} + \frac{1}{R_H} \right)} \quad (6.12)$$

для $e_{вх} \geq U_{д0} (1 + R'_б / R_H)$;

$$u_{вих} = \frac{e_{вх}}{1 + R'_б \left(\frac{1}{R_H} + \frac{1}{r_{дзв}} \right)} \quad \text{для} \quad e_{вх} \ll U_{д0} (1 + R'_б / R_H), \quad (6.13)$$

де $R'_б = R_б + R_{вн}$.

Для ідеального діода ($r_{дпр} = 0$, $r_{дзв} = \infty$) вирази (6.12), (6.13) приймають вигляд

$$u_{вих} = U_{д0} \quad \text{для} \quad e_{вх} \geq U_{д0} (1 + R'_б / R_H); \quad (6.14)$$

$$u_{вих} = e_{вх} [R_H / (R_H + R'_б)] \quad \text{для} \quad e_{вх} \leq U_{д0} (1 + R'_б / R_H). \quad (6.15)$$

Згідно з виразами (6.12), (6.13) статична передавальна характеристика паралельного діодного ключа має вигляд, наведений на рис. 6.10б. Напруга вмикання ключа в схемі рис. 6.10а $e_{вм} = U_{д0} (1 + R'_б / R_H)$.

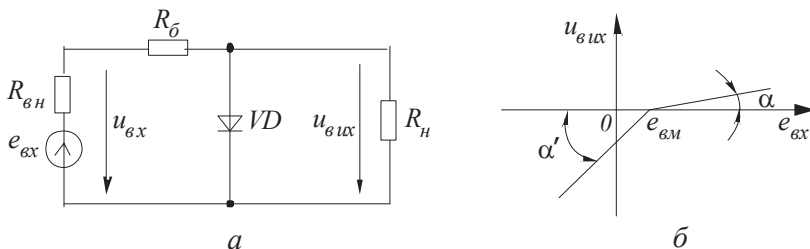


Рис. 6.10. Наведені:

а – схема паралельного діодного ключа; б – статична передавальна характеристика паралельного діодного ключа

Кути нахилу статичної передавальної характеристики, наведеної на рис. 6.10б, відповідно з (6.12) і (6.13) дорівнюють

$$\alpha = \arctg \frac{1}{1 + R'_6 \left(\frac{1}{R_H} + \frac{1}{r_{дпр}} \right)}; \quad (6.16)$$

$$\alpha' = \arctg \frac{1}{1 + R'_6 \left(\frac{1}{R_H} + \frac{1}{r_{дзв}} \right)}. \quad (6.17)$$

Для ідеального діода ($r_{дпр} = 0$, $r_{дзв} = \infty$) вирази (6.16), (6.17) приймають вигляд

$$\alpha = 0; \quad \alpha' = \arctg R_H / (R_H + R'_6).$$

Як і для послідовного діодного ключа, використовуючи додаткові джерела зміщення E_{3M} , напруга e_{BM} і вигляд статичної передавальної характеристики можуть видозмінюватися в широких межах.

На рис. 6.11, як приклади, показано схеми паралельних діодних ключів з джерелами зміщення E_{3M} і відповідні їм статичні передавальні характеристики. У схемі рис. 6.11а $e_{BM} = (E_{3M} + U_{Д0})(1 + R'_6/R_H)$, а стала складова вихідного сигналу $U_{вих0} = E_{3M} + U_{Д0}$. Кути нахилу статичних ВАХ зв'язані з відповідними кутами характеристики початкової схеми (рис. 6.10а) нерівностями $\alpha_3 > \alpha$, $\alpha'_3 > \alpha'$, $\alpha_4 < \alpha$, $\alpha'_4 < \alpha'$.

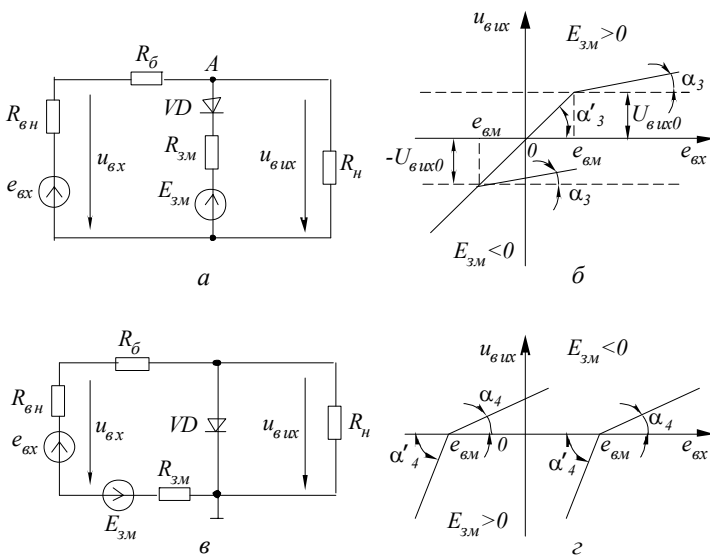


Рис. 6.11. Наведені:

а, б – варіанти схем паралельного діодного ключа;
 б, з – статичні передавальні характеристики

Слід відзначити, що змінюючи полярність вмикання діода та вводячи в схему ключа декілька джерел $E_{зм}$, можна значно видозмінити статичну ВАХ схем як послідовного, так і паралельного діодних ключів.

У розглянутих схемах послідовних і паралельних діодних ключів можна досягти однобічного обмеження однополярних та різнополярних сигналів практично на нульовому рівні (ідеальний діод). На рис. 6.12а зображені графіки, які пояснюють застосування послідовного ключа (рис. 6.8а) як обмежувача знизу на нульовому рівні для отримання однополярних імпульсів з різнополярних, що знімаються з виходу диференціюючого кола. З надходженням до входу ключа імпульсів негативної полярності діод зміщується в зворотному напрямі і напруга імпульсів виділяється на великому зворотному опорі діода, а $U_{вих} = 0$.

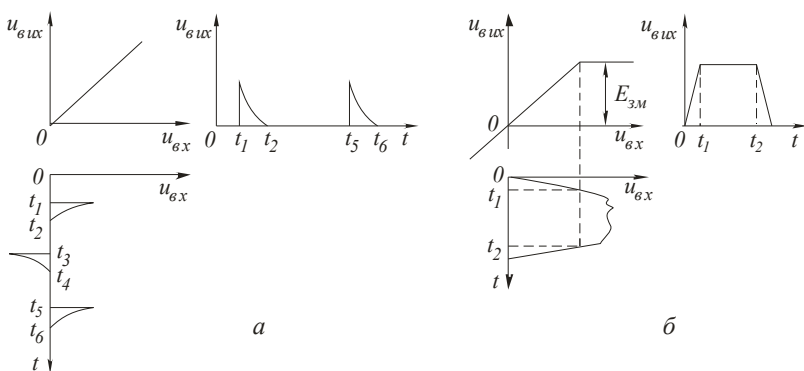


Рис. 6.12. Наведені графіки, що пояснюють застосування послідовного діодного ключа:

а – як обмежувача знизу для отримання однополярних імпульсів з різнополярних; *б* – як обмежувача зверху імпульсів позитивної полярності

Графіки, що пояснюють обмеження зверху імпульсів позитивної полярності, для усунення викидів на вершині імпульсу за застосування паралельного діодного ключа (рис. 6.11а), показано на рис. 6.12б. Якщо рівень імпульсу перевищує напругу зміщення, то діод відкривається і $U_{вих} = E_{зм}$. Для усунення паразитних викидів напруги в імпульсах негативної полярності можна скористатися тією самою схемою, змінивши полярність вмикання діода й джерела зміщення на зворотну.

Двобічне обмеження сигналів можна отримати в двобічних обмежувачах (подвійних діодних ключах). Схему подвійного ключа, який являє собою комбінацію з двох паралельних діодних ключів (рис. 6.11а), показано на рис. 6.13а, а графіки двобічного обмеження синусоїдної напруги за допомогою такого ключа – на рис. 6.13б. Синусоїдна вхідна напруга, яка надходить до входу подвійного ключа, передається на вихід,

якщо вона знаходиться в межах, визначених рівнями зміщення першого й другого ключів (відповідно $E_{зм1}$ та $E_{зм2}$). За перевищення сигналом цих меж $U_{вих} = 0$ напруга на виході ключа має форму трапецоїдальних імпульсів.

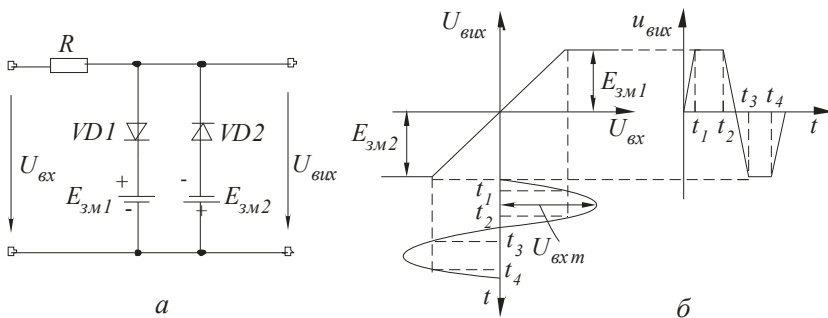


Рис. 6.13. Наведені:

a – схема подвійного діодного ключа, *б* – графіки двобічного обмеження синусоїдної напруги

Пройдення імпульсу напруги через діодний ключ. Розглянути вище залежності $u_{вих} = f(e_{вх})$ слушні тільки для повільної зміни вхідної напруги. Якщо на вході діодного ключа діє імпульсна напруга, тривалості фронту та зрізу якої сумірні з тривалістю перехідних процесів у самому діоді, залежність $u_{вих} = f(e_{вх})$ набуває якісно інший характер. У перехідному режимі в схемі рис. 6.8*a* струм діода визначається трьома складовими

$$i_D = \frac{Q_B}{\tau_B} + \frac{dQ_B}{dt} + C_6 \frac{dU_{p-n}}{dt}, \quad (6.17a)$$

де Q_B – об’ємний заряд неосновних носіїв у ділянці бази діода; τ_B – час життя неголовних носіїв у ділянці бази діода; C_6 – бар’єрна (зарядна) ємність діода; U_{p-n} – напруга на $p-n$ -переході.

Перша складова виразу (6.17*a*) пов’язана з рекомбінацією неосновних носіїв у ділянці бази. Друга складова визначає зміну у часі об’ємного заряду неосновних носіїв у ділянці бази. Третя обумовлена перезарядом бар’єрної ємності $p-n$ -переходу за зміни вхідного сигналу у часі. Як бачимо з виразу (6.17*a*) інерційність напівпровідникового діода пов’язана з ефектом накопичення надлишкового заряду в базовій ділянці прилада та наявністю бар’єрної ємності прилада.

Процеси в схемі розглянемо для двох типових випадків: $e_{вх}$ має форму двополярних прямокутних імпульсів змінної напруги; $e_{вх}$ має форму однополярних прямокутних імпульсів. При цьому вважатимемо,

що тривалості фронту та зрізу дорівнюють нулю, тобто $t_{\phi} = t_{зр} = 0$; опір $R_{\pi} \gg r_{дпр}$.

Часові діаграми для двополярної прямокутної змінної напруги вхідного сигналу $e_{вх}$ наведено на рис. 6.14 (тривалості імпульсів, тобто інтервали $t_2 - t_0$ і $t_5 - t_2$ достатні для завершення всіх перехідних процесів, які визначають інерційні властивості напівпровідникового діода).

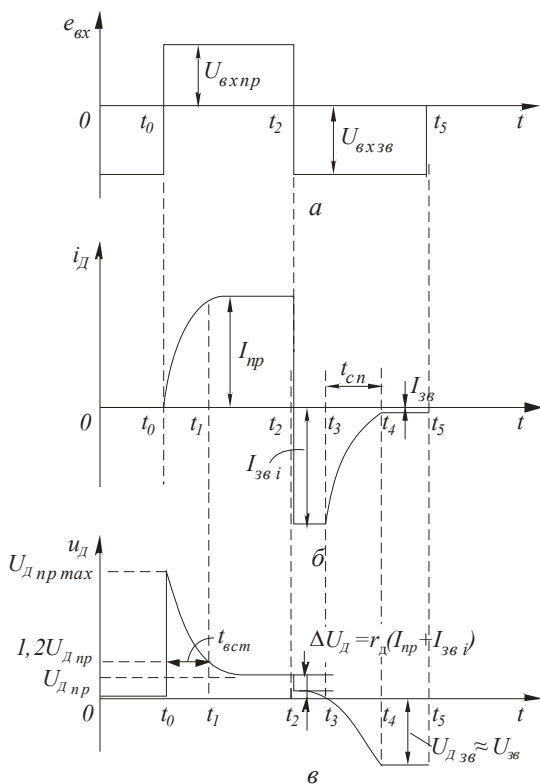


Рис. 6.14. Показані часові діаграми:

a – для двополярної прямокутної змінної напруги вхідного сигналу,
б, в – зміни струму та напруги діода

У зв'язку з тим, що провідність діода прямо пропорційна об'ємному заряду Q_B , тобто концентрації неосновних носіїв у ділянці бази, за збільшення прямого струму опір бази діода зменшується (ефект модуляції опору ділянки бази). Через те, що швидкість накопичення надлишкового заряду в ділянці бази кінцева, то встановлення прямого опору діода

потребує деякого часу. За виконання умови $R_n \gg r_{д пр}$ можна вважати, що струм діода не залежить від його опору. Тому ефект модуляції опору бази призводить до появи різкого викиду напруги на діоді за його вмикання.

Перезаряд бар'єрної ємності діода $C_б$, навпаки, веде до уповільнення швидкості збільшення напруги на діоді.

Внаслідок дії двох протилежних тенденцій реальний вигляд перехідного процесу визначається конкретним співвідношенням параметрів діода. За малих рівнів інжекції мають перевагу процеси, пов'язані з перезарядом ємності $C_б$. За великих рівнів інжекції процеси, зазвичай визначаються зміною об'ємного заряду ділянки бази. Тому перехідні процеси за вмикання діодів різних типів можуть мати якісно відмінний вигляд. На рис. 6.14б, в показані часові діаграми зміни струму та напруги діода, які відповідають великому рівню інжекції та відповідно малому впливу $C_б$.

Тривалість сплеску, яка зветься *часом встановлення прямої напруги* $t_{вст}$ і розрахована для напруги $u_{д} = 1,2U_{д пр}$, приблизно дорівнює

$$t_{вст} \approx 2,3 \tau_б, \quad (6.18)$$

а максимальний спад напруги на діоді

$$U_{д пр max} \approx \varphi_к + I_{пр} \rho_б s / l \quad (6.19)$$

де $\varphi_к = \varphi_T$ – контактна різниця потенціалів, яка дорівнює тепловому потенціалу; $\rho_б$ – питомий опір напівпровідникової ділянки бази; s, l – відповідно поперечний переріз і довжина бази діода.

Інтервал $t_1 - t_2$ характеризує усталений режим у діодному ключі. У базовій ділянці діода накопичено збитковий заряд неосновних носіїв $Q_б = I_{пр} \tau_б$. Концентрація надлишкових носіїв заряду при цьому спадає в міру віддалення від переходу.

Прямий струм, який тече в цьому випадку через діод,

$$I_{пр} = (U_{вх пр} - U_{д пр}) / (r_{д пр} + R_n). \quad (6.20)$$

У момент t_2 вхідна напруга $e_{вх}$ змінює свою полярність. Проте до моменту t_4 діод буде знаходитися у провідному стані. До моменту t_3 через нього у зворотному напрямку буде текти струм, імпульсне значення якого $I_{зв і}$ сумірне з $I_{пр}$. Далі в міру розсмоктування об'ємного заряду неосновних носіїв у ділянці бази та розряду бар'єрної ємності на інтервалі $t_3 - t_4$ зворотний струм через діод зменшуватиметься, прямуючи до свого усталеного значення.

У момент зміни полярності напруги $e_{вх}$ $t = t_2$ (див. рис. 6.14в) напруга на діоді стрибком зменшується на величину спаду напруги на активному опорі діода $\Delta U_{д} = r_{д} (I_{пр} + I_{зв і})$ і в подальшому залишається практично незмінною. Це пояснюється тим, що надлишковий заряд, накопичений в

базовій ділянці діода під час його прямого зміщення, залишається достатнім для підтримки імпульсу зворотного струму на рівні

$$I_{зв\ i} = \frac{U_{зв} - [U_{д\ пр} - r_d(I_{пр} + I_{зв\ i})]}{R_H + r_d}, \quad (6.21)$$

тобто безпосередньо після зміни полярності $e_{вх}$ має практично нульовий опір.

Рівняння (6.17) для інтервалу $t_2 - t_3$ має вигляд

$$i_d = Q_B / \tau_B + dQ_B / dt = -I_{зв\ i}. \quad (6.22)$$

Розв'язуючи (6.22) у припущенні, що в кінці інтервалу $t_3 - t_2 = t_{роз}$ концентрація неосновних носіїв заряду у безпосередній близькості до p - n -переходу зменшується до нуля, одержуємо

$$t_{роз} \approx \tau_B \ln(1 + I_{пр} / I_{зв\ i}). \quad (6.23)$$

Часовий інтервал $t_{роз}$ називається *часом розсмоктування неосновних носіїв* з ділянки бази. Слід відзначити, що одержаний вираз є приблизним, тому що не враховує особливостей зміни просторового заряду Q_B , характерних для діодів, виготовлених за різними технологіями.

На інтервалі $t_4 - t_3 = t_{сп}$ сумарний об'ємний заряд у ділянці бази зменшується до нуля, що характеризується зменшенням струму діода від амплітуди імпульсу $I_{зв\ i}$ до величини $I_{зв}$, що відповідає стаціонарному зворотному струму діода у вимкненому стані.

Тривалість інтервалу $t_{сп}$, який називається *часом спаду зворотного струму діода*, дуже залежить від технології його виготовлення. Реально $t_{сп}$ знаходиться в діапазоні

$$t_{сп} \approx (1 \dots 0,1) \tau_B. \quad (6.24)$$

Порівнюючи вирази (6.23) і (6.24), можна зробити висновок, що практично для всіх типів діодів $t_{роз} > t_{сп}$.

Часовий інтервал $t_{роз} + t_{сп} = t_{від}$ називається *часом відновлення зворотного опору діода* і характеризує швидкодію діодів.

Часові діаграми, які характеризують роботу схеми рис. 6.8а, у випадку однополярної прямокутної напруги, наведено на рис. 6.15. Напруга на навантаженні, яка за формою імпульсу аналогічна зміні i_d , дуже відрізняється від вхідної напруги $e_{вх}$. Причинами цих відмінностей також є процеси накопичення заряду неосновних носіїв у базовій ділянці діода та перезаряді C_6 .

Процес вмикання діода аналогічний розглянутому вище випадку. Тому для часу встановлення $t_{вст}$ та початкового викиду напруги $U_{д\ пр\ max}$ слухні вирази (6.18) та (6.19).

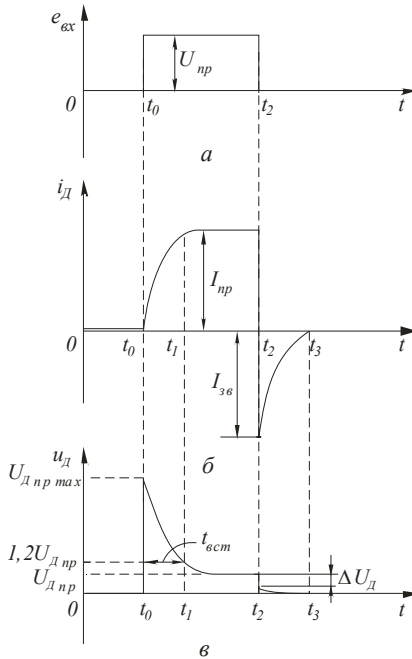


Рис. 6.15. Наведені:

a, б, в – часові діаграми, які характеризують роботу схеми послідовного діодного ключа у випадку однополярної прямокутної напруги

Якісні відміни спостерігаються за вимикання діода. Після закінчення дії напруги $e_{вх}$ в момент t_2 напруга на діоді зменшується на $\Delta U_{д} = r_{д}(I_{np} + I_{зв\ i})$ і потім ще досить тривалий час зберігає полярність прямо зміщеного діода. За умови $e_{вх} = 0$ це означає, що до опору навантаження прикладено напругу зворотної полярності, яка дорівнює

$$U_{н\ зв} \approx -[U_{np} - r_{д}(I_{np} + I_{зв\ i})] \frac{R_{н}}{R_{н} + R_{вн}}. \quad (6.25)$$

Причиною виникнення цієї напруги є об'ємний заряд $Q_{б}$, накопичений у ділянці бази. Після закінчення імпульсу $e_{вх}$ неосновні носії в області бази поступово рекомбінують, утворюючи струм в колі навантаження діода. Тому тривалість інтервалу $t_3 - t_2$ визначається як власними параметрами діода, так і параметрами зовнішнього кола. За зменшення опору розряду $R_{роз} = R_{н} / (R_{н} + R_{вн})$ тривалість $t_3 - t_2$ зменшується.

Напругу, яка діє на діоді після закінчення імпульсу $e_{вх}$, називають *посліяінжекційною*.

При великих частотах перемикаання на інерційні властивості напівпровідникових діодів починають виявляти вплив ємність корпусу C_k та індуктивність виводів L_B . Для сучасних діодів $C_k = 0,1 \dots 0,4 \text{ нФ}$, а $L_B = 1 \dots 20 \text{ нГн}$. Тому ці параметри можуть не враховуватися аж до частот 100 МГц .

Наведений аналіз показує, що інерційність напівпровідникового діода є причиною спотворення форми вихідної напруги діодного ключа, причому ці спотворення суттєвіші, що менша тривалість імпульсів вхідної напруги.

Приклад 6.3. На вхід схеми рис. 6.8,а, подається синусоїдний сигнал з амплітудою 30 В . Внутрішній опір джерела сигналу $R_{\text{вн}} = 0$. Визначити опір навантаження і амплітуду вихідної напруги за дії позитивної та негативної напівхвиль вхідної напруги, якщо діод має параметри: прямий спад напруги за струму $I_{\text{пр}} = 100 \text{ мА}$ $U_{\text{пр}} = 1,2 \text{ В}$, зворотний струм $I_{\text{зв}} = 100 \text{ мкА}$ при $U_{\text{зв}} = 40 \text{ В}$.

Р о з в'я з а н н я. 1. Прямий опір діода

$$r_{\text{д пр}} = U_{\text{пр}} / I_{\text{пр}} = 1,2 / (100 \cdot 10^{-3}) = 12 \text{ Ом}.$$

2. Зворотний опір діода

$$r_{\text{д зв}} = U_{\text{зв}} / I_{\text{зв}} = 40 / (100 \cdot 10^{-6}) = 400 \text{ кОм}.$$

3. Опір навантаження

$$R_{\text{н}} = r_{\text{д пр}} \cdot \sqrt{r_{\text{д зв}} / r_{\text{д пр}}} = 12 \cdot \sqrt{\frac{400 \cdot 10^3}{12}} = 2,19 \text{ кОм}.$$

Вибираємо $R_{\text{н}} = 2,2 \text{ кОм}$.

4. Вихідна напруга згідно з виразами (6.6) і (6.7)

$$u_{\text{вих}+} = \frac{R_{\text{н}}}{r_{\text{д пр}} + R_{\text{н}}} e_{\text{вх}} = \frac{2,2 \cdot 10^3}{12 + 2,2 \cdot 10^3} 30 = 29,8 \text{ В};$$

$$u_{\text{вих}-} = \frac{R_{\text{н}}}{r_{\text{д зв}} + R_{\text{н}}} e_{\text{вх}} = \frac{2,2 \cdot 10^3}{400 \cdot 10^3 + 2,2 \cdot 10^3} 30 = 0,16 \text{ В}.$$

Приклад 6.4. У схемі рис. 6.11,а $E_{\text{зм}} = 10 \text{ В}$; $R_{\text{вн}} = 500 \text{ Ом}$; $R_{\text{н}} = 10 \text{ кОм}$; $R_{\text{б}} = 1 \text{ кОм}$; $R_{\text{зм}} = 0$; діод ідеальний ($r_{\text{д пр}} = 0$; $r_{\text{д зв}} = \infty$). На вхід подається синусоїдна напруга з амплітудою 20 В . Визначте поріг обмеження.

Р о з в'я з а н н я. Це обмежувач зверху. За дії позитивної напівхвилі діод VD відкриється і $u_{\text{вих}}$ досягне значення $E_{\text{зм}}$, тобто

$$u_{\text{вих}} = \frac{u_{\text{вх}}}{R_{\text{вн}} + R_{\text{б}} + R_{\text{н}}} R_{\text{н}} = E_{\text{зм}},$$

звідки напруга вхідного сигналу, за якої VD ввімкнеться, тобто буде обмежуватися,

$$u_{\text{вх}} = e_{\text{вм}} = E_{\text{зм}} \frac{R_{\text{вн}} + R_{\text{б}} + R_{\text{н}}}{R_{\text{н}}} = 10 \frac{500 + 1 \cdot 10^3 + 10 \cdot 10^3}{10 \cdot 10^3} = 11,5 \text{ В}.$$

6.3.2. Ключі на біполярних транзисторах

На відміну від ключів на напівпровідникових діодах, ключі на транзисторах є керованими, тобто їх статичні характеристики визначаються не значенням і полярністю комутованої напруги $e_{вк}$, а значенням керуючого сигналу $e_{кер}$. Через це для транзисторного ключа треба розглядати дві статичні характеристики: одну для ввімкненого, а другу для вимкненого стану транзистора.

Треба відзначити дві головні особливості ввімкненого стану транзисторного ключа.

1. Ввімкнений стан ключа, як правило, відповідає роботі біполярного транзистора в режимі насичення. У такому випадку транзистор може бути замінений деяким еквівалентним опором, який залежить від його конструкції.

Біполярний транзистор у режимі насичення являє собою два зустрічно ввімкнених p - n -переходи (емітерний та колекторний), кожний із яких зміщений у прямому напрямку. Для кожного з цих p - n -переходів, які являють собою діоди, слушна кусково-лінійна апроксимація його ВАХ. Проте у зв'язку з тим, що діоди ввімкнені зустрічно, напруги $U_{до}$ емітерного $U_{до\ BE}$ і колекторного $U_{до\ BK}$ p - n -переходів взаємно компенсують одна одну. Ступінь компенсації цих зустрічно ввімкнених напруг залежить від ступеня ідентичності властивостей p - n -переходів, які розглядаються. У реальних транзисторах через конструкторсько-технологічну асиметрію емітерного та колекторного переходів не може бути досягнуто повної компенсації напруг ввімкнення зазначених діодів. Проте, як показує практика, в будь-якому випадку можна вважати $U_{до\ BE} + U_{до\ BK} \rightarrow 0$. У зв'язку з цим біполярний транзистор у режимі насичення може бути замінений активним опором транзистора $R_{нас}$.

За використання режиму насичення робоча точка транзистора знаходиться на початковій частині його вихідних ВАХ ($U_{KE} \rightarrow 0$). Особливістю цієї частини характеристик є виконання умови $dU_{KE} / dI_K = R_{нас} = \text{const}$. Тому в такому випадку параметри ввімкненого стану біполярного транзистора практично не залежать від керуючої напруги і зміна сигналу керування мало змінює спад напруги на ввімкненому транзисторі.

2. Опір $R_{нас}$ для ввімкненого транзистора, як правило, менший аналогічного опору діодного ключа. Це очевидно з наведеного опису взаємної компенсації напруг p - n -переходів.

У режимі відсічки (вимкнений стан) властивості транзисторних і діодних ключів приблизно однакові.

Зазначені особливості призводять до того, що ключ на біполярному транзисторі за своїми властивостями ближчий до ідеального порівняно з діодним.

Треба також відзначити ще одну особливість ключів на біполярних транзисторах. Через те що їх вихідні ВАХ за вмикання за схемою із спільним емітером розташовані в одному квадранті, то в практичних схемах їх використовують за незмінної полярності комутованої напруги $e_{вх}$. Конкретна полярність $e_{вх}$ визначається типом провідності використаного біполярного транзистора.

На рис. 6.16. наведені схеми (а) та передавальні характеристики (б, в) транзисторних ключів, виконаних за послідовною та паралельною схемами комутації.

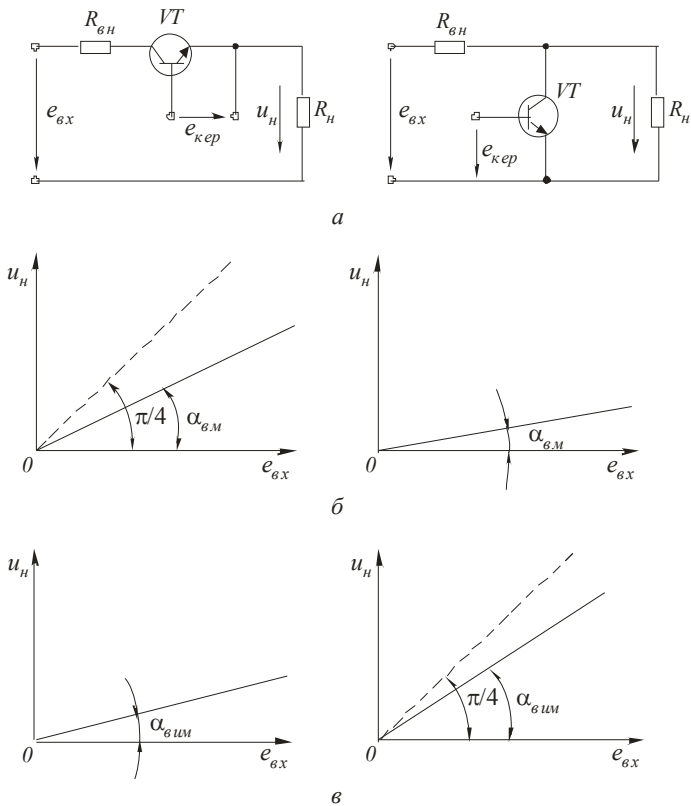


Рис. 6.16. Наведені схеми (а) та передавальні характеристики (б, в) транзисторних ключів, виконаних за послідовною та паралельною схемами комутації

Значення кутів нахилу наведених характеристик легко знайти з виразів (6.10), (6.11) і (6.16), (6.17).

За ввімкненого транзисторного ключа:

для послідовної схеми

$$\alpha_{\text{вм}} = \arctg \frac{1}{1 + (R_{\text{нас}} + R_{\text{вн}})/R_{\text{н}}}; \quad (6.26)$$

для паралельної схеми

$$\alpha_{\text{вм}} = \arctg \frac{1}{1 + R_{\text{вн}} (1/R_{\text{нас}} + 1/R_{\text{н}})}. \quad (6.27)$$

За вимкненого транзисторного ключа:

для послідовної схеми

$$\alpha_{\text{вим}} = \arctg \frac{1}{1 + (R_{\text{вим}} + R_{\text{вн}})/R_{\text{н}}}; \quad (6.28)$$

для паралельної схеми

$$\alpha_{\text{вим}} = \arctg \frac{1}{1 + R_{\text{вн}} (1/R_{\text{н}} + 1/R_{\text{вим}})}, \quad (6.29)$$

де $R_{\text{вим}}$ – еквівалентний опір транзистора у вимкненому стані.

Під час побудови транзисторних ключів найбільше розповсюдження одержала схема вмикання із спільним емітером, який працює в ключовому режимі. Транзистор у ключовій схемі (рис. 6.17а) виконує функцію безконтактного ключа в послідовному колі з резистором $R_{\text{к}}$ та джерелом живлення $E_{\text{к}}$. Якість такого ключа визначається здебільшого залишковою напругою на транзисторі в замкненому (відкритому) стані, а також залишковим струмом транзистора у вимкненому (закритому) стані.

Аналіз процесів у схемі транзисторного ключа легко проводити графоаналітичним методом, скориставшись лінією ab навантаження за постійним струмом (рис. 6.17б), побудованою на низці статичних характеристик транзистора за опору навантаження $R_{\text{к}}$ та напрузі джерела живлення $E_{\text{к}}$. Ключова схема виконана на транзисторі за схемою із СЕ.

Якщо робоча точка p не виходить за межі ділянки BF навантажувальної прямої, то такий режим роботи транзистора називають лінійним або підсилювальним. При цьому зі зміною вхідного (базового струму) пропорційно змінюється вихідний (колекторний) струм. На рис. 6.17б лінійний режим відзначений як активна ділянка I . Якщо вхідний струм досягне $I_{\text{Б max}} = I_{\text{Б нас}}$ (точка B на рис. 6.17б), то подальше його підвищення не призведе до зростання колекторного струму, який досягає струму насичення $I_{\text{К нас}}$. При цьому напруга на колекторі $U_{\text{КЕ нас}}$ невелика (зазвичай кілька десятків мілівольт), отже, $U_{\text{КЕ нас}} \ll E_{\text{к}}$. Параметр $I_{\text{Б нас}}$ називають струмом бази на межі насичення. У режимі насичення на вхід подається позитивний стрибок напруги $U_{\text{вх}}$, що відкриває (полярність показана без дужок на рис. 6.17а), емітерний та колекторний переходи

транзистора зміщуються у прямому напрямі. Тому умова насичення транзистора, виражена через напругу, має вигляд

$$U_{BE} > 0; U_{BK} > 0,$$

а транзистор можна зобразити у вигляді замкнутого ключа (рис. 6.17в). Зі схеми бачимо, що транзистор у режимі насичення можна розглядати як екіпотенційну точку з однаковими потенціалами всіх електродів. Вочевидь, в цьому випадку струми в транзисторі визначаються лише параметрами зовнішніх елементів схеми.

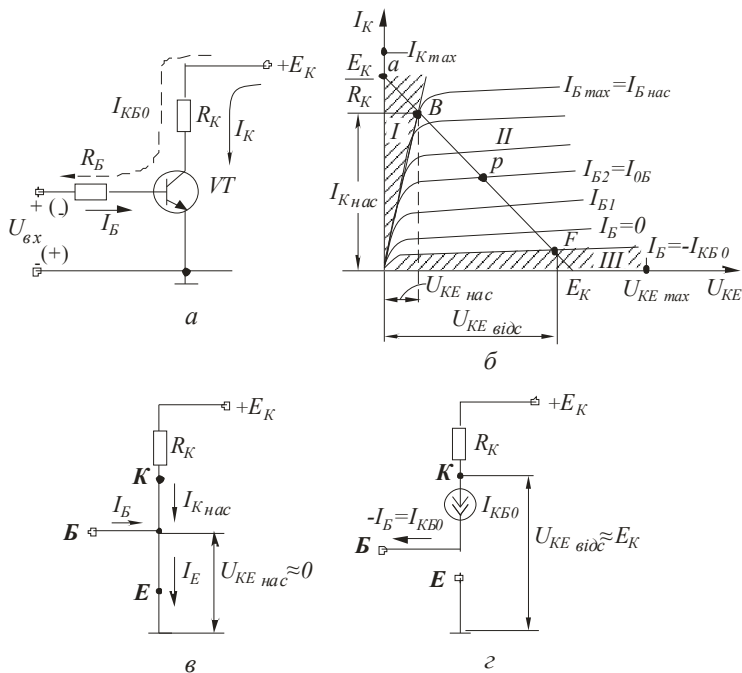


Рис. 6.17. Наведені:

а – схема транзисторного ключа, *б* – вихідні статичні (колекторні) характеристики транзистора, *в* – схема транзистора у вигляді замкнутого ключа, *г* – схема транзистора у вигляді розімкненого ключа

Умовою насичення транзистора, яка виражена через струм, є нерівність

$$I_B \geq I_{Bнас} = I_{Kнас} / h_{21E} \quad (6.30)$$

При цьому струм колектора в режимі насичення

$$I_{Kнас} = (E_K - |U_{KEнас}|) / R_K \approx E_K / R_K \quad (6.31)$$

визначається лише напругою джерела живлення та опором навантаження і не залежить від вибору транзистора. Струм бази в режимі насичення з урахуванням виразу (6.30) має вигляд

$$I_{\text{Б нас}} = I_{\text{К нас}} / h_{21\text{E}} = \frac{E_{\text{К}} - |U_{\text{КЕ нас}}|}{h_{21\text{E}} R_{\text{к}}} \approx \frac{E_{\text{К}}}{h_{21\text{E}} R_{\text{к}}}. \quad (6.32)$$

Для кількісного оцінювання глибини насичення використовують параметр, який називається коефіцієнтом насичення,

$$K_{\text{нас}} = I_{\text{Б}} / I_{\text{Б нас}}, \quad (6.33)$$

звідки отримуємо умову насичення з врахуванням нерівності (6.30)

$$K_{\text{нас}} \geq 1. \quad (6.34)$$

Ділянка насичення I (рис. 6.17б) розміщується зліва від некерованої ділянки статичної колекторної характеристики. Для збереження нормального теплового режиму в транзисторі струм $I_{\text{К нас}}$ не має перевищувати максимально допустимий струм колектора $I_{\text{К max}}$.

Значення $K_{\text{нас}}$ зазвичай вибирають з таких міркувань:

- режим насичення має забезпечуватися за заданого технологічного розкиду параметрів реального біполярного транзистора з врахуванням залежності цих параметрів від зовнішніх збурених впливів, наприклад, температури;

- збільшення $I_{\text{Б нас}}$ викликає збільшення напруги на зміщеному у прямому напрямі колекторному переході, що веде до зменшення напруги між виведеннями колектора та емітера, тобто зменшує потужність, що розсіюється, у вихідному колі біполярного транзистора;

- надмірне збільшення $I_{\text{Б нас}}$ призводить до значного збільшення потужності, яка розсіюється у вхідному колі біполярного транзистора.

Розрахунки показують, що оптимальним з точки зору перелічених вимог є значення $K_{\text{нас}} = 1,5 \dots 2$.

Ділянка відсічки III (рис. 6.17б) відповідає закритому стану транзистора, який можна зобразити схематично як розімкнений ключ (коло емітера вимкнене) (рис. 6.17г). Закритий стан транзистора досягається зміщенням емітерного та колекторного переходів у зворотному напрямі. Тому умову відсічки транзистора можна записати у вигляді

$$U_{\text{БЕ}} \leq 0; U_{\text{БК}} \leq 0 \quad (6.35)$$

У режимі відсічки на вхід підсилювального каскаду подається негативний стрибок напруги $U_{\text{вх}}$, що закриває (на рис. 6.17а полярність показана в дужках). Коли обидва переходи транзистора зміщені в зворотному напрямі, через них протікають лише зворотні некеровані струми. При цьому в колекторному колі протікає струм $I_{\text{К}} = I_{\text{КБ0}}$, а в

базовому – $I_K = -I_{KB0}$, змінюючи напрям. Струм емітера нехтуємо. Напряга на колекторі закритого транзистора

$$U_{KE \text{ відс}} = E_K - I_{KB0} R_K. \quad (6.36)$$

Виходячи з того, що $E_K \gg I_{KB0} R_K$, вважаємо, що $U_{KE \text{ відс}}$ дорівнює напрузі джерела живлення.

Під час проектування імпульсних і цифрових електронних пристроїв вважають, що транзистор вимкнений, якщо виконується умова

$$i_K \leq 0, I_{K \text{ нас}}, \quad (6.37)$$

що відповідає зміщенню емітерного переходу у прямому напрямку, меншому деякої порогової напруги $U_{BE \text{ пор}}$. Тому на практиці залежно від реальної напруги на емітерному переході розрізняють два різновиди вимкненого стану біполярного транзистора:

- режим глибокої відсічки, який характеризується тим, що емітерний перехід зовнішнім джерелом зміщений у зворотному напрямку ($U_{BE} < 0$), а струм бази транзистора дорівнює струму зворотно зміщеного колекторного переходу, тобто $I_B = -I_{KB0}$;

- режим пасивного вимикання, який характеризується нерівністю

$$0 < U_{BE} < U_{BE \text{ пор}}. \quad (6.38)$$

Вочевидь, що за пасивного вимикання потужність, розсіювана в біполярному транзисторі, більша, ніж у режимі глибокої відсічки.

Слід зазначити, що для забезпечення режиму глибокої відсічки важлива не тільки наявність у колі емітерного переходу запірної напруги. Важливе також значення опору бази R_B , ввімкненого у вхідне коло біполярного транзистора (рис. 6.17а). Струм I_{KB0} викликає на цьому резисторі спад напруги $R_B I_{KB0}$. Тому безпосередньо до емітерного переходу прикладається різниця напруг $U_{BE \text{ зап}} = U_{вх} - I_{KB0} R_B$. Для забезпечення режиму глибокої відсічки опір R_B має задовольняти нерівності

$$R_B < U_{вх} / I_{KB0}. \quad (6.39)$$

Для режиму пасивного вимикання опір R_B приблизно можна визначити з нерівності

$$R_B < U_{BE \text{ пор}} / I_{KB0}. \quad (6.40)$$

Схема транзисторного ключа-обмежувача, який забезпечує двобічне обмеження (зверху та знизу) напруги синусоїдної форми, показана на рис. 6.18а. За такого обмеження форма періодичної послідовності вихідних імпульсів близька до прямокутної. Часові діаграми процесів, які відбуваються в транзисторному ключі-обмежувачі, наведено на рис. 6.18б.

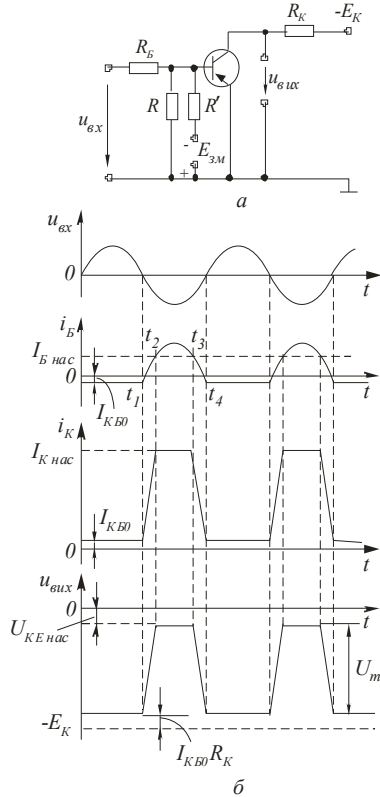


Рис. 6.18. Наведені:

a – схема транзисторного ключа-обмежувача (зверху та знизу) напруги синусоїдної форми, *б* – діаграми процесів, які відбуваються в транзисторному ключі-обмежувачі

Якщо на вхід схеми надходить позитивна напівхвиля синусоїдної напруги, то транзистор закритий (ключ вимкнений), $I_B = -I_{KB0}$, $I_K = I_{KB0}$ а вихідна напруга визначається за формулою:

$$u_{вих} = -E_K + I_{KB0} R_K .$$

За надходження на вхід схеми в момент часу t_1 напруги негативної напівхвилі транзистор відкривається. Зі зростанням абсолютного значення вхідної напруги струми бази та колектора збільшуються і в момент t_2 досягають значень відповідно $I_{Бнас}$ і $I_{Кнас}$. У проміжок часу від t_2 до t_3 транзистор насичений, його колекторний струм не змінюється, а вихідна напруга обмежується на рівні $U_{КЕнас} = (0,1...0,3)B$. При цьому рівень вхідної напруги, що обмежується, визначається формулою:

$$U_{\text{вх обм}} = I_{\text{К нас}} R_{\text{Б}} / h_{21\text{E}} = E_{\text{К}} R_{\text{Б}} / (h_{21\text{E}} R_{\text{К}}).$$

У момент часу t_3 транзистор виходить з насичення, його базовий та колекторний струми зменшуються. З надходженням наступної позитивної напівхвилі вхідної напруги транзистор запирається.

Амплітуду вихідної напруги практично прямокутної форми знаходять з очевидного співвідношення

$$U_m = E_{\text{К}} - I_{\text{КБ0}} R_{\text{К}} - |U_{\text{КЕ нас}}|.$$

З наведеного аналізу випливає, що позитивна напівхвиля вхідної напруги обмежується на нульовому рівні. Для одержання симетричного обмеження робочу точку транзисторного ключа потрібно вибирати на середині навантажувальної прямої в активній ділянці характеристик транзистора. При цьому на базу транзистора потрібно подати напругу від джерела зміщення $E_{\text{ЗМ}}$, як це показано штриховою лінією на рис. 6.18а.

Причинами перехідних процесів, що виникають у схемі транзисторного ключа за перемикання, як і в схемах з напівпровідниковими діодами, є процеси, пов'язані із зміною просторового заряду неосновних носіїв у ділянці бази, та процеси, пов'язані з перезарядом бар'єрних ємностей.

Для схеми ключа рис. 6.17а вказані процеси визначаються зміною струму бази біполярного транзистора. В усталеному режимі струм бази транзистора визначається тільки рекомбінацією неголовних носіїв заряду. У перехідному режимі до цього струму додаються складові, пов'язані із зміною просторового заряду та перезарядом бар'єрних ємностей емітерного (i_{E}) і колекторного ($i_{\text{К}}$) переходів. Таким чином, рівняння, яке описує залежність струму бази від параметрів біполярного транзистора у загальному випадку, має вигляд

$$C_{\text{E}} (dU_{\text{БЕ}} / dt) + C_{\text{К}} (dU_{\text{БК}} / dt) + dQ_{\text{Б}} / dt + Q_{\text{Б}} / \tau_{\text{Б}} = I_{\text{Б}}, \quad (6.41)$$

де $Q_{\text{Б}} / \tau_{\text{Б}}$ – рекомбінаційна складова, яка дорівнює відношенню просторового заряду області бази до часу життя неголовних носіїв $\tau_{\text{Б}}$; $dQ_{\text{Б}} / dt$ – складова, яка пов'язана із зміною просторового заряду.

Зазвичай $C_{\text{E}} (dU_{\text{БЕ}} / dt) \ll C_{\text{К}} (dU_{\text{БК}} / dt)$, тому вираз (6.41) можна записати у вигляді

$$C_{\text{К}} (dU_{\text{БК}} / dt) + dQ_{\text{Б}} / dt + Q_{\text{Б}} / \tau_{\text{Б}} = I_{\text{Б}}. \quad (6.42)$$

Процес вмикання біполярного транзистора. Припустимо, що біполярний транзистор за $t < t_0$ (рис 6.19) знаходиться у стані глибокої відсічки ($U_{\text{БЕ}} = U_{\text{вх зап}}$) і в момент $t = t_0$ на вході транзистора діє позитивний стрибок напруги з амплітудою $U_{\text{вх}} = U_{\text{вх зап}} + U_{\text{вх нас}}$ і нульовою тривалістю фронту. Перехідний процес вмикання транзистора можна розбити на три інтервали: інтервал затримки ($t_{\text{зат}}$); інтервал формування

фронту колекторного струму (t_ϕ); інтервал накопичення надлишкового заряду в базі ($t_{\text{нак}}$).

На інтервалі затримки вмикання відбувається перезаряд бар'єрної ємності емітерного переходу біполярного транзистора від напруги $U_{\text{БЕ зап}}$ до $U_{\text{БЕ пор}}$. Особливістю цього інтервалу є мала зміна колекторного струму біполярного транзистора, який фактично переходить з режиму глибокої відсічки в режим пасивного вимикання.

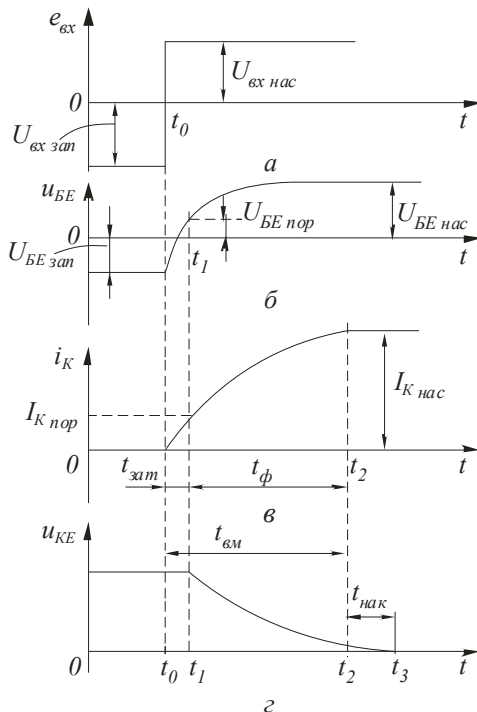


Рис. 6.19. Наведені:

а, б, в, г – діаграми перехідного процесу вмикання БТ

Тому тривалість цього інтервалу не залежить від процесів зміни об'ємного заряду бази. Тривалість затримки можна визначити з розв'язання диференціального рівняння для входного кола транзистора

$$u_{\text{БЕ}} = U_{\text{вх нас}} - (U_{\text{вх нас}} - U_{\text{БЕ зап}}) \exp(-t / \tau_c), \quad (6.43)$$

де $\tau_c \approx (C_E + C_K)R_B$ – стала часу входного кола для інтервалу затримки.

Розв'язавши рівняння (6.43) відносно t при $u_{\text{БЕ}}(t) = U_{\text{БЕ пор}}$, одержимо

$$t_{\text{зат}} = \tau_c \ln[(U_{\text{вх нас}} - U_{\text{БЕ зап}}) / (U_{\text{вх нас}} - U_{\text{БЕ пор}})]. \quad (6.44)$$

Треба підкреслити, що у виразах (6.43) і (6.44) необхідно враховувати реальні знаки напруг.

Вочевидь, що цей етап за пасивного вимикання біполярного транзистора відсутній, тому що $U_{\text{БЕ зап}} \approx U_{\text{БЕ пор}}$.

Інтервал формування фронту колекторного струму визначається як процесом перезаряду бар'єрної ємності колекторного переходу, так і процесом накопичення неголовних носіїв заряду у ділянці бази. При цьому для дрейфових транзисторів потрібно враховувати обидва ці процеси. Для дифузійних транзисторів визначальним є процес накопичення заряду.

Розглянемо спочатку процеси, пов'язані тільки зі зміною базового заряду, вважаючи $C_k = 0$. При цьому рівняння (6.42) набуває вигляду

$$dQ_B / dt + Q_B / \tau_B = I_B. \quad (6.45)$$

Розв'язуючи (6.45) з урахуванням того, що $Q_B(t = t_0) = 0$ і $I_{\text{Бнас}} = I_{\text{Кнас}} / h_{21E}$, одержуємо

$$Q_B(t) = I_B \tau_B [1 - \exp(-t/\tau_B)]. \quad (6.46)$$

Перехідний процес закінчиться в момент, коли заряд, накопичений в базі, досягне граничного значення, яке визначається струмом колектора $I_{\text{Кнас}} = Q_{\text{Бгр}} / \tau_B$. З виразу (6.46) можна визначити тривалість фронту колекторного струму.

$$t_{\Phi} = \tau_B \ln \frac{I_B}{I_B - I_{\text{Кнас}} / h_{21E}} = \tau_B \ln [K_{\text{нас}} / (K_{\text{нас}} - 1)] \quad (6.47)$$

де $\tau_B = h_{21E} / 2\pi f_{\alpha}$ – час життя неосновних носіїв у ділянці бази.

Вираз (6.47) слушний для дифузійних транзисторів. Для дрейфових транзисторів вплив C_k можна врахувати, якщо ввести в (6.47) уточнене значення сталої часу

$$\tau'_B = \tau_B + h_{21E} C_k R_K. \quad (6.48)$$

Відносно навантаження процес вмикання біполярного транзистора до моменту $t = t_2$ практично можна вважати закінченим. Подальші процеси, які протікають у транзисторі, практично не впливають на його колекторний струм. Проте перехідний процес власне в транзисторі у момент t_2 не закінчується, тобто реальний струм бази більший струму $I_{\text{Кнас}} / h_{21E}$ і у ділянці бази продовжується процес накопичення надлишкового заряду. Цей процес закінчиться в момент, коли заряд бази досягне значення $Q_{\text{Бнас}} = I_{\text{Бнас}} \tau_{\text{нас}}$, де $\tau_{\text{нас}}$ – стала часу накопичення. Фізично цей процес проявляється в деякому зменшенні напруги між виведеннями емітера та колектора, що пов'язано з модуляцією опору ділянки бази.

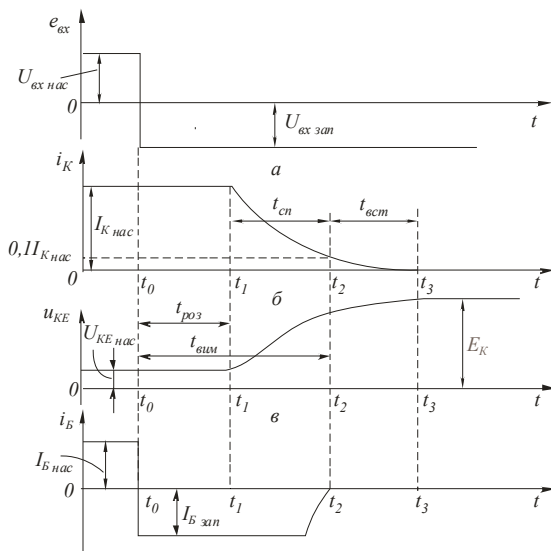
Процес накопичення закінчиться за час

$$t_{\text{нас}} \approx (2 \dots 3) \tau_{\text{нас}}. \quad (6.49)$$

Співвідношення між сталими часу τ_B і $\tau_{\text{нак}}$ визначається технологією виготовлення реальних транзисторів. Так, для дифузійних транзисторів $\tau_B < \tau_{\text{нак}}$, а для сучасних дрейфових транзисторів $\tau_B > \tau_{\text{нак}}$.

Процес вимикання біполярного транзистора. Припустимо, що біполярний транзистор знаходиться в насиченні і в момент $t = t_0$ (рис. 6.20) на вході транзистора сформований негативний стрибок напруги з нульовою тривалістю зрізу. Перехідний процес за вимикання транзистора можна розбити на три інтервали: інтервал розсмоктування надлишкового базового заряду $t_{\text{роз}} = t_1 - t_0$; інтервал спаду колекторного струму $t_{\text{сп}} = t_2 - t_1$; інтервал встановлення стаціонарного вимкненого стану $t_{\text{вст}} = t_3 - t_2$.

На інтервалі розсмоктування надлишкового заряду з ділянки бази, який починається безпосередньо після зміни полярності входньої напруги і, отже, зміни напрямку протікання струму бази (момент t_0 на рис. 6.20), відбувається зменшення об'ємного заряду бази з $Q_{B\text{нас}} = I_B \tau_{\text{нак}}$ до $Q_{B\text{гр}} = I_{K\text{нас}} \tau_{\text{нак}} / h_{21E}$.



2

Рис. 6.20. Наведені:

а, б, в, г – часові діаграми перехідного процесу вимикання БТ

На цьому інтервалі, відносно навантаження, біполярний транзистор продовжує знаходитися у ввімкненому стані, тому що його колекторний

струм практично не змінюється. Тому інтервал $t_{\text{роз}}$ визначає затримку вимикання біполярного транзистора.

На цьому інтервалі напруги на всіх переходах залишаються незмінними. Отже, тривалість $t_{\text{роз}}$ може бути визначена з (6.45) з урахуванням того, що $\tau_B = \tau_{\text{нак}}$

$$t_{\text{роз}} = \tau_{\text{нак}} \ln \frac{I_{B \text{нас}} + |I_B|}{I_{K \text{нас}} / h_{21E} + |I_B|} = \tau_{\text{нак}} \ln \frac{\Delta I_B}{I_{K \text{нас}} / h_{21E} - I_B}, \quad (6.50)$$

де $\Delta I_B = I_{B \text{нас}} + |I_B|$ – стрибок базового струму; $I_B = (U_{\text{вх}} + U_{\text{БЕ}}) / (R_B + r_B)$ – вимикаючий струм транзистора; r_B – опір бази транзистора.

З врахуванням виразу (6.33) за великого запірної сигналу вираз (6.50) може бути поданий у спрощеному вигляді

$$t_{\text{роз}} \approx \frac{\tau_{\text{нак}} K_{\text{нас}} I_{K \text{нас}}}{h_{21E} \Delta I_B}. \quad (6.51)$$

З цього виразу особливо бачимо, що час розсмоктування та пов'язана з ним затримка зменшення струму колектора зменшуються із збільшенням запірної напруги $U_{\text{вх}}$ та зменшенням коефіцієнта насичення. Остання обставина робить небажаними великі відкриваючі струми I_B , які вигідні з точки зору зменшення $t_{\text{ф}}$ (див. вираз (6.47)).

Інтервал формування спаду колекторного струму за фізикою процесу аналогічний інтервалу формування фронту колекторного струму за вмикання транзистора. На ньому відбувається як зміна (зменшення) об'ємного заряду бази від $Q_{B \text{гр}}$ до 0, так і перезаряд колекторної ємності. Тому сталі часу, які характеризують цей інтервал для дрейфових і дифузійних транзисторів, різні.

Чисельне значення $t_{\text{сп}}$ для дифузійних транзисторів можна одержати з розв'язання рівняння (6.45)

$$t_{\text{сп}} = \tau_B \ln \left[\left(I_{K \text{нас}} / h_{21E} - I_{B \text{зап}} \right) / I_{B \text{зап}} \right]. \quad (6.52)$$

Для визначення часу спаду дрейфових транзисторів у (6.52) треба підставити уточнене значення сталої часу відповідно до (6.48).

За великого запірної сигналу, коли $|I_{B \text{зап}}| \gg I_{K \text{нас}} / h_{21E}$, вираз (6.52) може бути поданий у спрощеному вигляді

$$t_{\text{сп}} \approx \frac{\tau_B}{h_{21E}} \frac{I_{K \text{нас}}}{I_{B \text{зап}}}. \quad (6.53)$$

Інтервал встановлення стаціонарного вимкненого стану пов'язаний зі зменшенням базової напруги від $U_{\text{БЕпор}}$ до $U_{\text{вхзап}}$. Процеси, що відбуваються при цьому у біполярному транзисторі, аналогічні розглянутим вище процесам на інтервалі затримки ввімкнення транзистора. Тривалість цього процесу може бути визначена за виразом, аналогічним (6.44). Вочевидь, що цей інтервал існує лише у випадку, коли

після вимкнення біполярний транзистор потрапляє в режим глибокої відсічки.

Треба зазначити, що всі описані вище процеси мають місце, коли частота перемикавання біполярного транзистора ($f_{\text{ком}}$) нижче частоти $f_{\text{гр}}$, яка розрахована з умови повного завершення всіх стадій його вмикання – вимикання, тобто

$$f_{\text{ком}} < f_{\text{гр}} = \max \left\{ \frac{1}{2(t_{\text{заг}} + t_{\text{ф}} + t_{\text{нак}})} \right\}, \frac{1}{2(t_{\text{роз}} + t_{\text{сп}} + t_{\text{вст}})} \right\} \quad (6.54)$$

Якщо $f_{\text{ком}} < f_{\text{гр}}$, тривалості всіх процесів змінюються. Наприклад, якщо вимкнення біполярного транзистора починається до моменту завершення інтервалу $t_{\text{нак}}$ (див. рис. 6.19), тривалість $t_{\text{роз}}$ буде менша, ніж розрахована з (6.50). За $t_{\text{нак}} = 0$, тобто тривалість імпульсу вмикання $t_{\text{i}} = t_{\text{заг}} + t_{\text{ф}}$, час $t_{\text{роз}}$ буде повністю відсутній.

Робота транзистора в ключовому режимі характеризується тим, що зі збільшенням коефіцієнта насичення зменшується тривалість вмикання (див. рівність (6.47)), але водночас помітно збільшується тривалість вимикання внаслідок збільшення часу розмоктування (рівність (6.51)). Збільшити швидкодію можна, якщо зменшити коефіцієнт насичення $K_{\text{нас}}$ транзистора або використати ненасичений ключ.

На практиці для підвищення швидкодії ключа застосовують метод форсованого перемикавання транзистора. Суть методу полягає в тому, що на інтервалах вмикання та вимикання формують такі значення керуючого сигналу, які суттєво перевищують аналогічні, потрібні з точки зору забезпечення стаціонарного ввімкненого та вимкненого станів біполярного транзистора.

Оптимальним з точки зору зменшення часів перемикавання транзистора є керуючий сигнал, наведений на рис. 6.21. Параметри цього сигналу мають вибиратися за таких умов: $I_{\text{Бн.ф}}$ і $I_{\text{Бз.ф}}$ мають забезпечувати задані часи вмикання та вимикання транзистора; $I_{\text{Бнас}}$ і $I_{\text{Бвим}}$ мають гарантувати роботу транзистора відповідно в режимах насичення та відсічки: інтервали t_1 і t_2 мають дорівнювати $t_1 = t_{\text{заг}} + t_{\text{ф}} + t_{\text{нак}}$, $t_2 = t_{\text{роз}} + t_{\text{сп}} + t_{\text{вст}}$.

Проте практичне формування такого сигналу є дуже складною технічною задачею. Пояснюється це тим, що відповідно до наведених вище виразів усі перелічені параметри взаємопов'язані та до того ж залежать від параметрів реального транзистора. Тому на практиці використовують більш прості керуючі сигнали, які за формою наближаються до оптимальних.

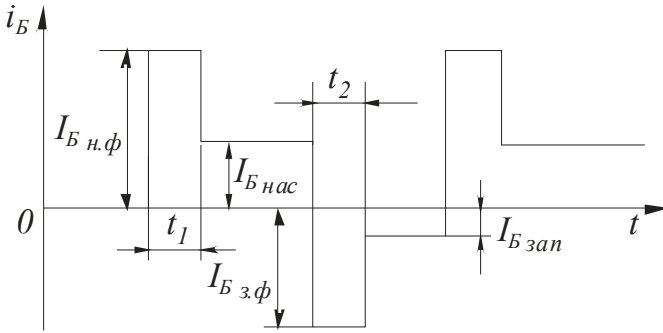


Рис. 6.21. Форма керуючого сигналу транзисторного ключа

Найбільш просто ця ідея реалізується в схемі з форсуючим конденсатором у керуючому колі (рис. 6.22а). У момент вмикання керуючого сигналу $e_{кер} = U_{кер\ нас}$ відповідно до другого закону комутації вхідний базовий струм стрибкоподібно змінюється від 0 до $I_{Б\ н.ф}$ – початкового імпульсу базового струму. У міру зарядження конденсатора струм бази поступово зменшується до стаціонарного значення $I_{Б\ нас}$ (рис. 6.22б). Базовий струм у момент вмикання $e_{кер}$ визначається виразом

$$I_{Б\ н.ф} \approx (U_{кер\ нас} + U_{СБ\ вим} - U_{БЕ}) / R_B, \quad (6.55)$$

де $U_{СБ\ вим} = I_{Б\ вим} R'_B$ – напруга на конденсаторі безпосередньо перед перемиканням; R'_B – опір додаткового обмежувального резистора.

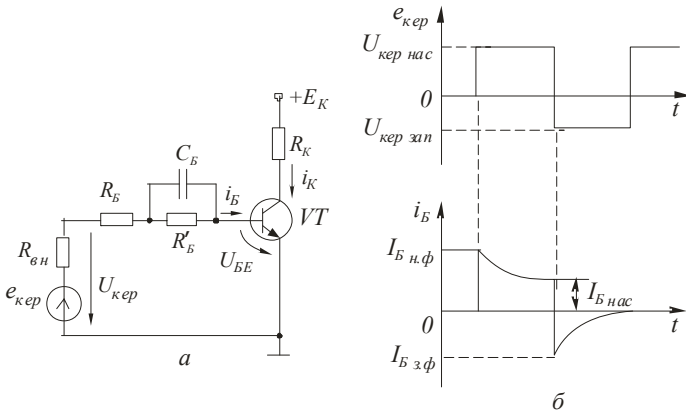


Рис. 6.22. Наведені:

a – схема транзисторного ключа з форсуючим конденсатором у керуючому колі, *б* – перехідний процес зміни струму бази до стаціонарного значення

За одержання виразу для $I_{Б.н.ф}$ вважалось, що частота комутації достатньо велика і розрядом конденсатора C_B на R'_B можна знехтувати. Інакше U_{C_B} прямує до значення $-I_{КБ0} R'_B \approx 0$.

У стаціонарному режимі

$$I_{Б.нас} = (U_{кер.нас} - U_{БЕ}) / (R_B + R'_B). \quad (6.56)$$

Вочевидь, що вибором параметрів схеми можна забезпечити $I_{Б.н.ф} \gg I_{Б.нас}$.

Аналогічно для процесу вимикання запірний базовий струм

$$I_{Б.з.ф} = (U_{кер.зап} + U_{C_B.вм} + U_{БЕ}) / R_B, \quad (6.57)$$

де $U_{C_B.вм} = I_{Б.нас} R'_B$.

Стала часу $R'_B C_B$ вибирається, як правило, з умови закінчення процесів перезарядження C_B на інтервалі $t = t_{роз} + t_{сп}$.

Якщо час перезарядження C_B буде менший указанного, то остаточна фаза вимикання відбуватиметься за номінальних значень керуючого сигналу, що знижує ефективність розглядуваного керуючого кола.

Збільшення сталої часу $R'_B C_B$ позитивно відбивається на процесах формування перемикання транзисторного ключа. Проте при цьому виникають обмеження на максимальну частоту перемикання, тому що при цьому потрібний додатковий інтервал до завершення процесу перезаряду C_B . Якщо процес перезаряду ємності C_B не завершений до наступного перемикання транзистора, ефективність кола, що розглядається, падає.

Розрахунки показують, що суттєву частку часу вимикання біполярного транзистора, особливо за пасивного запирання, становить час його розсмоктування. Тому вилучення цього інтервалу призводить до суттєвого підвищення швидкодії ключа.

Ключі, в яких біполярний транзистор не опиняється в режимі глибокого насичення, називаються ненасиченими. Забезпечити такий режим можна обмеженням базового струму транзистора на рівні $I_{Б.нас}$. Безпосередньо шляхом відповідного вибору елементів керуючого кола цього зробити неможливо через великий розкид параметрів реальних транзисторів і їх температурної нестабільності. На практиці для обмеження базового струму використовують фіксацію мінімальної напруги колекторного переходу транзистора. Через те, що на границі насиченого режиму $U_{КБ} = 0$, то, обмежуючи цю напругу на рівні, близькому до нульового, можна, по-перше, обмежити I_B , тобто виключити накопичення надлишкових зарядів у ділянці бази і таким чином виключити інтервал розсмоктування неголовних носіїв за вимикання транзистора, та, по-друге, гарантувати ввімкнений стан

транзистора у всіх режимах експлуатації. Цей режим реалізується у схемах з нелінійним зворотним зв'язком (рис. 6.23).

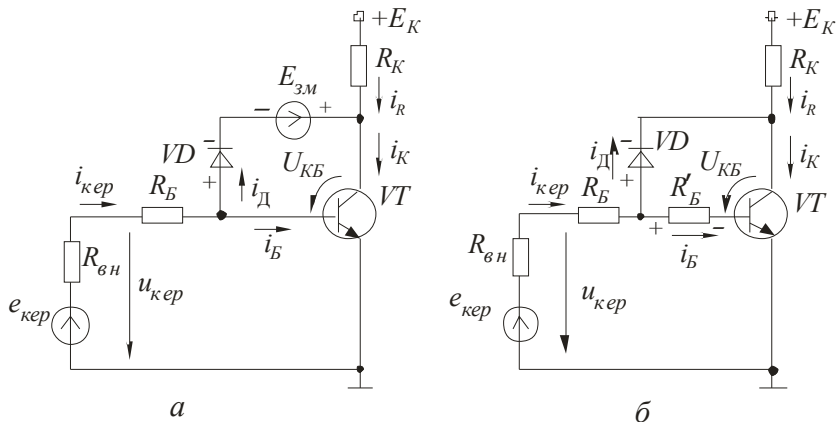


Рис. 6.23. Наведені:

а, б – схеми реалізації ненасиченого режиму БТ з нелінійним зворотним зв'язком

Вочевидь, що в обох схемах має виконуватись умова

$$i_{\text{Б}} = i_{\text{кер}} - i_{\text{Д}} \approx I_{\text{Кнас}} / h_{21\text{Е}} \cdot \quad (6.58)$$

Для цього необхідно, щоб у схемі рис. 6.23*а* напруга $U_{\text{зм}}$ вибиралася згідно з виразом

$$U_{\text{КБ}} = U_{\text{Д}} - E_{\text{зм}} \approx 0, \quad (6.59)$$

а в схемі на рис. 6.23*б* резистор $R'_{\text{Б}}$ вибирався за умови

$$U_{\text{КБ}} = U_{\text{Д}} - I_{\text{Бнас}} R'_{\text{Б}} \cdot \quad (6.60)$$

Елементом, який регулює степінь негативного зворотного зв'язку, є діод *VD* (рис. 6.23). Принцип дії таких ключів ґрунтується на обмеженні базового та колекторного струмів на рівні, близькому до їх граничних значень $I_{\text{Бнас}}$ та $I_{\text{Кнас}}$. Це досягається за рахунок фіксації потенціалу колектора відносно потенціалу бази.

Якщо б діод був ідеальним і відкривався за близької до нуля прямої напруги, то джерело зміщення $E_{\text{зм}}$ (рис. 6.23*а*) можна було б не під'єднувати. Враховуючи, що діод відкривається тільки за напруги $U_{\text{Д}} = 0,3 \dots 0,4 \text{ В}$, прикладений у прямому напрямку, ЕРС джерела зміщення $E_{\text{зм}}$ вибирають порядку $0,4 \dots 0,6 \text{ В}$.

Під час відкривання транзистора діод закритий до моменту, поки внаслідок зменшення колекторного струму напруга на ньому не стане рівною пороговій. З моменту відкриття діода струм керування ключем

замикається на колектор, що призводить до зменшення струму бази приблизно в $1+h_{21E}$ разів. У підсумку надлишковий заряд, який накопичується в базі транзистора, набагато менший, ніж у звичайній схемі насиченого ключа. За подачі керуючої напруги $-e_{кер}$ діод закривається і струм $i_{кер}$ практично повністю перейде в базу транзистора, тому що опір ділянки база-емітер значно менше опору ділянки кола діод-резистор R_K . Зменшення накопиченого в базі заряду приводить до того, що час затримки, зумовлений розсмоктуванням накопичених неголовних носіїв заряду, близький до нуля.

Суттєвої швидкодії можна досягти тільки під час використання діодів, які мають малий час відновлення. Якщо застосувати низькочастотні діоди, у яких великий час розсмоктування заряду, накопиченого в базі, то ефект від введення нелінійного зворотного зв'язку буде незначний. Для одержання максимальної швидкодії використовують діоди Шоттки. Вони мають малий час відновлення (не перевищує 0,1 нс), малий спад напруги (близько 0,25 В) і малий опір у відкритому стані (майже 10 Ом). У разі застосування діодів Шоттки відпадає необхідність у введенні додаткової напруги зміщення. Це зумовлено тим, що діод відкривається за більш низької напруги між колектором і базою, коли транзистор ще знаходиться на границі активного режиму.

У схемі рис. 6.23б у вихідному стані $U_{кер} \leq 0$ і транзистор VT закритий. Вхідним струмом $i_{кер}$ знехтуємо, спад напруги на резисторі R'_B близький до нуля, а напруга $U_{КБ}$ закритого транзистора близька до $+E_K$.

Позитивний стрибок напруги $u_{кер}$ у вхідному колі відкриває транзистор і збільшує струм $i_{кер} = I_B$. Водночас збільшується колекторний струм $i_K = h_{21E} i_{кер}$. Напруга на резисторі R'_B також збільшується за абсолютною величиною, а $U_{КБ}$ зменшується. Враховуючи полярність цих напруг, зворотна напруга на діоді U_D зменшується. Коли напруги на резисторі R'_B та $U_{КБ}$ стають однаковими, напруга U_D зменшується до нуля і діод відкривається. З цього моменту починає діяти зворотний зв'язок, який значною мірою змінює струморозподіл у ключі. Струм i_B обмежується на рівні, близькому до струму насичення $I_{Bнас}$, хоч струм $i_{кер}$ продовжує збільшуватись. Струм i_R досягає значення, близького до $I_{Кнас}$, і також обмежується на досягнутому рівні. Струм i_K продовжує збільшуватися внаслідок зростання $i_{кер}$ в колі корпус-вхід- R_B - VD -колектор- VT -емітер. Але сумарна напруга $U_{КБ}$ негативна, тому перехід транзистора VT в режим насичення неможливий.

Після припинення дії позитивного імпульсу на вході схеми і в момент виникнення негативного стрибка напруги струм $i_{кер}$ змінює напрям відносно початкового, тобто стає таким, що закриває діод, і струморозподіл різко змінюється: $i_B < 0$, $i_D \leq 0$. При цьому струм колектора за час вимкнення зменшується до значення зворотного струму колектора $I_{КБ0}$ або практично до нуля (ключ розімкнутий). Резистор R'_B часто замінюють діодом з прямою напругою, більшою, ніж у діода VD та незначною залежністю напруги від струму через діод. Найчастіше вибирають кремнієвий діод, якщо VD германієвий, або застосовують послідовне ввімкнення однотипних діодів.

Схеми, наведені на рис. 6.23, внаслідок своєї ефективності та простоти знаходять широке застосування на практиці. Інколи для виключення накопичення надлишкового заряду в базовій ділянці біполярного транзистора замість напруги U_{KB} фіксують напругу U_{KE} . На рис. 6.24 показано схему ненасиченого транзисторного ключа з фіксацією колекторної напруги на рівні $E_{оп} > U_{KE нас}$ за $E_{оп} \ll E_K$, де $E_{оп}$ – джерело опорної фіксованої напруги. Коли $u_{кер} = 0$, транзистор VT та діод VD закриті. Напруга на колекторі транзистора $U_K = +E_K$. Це є вихідний стан транзисторного ключа.

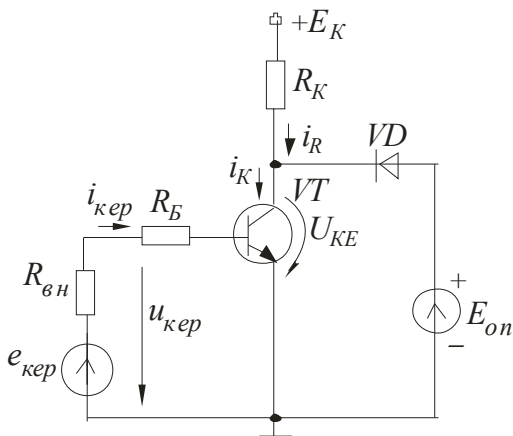


Рис. 6.24. Схема ненасиченого транзисторного ключа з фіксацією колекторної напруги

За подачі вхідного імпульсу напруги позитивної полярності струми бази $i_{кер}$ та колектора i_K починають збільшуватися, а напруга U_{KE} за абсолютною величиною зменшується. Збільшення струму колектора

відбувається за рахунок джерела колекторної напруги E_K . У момент досягнення напругою U_{KE} напруги опорного джерела $E_{оп}$ діод VD відкривається і напруга на колекторі фіксується. Подальше збільшення струму бази $i_{кер}$ призводить до збільшення струму колектора i_K , але лише за рахунок опорного джерела $E_{оп}$. Струм колектора i_K при цьому може перевищити струм насичення $I_{Kнас}$, але струм через резистор R_K залишається незмінним $i_R = (E_K - E_{оп}) / R_K \leq I_{Kнас}$, тобто транзистор не насичується.

Після вимикання ключа напруга на колекторі залишається незмінною і дорівнює $+E_{оп}$ доки колекторний струм не зменшиться до величини, яка дорівнює i_R , а діод VD не закриється. Це викликає затримку зміни колекторної напруги, яка може виявитися порівняною з часом розсмоктування $t_{роз}$. Тому в ключі з діодною фіксацією дуже важливо, щоб колекторний струм не перевищував струм насичення $I_{Kнас}$. Останнє накладає обмеження на амплітуду вхідних імпульсів напруги або струму. Недолік ключа з діодною фіксацією – менша амплітуда вихідної напруги $U_{вих} \approx E_K - E_{оп}$. Для усунення цього потрібно (за заданого $U_{вих}$) збільшувати напругу джерела живлення E_K . Схема одержала менше практичне застосування, тому що через значний технологічний розкид параметрів транзистора величина $E_{оп}$ має вибиратися з достатнім запасом, що веде до великої залишкової напруги на замкненому (відкритому) ключі.

Приклад 6.5. Розрахувати транзисторний ключ за таких вихідних даних: амплітуда вихідного імпульсу $U_m = 20 \text{ В}$, тривалість фронту імпульсу $t_\phi = 0,5 \text{ мкс}$, діапазон температур навколишнього середовища $20 \dots 50^\circ\text{C}$.

Розв'язання. 1. Вибираємо ключ з форсуючим конденсатором (див. рис. 6.17а), тому що потрібна тривалість фронту імпульсу порівняно мала $R_B = 0$.

2. Напруга джерела живлення

$$E_K = (1,1 \dots 1,2) U_m = 1,1 \cdot 20 = 22 \text{ В}.$$

3. Вибираємо транзистор за умови

$$f_\alpha \geq \frac{1}{2\pi t_\phi} = \frac{1}{6,28 \cdot 0,5 \cdot 10^{-6}} \approx 318 \text{ кГц};$$

$$U_{KE \text{ доп}} \geq E_K = 22 \text{ В}.$$

Згідно з цими даними вибираємо транзистор КТ315Г з параметрами: $h_{21E} = 50 \dots 350$, $U_{KE \text{ доп}} = 35 \text{ В}$, $f_\alpha = 250 \text{ МГц}$, $I_{КБ0} = 15 \text{ мА}$, $I_{К \text{ доп}} = 100 \text{ мА}$.

4. Вибираємо струм колектора насичення транзистора $I_{Кнас}$. За великого $I_{Кнас}$ опір резистора R_k одержуємо малим і поліпшується температурна стабільність ключа, а також згідно з рівнянням (6.48) підвищується швидкодія. Проте у ділянці великих струмів зменшується h_{21E} . Тому у тих випадках, коли це можливо, доцільно вибирати $I_{Кнас}$ у ділянці достатньо великих h_{21E} . В усіх випадках має виконуватися нерівність $I_{Кнас} < I_{К доп}$. Приймаємо $I_{Кнас} = 30 \text{ мА}$. При цьому $h_{21E} = 100$.

5. Визначаємо опір резистора в колекторному колі

$$R_k = \frac{E_k}{I_{Кнас}} = \frac{22}{30 \cdot 10^{-3}} = 733 \text{ Ом}.$$

Приймаємо $R_{К} = 1 \text{ кОм}$.

6. Опір у базовому колі згідно з (6.39)

$$R_B < U_m / I_{КБ0} = 20 / (15 \cdot 10^{-6}) = 1,33 \text{ МОм}.$$

Приймаємо $R_B = 68 \text{ кОм}$.

7. Ємність форсуючого конденсатора

$$C = \frac{\tau_{h_{21E}}}{R_B} = \frac{h_{21E}}{2\pi f_a R_B} = \frac{100}{6,28 \cdot 250 \cdot 10^6 \cdot 68 \cdot 10^3} = 0,94 \text{ нФ}.$$

Приймаємо $C = 1 \text{ нФ}$.

6.3.3. Ключі на польових транзисторах

Заміна в схемах комутації, наведених на рис. 6.16а, біполярного транзистора на польовий якісно не змінює статичні передавальні характеристики пристрою. Вони мають вигляд кусково-лінійних функцій, кути нахилу яких визначаються виразами (6.26) – (6.29). Проте специфіка властивостей польового транзистора дещо видозмінює ці характеристики.

Під час розгляду властивостей польового транзистора ми вже відзначали, що керування електричним полем дозволяє практично звести до нуля потужність, яка споживається для підтримки стаціонарних відкритого і закритого станів. Тому теоретично в усталеному режимі коефіцієнт передачі польового транзистора за струмом і потужністю наближаються до нескінченності. З фізичних процесів у польовому транзисторі випливає, що він зберігає свої характеристики і за зміни полярності напруги, яка прикладена між стоком і витоком. Тому, як і в ключах на напівпровідникових діодах, вхідна напруга схем комутації на польових транзисторах $e_{вх}$ може змінювати свою полярність, тобто статичні передавальні характеристики лежать у двох квадрантах. Через те, що струм польового транзистора визначається тільки рухом головних для напівпровідника носіїв заряду, то за його перемикання принципово відсутні процеси, пов'язані зі зміною об'ємного заряду неголовних носіїв.

Це зумовлює перехідні процеси в польовому транзисторі тільки процесом перезаряду відповідних ємностей.

Наведені вище особливості визначають все ширше застосування польових транзисторів у різних електронних пристроях. Проте в схемах комутації ці безперечні переваги можуть бути реалізовані тільки з урахуванням специфічних властивостей польових транзисторів:

1. Польовий транзистор має гірші ключові властивості порівняно з біполярним. Практично це виявляється у більших рівнях залишкової напруги та вихідного опору у ввімкненому стані.

2. Вихідна ВАХ польового транзистора на початковій ділянці якісно відрізняється від аналогічної характеристики біполярного транзистора залежністю похідної $\partial i_c / \partial u_{CB}$ від керуючої напруги $u_{ЗВ}$. Внаслідок цього залишкова напруга на ввімкненому польовому транзисторі надто залежить від значення керуючої напруги. Для біполярного транзистора, який знаходиться в режимі насичення, така залежність повністю відсутня. Ослабити цей недолік можна зменшенням робочого струму стоку, тобто збільшенням опору навантаження.

3. Необхідність збільшення опору навантаження за послідовного вмикання декількох ключів, характерним для цифрових схем, збільшує сталу часу перезаряду ємності $\tau_n = R_n C_n$ і, отже, знижує швидкодію ключів на польових транзисторах. Пояснюється це тим, що вхідне коло польового транзистора має ємнісний характер ($C_{ВХ}$). Тому зменшення ємності навантаження ($C_n \approx C_{ВХ}$) для обраного типу транзистора неможливе.

За збільшення частоти комутації значно зростає вхідний струм польового транзистора, що зумовлено необхідністю перезарядження його вхідної ємності. Таким чином, коефіцієнт підсилення за потужністю із зростанням частоти зменшується.

Отже, повністю реалізувати переваги схеми комутації, виконаної на польових транзисторах, можна тільки за відносно низьких частот перемикання та використання спеціальних схемотехнічних рішень, які дозволяють збільшити швидкість перезарядження $C_{ВХ}$.

Коли раніше ми розглядали ВАХ польових транзисторів, то відзначали, що за малих напруг u_{CB} його вихідні характеристики практично лінійні, причому їх нахил пропорційний керуючій напрузі ($u_{ЗВ}$). За зміни напруги на стоку в деяких межах ця лінійність не порушується. Ця особливість дозволяє використовувати польовий транзистор як в схемах комутації за вхідній напруги $e_{ВХ}$, змінюваної полярності, так і в схемах аналогових керованих подільників напруги, що працюють у колах постійного або змінного струмів.

Для польових транзисторів з керуючим *p-n*-переходом максимальний переріз струмопровідного каналу за зміни полярності напруги стік-витік залишається за умови відсутності прямого струму

p-n-переходу. Для кремнієвого транзистора можна вважати, що ця умова виконується, якщо *p-n*-перехід між затвором і стоком зміщений у прямому напрямі не більше ніж на 0,5...0,5 В ($U_{3c} < 0,4...0,5 В$) або $|U_{CB\text{ інв}}| \leq |U_{3B}| + 0,4...0,5 В$.

Для МОН-транзисторів цей діапазон може бути збільшений за умови, якщо на підкладку відносно витоку подати запірну напругу (рис. 6.25а). У такому випадку $|U_{CB\text{ інв}}| \leq |U_{3ан}| + 0,4...0,5 В$. Схему заміщення польового транзистора з додатковим джерелом зміщення наведено на рис. 6.25б.

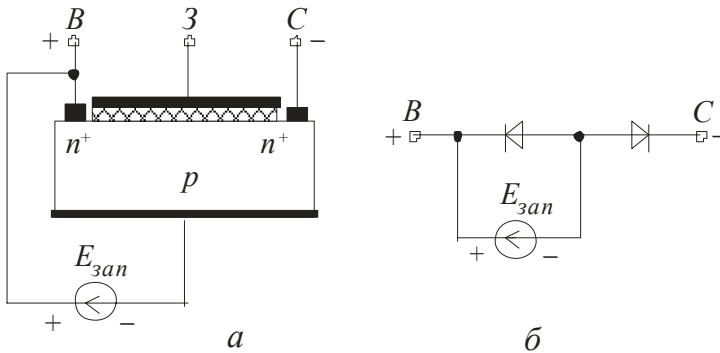


Рис. 6.25. Наведені:

a – схема подання запірної напруги на підкладку відносно витоку для МОН-транзисторів, *б* – схема заміщення польового транзистора з додатковим джерелом зміщення

Початкові ділянки вихідних характеристик польових транзисторів з керуючим *p-n*-переходом і з ізолюваним затвором наведено відповідно на рис. 6. 26а, б.

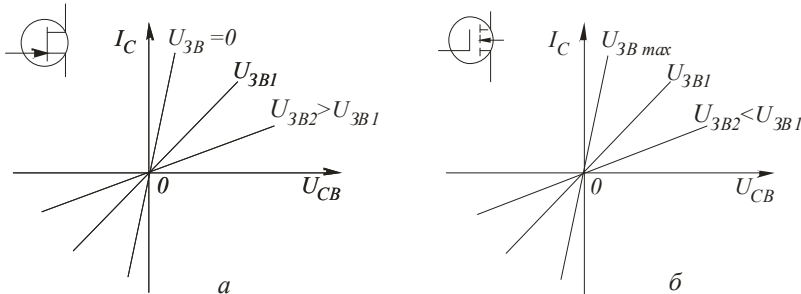


Рис. 6.26. Наведені початкові ділянки вихідних характеристик ПТ:
a – з керуючим *p-n*-переходом, *б* – з ізолюваним затвором

Відповідно до наведених характеристик для польових транзисторів з керуючим p - n -переходом R_{\min} відповідає $U_{3B} = 0$ (рис. 6.26а), а для польових транзисторів з ізольованим затвором R_{\min} відповідає $U_{3B \max}$ (рис. 6.26б).

Польовий транзистор так само, як і біполярний, може бути використаний як електронний ключ для комутації кіл різного призначення. При цьому на практиці польові транзистори з керуючим p - n -переходом застосовуються як ключ аналогових сигналів, тобто для комутації сигналів в аналогових електронних пристроях.

Ключі, виконані на польових транзисторах з ізольованим затвором, знайшли застосування в імпульсних і цифрових пристроях. Загальним для електронних ключів, виконаних на будь-яких типах польових транзисторів, є використання у замкненому стані початкової ділянки вихідної характеристики, тобто робота транзистора у ненасиченому режимі.

На рис. 6.27 наведено схему ключа, виконаного на польовому транзисторі з керуючим p - n -переходом і каналом n -типу. Залежно від місця ввімкнення навантаження вона реалізує або послідовну ($R_c = R_n$), або паралельну (R_n під'єднаний паралельно виведенням стік-витік транзистора) схеми комутації. Відповідно до цього змінюються і її статичні передавальні характеристики.

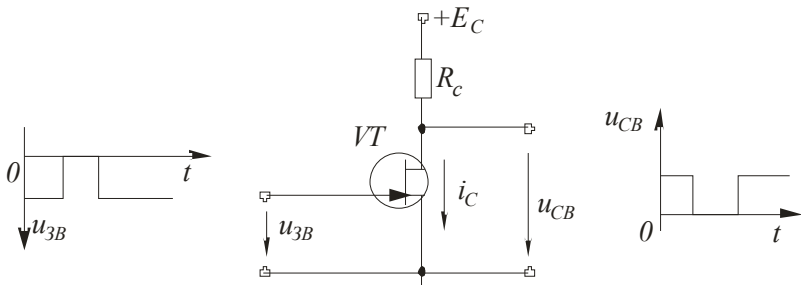


Рис. 6.27. Схема ключа, виконаного на польовому транзисторі з керуючим p - n -переходом і каналом n -типу

Особливістю цього ключа є інвертування керуючого сигналу за одночасної зміни його полярності

$$u_{вх} = u_{3B} < 0 \rightarrow u_{вих} = u_{CB} > 0.$$

Інерційність ключа цього типу визначається процесами перезарядження вхідної (ємність C_{3B}) та вихідної (ємність C_{CB} плюс

ємність навантаження C_n) ємностей. Зменшення часу фронту та зрізу тому пов'язане із збільшенням струму перезаряду цих ємностей.

Відмінність полярностей керуючої та вхідної напруг суттєво ускладнює схемотехніку пристроїв, які потребують послідовного з'єднання декількох ключів. Аналогічні проблеми виникають і під час використання МОН-транзисторів з вбудованим каналом. Тому польові транзистори з керуючим $p-n$ -переходом і з вбудованим каналом у схемах комутації практично не використовуються.

Від указанного недоліку вільні ключі, які використовують МОН-транзистори з наведеним каналом. Полярності вхідної (U_{3B}) та вихідної (U_{CB}) напруг для транзисторів цього типу збігаються. Це не створює труднощів за безпосереднього послідовного з'єднання декількох ключів.

На рис. 6.28 наведено схему ключа на МОН-транзисторі з наведеним каналом і резистивним навантаженням (схема паралельної комутації). Припустимо, що в початковому стані напруга на затворі транзистора дорівнює нулю. Транзистор закритий і ємність навантаження C_n заряджена до $U_{cн} \approx E_C$. У момент t_0 (рис. 6.29а) на вході транзистора формується позитивний стрибок напруги з амплітудою, яка дорівнює $U_{3B1} > U_{3B\text{пор}}$. Для ідеального джерела вхідного сигналу ($R_{вн} = 0$) можна вважати, що в момент t_0 вхідна ємність транзистора практично миттєво зарядиться до U_{3B1} . Це відповідає тому, що на вихідній характеристиці робоча точка миттєво переміститься з точки 1 у точку 2 (рис. 6.29б). Транзистор опиниться в режимі насичення і струм стоку стрибкоподібно набуває значення $I_C = I_{C\text{нас}}$, що відповідає заданому U_{3B1} . При цьому стрибкоподібно змінюється також струм i_c вихідного конденсатора C_n , причому $i_{c0} \approx I_{C\text{нас}}$.

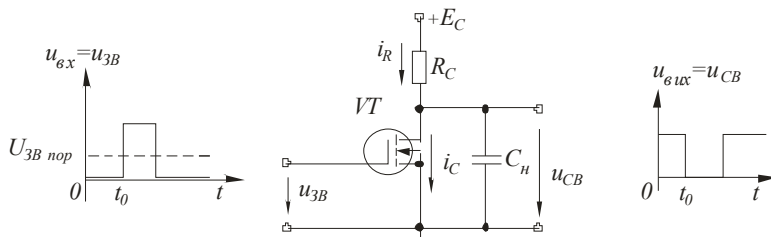


Рис. 6.28. Схема ключа на МОН-транзисторі з наведеним каналом і резистивним навантаженням

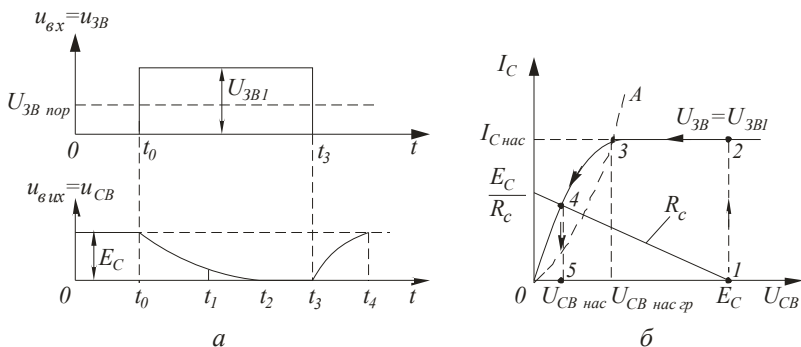


Рис. 6.29. Наведені:

a – часові діаграми формування позитивного стрибка на вході транзистора, *б* – вихідна характеристика транзистора

Відповідно до другого закону комутації напруга конденсатора не може змінитися стрибком. Тому $U_c(t_0) = E_C$ і далі починається процес розрядження конденсатора C_n струмом $I_{C_{нас}}$. При цьому, згідно з першим законом Кірхгофа, виконується умова $i_c = I_{C_{нас}} - i_R$. На вихідній характеристиці транзистора (рис. 6.29б) цей процес відповідає переміщенню робочої точки транзистора з точки 2 в точку 3. Точка 3 відповідає виходу транзистора з режиму насичення, який відповідає моменту, за якого $u_c = U_{CB_{нас\ гр}} = U_{3B1} - U_{3B\ пор}$.

Подальший рух робочої точки на вихідній характеристиці транзистора до стаціонарного ввімкненого стану (точка 4) відбувається за струму стоку транзистора, який зменшується. У точці 4 струм перезарядження конденсатора стає рівним нулю і процес вмикання транзистора закінчується. Таким чином, інтервал $t_{4-3} = t_2 - t_1$ відповідає роботі польового транзистора в режимі керованого опору і характеризується різким зменшенням струму перезарядження ємності C_n . Тому, як правило, слухна нерівність $t_{4-3} > t_{3-2}$.

Щоб у стаціонарно ввімкненому стані $U_{вих} = U_{CB_{нас}}$ була близькою до нуля, необхідне виконання умови $R_C \gg R_{CB}$, де R_{CB} – вихідний опір транзистора, який відповідає заданій напрузі U_{3B1} . Цей стан триватиме до моменту t_3 , коли на вході транзистора буде сформований негативний перепад з нульовою тривалістю фронту.

Вважаючи, як і раніше, внутрішній опір джерела сигналу рівним нулю, будемо вважати, що вхідна ємність (ємність затвору) транзистора перезаряджається миттєво та струм стоку транзистора стрибком зменшується до нуля. До моменту $t = t_3$ напруга на вихідному

конденсаторі дорівнює $U_{CB\text{нас}}$ і не може змінитися стрибком. Швидкість зміни вихідної напруги на C_H , а, отже, швидкість зміни вихідної напруги після моменту t_3 будуть повністю визначатися сталою часу $R_C C_H$.

Таким чином, швидкодія ключа на МОН-транзисторі з активним навантаженням багато в чому визначається не параметрами транзистора, а параметрами зовнішнього кола.

Збільшення швидкості такого ключа за заданих параметрів навантаження (C_H) може бути досягнуто збільшенням керуючої напруги або зменшенням опору R_C в колі стоку. Проте збільшення $U_{ЗВ}$ обмежене величиною E_C . Зменшення опору R_C веде, по-перше, до збільшення спаду напруги на відкритому транзисторі, і, по-друге, до збільшення потужності, розсіюваної транзистором, що часто може бути неприпустимим.

Частково усунути вказані недоліки ключа з активним навантаженням можна за заміни резистора додатковим МОН-транзистором, виконуючим роль нелінійного опору (рис. 6.30). Для транзистора $VT2$ можна записати $U_{ЗВ2} = U_{CB2}$. Тому $U_{ЗС2} = 0 < U_{ЗВ2\text{пор}}$ у всіх режимах роботи, тобто за будь-яких $U_{CB2} = E_C - U_{\text{вих}}$, $VT2$ знаходиться у насиченому режимі, працюючи як генератор струму. Струм стоку $VT2$ пропорційний напрузі U_{CB2} .

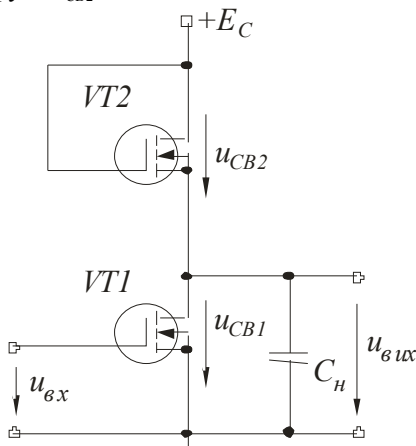


Рис. 6.30. Схема ключа на МОН-транзисторі з додатковим МОН-транзистором у ролі нелінійного опору

Згідно з другим законом Кірхгофа $U_{ЗВ} - U_{ЗС} = U_{CB}$ (рис. 6.31). Крива, яка характеризує межу насичення, відповідає умові $U_{ЗВ} - U_{ЗВ\text{пор}} = U_{CB\text{нас}}$, тобто для межі насичення маємо $U_{ЗС} = U_{ЗВ\text{пор}}$. Водночас ми домовилися, що для транзистора $VT2$ $U_{ЗС} = 0$. Тому його робоча точка за зміни напруги

U_{3B} буде зміщуватися траєкторією, розташованою праворуч відносно межі насичення (крива OA) на величину $U_{3Bпор}$ (крива OA'). Таким чином, залежність $I_{C2} = f(U_{CB2})$ повторює вигляд залежності для межі насичення та, отже, має явно нелінійний характер. Причому, що вища напруга U_{CB2} , то менший еквівалентний опір транзистора $VT2$, що виконує роль баластного елемента в колі стоку ключа на транзисторі $VT1$.

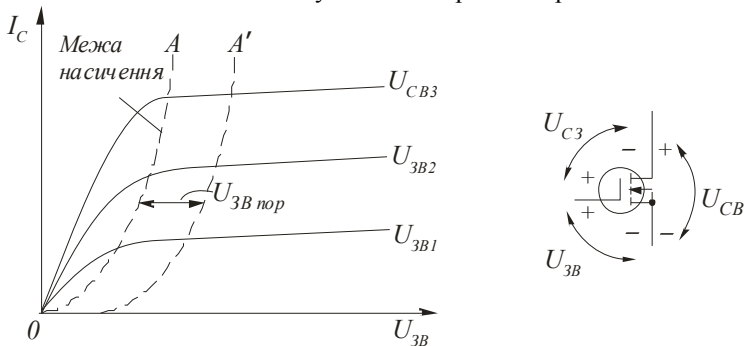


Рис. 6.31. Вихідні характеристики МОН-транзистора

Під час розгляду перехідних процесів у схемі будемо вважати, що до моменту $t=t_0$ $u_{вх} < U_{3Bпор}$ транзистор $VT1$ закритий (рис. 6.32). Напруга на виході $u_{вих} = E_C - U_{3Bпор2}$ (вважаємо, що транзистор ідеальний і за $U_{CB2} = U_{3Bпор2}$ струм стоку $i_{C2} = 0$, тобто вихідна ємність не може зарядитися вище напруги $(E_C - U_{3Bпор2})$). У момент $t=t_0$ до входу ключа піднімається керуюча напруга $u_{вх} > U_{3Bпор}$. Якщо внутрішній опір вхідного джерела сигналу дорівнює нулю, вхідна ємність транзистора $VT1$ миттєво перезаряджається і він потрапляє в режим насичення. Водночас відповідно до другого закону комутації напруга на C_n , яка дорівнює $E_C - U_{3Bпор2}$, не може змінитися миттєво і спад напруги U_{CB1} визначатиметься швидкістю перезарядження C_n . Оскільки U_{3B2} мала, то $i_{C2} \ll i_{C1}$ і струм розряду C_n практично сталий. Таким чином, процес, який відбувається, повністю аналогічний раніше розглянутому процесу в ключі з активним навантаженням. Відмінність полягає лише в тому, що в міру розрядження C_n струм транзистора $VT2$ зростає трохи скоріше, ніж струм i_{Rc} в схемі з резистором R_C . Останнє може дещо затягувати процес зменшення напруги на виході. Згідно із сказаним, процес зменшення $u_{вих}$ спочатку лінійний ($VT1$ працює в режимі насичення), а потім, після виходу на частину вихідної характеристики, що відповідає режиму керованого

опору, струм i_{C1} повільно зменшується доти, поки не настає рівновага струмів $VT1$ і $VT2$, тобто $I_{C1} = I_{C2}$. На цьому процес вмикання закінчується.

У момент t_3 вхідна напруга стрибком зменшується до величини $U_{3B} < U_{3B \text{ пор}}$. Оскільки $R_{вн}$ джерела керуючого сигналу дорівнює нулю, то вхідна ємність миттєво розряджається і струм i_{C1} стрибком зменшується до нуля. Далі починається процес зарядження C_n . Цей процес іде суттєво скоріше, ніж у схемі з резистором R_C , тому що первісно $U_{CB2} \approx E_C$ і початковий струм заряду C_n значно більший, ніж у схемі з резистором R_C .

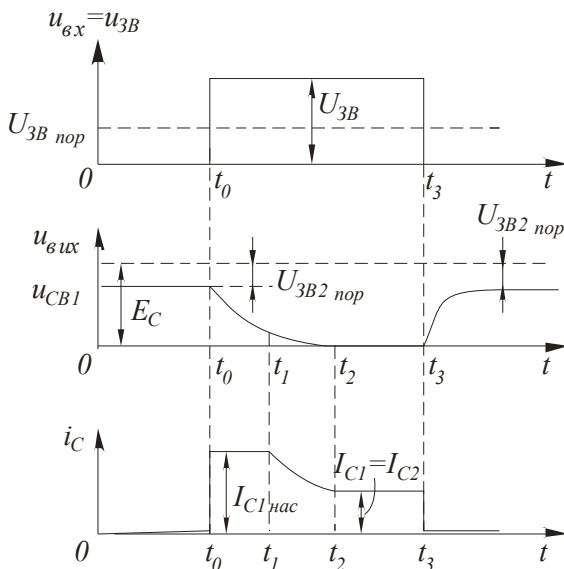


Рис. 6.32. Діаграми перехідних процесів у схемі ключа на МОН-транзисторі з додатковим МОН-транзистором у ролі нелінійного опору

Таким чином, застосування замість баластного резистора R_C навантажувального МОН-транзистора дозволяє значно підвищити швидкість ключа на МОН-транзисторі. Слід відзначити, що таке рішення є більш технологічним і спрощує виготовлення транзисторних ключів, бо технологічно простіше виконати два однакових МОН-транзистори, ніж транзистор і високоомний (десятки і сотні кілоом) резистор.

Недоліком транзисторних ключів на МОН-транзисторах є той факт, що у ввімкненому стані транзистора через ключ тече постійний струм, пропорційний опору навантаження в колі стоку транзистора. Водночас за послідовного вмикання декількох ключів цей струм не є принципово

необхідним, тому що вхідний струм польового транзистора практично дорівнює нулю. Тому для перемикання МОН-транзистора достатньо лише перезарядити його вхідну ємність. Внаслідок цього постійна складова струму, який тече через ввімкнений транзистор, є некорисною та лише призводить до перегріву транзисторного ключа. Бажання зменшити потужність, що розсіюється транзистором, і яка зумовлена наявністю постійної складової струму, що тече через нього, призводить до необхідності збільшення опору еквівалентного навантаження в стоковому колі МОН-транзистора, що знижує його швидкодію.

Від цього недоліку вільний ключ, виконаний на комплементарних МОН-транзисторах, тобто на транзисторах з каналами протилежного типу провідності (рис. 6.33). У цьому ключі затвори обох МОН-транзисторів з'єднані між собою і утворюють вхідний вивід. Стоки, об'єднані разом, утворюють вихідний вивід, а виточки спільно з підкладками підімкнені відповідно до джерела $+E_C$ та спільної шини.

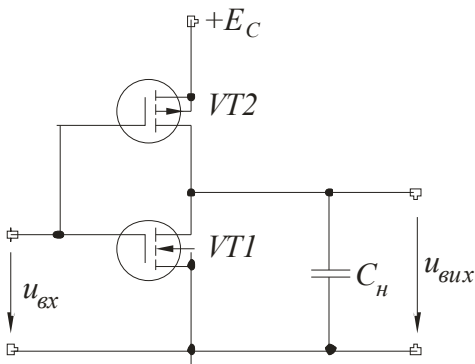


Рис. 6.33. Схема ключа на комплементарних МОН-транзисторах

Наведена схема реалізує структуру послідовно-паралельної схеми комутації. Її статична передавальна характеристика також має вигляд кусково-лінійної функції, кут нахилу якої може бути розрахований з використанням виразів (6. 27) і (6. 29). При цьому треба враховувати, що $R_{вн}$ складається з власного внутрішнього опору джерела вхідного сигналу та опору транзистора $VT2$. Останній залежно від керуючої напруги $u_{вх}$ може приймати два значення $R_{VT2} = R_{нас} \rightarrow 0$, якщо $VT2$ ввімкнений, та $R_{VT2} = R_3 \rightarrow \infty$, якщо $VT2$ вимкнений.

Особливістю цього ключа є той факт, що, якщо напруга джерела живлення E_C вибрана з умови

$$E_C \leq |U_{3В\ пор1}| + |U_{3В\ пор2}|, \quad (6.61)$$

то, як в усталеному, так і в перехідному режимах, відсутні моменти, коли одночасно протікають струми стоку обох транзисторів.

Припустимо, що до моменту $t = t_0$ керуючий вхідний сигнал відсутній, тобто $u_{вх} = 0$ (рис. 6.34). При цьому відносно витоку VT2 на його затворі присутня напруга

$$|U_{3B2}| = |E_C| > |U_{3Bпор2}|$$

внаслідок чого VT2 ввімкнений, C_n заряджений до E_C . У зв'язку з тим, що навантаження, як бачимо з рис. 6.33, має суто ємнісний характер, $i_{C2} = 0$. Транзистор VT1 при цьому надійно вимкнений, тому що $U_{3B1} = 0 < U_{3Bпор1}$.

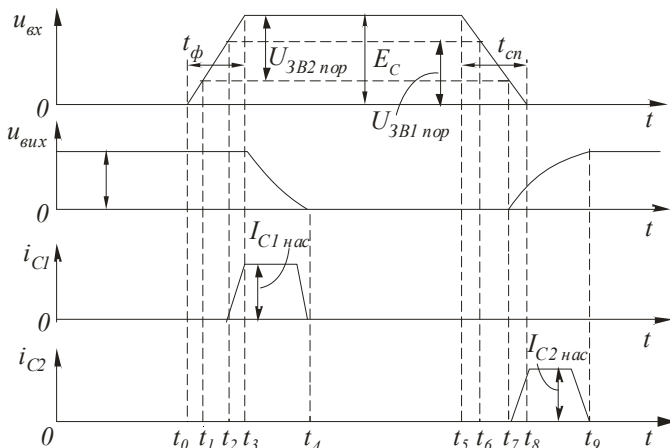


Рис. 6.34. Перехідні процеси у схемі ключа на комплементарних МОН-транзисторах

У момент $t = t_0$ на вхід ключа подається позитивний перепад з амплітудою E_C та тривалістю фронту імпульсу t_ϕ . Нехтуючи процесами перезарядження вхідних ємностей транзисторів, будемо вважати, що напруга на затворах VT1 та VT2 повторюватиме форму $u_{вх}$. Тоді в момент $t = t_1$ $|U_{3B2}| = |U_{3Bпор2}|$ і транзистор VT2 вимикається. Оскільки струми в колі навантаження відсутні, вихідна напруга залишається на рівні $U_{вих} = E_C$.

На інтервалі $t_1 - t_2$

$$|U_{3B2}| < |U_{3Bпор2}|; U_{3B1} < U_{3Bпор1} \quad (6.62)$$

і тому обидва транзистори вимкнені. Напруга на C_n не змінюється.

У момент $t = t_2$ $U_{3B1} = U_{3Bпор1}$ і подальше збільшення призводить до вмикання транзистора VT1. Транзистор потрапляє у ділянку насичення ($I_{C1нас}$) і починається розряд C_n . За своїм механізмом він подібний до

процесів у вищерозглянутих ключах, за винятком того, що заряд конденсатора повністю здійснюється через $VT1$, тому що $VT2$ вимкнений. Тому процес розряду C_n йде скоріше, ніж у розглянутих раніше схемах. Слід відзначити, що на інтервалі $t_0 - t_4$ схема не споживає енергії від джерела живлення.

У момент t_4 $u_{\text{вих}} = U_{\text{СВ1}} \approx 0$ і $i_{\text{С1}} = 0$. Далі, до моменту t_5 , оскільки $VT2$ надійно вимкнений, схема також практично не споживає енергію від джерела живлення.

В момент t_5 на вході ключа діє негативний перепад з амплітудою E_C і тривалістю спаду імпульсу $t_{\text{сп}}$. При цьому, в міру зменшення $u_{\text{вих}}$ в момент t_6 вимкнеться транзистор $VT1$. Напруга на навантаженні при цьому буде підтримуватись тільки за рахунок енергії, накопиченої у вихідній ємності транзистора та ємності навантаження ключа. Далі, із зменшенням вхідної напруги, в момент t_7 відкривається транзистор $VT2$. Це призводить до початку перезаряду вихідної ємності C_n , а напруга на виході ключа почне збільшуватись. Процес перезарядження так само, як і під час вмикання ключа, йде з максимально можливою швидкістю, тому що перезарядження відбувається через транзистор $VT2$ ($VT1$ закритий).

У момент t_8 транзистор $VT2$ повністю відкритий, проте процес перезарядження ємності навантаження до цього часу ще не завершився, тому до моменту t_9 струм $i_{\text{С2}} > 0$. У момент t_9 струм стоку транзистора $VT2$ зменшується до нуля, що свідчить про закінчення процесу перемикання.

Аналіз показує, що, якщо виконується умова (6.61), в схемі відсутній інтервал, на якому насичені обидва транзистори. А це означає, що енергія, яка споживається від джерела живлення, тільки на інтервалі $t_7 - t_9$ витрачається виключно на перезарядження вихідної ємності ключа. Отже, ця потужність для використаних транзисторів зведена до мінімально можливої. При цьому швидкість перезаряду вихідної ємності максимальна, тому що струми стоків транзисторів $VT1$ та $VT2$ течуть тільки через ємність навантаження.

Таким чином, КМОН-ключ вигідно відрізняється від інших ключів на польових транзисторах досягненням максимально високої швидкодії за мінімізації розсіюваної потужності.

6.4. Транзисторні тригери

Тригер (від англ. trigger – курок) — безконтактний електронний пристрій з двома стійкими станами рівноваги (рис. 6.35), який здатний під дією зовнішнього керуючого сигналу переходити стрибком з одного стану в інший. На двох виходах у момент впливу керуючих імпульсних сигналів $U_{\text{кер}}$ виникають стрибки напруги $U_{\text{вих1}}$ та $U_{\text{вих2}}$. Двом рівням вихідної

напруги, значення яких умовно показані у вигляді «0» та «1», відповідають два рівні стійкої рівноваги. Отже, по закінченні дії керуючих імпульсних сигналів тригер має властивість зберігати двійкову інформацію, що є дуже важливим в імпульсній цифровій техніці.

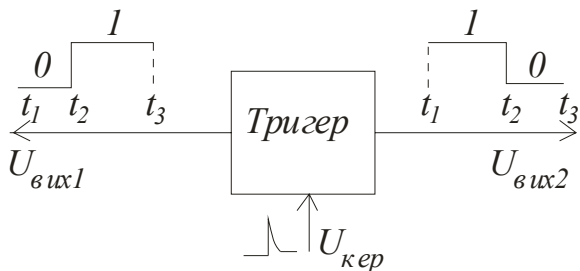


Рис. 6.35. Структурна схема тригера

В інтервалі часу $t_1 - t_2$ $U_{вих1}$ відповідає нульовому рівню напруги, а $U_{вих2}$ – одиничному (перший стан стійкої рівноваги). У такому стані спокою тригер може перебувати як завгодно довго до надходження керуючого імпульсу. Після надходження на вхід тригера у момент часу t_2 керуючого імпульсу рівні напруг на обох виходах змінюються на протилежні (другий стан стійкої рівноваги – інтервал часу $t_2 - t_3$). Отже, сигнали на двох виходах тригера, один з яких називають прямим, а другий – інверсним, змінюються у протифазі.

Тригер, який виробляє коливання розривного типу, являє собою підсилювач постійного струму з перехресним зворотним зв'язком. Тому під впливом керуючого імпульсу в тригері протікає регенеративний процес, який зумовлює виникнення в ньому стрибків напруги з необмеженим частотним спектром. Для регенеративного процесу умова самозбудження такої структури, що визначається умовами балансу фаз та амплітуд (див. рівняння (5.7) та (5.6)), має виконуватись за будь-якої частоти у діапазоні від 0 до ∞ .

Важливішими вимогами, які ставляться до тригерів, є:

- висока чутливість тригера до керуючих імпульсів, слабка її залежність від різних дестабілізуючих факторів (особливо від температури);

- висока стійкість тригера у стані рівноваги за наявності коливань напруги живлення, зовнішніх та внутрішніх імпульсних завад;

- незмінність амплітуди (перепад) вихідної напруги з часом, за дії дестабілізуючих факторів, а також за підмикання зовнішнього навантаження.

Тригери широко застосовуються як генератори прямокутних імпульсів, електронних реле, в цифрових лічильниках кількості імпульсів та подільниках частоти. Вже із загального принципу роботи можна зробити висновок про можливість використання тригера як пристрою збереження (запам'ятовування) інформації одnorозрядного числа у двійковому коді (0, 1), що часто використовують на практиці. Важливою обставиною є висока сумісність тригерних пристроїв з методами інтегральної технології.

Симетричні тригери на біполярних транзисторах з колекторно-базовими зв'язками (рис. 6.36а). Тригер являє собою двокаскадний ключ із СЕ, вихід якого замкнений на вхід. Зв'язок між каскадами здійснюється через резистори R , які ввімкнені між колекторами і базами суміжних транзисторів. Для формування процесів перемикання тригера використовують прискорювальні конденсатори C , які шунтують резистори R . Запускається тригер, коли подаються керуючі імпульси одночасно на бази обох транзисторів (лічильний запуск). Проаналізуємо фізичні процеси, які протікають у тригері.

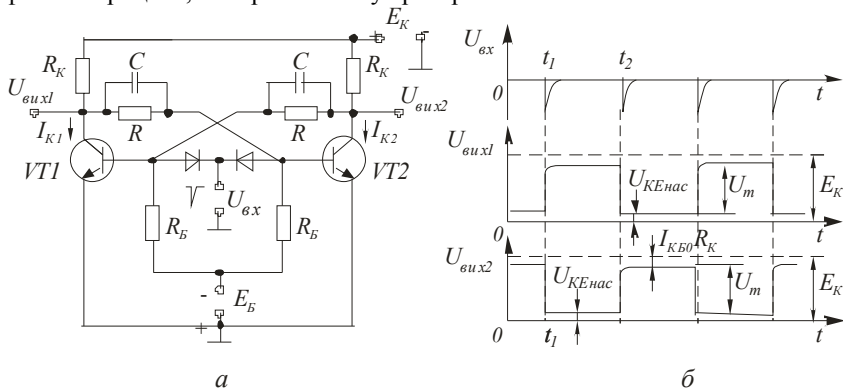


Рис. 6.36 Наведені:

- а – схема симетричного тригера на БТ з колекторно-базовими зв'язками;
- б – часові діаграми процесу перевертання тригера

Схема має два стани стійкої рівноваги: транзистор $VT1$ вимкнений, $VT2$ насичений, або $VT1$ – насичений, а $VT2$ – вимкнений. Один з таких станів (причому наперед невідомо, який з них) установлюється самодовільно після підключення до схеми джерела живлення E_K . Припустимо, що у початковому стані транзистор $VT2$ закритий. Тоді на його колекторі позитивний потенціал близький до E_K . Цей потенціал через опір R зворотного зв'язку прикладається до бази транзистора $VT1$ і переводить його в стан насичення. Оскільки потенціал колектора

насиченого транзистора $U_{КЕ\text{нас}}$ близький до нуля, то до бази транзистора $VT2$ від джерела зміщення E_B через подільник напруги R, R_B подається негативна напруга, яка надійно підтримує транзистор $VT2$ в вимкненому стані. Такий стан тригера, коли немає на його вході керуючих імпульсів, є стійким.

Надійний вимкнений стан транзистора $VT2$ забезпечується за умови

$$R_B \leq E_B / I_{КБО}, \quad (6.63)$$

де $I_{КБО}$ – зворотний струм колектора транзистора. Ця умова має виконуватися за мінімального E_B та максимального $I_{КБО}$. Як правило значення E_B становить $(1...2) B$, що достатньо для вимкнення транзистора.

Для забезпечення умови насичення транзистора $VT1$ треба, щоб

$$R \leq R_K \left[h_{21E} \left/ \left(1 + h_{21E} \frac{E_B R_K}{E_K R_B} \right) - 1 \right. \right], \quad (6.64)$$

яке має виконуватися за мінімальних R_K і h_{21E} .

З надходженням до спільного входу схеми у момент часу t_1 (рис. 6.36б) імпульсу негативної полярності малої тривалості стан вимкненого транзистора $VT2$ не змінюється, однак транзистор $VT1$ виходить з стану насичення (робоча точка транзистора переходить з ділянки насичення до межі з активною ділянкою) і відновлюються його підсилювальні властивості. При цьому колекторний струм $I_{К1}$ зменшується, а напруга на колекторі збільшується. Позитивний приріст колекторної напруги через резистор R передається до бази транзистора $VT2$. Коли цей приріст напруги компенсує напругу зміщення на базі транзистора $VT2$, останній виходить із вимкненого стану і його підсилювальні властивості відновлюються. З цього моменту виконуються умови самозбудження й починається процес перевертання тригера. При цьому подальше зменшення струму $I_{К1}$ збільшує приріст позитивної напруги на колекторі транзистора $VT1$, яка передається до бази транзистора $VT2$, викликаючи його форсоване ввімкнення. Струм $I_{К2}$ збільшується, а напруга на колекторі транзистора $VT2$ зменшується. Цей приріст негативного потенціалу передається до бази транзистора $VT1$, запираючи його ще більшою мірою. Відбувається подальше зменшення колекторного струму $I_{К1}$ і т. інше. Закінчується процес перевертання вимиканням транзистора $VT1$ ($U_{К1} = U_{\text{вих1}} \approx E_K$), ввімкненням транзистора $VT2$ ($U_{К2} = U_{\text{вих2}} \approx U_{КЕ\text{нас}}$) й припиненням дії позитивного зворотного зв'язку. Тригер переходить до другого стану стійкої рівноваги. Наступний імпульс запуску в момент часу t_2 (рис. 6.36б) перевертає тригер до початкового стану (перший стан стійкої рівноваги). Після цього в ньому протікає регенеративний процес, аналогічний до описаного вище.

Таким чином, регенеративний процес перемикання схеми проходить у моменти надходження до входу імпульсів запуску. Решту часу схема перебуває в стані стійкої рівноваги. Як бачимо з часових діаграм, після надходження до входу тригера чотирьох імпульсів на колекторі будь-якого транзистора (обидва виходи – прямий та інверсний – рівноцінні) отримуємо два імпульси. Отже, тригер, формуючи вихідні імпульси прямокутної форми, поділяє кількість імпульсів на два, що зумовлює широке використання його як подільника частоти.

Для прискорення регенеративного процесу (зменшення тривалості фронтів вихідних імпульсів) резистори R шунтують прискорюючими конденсаторами C невеликої ємності (десятки та сотні пікофарад).

Тривалість переднього фронту імпульсу, який формується на колекторі (виході) транзистора, що насичується, визначається виразом

$$t_{\phi} = \phi_{\kappa} \left[1 / \left(1 - \frac{\phi_{h_{21B}}}{\phi_{\kappa}} \frac{1}{1 - U_{BE3} / E_{\kappa}} \right) \right], \quad (6.65)$$

де $\phi_{\kappa} = CR_{\kappa}$; $\phi_{h_{21B}} = 1/\omega_{h_{21B}}$ – стала часу коефіцієнта передачі h_{21B} ; U_{BE3} – початкове негативне зміщення на базі транзистора, який насичується.

Тривалість зрізу імпульсу, який формується на колекторі (виході) транзистора, який вимикається,

$$t_{зр} \approx 2,2\phi_{\kappa}. \quad (6.66)$$

Найменший інтервал часу між двома імпульсами запуску, які зумовлюють безперебійне перемикання тригера, називають дозвільним часом тригера. При цьому допустима ймовірність збою під час перемикання тригера мізерно мала (менше одного збою на $10^{11} \dots 10^{13}$ перемикань). У будь-якому випадку $T_{\text{дозв}}$ не може бути меншим за тривалість регенеративного процесу. Величину $F_{\text{шв}} = 1/T_{\text{дозв}}$ ($\Gamma\text{ц}$), яка визначає найбільше можливе число безперебійних перемикань тригера за 1 с за незмінної величини $T_{\text{дозв}}$ між керуючими імпульсами, називають швидкодією тригера. Швидкодія сучасних тригерних пристроїв досягає 100 МГц та більше. Максимальна швидкодія тригера з колекторно-базовими зв'язками

$$F_{\text{шв.max}} \approx 0,7f_{h_{21B}}, \quad (6.67)$$

де $f_{h_{21B}}$ – гранична частота підсилення транзистора у схемі із СБ залежить від амплітуди імпульсу запуску і досягається за умови $t_{\phi} = t_3$. З цієї умови визначають оптимальну ємність прискорювальних конденсаторів

$$C_{\text{opt}} = 1,5 / (\omega_{h_{21B}} R_{\kappa}). \quad (6.68)$$

Амплітуда вихідних імпульсів

$$U_m = (E_{\kappa} - I_{\kappa B0} R_{\kappa}) R / (R + R_{\kappa}). \quad (6.69)$$

На відміну від розглянутої схеми з лічильним входом тригер можна запустити і в режимі з роздільним входом (роздільний запуск, рис. 6.37а). У такому випадку тригер переходить з одного стійкого стану рівноваги у другий після подачі по чергово до бази кожного транзистора імпульсів однієї полярності або до бази одного з транзисторів імпульсів по чергової полярності. У схемі є автоматичне зміщення за рахунок напруги U_E , яка виділяється на резисторі R_E , коли протікає струм емітера $I_E = I_K / h_{21Б}$ у ввімкненому транзисторі. Ємність конденсатора C_E , який забезпечує сталу напругу U_E в процесі перевертання тригера, розраховують за формулою $C_E = 20 / f_{h21Б} R_E$.

Автоматичне зміщення не потребує додаткового джерела живлення, що є безперечною перевагою схеми. Однак амплітуда вихідних імпульсів трохи менша, ніж у схемі тригера із зовнішнім зміщенням, адже частина напруги джерела живлення виділяється на резисторі R_E . Тому для визначення амплітуди вихідних імпульсів у формулі (6.69) потрібно замінити E_K на $(E_K - U_E)$.

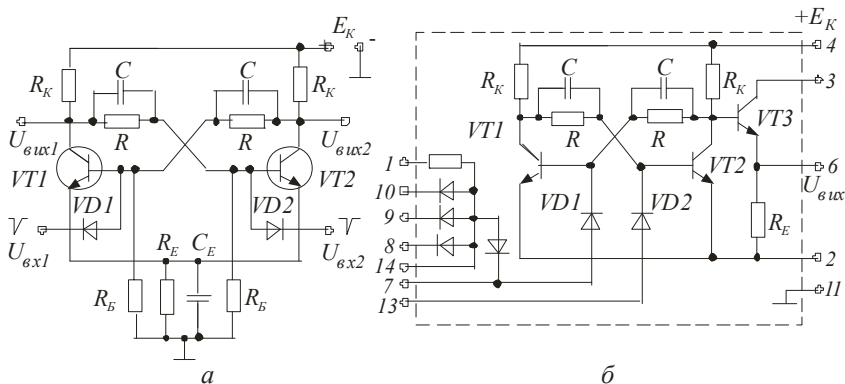


Рис. 6.37. Наведені:

a – схема тригера з роздільним входом; *б* – інтегральна схема тригера з роздільним входом (мікросхема 221TP1)

На рис. 6.37б показано інтегральну схему тригера з роздільним входом (мікросхема 221TP1). Суть процесів регенерації, які протікають у цій схемі, повністю відповідають процесам в описаній схемі за рис. 6.37а. Схемотехнічна відмінність мікросхеми 221TP1 в тому, що сигнали керування запуском тригера з одного входу надходять через логічну схему *I*. Для поліпшення умов узгодження тригера з навантаженням вхідні імпульси знімають з його виходу через емітерний повторювач на транзисторі *VT3*.

Тригер з емітерним зв'язком (тригер Шмітта), схему якого наведено на рис. 6.38, відрізняється від симетричного тригера з колекторно-базовими зв'язками несиметричністю зв'язків між транзисторами.

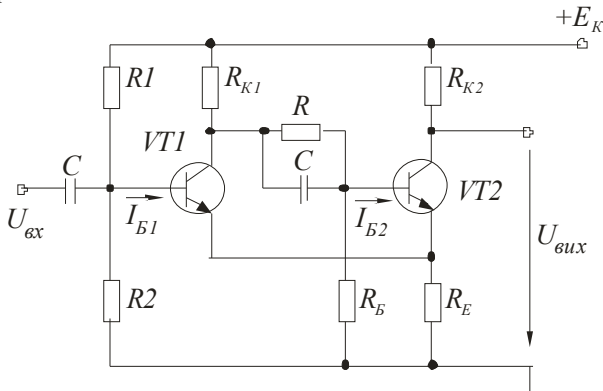


Рис. 6.38. Схема тригера з емітерним зв'язком (тригер Шмітта)

Якщо для зв'язку виходу транзистора $VT1$ з входом транзистора $VT2$, як і в симетричному тригері, використовується резистивно-ємнісне форсує коло RC , то коло позитивного зворотного зв'язку утворене вмиканням в емітерні кола транзисторів спільного резистора R_E .

У початковому стані ($U_{вх} = U_{кер} = 0$) транзистор $VT2$ ввімкнений (режим насичення) і в його вхідному колі тече струм $I_{Б2н}$ від джерела живлення $+E_K$ через послідовно з'єднані резистори R_K та R . На резисторі R_E присутній спад напруги $U_{KE} = I_{E2}R_E$, який надійно вимикає транзистор $VT1$. Конденсатор C заряджений до напруги $U_C \approx I_{Б2н}R$.

За збільшення вхідної напруги $U_{вх} > U_{0БЕ1} + I_{E2н}R_E$, де $U_{0БЕ1}$ – порогова напруга емітерного переходу транзистора $VT1$, транзистор $VT1$ починає вмикатися. Напруга зарядженого конденсатора C (U_c) починає зміщувати емітерний перехід транзистора $VT2$ у зворотному напрямку, зменшуючи його струм бази $I_{Б2}$. Покажемо, що зворотний зв'язок, утворений резистором R_E , позитивний, і тому сприяє форсованому перемицанню транзисторів $VT1$ і $VT2$. Припустимо, що обидва транзистори знаходяться в активному режимі роботи та струм $I_{Б1}$ одержав деякий позитивний приріст $\Delta I_{Б1}$. Цей приріст викликає пропорційну зміну колекторного струму $\Delta I_{К1} = \Delta I_{Б1}h_{21E}$.

Оскільки напруга на конденсаторі C за законами комутації не може змінитися стрибком, то у першому наближенні можна вважати, що $\Delta U_{КЕ1} = \Delta U_{БЕ2} \approx 0$. Отже, зміна колекторного струму транзистора $VT1$ може

відбуватися тільки за рахунок зменшення базового струму транзистора $VT2$, тобто $\Delta I_{K1} = -\Delta I_{B2}$, і не супроводжується зміною напруг на резисторах R_{K1} та R_E . Зменшення базового струму транзистора $VT2$ на ΔI_{B2} призводить до відповідного зменшення як його емітерного струму [$\Delta I_{E2} = (h_{21E} + 1)\Delta I_{B2}$], так і спаду напруги на резисторі зворотного зв'язку R_E .

$$\Delta U_{KE} = -\Delta I_{B1} h_{21E1} (h_{21E2} + 1) R_E.$$

Напруга, яка прикладена до емітерного переходу транзистора $VT1$, $U_{BE1} = U_{BK} - U_{RE}$ за незмінної величини U_{BK} одержить позитивний приріст $\Delta U_{BE} = \Delta U_{RE}$, що призводить до подальшого збільшення струму бази транзистора $VT1$ та зменшення струму бази транзистора $VT2$. Цей процес відбувається лавиноподібно і завершується насиченням транзистора $VT1$ та вимкненням транзистора $VT2$.

Так само, як і симетричні тригери, несиметричні мають два стійких стани рівноваги. В одному з них транзистор $VT1$ насичений, а транзистор $VT2$ – вимкнений. При цьому умова насичення транзистора $VT1$ та умова запирання транзистора $VT2$ мають відповідно вигляд

$$R_1 \leq h_{21E} R_2 R_{K1} / (h_{21E} R_E + R_2); \quad (6.70)$$

$$R_B \leq E_K R_E / [I_{KB0} (R_{K1} + R_E)]. \quad (6.71)$$

Протягом регенеративного процесу тригер переходить у другий стан стійкої рівноваги, за якої транзистор $VT1$ вимикається, а $VT2$ входить в насичення. Умови запирання транзистора $VT1$ та умова насичення транзистора $VT2$ з урахуванням несиметричності тригера дещо інші, а саме:

$$R_2 \leq \frac{h_{21E} R_E R_{K1} E_K}{E_K R_{K2} + h_{21E} R_{K1} (R_{K2} + R_E) I_{KB0}}; \quad (6.72)$$

$$R \leq h_{21E} R_B \frac{E_K R_{K2} - R_{K1} (R_E + R_{K2}) I_{KB0}}{E_K (R_B + h_{21E} R_E)}. \quad (6.73)$$

Умови (6.70) – (6.73) слушні з урахуванням ідентичності параметрів транзисторів $VT1$ і $VT2$. При цьому також необхідно, щоб $R_{K1} \geq R_{K2}$. На практиці як правило $R_{K1} = (2...3)R_{K2}$. Значення ємності форсуючого конденсатора C вибирають з тих самих міркувань, що і для симетричного тригера.

Вихідну напругу прямокутної форми можна знімати з резистора R_E . У такому випадку вихідний опір тригера малий, що сприятливо позначається на умовах його узгодження з низькоомним навантаженням, проте і амплітуда вихідних імпульсів мала. Тому частіше зовнішнє навантаження підмикають до колектора транзистора $VT2$. Оскільки резистор R_{K2} в коло зворотного зв'язку не входить, вплив навантаження на

процес перекидання тригера практично не позначається. При цьому амплітуда вихідних імпульсів, які знімаються з колектора VT_2 ,

$$U_m = E_K R_{K2} / (R_{K2} + R_E). \quad (6.74)$$

Треба зазначити спільну особливість обох розглянутих схем. Конденсатори, які застосовуються в тригерах, служать лише для прискорення процесів перемикання транзисторів, а тому можуть бути відсутніми. Отже, схема тригера може бути виконана тільки з використанням резисторів і напівпровідникових елементів, що важливо з точки зору застосування сучасних методів технології виготовлення електронних пристроїв.

Структури схем симетричних **тригерів на польових транзисторах** аналогічні структурам схем симетричних тригерів на біполярних транзисторах. На рис. 6.39а показана схема симетричного тригера на польових транзисторах із затвором у вигляді p - n -переходу та каналом n -типу. Як бачимо з рисунка, схема тригера являє собою двокаскадний підсилювач з спільним витокom, охоплений перехресним зворотним зв'язком шляхом передачі частини напруги зі стокового кола одного плеча схеми в коло затвора другого плеча через резистори R .

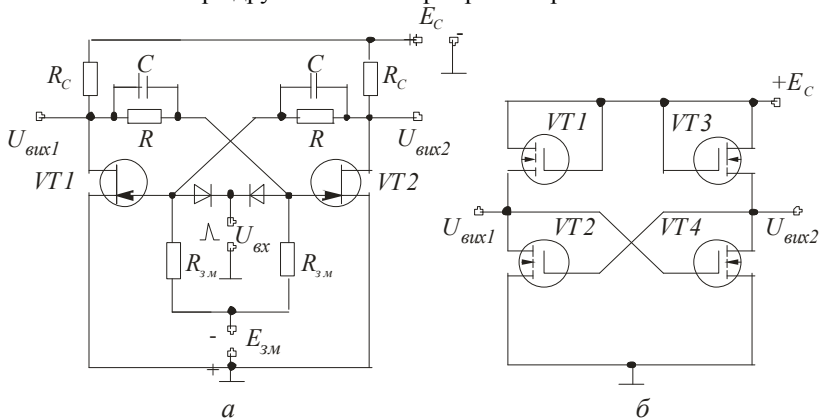


Рис. 6.39. Наведені:

а – схема симетричного тригера на польових транзисторах із затвором у вигляді p - n -переходу та каналом n -типу; *б* – схема симетричного тригера на польових транзисторах з ізованим затвором в інтегральному виконанні

Тригер має два стани стійкої рівноваги. В одному з них (назвемо його першим) транзистор VT_1 ввімкнений, VT_2 – вимкнений. Вхідний керуючий імпульс позитивної полярності, у момент надходження якого в тригері протікає регенеративний процес перекидання, перемикає тригер у другий стан стійкої рівноваги, за якої транзистор VT_1 вимкнений, а VT_2 – ввімкнений. Протягом регенеративного процесу паразитні ємності

швидко перезаряджаються через малі опори відкритих транзисторів. Тривалість переднього фронту вихідного імпульсу

$$t_{\phi} = 3R_C C_0,$$

де C_0 – підсумкова ємність, яка визначається паразитною ємністю монтажу, навантаження та ємністю переходів транзистора.

Тривалість заднього фронту (зрізу) імпульсу залежить від вихідного опору польового транзистора, тобто

$$t_{зр} = 3C_0 R_C R_{вих} / (R_C + R_{вих}).$$

На рис. 6.39б показано схему симетричного тригера на польових транзисторах з ізольованим затвором в інтегральному виконанні. Роль ключів у цій схемі виконують транзистори VT2 і VT4. Транзистори VT1 і VT3 виконують функції навантажувальних резисторів у колах стоків ключових транзисторів, між якими існує безпосередній зв'язок.

Недоліком тригерів на польових транзисторах є їх порівняно великий вихідний опір, що не тільки збільшує тривалість зрізу вихідних імпульсів, але й погіршує узгодження тригера зі зовнішнім навантаженням.

Приклад 6.6. Розрахувати транзисторний симетричний тригер зі спільним входом за таких початкових даних: амплітуда вихідних імпульсів $U_m = 5B$, частота повторювання запускаючих імпульсів $F_{\max} = 300 \text{ кГц}$, максимальна температура навколишнього середовища 50°C .

Розв'язання. 1. Напряга джерела живлення

$$E_K = (1,1 \dots 1,2) U_m = 1,2 \cdot 5 = 6B.$$

2. Вибираємо транзистори з умов

$$U_{КЕ \text{ доп}} > E_K = 6B$$

і згідно з виразом (6.114) знаходимо

$$f_{h_{21Б}} \geq F_{шв.\max} / 0,7 = 300 \cdot 10^3 / 0,7 = 430 \text{ кГц}.$$

Цим умовам задовольняють транзистори КТ201В з параметрами $U_{КЕ \text{ доп}} = 10B$; $I_{К \text{ доп}} = 20 \text{ мА}$; $f_{h_{21Б}} = 10 \text{ МГц}$; $h_{21Е} = 30 \div 90$; $I_{КБ0 \text{ max}} = 10 \text{ мкА}$.

3. Вибираємо $I_{К \text{ нас}} = 10 \text{ мА} < I_{К \text{ доп}} = 20 \text{ мА}$. Тоді

$$R_K = E_K / I_{К \text{ нас}} = 6 / 10 \cdot 10^{-3} = 600 \text{ Ом}.$$

Приймаємо $R_K = 1 \text{ кОм}$.

4. Вибираємо напругу джерела негативного зміщення $E_B = -2B$.

5. Ємність прискорювального конденсатора (6.115)

$$C = 1,5 / (2\pi f_{h_{21Б}} R_K) = 1,5 / (2\pi \cdot 10 \cdot 10^6 \cdot 1 \cdot 10^3) = 24 \text{ нФ}.$$

Приймаємо $C = 24 \text{ нФ}$.

6. За формулою (6.110) визначаємо опір резистора

$$R_B \leq \frac{E_B}{I_{КБ0 \text{ max}}} = \frac{2}{10 \cdot 10^{-6}} = 200 \text{ кОм}.$$

Під час розрахунку треба, щоб виконувалась нерівність

$$R_B \leq \frac{1}{(2\dots 3)CF_{\max}} = \frac{1}{3 \cdot 24 \cdot 10^{-12} \cdot 300 \cdot 10^3} = 46 \text{ кОм}.$$

Остаточно приймаємо $R_K = 43 \text{ кОм}$.

7. Знаходимо за формулою (6.111) опір резистора зв'язку

$$R \leq R_K \left(\frac{h_{21E}}{1 + h_{21E}} \frac{E_B R_K}{E_K R_B} - 1 \right) = 1 \cdot 10^3 \left(\frac{35}{1 + 35} \frac{2 \cdot 1 \cdot 10^3}{6 \cdot 43 \cdot 10^3} - 1 \right) \approx 27 \text{ кОм}.$$

Приймаємо $R = 27 \text{ кОм}$.

6.5. Мультивібратори

Якщо в тригерних пристроях початковий розвиток регенеративного процесу, який забезпечує формування крутих перепадів напруги, викликається зовнішніми імпульсами керування, то в мультивібраторах цей процес розвивається автоматично, дякуючи наявності часозадавальних (хронувальних) елементів, якими зазвичай є RC -кола. Зрозуміло, що в одному та другому випадках генераторний пристрій являє собою підсилювальну ланку того чи іншого типу, охоплену позитивним зворотним зв'язком. Таким чином, мультивібратор – це релаксаційний автогенератор напруги прямокутної форми. Термін «автогенератор» означає, що він генерує коливання, які не згасають без будь-якого запуску ззовні, і не має стійких станів рівноваги. Релаксаційний характер вихідних коливань вказує на те, що умови самозбудження (див. формули (5.6) та (5.7)) виконуються в широкому діапазоні частот. У мультивібраторі частота повторення імпульсів прямокутної форми визначається параметрами кіл, які задають час, властивостями схеми і режимами її живлення. На частоту автоколивань впливає навантаження. Часто автоколивний мультивібратор застосовують як генератор імпульсів великої тривалості, які далі використовують для формування імпульсів необхідної тривалості та амплітуди. Таким чином, мультивібратори, які працюють в автоколивному режимі, застосовують найчастіше як задавальні генератори. У зв'язку з цим до мультивібратора ставляться вимоги високої стабільності частоти, якої можна досягти лише застосуванням спеціальних заходів. Відносна нестабільність частоти під впливом дестабілізуючих факторів становить приблизно кілька відсотків.

Мультивібратори можуть також працювати в загальмованому режимі (очікування) та в режимі синхронізації.

У режимі очікування мультивібратор має один стан стійкої рівноваги. За введення в дію імпульсу мультивібратор виробляє один прямокутний імпульс, після чого повертається у стан стійкої рівноваги. Тому дуже часто їх називають одновібраторами.

У режимі синхронізації на мультівібратор діє зовнішня періодична напруга (синусоїдної або імпульсної форми). При цьому частота періодичної послідовності прямокутних імпульсів, які генеруються мультівібратором, дорівнює або в ціле число разів менша частоти синхронізуючої напруги. При знятті синхронізуючої напруги мультівібратор продовжує працювати в автоколивному режимі.

Під час проектування мультівібраторів як елементної бази використовують транзистори, а також аналогові та цифрові інтегральні схеми. Останніми частіше є операційні підсилювачі і логічні елементи. Напівпровідникові прилади в мультівібраторах працюють у ключовому режимі.

Симетричний автоколивний мультівібратор з колекторно-базовим позитивним зворотним зв'язком (рис. 6.40а). Симетричність схеми означає ідентичність симетрично розміщених елементів, тобто $R_{K1} = R_{K2}$; $R_{B1} = R_{B2}$; $C_{B1} = C_{B2}$; параметри транзисторів однакові. Мультівібратор складається з двох підсилювальних каскадів за схемою СЕ, вихідна напруга кожного з яких подається на вхід іншого.

Якщо ввімкнути напругу джерела живлення E_K , то обидва транзистори пропускають колекторні струми (їх робочі точки знаходяться в активній ділянці), тому що на бази через резистори R_{B1} та R_{B2} подається позитивне зміщення. Але такий стан не стійкий. За наявності в схемі позитивного зворотного зв'язку легко виконується умова $\beta K \geq 1$ і двокаскадний підсилювач самозбуджується. Починається процес регенерації, тобто швидке збільшення струму одного транзистора й зменшення струму другого.

Уявімо, що як результат будь-якої випадкової зміни напруги на базах або колекторах трохи збільшиться струм I_{K1} транзистора $VT1$. При цьому збільшиться спад напруги на резисторі R_{K1} , і негативний потенціал колектора транзистора $VT1$ матиме приріст. Через те, що напруга на конденсаторі C_{B1} миттєво змінитися не може, цей приріст подається на базу транзистора $VT2$, призакриваючи його. Колекторний струм I_{K2} при цьому зменшується, напруга на колекторі транзистора $VT2$ стане більшою і, передаючись через конденсатор C_{B2} на базу транзистора $VT1$, ще більше відкриває його, збільшуючи струм I_{K1} . Цей процес відбувається лавиноподібно і завершується тим, що транзистор $VT1$ входить у режим насичення, а транзистор $VT2$ – в режим відсічки. Схема переходить в один зі своїх тимчасових стійких станів (квазістійкий стан). При цьому ввімкнений стан транзистора забезпечується зміщенням від джерела E_K через резистор R_{B1} , а вимкнений стан транзистора $VT2$ – негативною напругою на конденсаторі C_{B1} ($u_{C_{B1}} = u_{BE2} < 0$), який через відкритий транзистор $VT1$ ввімкнений у проміжок база-емітер транзистора

VT2. Описані процеси відповідають моменту часу $t = t_0$ на рис. 6.40б. Тепер конденсатор $C_{Б2}$ швидко заряджається в колі $+E_K - R_{K2} - C_{Б2} -$ база-емітер *VT1* ($-E_K$) до напруги E_K . Конденсатор $C_{Б1}$, заряджений у попередньому періоді, перезаряджається через резистор $R_{Б2}$ і відкритий транзистор *VT1* струмом джерела живлення E_K .

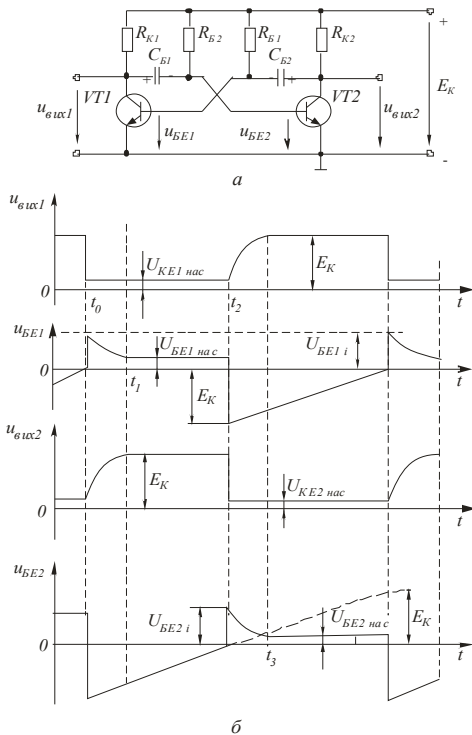


Рис. 6.40. Наведені:

a – схема симетричного автоколивного мультивібратора з колекторно-базовим позитивним зворотним зв'язком; *б* – часові діаграми процесу переходу схеми в один зі своїх тимчасових стійких станів (квазістійкий стан)

Напруга на конденсаторі $C_{Б1}$ прагне збільшитися до $+E_K$ (див. графік для u_{BE2}). У момент часу t_2 напруга $u_{C_{Б1}} = u_{BE2}$ змінює знак, внаслідок чого відкривається транзистор *VT2* і виникає струм I_{K2} . Збільшення струму I_{K2} призводить до процесу, аналогічного описаному вище, коли збільшувався струм I_{K1} . Внаслідок цього транзистор *VT2* входить у режим насичення, а транзистор *VT1* – у режим відсічки (другий тимчасово стійкий стан). В інтервалі часу $t_0 - t_2$ відбувається зарядження

конденсатора $C_{Б1}$ та перезаряд конденсатора $C_{Б2}$. Таким чином, мультивібратор періодично переходить з одного тимчасового стійкого стану в другий, а вихідна напруга, що знімається з колектора будь-якого транзистора, має майже прямокутну форму.

Напруга на базі будь-якого з транзисторів (для перезарядження конденсатора $C_{Б1}$ на рис. 6.40б експонента замінена лінією) змінюється за експоненціальним законом

$$u_{БЕ} = 2E_K \exp(-t / \Phi_B) - E_K \quad (6.75)$$

де $\Phi_B = R_B C_B$; $R_{Б1} = R_{Б2} = R_B$; $C_{Б1} = C_{Б2} = C_B$. При $t = t_2$ $u_{БЕ} = 0$. З рівності (6.66) визначимо тривалість одного імпульсу

$$t_{i1} = \Phi_B \ln 2 \approx 0,7 R_B C_B \quad (6.76)$$

Період коливань мультивібратора симетричної схеми

$$T = 2t_{i1} = 1,4 R_B C_B \quad (6.77)$$

Отже, частота генерованих коливань визначається швидкістю перезарядження конденсаторів $C_{Б1}$ та $C_{Б2}$, які задають час. Амплітуда імпульсу U_m визначається, як і для транзисторного ключа

$$U_m = E_K - I_{0K} R_K - U_{КЕ \text{ нас}} \approx E_K \quad (6.78)$$

Визначимо тривалість фронту імпульсу з урахуванням сталої часу перехідного процесу в транзисторі (див. рівність (6.7)) і сталої часу колекторного кола

$$t_\Phi = \Phi_{21E} + C_K R_K \approx 2,3 R_K C_K, \quad (6.79)$$

де C_K – ємність колектора.

Тривалість зрізу залежить від часу зарядження конденсатора

$$t_{зр} \approx 3 C_B R_K \quad (6.80)$$

Оскільки ємність конденсатора, який задає час, зазвичай велика, завжди виконується нерівність $C_B \gg C_K$, $t_{зр} \gg t_\Phi$. Зменшити тривалість фронтів колекторних імпульсів можна без застосування додаткових елементів, але із застосуванням резисторів R_K менших номіналів. При цьому збільшується швидкість зростання напруги на колекторах транзисторів (збільшується крутизна фронтів). Зменшення опору

резисторів R_{K1} і R_{K2} призводить до збільшення струму, який протікає через мультівібратор, а отже, до збільшення розсіюваної ним потужності.

У практичні схеми мультівібраторів в інтегральному виконанні з колекторно-базовими зв'язками вводять додаткові елементи корекції форми імпульсів. Схема мультівібраторів в інтегральному виконанні (мікросхема 119ГГ1А) зображена на рис. 6.41а. Навісні дискретні конденсатори $C1$ та $C2$ RC-кола, що задають час, приєднують до зовнішніх виведень 6-13 та 4-9 мікросхеми (рис. 6.41б).

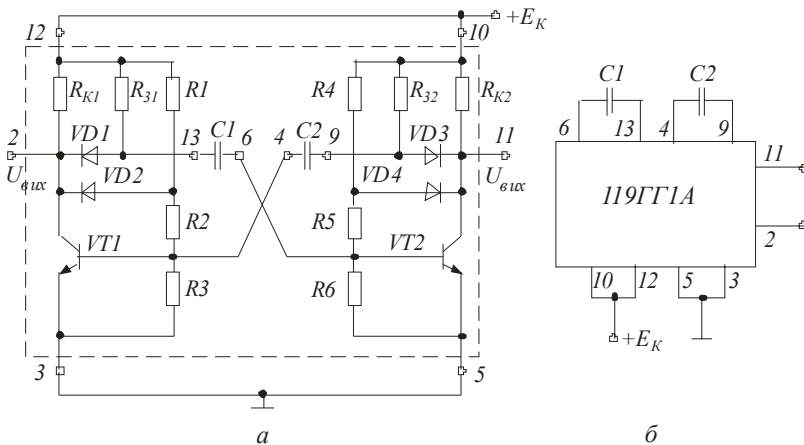


Рис. 6.41. Наведені:

а – схема мультівібратора в інтегральному виконанні; *б* – схема вмикання мультівібратора з навісними дискретними конденсаторами RC-кола

Для отримання близької до прямокутної форми імпульсів введені відсікаючі діоди $VD1$ та $VD3$. У такому випадку конденсатор $C1$ (при цьому транзистор $VT1$ закритий) заряджається через резистор R_{31} , бо $U_{R_{31}}$ більша за $U_{R_{K1}}$ і діод $VD1$ закритий. За насичення транзистора $VT1$ конденсатор розряджається через насичений транзистор і відкритий у цей інтервал часу діод $VD1$. Еквівалентний опір колекторного навантаження зменшується

$$R_{К\text{ экв}} = R_{K1} R_{31} / (R_{K1} + R_{31}).$$

Кола $VD2, R1, R2, R3$ і $VD4, R4, R5, R6$ служать для забезпечення ненасиченого режиму транзисторів за принципом транзисторного ключа з нелінійним негативним зворотним зв'язком (див. рис. 6.23б). Цим досягається висока швидкодія мультівібраторів в інтегральному виконанні.

Принцип побудови **симетричних мультівібраторів на польових транзисторах** аналогічний принципу побудови таких схем на біполярних транзисторах. Схема симетричного мультівібратора на польових транзисторах з керуючим *p-n*-переходом і каналом *n*-типу показана на рис. 6.42. У цій схемі два підсилювальних каскади із спільним витком взаємопов'язані конденсаторами часозадавальних кіл R_3C_3 , з'єднуючих стік одного польового транзистора зі затвором другого. Завдяки цьому в схемі забезпечується перехресний позитивний зворотний зв'язок. Принцип роботи мультівібраторів на польових транзисторах такий самий, як і на біполярних транзисторах. Тому треба звернути увагу тільки на особливості таких мультівібраторів.

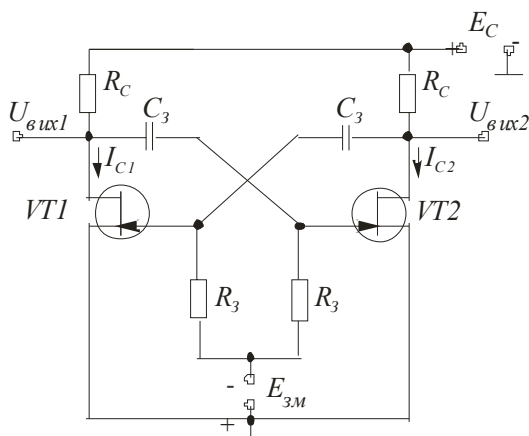


Рис. 6.42. Схема симетричного мультівібратора на польових транзисторах з керуючим *p-n*-переходом і каналом *n*-типу

Польові транзистори мають дуже великий вхідний опір. Завдяки цьому опори R_3 часозадавальних кіл можуть бути вибрані великих номіналів без помітної зміни режиму транзисторів, що дозволяє одержати періодичні коливання прямокутної форми в діапазоні дуже низьких частот (аж до одиниць і часток герца). З цієї причини в таких мультівібраторах дуже просто забезпечується плавне перелаштування частоти з великим діапазоном перекриття.

Мультівібратори на операційних підсилювачах. Для побудови автогенераторних пристроїв з прямокутною формою генерованих коливань необхідно скористатися компараторним увімкненням операційного підсилювача з позитивним зворотним зв'язком. Основою мультівібратора (рис. 6.43а) є компараторний пороговий вузол на операційному підсилювачі з пороговою характеристикою. Режим

автоколивань в схемі забезпечується позитивним зворотним зв'язком, який охоплює операційний підсилювач з його виходу на неінвертувальний вхід за допомогою подільника напруги на резисторах $R1, R2$. Часозадавальне коло, що складається з конденсатора C та резистора R і забезпечує процес перемикавання схеми з одного тимчасово стійкого стану в другий, ввімкнене між виходом ОП та інвертувальним входом в коло негативного зворотного зв'язку. Для нормальної роботи мультивібратора позитивний зворотний зв'язок має бути сильнішим.

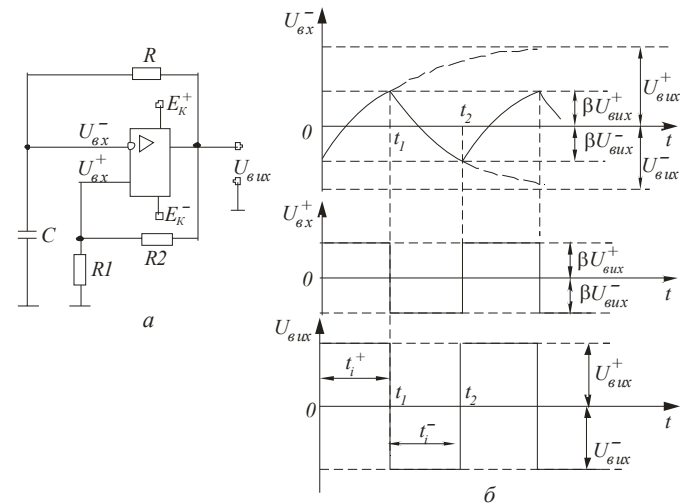


Рис. 6.43. Наведені:

a – схема автоколивного мультивібратора на ОП; *б* – часові діаграми роботи мультивібратора

Суть перебігу процесів у мультивібраторі полягає ось у чому. Припустимо, що в інтервалі часу від $t=0$ до $t=t_1$ рівень напруги на виході операційного підсилювача $U_{\text{вих}} = U_{\text{вих}}^+ \approx E_{\text{К}}^+$. Тоді напруга на неінвертувальному вході також позитивна і стала: $U_{\text{вх}}^+ = \beta U_{\text{вих}}^+$, де $\beta = R_1 / (R_1 + R_2)$, а напруга на інвертувальному вході, яка дорівнює напрузі на конденсаторі ($U_{\text{вх}}^- = u_c$), експоненціально збільшується, прагнучи до асимптотичного рівня $U_{\text{вих}}^+$ внаслідок зарядження конденсатора через резистор R . У момент часу $t=t_1^+$ $U_{\text{вх}}^- = U_{\text{вих}}^+$, і операційний підсилювач входить у підсилювальний режим. Після цього вихідна напруга зменшується, а отже, зменшується через подільник $R1, R2$ напруга $U_{\text{вх}}^+$, що викликає подальше зменшення вихідної напруги, і т. інше.

Такий лавиноподібний регенеративний процес закінчується тим, що $U_{\text{вих}}$ стрибкоподібно досягає рівня $U_{\text{вих}}^- \approx -E_K$, а $U_{\text{вих}}^+ = \beta U_{\text{вих}}^-$ (відбувається перемикання ОП у протилежний стан).

Тепер конденсатор C розряджається через резистор R та вихід ОП, і напруга на інвертувальному вході зменшується з тією самою сталою часу $\phi = RC$, що й під час зарядження конденсатора, прагнучи до асимптотичного рівня $U_{\text{вих}}^-$. У момент $t = t_2$, коли під час перезарядження напруга на конденсаторі (інвертувальному вході) зрівняється з напругою на неінвертувальному вході, знов відбувається перемикання ОП. Цим завершується формування негативного імпульсу вихідної напруги тривалістю t_i^- . У подальшому процеси повторюються із заданою періодичністю. При цьому щільність імпульсної напруги дорівнює двом. Період коливань імпульсної напруги симетричного мультівібратора за рівності тривалостей підтримування високого й низького рівнів напруги ($t_i^+ = t_i^- = t_i$)

$$T = t_i^+ + t_i^- = 2t_i. \quad (6.81)$$

Частота повторення імпульсів

$$f = 1/T = 1/2t_i. \quad (6.82)$$

Інтервал часу t_i , можна визначити, наприклад, через інтервал часу t_i^+ , протягом якого відбувається перезарядження конденсатора C через резистор R в колі з напругою $U_{\text{вих}}^+$ від $- \beta U_{\text{вих}}^-$ до $\beta U_{\text{вих}}^+$ (рис. 6.43б). Напруга перезарядження конденсатора

$$u_c(t) = U_c(\infty) - [U_c(\infty) - U_c(0)]e^{-t/\tau}, \quad (6.83)$$

де $U_c(\infty) = U_{\text{вих}}^+$; $U_c(0) = \beta U_{\text{вих}}^-$; $\phi = RC$.

Отже,

$$U_c(t) = U_{\text{вих}}^+ - (U_{\text{вих}}^+ + \beta U_{\text{вих}}^-)e^{-t/\tau} \quad (6.84)$$

Прийнявши у виразі (6.122) $U_c(t_i) = \beta U_{\text{вих}}^+$, отримаємо

$$t_i = \phi \ln \frac{\beta U_{\text{вих}}^- + U_{\text{вих}}^+}{U_{\text{вих}}^+ - \beta U_{\text{вих}}^-}. \quad (6.85)$$

За повної симетрії вихідного сигналу відносно нульового рівня ($U_{\text{вих}}^+ = U_{\text{вих}}^-$) маємо

$$t_i = \phi \ln[(1 + \beta)/(1 - \beta)] = \phi \ln(1 + 2R_1 / R_2). \quad (6.86)$$

Частота повторення імпульсів

$$f = 1/2\phi \ln(1 + 2R_1 / R_2). \quad (6.87)$$

Несиметричний мультивібратор на ОП можна створити за схемою симетричного мультивібратора, замінивши в ній резистор R на коло з двох діодних ключів (рис. 6.44а). При цьому сталі часу $\phi = R'C$ та $\phi' = R''C$ для позитивних та негативних імпульсів, які проходять по чергово через резистори R' та R'' , можна зробити різними $R' \neq R''$, що забезпечує отримання необхідної щільності генерованих імпульсів. Форму вихідних імпульсів для $R'' > R'$ зображено на рис. 6.44б. Тривалість вихідних імпульсів t_i^+ та t_i^- розраховують за формулою (6.86) з підставленням відповідної сталої часу ϕ та ϕ' , а частоту повторення імпульсів – за формулою $F = 1/(t_i^+ + t_i^-)$.

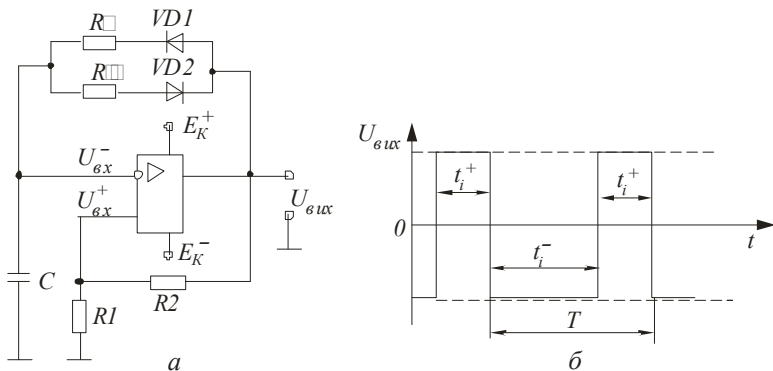


Рис. 6.44. Наведені:

а – схема несиметричного мультивібратора на ОП; *б* – форма вихідних імпульсів мультивібратора на ОП

Опір резисторів R , R_1 , R_2 вибирають з урахуванням максимально допустимого вихідного струму ОП.

При цьому розрахункова формула з урахуванням того, що $E_K^+ = E_K^- = E_K$ і $U_{вих}^+ = U_{вих}^- \approx E_K$, має вигляд

$$E_K \left(\frac{1}{R_n} + \frac{1}{R_1 + R_2} + \frac{1+B}{R} \right) \ll I_{вих \max}, \quad (6.88)$$

де R_n – опір зовнішнього навантаження мультивібратора.

Загальмовані мультивібратори працюють у режимі очікування. У такому режимі мультивібратор має один стан стійкої рівноваги. Імпульси прямокутної форми формуються лише після надходження імпульсу запуску, який переводить мультивібратор із стійкого стану рівноваги до тимчасово стійкого стану. Момент закінчення тимчасово стійкого стану визначається колом, яке задає час. Таким чином, під впливом імпульсу запуску загальмований мультивібратор виробляє один прямокутний

імпульс, після чого повертається до стану стійкої рівноваги. Змінюючи сталу часу (дискретно або плавно) часозадавального кола, можна регулювати тривалість вихідних імпульсів у широких межах. Загальмований мультівібратор ще називають одновібратором, спусковою схемою, одноктактним релаксатором, кіп-реле і т. інше. Однак незалежно від назви загальмований мультівібратор являє собою пристрій з позитивним зворотним зв'язком, що має один стійкий та один тимчасово стійкий стан рівноваги.

Загальмований мультівібратор на біполярних транзисторах можна створити з автоколивного мультівібратора з колекторно-базовим позитивним зворотним зв'язком (див. рис. 6.45а), якщо його примусово закрити в одному із тимчасово стійких станів, перетворивши його в стійкий стан. Цього можна домогтися, якщо, наприклад, хоча б один із зв'язків між схемами комутації за змінним струмом замінити на зв'язок за постійним струмом (рис. 6.40а).

Стійким є стан, за якого транзистор $VT1$, насичений струмом, який протікає через резистор $R_{Б1}$. При цьому конденсатор $C2$ заряджений практично до напруги джерела живлення ($U_{C2} = E_K - I_{КБ02} R_{К2} - U_{БЕ1} \approx E_K$), а конденсатор $C1$ розряджений. Транзистор $VT2$ закритий, що забезпечується подачею на його емітерний перехід через резистор $R_{ЗМ}$ напруги зміщення ($-U_{ЗМ}$). Вочевидь, що цей стан може зберігатися нескінченно довго, тому що за цього струми та напруги всіх елементів схеми незмінні з часом.

Запуск загальмованого мультівібратора здійснюється подачею на емітерний перехід транзистора $VT2$ через резистор $R_{ВХ}$ імпульсу позитивної полярності. Параметри цього імпульсу (амплітуда та тривалість) вибираються з умови короткочасного відкриття транзистора $VT2$. Зменшення напруги $U_{КЕ2} = U_{ВИХ2}$, яке виникає при цьому, призводить до появи на базі транзистора $VT1$ негативного зміщення ($u_{БЕ1} = u_{ВИХ2} - u_{C2}$) та, внаслідок дії механізму ПЗЗ, його форсованого запирання. Збільшення напруги $u_{КЕ1} = u_{ВИХ1}$ переводить транзистор $VT2$ у режим насичення. При цьому його базовий струм в міру зарядження конденсатора $C1$ спадає від $I_{Б21} \approx E_K / R_{К1}$ до усталеного значення $I_{Б2 нас} \approx E_K / (R_{К1} + R_{Б})$. Новий стан схеми є квазіусталеним, бо він підтримується лише доки, поки на базі транзистора $VT1$ присутня запирна напруга, тобто поки не розрядиться конденсатор $C2$. Тому для тривалості вихідного імпульсу за аналогією з (6.76) можна записати

$$t_i = t_1 - t_0 = 0,7R_{Б1}C_2. \quad (6.89)$$

Як впливає з схеми мультівібратора (рис. 6.45а), швидкість зміни напруги $u_{ВИХ1}$ за запирання $VT1$ визначається процесом зарядження конденсатора $C1$ (рис. 6.45б). Тому

$$t_{\phi} \approx 2,3R_{B2}R_{K1}C_1/(R_{B2} + R_{K1}). \quad (6.90)$$

Після насичення транзистора $VT1$ та формування зрізу імпульсу $u_{вих1}$ процеси в схемі не завершуються. Це пояснюється тим, що струми та напруги її елементів не відповідають стійкому стану рівноваги. Тому для повернення схеми в початковий стан потрібен деякий час, який зветься часом відновлення $t_{відн}$. Цей час визначається процесом заряду конденсатора $C2$ до напруги живлення та визначається виразом

$$t_{відн} \approx 4R_{K2}C_2. \quad (6.91)$$

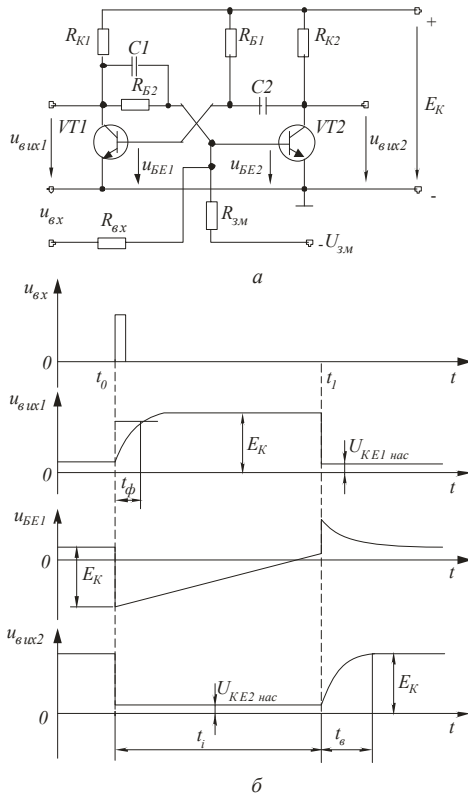


Рис. 6.45. Наведені:
 а – схема загальмованого мультивібратора на БТ;
 б – часові діаграми процесу зарядження конденсатора

Якщо наступний імпульс запуску з'явиться на вході схеми раніше, ніж закінчиться інтервал відновлення, на виході мультівібратора буде сформований імпульс тривалістю меншою, ніж t_i , визначеною відповідно до (6.89).

Проведений аналіз показує, що у загальмованому мультівібраторі конденсатор C_2 , як і в автогенераторній схемі, виконує роль часозадавального конденсатора, який визначає тривалість вихідного імпульсу всього пристрою. Конденсатор C_1 є форсуєчим. Він, як і конденсатори в тригері, лише прискорює процес перемикання транзисторів схеми і тому може бути відсутнім.

На практиці широке застосування одержала схема загальмованого мультівібратора з емітерним зв'язком (рис. 6.46а). Схема вміщує двокаскадний транзисторний ключ, в якому один зв'язок між каскадами здійснюється за допомогою конденсатора C , а інший – спільним резистором у колі емітерів R_E .

У початковому стані стійкої рівноваги транзистор $VT1$ закритий, а транзистор $VT2$ відкритий і знаходиться в режимі насичення, тому що резистор R_E вибирають таким чином ($R_E \leq h_{21E} R_{K2}$), щоб через нього протікав базовий струм, достатній для насичення $VT2$.

За рахунок емітерного струму транзистора $VT2$ на спільному резисторі R_E створюється спад напруги $U_E = I_{E2} R_E$ з указаною на рисунку полярністю, а за рахунок джерела живлення E_K на нижньому плечі подільника R_1, R_2 – спад напруги U_{R2} . Якщо виконується умова $|U_E| > |U_{R2}|$, то на базу транзистора $VT1$ подається позитивна напруга U_{BE1} , яка запирає його. Конденсатор C при цьому виявляється зарядженим до напруги $U_c = E_K - U_E$ з указаною на рисунку полярністю. Зарядження конденсатора відбувається по колу: $+E_K - R_E$ – емітер-база $VT2$ – C – $R_{K1} - (-E_K)$.

За подачі на вхід одновібратора у момент часу t_1 (див. рис. 6.46б) імпульсу запуску негативної полярності з амплітудою, яка перевищує напругу на базі ($|U_{вх}| > |U_{B1}|$), транзистор $VT1$ починає відкриватися і напруга на його колекторі одержує деякий приріст. Через те, що напруга на конденсаторі C миттєво змінитися не може, цей приріст позитивної напруги передається на базу транзистора $VT2$, прикриваючи його. При цьому зменшується спад напруги на резисторі R_E за рахунок струму I_E , що зменшується. Це сприяє подальшому відкриттю транзистора $VT1$. Цей регенеративний процес зростає лавиноподібно і закінчується закриванням транзистора $VT2$, напруга на колекторі якого (на виході одновібратора) зменшується приблизно до напруги джерела живлення $-E_K$, та насиченням транзистора $VT2$. Закритий стан транзистора $VT2$ підтримується напругою на конденсаторі C , тому що ліва його обкладка

приєднана тепер через насичений транзистор $VT1$ до емітера транзистора $VT2$ і $u_{BE2} \approx U_c > 0$.

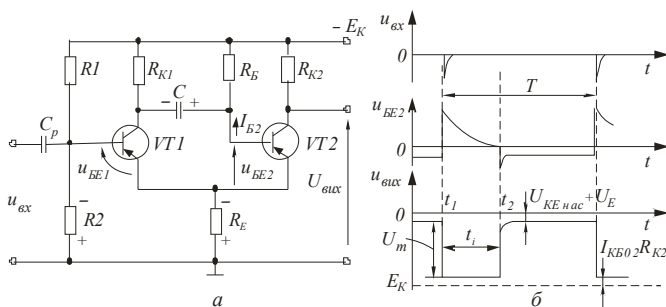


Рис. 6.46 Наведені:

a – схема загальмованого мультивібратора з емітерним зв’язком;
б – часові діаграми процесу перезарядження конденсатора

Такий стан одновібратора є тимчасово стійким. Оскільки тепер конденсатор C починає перезаряджатися по колу: $+E_K - R_E -$ емітер-колектор $VT1 - C - R_B - (-E_K)$ і напруга на ньому, а отже, на базі транзистора $VT2$ U_{BE2} зменшується (див. рис. 6.46б). Коли ця напруга у момент часу t_2 досягне нульового рівня, транзистор $VT2$ відкривається і в схемі виникає регенеративний процес перевертання, аналогічний описаному вище, як результат якого одновібратор повертається в початковий стійкий стан.

Тривалість імпульсу, що формується на колекторі транзистора $VT2$, від моменту подачі імпульсу запуску до закінчення тимчасово стійкого стану визначається тими самими співвідношеннями, що і для автоколивного мультивібратора

$$t_i = 0,7CR_B. \quad (6.92)$$

Час відновлення одновібратора визначається часом зарядження конденсатора C і приблизно дорівнює

$$t_{\text{відн}} \approx 3\Phi_{\text{зар}} \approx 3C(R_{K1} + R_E). \quad (6.93)$$

Для нормальної роботи одновібратора період повторення імпульсів запуску не має бути меншим повного циклу його роботи

$$T \geq t_i + t_{\text{відн}}. \quad (6.94)$$

Амплітудне значення імпульсу на виході одновібратора визначається співвідношенням

$$U_m = E_K R_{K2} / (R_{K2} + R_E). \quad (6.95)$$

Загальмовані мультивібратори, в яких задають час два конденсатори, є в серії 218 інтегральних мікросхем. А в серії 119 є загальмовані мультивібратори з одним конденсатором, що задає час. Розглянемо принцип роботи загальмованого мультивібратора 119ГФ3 з одним конденсатором, що задає час (рис. 6.47а).

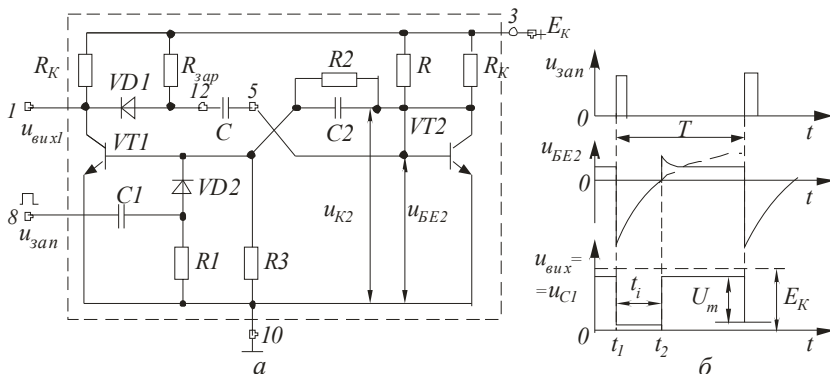


Рис. 6.47. Наведені:

- а – схема загальмованого мультивібратора 119ГФ3 з одним конденсатором;
- б – часові діаграми процесу роботи мультивібратора

У вихідному стані транзистор $VT2$ відкритий фіксованим базовим струмом, який протікає через резистор R , верхній кінець якого з'єднаний з джерелом колекторного живлення E_K . Через те, що напруга на колекторі цього відкритого транзистора мала, напруга на базі транзистора $VT1$ з урахуванням коефіцієнта передачі подільника напруги $R2, R3$ близька до нуля, тобто $VT1$ закритий. Напруга на колекторі закритого транзистора $VT1$ майже дорівнює напрузі джерела живлення (рис. 6.47б). Конденсатор C через ділянку емітер-база відкритого транзистора $VT2$ заряджений до напруги $U_C(0) \approx E_K - U_{BE2}$, де U_{BE2} – напруга на базі.

З подачею до входу виведення 8 мультивібратора у момент часу t_1 (рис. 6.47б) імпульсу запуску $U_{зап}$ позитивної полярності діод $VD2$ пропускає до бази транзистора $VT1$ лише позитивний, попередньо скорочений диференціюючим колом ($C1, R1$) короткий імпульс. При цьому транзистор $VT1$ починає відкриватися й напруга u_C дещо зменшується.

Оскільки напруга на конденсаторі C миттєво змінитися не може, то цей приріст негативної напруги передається до бази транзистора VT_2 , підзакриваючи його. Напруга u_{C_2} при цьому збільшується, що завдяки конденсатору прискорення C_2 призводить до збільшення напруги на базі транзистора VT_1 . Цей регенеративний процес зростає лавиноподібно і закінчується закриванням транзистора VT_2 і насиченням транзистора VT_1 , напруга на колекторі якого u_C (на виході мультивібратора) зменшується до напруги насичення транзистора $U_{KE\text{ нас}}$. Увесь негативний потенціал правої обкладки конденсатора C прикладається до бази транзистора VT_2 .

Але такий стан мультивібратора є тимчасово стійким. Конденсатор C починає перезаряджатися в колі $+E_K - R - C - VD_1$ – емітер-колектор $VT_1 - (-E_K)$, і напруга U_{BE_2} на базі транзистора VT_2 збільшується. Коли ця напруга у момент часу t_2 досягає нульового рівня, транзистор VT_2 відкривається, і в схемі виникає регенеративний процес перевертання, аналогічний до описаного вище, як результат якого мультивібратор повертається у початковий стан.

Тривалість імпульсу, який формується на колекторі транзистора VT_1 , від моменту подавання імпульсу запуску до закінчення тимчасово стійкого стану,

$$t_1 = RC \ln(2 - 3\alpha), \quad (6.96)$$

де $\alpha = U_D / E_K$, U_D – напруга на діоді.

Якщо врахувати, що для мікросхеми 119ГФЗ $E_K = 3\text{ В}$ та $U_D = 0,5 \dots 0,6\text{ В}$, то відповідно до виразу (6.96)

$$t_i = 0,4RC. \quad (6.97)$$

Час відновлення загальмованого мультивібратора дорівнює часу заряду конденсатора C

$$t_{\text{відн}} \approx 3\phi_{\text{зар}} \approx 3CR_{\text{зар}}.$$

Для нормальної роботи схеми період повторення імпульсів запуску має бути не меншим, ніж повний цикл його роботи

$$T > t_i + t_{\text{відн}}. \quad (6.98)$$

Амплітуду вихідних імпульсів, як і для автоколивних мультивібраторів, можна розрахувати за формулою (6.78). Вихідну напругу доцільно знімати з колектора транзистора VT_1 , адже коло корекції з діода VD_1 та резистора $R_{\text{зар}}$ забезпечує корекцію форми імпульсу, як і в автоколивних мультивібраторах (див. рис. 6.41а). Конденсатор C навісного типу приєднаний до виведень 5 та 12 мікросхеми.

Принципова схема та схема ввімкнення загальмованого мультівібратора 218ГФ2 з двома конденсаторами, які задають час (як і в попередньому варіанті, також навісного типу), показана на рис. 6.48а,б. Розглянемо її особливості. У початковому стані схеми транзистор $VT1$ відкритий, адже його база через резистори $R1$ та $R2$ приєднана до джерела живлення $+E_K$, а транзистор $VT2$ – закритий, бо його база через резистор $R5$ з'єднана з корпусом. Запускається мультівібратор імпульсами негативної полярності, попередньо скороченими диференціюючим колом $R3, C3$. Таким чином, після запуску закривається транзистор $VT1$. Коло з послідовно ввімкнених діодів $VD4$ та $VD5$ підвищує заводостійкість схеми. Вихідну напругу можна знімати з колекторних кіл обох транзисторів, які мають кола корекції форми імпульсів ($VD1, R_{з\text{ап}}$ та $VD2, R_{з\text{ап}}$).

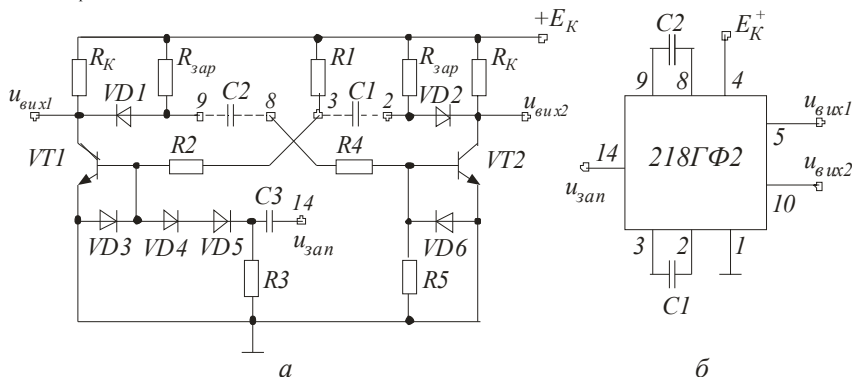


Рис. 6.48. Наведені схеми загальмованого мультівібратора 218ГФ2 з двома конденсаторами:
а – принципова, б – ввімкнення

Загальмовані мультівібратори на операційних підсилювачах. Схеми таких мультівібраторів створюють зі схем автоколивних мультівібраторів, забезпечуючи переведення останніх з автоколивного режиму і в режим очікування. Конденсатор, який задає час у схемі загальмованого мультівібратора на ОП, можна ввімкнути в коло зворотного зв'язку за інвертувальним або неінвертувальним входом. Мультівібратори другого виду з конденсатором в колі позитивного зворотного зв'язку мають найгірші характеристики і використовуються рідко. Схему загальмованого мультівібратора з ввімкненням конденсатора у коло негативного зворотного зв'язку за інвертувальним входом показано на рис. 6.49а. Вона отримана зі схеми автоколивного мультівібратора (див. рис. 6.43а), де паралельно конденсатору C ввімкнено

додатковий діод VD1 та введено коло запуску з елементів C1, R2, VD2. Діод VD1 забезпечує режим очікування роботи мультивібратора. Коло диференціювання C1, R2 формує імпульси запуску малої тривалості. Через діод VD2 до інвертувального входу операційного підсилювача надходять імпульси лише позитивної полярності.

У стані стійкої рівноваги мультивібратора (інтервал часу $0 - t_1$), який визначається петлею позитивного зворотного зв'язку, напруга на виході $U_{вих}^- \approx E_K^-$. Безперечно, що

$$U_{вих}^+ = \gamma U_{вих}^- = \{(R_1 \parallel R_2) / [(R_1 \parallel R_2) + R_3]\} U_{вих}^-$$

має низький негативний рівень, а напруга $U_{вих}^-$, яка збігається з напругою на відкритому діоді VD1, майже дорівнює нулю.

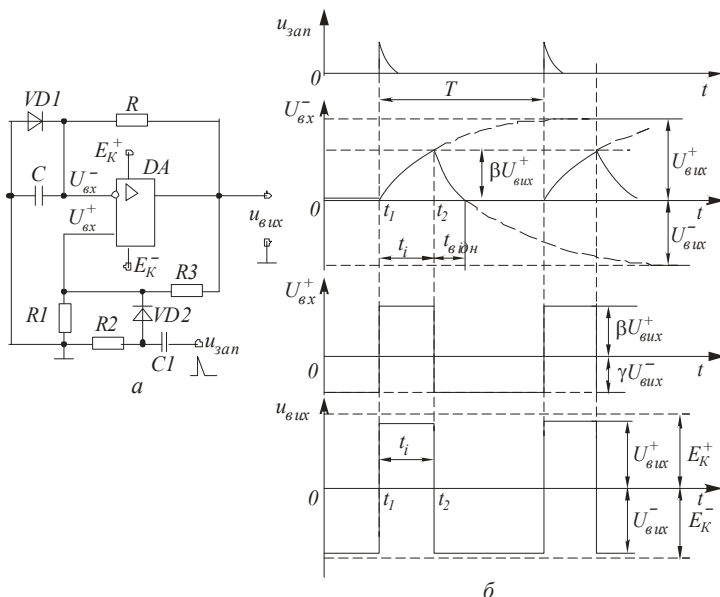


Рис. 6.49. Наведені:

a – схема загальмованого мультивібратора на ОП з ввімкненням конденсатора у коло негативного зворотного зв'язку за інвертувальним входом; *б* – часові діаграми процесу роботи загальмованого мультивібратора на ОП

Імпульс запуску з амплітудою $U_{мзап} > |U_{вих}^-|$, який надходить у момент часу t_1 до неінвертувального входу ОП, викликає розвиток лавноподібного процесу перемикання мультивібратора завдяки дії позитивного зворотного зв'язку через резисторний дільник напруги R1, R3. При цьому напруга на виході стрибком збільшується до $U_{вих}^+ \approx E_K^+$, і

мультивібратор переходить у тимчасово стійкий стан. Напруга на неінвертувальному вході змінюється на позитивну $U_{\text{вх}}^+ = \nu U_{\text{вх}}^+$, де $\nu = R_1 / (R_1 + R_3)$ – нове значення коефіцієнта передачі напруги з виходу ОП на неінвертувальний вхід ($\nu \neq \tau$), адже діод $VD2$ внаслідок зміни полярності вихідної напруги зміщується в зворотному напрямі і від'єднує елементи $R2$, $C1$ від подільника напруги $R1, R3$. Позитивний рівень вихідної напруги закриває відкритий до цього моменту діод $VD1$, і конденсатор C починає заряджатися в колі з резистором R . Напруга на конденсаторі $u_c = U_{\text{вх}}^-$ експоненціально зростає до асимптотичного рівня $U_{\text{вх}}^+$. Коли у момент часу t_2 $U_{\text{вх}}^- = U_{\text{вх}}^+ = \beta U_{\text{вх}}^+$ ОП входить у підсилювальний режим, напруга на виході зменшується. При цьому як результат дії зворотного зв'язку зменшується також вхідна напруга $U_{\text{вх}}$, що викликає подальше зменшення вихідної напруги і т. інше. Розвиток регенеративного процесу призводить до перевертання мультивібратора (підсилювач спрацьовує як двохходовий компаратор) і закінчення процесу формування імпульсу позитивної полярності. Одновібратор повертається до стійкого стану рівноваги.

Процес зарядження конденсатора C описує рівняння (6.83), в якому $u_c(\infty) = U_{\text{вх}}^+$, $\phi = RC$,

$$u_c(t) = U_{\text{вх}}^+ (1 - e^{-t/\tau}). \quad (6.99)$$

У процесі зарядження напруга на конденсаторі не досягає $U_{\text{вх}}^+$, оскільки у момент часу t_2 ($U_{\text{вх}}^- = u_c = \nu U_{\text{вх}}^+$) ОП повертається у початковий стан, тому, прийнявши в рівнянні (6.99) $u_c(t_i) = \nu U_{\text{вх}}^+$, визначимо тривалість вихідного імпульсу

$$t_i = \phi \ln[1/(1-\nu)] = \phi \ln(1 + R_1 / R_3). \quad (6.100)$$

Час відновлення стійкого стану мультивібратора $t_{\text{відн}}$ визначається процесом перезарядження конденсатора через резистор R та вихід ОП, який згідно з рівнянням (6.74), де $U_c(0) = \nu U_{\text{вх}}^+$, $u_c(\infty) = -U_{\text{вх}}^+$ (полярність напруги на виході ОП змінилася), описується залежністю

$$u_c(t) = (\nu U_{\text{вх}}^+ + U_{\text{вх}}^-) e^{-t/\tau}. \quad (6.101)$$

Через те, що в процесі перезарядження конденсатора, напруга на якому у момент часу $t = t_{\text{відн}}$ зменшується до нуля (рис. 6.49б), то, прийнявши в рівнянні (6.140) $U_c = 0$, а також $U_{\text{вх}}^+ = U_{\text{вх}}^-$, отримаємо

$$t_{\text{відн}} = \phi \ln(1 + \nu) = \phi \ln[(2R_1 + R_3)/(R_1 + R_3)]. \quad (6.102)$$

Порівнявши вирази (6.92) та (6.94) і враховуючи, що $\nu < 1$, переконуємося у правильності нерівності $t_{\text{відн}} < t_i$. Якщо в схемі (рис. 6.49а) змінити полярність вмикання діода $VD1$ (катод діода приєднати до корпусу), то вихідна напруга ОП в режимі стійкого стану мультивібратора буде позитивною, а полярність вихідних імпульсів – негативною.

Приклад 6.7. Розрахувати симетричний мультівібратор на біполярних транзисторах з такими параметрами: $U_m = 10 В$; $f = 5 кГц$; $t_{\phi} = 0,5 мкс$; $T, ^\circ C = 50^\circ C$.

Розв'язання. 1. Вибираємо схему рис. 6.40а.

2. Напруга джерела живлення

$$E_K \geq (1,1 \dots 1,2) U_m = 1,2 \cdot 10 = 12 В.$$

3. Вибираємо тип транзистора, параметри якого задовольняють умовам

$$f_{h_{21Б}} \geq \frac{1}{2p t_{\phi}} = \frac{1}{2p \cdot 0,5 \cdot 10^{-6}} = 320 кГц;$$

$$U_{КЕ \text{ макс доп}} = U_{КБ \text{ макс доп}} \geq 2E_K = 2 \cdot 12 = 24 В;$$

$$h_{21E} \geq \frac{3(Q-1)(K_{\text{нас}}+1)}{\ln 2} = \frac{3(2-1)(1+1)}{\ln 2} = 8,7,$$

$$\text{де } Q = T / t_i = \frac{1}{f t_i} = 2.$$

Вибираємо транзистор $n-p-n$ -типу КТ369Б, для якого $f_{гр} = 200 МГц$; $f_{h_{21Б}} > 320 кГц$;

$U_{КБ} = 45 В$; $U_{КЕ} = 45 В$; $I_{К \text{ доп}} = 250 мА$; $h_{21E} = 40 \dots 200$; $I_{КБ0} = 10 мкА$.

4. Вибираємо колекторний струм насичення транзистора

$$I_{К \text{ нас}} = 50 мА < I_{К \text{ доп}}.$$

5. Визначаємо колекторні та базові опори

$$R_K = \frac{E_K}{I_{К \text{ нас}}} = \frac{12}{50 \cdot 10^{-3}} = 240 Ом;$$

$$R_B = \frac{h_{21E} E_K}{(2 \dots 3) \left(\frac{E_K}{R_K} - h_{21E} I_{КБ0} \right)} = \frac{100 \cdot 12}{2,5 \left(\frac{12}{240} - 100 \cdot 10 \cdot 10^{-6} \right)} = 10,7 кОм.$$

Вибираємо $R_B = 10 кОм$.

6. Ємність конденсаторів

$$C_B = \frac{t_i}{R_B \ln \left(1 + \frac{E_K}{E_K + I_{КБ0} R_B} \right)} = \frac{100 \cdot 10^{-6}}{10 \cdot 10^3 \ln \left(1 + \frac{12}{12 + 10 \cdot 10^{-6} \cdot 10^4} \right)} = 14,6 нФ,$$

де $t_i = T/2 = 1/2 f = 1/2 \cdot 5 \cdot 10^3 = 100 \cdot 10^{-6} с$.

Вибираємо $C_B = 0,015 мкФ$.

Приклад 6.8. Розрахувати симетричний мультівібратор на операційному підсилювачі з частотою вихідних імпульсів $f = 4 кГц$ і амплітудою $U_m = 10 В$.

Розв'язання. 1. Вибираємо схему мультівібратора рис. 6.43а.

2. З довідника вибираємо ОП типу К140УД2А, у якого $U_{\text{вих}} = \pm 10 В$ за

$E_K = \pm 12,6 В$.

3. Приймаємо $C = 0,047 \text{ мкФ}$.

4. Опір резистора R визначаємо з виразу (6.125)

$$R = \frac{T}{2C \ln\left(1 + 2 \frac{R_1}{R_2}\right)} = \frac{1}{4 \cdot 10^3 \cdot 2 \cdot 0,047 \cdot 10^{-6} \ln(1 + 2 \cdot 0,1)} = 14,6 \text{ кОм},$$

де $R_1 / R_2 = 0,1$ – вибираємо.

Приймаємо стандартну величину $R = 15 \text{ кОм}$.

5. Вибираємо опір резистора $R_2 = R = 15 \text{ кОм}$.

6. Визначаємо опір резистора $R_1 = R_2 / 0,1 = 150 \text{ кОм}$.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Якими параметрами характеризуються електричні сигнали? 2. Що таке активна тривалість імпульсу? 3. Як визначаються тривалість фронту та зрізу імпульсу? 4. Що таке спад вершини імпульсу? 5. Що таке коефіцієнт заповнення? 6. Поясніть фізичні процеси, які відбуваються в диференціюючому колі за дії на його вході прямокутних імпульсів напруги. 7. Як змінюється форма напруги на виході диференціюючого кола, якщо змінювати опір резистора R , ємність C , тривалість і період вхідних прямокутних імпульсів? 8. У чому різниця прохідного кола від диференціюючого? 9. Як впливає на форму вихідного імпульсу диференціюючого кола паразитна ємність, яка шунтує резистор, і внутрішній опір генератора імпульсів? 10. Поясніть фізичні процеси, які відбуваються в інтегруючому колі за дії на його вході прямокутних імпульсів напруги. 11. Як змінюється форма вихідного сигналу інтегруючого кола, якщо змінити опір кола, ємність, тривалість і період вхідних прямокутних імпульсів? 12. Чим визначається напруга вмикання послідовного діодного ключа? 13. Які граничні значення має кут нахилу передавальної характеристики діодних ключів? 14. Як впливає місце ввімкнення джерела на вигляд передавальної характеристики діодних ключів різних типів? 15. Чим визначаються інерційні властивості напівпровідникового діода? 16. Що таке ефект модуляції опору бази діода? 17. Як бар'єрна ємність діода впливає на процеси встановлення напруги на діоді під час його вмикання? 18. Як рівень інжекції пов'язаний з інерційними властивостями напівпровідникового діода під час його вмикання? 19. Чому безпосередньо після перемикання вхідної напруги напівпровідниковий діод має практично нульовий опір? 20. Які відміни має перехідний процес у послідовному ключі за вхідної напруги у вигляді однополярних імпульсів? 21. Від чого залежить тривалість дії післяінжекційної напруги? 22. Чому спад напруги на насиченому транзисторі менше спаду напруги на прямо зміщеному діоді? 23. Доведіть, чому спад напруги на насиченому транзисторі практично не залежить від сигналу керування. 24. Чому транзисторна схема комутації характеризується двома статичними передавальними характеристиками, водночас для діодної схеми існує тільки одна така характеристика? 25. Що таке коефіцієнт насичення біполярного

транзистора? **26.** Доведіть, чому потужність, яка розсіюється в транзисторі в режимі пасивного вимикання, більша потужності в режимі глибокої відсічки. **27.** Як визначити параметри кола керування біполярного транзистора для забезпечення режимів пасивного вимикання та глибокої відсічки? **28.** У чому причина виникнення перехідних процесів під час перемикання ключа на біполярному транзисторі? **29.** Які можна виділити стадії вмикання біполярного транзистора? **30.** Сформулюйте умови, ввімкнення яких дозволяє виділити три етапи ввімкнення біполярного транзистора. **31.** Чим відрізняються процеси перемикання дрейфових і дифузійних транзисторів? **32.** Як час життя неголовних носіїв у ділянці бази впливає на тривалість фронту та спаду колекторного струму біполярного транзистора? **33.** Чому процес ввімкнення біполярного транзистора не закінчується в момент $i_K = I_{Кнас}$? **34.** Які фази вимкнення біполярного транзистора можна виділити? **35.** Як змінюється колекторний струм на інтервалі розсмоктування неголовних носіїв у ділянці бази? **36.** Як перехідні процеси перемикання біполярного транзистора пов'язані з частотою керуючої напруги? **37.** Чому застосування форсууючого конденсатора у базовому колі біполярного транзистора зменшує час його перемикання? **38.** Якими способами можна забезпечити роботу біполярного транзистора без заходу в режим насичення? **39.** Назвіть відмінність статичних передавальних характеристик транзисторних ключів на польових і біполярних транзисторах. **40.** Чим відрізняються процеси перемикання біполярного і польового транзисторів? **41.** Які параметри впливають на тривалість перехідних процесів у ключі на МОН-транзисторі з активним навантаженням? **42.** Доведіть, що в ключі з навантажувальним МОН-транзистором останній виконує роль нелінійного елемента. **43.** Яка схема комутації реалізується у КМОН-ключі? **44.** За яких умов КМОН-ключ забезпечує найбільш економічний режим роботи? **45.** Чому зміна відносної тривалості відкритого стану транзисторного ключа призводить до зміни потужності, яка виділяється в навантаженні? **46.** Поясніть, за яких умов стан рівноваги називається стійким, а за яких квазістійким? **47.** Які умови треба виконати для побудови схеми тригера? **48.** Які існують основні схеми побудови тригерів? **49.** Яку роль виконують ємності кіл зв'язку в схемах тригерів? **50.** Якими параметрами визначається максимальна частота перемикання тригера? **51.** Докажіть, чому в схемі тригера з емітерним зв'язком введення в емітерні кола транзисторів спільного резистора забезпечує формування кола ПЗЗ. **52.** Порівняйте характеристики симетричного тригера та тригера з емітерним зв'язком. **53.** Як відбувається зміна стану тригера? **54.** Який пристрій зветься мультивібратором? **55.** Яку роль у схемах мультивібраторів виконують конденсатори зв'язку? **56.** Які існують принципіві відмінності між схемами автоколивних і загальмованих мультивібраторів? **57.** Якими процесами визначаються тривалості фронту та зрізу вихідних імпульсів різних мультивібраторів? **58.** З яких умов за заданої частоти перемикання можна визначити мінімальну тривалість імпульсів автоколивних мультивібраторів? **59.** Які умови треба виконати для того, щоб у схемах тригера і загальмованого мультивібратора відмовитися від додаткового джерела зміщення? **60.** Намалюйте часову діаграму зміни напруги на конденсаторах симетричного мультивібратора.

РОЗДІЛ 7

АРИФМЕТИЧНІ ОСНОВИ ЦИФРОВИХ ПРИСТРОІВ

7.1. Системи числення

Існуючі системи числення поділяються на *позиційні* та *непозиційні*.

Під системою числення розуміють сукупність різних способів позначення чисел. Якщо для запису числа одна й та сама цифра має різне значення (вагу), яке визначається позицією, в якій вона знаходиться, то така система числення називається *позиційною*. Від однієї позиції (розташування) до іншої значення цифр у позиційній системі змінюються за визначеним законом.

У *непозиційних* системах значення конкретної цифри стає та не залежить від її розташування у записі числа. Наприклад, у числі XXVII значення цифри X не залежить від її місця розташування у записі числа. Воно всюди дорівнює 10. Запис чисел у такій системі, як ми бачимо, дуже громіздкий, а проведення арифметичних операцій дуже складне.

В обчислювальній техніці застосовуються тільки позиційні системи числення. Числа в таких системах зображуються послідовністю цифр (цифр розрядів), розділених комою на дві групи: групу розрядів, що зображує цілу частину числа, та групу розрядів, що зображує дробову частину числа

$$\dots x_{n-1}x_{n-2} \dots x_2x_1x_0, x_{-1}x_{-2} \dots x_{-m}, \quad (7.1)$$

де x_0, x_1, x_2, \dots — цифри нульового, першого і т. ін. розрядів цілої частини числа; x_{-1}, x_{-2}, \dots — цифри першого, другого і т. ін. розрядів дробової частини числа.

Будь-яке число може бути зображене як сума значень x_i , помножених на деякий ваговий коефіцієнт p^i , значення якого залежить від місця (або позиції), яку займає символ у зображенні числа

$$A_p = x_{n-1}p^{n-1} + x_{n-2}p^{n-2} + \dots + x_1p^1 + x_0p^0 + x_{-1}p^{-1} + \dots + x_{-m}p^{-m} = \sum_{i=-m}^{n-1} x_i p^i, \quad (7.2)$$

де x_i — розрядний коефіцієнт ($x_i = 0, \dots, n-1$); p^i — ваговий коефіцієнт; p — основа системи числення; n — кількість знаків до коми; m — кількість знаків після коми.

Номер позиції цифри x_i називають його розрядом. Розряди з позитивними ступеннями p утворюють цілу частину числа A_p , з негативними ступеннями — дробову. Цифри x_n та x_{-m} відповідно є старшим та молодшим розрядами числа.

У звичайній *десятковій системі числення* ($p=10$) для запису цифр розрядів використовується набір з десяти символів: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9. При цьому будь-яке число, наприклад, $826,234_{10}$ (тут і далі індекс при

числі буде вказувати основу системи числення, в якій зображене число) в десятковій системі числення можна зобразити виразом (7.2)

$$\begin{array}{ccccccc}
 8 & 2 & 6 & , & 2 & 3 & 4 \\
 \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow \\
 10^2 & 10^1 & 10^0 & & 10^{-1} & 10^{-2} & 10^{-3}
 \end{array}
 = 8 \cdot 10^2 + 2 \cdot 10^1 + 6 \cdot 10^0 + 2 \cdot 10^{-1} + 3 \cdot 10^{-2} + 4 \cdot 10^{-3}.$$

Вагові коефіцієнти розрядів

Десяткова система числення, якою ми користуємося в повсякденному житті, не є найкращою з точки зору її технічної реалізації в цифрових пристроях. Відомі на сьогодні елементи, які мають десять стійких станів, наприклад, декатрони, мають невелику швидкість та складні для виготовлення. Критерієм для вибору p є мінімізація апаратних витрат за забезпечення достатньої завадостійкості. Математичне вирішення цієї задачі показало, що оптимальною за цих вимог є система числення з основою $e = 2, 718... \approx 3$. Проте практично створити таку систему складно та технічно недоцільно.

Широке розповсюдження в цифровій техніці знайшла позиційна система числення з основою $p = 2$ — *двійкова (бінарна) система числення*, яка складається з двох цифр — 0 та 1. Звідси й походження слова «*біт*», що означає «двійкова цифра», тобто 0 або 1. Двійкова система дозволяє найефективніше відобразити інформацію за допомогою електричних цифрових сигналів, якщо, наприклад, низький рівень напруги або відсутність імпульсу позначити як логічний нуль (лог. 0), а високий рівень напруги або наявність імпульсу — як логічну одиницю (лог. 1). Таким чином, вся інформація може бути зображена у вигляді ланцюжка з 0 та 1.

Будь-яке число A_2 в двійковій системі, яке має набір цифр $\{0, 1\}$, можна зобразити виразом (7.2), який дає десятковий еквівалент. Наприклад, запис $A_2 = 10011,011_2$ відповідає в десятковій системі числення числу

$$\begin{array}{ccccccccccc}
 1 & 0 & 0 & 1 & 1 & , & 0 & 1 & 1 & 2 & \\
 \downarrow & \downarrow & \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow & \downarrow & \\
 2^4 & 2^3 & 2^2 & 2^1 & 2^0 & & 2^{-1} & 2^{-2} & 2^{-3} & &
 \end{array}
 = (1 \cdot 2^4 + 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2} + 1 \cdot 2^{-3})_{10} = 19,375_{10}$$

Вагові коефіцієнти розрядів

Трійки сусідніх бітів, починаючи з молодшого біту двійкового числа, утворюють *тріади*. Чотири сусідніх біти називають *тетрадою*, групу з 8 біт називають *байтом*, а з 16 біт — *словом*. Таким чином, байт складається з двох тетрад (молодшої та старшої, розташованої ліворуч від молодшої тетради), а машинне слово — відповідно з двох байтів (молодшого та старшого, ліворуч від молодшого байту). Сукупність з $1024 = 2^{10}$ байт називають *кілобайтом* (1К=1 Кбайт =1024 байт = 2^{10} байт). У свою чергу, 1024 кілобайт називають *мегабайтом*, що призводить до таких співвідношень:

1М=1 Мбайт = 1024 Кбайт = 2^{10} Кбайт = 1048576 байт = 2^{20} байт. Нарешті, 1024 (2^{10}) Мбайт називають гігабайтом, тобто 1Г=1 Гбайт = 1024 Мбайт = 2^{10} Мбайт = 1048576 Кбайт. Сучасні персональні ЕОМ можуть зберігати в своїй пам'яті на жорстких магнітних дисках цифрову інформацію обсягом у десятки та сотні гігабайт.

Вісімкова система числення має основу $p=8$. Отже, для зображення цифр розрядів має використовувати вісім різних символів, за які обрані: 0, 1, 2, 3, 4, 5, 6, 7 (відзначимо, що символи 8 та 9 тут не використовуються і в запису чисел зустрічатися не повинні). Наприклад, запису $635,46_8$ у десятковій системі числення відповідало б таке число

$$\begin{array}{cccccc} 6 & 3 & 5 & , & 4 & 6_8 & = (6 \cdot 8^2 + 3 \cdot 8^1 + 5 \cdot 8^0 + 4 \cdot 8^{-1} + 6 \cdot 8^{-2}) = \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & = 413,59375_{10} \\ 8^2 & 8^1 & 8^0 & & 8^{-1} & 8^{-2} & \end{array}$$

Вагові коефіцієнти розрядів

тобто запис $635,46_8$ означає число, яке вміщує шість разів по $8^2 = 64$, три рази по $8^1 = 8$, п'ять разів по $8^0 = 1$, чотири рази по $8^{-1} = 1/8$, шість разів по $8^{-2} = 1/64$.

Шістнадцяткова система числення має основу $p=16$ і для запису цифр розрядів має використовуватися набір з 16 символів: 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E, F. У ньому використовуються 10 арабських цифр, і до потрібних шістнадцяти їх доповнюють шістьма початковими літерами латинського алфавіту. При цьому символ A відповідає кількості, яка в десятковій системі числення дорівнює 10, B-11, C-12, D-13, E-14 та F-15.

При цьому запис $AB8,E2F_{16}$ відповідає наступному числу в десятковій системі числення

$$\begin{array}{cccccc} A & B & 8 & , & E & 2 & F_{16} & = (10 \cdot 16^2 + 11 \cdot 16^1 + 8 \cdot 16^0 + 14 \cdot 16^{-1} + \\ \downarrow & \downarrow & \downarrow & & \downarrow & \downarrow & \downarrow & + 2 \cdot 16^{-2} + 15 \cdot 16^{-3})_{10} = \\ 16^2 & 16^1 & 16^0 & & 16^{-1} & 16^{-2} & 16^{-3} & = 2684,8864745 \dots_{10} \\ \text{Вагові коефіцієнти розрядів} & & & & & & & \end{array}$$

Розглянуті системи числення порівняні в табл. 7.1.

Збереження n -розрядних чисел у цифрових пристроях можна здійснювати за допомогою n елементів, кожний з яких запам'ятовує цифру відповідного розряду числа. Найбільш просто здійснюється збереження чисел, зображених у двійковій системі. За збереження десяткових чисел кожна цифра десяткового числа попередньо зображується в двійковій формі. Така форма зображення чисел має назву двійково-десятковий код (ДДК). Особливістю ДДК є те, що кожній десятковій цифрі цього розряду відповідає чотирибітове (група з чотирьох

бітів) двійкове число — тетрада. Наприклад, число $845,93_{10}$ у ДДК зображується у вигляді

$$845,93_{10} = \underbrace{1000}_8 \underbrace{0100}_4 \underbrace{0101}_5, \underbrace{10010011}_9 \cdot 2^{-10}.$$

Таблиця 7.1

Порівняння систем числення

«2»	«8»	«10»	«16»
0000	0	0	0
0001	1	1	1
0010	2	2	2
0011	3	3	3
0100	4	4	4
0101	5	5	5
0110	6	6	6
0111	7	7	7
1000	10	8	8
1001	11	9	9
1010	12	10	A
1011	13	11	B
1100	14	12	C
1101	15	13	D
1110	16	14	E
1111	17	15	F
0001 0000	20	16	10
0001 0001	21	17	11
...
0001 1001	31	25	19
0001 1010	32	26	1A
0001 1011	33	27	1B
...

Треба відзначити, що, незважаючи на зовнішню схожість ДДК з двійковим числом (має в розрядах тільки цифри 0 та 1), він не є двійковим. У цьому легко перекопатися, якщо цілу частину наведеного вище запису в правій частині рівності розглядати як двійкове число. Воно за переведення в десяткову систему числення дорівнювало б 1893_{10} , що не збігається з цілою частиною вихідного числа 845.

Треба мати на увазі, що обидва коди — «16» та «8» — це тільки спосіб зображення двійкових чисел, якими оперують цифрові пристрої та мікропроцесори. Однак з точки зору інформатики код «16» має більші можливості, ніж код «8». Перевага коду «16» над кодом «8» полягає в тому, що мікропроцесори маніпулюють словами, які залежно від функціональних можливостей можуть мати набори з 4, 8, 16 або 32 біт.

ДДК називають ще *кодом 8421*, бо ці цифри відповідають вагам розрядів однієї тетради відповідно 2^3 старшого розряду), 2^2 , 2^1 і 2^0

(молодшого розряду). Поряд з цим кодом за двійкового кодування десяткових цифр використовують різні інші коди, найбільш поширені з яких наведено в табл. 7.2.

Таблиця 7.2

**Коди, що використовують
за двійкового кодування десяткових цифр**

Десяткове число	Двійкове кодування десяткового числа				
	Код 8421	Код 2421	Код 8421+3 (код з надлишком 3)	Обернений код двійкового числа	Доповняльний код двійкового числа
0	0000	0000	0011	...11111	...00000
1	0001	0001	0100	11110	11111
2	0010	0010	0101	11101	11110
3	0011	0011	0110	11100	11101
4	0100	0100	0111	11011	11100
5	0101	1011	1000	11010	11011
6	0110	1100	1001	11001	11010
7	0111	1101	1010	11000	11001
8	1000	1110	1011	10111	11000
9	1001	1111	1100	10110	10111
10	0001 0000	0001 0000	0001 0011	10101	10110
11	0001 0001	0001 0001	0001 0100	10100	10101
12	0001 0010	0001 0010	0001 0101	10011	10100
13	0001 0011	0001 0011	0001 0110	10010	10011
14	0001 0100	0001 0100	0001 0111	10001	10010
15	0001 0101	0001 1011	0001 1000	10000	10001
16	0001 0110	0001 1100	0001 1001	01111	10000
17	0001 0111	0001 1101	0001 1010	01110	01111
...

У кодi 7421 будь-яка кодова комбiнацiя вмищує не бiльше двох одиниць.

У кодi 2 з 5 усi кодовi комбiнацiї вмищують точно двi одиницi. Ця властивiсть використовується для виявлення помилкових комбiнацiй (помилкове розпiзнавання будь-якого iз символiв прийнятої кодової комбiнацiї змiнює число одиниць у цiй комбiнацiї).

Пари десяткових цифр, сума яких дорiвнює дев'яти, складають цифри, взаємно доповняльних одна одну до дев'яти (0 та 9, 1 та 8, 2 та 7, ...).

У кодi 2421 та кодi з надлишком 3 кодова комбiнацiя, яка вiдповiдає будь-якiй з десяткових цифр, зображує собою iнверсiю комбiнацiї, яка вiдповiдає її доповненню до дев'яти. Наприклад, у кодi 2421 пари взаємно доповняльних до дев'яти цифр 2 та 7 вiдповiдають комбiнацiї 0010 та 1101, кожна з яких утворюється як iнверсiя iншої. Ця властивiсть спрощує виконання в цифрових пристроях арифметичних операцiй над

десятьковими числами. Такою самою властивістю доповнення до дев'яти володіє *код $3a+2$* . Крім того, цей код має і іншу корисну властивість: будь-яка пара кодів комбінацій відрізняється не менше ніж у двох розрядах, що дозволяє виявити помилкові комбінації (похибка, яка змінює цифру одного розряду будь-якої з кодів комбінацій, призводить до так званої забороненої комбінації, що не використовується для зображення десятичних цифр у цьому коді).

Особливе місце серед позиційних систем кодування посідає *код Грея*, який називається також циклічним, або рефлексно-двійковим кодом (табл. 7.3).

Таблиця 7.3

Код Грея

Десятькові числа	Двійковий код	Код Грея	Десятькові числа	Двійковий код	Код Грея
0	0000	0000	8	1000	1100
1	0001	0001	9	1001	1101
2	0010	0011	10	1010	1111
3	0011	0010	11	1011	1110
4	0100	0110	12	1100	1010
5	0101	0111	13	1101	1011
6	0110	0101	14	1110	1001
7	0111	0100	15	1111	1000

Цей код має непостійну вагу розрядів. Якщо в двійковому коді під час переходу від зображення одного числа до зображення наступного може відбуватися одночасна зміна цифр у кількох його розрядах, то в коді Грея сусідні числа відрізняються цифрою (1 або 0) тільки в одному розряді. Така особливість коду запобігає появі джерела помилки в роботі апаратури в тих випадках, коли здійснюється послідовний перехід (зміна) числа з одного такту в наступний (наприклад, від 8 до 7).

Перехід від двійкового коду до коду Грея відбувається шляхом їх додавання за модулем 2 ($\text{mod } 2$) з тими самими числами, що зсунуті на один розряд праворуч. Наприклад, зображення двійкового числа 1011 у коді Грея одержується таким чином:

$$\begin{array}{r}
 1 \ 0 \ 1 \ 1 \quad \text{двійкове число} \\
 \oplus \\
 1 \ 0 \ 1 \ \rightarrow \ 1 \ \text{зсунуте праворуч число} \\
 \hline
 1 \ 1 \ 1 \ 0 \quad \text{число у коді Грея.}
 \end{array}$$

Згідно з виразом (7.2) для запису числа A_p в позиційних системах числення можна відзначити *унітарну систему числення*, в якій використовується основа $p=1$, а її єдиний символ позначається через $x_i=1$. Оскільки вага $p^i=1$, то вага розряду не залежить від його положення в запису числа, тобто система числення за суттю перетворюється в непозиційну. В електроніці унітарна система числення використовується

для зображення чисел кількістю імпульсів, що подаються на вхід пристрою (наприклад, $A_p = (1111111)_1 = 7_{10}$, де символ 1 означає один імпульс).

Для кодування інформації в електронних схемах широке застосування знаходить *унітарний код*, який вміщує символ 1 тільки в одній позиції m -розрядного коду (в інших позиціях проставляються символи 0), тобто для зображення інформації використовується спеціальне двійкове її кодування. Так, наприклад, числа від 0 до 7 можна записати за допомогою унітарного коду:

$$\begin{aligned} 0_8 &= 00000001, & 4_8 &= 00010000, \\ 1_8 &= 00000010, & 5_8 &= 00100000, \\ 2_8 &= 00000100, & 6_8 &= 01000000, \\ 3_8 &= 00001000, & 7_8 &= 10000000. \end{aligned}$$

Унітарний код найчастіше застосовується для кодування нечислової інформації. Зокрема, на виходах повних дешифраторів (див. § 5.1) завжди реалізується унітарний код.

7.2. Перетворення числової інформації з однієї системи числення в іншу

У процесі перетворення інформації, яку несуть цифрові сигнали, у цифровому пристрої виникає необхідність переведення чисел з однієї системи числення в іншу еквівалентну систему.

Переведення чисел з однієї системи в іншу систему числення можна здійснити двома способами.

За першого способу під час переведення всі дії над числами здійснюються в новій системі числення і переведення цілих чисел та дробових частин здійснюється за однаковими правилами. Для того щоб задане число (7.1) перевести в нову систему числення, треба зобразити його у формі багаточлена (7.2) та розкрити всі його члени в новій системі числення.

Основи вісімкової та шістнадцяткової систем числення виражаються цілим ступенем двох ($8=2^3$, $16=2^4$). Цим пояснюється простота перетворення чисел, зображених у цих системах числення, у двійкову систему числення та навпаки.

Для переведення чисел з вісімкової системи числення в двійкову достатньо кожному цифру вісімкового числа замінити відповідним 3-розрядним двійковим числом (тріадою). Наприклад,

$$635, 24_8 = \underbrace{110}_6 \underbrace{011}_3 \underbrace{101}_5, \underbrace{010}_2 \underbrace{100}_4.$$

Переведення у двійкову систему числення шістнадцяткових чисел досягається заміною цифр шістнадцяткової системи представленням їх 4-розрядними двійковими числами (тетрадами). Наприклад,

$$AB3, C9_{16} = \underbrace{101000111011}_A \underbrace{11001001}_C \underbrace{}_B \underbrace{}_9 \underbrace{}_2.$$

За зворотногоу переведення чисел з двійкової системи у вісімкову або шістнадцяткову систему числення треба розряди двійкового числа, відраховуючи їх від коми ліворуч та праворуч, розподілити на групи по три розряди (у випадку переведу у вісімкову систему) або на групи по чотири розряди (у випадку переведу в шістнадцяткову систему числення). Якщо останні групи неповні, їх треба доповнити нулями. Потім кожна двійкова група зображується цифрою тієї системи числення, в яку переводиться число. Наприклад,

$$\underbrace{011111}_3 \underbrace{101010}_7 \underbrace{}_2 = 37,52_8; \quad \underbrace{01111100}_7 \underbrace{10101010}_C \underbrace{}_5 = 7C, B5_{16}.$$

Більшу складність викликає переведення чисел з десяткової системи в двійкову і навпаки. Метод такого переведу залежить від системи числення, в якій зображені числа, над якими проводяться арифметичні операції. Якщо перевід здійснюється вручну, то операції будуть виконуватися в десятковій системі числення, а якщо цифровим пристроєм — то в двійковій системі.

Оскільки переводити числа з двійкової системи в шістнадцяткову і навпаки просто, то для скорочення викладок розглянемо тільки переведення чисел з шістнадцяткової системи в десяткову і навпаки.

Як приклад розглянемо переведення числа $7B3D, A83C_{16}$. З урахуванням ваги розрядів шістнадцяткової системи числення запишемо це число в десятковій системі числення:

$$\begin{aligned} 7B3D, A83C_{16} &= (7 \cdot 16^3 + 11 \cdot 16^2 + 3 \cdot 16^1 + 13 \cdot 16^0 + \\ &\quad \underbrace{}_{\substack{\downarrow B \qquad \qquad \qquad \downarrow D \\ \text{ціла частина}}} \\ &\quad + 10 \cdot 16^{-1} + 8 \cdot 16^{-2} + 3 \cdot 16^{-3} + 12 \cdot 16^{-4})_{10} = \\ &\quad \underbrace{}_{\substack{\downarrow A \qquad \qquad \qquad \downarrow C \\ \text{дробова частина}}} \\ &= 31549,6571655_{10}. \end{aligned}$$

Ціла частина перетворюється точно, дробова — приблизно. При цьому обчислення за знаходження дробової частини виконувались з точністю, яка визначається сімома десятковими розрядами.

Переведення цілих чисел з однієї системи числення в іншу можна здійснити і іншим способом. Загальним правилом є виконання таких послідовних кроків: треба послідовно ділити задане число A_p на основу p тої системи, в яку переводиться це число A_p доти, доки остання частка не буде менше нової основи p ; вписати всі остачі в зворотному порядку, починаючи з останньої, і взяти їх за цифри шуканого числа $x_{n-1}x_{n-2} \dots x_2x_1x_0$.

За переведення неправильного дробового десяткового числа спочатку переводиться ціла частина, а потім дробова.

Дробова частина числа переводиться послідовним множенням її та одержаних дробових частин добутоків на основу нової системи числення. Результатом переведення є пряма послідовність цілих частин одержаних добутоків. Як і під час переведення цілих чисел всі арифметичні дії виконуються в старій системі. Якщо за послідовного множення дробова частина не стає рівною нулю, то переведення здійснюється з округленням. При цьому задається точність результату. Крім того, в окремих випадках може спостерігатися повторюваність результатів, що дає можливість не проводити операцію подальшого множення.

Розглянемо обернене переведення чисел з десяткової системи числення в шістнадцяткову. Skorистаємося наведеним вище прикладом. Будемо вважати заданим число $31549,6571655_{10}$ і шукатимемо його зображення в шістнадцятковій системі числення. Перетворимо цілу частину числа

$$\begin{array}{r}
 \begin{array}{r}
 \underline{31549} \\
 \underline{31536} \\
 13 \\
 \downarrow \\
 \mathbf{D}
 \end{array}
 \quad
 \begin{array}{r}
 \begin{array}{r}
 \underline{16} \\
 \underline{1971} \\
 \underline{1968} \\
 3 \\
 \downarrow \\
 \mathbf{B}
 \end{array}
 \end{array}
 \end{array}
 \quad
 \begin{array}{r}
 \begin{array}{r}
 \underline{16} \\
 \underline{123} \\
 \underline{112} \\
 11 \\
 \downarrow \\
 \mathbf{B}
 \end{array}
 \end{array}
 \quad
 \begin{array}{r}
 \underline{16} \\
 7
 \end{array}$$

Звідси $31549_{10} = 7B3D_{16}$.

Тепер розглянемо перетворення дробової частини десяткового числа в шістнадцяткову систему числення. Для одержання цифр розрядів дробової частини шістнадцяткового числа треба послідовно множити на 16 дробову частину вихідного десяткового числа та дробові частини добутоків, що утворюються. При цьому цілі частини цих добутоків є цифрами шістнадцяткового представлення.

$$\begin{array}{r}
 0,6571655 \\
 \times \frac{16}{16} \\
 A \leftarrow 10,514648 \\
 \times \frac{16}{16} \\
 8 \leftarrow 8,234368 \\
 \times \frac{16}{16} \\
 3 \leftarrow 3,749888 \\
 \times \frac{16}{16} \\
 B \leftarrow 11,998208 \\
 \times \frac{16}{16} \\
 F \leftarrow 15,971328 \\
 \times \frac{16}{16} \\
 F \leftarrow 15,541248 \\
 \dots\dots\dots
 \end{array}$$

Таким чином, $0,6571655_{10} = 0,483BFF\dots_{16} \approx 0,483C_{16}$. І в цьому випадку переконуємося, що дробові числа перетворюються неточно.

Розглянемо переведення десяткових чисел у двійкову систему числення. Для ілюстрації метода переведення оберемо число $827,368_{10}$, яке зобразимо у такій формі

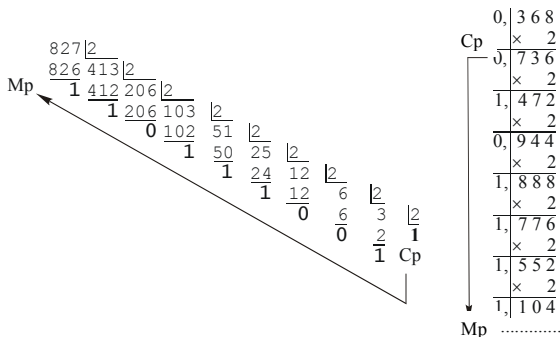
$$\begin{aligned}
 827,368_{10} &= (8 \cdot 10^2 + 2 \cdot 10^1 + 7 \cdot 10^0 + 3 \cdot 10^{-1} + 6 \cdot 10^{-2} + 8 \cdot 10^{-3})_{10} = \\
 &= \underbrace{(8 \cdot 10 + 2) \cdot 10 + 7}_{\text{ціла частина}} + 10^{-1} \cdot \underbrace{(3 + 10^{-1} \cdot (6 + 8 \cdot 10^{-1}))}_{\text{дробова частина}}.
 \end{aligned}$$

Зобразивши числа, які входять в праву частину рівності, 4-розрядними двійковими числами, запишемо вирази для перетворення цілої та дробової частин:

$$\begin{aligned}
 827_{10} &= \left[\left(\frac{1000}{8} \cdot \frac{1010}{10} + \frac{0010}{2} \right) \cdot \frac{1010}{10} + \frac{0111}{7} \right]_2 = 1100111011_2 = \\
 &= \left[\frac{1 \cdot 2^3}{8} \cdot \left(\frac{1 \cdot 2^3 + 1 \cdot 2^1}{10} \right) + \frac{1 \cdot 2^1}{2} \right] \cdot \left(\frac{1 \cdot 2^3 + 1 \cdot 2^1}{10} \right) + \left(\frac{1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0}{7} \right) \Big|_{10} = \\
 &= 827_{10}; \\
 0,368_{10} &= \left[\left(\frac{1000}{8} \cdot \frac{1010}{10} + \frac{0110}{6} \right) : \frac{1010}{10} + \frac{0011}{3} \right] : \frac{1010}{10} \Big|_2 = 0,10111_2 = \\
 &= \left\{ \left[\frac{1 \cdot 2^3}{8} \cdot \left(\frac{1 \cdot 2^3 + 1 \cdot 2^1}{10} \right) + \left(\frac{1 \cdot 2^2 + 1 \cdot 2^1}{6} \right) \right] : \left(\frac{1 \cdot 2^3 + 1 \cdot 2^1}{10} \right) + \left(\frac{1 \cdot 2^1 + 1 \cdot 2^0}{3} \right) \right\} : \\
 &\quad \left(\frac{1 \cdot 2^3 + 1 \cdot 2^1}{10} \right) \Big|_{10} = 0,368_{10}.
 \end{aligned}$$

Результати, одержані під час виконання операцій над двійковими числами, являють собою двійкові зображення відповідно цілої та дробової частин вихідного числа.

Здійснимо перевір десяткового числа $827,368_{10}$ в двійкову систему числення іншим способом:



Під час переведення цілої та дробової частин отримали:

$$827_{10} = 1100111011,$$

$$\begin{aligned}
 0,368_{10} &= 0,0101111 = 1 \cdot 2^{-2} + 1 \cdot 2^{-4} + 1 \cdot 2^{-5} + 1 \cdot 2^{-6} + 1 \cdot 2^{-7} = \\
 &= 0,3671875_{10} \approx 0,367_{10},
 \end{aligned}$$

де Ср і Mr – відповідно старший та молодший розряди (біти).

Таким чином, остаточно отримуємо рівність

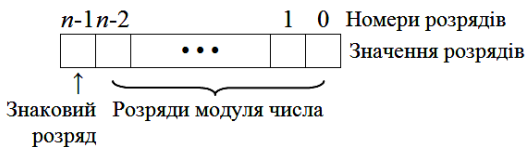
$$\begin{array}{c}
 \text{Ср} \qquad \text{Mr Ср} \qquad \text{Mr} \\
 827,368_{10} \approx 1100111011,0101111_2.
 \end{array}$$

7.3. Форми зображення чисел

У цифрових пристроях використовуються три форми зображення чисел: цілі, з фіксованою комою (точкою) та напівлогарифмічні – з

плаваючою комою (точкою). Для всіх форм зображення знаки дійсних чисел «+» і «-» кодують цифрами – відповідно нулем (0) і одиницею (1). При цьому код знака двійкового числа розташовують перед старшим розрядом цього числа, кожний розряд якого має в розрядній сітці своє місце (рис. 7.1а).

Числа з фіксованою комою. Якщо кома фіксується після молодшого розряду, числа з фіксованою комою – цілі. Наприклад, потрібно перетворити десяткове число -25_{10} у двійковий код і розмістити його в одnobайтну розрядну сітку, один розряд якої відведений під код знака числа. Маємо $-25_{10} = -11001_2$: це число буде розташоване в розрядній сітці у вигляді, показаному на рис. 7.1б. Тут вільні старші розряди заповнюються нулями.



б

Рис. 7.1. Наведені:

а – зображення чисел у розрядній сітці, б – приклад розташування числа з фіксованою комою в розрядній сітці

Якщо кількість значущих розрядів модуля числа перевищує $n-1$, відбувається втрата старших розрядів модуля. Це явище, яке називається *переповненням розрядної сітки*, призводить до похибки в зображенні числа. Якщо n — число розрядів сітки, то діапазон модулів цілих чисел, які можуть бути представлені в ній, від 0 (при цифрі 0 в усіх розрядах модуля) до $2^{n-1} - 1$ (при цифрі 1 в усіх розрядах модуля).

В універсальних ЕОМ як правило використовують два формати цілих чисел: *короткий* з числом розрядів $n=16$ і *довгий* з $n=32$. При цьому максимальні значення модулів чисел відповідно

$$2^{15} - 1 = 2^5 \cdot 2^{10} - 1 = 32 \cdot 1024 - 1 \approx 32 \cdot 10^3 \quad (\text{при } n = 16);$$

$$2^{31} - 1 \approx 2 \cdot 2^{30} - 1 \approx 2 \cdot 10^{30 \cdot 0,3} = 2 \cdot 10^9 \quad (\text{при } n = 32).$$



Рис.7.2. Розташування коми в розрядній сітці

Якщо абсолютне значення числа менше одиниці, то кома ставиться перед старшим розрядом модуля числа (рис. 7.2). У цьому випадку передбачається збереження лише дробової частини числа. Тому вихідні дані та результати всіх проведених над ними операцій мають бути числами, абсолютне значення яких менше одиниці. Виконання цієї умови забезпечується вибором визначених *масштабних коефіцієнтів*, на які множаться вихідні дані задачі. Неправильний вибір коефіцієнтів може спричинити так зване переповнення розрядної сітки – виникнення похибки, якщо як результат виконання операцій у числі утворюється ціла частина, для збереження якої в розрядній сітці не передбачено місце, і вона губиться.

Під час занесення числа в комірку пам'яті вільні молодші розряди заповнюються нулями, а якщо число значущих розрядів модуля більше за $n-1$, то молодші розряди модуля, які не вмістилися в розрядну сітку, губляться. Це призводить до похибки, значення якої менше одиниці молодшого розряду розрядної сітки, тобто $e_{\text{абс}} < 2^{-(n-1)}$. Так, за $n=16$ $e_{\text{абс}} < 2^{-15} = 1/(32 \cdot 10^3)$, за $n=32$ $e_{\text{абс}} < 2^{-31} = 1/(2 \cdot 10^9)$.

Число $-0,11011_2$ розміщується в розрядній сітці таким чином (рис. 7.3)

Якщо число має цілу частину, то для її збереження в розрядній сітці місця немає, вона губиться, число в розрядній сітці виявляється помилковим.

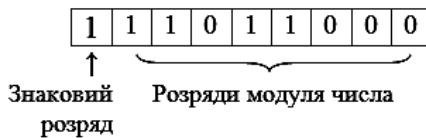


Рис. 7.3. Приклад розміщення числа в розрядній сітці

Перевагою представлення чисел у формі з фіксованою комою є простота виконання арифметичних операцій; недоліки – необхідність вибору масштабних коефіцієнтів і низька точність представлення чисел з

малим значенням модуля (нулі в старших розрядах модуля призводять до зменшення кількості розрядів, які займає значуща частина модуля числа).

Числа з плаваючою комою. Для різних розрахунків треба зображати числа в широкому діапазоні та з достатньо великою точністю. Цим вимогам відповідають числа з плаваючою комою. Будь-яке число за зображення з плаваючою комою в напівлогарифмічній формі має вигляд:

$$A = X \cdot p^k \quad (X < 1), \quad (7.3)$$

де X — мантиса числа, p — основа системи числення, k — порядок числа.

За двійкової системи числення ($p = 2$) число складається з мантиси, старший розряд якої визначає знак числа, та порядку зі знаком. Значення модуля мантиси зображується двійковим дробовим числом, тобто кома фіксується перед старшим розрядом мантиси, порядок зображується цілим числом. Порядок вказує на дійсне положення коми в числі. Наприклад, двійкове число 10111111000_2 не може бути безпосередньо введено у 8-розрядний реєстр. Проте воно може бути уявлено у вигляді $0,10111111_2 \cdot 2^{1011}_2$, де $0,10111111_2$ — мантиса, 2 — основа системи числення, 1011_2 — порядок.

У комірці пам'яті такі числа зберігаються у вигляді двох груп цифр: перша група, яка зветься мантисою, визначає число; друга група, яка зветься порядком, — місце коми в числі (рис. 7.4).



Рис.7.4. Вигляд збереження числа з плаваючою комою в комірці пам'яті

Наведене вище двійкове число може мати таке розміщення в елементах запам'ятовуючої комірки (рис. 7.5).

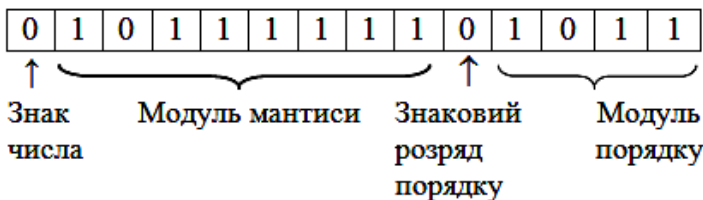


Рис.7.5. Розміщення двійкового числа в елементах запам'ятовуючої комірки

Аналогічно дуже мале двійкове число $0,000010111111_2$ можна уявити як $0,10111111 \cdot 2^{-100_2}$.

Точність уявлення значень залежить від кількості значущих цифр мантиси. Для підвищення точності числа з плаваючою комою зображуються в нормалізованій формі, за якої значення модуля мантиси лежить у межах $0,5 \leq |X| < 1$. Ознакою нормалізованого числа є наявність одиниці в старшому розряді модуля мантиси. У нормалізованій формі можуть бути уявлені всі числа з декотрого діапазону за винятком нуля.

Нормалізовані двійкові числа з плаваючою комою являють значення модуля чисел у діапазоні

$$0,5 \cdot 2^{-P_{\max}} \leq |X| \leq (1 - 2^{-m-1}) \cdot 2^{P_{\max}} \approx 2^{P_{\max}}, \quad (7.4)$$

де $P_{\max} = 2^{k-1}$ — максимальне значення модуля порядку.

Додатне число в комірці матиме найменше значення, якщо мінімальне значення матиме мантиса (всі її розряди, крім старшого, міститимуть нуль: $0,100\dots0_2$), а порядок матиме негативний знак і максимальне абсолютне значення (тобто всі розряди модуля порядку міститимуть одиницю: $11\dots1_2 = 2^{k-1} - 1$).

З (7.4) бачимо, що діапазон чисел у нормалізованій формі визначається тільки $k-1$. Так, за $k=7$ $P_{\max} = 2^{k-1} - 1 = 2^6 - 1 = 63$ і діапазон зображення модулів нормалізованих чисел

$$|A_{\min}| = 0,5 \cdot 2^{-63} = 2^{-64} \approx 10^{-64 \cdot 0,3} \approx 10^{-19};$$

$$|A_{\max}| = 2^{63} \approx 10^{63 \cdot 0,3} \approx 10^{19}.$$

Таким чином, діапазон чисел від 10^{-19} до 10^{19} .

Для розширення діапазону чисел, які зображені за фіксованої довжини розрядної сітки ($m+k$) за основу системи числення обирається $2^4 = 16$. При цьому число, зображене в розрядній сітці, набуває значення $A = X \cdot 16^k$. Нормалізована мантиса 16-річного числа з плаваючою комою має значення, яке знаходиться в діапазоні $1/16 \leq X < 1$. Ознакою нормалізації такого числа є наявність хоча б однієї одиниці в чотирьох старших розрядах модуля мантиси. Діапазон зображення чисел у цьому випадку суттєво розширюється, знаходячись за тієї самої кількості розрядів порядку в межах від 10^{-75} до 10^{75} .

Якщо діапазон зображення чисел, як показано вище, визначається числом розрядів, відведених у комірці пам'яті для зображення порядку, то точність зображення чисел визначається числом розрядів, відведених для зображення мантиси.

Якщо кількість розрядів у мантисі числа більша за $m-1$, то в комірку пам'яті заносяться $m-1$ старших розрядів мантиси числа; молодші її розряди відкидаються і можна проводити округлювання збереженої

частини мантиси. Округлювання мантиси чисел у двійковій системі числення виконується за таким правилом: якщо старший з відкинутих розрядів мантиси вміщує одиницю, то до молодшого розряду частини мантиси, яка зберігається, додається одиниця.

Абсолютна похибка зображення числа

$$\varepsilon_{\text{абс}} = 2^{-(m-1)} \cdot 2^k.$$

Гранична відносна похибка — відношення абсолютної похибки до числа за мінімального значення модуля мантиси нормалізованого числа

$$\varepsilon_{\text{від}} = \varepsilon_{\text{абс}} / (|X|_{\text{мін}} \cdot 2^k) = 2^{-(m-1)} \cdot 2^k / (0,5 \cdot 2^k) = 4 \cdot 2^{-m}.$$

В сучасних ЕОМ числа з плаваючою комою мають основу системи числення 16 і зображуються в двох форматах: короткому (з числом розрядів 32) і довгому (з числом розрядів 64). Довгий формат передбачає збільшення кількості розрядів, які відводяться в розрядній сітці під мантису, за рахунок чого підвищується точність зображення чисел.

7.4. Виконання арифметичних операцій над числами

Основною арифметичною операцією, яка використовується в цифрових пристроях для виконання різних обчислень, є операція алгебраїчного додавання чисел (додавання, в якому можуть брати участь як додатні, так і від'ємні числа). Операція віднімання легко виконується через додавання, якщо замінити знак від'ємника на протилежний, а саме $A-13 = A+(-13)$. Операції множення і ділення також виконуються за допомогою операції додавання та деяких логічних дій за застосування зсуву часткових результатів ліворуч або праворуч.

Додавання додатних двійкових чисел. Операція додавання в цифрових пристроях виконується порозрядно, починаючи з молодших розрядів доданків. При цьому в кожному однойменному розряді доданків підсумовуються відповідні цифри та перенесення, який надходить в цей розряд з попереднього. Додавання молодших розрядів двійкових чисел здійснюється лише з двома доданками:

$$\begin{aligned} 0+0 &= 0; \\ 0+1 &= 1; \\ 1+0 &= 1; \\ 1+1 &= 10, \end{aligned}$$

де в числі 10 цифра 1 — перенос в наступний (старший) розряд.

Проте, у більшості випадків не вдається заздалегідь передбачити всі ці ситуації та переповнення все ж таки виникають.

Щоб повністю виключити вплив переповнення розрядної сітки на результати обчислень, в ЕОМ передбачена спеціальна система виявлення переповнень. Якщо переповнення виникає, то процес обчислення припиняється і видається спеціальний сигнал.

У двійковій системі числення часто виникає випадок, коли одиниця перенесення має додаватися не до наступного розряду, а через один (або декілька).

Приклад 7.4. Додати числа $A_1 = 1111_2$, $A_2 = 0011_2$ та $A_3 = 0111_2$.

$$\begin{array}{r}
 A_1 \qquad \qquad \qquad 1 \ 1 \ 1 \ 1 \\
 \qquad \qquad \qquad \qquad + \\
 A_2 \qquad \qquad \qquad \qquad 0 \ 0 \ 1 \ 1 \\
 \qquad \qquad \qquad \qquad \qquad + \\
 A_3 \qquad \qquad \qquad \qquad \qquad 0 \ 1 \ 1 \ 1 \\
 \hline
 A = A_1 + A_2 + A_3 \qquad 1 \ 1 \ 0 \ 0 \ 1.
 \end{array}$$

Треба відзначити, що під час додавання в другому праворуч розряді одержано суму чотирьох одиниць, яка в двійковій системі дорівнює 100. Тому одиниця перенесення додається до старшого розряду. Перевіримо правильність виконання додавання за допомогою десяткової системи числення

$$\begin{array}{r}
 1111_2 = 1 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 15_{10} \\
 + \\
 0011_2 = 0 \cdot 2^3 + 0 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 3_{10} \\
 + \\
 0111_2 = 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 1 \cdot 2^0 = 7_{10} \\
 \hline
 11001_2 = 1 \cdot 2^4 + 1 \cdot 2^3 + 0 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 = 25_{10}.
 \end{array}$$

Додавання десяткових чисел. Спосіб додавання десяткових цифр залежить від того, який двійковий код обраний для зображення десяткових цифр. Розглянемо операцію додавання за використання коду 8421.

Двійкові зображення десяткових цифр додаються за звичайними правилами додавання двійкових чисел. Якщо одержана сума вміщує десять або більше одиниць, то формується одиниця перенесення, яка передається в наступний десятковий розряд, а з суми віднімається десять одиниць. Одержаний результат є цифра відповідного розряду суми. Наявність в одержаних сум десяти або більше одиниць виявляється за такими ознаками: поява перенесення з розряду 8, який виникає за додавання цифр; наявність одиниць одночасно в розрядах 8; 4 або 8; 2 в

одержаній сумі. При цьому потрібна корекція суми додаванням до неї шести одиниць (числа 0110_2).

Приклад 7.5. Додати десяткові числа 5 та 3 і перенос 1, яка

	Десяткова система	Код 8421
Переноси	1	1 1 1 1 ←
Перша цифра	5	0 1 0 1
	+	+
Друга цифра	<u>3</u>	<u>0 0 1 1</u>
Сума	9	1 0 0 1
Корекція		—
Результат		1 0 0 1.

надходить з попереднього десяткового розряду.

У цьому випадку одержане як результат додавання число 1001_2 менше 10 і корекція суми не потрібна.

Приклад 7.6. Додати десяткові числа 9 та 9.

	Десяткова система	Код 8421
Переноси	1 ← 0 ←	1 1 0 ←
Перша цифра	9	1 0 0 1
	+	+
Друга цифра	<u>9</u>	<u>1 0 0 1</u>
Сума	8	0 0 1 0
Корекція		+ 0 1 1 0
Результат		<u>1 0 0 0.</u>

У такому випадку додавання двох одиниць в розряді 8 дає у відповідному розряді суми 0 та перенос з розряду 8.

Таким чином поява переносу з розряду 8, який передається в наступний десятковий розряд, зменшує суму не на 10, а на 16 одиниць. Вихід зі суми шести зайвих одиниць компенсується додаванням шести одиниць у ході корекції.

Приклад 7.7. Додати десяткові числа 5 та 7.

	Десяткова система	Код 8421
Переноси	1 ← 0 ←	1 1 1 1 0 ←
Перша цифра	5	0 1 0 1
	+	+
Друга цифра	<u>7</u>	<u>0 1 1 1</u>
Сума	2	1 1 0 0
Корекція		+ 0 1 1 0
Результат		<u>0 0 1 0.</u>

У цьому прикладі додавання десяткових цифр у коді 8421 призводить до числа 1100_2 (12_{10}). Оскільки сума більша за десять, то необхідно передати перенос у наступний десятковий розряд, а суму

зсувом. Двійкова арифметика дозволяє здійснити зсув у будь-який бік (праворуч або ліворуч) без спотворення результату.

Приклад 7.9. Помножити два двійкових числа 11011_2 та 1001_2 .

Слушні дві форми запису процедури множення.

$$\begin{array}{r}
 11011 \\
 \times 1001 \\
 \hline
 11011 \\
 00000 \\
 00000 \\
 \hline
 11011 \\
 11110011
 \end{array}
 \quad
 \begin{array}{r}
 11011 \\
 \times 1001 \\
 \hline
 11011 \\
 \underline{11011} \quad \leftarrow \text{зсув} \\
 \text{множеного на два} \\
 11110011 \quad \text{розряди} \\
 \text{ліворуч.}
 \end{array}$$

Друга особливість двійкового множення ілюструється наступним прикладом, де показано можливість проведення операції, починаючи як з молодшого, так і старшого розряду множника. У другому випадку зсув часткових добутоків здійснюється праворуч.

Приклад 7.10.

$$\begin{array}{r}
 1011,11 \\
 \times 10,11 \\
 \hline
 101111 \quad \text{Зсув} \\
 \text{часткових} \\
 101111 \quad 1 \\
 \text{добутків} \\
 \hline
 1011111 \\
 \text{ліворуч} \\
 100000,0101
 \end{array}
 \quad
 \begin{array}{r}
 1011,11 \\
 \times 10,11 \\
 \hline
 1011 \quad 11 \\
 \text{Зсув часткових} \\
 101111 \\
 \text{добутків} \\
 \hline
 101111 \\
 \text{праворуч} \\
 100000,0101
 \end{array}$$

Під час множення дробових двійкових чисел (як це було зроблено в прикладі) місце коми в добутку визначається позиціями ком у множеному та множнику. Відокремлювана комою кількість розрядів добутку дорівнює сумі розрядів дробових часток співмножників.

Ділення двійкових чисел мало відрізняється від ділення десяткових чисел. Дробові числа приводяться до зручного для ділення виду множенням діленого та дільника на число, яке відповідає цілому ступеню основи системи. Розглянемо два випадки ділення.

Приклад 7.11. Ділене більше подільника. Результат ділення – ціле число. Праворуч подана операція ділення над тими самими числами, які зображені в десятковій формі.

$$\begin{array}{r}
 101001101 \mid 1001 \\
 \underline{1001} \\
 -1011 \\
 \underline{1001} \\
 -1001 \\
 \underline{1001} \\
 0
 \end{array}
 \quad
 \begin{array}{r}
 333 \mid 9 \\
 \underline{27} \mid 37 \\
 -63 \\
 \underline{63} \\
 0
 \end{array}$$

$$100101_2 = 37_{10}.$$

Приклад 7.12. Ділене менше подільника. Результат ділення — дробове число. Ділення виконується до одержання шостого знаку після коми.

$$\begin{array}{r}
 11010 \quad | \quad 11101 \\
 \underline{-110100} \quad | \quad 0,111001 \\
 \quad \quad \quad \underline{11101} \\
 \quad \quad \underline{-101110} \\
 \quad \quad \quad \underline{11101} \\
 \quad \quad \underline{-100010} \\
 \quad \quad \quad \underline{11101} \\
 \quad \quad \quad \quad 1010 \\
 \quad \quad \quad \quad 10100 \\
 \quad \quad \underline{-101000} \\
 \quad \quad \quad \underline{11101} \\
 \quad \quad \quad \quad 1011 \leftarrow \text{залишок}
 \end{array}$$

Результат: $0,111001 + \frac{1011}{11101}$.

Простота виконання арифметичних операцій у двійковій системі зайвий раз доводить доцільність її використання як алфавіт ЕОМ.

Для виконання операції додавання від'ємних чисел застосовуються спеціальні коди — обернений та доповняльний. Обернений код \bar{A}_2 від'ємного числа A_2 отримується за інвертування всіх цифр у кожному розряді, тобто заміни нуля одиницею, одиниці — нулем, а в знаковому розряді ставиться одиниця. Отже, обернений код числа $A_0 = -25$ буде $\bar{A}_2 = 1,11001$. Якщо виконувати операцію $A_2 - B_2 = A_2 + \bar{B}_2$, тобто зобразити від'ємне число B_2 оберненим кодом \bar{B}_2 , може виникнути одиниця перенесення, яку потрібно додати до молодшого розряду одержаної суми. Проте цю операцію, яка називається циклічним перенесенням, технічно реалізувати не вигідно, бо вона вимагає ще однієї операції додавання, що істотно збільшує час виконання дії. Тому для додавання від'ємних чисел перевага надається доповняльному коду числа \tilde{A}_2 , який утворюється від оберненого додаванням одиниці до його молодшого розряду. При цьому відпадає необхідність у циклічному перенесенні одиниці та ще одного додавання. У випадку переповнення в знаковому розряді одиниця перенесення просто відкидається і не враховується. Тому всі від'ємні числа, які використовуються для виконання різних арифметичних дій, подають в доповняльному коді. Отже, доповняльний код \tilde{A}_2 від'ємного n -розрядного числа A_2 одержується з оберненого \bar{A}_2 як $\tilde{A}_2 = \bar{A}_2 + 1$ (у молодшому розряді), де $\bar{A}_2 = 1, \bar{x}_n \bar{x}_{n-1} \dots \bar{x}_1 \bar{x}_0$ — від'ємне число в оберненому коді. Наприклад, якщо $A_2 = 1,10110$ то $\tilde{A}_2 = 1,01010$. Зворотне перетворення з доповняльного коду в прямий код виконується за тим самим правилом.

Приклад 7.13. Додати числа $A_1 = 0,10110_2$ та $A_2 = 1,01101_2$.

$$\begin{array}{r}
 \text{Переноси} \quad 1 \quad 1 \quad 1 \quad 1 \\
 \quad \quad \quad \swarrow \quad \swarrow \quad \swarrow \quad \swarrow \\
 A_1 \quad \quad \quad 0, 1 0 1 1 0 \\
 \quad \quad \quad + \\
 A_2 \quad \quad \quad 0, 1 0 0 1 1 \\
 \hline
 A = A_1 + A_2 \quad 0, 0 1 0 0 1_2
 \end{array}$$

Перенос, який виникає в знаковому розряді, як було вказано вище, відкидається.

Якщо в знаковому розряді суми отримано одиницю, тобто результат від'ємний, значення отриманого числа є в доповняльному коді, а якщо нуль — результат додавання отримано в прямому коді. Сума доповняльних кодів двійкових чисел має доповняльний код результату. Отже, віднімання чисел довільного знаку можна звести до операції додавання:

$$A_2 - B_2 = A_2 + (-B_2) = A_2 + \bar{B}_2 + 1 = A_2 + \tilde{B}_2.$$

Приклад 7.14. Додати числа $A_2 = 1,10110_2$ та $A_2 = 0,01101_2$.

$$\begin{array}{r}
 \text{Переноси} \quad \quad \quad 1 \\
 \quad \quad \quad \quad \quad \quad \swarrow \\
 \bar{A}_1 \quad \quad \quad 1, 0 1 0 1 0 \\
 \quad \quad \quad + \\
 \bar{A}_2 \quad \quad \quad 0, 0 1 1 0 1 \\
 \hline
 \bar{A} = (\bar{A}_1 + \bar{A}_2) \quad 1, 1 0 1 1 1 \\
 A = A_1 + A_2 \quad \quad 1, 0 1 0 0 1_2
 \end{array}$$

За додавання багаторозрядних десяткових чисел від'ємні числа мають бути попередньо зображені в доповняльному коді: для цього в усіх розрядах, крім знакового, записуємо доповнення до 9 і потім додаємо одиницю в молодший розряд.

Приклад 7.15. Додати числа $A_1 = 736$ та $A_2 = -198$.

$$\begin{array}{r}
 \text{Переноси} \quad \quad \quad 1 \\
 \quad \quad \quad \quad \quad \quad \swarrow \\
 \tilde{A}_1 \quad \quad \quad 0 \\
 \quad \quad \quad + \\
 \tilde{A}_2 \quad \quad \quad 1 \\
 \hline
 A = A_1 + A_2
 \end{array}$$

Приклад 7.16. Додати числа $A_1 = -736$ та $A_2 = 198$.

Переноси	1 1
	↖ ↗
\bar{A}_1	1 2 6 4
+	
A_2	0 1 9 8
$\bar{A} = (\bar{A}_1 + A_2)$	1 4 6 2
$A = A_1 + A_2$	1 5 3 8

Розглянемо, як можна одержати доповнення до 9 (позначимо a_i') до десяткової цифри a_i :

$$a_i' = 9 - a_i = 9 + 6 - (a_i + 6) = 15 - (a_i + 6).$$

Звідси випливає, що доповнення до 9 може бути одержано додаванням 6 і потім знаходження доповнення до 15 для цієї суми. За зображення десяткових цифр чотирирозрядним кодом 8421 доповнення до 15 одержується простим інвертуванням цифр розрядів двійкового коду.

Приклад 7.17. Нехай $A = -236$ зображується в двійково-десятковому коді 8421 : $A_{2-10} = 1\ 0010\ 0011\ 0110$.

Спочатку в усі тетради додається $0110_2(6)$:

$$\begin{array}{r} 1\ 0010\ 0011\ 0110 \\ +\ 0110\ 0110\ 0110 \\ \hline 1\ 1000\ 1001\ 1100 \end{array}$$

Після інвертування цифр розрядів (крім знакового) одержуємо обернений код

$$\bar{A} = 1 \underbrace{0111}_7 \underbrace{0110}_6 \underbrace{0011}_3.$$

Легко переконатися, що кожна тетрада \bar{A} являє собою доповнення до 9 до тетрад прямого коду A .

Для одержання доповняльного коду достатньо до молодшого розряду \bar{A} додати одиницю

$$\bar{A} = 1\ 0111\ 0110\ 0100.$$

За використання коду з надлишком 3 та коду 2421 доповнення до 9 одержується простим інвертуванням цифр тетради, яка зображує десяткову цифру в прямому коді (без таких додаткових дій, як додавання 0110_2 у коді 8421), що становить перевагу цих кодів.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Що таке система числення? 2. Чому в цифровій техніці прийнята саме двійкова система числення? 3. Яку роль відіграє двійково-десятковий код?
4. Які коди ви знаєте? 5. Над числами $6304,352_8$, FBA , 975_{16} , $3987,654_{10}$,

1011111000,101110, проведіть такі операції: а) перетворення вісімкових чисел у двійкову систему числення; б) перетворення шістнадцяткових чисел у двійкову систему числення; в) перетворення двійкових чисел у вісімкову систему числення; г) перетворення двійкових чисел у шістнадцяткову систему числення; д) перетворення вісімкових чисел у десяткову систему числення; е) перетворення шістнадцяткових чисел у десяткову систему числення; ж) перетворення десяткових чисел у шістнадцяткову систему числення; з) перетворення десяткових чисел у вісімкову систему числення. **6.** У яких формах зображуються числа в цифрових пристроях? **7.** Як зображуються числа з фіксованою комою в розрядній сітці? **8.** Як зображуються числа з плаваючою комою в розрядній сітці? **9.** Чим визначається точність представлення чисел з фіксованою та плаваючою комою? **10.** Що таке нормалізована форма зображення числа з плаваючою комою? **11.** Як відбувається додавання двох двійкових чисел? **12.** Для чого потрібні спеціальні коди — обернений та доповняльний? **13.** Виконайте арифметичні операції: додавання $A_1 + A_2$; віднімання $A_1 - A_2$; добутку $A_1 \cdot A_2$; ділення A_1/A_2 над числами:

а) $A_1 = +0,0101111$; $A_2 = +0,1100110$

б) $A_1 = -0,0111101$; $A_2 = +0,1101101$

в) $A_1 = +0,0100101$; $A_2 = -0,1010111$

г) $A_1 = -0,0110011$; $A_2 = -0,1001101$.

РОЗДІЛ 8 ЛОГІЧНІ ЕЛЕМЕНТИ

8.1. Загальна характеристика логічних елементів

Логічними елементами (ЛЕ) називають функціональні пристрої, за допомогою яких реалізуються елементарні логічні функції. Вони зазвичай використовуються для обробки і перетворення інформації в складних перетворювачах цифрових сигналів, які широко застосовують цифрові методи. Ці методи базуються на використанні сигналів у цифровій формі і мають два фіксованих рівня напруги (струму): високий та низький. Цим рівням напруг (струмів) приписують логічні символи 1 та 0.

Сигнали в цифровій формі обробляються цифровими (логічними) інтегральними мікросхемами (ІС). Головним елементом ІС є електронний ключ, який може перебувати в одному з двох станів. Цим станам відповідає одне з двох фіксованих значень електричної величини: високий або низький потенціал, наявність або відсутність імпульсу. Найбільш часто зустрічається *потенціальний спосіб* відображення логічних рівнів. При цьому використовується напруга (струм) двох рівнів. Залежно від того, який з цих рівнів ставлять відповідно значенням 0 та 1, розрізняють позитивну і негативну логіку. Для позитивної логіки високому рівню напруги (струму) приписують стан логічної 1, а низькому – логічного 0, для негативної логіки – навпаки. Це визначення справедливе для будь-якої полярності використаної напруги або будь-яких напрямках протікання струму.

Логічні рівні (напруги), яким відповідають логічні змінні лог. 0 і лог. 1, позначають відповідно U^0 і U^1 ; поряд з цим можуть використовуватися і позначення низького та високого рівнів напруги відповідно як L (*Low* – U^L) та H (*High* – U^H).

При *імпульсному способі* відображення значенню лог. 1 відповідає наявність імпульсу або його позитивного перепаду, а значенню лог. 0 – відсутність імпульсу або його негативний перепад.

Треба відзначити, що за потенціального способу відображення значення логічної змінної може бути визначено в будь-який довільний момент часу. За імпульсного ж відображення це може бути зроблено тільки в чітко визначені дискретні моменти часу. Тобто за потенціального відображення можливе як синхронне, так і асинхронне зняття інформації. За імпульсного ж відображення можливе тільки синхронне зняття інформації.

У подальшому, якщо це не застережено спеціально, будемо використовувати тільки позитивну логіку, яка одержала найбільше розповсюдження на практиці.

Для оцінювання властивостей ЛЕ використовують вхідну та вихідну статичні характеристики. Вхідна характеристика являє собою залежність $I_{\text{вх}} = f(U_{\text{вх}})$, коли $I_{\text{вих}} = 0$, і служить для розрахунку умов узгодження цього елемента з попереднім у різних режимах роботи. Вихідна характеристика описується залежністю $I_{\text{вих}} = f(U_{\text{вих}})$, коли $I_{\text{вх}} = 0$, і дозволяє розрахувати умови узгодження цього елемента з наступним, тобто оцінити навантажувальну здатність цього елемента.

Статичні характеристики дозволяють визначити статичні параметри ЛЕ, до яких відносять: *середню потужність споживання* від джерела живлення $P_{\text{сп.с}} = 0,5(P_{\text{сп}}^0 + P_{\text{сп}}^1)$, де $P_{\text{сп}}^0$, $P_{\text{сп}}^1$ – потужності, які споживаються мікросхемою в стані лог. 0 та лог. 1 відповідно; вхідна $U_{\text{вх}}^0$ і вихідна $U_{\text{вих}}^0$ напруги лог. 0; вхідна $U_{\text{вх}}^1$ і вихідна $U_{\text{вих}}^1$ напруги лог. 1; вхідний $I_{\text{вх}}^0$ і вихідний $I_{\text{вих}}^0$ струми лог. 0; вхідний $I_{\text{вх}}^1$ і вихідний $I_{\text{вих}}^1$ струми лог. 1; порогова напруга лог. 0 $U_{\text{пор}}^0$ – найбільше значення низького рівня напруги в момент переходу з одного стійкого стану в інший; порогова напруга лог. 1 $U_{\text{пор}}^1$ – найменше значення високого рівня напруги в момент переходу з одного стану в інший; *коефіцієнт об'єднання по входу* $K_{\text{об}}$ – число входів ЛЕ, призначених для подачі логічних змінних ($K_{\text{об}} = 2, \dots, 8$); *коефіцієнт розгалуження по виходу* $K_{\text{розг}}$ – число одиничних навантажень, які можна одночасно під'єднати до виходу ЛЕ ($K_{\text{розг}} = 4, \dots, 30$).

На рис. 8.1. наведено передавальну характеристику $U_{\text{вих}} = f(U_{\text{вх}})$ ЛЕ. З метою нормального функціонування цифрових пристроїв ЛЕ потенціального типу мають мати три точки перетину з оберненою передавальною характеристикою (рис. 8.1). Вихідні порогові напруги знаходять за допомогою порогових точок a та b , в яких диференціальний коефіцієнт підсилення за напругою $K_U = -1$.

Як бачимо з передавальної характеристики ЛЕ чіткого поділу діапазонів низького U^0 (лог. 0) і високого U^1 (лог. 1) рівнів у ЛЕ немає. Між ними існує проміжна невизначена зона, в якій логічний стан ЛЕ є нестійким. Тому важливо для кожного типу ІС знати вхідні $U_{\text{вх}}^0$, $U_{\text{вх}}^1$ та вихідні $U_{\text{вих}}^0$, $U_{\text{вих}}^1$ рівні напруг, а також границі зони логічної невизначеності, від якої залежить завадостійкість ІС. Передавальна характеристика ЛЕ (рис. 8.1) має три явно виражені ділянки: 1 – відповідає стану $U_{\text{вих}} = U_{\text{вих min}}^1$, 2 – проміжному стану (логічному перепаду $U_{\text{лп}} = U_{\text{вих min}}^1 - U_{\text{вих max}}^0$), в якому ЛЕ знаходиться в активному режимі роботи; 3 – стану $U_{\text{вих}} = U_{\text{вих max}}^0$. Зі сторони входу $U_{\text{вх}}$ на передавальній характеристиці також можна виділити пороги перемикання $U_{\text{вх max}}^0$ для лог. 0 і $U_{\text{вх min}}^1$ для лог. 1 та область між ними – зону логічної невизначеності

$\Delta U = U_{\text{вх min}}^1 - U_{\text{вх max}}^0$. Напруга, яка відповідає точці c передавальної характеристики, називається пороговою $U_{\text{п}}$.

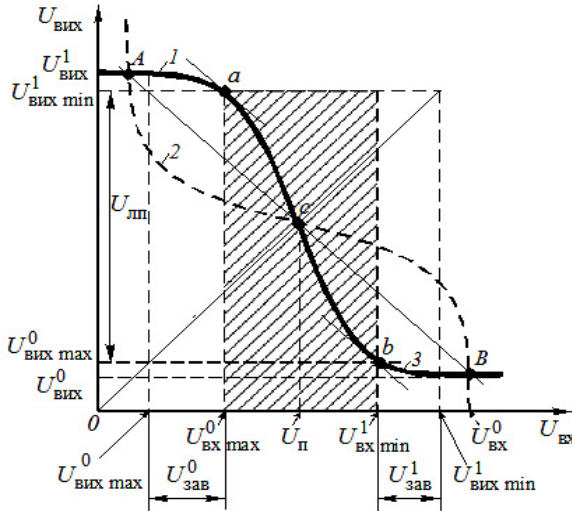


Рис. 8.1. Передавальна характеристика ЛЕ

Статична завадостійкість ($U_{\text{зав}}$) – це максимальна напруга завади, яка за появи на вході ЛЕ не викликає хибного перемикання елемента із стану лог. 1 в стан лог. 0 або навпаки. Завадостійкість ЛЕ за верхнім $U_{\text{зав}}^1$ та нижнім $U_{\text{зав}}^0$ рівнями вхідного сигналу (рис. 8.1) визначається виразами $U_{\text{зав}}^1 = |U_{\text{вх min}}^1 - U_{\text{вх min}}^0|$, $U_{\text{зав}}^0 = |U_{\text{вх max}}^0 - U_{\text{вх max}}^1|$.

Ідеальна передавальна характеристика, для якої завадостійкість максимальна, має відповідати умовам $U_{\text{вх max}}^0 = 0$, $U_{\text{вх min}}^1 = U_{\text{пп}}$, $U_{\text{вх max}}^0 = U_{\text{вх min}}^1 = U_{\text{пп}}/2$; тоді $U_{\text{зав}}^0 = U_{\text{зав}}^1 = U_{\text{пп}}/2$.

Для підвищення статичної завадостійкості ЛЕ, виходячи з передавальної характеристики, треба збільшувати логічний перепад $U_{\text{пп}}$ і значення вхідних порогових напруг. Проте збільшення логічного перепаду пов'язане зі зростанням напруги живлення $E_{\text{к}}$ і збільшенням споживаної потужності, тому що для більшості ЛЕ $P_{\text{сп.с}} \sim E_{\text{к}}^2$. У свою чергу, збільшення порогових напруг призводить до збільшення усередненого часу затримки розповсюдження сигналу.

Швидкодія ЛЕ характеризується максимальною частотою зміни вхідних сигналів, за якої ще не порушується нормальне його функціонування. Цей параметр визначає час обробки інформації.

Інерційність напівпровідникових приладів і паразитні ємності є причиною того, що кожне перемикавання супроводжується перехідними процесами, тому фронти імпульсів розтягуються. Коли частота зміни вхідних сигналів мала, можна вважати, що перемикавання відбувається миттєво, а на підвищених частотах доводиться враховувати спотворення імпульсів. Фронти спотворених прямокутних імпульсів являють собою ділянки кривих, проте для простоти їх прийнято замінювати відрізками прямих.

Основними параметрами: ЛЕ під час роботи в динамічному режимі є:

- час затримки поширення сигналу t_{PHL} , t_{PLH} , який являє собою інтервал часу між вхідним і вихідним імпульсами, вимірними на рівні 0,5 від амплітуди сигналу або за заданої напруги: t_{PHL} – час затримки під час переходу вихідного сигналу з високого рівня на низький (*Propagation delay time /high-to-low-level output*) і t_{PLH} – час затримки під час переходу вихідного сигналу з низького рівня на високий (*Propagation delay time /low-to-high-level output*). Часи затримки розповсюдження сигналу під час вмикання t_{PHL} та вимикання t_{PLH} близькі, проте не рівні.
- середній час затримки поширення сигналу (*Propagation delay time*) $t_{Pd} = 0,5(t_{PHL} + t_{PLH})$ – усереднений параметр (рис. 8.2);
- інколи використовують близькі параметри – час затримки вмикання $t_d^{1,0}$ та вимикання $t_d^{0,1}$. Вони вимірюються на рівнях 0,1 вхідного та 0,9 вихідного сигналів і відповідно 0,9 вхідного та 0,1 вихідного;
- максимальна робоча частота схеми F_{max} – частота, за якої зберігається працездатність схеми.

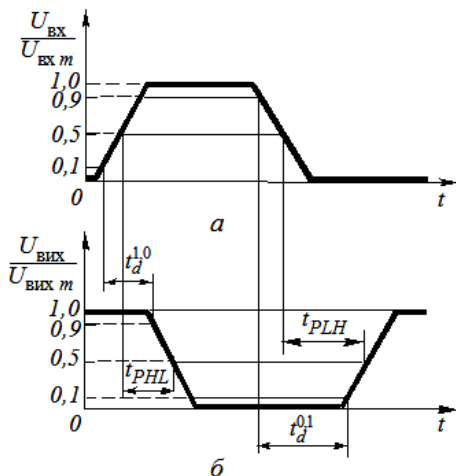


Рис. 8.2. Фронти спотворених прямокутних імпульсів

Для порівняння між собою ІС окремих серій використовують інтегральний параметр, який називається *енергією перемикання* $W_{п} = P_{ен.с} \cdot t_{pd}$. Вона вимірюється в пікоджоулях ($пДж = мВт \cdot нс$). У довідниках її значення приводиться для одного ЛЕ (одного інвертора) цієї серії.

Для кількісного оцінювання складності ІС використовуються поняття малого, середнього, великого та надвеликого *ступеня інтеграції*, який визначається за формулою $K = \lg N$, де N – кількість елементів в ІС. Відповідно цьому ІС підрозділяють на МІС (до 100 компонентів), СІС (101 ÷ 1000 компонентів), ВІС (1001 ÷ 10000 компонентів) та НВІС (більше 10000 компонентів). Англійською мовою перелічені ступені інтеграції називаються: *SSI – Small-scale integration* (мала ступінь інтеграції); *MSI – Medium-scale integration* (середній ступінь інтеграції); *LSI – Large-scale integration* (великий ступінь інтеграції); *VLSI – Very-large-scale integration* (надвеликий ступінь інтеграції).

8.2. Базові логічні елементи

Функціональна схема ЛЕ складається, як правило, з трьох частин. Перша – логічна – призначена для виконання заданої логічної функції. Друга – підсилювальна – виконує підсилення малопотужних сигналів і сумісно з третьою частиною – формуючою або вихідною – забезпечує формування потенціальних рівней або імпульсних сигналів з електричними характеристиками, які відповідають кодованій інформації на виході елемента. Ці функції виконуються пасивними та активними елементами, які входять до складу ЛЕ. Деякі з них здійснюють одночасно декілька функцій.

Логічні ІС випускають, як правило, у вигляді серії ЛЕ, які складають функціонально повну систему. Ця система доповнюється низкою інших елементів, що призначені для вирішення додаткових функцій: розширення числа входів, підвищення вихідної потужності, спрощення реалізації логічних функцій. Для цієї самої мети у склад серії входять елементи, які реалізують однакові функції, але мають різне число входів.

8.2.1. Простіші логічні елементи

Простіші ЛЕ можуть бути виконані на діодних або транзисторних ключах.

Розглянемо ідею побудови ЛЕ на прикладі простіших діодних кіл (рис. 8.3а, б).

За позитивної логіки схема рис. 8.3а дозволяє реалізувати операцію кон'юнкції (операцію І – логічного множення), а схема рис. 8.3б – операцію диз'юнкції (операцію АБО – логічного додавання).

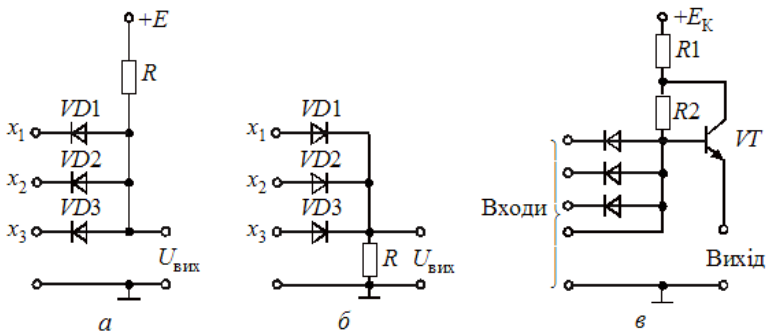


Рис. 8.3. Схеми діодних ЛЕ:

a – кон'юнкції; *б* – диз'юнкції; *в* – кон'юнкції з можливістю розширення за I

У схемі рис. 8.3*a* при низькому рівні сигналу на будь-якому з входів x_1 , x_2 , x_3 відповідний діод відкривається і на виході буде також низький рівень. Якщо на всіх входах присутній високий рівень, всі діоди будуть закриті, і на виході також буде високий рівень. Для позитивної логіки такий опис відповідає операції кон'юнкції, тому рис. 8.3*a* зображує схему тривходового діодного ЛЕ І. Розмірковуючи аналогічно, доходимо висновку, що схема рис. 8.3*б* реалізує операцію диз'юнкції (діодний ЛЕ АБО).

До недоліків простіших діодних ЛЕ відносяться зменшення вихідної напруги порівняно з вхідною через її спад на відкритому діоді, а також нестабільність рівней вихідних напруг.

Для компенсації деякого послаблення сигналу або розв'язки з навантаженням на виході діодного елемента І часто вмикають транзистор. Схема ЛЕ І на три входи з можливістю розширення по I (можна підключати до вільного четвертого входу ще один діод паралельно іншим діодами) наведено на рис. 8.3*в*.

Якщо на всіх входах схеми низький потенціал (лог. 0), то всі діоди відкриті. При цьому через резистори R_1 , R_2 та діоди протікають струми від джерела живлення E_K , замикаючись через входи джерел вхідних сигналів. Оскільки сумарний опір $R_1 + R_2$ набагато більший за опір діодів, змішених у прямому напрямі, напруга на виході діодів (виведення бази транзистора), а також на виході транзистора (виведення емітера) близька до нуля (лог. 0).

Після надходження до одного з виходів високого потенціалу $U > E_K$ (лог. 1) відповідний діод закривається. Однак інші діоди відкриті, а тому на виході схеми зберігається нульовий потенціал (діоди ввімкнені паралельно). Коли на всіх входах з'явиться напруга лог. 1, всі діоди закриваються, струми діодів через опір $R_1 + R_2$ дорівнюють нулю, і

напруга на виході діодів (отже, на виході схеми) стрибком досягає значення, яке дорівнює $+E_K$ (лог. 1).

Логічну функцію НЕ реалізують ЛЕ, схеми яких містять ключі з одним входом і одним виходом (рис. 8.4а). Логічний елемент НЕ реалізує функцію $f = \bar{x}$. За відсутності на вході x сигналу (за наявності лог. 0) транзистор VT закритий і на виході f високий рівень напруги (лог. 1, рис. 8.4б). З подачею до входу схеми x позитивного імпульсу (високого рівня напруги – лог. 1) транзистор відкривається (насячується), і на виході з'являється негативний імпульс (низький рівень напруги ($U_{KE\text{нас}} \approx 0$), тобто $f = 0$).

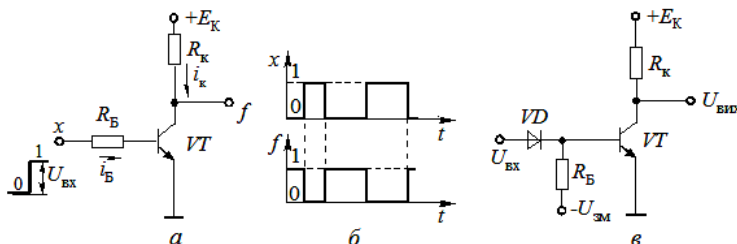


Рис. 8.4. Наведено:

- a* – схема транзисторного ЛЕ, яка реалізує логічну функцію НЕ;
- б* – часові діаграми напруг на вході та виході схеми;
- в* – схема транзисторного ЛЕ НЕ з джерелом зміщення

На рис. 8.4в наведено схему транзисторного ЛЕ НЕ з джерелом зміщення U_{3M} , яке надійно підтримує транзистор у закритому стані за відсутності на вході позитивної напруги.

Дуже часто ЛЕ АБО виконують на транзисторах. Розглянемо роботу транзисторної схеми АБО на два входи з паралельним ввімкненням транзисторів $VT1$ та $VT2$ на спільне навантаження (рис. 8.5а). У початковому стані обидва транзистори закриті негативним зміщенням на бази від джерела E_B . Оскільки емітерний повторювач (транзистори $VT1$ та $VT2$ ввімкненні за схемою із СК) не підсилює напругу і не повертає фази вхідного сигналу, після подачі до будь-якого з входів позитивного потенціалу (лог. 1) відповідний транзистор відкривається і на виході з'являється позитивний потенціал (лог. 1) того самого рівня. Часові діаграми напруг на входах x_1 , x_2 та виході f схеми АБО показані на рис. 8.5б.

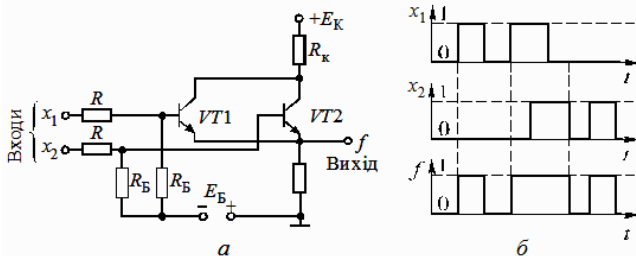


Рис. 8.5. Наведено:

a – транзисторна схема АБО на два входи з паралельним ввімкненням транзисторів *VT1* та *VT2* на спільне навантаження;

б – часові діаграми напруг на входах x_1 , x_2 та виході f схеми АБО

У схемі логічного елемента І-НЕ сигнал на виході відсутній (лог. 0) лише тоді, коли сигнали одночасно надходять до всіх входів. В інших випадках на виході є сигнал, що відповідає лог. 1. На рис. 8.6 наведено схему (*a*) та часові діаграми для двовходового логічного елемента І-НЕ. У схемі з трьома входами і розширенням по І операцію І здійснюють діодна частина (діоди $VD1-V D3$) з резисторами $R1$, $R2$ та транзистор $VT1$ (повний аналог схеми рис. 8.3в). Підсилювальний каскад (інвертор на транзисторі $VT2$) здійснює операцію НЕ. Діод $VD5$, що зв'язує діодну частину з інвертором, служить для надійного закривання транзистора $VT2$, потенціал бази якого нижчий за потенціал точки *A* на величину прямого спаду напруги на діоді.

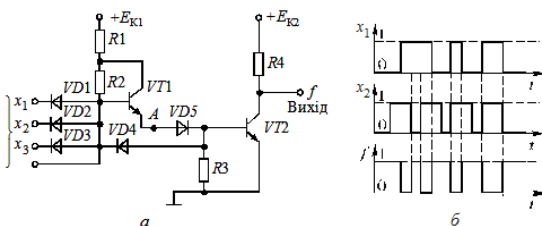


Рис. 8.6. Наведено:

a – схема двовходового логічного елемента І-НЕ;

б – часова діаграма для двовходового логічного елемента І-НЕ

Якщо до всіх входів надходять низькі рівні напруг (лог. 0), то діоди $VD1 - VD3$ відкриті і забезпечують потенціал точки *A* близький до нуля (див. рис. 8.3в). Транзистор $VT2$ надійно закритий діодом $VD5$ і напруга на колекторі (на виході схеми) дорівнює $+E_{К2}$ (лог. 1). Логічна 1 на виході зберігатиметься доти, поки до всіх входів не надійдуть сигнали високого

рівня (лог. 1). В цьому випадку діоди $VD1-V D3$ закриються, потенціал точки A збільшиться до $+E_{K1}$, а транзистор $VT2$ ввійде в режим насичення з низькою напругою на колекторі (лог. 0). Це відповідає логічній операції І-НЕ.

Логічна схема на основі транзисторних ключів з двома або більше входами і одним виходом виконує функцію заперечення логічного додавання (АБО-НЕ), якщо входним сигналам, які дорівнюють одиниці, відповідає логічний 0 на виході, а за нульових сигналів на всіх входах вихідний сигнал 1.

Схема логічного елемента АБО-НЕ на транзисторах на чотири входи (a) і часові діаграми на два входи (b) наведено на рис. 8.7. За низького рівня напруги на входах (лог. 0) транзистори закриті і на виході лог. 1 ($U_{KE\text{ відс}} \approx +E_K$). Якщо хоча б до одного з входів прикласти високий рівень напруги, що відповідає лог. 1, то відповідний до цього входу транзистор ввійде в режим насичення і потенціал колекторів всіх транзисторів (вихід схеми) зменшиться майже до 0 (лог. 0). Таким чином реалізується логічна операція АБО-НЕ.

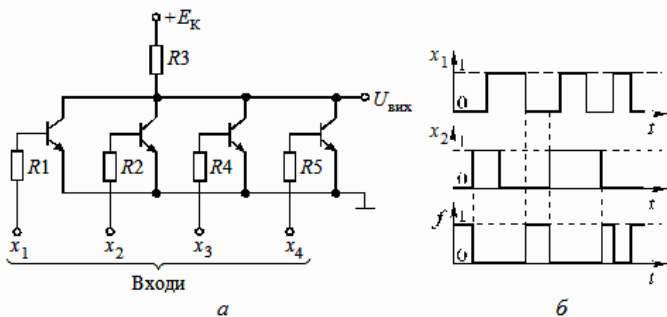


Рис. 8.7. Наведено:

- a – схема логічного елемента АБО-НЕ на транзисторах на чотири входи;
- b – часові діаграми логічного елемента АБО-НЕ на транзисторах на два входи

Розглянуті вище простіші логічні елементи реалізують основні логічні операції. Проте широке практичне розповсюдження одержали тільки деякі з них. Ці елементи найкращим чином сполучають низка важливих як для споживача, так і для виготовлювача характеристик.

Зараз під час розробки ІС найбільше розповсюдження одержали такі базові логічні елементи: транзисторно-транзисторна логіка (ТТЛ); емітерно-зв'язана логіка (ЕЗЛ); інтегрально-інжекційна логіка (ІІЛ або І²Л); логіка на одностипних польових транзисторах (n -МОП і p -МОП); логіка на комплементарних польових транзисторах (КМОП).

Перші три типи використовують біполярні транзистори, останні два – польові.

Найбільш розповсюдженими є ІС, які реалізують ТТЛ і її різновиди. ІС цього типу найбільш масові, вони володіють середньою швидкістю ($F_{\max} = 20 \dots 50 \text{ МГц}$) та середньою споживаною потужністю.

ІС, які реалізують ЕЗЛ, є найбільш швидкодіючими, але потужність, що споживається цими елементами, перевищує потужність елементів ТТЛ. Проте гнучкість її схемотехнічних рішень дозволяє достатньо просто реалізувати складні логічні функції.

Базові елементи І²Л розроблені спеціально для використання у великих інтегральних схемах. Їх відрізняє високий, недоступний для ТТЛ і ЕЗЛ, ступінь інтеграції, знижена напруга живлення, простота узгодження з елементами ТТЛ і можливість регулювання в широких межах швидкодії шляхом зміни споживаної потужності.

Основною особливістю ІС на польових транзисторах є дуже мале споживання вхідного струму в статичному режимі ($< 100 \text{ мкА}$). Проте за швидкістю вони поступаються логіці на біполярних транзисторах і володіють високою завадостійкістю. Польові транзистори мають менші розміри та простіші у виготовленні, ніж біполярні транзистори. Це дозволяє розташовувати на одиниці площі кристала більше елементів. Тому сферу їх застосування – функціонально складні пристрої невеликої швидкодії та малого струмоспоживання. У міру удосконалення технології, спрямованої на підвищення їх швидкодії, цей клас ІС стане найбільш масовим (у першу чергу це стосується ІС КМОН).

Технологія виготовлення ІС безперервно удосконалюється з метою збільшення їх швидкодії та навантажувальної здатності, зменшення споживаної потужності та збільшення ступеня інтеграції – кількості компонентів, що розміщуються на кристалі заданої площі.

8.3. Тригерні пристрої

У загальному випадку тригер вміщує елемент пам'яті і вхідну схему, яка перетворює вхідні сигнали тригера в сигнали, необхідні для керування елементом пам'яті. У найпростішому випадку тригер вміщує тільки елемент пам'яті, побудований на двох ЛЕ АБО-НЕ чи І-НЕ (рис. 8.8). Кожний з цих ЛЕ характеризується визначеним логічним рівнем (лог. 0 або лог. 1), наявність якого на одному з входів повністю визначає логічний рівень на виході. При цьому логічний рівень на виході ЛЕ не залежить ні від яких комбінацій логічних рівней на інших входах цього ЛЕ. Таким логічним рівнем ЛЕ АБО-НЕ є лог. 1, а для ЛЕ І-НЕ – лог. 0.

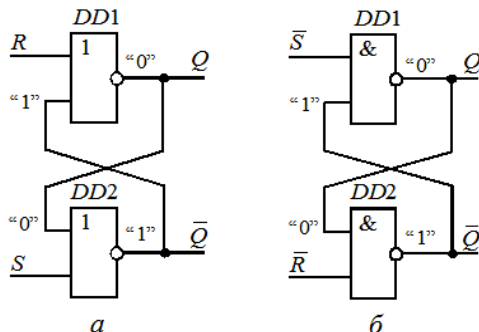


Рис. 8.8. Схеми асинхронного *RS*-тригера:
а – на двох ЛЕ АБО-НЕ; *б* – на двох ЛЕ І-НЕ

Дійсно, якщо на одному з входів ЛЕ АБО-НЕ лог. 1, то на виході цього елемента виникає лог. 0 незалежно від того, які логічні рівні на інших входах; лог. 0 на одному з входів ЛЕ І-НЕ встановить на виході рівень лог. 1, який не залежатиме від логічних рівней на інших входах елемента.

Логічний рівень, наявність якого на одному з входів ЛЕ однозначно визначає логічний рівень на його виході незалежно від рівней на інших входах, називається *активним логічним рівнем*. Таким чином, активний логічний рівень для ЛЕ АБО-НЕ – лог. 1, для ЛЕ І-НЕ – лог. 0.

Оскільки наявність активного логічного рівня на одному з входів ЛЕ визначає рівень на виході елемента (вихідний рівень ЛЕ при цьому не залежить від рівней на інших входах), то можна говорити, що при цьому відбувається логічне відмикання інших входів елемента.

Рівень, зворотний активному, називається *пасивним логічним рівнем*. Пасивним рівнем для ЛЕ АБО-НЕ є рівень лог. 0, а для ЛЕ І-НЕ – лог. 1. За пасивного логічного рівня на одному з входів ЛЕ рівень на виході елемента визначається логічними рівнями на інших входах.

Елементи пам'яті (рис. 8.8) мають два інформаційних входи: *R* (*Reset*) – вхід сигналу установлення тригера в нуль (скидання); *S* (*Set*) – вхід сигналу установлення в стан логічної одиниці (установлення) та два виходи, з яких знімаються сигнали *Q* і \bar{Q} .

Таким чином, якщо $Q=1$, а $\bar{Q}=0$, то тригер знаходиться в стані установлення, або просто установлений; якщо $Q=0$, а $\bar{Q}=1$, то тригер знаходиться у скинутому стані, або просто скинутий.

Цифрові тригери класифікують за різними ознаками.

За *логічним функціонуванням* (логічним зв'язком) розрізняють тригери типів: *RS*-тригер має два входи – установлення в нуль (*R*) і установлення в одиницю (*S*) (одночасна подача сигналів установлення *S*

та скиду R не дозволяється (ця комбінація сигналів називається *забороненою*); D -тригер (*Delay* – затримка) має один вхід, стан якого повторює вхідний сигнал, але із затримкою, що визначається тактовим сигналом; T -тригер (*Toggle* – перевертати) має один вхід, який називається лічильним (рахунковим), і змінює свій стан кожного разу за надходження вхідного сигналу; JK -тригер (універсальний) має входи установлення (J — *Jark* – раптово вмикати) та скиду (K — *Kill* – раптово вимикати), як і RS -тригер. На відміну від останнього JK -тригер допускає ситуацію з одночасною подачею сигналів на обидва ці входи ($J = K = 1$). У цьому режимі тригер працює як лічильний тригер відносно третього (тактового) входу C (*Clock* – первинне джерело сигналів синхронізації).

Крім основних входів, указаних вище, деякі тригери можуть мати входи V, E (*Valve* – клапан, вентиль, *Enable* – дозвіл), які блокують роботу тригера, і він може зберігати раніше записану в нього інформацію як завгодно довго (вхід запису або зчитування інформації).

У комбінованих тригерах (RST -, $JKRS$ -, DRS -) поєднуються кілька режимів. Наприклад, RST -тригер — лічильний тригер, що має також входи установлення та скиду.

Прикладом тригера зі складною вхідною логікою є JK -тригер з групами входів $J_1 J_2 J_3$ і $K_1 K_2 K_3$, з'єднані операцією кон'юнкції

$$J = J_1 \cdot J_2 \cdot J_3, \quad K = K_1 \cdot K_2 \cdot K_3.$$

Тип тригера визначається функціональною залежністю між сигналом на виході і сигналами на входах. Ця залежність може бути подана різними способами: аналітично (логічним рівнянням), графічно (графом переходів), часовими діаграмами, таблично (таблицями станів).

Логіка функціонування тригера, яка визначає той чи інший тип тригера, дає значення вихідного сигналу (стану) Q^{t+1} після перемикавання в момент часу $t + 1$ і вихідного сигналу (стану) Q^t до перемикавання тригера в момент часу t залежно від значень інформаційних сигналів.

За способом запису інформації, що характеризує часову діаграму роботи тригера і, отже визначає хід процесу запису інформації у тригер, розрізняють асинхронні (не синхронізовані, не тактові) та синхронні (тактові) тригери.

Особливістю асинхронних тригерів є те, що запис інформації в них здійснюється безпосередньо з надходженням інформаційного сигналу (сигналів), поданого на інформаційний вхід (входи) тригера. У синхронного тригера крім інформаційного є так званий тактовий (синхронізуючий) вхід для тактових імпульсів, які дають дозвіл на запис інформації.

За видом активного логічного рівня, який діє на інформаційних входах, тригери поділяються на *статичні* – керовані рівнем (потенціальні), і *динамічні* – керовані перепадом вхідного сигналу.

Керування рівнем означає, що за одного рівня тактового сигналу тригер сприймає вхідні сигнали та реагує на них, а за іншого не сприймає і залишається в незмінному стані. За керування фронтом дозвіл на перемикання дається тільки в момент перепаду тактового сигналу (на його фронті або спаді). В інший час незалежно від рівня тактового сигналу тригер не сприймає вхідні сигнали та залишається в незмінному стані.

Динамічний вхід може бути прямим або інверсним. Пряме динамічне керування означає дозвіл на перемикання за зміни тактового сигналу з нульового значення на одиничне, інверсне – за зміни тактового сигналу з одиничного значення на нульове.

За характером процесу перемикання тригери поділяють на *одноступеневі* та *двоступеневі*. В одноступеневому тригері перемикання в новий стан відбувається відразу, у двоступеневому – перемикання відбувається за два етапи. Двоступеневі тригери складаються з вхідного та вихідного ступенів. Перехід у новий стан відбувається в обох ступенях по чергово. Один з рівней тактового сигналу дозволяє прийом інформації у вхідний ступінь за незмінного стану вихідного ступеня. Другий рівень тактового сигналу дозволяє передачу нового стану з вхідного ступеня у вихідний. Двоступеневий тригер позначається двома літерами *Т*. Двоступеневі тригери часто називають тригерами типу *MS* (від англійського *Master – Slave*, тобто «пан – раб», «ведучий – ведений»). Ця аббревіатура відображає характер роботи тригера: вхідний ступінь виробляє нове значення змінної *Q*, а вихідний його копіює.

На рис. 8.9 наведені часові діаграми, які пояснюють роботу синхронних тригерів, а також позначення тактуючих (синхронізуючих) входів.

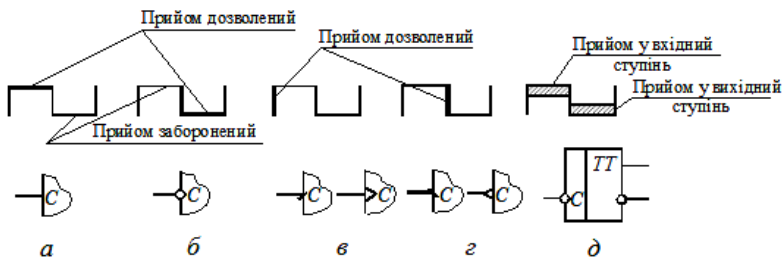


Рис. 8.9. Часові діаграми, які пояснюють роботу синхронних тригерів

8.3.1. Одноступеневі тригери

Асинхронний RS-тригер (рис. 8.8) має тільки два інформаційних входи: вхід скиду R та вхід установлення S . Він виконаний у базисі відповідно двох елементів Пірса (2АБО-НЕ) (рис. 8.8а) і двох елементів Шефера (2І-НЕ) (рис. 8.8б).

RS -тригер з прямими входами побудований на двох ЛЕ АБО-НЕ, які зв'язані таким чином, що вихід кожного ЛЕ підімкнений до одного з входів іншого (рис. 8.8а), створюючи коло позитивного зворотного зв'язку. Таке з'єднання елементів у пристрої забезпечує два стійких стани. Принцип дії тригера пояснюється таблицею переходів (табл. 8.1). За впливу на обидва входи тригера сигналів лог. 0 ($S = R = 0$) у тригері зберігаються попередні стани (0 або 1) (перший та п'ятий рядок таблиці переходів). Коли $S = 0$, $R = 1$ і $Q = Q' = 0$ (другий рядок у таблиці переходів), тригер після впливу вхідних сигналів залишається в попередньому стані, тобто $Q = Q^{t+1} = 0$ і, отже, $\bar{Q} = \bar{Q}^{t+1} = 1$. Якщо за тих самих вхідних сигналів $Q = Q' = 1$, то після впливу сигналу $R = 1$ на вхід елемента $DD1$ на його виході стан зміниться, тобто $Q = Q^{t+1} = 0$. При цьому на обох входах ЛЕ $DD2$ будуть лог. 0, що зумовлює $\bar{Q} = \bar{Q}^{t+1} = 1$ (шостий рядок у таблиці переходів).

Таблиця 8.1

S	R	Q^t	Q^{t+1}
0	0	0	0
0	1	0	0
1	0	0	1
1	1	0	-
0	0	1	1
0	1	1	0
1	0	1	1
1	1	1	-

Аналізуючи схему RS -тригера зі статичним керуванням, аналогічно можна показати, що за впливу на входи сигналів зворотної комбінації ($R = 0$, $S = 1$) тригер встановлюється в стан $Q = Q^{t+1} = 1$ та $\bar{Q} = \bar{Q}^{t+1} = 0$.

Одночасна подача активних рівней лог.1 на обидва входи R та S (четвертий та восьмий рядки таблиці переходів) забороняється, тому що при цьому на обох виходах установиться рівень лог. 0, а після зняття з входів активних логічних рівней стан тригера буде невизначеним: тригер може встановитися або в стан лог. 0, або в стан лог. 1.

На рис. 8.10а наведено таблицю станів RS -тригера у вигляді карти Вейча, за якою можна записати логічний вираз, що описує функціонування RS -тригера

$$Q^{t+1} = S + \bar{R} \cdot Q^t, \quad R \cdot Q^t = 0, \quad (8.1)$$

тобто тригер устанавлюється у стан 1, якщо $S=1$, або залишається у цьому стані 1, якщо $R=0$ і попередній стан тригера $Q^t=1$. На рис. 8.10б наведено умовне позначення асинхронного RS -тригера з прямими входами.

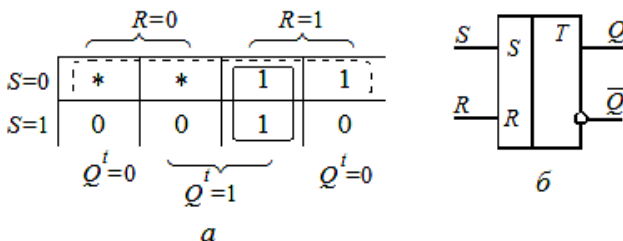


Рис. 8.10. Наведено:

a – таблиця станів RS -тригера у вигляді карти Вейча; *б* – умовне позначення асинхронного RS -тригера з прямими входами

На рис. 8.11 наведено ідеалізовану часову діаграму RS -тригера, на якій час перемикання тригера прийнятий таким, що дорівнює нулю.

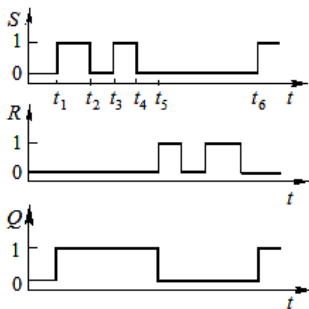


Рис. 8.11. Часова діаграма RS -тригера

За перемикання тригера з одного стану в інший його елементи послідовно перемикаються і час перемикання дорівнює подвійному середньому часу затримки розповсюдження сигналу в ЛЕ АБО-НЕ: $t_n = 2t_3$. Для надійного перемикання тригера тривалість вхідного сигналу на перемикання не має бути меншою, ніж t_n . Вочевидь, що менше t_n , то вище частота перемикань, а отже, і швидкодія тригера.

Асинхронний *RS*-тригер з інверсними входами (рис. 8.8,б) побудований на ЛЕ І-НЕ, для яких лог.1 є пасивним сигналом: з її надходженням на вхід стан виходу елемента не змінюється. Тому тригер на ЛЕ І-НЕ перемикається лог. 0. На умовному зображенні такого тригера (рис. 8.12) це відображено інверсними входами. Через те, що тригери на ЛЕ АБО-НЕ та І-НЕ перемикаються протилежними логічними сигналами, таблицю станів для розглядуваного тригера можна одержати з табл. 8.1, замінюючи 1 на 0 і навпаки в стовпцях *S* і *R*. Табл. 8.1 відповідатиме тригеру на ЛЕ І-НЕ, якщо вважати, що у вказаних стовпцях записані інверсії вхідних сигналів \bar{S} та \bar{R} . Функціонування тригера описується логічним виразом

$$Q^{t+1} = \bar{S} + R \text{ Ч } Q^t. \quad (8.2)$$

За виразом (8.2) можна визначити стан Q^{t+1} , в якому буде знаходитися тригер після надходження логічних сигналів на *S* та *R* входи, якщо його вхідний стан відповідав Q^t .

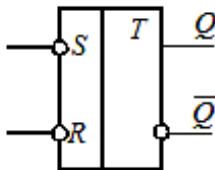


Рис. 8.12. Умовне позначення тригера на ЛЕ І-НЕ

Синхронний RS-тригер зі статичним керуванням відрізняється від асинхронного тим, що синхронний тригер має додатковий вхід, який називається синхронізуючим (тактовим). Призначення синхронізуючого входу в тому, щоб сигналом на цьому вході дозволити приймання сигналів з інформаційних входів (входів, сигналами на яких здійснюється перемикання тригера) у задані часові інтервали.

На входи ЛЕ або пристрою сигнали надходять не одночасно, тому що перед цим вони можуть проходити через різне число вузлів, які не володіють до того ж однаковою затримкою. Це явище називають *змаганнями* або *гонками*. Як результат протягом деякого часу на входах створюється непередбачена ситуація: нові значення одних сигналів сполучаються з попередніми значеннями інших, що може привести до хибного спрацювання елемента (пристрою).

Наслідки гонки можна усунути часовим стробуванням, коли на елемент крім інформаційних сигналів подаються синхронізуючі (тактові) імпульси, до моменту приходу яких інформаційні сигнали встигають встановитися на входах. При цьому забезпечується одночасне приймання сигналів різними частинами схеми в задані часові відрізки.

На рис. 8.13а, б наведено логічні структури синхронного RS -тригера. Як бачимо з цих структур, синхронний RS -тригер складається з асинхронного тригера з прямими (або інверсними) входами, на входах R і S якого ввімкнені ЛЕ І (І-НЕ). За допомогою ЛЕ І (І-НЕ) забезпечується передача активних логічних рівней інформаційних входів S і R синхронного тригера на входи S і R асинхронного тригера, що входить у його склад, тільки за рівня лог. 1 на синхронізуючому вході C .

Таким чином, за $C=0$ на входи асинхронного тригера не передаються активні рівні і тригер зберігає раніше установлений в ньому стан $Q' = 0$. За $C=1$ стан тригера визначається діючими на входах рівнями так само, як і в розглянутому вище асинхронному RS -тригері. Отже функціонування синхронного RS -тригера може бути описане логічним виразом

$$Q^{t+1} = \bar{C} \cdot Q' + C \cdot (S + \bar{R} \cdot Q'). \quad (8.3)$$

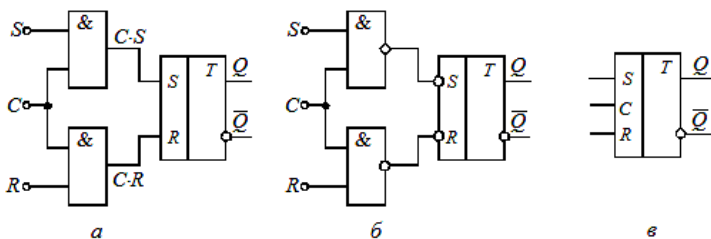


Рис. 8.13. Наведено:

a, б – логічні структури синхронного RS -тригера;
в – умовне позначення синхронного RS -тригера

Логічний вираз (8.3) вміщує два доданки:

- перший доданок – логічний добуток активного логічного рівня сигналу синхронізації на логічну функцію, що описує роботу асинхронного тригера;

- другий доданок – логічний добуток пасивного логічного рівня сигналу синхронізації на попередній стан тригера.

Слід відзначити, що аналогічну структуру мають логічні функції для всіх синхронних тригерів.

Нормальна робота синхронного RS -тригера вимагає, щоб за час дії лог. 1 на синхронізуючому вході C рівні на інформаційних входах R і S залишалися незмінними. Зміна рівней на входах дозволяється лише у той час, коли $C=0$ і тригер не реагує на рівні на входах R і S .

На рис. 8.13в наведено умовне позначення синхронного RS -тригера.

Синхронні RS -тригери можуть бути доповнені асинхронними встановлювальними входами, сигнали яких подаються безпосередньо на елемент пам'яті (рис. 8.14а) і тому володіють більш високим пріоритетом, ніж сигнали синхронних входів. За використання для побудови синхронного тригера однотипних ЛЕ (І-НЕ або АБО-НЕ) його синхронні та асинхронні входи керуються різними активними логічними рівнями. У випадку елементів І-НЕ для синхронних входів активним є сигнал лог. 1, а для асинхронних входів – сигнал лог. 0. Умовне графічне зображення синхронного RS -тригера з прямими інформаційним та інверсними встановлювальними входами наведено на рис. 8.14б.

Слід відзначити, що одержана структура синхронного тригера за умови $C = 1$ функціонує як асинхронний RS -тригер.

RS -тригери, що випускаються в державах СНД, мають позначення ТР.

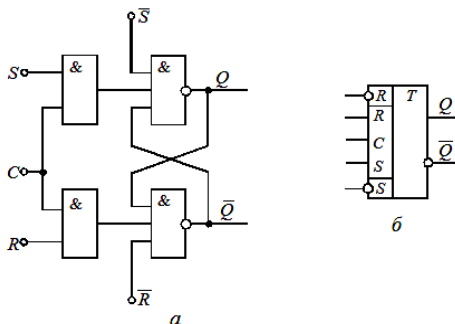


Рис. 8.14. Наведено:

а – схема синхронного RS -тригера доповненого асинхронними встановлювальними входами; *б* – умовне графічне зображення синхронного RS -тригера з прямими інформаційним та інверсними встановлювальними входами

На рис. 8.15 наведені інтегральні схеми деяких RS -тригерів:

555ТР2 – чотири RS -тригера, що описуються логічною функцією (8.8);

74118 – шість RS -тригерів із загальним сигналом \bar{R} установлення в стан $Q = 0$;

561ТР2, $CD4044B$ – чотири RS -тригера з Z станом виходів.

D -тригер (*тригер затримки*) з статичним керуванням має лише один інформаційний вхід D і тактовий вхід C . Функціонування D -тригера визначається таблицею станів (табл. 8.2). Як бачимо з таблиці, за $C = 1$ тригер установлюється в стан, що визначається логічним рівнем на вході D (за $C = 0$ він зберігає раніше установлений стан Q'). Таке функціонування може бути описано логічним виразом

$$Q^{t+1} = \bar{C} \cdot Q' + C \cdot D \cdot (1 + Q') = \bar{C} \cdot Q' + C \cdot D. \quad (8.4)$$

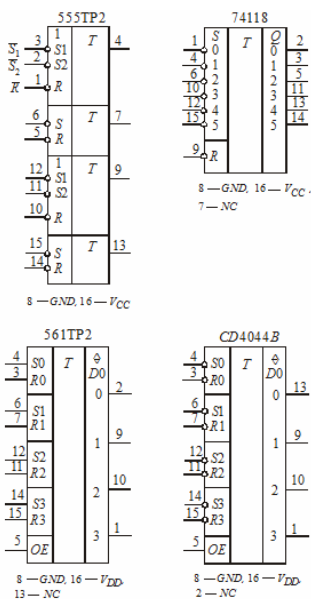


Рис. 8.15. Наведені інтегральні схеми *RS*-тригерів: 555TP2, 74118, 561TP2, CD4044B

Таблиця 8.2

Таблиця переходів *D*-тригера

<i>C</i>	<i>D</i>	<i>Q^t</i>	<i>Q^{t+1}</i>
1	0	0	0
1	1	0	1
1	0	1	0
1	1	1	1
0	0	0	0
0	1	0	0
0	0	1	1
0	1	1	1

На рис. 8.16 наведено логічні структури (б,в) та умовне графічне позначення (а) *D*-тригера, що складається з асинхронного *RS*-тригера з логічними елементами на входах. За *C*=0 на входах елементів І (І-НЕ) виникають пасивні для входів асинхронного *RS*-тригера рівні. За *C*=1

рівень, поданий на інформаційний вхід D , створює активний рівень або на вході R (за $D=0$), або на вході S (за $D=1$) асинхронного RS -тригера, і тригер установлюється в стан, що відповідає логічному рівню на вході D . Таким чином, D -тригер сприймає інформацію з входу D за $C=1$ і потім зберігає її невизначений час, поки $C=0$.

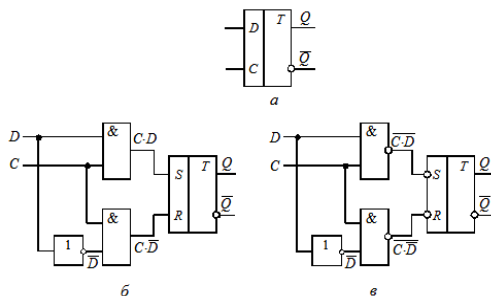


Рис. 8.16 Наведені:

a – умвне графічне позначення D -тригера; $б$, $в$ – логічні структури D -тригера.

Різновидом D -тригера є DV -тригер (рис. 8.17а). За $V=1$ він функціонує аналогічно D -тригеру. Якщо на V вході установити лог. 0, то тригер блокується: його стан залишається таким, яким він був до цієї установки незалежно від зміни сигналів на D вході та надходження синхронізуючих (тактових) імпульсів. Можливість відмикати DV -тригер від інформаційних сигналів розширює його функціональні можливості порівняно з D -тригером.

Умвне графічне зображення DV -тригера наведено на рис. 8.17б.

Через те, що в розглядуваних тригерах (див. рис. 8.16б, в і 8.17а) інформація надходить по одній шині – на D вхід, то явище гонок тут виключено. Це дозволяє використовувати D -тригери в швидкодіючих цифрових пристроях.

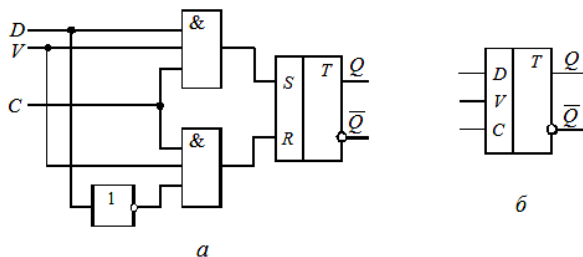


Рис. 8.17 Наведено:

a – логічна структура DV -тригера; $б$ – умвне графічне позначення DV -тригера

У тригерах з динамічним керуванням (керуванням фронтом синхронізуючого сигналу) процеси, що пов'язані з перемиканням, відбуваються протягом короткого часу поблизу фронту сигналу на синхронізуючому вході.

Серед тригерів з динамічним керуванням широке розповсюдження одержала так звана схема трьох тригерів (шестиелементний тригер). Ідея побудови структури такого тригера складається в запам'ятовуванні сигналів, що діяли на інформаційних входах у момент зміни значення сигналу на вході синхронізації. Ця ідея реалізується подачею інформаційних сигналів на основну комірку пам'яті (асинхронний *RS*-тригер) не через допоміжну комбінаційну схему, а з використанням додаткових елементів пам'яті, тобто асинхронних *RS*-тригерів.

Оскільки асинхронний тригер має два інформаційні входи, то для реалізації описаної ідеї потрібні два допоміжних *RS*-тригери. Звідси і назва структури – схема трьох тригерів.

На рис. 8.18 наведено структуру *D*-тригера з динамічним керуванням. Вона побудована на трьох елементарних тригерах, з них два тригери на елементах *DD1...DD4* утворюють схему синхронізації основної запам'ятовувальної комірки на елементах *DD5, DD6*. Розглянемо роботу динамічного *D*-тригера. Припустимо, що у початковому стані $C=0$ і на виходах x_2, x_3 підтримуються пасивні логічні рівні ($x_2 = x_3 = 1$) незалежно від значення сигналу *D*. Це відповідає режиму збереження інформації в основному тригері. Перемикання рівня на вході *D* впливає тільки на логічні стани виходів x_1 і x_4 тригерів схеми синхронізації: якщо $D=0$, то $x_4=1$ і $x_1=0$, а у випадку $D=1$ маємо $x_4=0$, $x_1=1$. При цьому один з тригерів схеми синхронізації знаходиться в стійкому стані, а інший – у режимі розриву тригерних зв'язків за рівнів лог. 1 на обох виходах. Наприклад, якщо $D=0$, то на виходах тригера на елементах *DD3, DD4* установлюються однакові рівні $x_3 = x_4 = 1$.

За позитивним фронтом синхроімпульсу $C=0/1$ тригер, що знаходився до цього в режимі розриву тригерних зв'язків, переходить у нормальний стійкий стан і на входах основного тригера формуються взаємноінверсні логічні рівні. Якщо $D=0$, то $x_3=0, x_2=1$ і тригер установлюється в стан $Q=0$; якщо $D=1$, то $x_3=1, x_2=0$ і відбувається установлення в стан $Q=1$.

За $C=1$ перемикання стану інформаційного входу *D* не впливає на стан цього *D*-тригера. Це пояснюється тим, що під час установлення основного тригера в стан $Q=0$ сигналом $x_3=0$ одночасно блокується логічний елемент *DD4* і на його виході $x_4=1$ незалежно від стану входу *D*. Під час установлення основного тригера в стан $Q=1$ сигналом $x_2=0$ блокуються логічні елементи *DD1* і *DD3*, тому перемикання станів *D* та x_4

не впливає на стан основного тригера, тобто наскрізне керування в таких D -тригерах відсутнє.

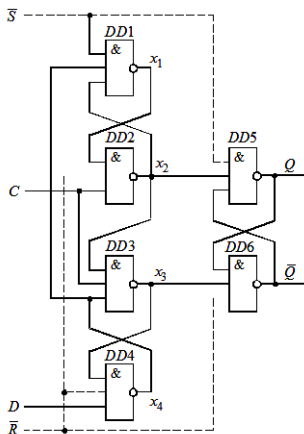


Рис. 8.18. Структура D -тригера з динамічним керуванням

Розглянутий тригер є тригером з прямим динамічним керуванням. На практиці в нього звичайно вводять входи асинхронного встановлення початкового стану (на рис. 8.18 показані штриховими лініями, що йдуть від \bar{D} та \bar{R}), які володіють найвищим пріоритетом над усіма інформаційними входами тригера.

Слід ще раз підкреслити, що тригер з динамічним керуванням не чутливий до зміни інформаційних сигналів на інтервалах дії сигналів $C=1$ і $C=0$. Перемикання відбувається за зміни сигналу синхронізації.

На рис. 8.19 наведено часові діаграми, що ілюструють реакцію D -тригерів різних типів на показані вхідні сигнали.

Як бачимо з часових діаграм рис. 8.19 виходи Q_1 та Q_2 повторюють стан D входу з надходженням чергового тактового імпульсу на вхід C , тобто із затримкою.

D -тригери, що випускаються в державах СНД, мають позначення ТМ.

На рис. 8.20 наведено інтегральні схеми деяких D -тригерів:

155ТМ5 – дві пари тригерів із спільними сигналами синхронізації, що описуються логічною функцією (8.4);

561ТМ3 – чотири тригери зі спільним сигналом $C = \overline{C_1 \oplus C_2}$, що описуються логічною функцією (8.4);

561ТМ2, 74АС11074 – два тригери.

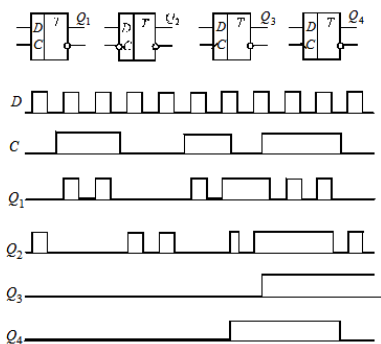


Рис. 8.19. Часові діаграми, що ілюструють реакцію *D*-тригерів різних типів на показані входні сигнали

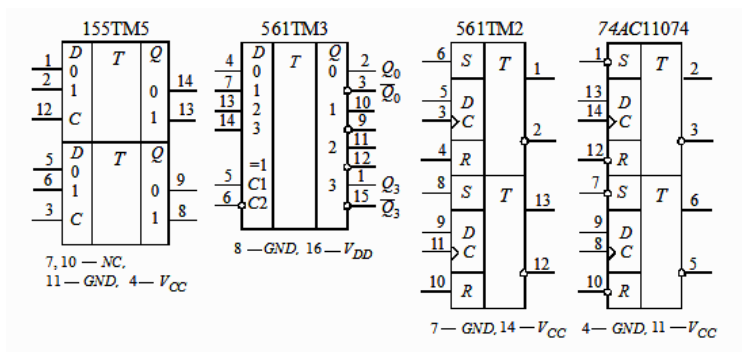


Рис. 8.20 Наведені інтегральні схеми *D*-тригерів:
155TM5, 561TM3, 561TM2, 74AC11074

8.3.2. Двоступеневі тригери

Особливістю тригерів з двоступеневим запам'ятовуванням інформації є те, що вони вміщують дві тригерні структури: ведучий та ведений тригери (рис. 8.21). Обидва тригери функціонують як синхронні тригери зі статичним керуванням. Якщо на синхронізуючому вході $C=1$, ведучий тригер устанавлюється в стан, що відповідає сигналам, які надходять на інформаційні входи. Ведений тригер, що має інверсний синхронізуючий вхід, при цьому несприйнятливий до інформації, яка надходить на його вхід з виходу ведучого тригера. Він продовжує знаходитися в стані, в який був раніше устанавлений (у попередньому тактовому періоді).

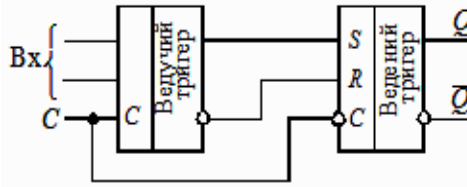


Рис. 8.21. Схема тригера з двоступеневим запам'ятовуванням інформації

За зміни значення C (з $C=1$ на $C=0$) ведучий тригер відмикається від інформаційних входів і перестає реагувати на зміни значень сигналів на цих входах; ведений тригер установлюється в стан, в якому знаходиться ведучий тригер. З цього моменту на виходах установлюються значення, відповідні вхідним сигналам, які надходили до моменту розглядуваного фронту сигналу на синхронізуючому вході.

Таким чином, керування процесами в тригері з двоступеневим запам'ятовуванням інформації за час тактового періоду здійснюється двома фронтами сигналу на синхронізуючому вході: на позитивному фронті відбувається установлення ведучого тригера, на негативному фронті – веденого тригера.

Двоступеневі RS-тригери. Розглянуті вище синхронні RS-тригери перемикаються за наявності на C вході імпульсу або потенціалу. Тактування тригера фронтом імпульсу або перепадом потенціалу можна забезпечити, виконавши його двоступеневим. Кожна ступінь такого тригера (рис. 8.22а) являє собою синхронний RS-тригер. За наявності на вході C лог. 1 тригер $T1$ сприймає інформацію, що надходить на входи S і R і визначає його стан. У цей час на C вході тригера $T2$ лог. 0 за рахунок інвертора, і інформація з виходів $T1$ не впливає на $T2$. У момент закінчення дії лог. 1 на вході C ($C=0$) на виході інвертора з'являється лог. 1, яка дозволяє перезапис у $T2$ інформації з $T1$.

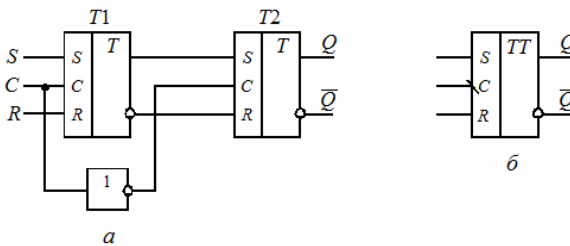


Рис. 8.22. Наведено:

а – логічна структура двоступеневого RS-тригера; *б* – умовне зображення двоступеневого RS-тригера з динамічним C входом

Таким чином, у першу ступінь інформація з входів S та R записується з надходженням тактового імпульсу, тобто за його переднім фронтом; стан першого ступеня передається другому по закінченні тактового імпульсу, тобто за його зрізом.

Умовне зображення двоступеневого RS -тригера з динамічним C входом, коли перемикання відбувається перепадом вхідного сигналу з 1 в 0 (перепадом 1/0), наведено на рис. 8.22б.

Різниця між одноступеневим і двоступеневим синхронними тригерами в тому, що одноступеневий тригер (див. рис. 8.13а) можна перемкнути, якщо за $C=1$ змінити комбінацію на встановлювальних входах з попередньої (наприклад, $S=1, R=0$) на нову ($S=0, R=1$) або навпаки. У двоступеневому тригері за $C=1$ другий ступінь відімкнений від першого, а за $C=0$ перший ступінь не приймає інформації з S і R входів. Тільки за зміни сигналу на тактовому вході інформація з першого ступеня перезаписується в другий, і стан виходів Q і \bar{Q} змінюється.

Таким чином, перемикання відбувається в два такти; його здійснюють дві послідовності імпульсів, що зміщені у часі. Одна з них впливає на тактовий вхід першого ступеня, друга одержується в цьому випадку її інвертуванням і знімається з виходу інвертора. Тому двоступеневий тригер розглянутої структури називають *двотактним*.

T -тригер (лічильний, рахунковий тригер) має перемикатися кожним імпульсом на лічильному (рахунковому) вході.

T -тригер можна виконати на базі синхронного RS -тригера, якщо перед надходженням кожного тактового імпульсу мати на інформаційних входах потенціали, які після перемикання мають бути на виходах Q і \bar{Q} . Такими потенціалами до перемикання володіють відповідно виходи \bar{Q} та Q , тому що як результат перемикання виходи будь-якого тригера, за суттю, обмінюються потенціалами. Тому перемикання кожним лічильним імпульсом буде забезпечено, якщо вихід \bar{Q} з'єднати з S входом, а вихід Q з R входом.

Проте такий T -тригер на основі одноступеневого синхронного RS -тригера не буде нормально функціонувати: перемикання тригера і внаслідок цього зміна потенціалів на S та R входах відбувається за дуже малий час, за який імпульс на тактовому вході не встигає закінчитися. Як результат під дією одного лічильного імпульсу тригер може перемкнутися декілька разів, і його остаточний стан невизначений. Для усунення цього явища треба затримати зміну потенціалів на входах Q і \bar{Q} до закінчення імпульсу на C вході. Таку можливість дає двоступеневий синхронний T -тригер (рис. 8.23а). З появою тактового імпульсу тригер $T1$ першого ступеня перемикається в стан, протилежний стану тригера $T2$. Але це не викликає зміни потенціалів на входах Q і \bar{Q} , тому що на тактовому вході тригера $T2$ за рахунок інвертора зараз присутній лог. 0. Тільки після

закінчення імпульсу на вході $T1$ перемкнеться тригер $T2$ і відбудеться зміна потенціалів на виходах Q і \bar{Q} , а також на R і S входах першого ступеня. Таким чином у T -тригері, оскільки і у двоступеневому синхронному RS -тригері, перший ступінь перемикається за переднім фронтом вхідного імпульсу, а другий – за зрізом.

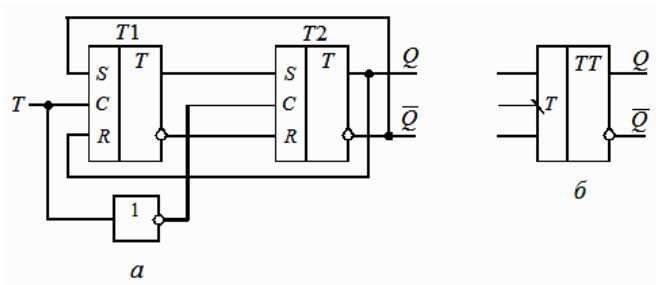


Рис. 8.23. Наведено:

a – логічна структура двоступеневого T -тригера; *б* – умовне зображення двоступеневого T -тригера

Умовне зображення двоступеневого T -тригера, який перемикається перепадом $1/0$, наведено на рис. 8.23б.

Режим T -тригера можна одержати на основі D -тригера, якщо з'єднати його вхід D з інверсним виходом \bar{Q} , тобто зробити $D = \bar{Q}$ (рис. 8.24). У такій схемі кожний перехід $1/0$ на вході C буде приводити до переходу тригера в протилежний стан. Наприклад, якщо $Q^t = 1$, то $\bar{Q}^t = D^t = 0$ і тому черговий імпульс переводить тригер у новий стан, тобто зробить $Q^{t+1} = D^t = 0$.

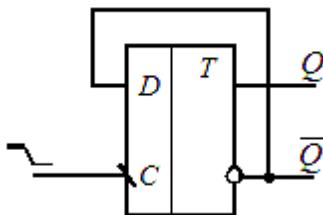


Рис. 8.24. Схема одержання режиму T -тригера на основі D -тригера

$K=1$ дають тригеру дозвіл перемикатися відповідно в стан $Q^{i+1} = 1$ і $Q^{i+1} = 0$.

Таблиця 8.3

Таблиця переходів для JK -тригера

J	K	Q^i	Q^{i+1}
0	0	Q^i	Q^i
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	Q^i	\bar{Q}^i

На рис. 8.26а наведено умовне зображення JK -тригера з інверсними S та R входами для асинхронного (нетактованого) установлення його в стан 1 та 0, з динамічним тактовим входом C , зміна потенціалу 1/0 на якому викликає перемикання. Тригер має три J входи та три K входи; кожна група входів об'єднана кон'юнкцією, тобто елемент ЛЕ1 (див. рис. 8.25) має три входи J , а елемент ЛЕ2 три входи K .

Універсальність JK -тригера виявляється в тому, що, змінюючи зовнішню комутацію, його можна перетворити в будь-який інший тип тригера: T -тригер (рис. 8.26б), D -тригер (рис. 8.26в) і DV -тригер (рис. 8.26г).

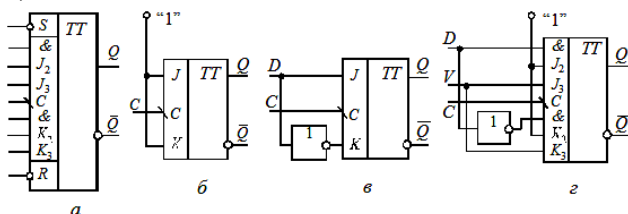


Рис. 8.26. Наведено:

a – умовне зображення JK -тригера; $б$ – T -тригер; $в$ – D -тригер; $г$ – DV -тригер

JK -тригери, що випускаються в державах СНД, мають позначення ТВ.

На рис. 8.27 наведені інтегральні схеми деяких JK -тригерів:

1533ТВ15, 561ТВ1, 1564ТВ3, 74LS76, 74Н106, 74АС11109, 74АС11112 – два JK -тригера.

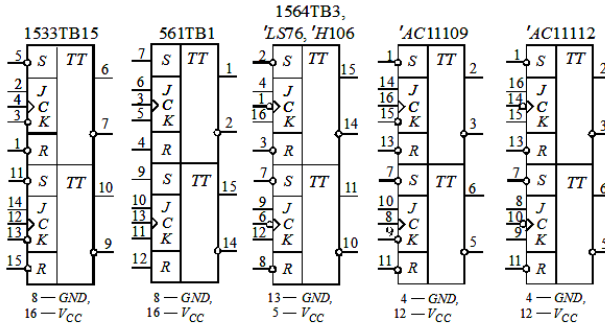


Рис. 8.27. Інтегральні схеми JK-тригерів

Тригер Шмітта (несиметричний тригер) в інтегральному виконанні повторює принципові особливості подібних тригерів на дискретних компонентах: один зв'язок між транзисторами колекторно-базовий, другий – емітерний. Тригер має різні рівні вмикання та вимикання (пороги спрацьовування). Інтегральні тригери Шмітта виконують, крім того, функцію ЛЕ НЕ, І-НЕ, АБО-НЕ (інвертувальні тригери Шмітта) або І, АБО (неінвертувальні тригери Шмітта).

На рис. 8.28а наведено часові діаграми формування неінвертувальним тригером Шмітта вихідного сигналу $U_{\text{вих}}$ з крутими фронтами з вхідної напруги $U_{\text{вх}}$, що повільно змінюється. Вихідна напруга $U_{\text{вих}}$ стрибком змінюється з 0 до 1 за досягнення вхідною напругою $U_{\text{вх}}$ верхнього порогу U_2 та стрибком змінюється з 1 до 0 за перетину вхідною напругою нижнього рівня U_1 , тобто тригери Шмітта мають два стійких стани, але на відміну від тригерів, розглянутих у розд. 7.1, вони мають один вхід і можуть керуватися як цифровим, так і аналоговим сигналом (під цифровими сигналами розуміємо сигнали, що мають fronti малої тривалості, а під аналоговими – сигнали, що повільно змінюються). На рис. 8.28б наведено передавальну характеристику (петля гістерезису) тригера Шмітта. Різницю рівней $\Delta U = U_2 - U_1$ називають шириною петлі гістерезису.

Тригери Шмітта часто використовують для формування прямокутної напруги із синусоїдної, а також для фільтрації завод у лініях зв'язку, величина яких не перевищує значення ΔU . Для збільшення заводозахищеності ІС на декотрих входах установлюються вбудовані тригери Шмітта.

Тригери Шмітта, що випускаються в державах СНД, мають позначення ТЛ.

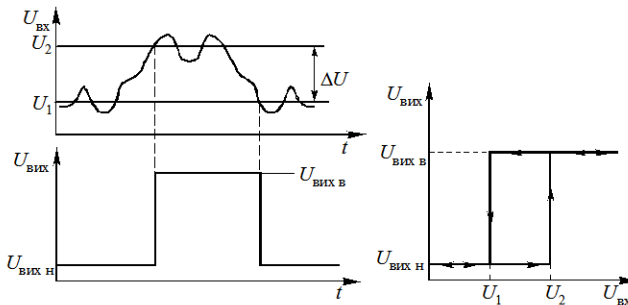


Рис. 8.28. Наведені: часові діаграми формування неінвертувальним тригером Шмітта вихідного сигналу та передавальна характеристика (петля гістерезису) тригера Шмітта

На рис. 8.29 наведено інтегральні схеми деяких тригерів Шмітта. Якщо тригер Шмітта має вхідну логіку І або АБО, то сигнал, що подається на вхід тригера, формується як кон'юнкція або диз'юнкція декількох сигналів.

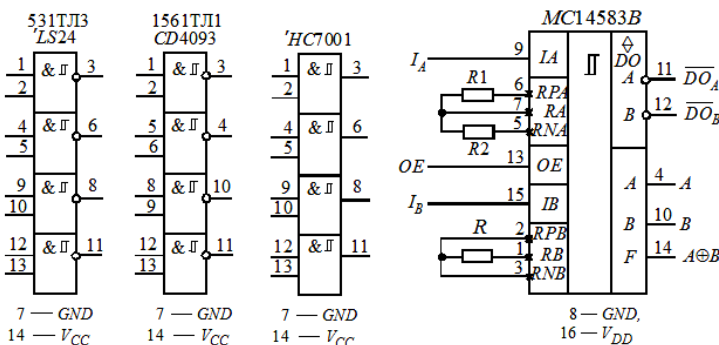


Рис. 8.29. Інтегральні схеми тригерів Шмітта

У тригерів Шмітта, які виготовляються за КМОН-технологією, пороги спрацьовування та ширина петлі гістерезису залежать від напруги живлення (1561TL1, CD4093). Інтегральна схема MC14583B вміщує два тригери Шмітта – А і В, які мають прямий А (В) та інверсний \overline{DO}_A (\overline{DO}_B) виходи, причому інверсний вихід знаходиться в Z-стані за $OE = 0$. У склад IC входить фазовий детектор, що виконує функцію $F = A \oplus B$, тобто IC може використовуватися як чутливий елемент у системах фазового автопідстроювання частоти. Крім того, IC має входи RPA (RPB), RNA (RNB) та RA (RB) керування порогами спрацьовування U_2 та U_1 . Пороги

U_2 та U_1 можна змінювати незалежно двома резисторами R_1 та R_2 або одним резистором R обидва пороги одночасно.

8.4. Регістри

Регістр (*Registrum* – список, покажчик) – це послідовний пристрій, призначений для приймання, запам'ятовування, перетворення та передачі інформації, яка зображена у вигляді багаторозрядного двійкового числа (слова коду). Під перетвореннями розуміють зсув чисел на задану кількість розрядів, праворуч або ліворуч, а також перетворення послідовного двійкового коду в паралельний і паралельного в послідовний.

За способом приймання і передачі інформації (чисел) регістри можуть бути:

- з послідовним входом (записом) і виходом (зчитуванням) – регістр типу *SI/SO* (*SI* – *Serial Input*, *SO* – *Serial Output*);

- з послідовним входом (записом) і паралельним виходом (зчитуванням) – регістр типу *SI/PO* (*PO* – *Parallel Output*);

- з паралельним входом (записом) і послідовним виходом (зчитуванням) – регістр типу *PI/SO* (*PI* – *Parallel Input*);

- з паралельними входом (записом) і виходом (зчитуванням) – регістр типу *PI/PO*.

Регістр *SI/SO* – *регiстр зсуву* – призначений для послідовного (почергового) біт за бітом виконання операцій запису і зчитування m -розрядного коду. Регістр *SI/PO* завантажується (тобто здійснює запис коду) послідовно біт за бітом, а видає записану інформацію одночасно з усіх своїх розрядів за один такт синхросигналу. У регістрі *PI/SO* приймання інформації здійснюється одночасно в усіх розрядах коду за один такт керування, а зчитування – послідовно. Регістр *PI/PO* – *регiстр пам'яті (статичний регiстр)* – найбільш швидкодіючий, тому що і запис, і зчитування коду в нього відбувається одночасно і незалежно.

Розрядність регістра визначається числом тригерів, кожний з яких як двостановий запам'ятовувач одного розряду коду відповідає за введення, збереження і виведення 1 біту інформації.

За числом каналів передачі інформації регістри можуть бути: *парафазними*, в яких інформація записується та зчитується в прямому (Q) та оберненому (\bar{Q}) кодах; *однофазними*, в яких інформація записується і зчитується або в прямому (Q), або в оберненому (\bar{Q}) коді.

За способом тактування регістри можуть бути *однотактними*, які керуються однією послідовністю синхросигналів; *багатотактними*, які керуються кількома послідовностями синхросигналів.

Такі операції, як встановлення реєстра в початковий стан, приймання інформації з одного пристрою і передача її в інший пристрій, зсув коду ліворуч або праворуч реалізуються за допомогою комбінаційної схеми реєстра.

8.4.1. Реєстри пам'яті

Реєстри пам'яті (статичні) це накопичуючі реєстри – пристрої з паралельним записом та зчитуванням інформації. Їх основне призначення – збереження двійкової інформації невеликого обсягу (не більше 2 байт), яка подана в паралельному коді. Реєстри пам'яті можуть бути синхронізовані рівнем (дозволом $C=1$ або $\bar{C}=0$) або фронтом (чи зрізом) синхросигналу залежно від типу застосованих тригерів.

Нехай на вхід реєстра надходить парафазний код числа. При цьому для кожного розряду числа передбачається два входи, на один з яких надходить прямий код, на другий – інверсний. Приймання такого числа може відбуватися в реєстр, побудований з використанням синхронних RS -тригерів, як показано на рис. 8.30а.

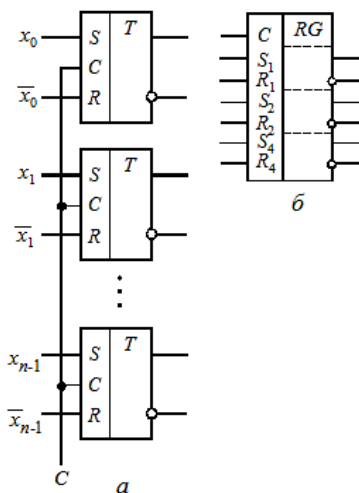


Рис. 8.30. Наведені:

a – схема реєстра пам'яті побудованого з використанням синхронних RS -тригерів; *б* – умовні позначення реєстра пам'яті, побудованого з використанням синхронних RS -тригерів

Якщо цифра i -го розряду $x_i = 1$, то на вхід S відповідного тригера надходить 1 і за подачі рівня лог.1 на вхід C тригера устанавлюється в стан 1.

Якщо $x_i = 0$ ($\bar{x}_i = 1$), то 1 надходить на вхід R і цей тригер встановлюється в стан 0. Таким чином, тригери встановлюються в стани, які визначаються цифрами розрядів числа, що надходять на їх входи.

Якщо на вхід регістра надходить однофазний код числа (без подачі інверсних значень цифр розрядів), регістр може бути побудований з використанням синхронних D -тригерів (рис. 8.31а). У такому регістрі за рівня лог. 1 на вході C тригери встановлюються в стани, що визначаються цифрами розрядів, які діють на входах D . На рис. 8.30б і 8.31б наведено умовні позначення розглянутих типів регістрів.

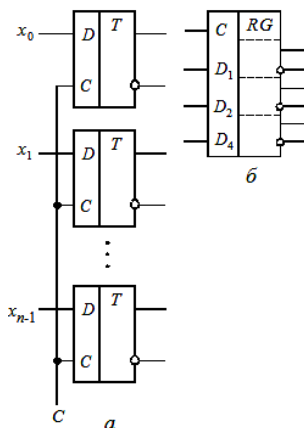


Рис. 8.31. Наведені:

a – схема регістра пам'яті побудованого з використанням синхронних D -тригерів; *б* – умовні позначення регістра пам'яті, побудованого з використанням синхронних D -тригерів

8.4.2. Регістри зсуву

Регістри зсуву це регістри послідовної дії, призначені для виконання операції зсуву двійкової інформації, яка подається в послідовному коді розряд за розрядом. Зсув або переміщення всіх цифр числа може здійснюватись за допомогою регістрів зсуву в напрямі від старших до молодших розрядів (зсув праворуч) або від молодших до старших (зсув ліворуч).

На основі синхронних D - і RS -тригерів можна побудувати різні структури регістрів зсуву. На рис. 8.32а наведено регістр зсуву типу SI/PO (SO) на базі чотирьох синхронних D -тригерів, який описується логічною

функцією (8.4): $D_0 = DS$ (*Data Serial* – послідовний вхід даних), $D_r = Q_{r-1}$, $r = 1, 2, \dots, N-1$, N – число розрядів. Він має один інформаційний вхід DS , на який інформація надходить у вигляді послідовного коду, і керуючий вхід C , на який подаються тактові (синхронізуючі) імпульси.

D -тригер 1 відповідає за молодший розряд, а D -тригер 4 – за старший розряд чотирирозрядного числа, яке необхідно записати в цей регістр зсуву. Тоді з надходженням тактових імпульсів одночасно на динамічні входи C D -тригерів, для яких активним сигналом є позитивний фронт тактових імпульсів, вихід кожного тригера набуватиме стану попереднього.

Таким чином, одиниця, що надійшла на інформаційний вхід DS регістра, зсується (на рис. 8.32б праворуч) з молодшого розряду до старшого синхронно з періодом надходження тактових імпульсів. Значення вхідного сигналу $DS(t_n)$ у дискретний момент часу t_n з'явиться на виході Q_3 через чотири такти, тобто $Q_3(t_n + 4) = DS(t_n)$. Такий регістр належить до регістрів зсуву ліворуч.

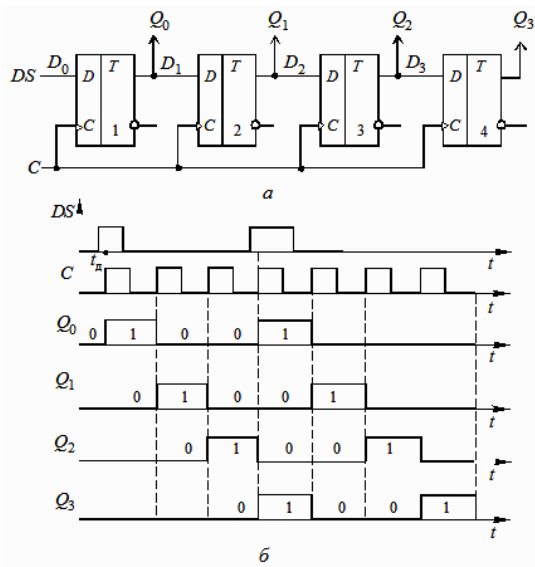


Рис. 8.32. Наведено:

a – регістр зсуву типу *SI/PO* (*SO*) на базі чотирьох синхронних D -тригерів;

б – часові діаграми регістра зсуву типу *SI/PO* (*SO*)

Слід зазначити, що правильність запису інформації в регістр зсуву (праворуч чи ліворуч) залежить і від того, як на його вхід надходять біти послідовного двійкового коду (починаючи з молодшого чи старшого

розряду). У розглянутому регістрі зсуву ліворуч послідовний код надходить на вхід DS , починаючи зі старшого біта. Для запису чотирирозрядного числа (так само, як і для читування) в цей регістр потрібно чотири такти синхроімпулсів.

Зчитування даних з регістра, що після припинення подачі тактових імпульсів зберігатимуться на його виходах Q_0, Q_1, Q_2, Q_3 , можна виконувати як у послідовному коді з виходу останнього тригера 4, так і в паралельному коді зразу з усіх розрядів.

Для здійснення зсуву праворуч треба в регістрі зсуву змінити зв'язки між тригерами, підмикаючи вихід тригера до входу D -тригера сусіднього ліворуч (більш молодшого) розряду.

На рис. 8.33 наведено схему реверсивного регістра зсуву, здатного зсувати записану інформацію і праворуч, і ліворуч, тобто завантажене у регістрі число можна зсувати вдовж лінійки тригерів як праворуч, так і ліворуч. Напрям зсуву визначається рівнем керуючого сигналу (1 або 0). Регістри зсуву часто виконують на синхронних RS -тригерах, що виконують логічну функцію (8.1). На рис. 8.34 наведено схему чотирирозрядного регістра зсуву з послідовним виходом $SO = Q_3$. Такий регістр зсуву може бути використаний для цифрової затримки інформації DS на чотири такти.

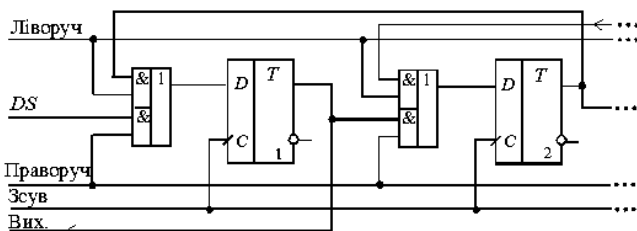


Рис. 8.33. Схема реверсивного регістра зсуву

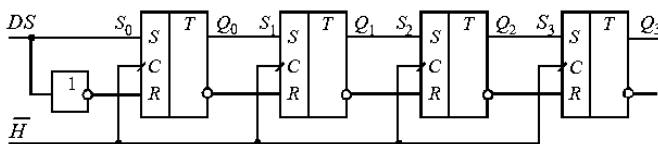


Рис 8.34. Схема чотирирозрядного регістра зсуву з послідовним виходом $SO = Q_3$

Будь-який m -розрядний регістр зсуву, побудований на тригерах, має вхід послідовного вводу інформації DS та вихід послідовного виведення

інформації $SO = Q_{n-1}$ з останнього тригера, проте виходи паралельного виводу інформації можуть бути і відсутні.

На рис. 8.35а наведено 4-розрядний регістр зсуву типу SI/PO з послідовним $SO = Q_3$ та паралельними прямим $Q_3 Q_2 Q_1 Q_0$ і інверсними $\overline{Q_3} \overline{Q_2} \overline{Q_1} \overline{Q_0}$ виходами, виконаний на DRS -тригерах 1533ТМ2 (є і інверсний послідовний вихід $\overline{SO} = \overline{Q_3}$). Асинхронні потенціальні входи \overline{R} і \overline{S} використовуються для встановлення тригерів регістра в один з вихідних станів 0000 за $\overline{R} = 0$ або 1111 за $\overline{S} = 0$ (повинна виконуватися умова $R \cdot S = 0$).

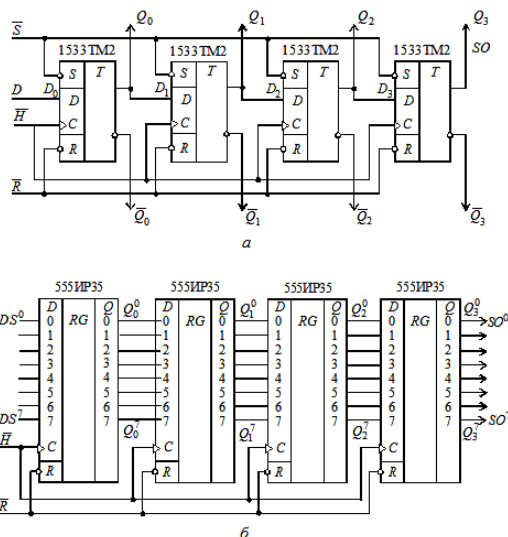


Рис.8.35. Наведено схеми:

a – 4-розрядного регістру зсуву типу SI/PO з послідовним $SO = Q_3$ та паралельними прямим $Q_3 Q_2 Q_1 Q_0$ і інверсними $\overline{Q_3} \overline{Q_2} \overline{Q_1} \overline{Q_0}$ виходами, виконаного на DRS -тригерах 1533ТМ2; *б* – 8-розрядного регістру зсуву типу SI/SO , виконаного на чотирьох IC 555IP35

На рис. 8.35б наведений 8-розрядний регістр зсуву типу SI/SO , виконаний на чотирьох IC 555IP35. Восьмирозрядні дані $DS^7 DS^6 \dots DS^0$, які вводяться послідовно, з'являються на 8 послідовних виходах $SO^7 SO^6 \dots SO^0$ через чотири такти. Асинхронний потенціальний вхід \overline{R} використовується для скиду регістра в нульовий стан.

На рис. 8.36 наведені деякі IC регістрів зсуву: типу SI/PO – 1533IP31 – 24-розрядний; 555IP8 – 8-розрядний; 1554IP46, 564IP2, 74HC4015 – два 4-розрядних; типу SI/SO – 1554IP47, 564IP1, 176IP10, 74HC4006 – два

4- та два 5-розрядних зі спільним тактовим сигналом; *MC14562B* – 128-розрядний з доступом до вихідного сигналу кожного 16-го тригера.

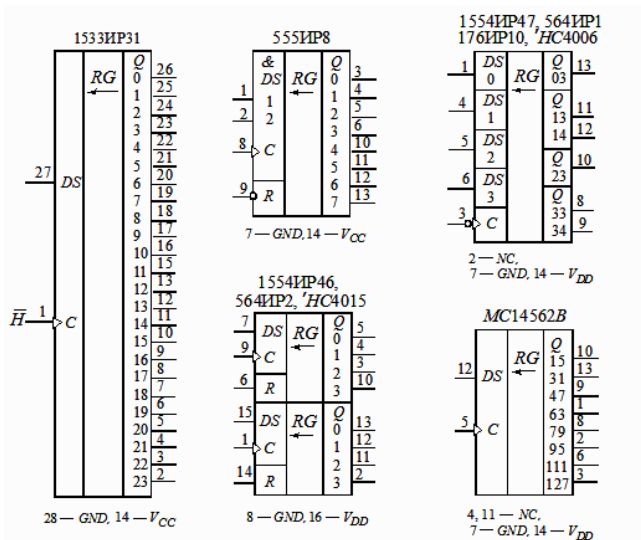


Рис. 8.36. Інтегральні схеми регістрів зсуву

Каскадування регістрів зсуву для збільшення їх розрядності здійснюється з'єднанням послідовного виходу SO одного регістра з послідовним входом DS другого регістра. На рис. 8.37 наведено побудований у такий спосіб 8-розрядний регістр зсуву на основі двох 4-розрядних регістрів зсуву ($SO = Q_3$).

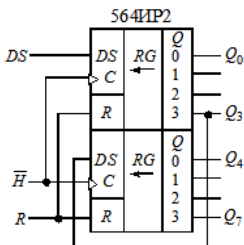


Рис. 8.37. Схема 8-розрядного регістра зсуву на основі двох 4-розрядних регістрів зсуву ($SO = Q_3$)

Промисловістю випускаються цифрові пристрої, які об'єднують регістри зсуву типу SI/PO з вихідними регістрами пам'яті (рис. 8.38):

74LS594 – 8-розрядний пристрій з синхронним регістром пам'яті, що встановлюється асинхронним потенціальним сигналом скиду \overline{RR} у нульовий стан; 74LS599 – 8-розрядний пристрій, який відрізняється від IC 74LS594 тільки відкритими колекторними виходами регістра пам'яті; 74LS595 – 8-розрядний пристрій, який відрізняється від IC 74LS594 тільки Z-станом виходів регістра пам'яті та зміною сигналу скиду \overline{RR} на сигнал \overline{OE} керування Z-станом виходів.

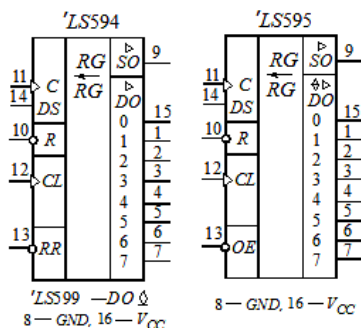


Рис. 8.38. Схеми цифрових пристроїв, які об'єднують регістри зсуву типу *SI/PO* з вихідними регістрами пам'яті

m -розрядні регістри зсуву з паралельним записом (завантаженням) даних D_{m-1}, \dots, D_0 завжди мають послідовний вхід *SI* вводу даних *DS* та послідовний вихід *SO*. Для мультиплексування функцій (зсув і завантаження), виконуваних регістрами, треба використовувати додаткові сигнали керування. Один сигнал керування *L* (*Load* – завантаження) дозволяє вмикати два режими роботи регістра: $L=0$ – послідовні введення і зсув даних, $L=1$ – синхронне паралельне завантаження даних. За асинхронного паралельного завантаження даних регістри зсуву будуються на *DDL*-тригерах, що описуються логічною функцією $Q^{t+1} = AD \Psi + (D \Psi^0 + Q^t \Psi^1) \overline{\Psi}$, де *AD* – *Asynchronous Data* – асинхронні дані.

На рис. 8.39 наведено деякі IC регістрів зсуву: типу *PI/PO* 1551P1 – 4-розрядний регістр зсуву зі синхронним паралельним завантаженням даних і двома тактовими входами *CL* (*Clock Load* – тактовий сигнал для завантаження даних) та *CS* (*Clock Shift* – тактовий сигнал для зсуву даних), що пов'язані функцією $C = CS \cdot \overline{L} + CL \cdot L$ (можна використовувати один тактовий сигнал $CS = CL = H$); 5311P12 – 4-розрядний регістр зсуву зі синхронним паралельним завантаженням даних, асинхронним потенціальним сигналом \overline{R} скиду регістру в нульовий стан і входами послідовного введення даних *JS* і \overline{KS} (при $JS = \overline{KS}$ одержуємо вхід *DS*);

типу PI/SO – 555IP9 – 8-розрядний регістр зсуву з асинхронним паралельним завантаженням даних, побудований на DDL -тригерах.

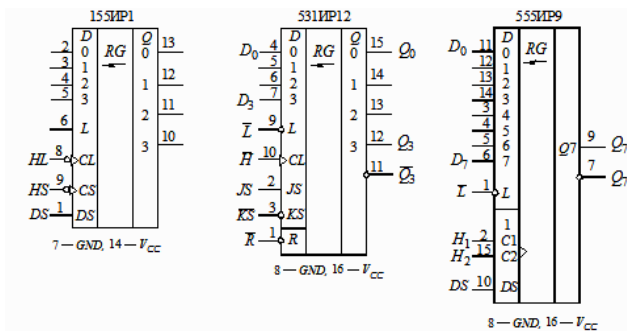


Рис. 8.39. Інтегральні схеми регістрів зсуву

Каскадування регістрів зсуву типів PI/SO та PI/PO здійснюється таким самим чином, як і регістрів типу SI/SO та SI/PO (див рис. 8.30). Сигнал OE , який керує Z -станом виходів, не має чинити вплив на функції, виконувані схемою, одержаною за каскадування ІС.

На рис. 8.40 наведено схему 8-розрядного регістру зсуву з паралельним синхронним записом даних, виконана на двох ІС типу PI/PO 555IP25. Ці ІС окрім виходів DQ_r , керовані сигналом \overline{OE} , мають додатковий послідовний вихід $SO = Q_3$. Цей вихід дозволяє виконувати каскадування ІС незалежно від значення сигналу \overline{OE} .

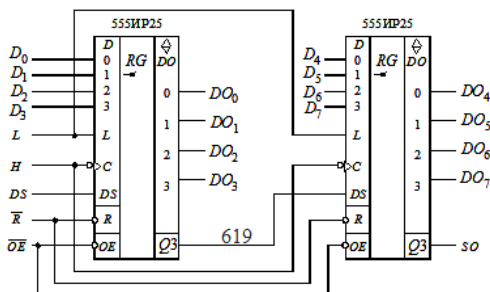


Рис. 8.40. Схема 8-розрядного регістру зсуву з паралельним синхронним записом даних, виконана на двох ІС типу PI/PO 555IP25

Деякі ІС реверсивних регістрів зсуву типу PI/PO наведено на рис. 8.41: 531IP11, 1561IP15, $MC14194B$, $CD40194B$, $74AC1194B$ – 4-розрядні регістри зсуву з асинхронним потенціальним скидом сигналом \overline{R} у

нульовий стан; CD40104B, 74HC40104 – 4-розрядні регістри зсуву зі синхронним скидом і Z-станом виходів.

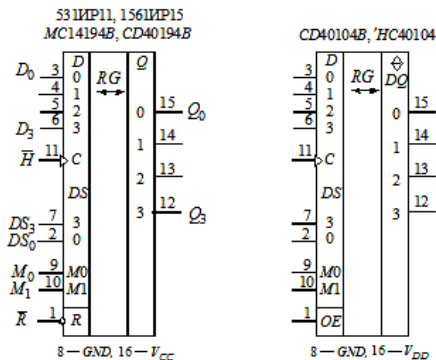


Рис. 8.41. Інтегральні схеми реверсивних регістрів зсуву типу PI/PO

8.5. Лічильники

Лічильник – послідовний пристрій, призначений для підрахування числа входних імпульсів і фіксації цього числа в його регістрі у вигляді двійкового коду.

Лічильники виконують такі мікрооперації над кодовими словами: встановлення в початковий стан (запис нульового коду); запис та видачу інформації в паралельній формі; збереження інформації; збільшення (інкремент) чи зменшення (декремент) на одиницю кодового числа, що зберігається.

Лічильники, як і регістри зсуву, будуються на основі m однотипних розрядних схем, кожна з яких складається з тригера та декотрої комбінаційної схеми, які певним чином з'єднані один з одним. Внутрішній стан лічильника визначається тільки кількістю лог. 1, які надійшли на його вхід (лог. 0 не змінює стану лічильника).

Основним параметром лічильника є його *модуль лічби* (коефіцієнт перерахунку) M_n , що визначає максимальне число імпульсів, після надходження якого лічильник встановлюється в початковий стан. Після повернення в початковий стан утворюється сигнал (імпульс) переповнення. Це означає, що підрахунок одиниць здійснюється лічильником за модулем лічби M_n , який характеризує місткість лічильника. Така характеристика лічильника залежить від його розрядності та основи системи числення.

Залежно від модуля лічби M_n лічильники є двійкові (бінарні) (лічильники, модуль лічби яких дорівнює цілому ступеню числа

2- $M_d = 2^m$) і з довільним модулем (лічильники за модулем M , в яких $M_d \in \mathbb{Z}^m$, причому число m округлюється до більшого цілого числа).

Швидкодія лічильника характеризується параметрами: *розрізняльна здатність* лічильника – це мінімальний період проходження вхідних сигналів (імпульсів), за якого забезпечується надійна робота лічильника (максимальна частота надходження лічильних імпульсів); *час установавання коду* t_3 лічильника – часовий інтервал між моментом закінчення подачі вхідного сигналу (імпульсу) і моментом установавання коду в регістрі лічильника (переходу лічильника в новий стійкий стан).

За функціональним призначенням лічильники поділяють на *підсумовувальні* (U_p — counter), *віднімальні* (Down-counter) та *реверсивні* (U_p -down-counter). У підсумовувальному лічильнику за подачі на вхід імпульсу код числа, що зберігається в лічильнику, зростає на одиницю, а у віднімальному зменшується на одиницю. Отже, підсумовувальний лічильник виконує прямий, а віднімальний – обернений (зворотний) підрахунок кількості одиниць, що надійшли на його вхід. Реверсивний лічильник може працювати в режимі прямого та оберненого підрахунку.

Якщо для роботи лічильника потрібна наявність синхросигналу, то такий лічильник називається синхронним. Лічильники, які працюють без синхросигналів, називаються асинхронними.

За способом організації міжрозрядних зв'язків лічильники поділяють на лічильники з *послідовним, паралельним (наскрізним) і послідовно-паралельним (груповим) переносом*. Вони відрізняються способами подачі вхідних (тактових) імпульсів на входи розрядів. У послідовному лічильнику вхідні імпульси подаються тільки на вхід першого тригера, а в паралельному – одночасно (паралельно) на синхровходи тригерів у всіх розрядах. Послідовно-паралельний лічильник будують за принципом послідовного з'єднання (каскадування) кількох паралельних лічильників.

Лічильники є з попереднім установаванням і без нього. Для попереднього установавання початкового стану лічильника використовуються спеціальні входи попереднього установавання. Установавання початкового стану відбувається тільки за спеціальною командою запису. Під час роботи лічильника в лічильному режимі входи попереднього установавання блокуються і на роботу лічильника не впливають. Лічильники з попереднім установаванням називають також програмовними, тому що дозволяють змінювати модуль лічби M_d , який можна розрахувати за формулою:

$$M_d = A_m 2^m + A_{m-1} 2^{m-1} + \dots + A_2 2^2 + A_1 2^1 + A_0 2^0, \quad (8.5)$$

де $A_k = 0$ або 1.

8.5.1. Асинхронні лічильники

Асинхронні лічильники – це послідовні лічильники, що мають один вхід C і n виходів (Q) відповідно до числа послідовно з'єднаних тригерів. Найпростіші двійкові або лічильники за модулем 2^m ($M_d = 2^m$) з послідовним переносом реалізуються на базі кількох тригерів, кожен з яких працює як лічильник за модулем 2. У більшості випадків для цих цілей використовують D -тригери (рис. 8.24) або JK -тригери (рис. 8.26б) в лічильному режимі. В асинхронних лічильниках відсутня спільна для усіх розрядів синхронізація і перехід розрядів у нові стани відбувається послідовно розряд за розрядом, починаючи від вхідного, на який надходять лічильні імпульси. На рис. 8.42а наведено схему 4-розрядного лічильника на D -тригерах. Він складається зі з'єднаних послідовно чотирьох лічильних тригерів таким чином, що вихід \bar{Q}_k кожного тригера з'єднаний з входом C_{k+1} наступного (лічильник за $\text{mod}16$). За надходження лічильних імпульсів на вхід C_1 тригери лічильника будуть змінювати свої стани, що описуються послідовно зростаючими двійковими числами (рис. 8.42б). З таблиці станів виходів 4-розрядного асинхронного двійкового лічильника (табл. 8.4) бачимо, що ознакою зміни станів будь-якого з розрядів лічильника є перехід попереднього розряду (або вхідного сигналу) з стану «1» в «0».

Якщо для реєстрації двійкового числа в лічильнику використовуються m тригерів, то максимальне значення числа, до якого може вестися лічба, $N = 2^m - 1$ (за $m = 4$ $N = 15$ див. табл. 8.4).

Перед початком роботи лічильника всі його тригери переводяться в нульовий стан (рис. 8.42б) імпульсом скиду R , який надходить одночасно на всі входи R тригерів. Надходження першого імпульсу своїм зрізом переводить тригер 1 (тобто молодший розряд) лічильника в стан 1, і на виході лічильника фіксується код (число) 0001. Другий імпульс, що надходить на вхід C_1 тригера 1, повертає його в стан 0, але при цьому виникає імпульс перенесення, утворений на першому ступені тригера 2, який змінить тепер стан тригера 2 на 1. Отже, на виході лічильника з'являється число 0010. Заповнення розрядів лічильника з кожним імпульсом буде продовжуватися доти, поки лічильник не відрахує максимальне число на його виході 1111.

Шістнадцятий імпульс на вході лічильника переводить своїм зрізом тригер 1 у стан 0, а імпульс переносу – тригери 2, 3 і 4 в стан 0, повертаючи таким чином лічильник у початковий (нульовий) стан (0000).

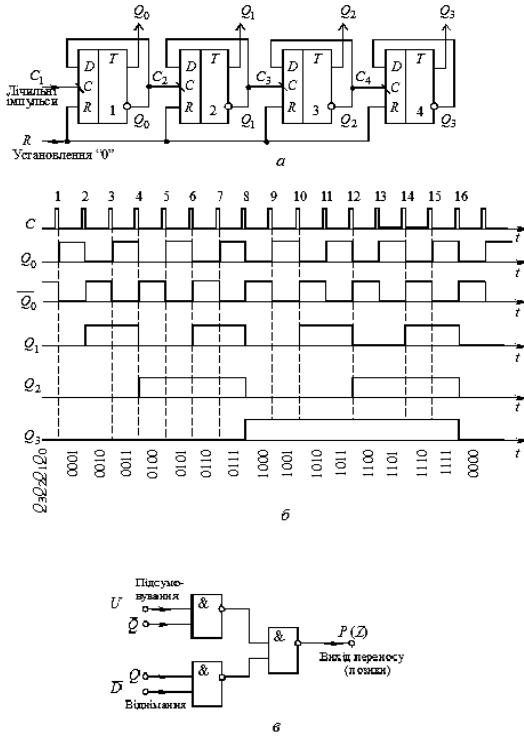


Рис.8.42 Наведено:

a – схема 4-розрядного лічильника на *D*-тригерах; *б* – часова діаграма лічильника; *в* – логічна схема, яка забезпечує подачу сигналів з інверсного виходу \bar{Q} за підсумовування або з прямого виходу Q – за віднімання від попереднього тригера на лічильний вхід наступного тригера

Таблиця 8.4

Стан виходів чотирирозрядного асинхронного двійкового лічильника

Кількість імпульсів, що надійшли, <i>N</i>	Стани тригерів				Кількість імпульсів, що надійшли, <i>N</i>	Стани тригерів			
	Q_3	Q_2	Q_1	Q_0		Q_3	Q_2	Q_1	Q_0
0	0	0	0	0	8	1	0	0	0
1	0	0	0	1	9	1	0	0	1
2	0	0	1	0	10	1	0	1	0
3	0	0	1	1	11	1	0	1	1
4	0	1	0	0	12	1	1	0	0
5	0	1	0	1	13	1	1	0	1
6	0	1	1	0	14	1	1	1	0
7	0	1	1	1	15	1	1	1	1

Розглянутий підсумовувальний двійковий лічильник можна перетворити у віднімальний за модулем 16 ($\text{mod}16$), якщо замість прямих виходів Q_0, Q_1, Q_2, Q_3 у тригерів використати їх інверсні виходи $\bar{Q}_0, \bar{Q}_1, \bar{Q}_2, \bar{Q}_3$, які при цьому будуть утворювати його регістр вихідного коду. У цьому неважко переконатись, бо за такої комутації виведень тригерів перенесення від розряду до розряду буде утворюватися під час переведення відповідного тригера в стан 1, а не в стан 0, як це мало місце у підсумовувальному лічильнику. У віднімальному лічильнику кожний прихід імпульсів на його вхід не збільшує, а зменшує вміст лічильника на одиницю. Тому, коли потрібно підрахувати число імпульсів (віддаваних), цей віднімальний лічильник попередньо треба встановити в стан 1111.

Таким чином, з кожним надходженням вхідних імпульсів у регістрі віднімального лічильника фіксуватиметься обернений код.

Для побудови асинхронного реверсивного лічильника, який може працювати як в режимі підсумовування, так і в режимі віднімання, можна за допомогою логічної схеми забезпечити подачу сигналів з інверсного виходу \bar{Q} під час підсумовування або з прямого виходу Q – під час віднімання від попереднього тригера на лічильний вхід наступного, як показано на рис. 8.42в. Ця схема вмикається між виходом одного розряду і входом наступного, і, залежно від керуючих сигналів — підсумовування (U) або віднімання (\bar{D}), на вхід наступного розряду надходить сигнал перенесення або сигнал позики Z .

Асинхронний лічильник з послідовним перенесенням може бути побудований на JK -тригерах, які працюють у лічильному режимі (рис. 8.43а). Входи J і K у кожному тригері об'єднані і на ці входи подається рівень лог. 1, а синхронізуючий вхід C кожного тригера є лічильним входом тригера. Сигнал з прямого виходу тригера кожного розряду надходить на лічильний вхід C тригера наступного, більш старшого розряду, а на лічильний вхід тригера 1 першого розряду подаються вхідні імпульси.

Якщо на лічильному вході C тригера діє імпульс, то його позитивним фронтом перемикається ведуча частина тригера, негативним (зрізом) — ведена. Тобто, за кожної зміни сигналу на лічильному вході з рівня лог. 1 на рівень лог. 0 змінюється на протилежний стан виходу тригера. Таким чином, за негативного фронту сигналу на виході тригера відбувається перемикавання наступного за ним тригера більш старшого розряду. На рис. 8.43б наведено часову діаграму роботи лічильника.

З кожним вхідним імпульсом число в лічильнику збільшується на одиницю. Таке зростання числа відбувається доти, поки після $(2^m - 1)$ -го вхідного імпульсу (m – число розрядів у лічильнику) в лічильнику встановлюється двійкове число 11...1. Далі з надходженням 2^m -го імпульсу в лічильнику встановлюється початковий стан 00...0, після чого

лічба ведеться спочатку. Таким чином, за безперервного надходження імпульсів лічильник циклічно з періодом 2^m вхідних імпульсів установлюється в початковий стан.

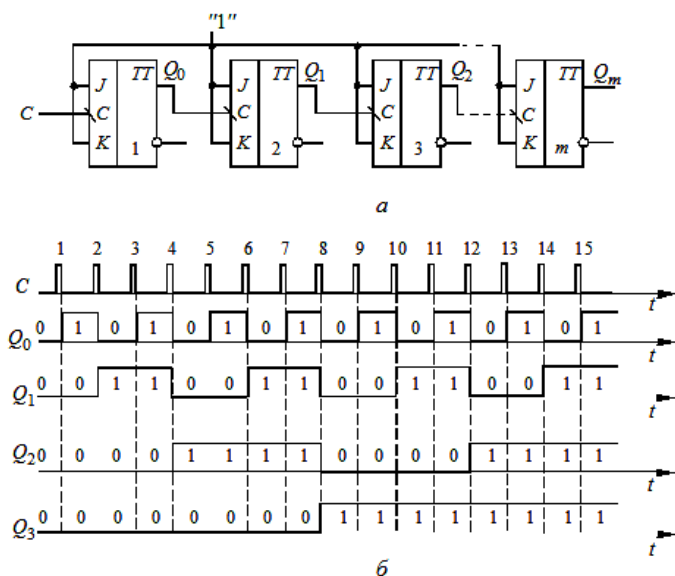


Рис. 8.43. Наведено:

a – асинхронний лічильник з послідовним перенесенням побудований на *JK*-тригерах; *б* – часова діаграма роботи лічильника

Загальним недоліком асинхронних лічильників з послідовним перенесенням є значний час реєстрації підрахованого числа вхідних сигналів (імпульсів), тобто мала швидкодія. Цей недолік зумовлений втратою часу на послідовне формування імпульсу перенесення в кожному розряді лічильника. У найбільш несприятливому випадку перенесення, що виникло у молодшому розряді, викличе чергове перенесення в усіх інших розрядах лічильника і час реєстрації при цьому дорівнюватиме $t_{3,max} = mt_3$, де t_3 — час затримки перенесення (час установлювання вихідного коду) в одному розряді лічильника.

Як бачимо з часових діаграм рис. 8.42б і 8.43,б тригери в асинхронному лічильнику з послідовним перенесенням працюють з різною частотою перемикання. Максимальну частоту має перший тригер, а частоти перемикання кожного наступного тригера вдвічі менші. Тому як перший тригер треба використовувати найбільш швидкодіючий тригер, а швидкодія інших тригерів може бути нижчою. Таким чином

максимальна частота проходження лічильних імпульсів визначається незалежно від структури лічильника граничною частотою перемикання першого тригера: $f_{л, \max} = 1/(m t_3)$.

Через те, що асинхронні двійкові лічильники реалізують коефіцієнт перерахунку (модуль лічби) $M_л = 2^m$, то їх можна використовувати як подільники частоти тактового сигналу

$$f_{\text{вих}} = f_{л} / M_л \quad (8.6)$$

Розглянуті двійкові лічильники залежно від числа розрядів (тригерів) m здатні підраховувати та реєструвати на своєму реєстрі лише 2, 4, 8, 16, ..., 2^m імпульсів. На практиці часто потрібно мати лічильники з довільним модулем лічби $M = M_л \cdot N \cdot 2^m$, який має некратний цілий ступінь 2. Прикладом такого лічильника може бути двійково-десятковий лічильник, тобто лічильник за mod 10.

Розрядність лічильника за модулем M визначається з умови $2^{m-1} < M < 2^m$, причому m визначається мінімальним цілим числом. Таким чином, для зображення цифр кожного розряду десяткового числа (кожної декади) потрібно чотири тригера, бо $2^3 < 10 < 2^4$. Якщо число десяткових розрядів k , то число тригерів, необхідне для реєстрації чисел у лічильнику, дорівнює $4k$, а максимальне значення чисел $N = 10^k - 1$. У табл. 8.5 показано послідовність станів тригерів у дворозрядному десятковому лічильнику.

Таблиця 8.5

**Послідовність станів тригерів
у дворозрядному десятковому лічильнику**

Кількість імпульсів, що надійшли	Стани тригерів							
	Q_3	Q_2	Q_1	Q_0	Q_3	Q_2	Q_1	Q_0
0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	1
2	0	0	0	0	0	0	1	0
...
9	0	0	0	0	1	0	0	1
10	0	0	0	1	0	0	0	0
11	0	0	0	1	0	0	0	1
...
99	1	0	0	1	1	0	0	1

Так як лічильник за $\text{mod} 10$ має бути чотирирозрядним, то за появи на його регістрі коду $1010_2 = 10_{10}$ він має скидуватися в нуль. Такий двійковий лічильник має $2^m - M = L$ зайвих (надлишкових) станів, які треба вилучити ($L = 2^4 - 10 = 6$). Щоб позбутися цих непотрібних станів, застосовують зворотні зв'язки з виходу лічильника на входи тригерів тих розрядів, які в двійковому поданні числа L мають одиницю. Для десяткового лічильника $L = 6_{10} = 0110_2$, отже, сигнал зворотного зв'язку слід подавати на відповідні входи тригерів другого і третього розрядів.

На рис. 8.44а наведено асинхронний лічильник за $\text{mod} 10$, одержаний за допомогою послідовного з'єднання лічильника за $\text{mod} 2$ і лічильника за $\text{mod} 5$, а на рис. 8.44б – часові діаграми, що пояснюють його роботу (затримка сигналу Q_0 відносно сигналу H_0 не показана). Числа j , що характеризують внутрішній стан лічильника, змінюються з кожним переходом на одиницю згідно з двійковою системою числення (рис. 8.44б), тобто одержано двійково-десятковий лічильник з кодуванням внутрішніх станів у десятковій системі числення 8421.

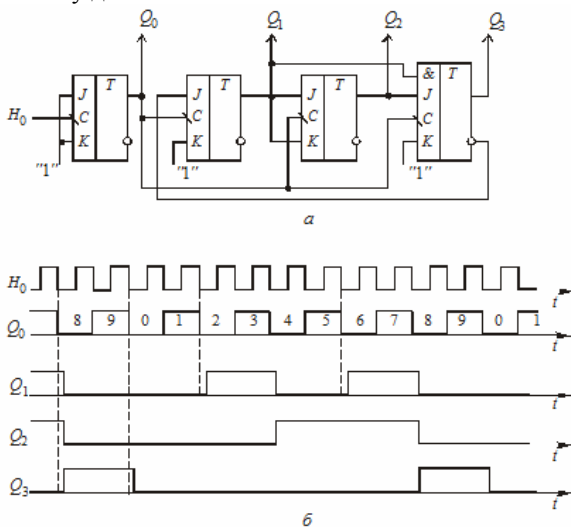


Рис. 8.44. Наведено:

а – схема асинхронного лічильника за $\text{mod} 10$; б – часові діаграми лічильника

Промисловістю випускаються ІС асинхронних лічильників (СТ- Counter- лічильник), деякі з яких наведено на рис. 8.45: 555ІЕ5 – двійковий лічильник за $\text{mod} 2$ та $\text{mod} 8$ з асинхронним потенціальним установленням нульового стану сигналом $R = R_1 \overline{R}_2 = 1$; за з'єднання лічильного входу H_2 лічильника за $\text{mod} 8$ з виходом Q_0 лічильника за $\text{mod} 2$

одержуємо лічильник за $mod 16$; 74LS69 – двійкові лічильники за $mod 2$, $mod 8$ та $mod 16$ з асинхронним потенціальним установленням нульового стану сигналом $\bar{R}=0$; 176ІЕ1 – двійковий лічильник за $mod 64$ з асинхронним потенціальним установленням нульового стану сигналом $R=1$; 1561ІЕ20, 74НС4040 – двійковий лічильник за $mod 4096$ з асинхронним потенціальним установленням нульового стану сигналом $R=1$ (знак « \uparrow » означає ступінь числа 2, тобто мнемоніка $CT\uparrow 12$ означає лічильник за $mod 2^{12}$; 555ІЕ2 – двійково-десятковий лічильник – лічильники за $mod 2$ та $mod 5$ з асинхронним потенціальним установленням нульового стану станів $Q_3Q_2Q_1Q_0 = 0000$ і 1001 ($j=0$ та $j=9$) сигналами $R = R_1 \Psi R_2 = 1$, і $S = S_1 \Psi S_2 = 1$; 74LS68 – лічильник за $mod 2$, $mod 5$ і $mod 10$ з асинхронним потенціальним установленням нульового стану сигналом $\bar{R}=0$.

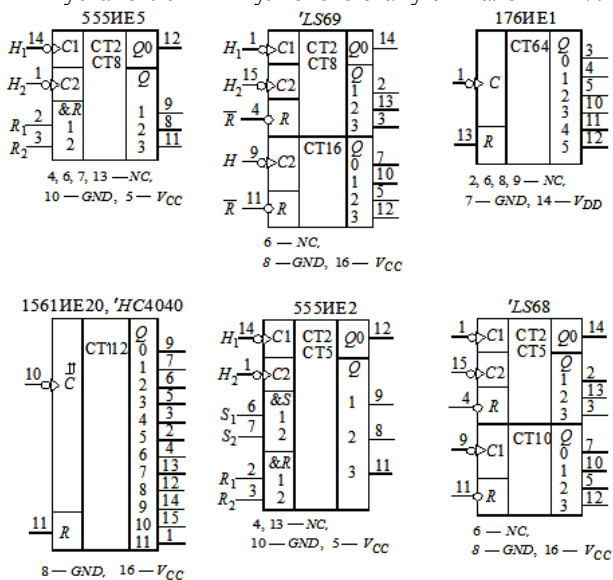


Рис. 8.45. Інтегральні схеми асинхронних лічильників

8.5.2. Синхронні лічильники

Синхронні лічильники – це лічильники з паралельним перенесенням, в яких вхідні сигнали (імпульси) надходять на синхровходи C тригерів всіх розрядів одночасно (паралельно). При цьому розряди, що перемикаються, переходять у нові стани одночасно. Перемикання їх у потрібній послідовності забезпечується логічними колами, які під час надходження вхідного імпульсу одні тригери затримують від перемикання, а іншим дозволяють перемиктися. Тригери такого лічильника, крім

лічильного, повинні мати інформаційні входи, на які надходять дозволи чи заборони з логічних кіл.

Синхронні лічильники, як правило, будують на базі двоступеневих *RS*-, *JK* - або *D*-тригерів.

Як бачимо з табл. 8.4 та рис. 8.42б у підсумовувальному лічильнику наступний розряд має перемикатися вхідним імпульсом в 1, коли всі попередні розряди вже перебувають у такому стані. Така умова виконується, якщо на інформаційний вхід кожного тригера подати кон'юнкцію сигналів з прямих виходів попередніх тригерів. Дійсно, з кон'юнктора на інформаційний вхід тригера надійде дозволяюча перемикання 1, якщо всі попередні тригери знаходяться в 1, і за сигналом на лічильному вході він змінить стан.

На рис. 8.46 наведено функціональну схему чотирирозрядного синхронного лічильника з паралельним перенесенням (за *mod 16*), побудованим на *JK*-тригерах. На синхровходи *C* всіх тригерів лічильні імпульси надходять одночасно з входу *T*. Інформаційні входи *J* та *K* кожного тригера об'єднані. Тригер *T1* змінює стан з кожним лічильним імпульсом, тому що на його входи *J* і *K* постійно подається 1. Інші тригери змінюють стан лічильними імпульсами за таких умов: *T2* – за $Q_0 = 1$; *T3* – за $Q_0 = 1, Q_1 = 1$; *T4* – за $Q_0 = 1, Q_1 = 1, Q_2 = 1$.

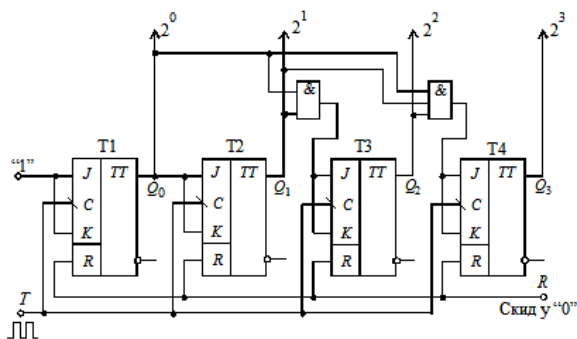


Рис. 8.46. Функціональна схема чотирирозрядного синхронного лічильника з паралельним перенесенням (за *mod 16*), побудованим на *JK*-тригерах

Недоліком розглянутого лічильника є необхідність мати кон'юнктори з великою кількістю входів, число яких має зростати зі збільшенням числа розрядів. Якщо в *JK*-тригерах є по декілька входів *J* та *K* (див. рис. 8.26а), то можна побудувати подібний лічильник без зовнішніх кон'юнкторів.

Швидкодія роботи синхронних лічильників значно вища, ніж асинхронних. Час реєстрації синхронних лічильників дорівнює часу перемикання одного тригера $t_{3\max} = t_3$. Готовність до зчитування результату з реєстра синхронного лічильника, таким чином, визначається паузою між вхідними імпульсами. Тому розрізняльна здатність підвищується тільки у випадку, коли час спрацювання ЛЕ $t_{3\text{ЛЕ}}$ менший за час перемикання тригера t_3 .

У лічильниках з паралельним перенесенням напрямком лічби не залежить від того, який (прямий або інверсний) динамічний вхід мають тригери, що складають його розрядні схеми. Напрямок лічби визначається виключно тим, який (прямий або інверсний) вихід тригера використовується для формування сигналу перенесення. Якщо для формування сигналу перенесення будуть використані інверсні виходи тригерів розрядних схем, лічильник буде віднімальним.

Реверсний синхронний лічильник має працювати як на підсумовування, так і на віднімання (рис. 8.47). У схемі передбачено два кола передачі перенесень, одне з яких відповідає схемі підсумовувального лічильника, інше – схемі віднімального лічильника. Керуючі сигнали I_1 та I_2 вводять у роботу одне або інше коло. За $I_1 = 1, I_2 = 0$ закритий ЛЕ2 і, отже, відімкнено коло передачі перенесення режиму віднімання. Лічильник працює в режимі підсумовування. За $I_1 = 0, I_2 = 1$ ЛЕ1 закритий і, отже, відімкнено коло передачі перенесень режиму підсумовування. Лічильник працює в режимі віднімання.

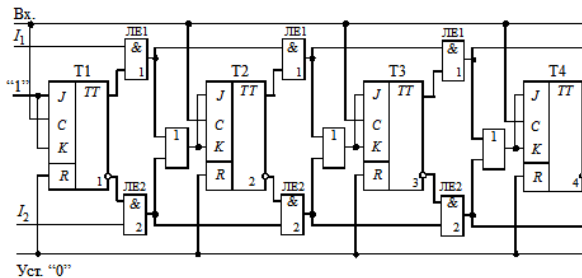


Рис. 8.47. Схема реверсивного синхронного лічильника

На рис. 8.48 наведено схему синхронного двійково-десятькового лічильника (одна декада), кодування внутрішніх стану якого здійснюється згідно з двійково-десятьковим кодом 8421 , а на рис. 8.49 – часові діаграми його роботи. Тривалість активного рівня сигналу $P_4 = 1$ дорівнює періоду тактового сигналу T_H . Одна декада – двійковий лічильник з періодом

циклу $N = 10$. Як бачимо зі схеми, вхідними імпульсами наступної декади є імпульси, що виникають на виході тригера старшого розряду цієї декади ($P_4 = 1$). У момент негативного фронту десятого імпульсу, що надходить на вхід цієї декади, тригери цієї декади переходять у стан 0, на виході четвертого розряду виникає зміна рівня від лог. 1 до лог. 0. Це викликає перехід наступної декади в стан, що відповідає двійковому числу, на одиницю більшому.

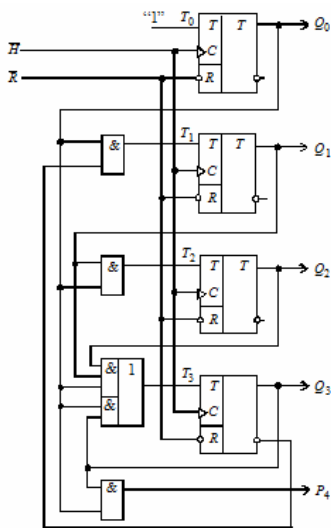


Рис. 8.48. Схема синхронного двійково-десятькового лічильника

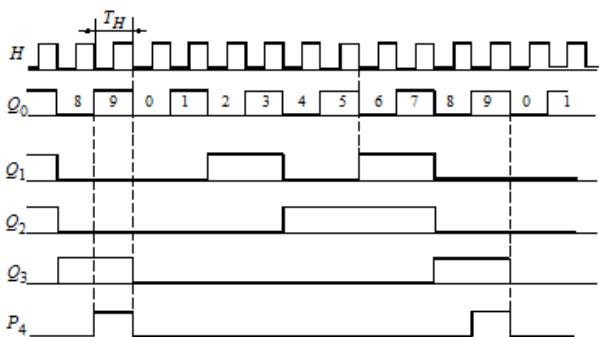


Рис. 8.49. Часові діаграми синхронного двійково-десятькового лічильника

Синхронні лічильники, що випускаються в інтегральному виконанні, як правило, мають додаткові керуючі входи, які призначені для каскадування P_0 ($P_0 = 1$ — дозвіл лічби та переносу) або P_0, E, U (P_0 — дозвіл лічби, E — дозвіл лічби та перенесення; лічба дозволена за значення $P_0 E = 1$; U — напрям лічби: $U = 1$ — підсумовування, $U = 0$ — віднімання).

Промисловістю випускаються ІС синхронних лічильників, деякі з яких наведені на рис. 8.50: 555ІЕ10, 1561ІЕ21, CD40161, 74АС11161 — лічильник за $mod 16$ з перенесенням $P_m = E \bigwedge_{r=0}^{m-1} Q_r$, де $m = 4$ — число тригерів

у лічильнику, зі синхронним завантаженням даних $d_M = D_3 D_2 D_1 D_0$ ($\bar{L} = 1$ — лічба, $\bar{L} = 0$ — завантаження) і асинхронним потенціальним скидом у нульовий стан значенням сигналу $\bar{R} = 0$;

1554ІЕ23, 561ІЕ10, 74НС4520 — два лічильника за $mod 16$ з асинхронним потенціальним скидом у нульовий стан значенням сигналу $R = 1$;

555ІЕ9, МС14160В, CD40160В, 74АС11160 — лічильник за $mod 10$, аналогічний двійковому лічильнику 74АС11161;

МС14518В, 74НС4518 — два незалежних лічильника за $mod 10$, аналогічні двійковим лічильникам 74НС4520;

555ІЕ17, 74LS669 — реверсивний лічильник за $mod 16$ з перенесенням $P_m = E \bigwedge_{r=0}^{m-1} Q_r + E \bar{C} \bigwedge_{r=0}^{m-1} \bar{Q}_r$, зі синхронним завантаженням даних $d_M = D_3 D_2 D_1 D_0$ ($\bar{L} = 1$ — лічба, $\bar{L} = 0$ — завантаження);

561ІЕ11, 74НС4516 — реверсивний лічильник за $mod 16$ з перенесенням $P_m = P_0 U \bigwedge_{r=0}^{m-1} Q_r + P_0 \bar{U} \bigwedge_{r=0}^{m-1} \bar{Q}_r$, з асинхронним завантаженням даних $d_M = D_3 D_2 D_1 D_0$ ($L = 0$ — лічба, $L = 1$ — завантаження) і асинхронним скидом значенням сигналу $R = 1$ (вхід R має вищий пріоритет).

Складність практичної реалізації синхронних лічильників складається в тому, що за збільшення числа розрядів пропорційно збільшується число входів ЛЕ І, які використовуються в колах формування сигналу перенесення. Тому за збільшення числа розрядів використовують структури лічильників з груповим (послідовно-паралельним або паралельно-послідовним) перенесенням.

Ідея побудови лічильників з груповим перенесенням складається в розбитті розрядних схем лічильника на групи, в середині яких здійснюють або послідовне, або паралельне перенесення. Формування сигналу перенесення між групами виконується ЛЕ І тільки в тому випадку, коли тригери всіх розрядних схем, які входять до цієї групи, установлені в одиничний стан, тобто за паралельним принципом (рис. 8.51).

Вочевидь, що спрощення лічильника з послідовно-паралельним перенесенням досягається за рахунок деякого зниження його швидкодії.

За організації в середині групи паралельного перенесення швидкодія лічильника збільшується. Це відбувається за рахунок зменшення часу $t_{згр}$, який у такому випадку дорівнює $t_{згр} = t_3$.

Максимальний час підготовки лічильника з груповим перенесенням до наступного перемикання

$$t_{підmax} = t_{3c}(l - 1),$$

де t_{3c} – час спрацювання ЛЕ; l – число груп у лічильнику.

Максимально можлива частота перемикання лічильника з груповим перенесенням визначається виразом

$$f_{max} = 1 / (t_{згр} + t_{підmax}).$$

Слід відзначити, що число розрядних схем у кожній групі може бути довільним. В окремому випадку кожна група може вміщувати тільки одну розрядну схему, і схема з груповим перенесенням вироджується в так звану схему лічильника з *наскрізним перенесенням* (рис. 8.52). У цій схемі перемикання всіх тригерів відбувається одночасно, проте для підготовки до наступного перемикання має пройти час, потрібний для послідовного формування на виходах всіх ЛЕ і нових значень сигналу перенесення. Цей час, як і час установлення вихідного коду в лічильниках з послідовним перенесенням, залежить від конкретного коду, записаного в лічильник. Одержуваний у цьому випадку вираш за швидкодією визначається меншим часом розповсюдження сигналу в ЛЕ і порівняно з часом установлення вихідного коду в окремому тригері.

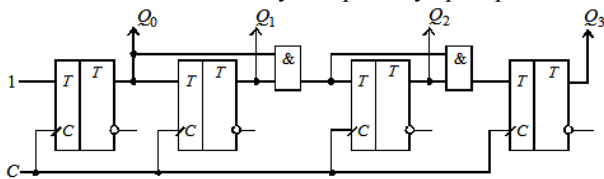


Рис. 8.52. Схема лічильника з наскрізним перенесенням

Кільцеві лічильники – це лічильники, в яких відбувається зсув одного символу 1 або одного символу 0, причому з виходу останнього тригера (старшого розряду регістра) інформація подається на вхід першого тригера. З цього випливає, що кодування внутрішніх станів (молодшого розряду регістра) лічильника відбувається прямим 00...001 або інверсним 11...110 унітарним кодом, а, отже, лічильник за $mod m$ може бути реалізований на m -розрядному регістрі зсуву. Кільцевий лічильник може бути реалізований на JK-, RS- або D-тригерах. Логічна структура 5-розрядного кільцевого лічильника на JK-тригерах і його

часова діаграма наведені на рис. 8.53. У даному регістрі по сигналу на вході устанавлення «Уст.» всі тригери, крім першого, устанавлюються в нульовий стан, а в перший записується сигнал лог. 1. Далі, за першим імпульсом синхронізації лог. 1 з першого тригера переписується в другий; в перший тригер з останнього записується сигнал лог. 0. За другим імпульсом синхронізації лог. 1 з другого тригера переписується в третій, поступаючи місцем сигналу лог. 0, який переписується в нього з другого тригера і т. далі. Таким чином, за тим, який з тригерів знаходиться в стані 1, тобто на виході якого з тригерів виникає рівень лог. 1, виявляється число імпульсів, які надходять на вхід, безпосередньо в десятковій системі числення.

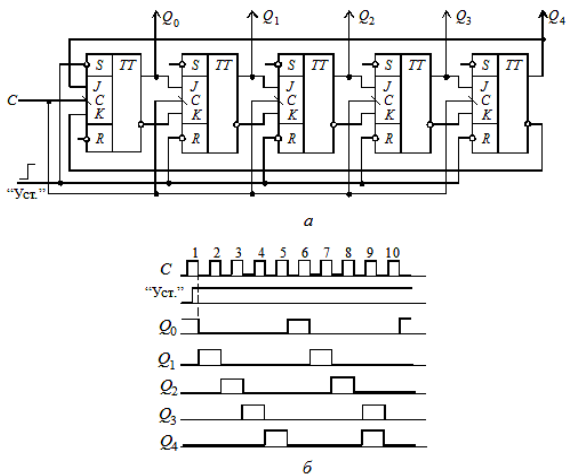


Рис. 8.53. Наведено:

- a* – схема 5-розрядного кільцевого лічильника на JK-тригерах;
- б* – часова діаграма лічильника

Кільцевий лічильник забезпечує високу швидкість роботи. Це пов'язано з тим, що одиниця з одного тригера в інший передається безпосередньо (без використання в колі передачі логічних елементів) шляхом підмикання входів J і K кожного тригера відповідно до прямого та інверсного виходів попереднього тригера.

Після подачі $N-1$ імпульсів у стані 1 виявиться $(N-1)$ -й тригер, а з надходженням N -го імпульсу одиниця з цього тригера переписується в тригер 0 і лічба імпульсів почнеться спочатку. Отже, період циклу кільцевого лічильника дорівнює числу використаних в ньому тригерів. Наприклад, для побудови декади десяткового лічильника потрібні 10 тригерів (замість чотирьох тригерів у двійковій системі). Таким чином, можливість побудови лічильника, який видає число безпосередньо в

десятьковій системі числення, досягається суттєвим збільшенням числа елементів, що використовуються в схемі лічильника.

Кільцевий лічильник може бути побудований на D -тригерах. На рис. 8.54а наведено схему кільцевого лічильника за $\text{mod } 4$, яка відповідає функції збудження

$$K_0 = D_0 = \bar{Q}_2 \bar{Q}_1 \bar{Q}_0, \quad (8.7)$$

де $K_0(Q_2, Q_1, Q_0)$ – мінтерми.

У цьому лічильнику лог.1 послідовно передається від тригера до тригера і за обнулення регістра зсуву з'являється на виході ЛЕ 1, що забезпечує її перезапис у наступному такті в тригер Q_0 . Стан лічильника повністю характеризується положенням одиниці на одному з виходів $K_0 = D_0, Q_2, Q_1$ або Q_0 .

Як правило в схему кільцевого лічильника, виконаного на регістрі зсуву, що має мінімальне число тригерів, додається ще один тригер, який виробляє зсув вихідного сигналу останнього тригера регістра зсуву, як це показано на рис. 8.54а (тригер Q_3). У такому випадку стан лічильника повністю характеризується положенням символа 1 на одному з виходів Q_3, Q_2, Q_1 або Q_0 (тут параметри всіх чотирьох вихідних сигналів ідентичні, водночас як сигнал D_0 , що формується ЛЕ 1, має більшу затримку відносно тактового сигналу, ніж сигнали, які формуються тригерами). Часові діаграми, що пояснюють роботу кільцевого лічильника за $\text{mod } 4$, наведено на рис. 8.54б.

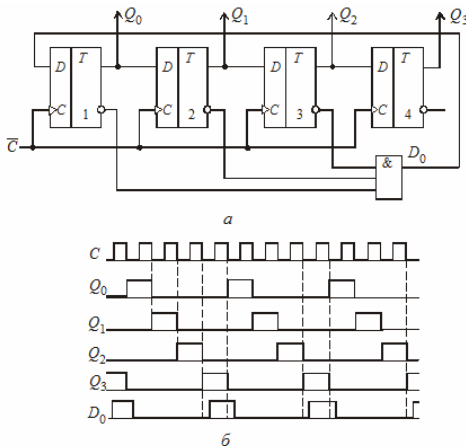


Рис. 8.54. Наведено:

- a* – схема кільцевого лічильника за $\text{mod } 4$;
- б* – часова діаграма кільцевого лічильника за $\text{mod } 4$

Кільцевий лічильник за $mod 4$ можна задати і кодовим кільцем 1110.1110 (інверсним унітарним кодом), якому відповідає функція збудження $D_0 = \overline{Q_2} + \overline{Q_1} + \overline{Q_0} = \overline{Q_2 Q_1 Q_0}$. Цій функції відповідає схема рис. 8.55a (ЛЕ I-HE реалізує макстерм $M_3 = \overline{Q_2} + \overline{Q_1} + \overline{Q_0} = D_0$).

У загальному випадку кільцевий лічильник за $mod m$ зі зсувом одного символу 0, побудований на m -розрядному регістрі зсуву, описується функцією збудження

$$D_0 = \overline{\prod_{r=0}^{m-2} Q_r} = \overline{\bigwedge_{r=0}^{m-2} Q_r}. \quad (8.8)$$

На рис. 8.55 наведено схему (б) кільцевого лічильника за $mod 8$, побудована згідно з виразом (8.8) ($m=8$), і часові діаграми (в), що пояснюють її роботу. З часових діаграм бачимо, що кільцевий лічильник можна побудувати на основі лічильника з будь-яким кодуванням внутрішніх станів і дешифратора всіх його внутрішніх станів (дешифратор з прямими виходами реалізує прямий унітарний код, а дешифратор з інверсними виходами – інверсний унітарний код).

Щоб збільшити M_n кільцевого лічильника, треба мати регістр з більшою розрядністю або застосувати каскадування кількох регістрів. Модуль лічби M_n кільцевого лічильника можна збільшити вдвічі (до $M_n = 2m$), якщо між будь-якими двома тригерами застосувати перехресний зворотний зв'язок, з'єднавши інверсний вихід одного з тригерів із входом наступного тригера. Оскільки лічильник кільцевий, не має значення, між якими розрядами виконується перехресний зв'язок, проте на схемах для наочності з'єднують вихід останнього тригера з входом першого. Такі пристрої називають лічильниками Джонсона. На рис. 8.56 наведено схему десяткового лічильника Джонсона, який має модуль лічби $M_n = 2^m + 2 = 10$ (у ньому додатково фіксуються стани 0000 і 1111). Таблиця істинності лічильника Джонсона (табл. 8.6) з $M_n = 10$ ілюструє потактове поширення спочатку «хвилі» одиниць, а потім «хвилі» нулів, завдяки тому, що спочатку $Q_4 = 1$, а потім $Q_4 = 0$. Оскільки на всіх виходах лічильника сигнали мають однаковий період повторення, що дорівнює $10T_H$, де T_H – період повторення вхідних імпульсів, і до того ж зсунуті один щодо другого на T_H , їх можна використати для генерування багатофазного сигналу. На розглянутому чотирирозрядному лічильнику Джонсона можна реалізувати генерування восьмифазного сигналу шляхом подачі тактових імпульсів потрібної частоти. У загальному випадку m -розрядний кільцевий лічильник дозволяє генерувати імпульсні сигнали, що містять $2m$ фаз.

Стани декадного лічильника Джонсона

Стан лічильника	Q_0	Q_1	Q_2	Q_3	Q_4	Спосіб дешифрування стану
0	0	0	0	0	0	$\overline{Q_0} \overline{Q_4}$ або $\overline{Q_0} \overline{Q_4}$
1	1	0	0	0	0	$Q_0 \overline{Q_1}$ або $\overline{Q_0} \overline{Q_1}$
2	1	1	0	0	0	$Q_1 \overline{Q_2}$ або $\overline{Q_1} \overline{Q_2}$
3	1	1	1	0	0	$Q_2 \overline{Q_3}$ або $\overline{Q_2} \overline{Q_3}$
4	1	1	1	1	0	$Q_3 \overline{Q_4}$ або $\overline{Q_3} \overline{Q_4}$
5	1	1	1	1	1	$Q_4 \overline{Q_0}$ або $\overline{Q_4} \overline{Q_0}$
6	0	1	1	1	1	$\overline{Q_0} \overline{Q_1}$ або $\overline{Q_0} \overline{Q_1}$
7	0	0	1	1	1	$\overline{Q_1} \overline{Q_2}$ або $\overline{Q_1} \overline{Q_2}$
8	0	0	0	1	1	$\overline{Q_2} \overline{Q_3}$ або $\overline{Q_2} \overline{Q_3}$
9	0	0	0	0	1	$\overline{Q_3} \overline{Q_4}$ або $\overline{Q_3} \overline{Q_4}$

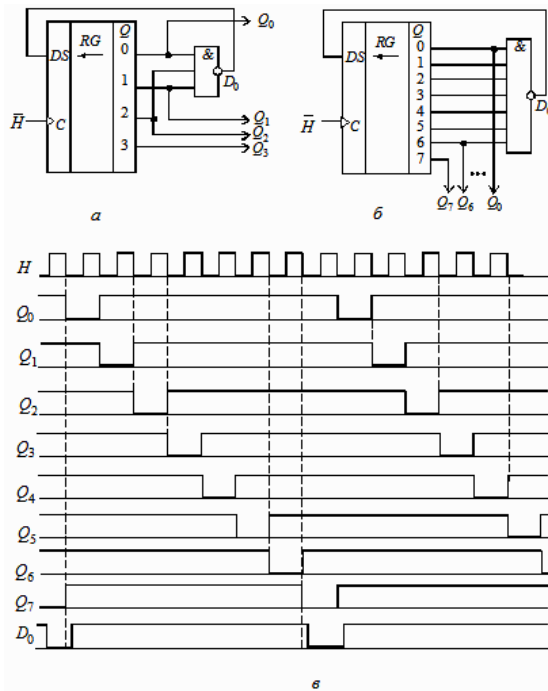


Рис. 8.55. Наведено:

а – схема кільцевого лічильника за $mod 4$;б – схема кільцевого лічильника за $mod 8$; в – часові діаграми

Лічильнику Джонсона також властиві збої в роботі, які проявляються у вигляді обривів хвиль одиниць або нулів. Для збільшення надійності роботи лічильника можна застосувати таку коректуючу комбінаційну схему як дешифратор вихідного коду, що стежитиме за станом тригерів. Перевага лічильника Джонсона в тому, що стани 01 і 10 (табл. 8.6) двох сусідніх тригерів протягом одного циклу зустрічаються лише один раз незалежно від M_n . Отже, роль коректуючих дешифраторів станів можуть відігравати двохходові ЛЕ 2І або 2АБО-НЕ (рис. 8.57). Лічильник у випадку збою до початку наступного циклу буде приведений у стан, що відповідає табл. 8.6. До переваг лічильника Джонсона ще можна віднести той факт, що під час лічби вхідних імпульсів тільки один із тригерів змінює свій стан і тому на виходах не виникають хибні імпульси напруги, зумовлені затримками сигналів у різних розрядах.

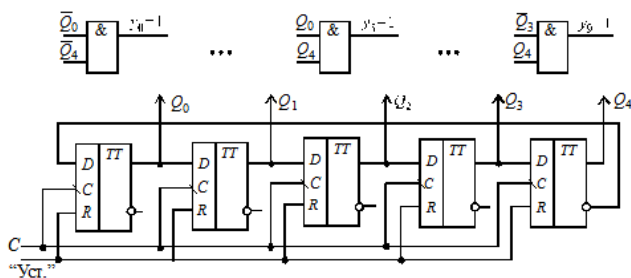


Рис. 8.56. Схема десяткового лічильника Джонсона

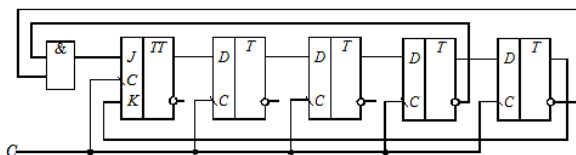


Рис. 8.57. Схема десяткового лічильника Джонсона зі схемою коректуючих дешифраторів станів

На рис. 8.58 наведено ІС, виконані на основі лічильників Джонсона: 561ІЕ8, 74НС4017 – лічильник за $mod 10$, побудований на 5-розрядному регістрі зсуву, з повним дешифратором внутрішніх станів і асинхронним потенціальним скидом тригерів у нульовий стан значенням сигналу $R-1$;

561ІЕ9, 74НС4022 – лічильник за $mod 8$, побудований на 4-розрядному регістрі зсуву, з повним дешифратором внутрішніх станів і

асинхронним потенціальним скидом тригерів у нульовий стан значенням сигналу $R=1$;

561ИЕ19 – лічильник з програмовним модулем лічби (CTV – Variable counter), побудований на 5-розрядному регістрі зсуву, має асинхронні потенціальні входи завантаження даних D , значенням сигналу $L=1$ та скиду в нульовий стан значенням сигналу $R=1$ (вхід R має пріоритет відносно входу L).

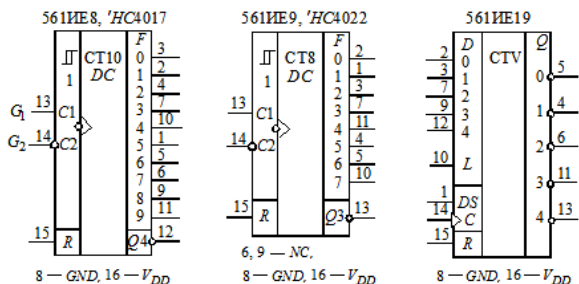


Рис. 8.58. Інтегральні схеми, виконані на основі лічильників Джонсона

Мікросхема 561ИЕ19 має п'ять виходів, комутація яких із входом DS дозволяє будувати різні варіанти схем програмованих подільників частоти з коефіцієнтом ділення $K_d = 2 \dots 10$ (рис. 8.58), зокрема, на лічильнику 561ИЕ19 можна будувати подільник на парне число K_d без додаткових ЛЕ. Для ділення на 2, 4, 6, 8, 10 достатньо відповідні входи лічильника $\overline{Q}_0, \overline{Q}_1, \overline{Q}_2, \overline{Q}_3, \overline{Q}_4$ з'єднати із входом DS , а для ділення на непарне число потрібно застосувати ЛЕ 2І або 2АБО-НЕ, з'єднавши його з двома виходами лічильника і входом DS таким чином, як це вказано у табл. 8.7. На рис. 8.59 зображено подільник частоти на лічильнику Джонсона, що має $K_d = 10$.

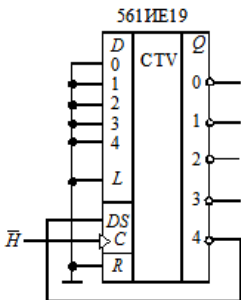


Рис. 8.59. Схема подільника частоти на лічильнику Джонсона, що має $K_d = 10$

**Модулі перерахунку
ІС 561ІЕ19**

DS	K_d	DS	K_d
\bar{Q}_0	2	$\bar{Q}_3\bar{Q}_2$	7
$\bar{Q}_1\bar{Q}_0$	3	\bar{Q}_3	8
\bar{Q}_1	4	$\bar{Q}_4\bar{Q}_3$	9
$\bar{Q}_2\bar{Q}_1$	5	\bar{Q}_4	10
\bar{Q}_2	6		

Керування лічильником 561ІЕ19 можна робити і асинхронним потенціальним завантаженням даних $D_4D_3D_2D_1D_0$ значенням сигналу $L=1$ (за значення $R=0$).

**8.6. Напівпровідникові запам'ятовувальні пристрої.
Призначення, класифікація та головні параметри**

Запам'ятовувальні пристрої (ЗП) призначені для зберігання інформації, що зображена у вигляді цифрового коду, та обміну нею з іншими цифровими пристроями.

Для зберігання великого об'єму інформації застосовується зовнішня пам'ять, яка реалізується на основі пристроїв з рухомих носієм інформації (магнітні та оптичні диски, магнітні стрічки та ін.). У посібнику пристрої зовнішньої пам'яті не розглядаються. Зупинимось тільки на ЗП, побудованих з використанням напівпровідникової технології.

Основою будь-якого ЗП є запам'ятовувач, що являє собою елементарну запам'ятовувальну комірку пам'яті (ЗК), яка здатна зберігати, а під час звернення до неї записувати або зчитувати 1 біт інформації, тобто один розряд двійкового слова. Таким запам'ятовувачем, як правило, є тригер.

Інформація про вхідні дані та проміжні результати вирішуваної задачі зображується в запам'ятовувальному пристрої у вигляді скінченної послідовності цифр, які зветься *словами*. У такий спосіб зображують не тільки власну числову інформацію про задачу, але й літерну, тобто будь-які слова, поняття і т. інше. Для цього літери прийнятого алфавіту кодують відповідним сполученням цифр. Фіксоване для цього запам'ятовувача число цифр у слові називають *розрядністю*, а саме слово *машинним словом*, або *машинним кодом*.

Для зберігання невеликого масиву двійкових слів можуть використовуватися регістри і навіть дешифратори. Але вже за потреби

запам'ятовувати десятки слів об'ємом у тисячі біт без спеціально для цього сконструйованих і організованих ЗП обійтись неможливо. Тому ЗП великих об'ємів будують об'єднанням окремих запам'ятовувачів.

Для суттєвого скорочення числа зовнішніх виведень таких ЗП застосовують матричний принцип побудови. Матриця пам'яті (нагромаджувач) складається з n рядків (число слів). У склад кожного рядка входять m запам'ятовувальних комірок (m – число стовпців, розрядів), які утворюють m -розрядне слово. Матриця ЗП має лише дві шини – запису і зчитування, на перетинах яких знаходяться запам'ятовувачі (шина – це інформаційний канал, який забезпечує обмін даними у вигляді двійкових чисел). Оскільки звертання (запис або зчитування) має здійснюватися тільки до одного запам'ятовувача, то шукану комірку знаходять за номером стовпчика і рядка, тобто за адресою. Для зображення адрес застосовують комбінації m -розрядного двійкового коду. Отже, число запам'ятовувачів (число слів) ЗП може становити $n = 2^m$ ($m = 4, 5, 6, \dots$).

За способом зберігання інформації ЗП поділяють на *статичні* та *динамічні*. У перших запам'ятовувачем є тригер, який зберігає свій стан поки схема одержує живлення і нема нового запису даних. У других дані зберігаються у вигляді зарядів конденсаторів, які утворюються елементами МОН-структур. Саморозрядження конденсаторів веде до руйнування даних, тому вони мають періодично (кожні декілька мілісекунд) відновлювати (регенерувати) стан елементів пам'яті в процесі зберігання інформації. Регенерація даних у динамічних ЗП здійснюється за допомогою спеціальних контролерів. Розроблені також ЗП з динамічними запам'ятовувачами з внутрішньо вбудованою системою регенерації, в яких зовнішня поведінка відносно керуючих сигналів стає аналогічною поведінці статичних ЗП. Такі ЗП називають *квазістатичними*.

За організаційним принципом розробляють одно- ($n \times 1$) та багаторозрядні ($n \times m$) ЗП, де n, m – відповідно число адрес і розрядів слів, які може зберігати ЗП.

За способом доступу до даних ЗП класифікують на адресні, послідовні та асоціативні (рис. 8.60).

За адресного доступу код на адресному вході показує комірку, з якою ведеться обмін. Всі комірки адресної пам'яті в момент звернення рівнодоступні. Ці найбільш розроблені ЗП та інші види пам'яті часто будують на основі адресної з відповідними модифікаціями.

Адресні ЗП розподіляються на *оперативні* (ОЗП або ЗПДВ – ЗП з довільною вибіркою, RAM – Random Access Memory) та *постійні* (ПЗП, ROM – Read Only Memory).

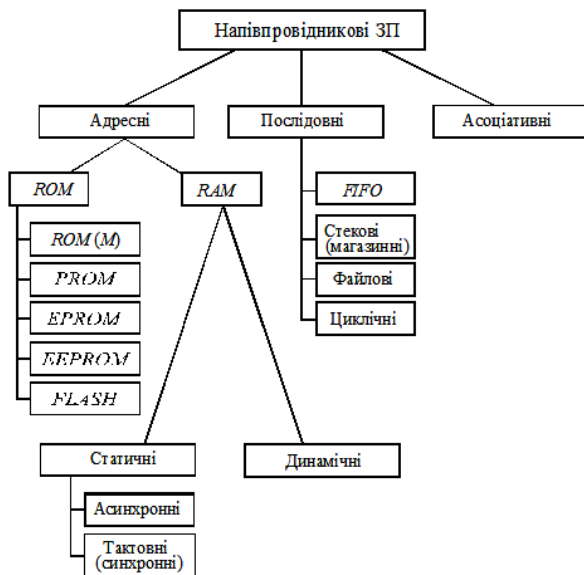


Рис. 8.60. Класифікація запам'ятовувальних пристроїв за способом доступу до даних

Оперативні ЗП виконують операції звертання (запису і зчитування) довільної двійкової інформації майже за однаковий час. ОЗП призначені для тимчасового зберігання поточної інформації і швидкого звертання до запам'ятовувачів. Запам'ятовувачі ОЗП, як правило, енергозалежні, тому що не зберігають інформацію за відсутності напруги живлення. Статичні ОЗП називаються *SRAM (Static RAM)*, а динамічні – *DRAM (Dynamic RAM)*.

Статичні ОЗП поділяються на асинхронні і тактовані (синхронні). В *асинхронних* ОЗП сигнали керування можуть задаватися як імпульсами, так і рівнями. У *тактованих* ОЗП декотрі сигнали обов'язково мають бути імпульсними. Наприклад, сигнал дозволу роботи в кожному циклі звернення до пам'яті має переходити з пасивного стану в активний (мас формуватися фронт цього сигналу в кожному циклі).

Динамічні ОЗП характеризуються найбільшою інформаційною ємністю та невеликою вартістю, тому саме вони використовуються як основна пам'ять ЕОМ.

Статичні ОЗП у 4–5 разів дорожчі за динамічні та приблизно у стільки ж разів мають меншу інформаційну ємність. Їх перевагою є висока швидкість, а типова сфера застосування – схеми кеш-пам'яті.

Постійна пам'ять типу ПЗПМ (ПЗП маскова, ROM (M)) програмується під час виготовлення методами інтегральної технології за допомогою однієї з масок, що використовується при цьому. Ця пам'ять являє собою матриці пасивних елементів пам'яті зі схемами керування, призначеними для відтворення незмінної інформації, яка заноситься в матрицю під час виготовлення (у режимі зберігання інформації енергія не споживається). Змінити вміст пам'яті користувач не може. У ПЗПМ передбачені лише два режими роботи – зберігання та зчитування.

На відміну від ПЗПМ програмовні ПЗП (ППЗП, PROM (від *Programmable*)) допускають одноразове електричне програмування користувачем; вони відрізняються від ПЗПМ тим, що дозволяють у процесі застосування мікросхеми одноразово змінити стан запам'ятовувальної матриці електричним шляхом за заданою програмою.

Репрограмовні ПЗП з ультрафіолетовим стиранням та електричним записом інформації (РПЗП-Уф, EPROM (*Electrically Programmable ROM*)) допускають багаторазовий електричний запис інформації, а стирання виконується за допомогою опромінювання кристала ультрафіолетовим промінням, для чого в корпусі мікросхеми є спеціальне вікно. Число циклів перепрограмування від 10 до 100.

Репрограмовні ПЗП з електричним стиранням (РПЗП-ЕС, EEPROM, E²PROM – *Electrically Erasable Programmable ROM*) допускають багатократне електричне перепрограмування. Вони допускають багатократний електричний запис інформації, проте число циклів запису та стирання обмежене (до 10⁴ циклів).

Програмування ППЗП та репрограмування РПЗП-Уф і РПЗП-ЕС здійснюється у звичайних лабораторних умовах за допомогою або спеціальних програматорів, або спеціальних режимів без спеціальних приладів (для РПЗП-ЕС).

Флеш-пам'ять (*Flash-Memory, Flash* – сполох, мить) за типом запам'ятовувачів і основним принципом роботи подібна пам'яті типу РПЗП-ЕС, проте низка архітектурних і структурних особливостей дозволяють виділити її в окремий клас. У схемах Флеш-пам'яті не передбачено стирання окремих слів; стирання інформації відбувається або для всієї пам'яті одночасно, або для достатньо великих блоків. Це дозволяє спростити схему ЗП, тобто сприяє досягненню високого рівня інтеграції та швидкодії за зниження вартості. Технологічно схеми Флеш-пам'яті виконуються з високими якістю і параметрами.

Одночасне стирання всієї інформації ЗП реалізується найбільш просто, проте має той недолік, що заміна навіть одного слова в ЗП потребує стирання та нового запису для всього ЗП загалом. Для багатьох застосувань це незручно. Тому поряд зі схемами з одночасним стиранням всього вмісту є схеми з блочною структурою, в яких увесь масив пам'яті поділяється на блоки, які стирають незалежно один від одного.

Число циклів репрограмування для флеш-пам'яті хоча й велике, проте обмежене, тобто комірки для перезапису «зношуються». Аби збільшити довговічність пам'яті в її роботі використовуються спеціальні алгоритми, які сприяють «зрівнюванню» числа перезаписів за всіма блоками мікросхеми.

Двома основними напрямками ефективного використання флеш-пам'яті є зберігання даних, які не дуже часто змінюються (оновлюваних програм), та заміна пам'яті на магнітних дисках.

Флеш-пам'ять з адресним доступом, що орієнтована на зберігання інформації, яка не дуже часто змінюється, може мати одночасне стирання всієї інформації (архітектура *Bulk Erase*) або блочне стирання (архітектура *Boot Block Flash-Memory*).

Файлова флеш-пам'ять (ФФП) орієнтована на заміну магнітних дисків і в сотні разів скорочує споживану потужність і на стільки ж збільшує механічну міцність та надійність ЗП, зменшує її розміри та вагу, на декілька порядків збільшує швидкодію за зчитування даних, зберігаючи при цьому програмну сумісність із засобами керування пам'яттю. Разом з тим, за дисковою пам'яттю залишаються переваги щодо інформаційної ємності та вартості.

Використання ФФП для заміни дискової пам'яті в портативних комп'ютерах – один з найважливіших факторів, що сприяють розвитку цього напрямку. При цьому традиційне сполучення «жорсткий диск – динамічний ОЗП» може замінюватися сполученням «флеш-пам'ять – статичний ОЗП». Команди програми, що зберігаються у ФФП, читаються в цьому випадку безпосередньо процесором, результати також записуються прямо у ФФП, а операції з інтенсивними обчисленнями, які потребують швидкого доступу до пам'яті та запису даних з байтовою розрізняювальною здатністю, виконуються з використанням швидкодіючої статичної пам'яті. ФФП має симетричну блочну структуру.

У ЗП з *послідовним доступом* записувані дані утворюють декотру чергу. Зчитування відбувається з черги слово за словом, або в порядку запису, або в зворотному порядку. Моделлю такого ЗП є послідовний ланцюжок запам'ятовувачів, в якому дані передаються між сусідніми елементами.

Прямий порядок зчитування має місце в *буферах FIFO* з дисципліною «перший прийшов – перший вийшов» (*First In – First Out*), а також у файлових та циклічних ЗП.

Різниця між пам'яттю *FIFO* і файловим ЗП складається в тому, що у *FIFO* запис у порожній буфер відразу ж стає доступним для зчитування, тобто надходить у кінець ланцюжка (моделі ЗП). У файлових ЗП дані надходять на початок ланцюжка і з'являються на виході після деякого числа звернень, рівного числу елементів у ланцюжку. За незалежності операцій зчитування та запису фактичне розташування даних у ЗП на

момент зчитування не пов'язане з будь-якою зовнішньою ознакою. Тому, записувані дані об'єднують у блоки, які обрамляють спеціальними символами кінця та початку (файли). Приймання даних із файлового ЗП починається після виявлення приймачем символа початку блока.

У циклічних ЗП слова доступні одне за одним зі сталим періодом, що визначається ємністю пам'яті. До такого типу серед напівпровідникових ЗП відноситься відеопам'ять (*VRAM*).

Зчитування у зворотному порядку властиве стековим ЗП, для яких реалізується дисципліна «останній прийшов – перший вийшов» (*Last In – First Out*). Такі ЗП називають буферами *LIFO*.

В *асоціативних (безадресних)* ЗП пошук інформації здійснюється незалежно від координат запам'ятовувачів, тобто не за адресою або місцем у черзі, а за певними ознаками самої інформації, що міститься в запам'ятовувачі ЗП. У найбільш повній версії всі слова, що зберігаються в пам'яті, одночасно перевіряються на відповідність ознаці, наприклад, на збіг визначених полів слів (тегів – від англійського слова *tag*) з ознакою, яка задається вхідним словом (теговою адресою). На вихід видаються слова, що задовольняють ознаці. Дисципліна видачі слів, якщо тегу задовольняють декілька слів, а також дисципліна запису нових даних можуть бути різними. Головна сфера застосування асоціативної пам'яті в сучасних ЕОМ – кешування даних.

Кеш-пам'ять запам'ятовує копії інформації, що передається між пристроями (перш за все між процесором та *RAM*). Вона має невелику ємність порівняна з *RAM* та більш високу швидкодію (реалізується на тригерних елементах пам'яті). Під час зчитування даних спочатку виконується звернення до кеш-пам'яті. Якщо в кеші є копія даних адресної комірки *RAM*, то кеш виробляє сигнал *Hit* (влучання) і видає дані на спільну шину даних. У протилежному випадку сигнал *Hit* не виробляється і виконується зчитування з *RAM* з одночасним розміщенням зчитаних даних у кеш.

Ефективність кешування зумовлена тим, що більшість прикладних програм мають циклічний характер і багатократно використовують одні й ті самі дані. Тому після першого використання даних з відносно повільної *RAM* повторні звернення вимагають менше часу. До того ж за використання процесором кеш-пам'яті *RAM* звільняється і може виконуватися регенерація даних у динамічному ЗП або використання пам'яті іншими пристроями.

Об'єм кеш-пам'яті набагато менший за ємність *RAM* і будь-яка одиниця інформації, яка вміщується в кеш, має супроводжуватися додатковими даними (тегом), які визначають, копією вмісту якої комірки *RAM* є ця одиниця інформації.

За технологією виконання ЗП поділяють на біполярні, що використовують схемотехніку ТТЛШ, ЕЗЛ, І²Л, на основі МОН-структур (*p*-МОН, *n*-МОН, КМОН) та на основі приладів із зарядовим зв'язком.

Слід зазначити, що незалежно від технології виконання ЗП рівні їх вхідних і вихідних сигналів зазвичай приводяться до рівнів стандартних серій елементів ТТЛ, ЕЗЛ або КМОН.

Основні параметри ЗП

Інформаційна ємність M – максимально можливий об'єм збереженої інформації, який задається кількістю або біт (чи байт), або слів з вказівкою їх розрядності. Отже, у першому випадку інформаційна ємність ЗП виражається (чи вимірюється) в бітах (або в байтах) як добуток числа запам'ятовувачів n на розрядність m : $M = nm$, а в другому випадку в розкритій формі – $n \times m$ (*організація* ЗП). Наприклад, позначення ЗП у формі 256×4 і 1024×1 біт означає, що ЗП інформаційною ємністю 1024 біт (або 128 байт) здатний зберігати 128 слів по 8 розрядів, проте він має різну організацію. Збільшення обсягу пам'яті розширює функціональні можливості цифрових систем.

Динамічні характеристики ЗП у загальному випадку визначаються великим числом різних часових параметрів, основними з яких є час вибірки (час доступу до пам'яті) і час циклу запису.

Час вибірки t_A – інтервал часу між моментом подачі на вхід пам'яті заданого сигналу до появи інформації на виході ЗП за умови, що всі інші сигнали подані (індексом A – *Access* – позначаються часи доступу). Згідно з визначенням час вибірки можна визначити відносно будь-якого з необхідних для роботи пам'яті сигналів.

Часом циклу адреси в режимі запису ($t_{CY(A)}$) називають мінімальний час збігу сигналів на керуючих входах пам'яті, потрібний для надійного запису в неї інформації.

Для деяких сучасних ЗП ці традиційні параметри мають бути доповнені новими. Причиною є більш складний характер доступу до даних, що зберігаються, коли звернення до першого слова деякої групи слів (пакета) потребує більшого часу, ніж звернення до наступних. Для таких режимів вводять параметр *часу доступу за першого звернення (Latency)* та *темпу передачі* для наступних слів пакета (*Bandwidth*). Темп передачі у свою чергу оцінюється двома значеннями – *граничним* (в середині пакета) і *осередненим* (з урахуванням *Latency*). Із зменшенням пакета усереднений темп знижується, все більше відрізняючись від граничного.

Для надійної роботи ЗП треба дотримувати визначені часові співвідношення між різними керуючими сигналами.

На рис. 8.61 наведений один з можливих наборів сигналів ЗП, який вміщує такі сигнали:

A – адреса, розрядність якої n визначається числом комірок ЗП, тобто максимально можливим числом слів N , що зберігаються в ЗП ($m = \log_2 N$);

CS – (*Chip Select*) або CE (*Chip Enable*), який дозволяє або забороняє роботу даної мікросхеми;

W/R – (*Write/Read*) задає виконувану операцію (за нульового – запис, за одиничного значення – зчитування);

DI та DO (*Data Input*) і (*Data Output*) – шини (набори провідників) вхідних і вихідних даних, розрядність яких m визначається організацією ЗП (розрядністю його комірок). У деяких ЗП ці лінії об'єднані.

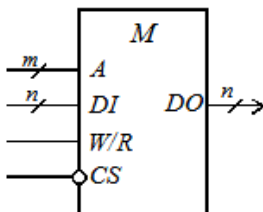


Рис. 8.61. Наборів сигналів запам'ятовувальних пристроїв

Вимоги до взаємного розташування двох сигналів (A та B) задаються часами попереднього установлення, утримання та зберігання.

Час попереднього установлення сигналу A відносно сигналу B $t_{SU(A-B)}$ – інтервал між початками обох сигналів.

Час утримання $t_{H(A-B)}$ – інтервал між початком сигналу A та закінченням сигналу B .

Час зберігання $t_{V(A-B)}$ – інтервал між закінченням сигналу A та закінченням сигналу B .

Тривалість сигналів позначається як t_w (*Width* – ширина).

Для ЗП характерна наступна послідовність сигналів. Перед усім подається адреса, щоб наступні операції не торкнулися будь-якої іншої комірки, крім обраної. Потім дозволяється робота мікросхеми сигналом CS (CE) і подається строб запису/зчитування W/R (взаємне розташування сигналів CS і W/R для різних ЗП може бути різним).

Якщо задана, наприклад, операція зчитування, то після подачі перелічених сигналів ЗП готує дані для зчитування, що потребує визначеного часу. Задній фронт сигналу W/R , розміщення якого у часі має забезпечувати установлення правильних даних на виході ЗП, зчитує дані.

Приклад часової діаграми для розглянутого набору сигналів ЗП і операцій зчитування (а) та запису (б) наведений на рис. 8.62.

t_{DZ} – затримка переходу виходу з активного стану в стан відключено;
 $t_{rec(WR)}$ — час відновлення, який відраховується як необхідна пауза між повтореннями активних інтервалів сигналу W/R .

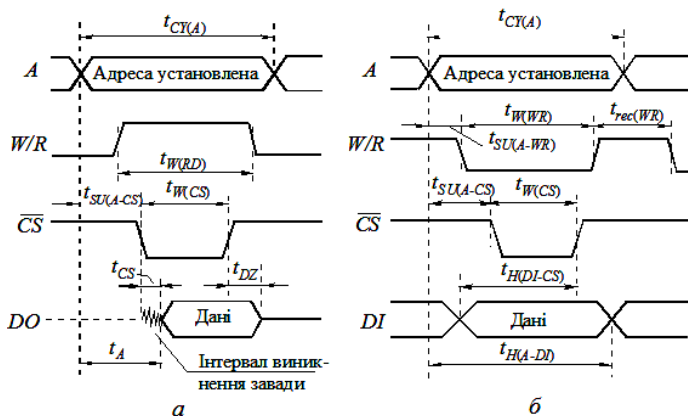


Рис. 8.62. Приклад часової діаграми для набору сигналів ЗП і операцій зчитування (а) та запису (б)

Решта параметрів та характеристик інтегральних ЗП (споживана потужність, струми, заводостійкість, логічні рівні, температурний діапазон та ін.) визначаються так само, як і для інших типів мікросхем цифрової техніки. Виключення становить *властивість енергонезалежності*, тобто здатність ЗП зберігати дані в разі відмикання напруги живлення. Енергонезалежність може бути природною, тобто властивою самим запам'ятовувальним елементам, або штучною, яка досягається введенням резервних джерел живлення, що автоматично підмикаються до нагромаджувача ЗП за зняття основного живлення.

8.7. Оперативні запам'ятовувальні пристрої

Для побудови ОЗП використовується практично вся відома на сьогодні схемотехніка ТТЛ(Ш), ЕЗЛ, І²Л, (К)МОН тощо. ОЗП виконуються як статичні, так і динамічні.

8.7.1. Статичні запам'ятовувальні пристрої

На рис. 8.63 наведено структурну схему статичного ОЗП.

Основою статичного ОЗП є нагромаджувач або матриця пам'яті, що складається з окремих запам'ятовувальних (бістабільних) комірок. Зазвичай як комірки використовуються різного роду тригери.

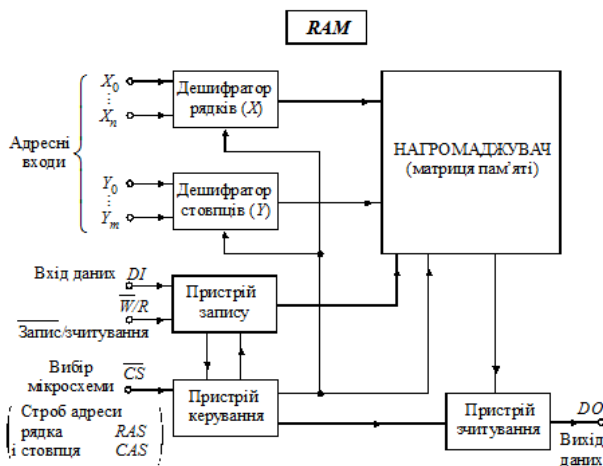


Рис. 8.63. Структурна схема статичного ОЗП

За використання такого нагромаджувача вирішуються дві задачі: вибір конкретної комірки нагромаджувача, в яку буде записана або з якої буде зчитана інформація; що треба зробити – записати або зчитати інформацію в комірку.

Перша задача вирішується за допомогою адресації усіх комірок нагромаджувача. Друга задача вирішується переводом комірки пам'яті в режим запису або зчитування за сигналом на вході схеми керування.

Відповідні шини в нагромаджувачі керуються від дешифраторів рядків (X) і стовпців (Y), на вході яких надходять адресні сигнали $A_0 \dots A_N$. Під час запису та зчитування здійснюється звернення (вибір) до однієї або декількох запам'ятовувальних комірок одночасно. Дешифратори рядків і стовпців виконують вибір потрібних комірок пам'яті за допомогою адресних сигналів $X_0 \dots X_n$ та $Y_0 \dots Y_m$. Така матриця запам'ятовувальних комірок (ЗК) може працювати в двох режимах: з одномірною адресацією (послівною) і з двомірною адресацією (двокоординатною). Структура з одномірною адресацією наведено на рис. 8.64а. Як бачимо зі схеми, адресні шини $X_0 \dots X_n$ електрично зв'язані з

кожною ЗК одного слова, водночас розрядні шини $Y_0...Y_m$ мають зв'язок із ЗК однойменного розряду всіх слів. За наявності на адресній шині X_i сигналу вибору i -го слова, відповідного високому рівню, стан кожної комірки в цьому слові може бути зчитаний за розрядними шинами $Y_0...Y_m$. Якщо треба записати інформацію за вибраною адресою X_i , то на розрядні шини $Y_0...Y_m$ подаються відповідні електричні сигнали, які підводяться до всіх ЗК i -го рядка (слова).

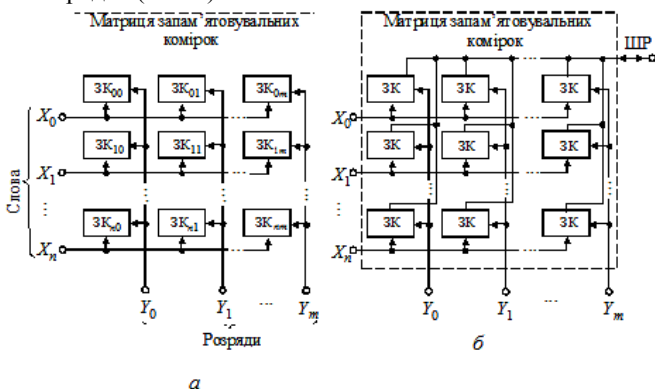


Рис. 8.64. Наведено:

- а* – структура матриці запам'ятовувальних комірок з одновірною адресацією,
- б* – структура матриці запам'ятовувальних комірок із двовірною адресацією

Під час роботи матриці ЗК з двовірною адресацією за допомогою шин рядків і стовпців обирається будь-яка комірка матриці. У цьому випадку розрядна шина ШПР, яка є спільною для всіх ЗК, використовується як для запису, так і для зчитування інформації в адресних ЗК (рис. 8.64б).

Елементарним запам'ятовувальним елементом ЗК є RS-тригер, побудований на двох багатоємітерних біполярних транзисторах $VT1$ і $VT2$ (рис. 8.65). Цей елемент використовує технологію ТТЛ, має максимальну швидкодію і призначений для застосування в ЗП з двовірною адресацією. Дві пари попарно об'єднаних емітерів транзисторів утворюють виводи вибірки елемента $CS1$ і $CS2$. Третя пара емітерів транзисторів створює прямий (лінія розряду ЛР1) та інверсний (ЛР2) виходи елемента, які через входні опори підсилювача зчитування (на рис 8.63 не показані) під'єднані до спільної шини.

У режимі зберігання на один або обидва виводи вибірки ($CS1, CS2$) ЗК подається напруга низького рівня. При цьому тригер знаходиться в одному із стійких станів. Припустимо, що транзистор $VT1$ насичений, а $VT2$ закритий. Увесь струм насиченого транзистора $VT1$ тече через один з виведень вибірки елемента на спільну шину. Тому в колі вихідного

виведення ЛР2 струм відсутній і інформація із ЗК не потрапляє на вхід підсилювача зчитування ($U_{R_{вхп}} = 0$).

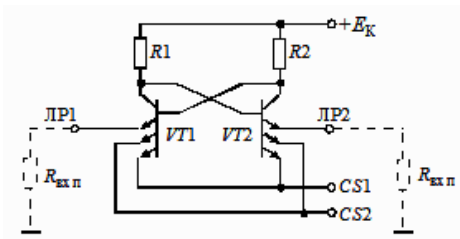


Рис. 8.65. Елементарний запам'ятовувальний елемент ЗК (*RS*-тригер, побудований на двох багатоємітерних біполярних транзисторах *VT1* і *VT2*)

Для зчитування інформації на обидва входи вибірки елемента треба подати напругу високого рівня. При цьому єдиним шляхом протікання струму насиченого транзистора залишається вихідний вивід ЛР1. Цей струм створює на вхідному опорі підсилювача зчитування напругу $U_{R_{вхп}}$, полярність якої відповідає записаній в елемент інформації. Слід відзначити, що під час зчитування з елемента інформації вона не втрачається. За подачі на один або обидва входи вибірки напруги низького рівня тригер продовжує залишатися в тому самому стані.

За потреби записати в елемент нову інформацію на нього також спочатку подаються сигнали вибірки. Після чого на зовнішніх шинах встановлюється полярність напруги, що відповідає новій інформації. Для випадку, що розглядається, на виведення ЛР1 подається напруга високого рівня, а на ЛР2 – низького рівня. Оскільки всі кола протікання емітерного струму транзистора *VT1* виявляються розірваними, на його колекторі формується напруга високого рівня. Ця напруга насичує транзистор *VT2*, який, формуючи на своєму колекторі напругу низького рівня, підтверджує закритий стан транзистора *VT1*. У запам'ятовувальний елемент ЗК записується нова інформація. Після зняття з елемента сигналів вибірки нова інформація буде зберігатися в тригері до моменту наступного перезапису.

Таким чином, запис нової інформації в ЗК, що розглядається, виконується високим рівнем вхідної напруги.

Описана побудова елемента дозволяє, по-перше, з'єднувати паралельно виходи будь-якого числа елементів, і, по-друге, використовувати для запису-зчитування одні і ті самі його виведення. Отже, описаний елемент повністю відповідає вимогам, що накладає на нього структурна схема рис. 8.64б. Слід також відзначити, що у такому

випадку формування другого входу вибірки виконано з мінімальними затратами і не призводить до значного ускладнення елемента пам'яті.

Якщо з багатомітерних транзисторів елемента виключити по одному емітеру, одержимо елемент для ЗП з одновірною адресацією.

Запам'ятовувальний елемент ЗК на n -МОН транзисторах (рис. 8.66а) являє собою RS -тригер на транзисторах $VT1$ і $VT2$ з ключами вибірки $VT3$ і $VT4$, об'єднані затвори яких утворюють вивід вибірки елемента CS (ША_{*i*}). За звернення до цієї ЗК з'являється високий потенціал на шині вибірки ША_{*i*} (через i, j відповідно позначені номери рядка та стовпця, на перетині яких розташована ЗК_{*ij*}). Цей потенціал відкриває ключі вибірки (транзистори $VT3$, $VT4$) у всьому рядку, і виходи тригерів рядка з'єднуються зі стовпцевими шинами зчитування–запису. Одна зі стовпцевих шин зв'язана з прямим виходом тригера D_j , друга – з інверсним \bar{D}_j . Через стовпцеві шини можна зчитувати стани тригера (штриховими лініями зображений диференціальний підсилювач зчитування П_{зч}). Через них саме можна записувати дані в тригер, подаючи низький потенціал лог. 0 на ту чи іншу шину ШР.

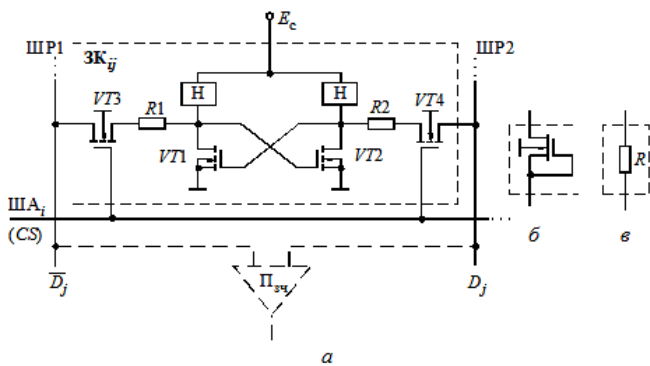


Рис. 8.66. Наведені:

- a* – запам'ятовувальний елемент ЗК на n -МОН транзисторах;
- б* – навантажувальний n -МОН транзистор з вбудованим каналом;
- в* – високоомний навантажувальний резистор

За подачі нуля на вихід \bar{D}_j знижується стокова напруга транзистора $VT1$, що закриває транзистор $VT2$ і підвищує напругу на його стоці. Це відкриває транзистор $VT1$ і фіксує створений на його стоці низький рівень і після зняття сигналу запису. Тригер установлений у стан лог. 1. Аналогічним чином нульовим сигналом по шині D_j можна встановити

тригер у нульовий стан. За вибірки рядка зі своїми стовпцевими шинами з'єднуються всі тригери рядка, проте тільки одна пара шин зв'язується з вихідними колами зчитування або вхідним колом запису згідно з адресою стовпця.

Резистори R_1, R_2 зменшують ємнісні струми в моменти відкриття ключових транзисторів. Як навантаження H можуть використовуватися двополюсники, показані на рис. 8.66б, в. У першому випадку це n -МОН транзистор з вбудованим каналом та нульовою напругою затвору, тобто звичайний елемент навантаження в схемах з n -каналом. У другому випадку це високоомні навантажувальні резистори з полікристалічного кремнію.

Розглянута ЗК може бути легко перетворена в пристрій з двомірною вибіркою (адресацією). Для цього послідовно з транзисторами VT_3 та VT_4 треба увімкнути ще два аналогічних транзистори, об'єднані затвори яких створюють друге виведення CS_2 вибірки елемента (рис. 8.67).

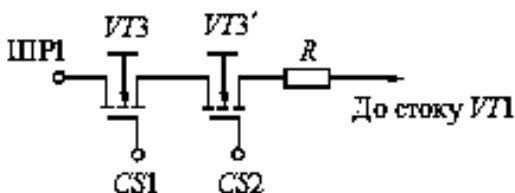


Рис. 8.67. Схема, яка дозволяє перетворіти запам'ятовувальний елемент ЗК на n -МОН транзисторах в пристрій з двомірною вибіркою (адресацією)

Номенклатура мікросхем статичних ОЗП дуже різноманітна. Вона охоплює серії найбільш швидкодіючих мікросхем пам'яті, виконаних за різними технологіями: ТТЛ – К155РУ, К541РУ, К134РУ, К185РУ; ЕЗЛ – К500РУ, К1500РУ; n -МОН – К132РУ, К565РУ; КМОН – К537РУ, К58ІР, К561РУ, К176РУ.

На рис. 8.68 наведено умовне графічне позначення ІС ОЗП типу 132РУ6, що виконана на n -МОН-транзисторах. Організація цієї ІС $16K \times 1$. Інтегральна схема має 14 адресних входів ($A_{13} \dots A_0$), вхід введення інформації DI , вихідне виведення DO , виведення дозволу роботи \overline{CS} та виведення керування режимами зчитування-запису \overline{W}/R . За подачі на керуючий вхід напруги низького рівня ($\overline{W}/R=0$) виконується запис інформації, а за подачі напруги високого рівня ($\overline{W}/R=1$) – її зчитування. Ця ІС має три вихідних стани.

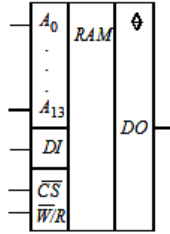


Рис. 8.68. Умовне графічне позначення ІС ОЗП типу 132РУ6

Статичні ОЗП енергозалежні – в разі зняття живлення інформація в тригерних запам'ятовувальних елементах губиться. Штучну енергонезалежність їм можна забезпечити за допомогою резервного джерела живлення. Це найбільш придатно для ЗП на елементах КМОН, тому що вони в режимі зберігання споживають дуже малу потужність. Для підмикання до нагромаджувача ЗП резервного джерела живлення застосовують схему рис. 8.69а. Напруга резервного джерела $E_{рез}$ дещо нижча напруги основного джерела E_c . У робочому режимі нагромаджувач живиться від напруги E_c , діод $VD1$ відкритий, а діод $VD2$ закритий. За зниження робочої напруги до нагромаджувача автоматично підмикається джерело резервного живлення. При цьому діод $VD2$ відкривається, а $VD1$ закривається, тому що за малих E_c до нього прикладається зворотна напруга. У зв'язку з тим, що зазвичай напругу E_c одержують від випрямляча, на виході якого є згладжувальний фільтр із значною інерційністю, в разі аварії напруга живлення E_c відразу не зникає, а відносно повільно зменшується. На початковому етапі цього процесу система продовжує працювати, проте в її роботі можливі похибки. Тому бажано мати швидкодіючу систему резервного живлення (рис. 8.69б).

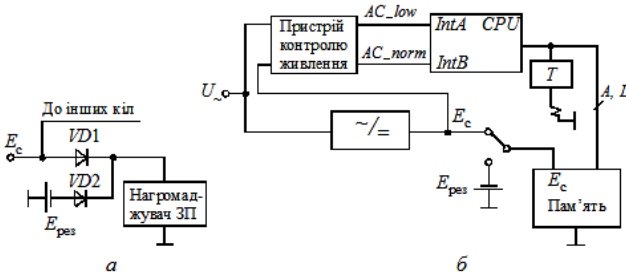


Рис. 8.69. Наведено:

а – схема, що застосовується для під'єднання до нагромаджувача ЗП резервного джерела живлення; б – швидкодіюча система резервного живлення

Порушення нормальної роботи джерела живлення виявляється контролем напруги змінного струму (AC – *Alternative Current*). Порушення можливо виявити за один-два періоди змінної напруги, поки постійна напруга E_c ще не змінилася. Ознака порушення AC_{low} служить запитом переривання для процесора CPU (*Central Processor Unit*). Процесор виконує підпрограму обслуговування переривання A ($IntA$ – *Interrupt A*), якщо одержано запит, і передає вміст своїх регістрів у стек нагромаджувача та закінчує підпрограму установленням тригера T , що діє на обмотку реле, яке керує ключем. Як результат пам'ять під'єднується до резервного джерела. За відновлення нормального живлення ознака AC_{norm} викликає програму обслуговування переривання B , в перебігу якої зі стеку (магазину пам'яті) повертаються в процесор дані для регістрів процесора і скидується тригер, що веде до під'єднання пам'яті до основного джерела живлення.

8.7.2. Динамічні запам'ятовувальні пристрої

У динамічних ОЗП ($DRAM$) дані зберігаються у вигляді зарядів ємностей n -МОП транзисторів і основою ЗК є просто конденсатор невеликої ємності. Така ЗК значно простіша за тригерну, що вміщує 6 транзисторів (див. рис. 8.66а,б), що дозволяє розмістити на кристалі набагато більше ЗК (у 4...5 разів) і забезпечує динамічним ОЗП максимальну інформаційну ємність. Перевага динамічних запам'ятовувачів ще й в тому, що їм не потрібне джерело живлення.

За струму спливу зворотно зміщеного p - n -переходу близько 10^{-10} А та ємності зберігання C_3 0,1пФ час зберігання не перевищує 1мс. Тому, аби розрізнити одиницю інформації (1 або 0), яка зберігається у вигляді заряду, необхідно її відновлювати (регенерувати) з періодом не менше 1мс. Для цього інформація із ЗК періодично зчитується, а потім повторно записується з відновленням потрібного рівня напруги.

Відомі конденсаторні ЗК різної складності. Зараз практично завжди застосовують однотранзисторні ЗК (рис. 8.70а, на якому наведено фрагмент структурної схеми динамічного ОЗП). Запам'ятовувач ЗК складається з конденсатора C_3 і транзисторного ключа V_{T1} , який від'єднує або під'єднує конденсатор до лінії запису-зчитування ЛЗЗ (шини запису-зчитування). Стік транзистора не має зовнішнього виведення і утворює одну обкладку конденсатора C_3 (рис. 8.70б). Другою обкладкою є підкладка. Між обкладками розташований тонкий шар діелектрика – оксиду кремнію SiO_2 . Затвор транзистора V_{T1} під'єднаний до лінії вибірки LA (до виходу дешифратора адреси CS). За появи на цьому виході дешифратора напруги високого рівня транзистор V_{T1} відкривається, під'єднуючи конденсатор C_3 до лінії запису-зчитування ЛЗЗ. У цьому

випадку залежно від режиму роботи можна або зчитати інформацію, що вже є, або записати нову.

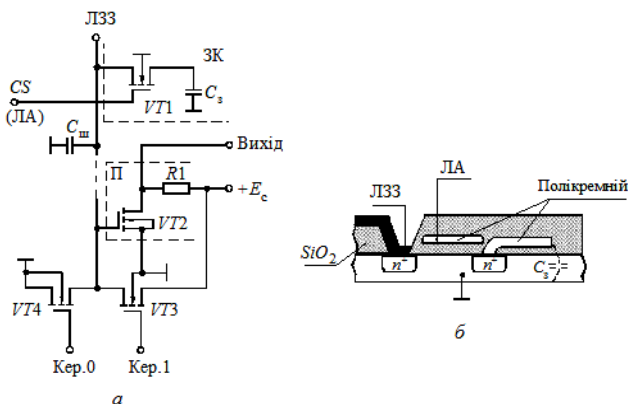


Рис. 8.70 Наведено:

а – фрагмент структурної схеми динамічного ОЗП;
б – структура запам'ятовувача ЗК

До ЛЗЗ під'єднаний затвор транзистора *VT2*, який виконує роль підсилювача П зчитування. Після під'єднання потрібного конденсатора до ЛЗЗ з виходу підсилювача знімається напруга, пропорційна початковій напрузі на конденсаторі C_3 .

Слід відзначити, що до ЛЗЗ під'єднано стільки ЗК, скільки рядків є в запам'ятовувальній матриці (нагромаджувачі). Тому ЛЗЗ має велику довжину, і отже, велику власну ємність $C_{ш} \gg C_3$. Під'єднання до ЛЗЗ конденсатора малої ємності за рахунок перерозподілу зарядів ємностей $C_{ш}$ та C_3 незначно змінює її потенціал. Для розпізнавання цієї зміни треба чітко знати початкову напругу шини, яка в процесі роботи може приймати довільне значення.

Тому процес зчитування інформації припускає наступну послідовність дій:

- безпосередньо перед зчитуванням інформації фіксують рівень напруги ЛЗЗ, для цього за допомогою ключа *VT3* ємність $C_{ш}$ заряджають до напруги живлення E_c ;

- на потрібну ЗК подають сигнал вибірки *CS*; C_3 під'єднується до $C_{ш}$, що супроводжується перерозподілом заряду та відповідною зміною напруги на ЛЗЗ;

- з виходу підсилювача зчитується сигнал, пропорційний заряду конденсатора обраної ЗК.

Як витікає з описаного алгоритму, зчитування інформації із ЗК завжди супроводжується її руйнуванням. Тому за потреби її подальшого зберігання інформація має бути записана наново.

Запис інформації в ЗК виконується з використанням транзисторів VT_3 і VT_4 , які за сигналом керування під'єднують ЛЗЗ або до джерела живлення, або до спільної шини. За вибірки потрібної ЗК її конденсатор заряджується до напруги ЛЗЗ.

Реальна структура динамічного ОЗП багато складніша за наведений фрагмент на рис. 8.70а. Вона вміщує регістри та кола керування процесами регенерації, а також додаткову матрицю ЗК, яка використовується як еталон. Для регенерації за сигналом з блока керування вміст цілого рядка матриці ЗК перезаписується в регістр і обернено, за рахунок чого і підтримується потрібний рівень напруги на конденсаторах пам'яті.

Сучасні мікропроцесори характеризуються високою швидкістю. Це потребує і швидкості роботи ОЗП, які обмінюються інформацією з процесорами. Особливо гостро ця задача стоїть перед розробниками динамічних ОЗП, які завдяки максимальній інформаційній ємності та низькій вартості займають провідне місце в складі основної пам'яті комп'ютерів.

В останній час запропоновано низку варіантів динамічних ОЗП підвищеної швидкості. Методи, що використовуються в таких ОЗП, побудовані на припущенні про купчастість адресів за звернень до ОЗП. Це відповідає тенденції, що проявляється під час виконання різних програм, які полягають в тому, що адреси наступних звернень до ОЗП найімовірніше всього розташовані поряд з адресою поточного звернення.

Для опанування динамічних ОЗП з ємністю 256 Мбіт об'єднали зусилля такі відомі фірми, як *IBM*, *Siemens*, *Toshiba* та *Samsung*. Вже була продемонстрована розробка *DRAM* з часом доступу в пакетному режимі 26 нс на кристалі площею 256 мм² з 280 мільйонами транзисторів на кристалі.

Промисловістю випускається ІС динамічних ОЗП типу К565РУ. На рис. 8.71 наведено умовне графічне позначення ІС динамічного ОЗП типу 565РУ5. Організація цієї ІС 64К×1. Вона має 8 адресних виведень ($A_7...A_0$), виведення входу DI та виходу DO інформації, виведення керування режимом роботи (\overline{W}/R – запис–зчитування) і два виведення для подачі стробувальних сигналів адреси \overline{RAS} (*Row Address Strobe*) та \overline{CAS} (*Column Address Strobe*). Останні два сигнали дозволяють зменшити потрібне число адресних виводів ІС. Дійсно для звернення до 64К слів інформації треба мати 16-розрядне адресне слово. Причому половина розрядів відповідає за вибір потрібного рядка, а половина – за вибір потрібного

стовпця. Тому старші та молодші розряди адресного слова подаються на одні й ті самі виведення ІС по чергово.

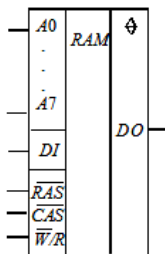


Рис. 8.71. ІС динамічних ОЗП типу **K565PY**

Після подачі на виведення \overline{RAS} напруги низького рівня на адресні виведення подають вісім молодших розрядів адресного слова, які забезпечують вибір з матриці ЗК потрібного рядка. Після цього напруга низького рівня подається і на виведення \overline{CAS} , а на адресних виведеннях формують вісім старших розрядів адресного слова, які вибирають потрібний стовпець матриці.

За такої побудови ІС динамічного ОЗП забезпечують меншу швидкодію, ніж статичного. Цьому крім власних особливостей елементної бази, що використовується, сприяють стробування адреси (послідовна його передача) та потреба періодичної регенерації інформації.

Треба зазначити, що для вибору ІС динамічного ОЗП не використовується сигнал \overline{CS} . Його роль виконують сигнали \overline{RAS} і \overline{CAS} , які подаються послідовно.

8.8. Постійні запам'ятовувальні пристрої

Запам'ятовувальні пристрої типу *ROM* (пам'ять тільки для зчитування) зберігають інформацію, яка або зовсім не змінюється (у ЗП типів *ROM(M)(M)* і *PROM*), або змінюється рідко, але не в оперативному режимі (у ЗП типів *EPROM* і *EEPROM*).

Програмування постійної пам'яті міститься в тому або іншому розміщенні елементів зв'язку між горизонтальними та вертикальними лініями матриці запам'ятовувальних елементів.

На рис. 8.72 наведено структурну схему ПЗП, яка відрізняється від схеми ОЗП (рис. 8.63) відсутністю пристрою запису і ліній, які його обслуговують. Крім того, змінюється виконання накопичувача (матриці пам'яті). Зараз знаходять застосування два типи нагромаджувачів ПЗП:

маскові та програмовні. Елементами зв'язку в маскових ЗП можуть бути діоди, біполярні транзистори, МОН-транзистори та інші. До маскових відносять ПЗП, в які інформація записується безпосередньо в процесі виготовлення. Назва цього підкласу пристроїв пов'язана з технологічним процесом їх виготовлення. Відомо, що нанесення «рисунок» структури на вихідний напівпровідниковий матеріал виконується за допомогою декількох послідовних циклів фотолітографії (проекціювання рисунка через фотошаблон, який зветься маскою). При цьому окремі елементи напівпровідникових приладів, що формуються, виконуються з використанням різних масок, наприклад, колекторні та емітерні переходи біполярних або виведення стоку та виток польових транзисторів.

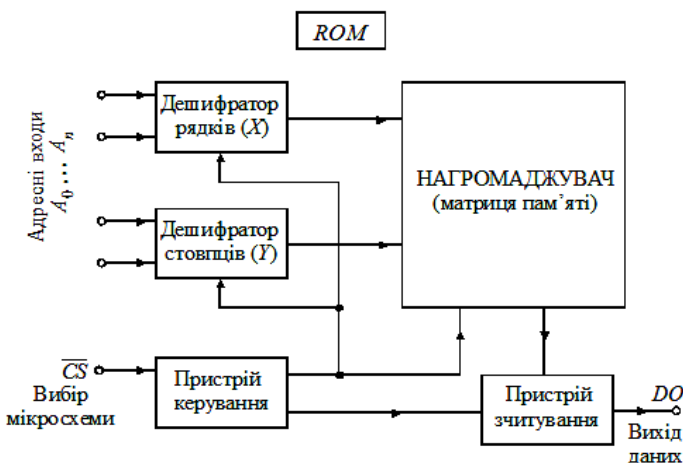


Рис. 8.72. Структурна схема ПЗП

Спочатку виготовляються всі фотошаблони, які забезпечують з'єднання всіх ША з ШР. У цьому випадку за всіма адресами з ПЗП зчитується однаковий сигнал, наприклад, лог. 1. Далі один з шаблонів замінюють іншим, в якому відсутні деякі ділянки приладів (наприклад, колекторні переходи транзисторів) розташовані відповідно до таблиці істинності між шинами в тих місцях, де з'єднання має бути відсутнім. Цей метод дозволяє для виготовлення ПЗП з різною інформацією замінювати тільки один з фотошаблонів, що суттєво прискорює та здешевлює процес виготовлення.

У матриці діодного ROM (M) (рис. 8.73) горизонтальні лінії є лініями вибірки слів, а вертикальні – лініями зчитування. Слово, яке зчитується, визначається розташуванням діодів у вузлах координатної сітки. За наявності діода високий потенціал обраної горизонтальної лінії

передається на відповідну вертикальну лінію, і в цьому розряді слова з'являється сигнал лог. 1. За відсутності діода потенціал близький до нульового, оскільки вертикальна лінія через резистор зв'язана із землею. У матриці, що зображена на рис. 8.73, за збудження лінії вибірки ША1 зчитується слово 10010001 (у комірці номер один зберігається це слово). За збудження ША2 зчитується слово 10101011 (воно зберігається в комірці номер два). Шини вибірки є виходами дешифратора адреси; кожна адресна комбінація збуджує свій вихід дешифратора, що призводить до зчитування слова з адресованої комірки.

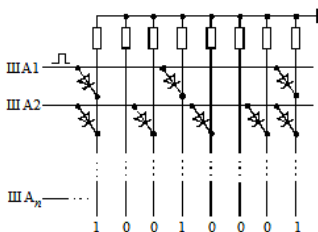


Рис. 8.73. Схема матриці діодного ROM (M)

Слід відзначити, що ПЗП зберігають інформацію у вигляді багаторозрядних слів і тому їх структура будується за принципом одномірної адресації.

На рис. 8.74 наведено фрагменти матриць ЗК маскових ПЗП, що виконані з використанням біполярних і польових транзисторів. В обох випадках, якщо з'єднувальний транзистор виконаний повністю, то за появи на ША напруги активного рівня цей транзистор вмикається, формуючи на вихідній шині напругу лог. 0. Якщо відповідний транзистор у процесі виготовлення був позбавлений деяких своїх частин, поява напруги на ША не супроводжується закорочуванням вихідної шини і на ній залишається напруга лог. 1.

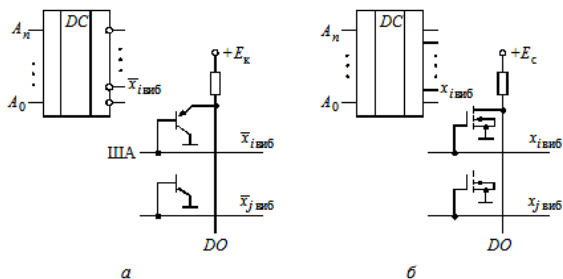


Рис. 8.74. Фрагменти матриць ЗК маскових ПЗП, виконані з використанням:

а – біполярних транзисторів; б – польових транзисторів

Маскові ПЗП мають просту і регулярну структуру, що передбачає виконання ІС, здатних зберігати великі об'єми інформації.

У програмовних ПЗП (*PROM*) нагромаджувач виконують на базі ЗК з плавкими перемичками. Такий пристрій програмується один раз безпосередньо споживачем. При цьому у вихідному стані ЗП має всі перемички, а під час програмування частина з них ліквідується шляхом розплавлення імпульсами струму достатньо великої амплітуди та тривалості. У ЗП з плавкими перемичками ці перемички вмикаються в електроди діодів або транзисторів. Перемички можуть бути металевими (з титановольфрамових та інших сплавів) або полікристалічними (кремнієвими). У вихідному стані запам'ятовувальний елемент зберігає лог. 1; лог. 0 треба записати, розплавивши перемичку (рис. 8.75а).

Другий тип запам'ятовувального елемента – два зустрічно ввімкнених діода. У вихідному стані опір такого кола настільки великий, що практично рівноцінно розімкненому колу, і запам'ятовувальний елемент зберігає лог. 0. Для запису лог. 1 до діодів прикладається підвищена напруга, яка пробиває діод, що зміщений у зворотному напрямку. Діод пробивається з утворенням у ньому короткого замикання і відіграє роль провідної перемички (рис. 8.75б).

На рис. 8.75 показано описані запам'ятовувальні елементи у вихідному стані і після програмування.

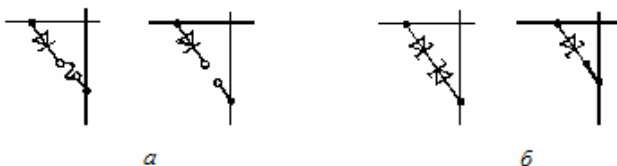


Рис. 8.75. Запам'ятовувальні елементи:
а – у вихідному стані; б – після програмування

Як запам'ятовувальний елемент може бути використаний багатомітерний транзистор з плавкою перемичкою в колі емітера. На рис. 8.76 наведено матрицю запам'ятовувальних елементів ЗП з плавкими перемичками в техніці ТТЛ (мікросхема К155РЕЗ з організацією 32×8) і має 32 транзистори з 9 емітерами в кожному (8 робочих і один технологічний для уточнення режиму пропалювання; технологічний емітер на рисунку не показано). Високий потенціал на будь-якій шині вибірки ША активізує відповідний транзистор, що працює в режимі емітерного повторювача. До програмування транзистори передають високий потенціал бази на всі вихідні (розрядні) шини ШР, тобто за всіма адресами записані слова, які складаються з одних одиниць. Перепалювання перемички в колі будь-якого емітера дає нуль у цьому

розряді слова, наприклад, для комірки з номером 1 наведено варіант програмування для зберігання за цією адресою слова 11101101. Виходи матриці зв'язані із зовнішніми колами через буферні каскади, що мають виходи типу відкритий колектор або типу трьох станів.

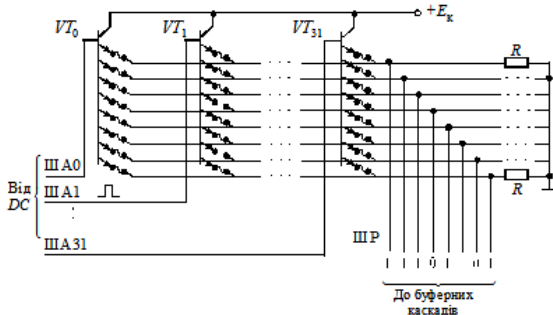


Рис. 8.76. Матриця запам'ятовувальних елементів ЗП з плавкими перемичками в техніці ТТЛ

Серед ІС типу *PROM* в країнах СНД провідне місце займають мікросхеми серії К556РТ, виконані за ТТЛ(Ш)-технологією, які мають інформаційну ємність 1...64 Кбіт і час доступу за адресою 70...90 нс.

Невелика частина мікросхем *PROM* виконана за іншими технологіями: І²Л (К541), *n*-МОН (К565), ЕЗЛ (К500, К1500), КМОН (К1623).

На рис. 8.77 наведено умовне графічне позначення ІС *PROM* типу 556РТ16. Організація цієї ІС 8К×8.

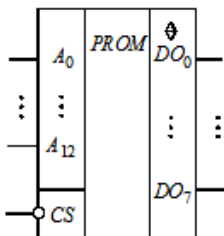


Рис. 8.77. Умовне графічне позначення ІС *PROM* типу 556РТ16

Зовнішня організація пам'яті типів *ROM (M)* і *PROM* проста: вхідними сигналами для них служать адресний код і сигнал вибору мікросхеми *CS*. У часі послідовність сигналів така: спочатку подається адресний код (аби відбулося дешифрування адреси і було вимкнене звернення до непередбаченої комірки), потім надходить сигнал вибору мікросхеми *CS* і після затримки, яка визначається швидкодією

мікросхеми, на виходах даних установлюються правильні значення сигналів, що зчитуються.

Програмовні логічні матриці (ПЛМ – PLA – Programmable Logic Array) як і ППЗП (*PROM*) відносяться до програмових ІС, що складаються з двох послідовних матриць, а саме «матриця І – матриця АБО». ПЛМ відрізняється від ППЗП тим, що в ППЗП матриця І жорстка, а матриця АБО програмовна, а в ПЛМ обидві матриці І та АБО програмовні. Другою відмінною є те, що на ПЛМ можна реалізувати не будь-яку систему перемикальних функцій, як на ППЗП, а лише задовольняючу додатковому обмеженню: довжина диз'юнктивних нормальних форм відтворюваних функцій не повинна перевищувати число перехідних кіл між матрицями І та АБО.

На рис. 8.78 наведено структурну схему ПЛМ, яка складається з буферних входних ($B_{вх}$) і вихідних ($B_{вих}$) каскадів та матриці елементів І ($M_I - M1$) і АБО ($M_{АБО} - M2$). Вхідні буфери перетворюють вхідні сигнали в парафазні та формують сигнали потрібної потужності для живлення матриці елементів І. Вихідні буфери забезпечують потрібну навантажувальну здатність виходів, дозволяють або забороняють вихід ПЛМ на зовнішні шини за допомогою сигналу OE .

Основними параметрами ПЛМ є число входів m , число перехідних кіл (термів) l і число виходів n .

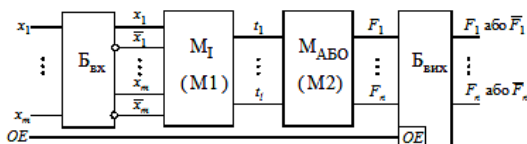


Рис. 8.78. Структурна схема ПЛМ

Змінні x_1, \dots, x_m подаються через $B_{вх}$ на входи елементів І (кон'юнкторів), і в матриці І створюються l термів. Під термом розуміється кон'юнкція, що зв'язує вхідні змінні, зображені в прямій або інверсній формі. Число сформованих термів дорівнює числу кон'юнкторів або, що те саме, числу виходів матриці І. Терми подаються далі на входи матриці АБО, тобто на входи диз'юнкторів, які формують вихідні функції. Число диз'юнкторів дорівнює числу вироблених функцій. Таким чином, ПЛМ реалізує диз'юнктивну нормальну форму (ДНФ) відтворюваних функцій (дворівневу логіку). ПЛМ здатна реалізувати систему n логічних функцій від m аргументів, яка вміщує не більше l термів. Відтворювані функції є комбінаціями з будь-якого числа термів, сформованих матрицею І. Які саме терми будуть вироблені та які

комбінації цих термів складуть вихідні функції, визначається програмуванням ПЛМ.

Випускаються ПЛМ як на основі біполярної технології, так і на МОН-транзисторах. У матрицях є системи горизонтальних і вертикальних зв'язків, у вузлах перетину яких під час програмування створюються або ліквідуються елементи зв'язку.

На рис. 8.79а в спрощеному вигляді (без буферних елементів) наведено схемотехніку біполярної ПЛМ К556РТ1 з програмованим перепалюванням перемичок. Елементами зв'язків у матриці І служать діоди, які з'єднують горизонтальні та вертикальні шини, як показано на рис. 8.79б, що зображує кола вироблення терму t_1 . Сумісно з резистором і джерелом живлення кола вироблення термів створюють звичайні діодні схеми І. До програмування всі перемички цілі, і діоди зв'язку розміщені у всіх вузлах координатної сітки. За будь-якої комбінації аргументів на виході буде нуль, тому що на вхід схеми подаються одночасно прями та інверсні значення аргументів, а $x\bar{x}=0$. Під час програмування в схемі залишаються тільки потрібні елементи зв'язку, а зайві усуваються перепалюванням перемичок. У такому випадку на вхід кон'юнктора подані $\bar{x}_1, \bar{x}_2, x_3$. Високий рівень вихідної напруги (лог. 1) з'явиться тільки за наявності високих напруг на всіх входах. Низька напруга хоча б на одному вході фіксує вихідну напругу на низькому рівні, тому що відкривається діод цього входу. Так виконується операція І, в такому випадку виробляється терм $\bar{x}_1\bar{x}_2x_3$.

Елементами зв'язку в матриці АБО є транзистори (рис. 8.79в), які з'єднані за схемою емітерного повторювача відносно ліній термів і які утворюють схему АБО відносно виходу (горизонтальної лінії). На рис. 8.79в показано вироблення функції $F_1 = \bar{x}_1\bar{x}_2x_3 \vee x_2\bar{x}_3 \vee x_1\bar{x}_4 = t_1 \vee t_2 \vee t_3$. Під час зображення запрограмованих матриць наявність елементів зв'язків (цілі перемички) помічаються точкою у відповідному вузлі.

У схемах на МОН-транзисторах як базову логічну комірку використовують інвертувальні АБО–НЕ, І–НЕ. Відтак змінюються й операції, що реалізуються в першій та другій матрицях ПЛМ. У схемотехніці n -МОН базовою коміркою зазвичай служить комірка АБО–НЕ, а структура ПЛМ має вигляд (рис. 8.80). Така ПЛМ є послідовним з'єднанням двох матриць АБО–НЕ, одна з яких слугує для вироблення термів, інша – для вироблення вихідних функцій.

Терм t_1 у цьому випадку дорівнює

$$t_1 = \bar{x}_1 \vee x_2 \vee \bar{x}_3 = \bar{x}_1\bar{x}_2x_3,$$

а функція

$$F_1 = \overline{t_1 \vee t_2 \vee t_3}.$$

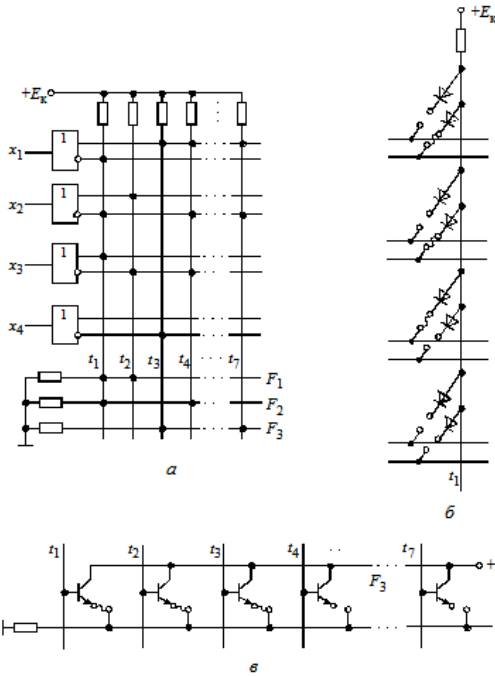


Рис. 8.79. Наведено:

a – схематика біполярної ПЛМ К556РТ1 з програмуванням перепалюванням перемичок; *б* – діоди, як елементи зв’язків у матриці І; *в* – транзистори як елементи зв’язків у матриці АБО

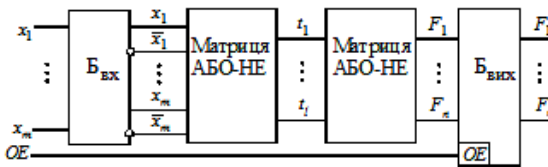


Рис. 8.80. Вигляд структури ПЛМ

На основі цих виразів можна зробити висновок, що відомий зв’язок між операціями, описуваний правилами де Моргана, говорить про фактичний збіг функціональних характеристик біполярної ПЛМ та ПЛМ на МОН-транзисторах: якщо на входи останньої подавати аргументи, інвертовані відносно аргументів біполярної ПЛМ, то на виході одержимо результат, який відрізняється від виходу біполярної ПЛМ тільки інверсією.

Схеми ПЛІМ достатньо громіздкі і тому зображувати їх бажано з максимально можливим спрощенням.

Використовуються зображення, в яких багатовходові елементи І, АБО умовно замінюються одновходовими. Єдина лінія входу таких елементів перетинається з декількома лініями вхідних змінних. Якщо перетин відзначений точкою, дана змінна подається на вхід зображеного елемента; якщо точки немає, то змінна на елемент не подається (приклад багатовходового кон'юнктора з входами $x_1\bar{x}_2x_3$ наведено на рис. 8.81а, а схема рис. 8.79а в спрощеному вигляді – на рис. 8.81б).

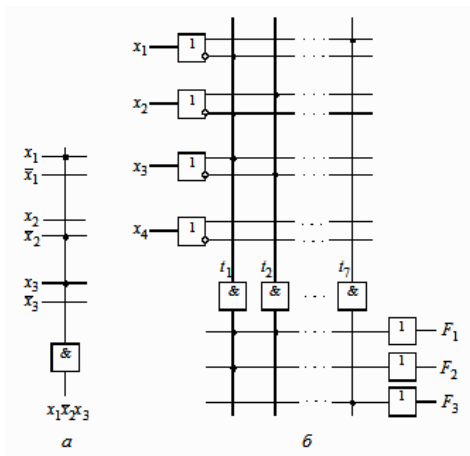


Рис. 8.81. Наведені:

- а* – приклад багатовходового кон'юнктора з входами $x_1\bar{x}_2x_3$;
- б* – схематехніка біполярної ПЛІМ К556РТ1 в спрощеному вигляді

Якщо число N функцій в системі більше за число виходів ПЛІМ ($N > n$), то декілька ПЛІМ з'єднують паралельно за входами (рис. 8.82). Оскільки число термів передбачається достатнім ($l_{\text{сист}} < l$), всі ПЛІМ можна запрограмувати на одні й ті самі терми. Якщо число термів системи $l_{\text{сист}}$ більше за число термів ПЛІМ ($l_{\text{сист}} > l$), то до однієї ПЛІМ під'єднують додаткові з тим самим числом входів і виходів. За входами ПЛІМ з'єднують паралельно, а відповідні виходи з'єднують за АБО чи просто об'єднують, якщо це виходи з третім станом або можливістю монтажною логіки. Кожна ПЛІМ програмується на свої терми, потім із термів на виходах «збираються» потрібні функції (рис. 8.83).

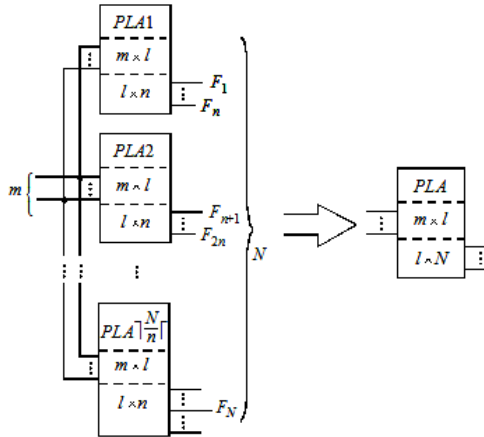


Рис. 8.82. Схема з'єднання декількох ПЛМ паралельно за входами

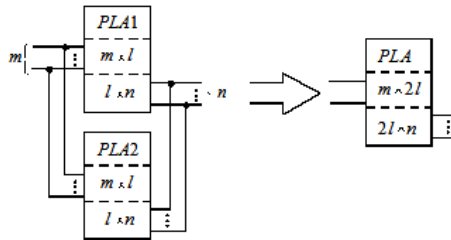


Рис. 8.83. Програмування ПЛМ на свої терми

У країнах СНД випускаються ПЛМ, виконані за ТТЛШ технологією (K556PT1, K556PT2), які мають ідентичні характеристики і конструктивні параметри, але відрізняються типом виходу: у першої з мікросхем вихід з відкритим колектором, у другій – на три стани.

Програмовна матрична логіка (ПМЛ – PAL – Programmable Array Logic) на відміну від ПЛМ має меншу функціональну гнучкість, тому що в ній матриця АБО фіксована, проте її виготовлення та використання простіші. У ПМЛ (рис. 8.84) виходи елементів І (виходи першої матриці) жорстко розподілені між елементами АБО (входами матриці АБО). У наведеній ПМЛ m входів, n виходів і $4n$ елементів І, оскільки кожному елементу АБО надається чотири кон'юнктори. У початковому стані на перетин шин вхідних змінних x_m і шин вхідних виведень елементів І є всі перемички. Програмування ІС виконується усуненням зайвих зв'язків між вказаними шинами з точки зору алгоритму, що реалізується.

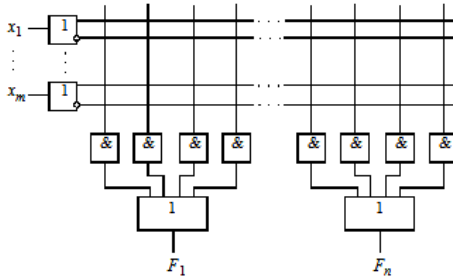


Рис. 8.84. Програмовна матрична логіка (ПМЛ)

Для ПМЛ важливо зменшити число елементів І для кожного виходу, проте якщо для ПЛМ намагаються шукати зображення функції з найбільшим числом спільних термів, то для ПМЛ цього не потребується, оскільки елементи І фіксовані за своїми виходами і не можуть бути використаними іншими виходами (тобто для інших функцій).

У країнах СНД випускаються ПМЛ серії КР1556 (мікросхеми ХЛ8, ХП4, ХП6, ХП8).

Базові матричні кристали (БМК – вентиляні матриці з масковим програмуванням) призначені для заміни фрагментів схеми конкретних пристроїв, виконаних на основі ІС малого та середнього ступеня інтеграції. Їх основна відміна від ПЛМ і ПМЛ складається в суттєво більших функціональних можливостях під час розробки вузлів різного призначення. Базовий матричний кристал – це сукупність регулярно розташованих топологічних фрагментів (базових комірок), між якими залишені вільні зони для створення з'єднань. Така архітектура зветься каналною. Базові комірки займають внутрішню ділянку БМК, в якій вони розташовані за рядками та стовпцями, і вміщують групи нез'єднаних елементів (транзисторів, резисторів та ін.). У периферійній ділянці кристала розташовані комірки введення-виведення, набір схемних компонентів яких орієнтований на реалізацію зв'язків БМК із зовнішніми колами.

Таким чином, БМК є заготовкою (напівфабрикатом), яка перетворюється в потрібну схему виконанням необхідних з'єднань. Споживач може реалізовувати на основі БМК декотру множину пристроїв означеного класу, задавши для кристала той або інший варіант рисунка з'єднань компонентів. Такі ВІС і НВІС називають півзамовленими на відміну від повністю замовлених. БМК можуть бути цифровими, аналоговими та цифроаналоговими. Застосовуються схемотехнології КМОН, ТТЛШ, ЕЗЛ, *AsGa*. У наш час рівень інтеграції БМК досягає мільйонів вентилів на кристалі. Перші БМК (фірми *Amdahl Corp., USA*)

виконувалися за схемотехнікою ЕЗЛ, для якої повний процес виготовлення потребував 13 фотошаблонів, 10 з яких залишалися незмінними, а 3 змінювалися залежно від заданого замовником алгоритму обробки вхідної інформації.

Важливою характеристикою БМК є число шарів між'єднань (зараз це 2–6). Багатшаровість полегшує трасування та дозволяє виготовляти БМК більш високого рівня інтеграції.

На рис. 8.85 наведено компонентний склад базової комірки БМП типу ЕЗЛ.

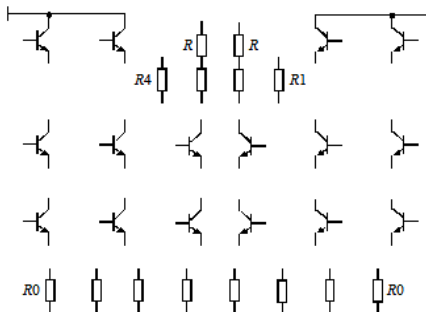


Рис. 8.85. Компонентний склад базової комірки БМП типу ЕЗЛ

Промисловістю випускається БМК типу K1520XM.

Перепрограмовні (репрограмовні) ПЗП (РПЗП) поділяють на дві групи: з електричним програмуванням і ультрафіолетовим стиранням (РПЗП-Уф або *EPROM*); з електричним програмуванням і електричними стиранням (РПЗП-Ес або *E²PROM*).

Запам'ятовувальними елементами сучасних РПЗП є транзистори типів МНОН: метал *Al* – нітрид кремнію *Si₃N₄* – оксид кремнію *SiO₂* – напівпровідник *Si* та n-МОН із плаваючим затвором ЛІЗМОН з використанням механізму лавинної інжекції заряду.

МНОН-транзистор рис. 8.86а відрізняється від звичайного МОН-транзистора двошаровим підзатворним діелектриком. На границі діелектричних шарів виникають центри захоплення (пастки) заряду. Завдяки тунельному ефекту носії заряду можуть проходити крізь тонку плівку оксиду (до 5 нм) і нагромаджуватися на границі поділу шарів. Цей заряд і є носієм інформації, що зберігається МНОН-транзистором. Він записується створенням під затвором напруженості електричного поля (близько 20В), достатньої для виникнення тунельного переходу носіїв заряду через шар *SiO₂*. Наявність негативного заряду на границі поділу шарів збільшує порогову напругу (для транзистора з n-каналом екранує вплив позитивної напруги на затворі, яка відкриває транзистор). При цьому

порогова напруга збільшується настільки, що робочі напруги на затворі транзистора не в змозі його відкрити (створити в ньому провідний канал). Транзистор, в якому заряд відсутній або має інший знак, легко відкривається робочим значенням напруги. Так здійснюється зберігання біта в МНОН: один із станів трактується як відображення лог. 1, інший лог. 0.

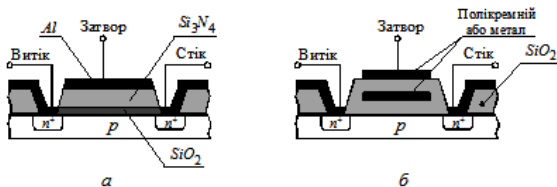


Рис.8.86. Наведені:

а – структура МНОН-транзистора; *б* – структура транзистора ЛІЗМОН з подвійним затвором

Після $10^4 \dots 10^6$ перезаписів МНОН-транзистор перестає стійко зберігати заряд. РПЗП на МНОН-транзисторах енергонезалежні та можуть зберігати інформацію протягом десятків років. Перед новим записом стара інформація стирається записом нулів у всі запам'ятовувальні елементи (тип ЗП – РПЗП-Ес – E^2 PROM).

Транзистори типу ЛІЗМОН мають так званий плаваючий затвор, який може бути єдиним або другим додатковим до звичайного (керуючого) затвору. Транзистори з одним плаваючим затвором використовуються в ЗП типу РПЗП-Уф (EPROM), а транзистори з подвійним затвором використовуються як у РПЗП-Уф, так і в РПЗП-Ес.

Транзистори ЛІЗМОН з подвійним затвором (рис. 8.86б) більш сучасні. Принцип їх роботи близький до принципу роботи МНОН-транзистора. У ньому також між керуючим затвором і ділянкою каналу розміщується ділянка, в яку під час програмування можна вводити заряд, що впливає на величину порогової напруги транзистора. Тільки ділянка введення заряду являє собою не границю поділу шарів діелектрика, а оточену з усіх боків діелектриком провідну ділянку (зазвичай з полікристалічного кремнію), в яку, як у пастку, можна ввести заряд, здатний зберігатися в ній протягом дуже тривалого часу. Ця ділянка і звється плаваючим затвором.

За подачі на керуючий затвор, витік і стік імпульсу позитивної напруги (20...25В) у зворотню зміщених р-n-переходах виникає лавинний пробій, ділянка якого насичується електронами. Частина електронів, які мають енергію, достатню для подолання потенціального бар'єра діелектричної ділянки, проникає в плаваючий затвор. Зняття високої програмової напруги відновлює звичайний стан областей транзистора і

запирає електрони в плаваючому затворі, де вони можуть перебувати тривалий час (декілька років).

Заряджений електронами плаваючий затвор збільшує порогову напругу транзистора настільки, що в діапазоні робочих напруг провідний канал у транзисторі не створюється. За відсутності заряду в плаваючому затворі транзистор працює у звичайному ключовому режимі.

Стирання інформації може здійснюватися двома способами – ультрафіолетовим опромінюванням через спеціальне прозоре вікно в корпусі ІС або електричними сигналами.

Опромінювання ультрафіолетовим променем призводить до різкого збільшення струму спливу, що сприяє розсмоктуванню носіїв заряду. Операція стирання інформації цим способом займає десятки хвилин і стирається відразу в усьому кристалі, а число циклів перезапису дорівнює $10 \dots 100$.

Електричне стирання інформації здійснюється подачею на керуючі затвори низької (нульової) напруги, а на стоки – високої напруги програмування. Інформацію за електричного стирання можна стерати не з всього кристала, а вибірково (індивідуально для кожної адреси). Тривалість процесу стирання значно менша, а число циклів перепрограмування $10^4 \dots 10^6$.

На рис. 8.87 показано під'єднання двозатворних ЛІЗМОН-транзисторів до шин вибірки рядків ША і шин зчитування ШР в матрицях ЗП. Запис лог. 0 здійснюється шляхом заряду плаваючого затвора інжекцією «гарячих» електронів у режимі програмування. Стирання інформації, тобто вилучення заряду плаваючого затвора, приводить до запису в усі запам'ятовувальні елементи лог. 1, тому що в такому випадку опитувані транзистори відкриваються та передають напругу E_c на шини зчитування ШР.

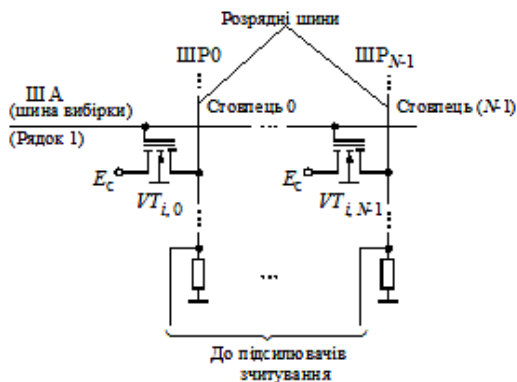


Рис. 8.87. Під'єднання двозатворних ЛІЗМОН-транзисторів до шин вибірки рядків ША і шин зчитування ШР в матрицях ЗП

На рис. 8.88 наведено структурну схему ПЗП з електричним програмуванням.

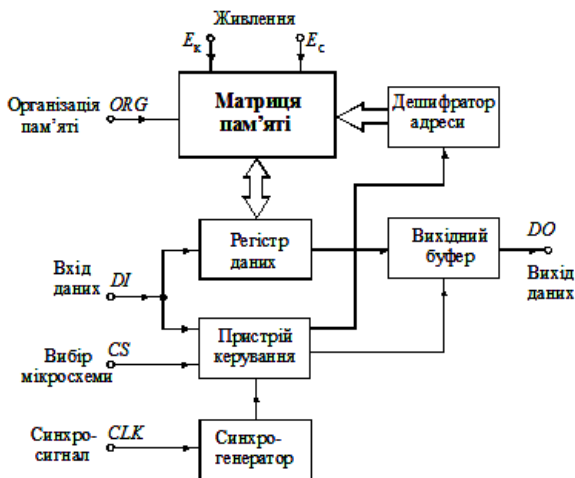


Рис. 8.88. Структурна схема ПЗП з електричним програмуванням

Серед РПЗП-Уф країн СНД (у позначенні вони мають літери РФ) найбільш відома серія К573, а серед РПЗП-Ес (у позначенні вони мають літери РР) є серії КР558 (на основі n-МНОН), К1609, К1624, К1626 (на ЛПЗМОН з двома затворами).

На рис. 8.89 наведено умовне графічне позначення ІС РПЗП-Уф типу 573РФ6 (організація 8К×8). Інтегральна схема має 13 адресних входів ($A_0...A_{12}$), 8 виведень входів-виходів даних ($D_0...D_7$), виведення вибору ІС (\overline{CS}), виведення дозволу по входу ($\overline{CE_0}$), виведення сигналу програмування (\overline{PR}) та виведення для під'єднання напруги програмування (U_{PR}).

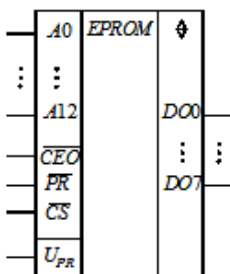


Рис. 8.89 Умове графічне позначення ІС РПЗП-Уф типу 573РФ6

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Що спільного та які відмінності потенціального та імпульсного способів зображення лог. 0 і лог. 1? 2. Основні характеристики та параметри ЛЕ. 3. Що характеризує коефіцієнти об'єднання за входом і розгалуження за виходом і які їх типові значення? 4. У чому відмінність ЛЕ різних технологій? 5. Співвідношення між якими параметрами показують амплітудна передавальна, вхідна та вихідна характеристики ЛЕ? 6. Як за передавальною характеристикою ЛЕ визначити запас завадостійкості? 7. Назвіть головні схемотехнічні рішення, які застосовуються під час створення базових ЛЕ різних типів; порівняйте їх за технічними параметрами. 8. Яке призначення та склад тригерних пристроїв? 9. Чому тригер можна використовувати як елемент пам'яті та як подільник частоти? 10. За якими принципами розрізняють тригери? 11. У чому їх відмінність і подібність? 12. Які входи може мати тригер? 13. У чому їх особливість? 14. У чому особливість будови двоступеневих тригерів? 15. Чим відрізняються один від одного одно- та двоступеневі тригери різних типів? 16. Проілюструйте виконання тригерів різних типів на основі *JK*-тригера. 17. Як будуються тригери з динамічним керуванням? 18. Наведіть часові діаграми, які пояснюють роботу синхронних тригерів. 19. Наведіть часові діаграми роботи *RS*-тригера. 20. Наведіть часові діаграми роботи різних типів *D*-тригерів. 21. Складіть таблицю переходів *JK*-тригера. 22. Для чого призначені регістри і яка між ними відмінність? 23. За якими ознаками класифікують регістри? 24. Які є способи здійснення переносів у різних типів регістрів? 25. Наведіть структурні схеми та умовні позначення регістрів: пам'яті, зсуву, реверсивного. 26. Як організовано обмін інформацією між регістрами? 27. Як здійснюється каскадування регістрів? 28. Призначення лічильників. 29. Класифікація лічильників. 30. Які параметри характеризують лічильники? 31. За якими ознаками розрізняють лічильники? 32. Які існують типи лічильників? 33. Які способи зв'язку між розрядними схемами лічильників? 34. Чим вони розрізняються один від одного? 35. Поясніть роботу двійкових підсумовувальних асинхронних лічильників. 36. Поясніть роботу двійкових підсумовувальних синхронних лічильників. 37. Як перетворити підсумовувальний лічильник у віднімальний? 38. Для чого потрібні лічильники з довільним модулем лічби? 39. Яким чином досягається підвищення швидкодії лічильників? 40. Як здійснюється попереднє установлення лічильників? 41. Які особливості кільцевого лічильника? 42. Які особливості лічильників Джонсона? 43. Як збільшується надійність лічильника Джонсона? 44. Якими параметрами характеризуються ЗП? 45. Які існують різновиди ЗП за функціональними ознаками? 46. У чому міститься принцип побудови ІС ЗП з одномірною адресацією; з двомірною адресацією? 47. Наведіть схему запам'ятовувального елемента на біполярних транзисторах. 48. ЗП яких типів реалізують на його основі? 49. Наведіть схеми запам'ятовувальних елементів на польових транзисторах для двомірних і одномірних ЗП. 50. Що таке нагромаджувач інформації? 51. За яким принципом будується структурна схема ІС ОЗП? 52. Як відбувається запис і зчитування інформації у нагромаджувачі ОЗП? 53. У чому полягає особливість динамічних запам'ятовувальних елементів? 54. На основі

яких типів транзисторів вони базуються та чому? **55.** За яким принципом будується структурна схема ІС ПЗП? **56.** Як організовані схеми ПЗП і на яких запам'ятовувальних елементах вони виконуються? **57.** Яка технологія виготовлення маскових ПЗП? **58.** Які існують способи програмування ПЗП? **59.** Як програмуються одноразово програмовні ПЗП? **60.** Наведіть структурну схему ПЛМ. **61.** Що спільного і в чому відмінність між ПЗП, ПЛМ і ПМЛ? **62.** У чому особливість побудови ПЛМ на польових транзисторах? **63.** У чому полягає нарощування ПЛМ? **64.** На яких елементах виконуються репрограмовні ПЗП? **65.** Чим відрізняється РПЗП на основі транзисторів ЛІЗМОН і на основі МНОН-транзисторів? **66.** Як здійснюється запис інформації в РПЗП? **67.** Які типи РПЗП Ви знаєте? **68.** Яка відмінність між МПЗП, ППЗП і РПЗП? **69.** Наведіть структурну схему ПЗП з електричним програмуванням. **70.** Наведіть визначення БМК.

РОЗДІЛ 9

АНАЛОГО-ЦИФРОВІ ТА ЦИФРО-АНАЛОГОВІ ПЕРЕТВОРЮВАЧІ

9.1. Принцип аналого-цифрового перетворення. Параметри аналого-цифрових перетворювачів

В електронних системах однаково широко використовується обробка інформації, зображеної як в аналоговій, так цифровій формах. Пояснюється це тим, що в більшості випадків первинна, вхідна інформація про різні фізичні величини та процеси носить, як правило, аналоговий (безперервний) характер. Обробку ж цієї інформації зручніше вести в цифровій формі. Використання одержаних після цифрового обробки результатів також у більшості випадків потребує їх аналогового зображення. Отже, будь-яка система, яка використовує цифрові методи обробки інформації, має вміщувати пристрої взаємного перетворення аналогових і цифрових сигналів. Роль таких пристроїв виконують аналого-цифрові та цифро-аналогові перетворювачі.

Аналого-цифровий перетворювач (АЦП) — пристрій, призначений для перетворення безперервно змінюваної електричної величини (напруги, струму, потужності, опору, ємності та ін.) у цифровий (двійковий) код. Найбільш часто вхідною величиною є напруга. Всі інші величини перед подачею на АЦП треба попередньо перетворити в напругу, тому що серійні ІС призначені тільки для роботи з напругою.

Оскільки напруга може характеризуватися миттєвим $u(t)$ і середнім U_d за обраний інтервал часу T значеннями, всі типи АЦП можна поділити на дві групи: АЦП миттєвих значень напруги та АЦП середніх значень напруги. Оскільки операція усереднення припускає інтегрування миттєвого значення напруги, АЦП середніх значень часто називають інтегрувальними.

Під час перетворення напруги в цифровий код використовуються три незалежні операції: дискретизація, квантування, кодування. Процедура аналого-цифрового перетворення безперервного сигналу являє собою перетворення безперервної функції $u(t)$ в послідовність миттєвих значень цього сигналу $u(t_n)$, що відповідають визначеним моментам часу $t_n = nT_d$, де $n = 0, 1, 2, \dots$, T_d — крок дискретизації. За дискретизації безперервна функція $u(t)$ перетворюється в послідовність її відліків $u(t_n)$ (рис. 9.1а). Під час квантування миттєві значення функції $u(t)$ обмежуються тільки визначеними рівнями, які називаються рівнями квантування. Як результат квантування безперервна функція $u(t)$ приймає вигляд східчастої кривої $u_k(t)$ (рис. 9.1б).

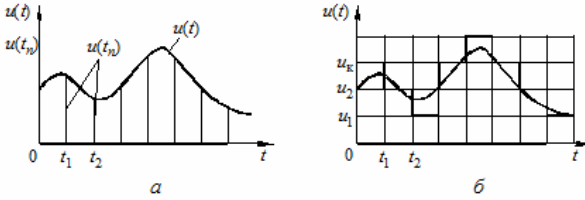


Рис. 9.1. Перетворення напруги в цифровий код:

a – дискретизація; *б* – квантування.

Під час кодування дискретні квантовані величини зображуються у вигляді цифрового коду, тобто послідовності цифр, підпорядкованих визначеному закону. За допомогою операції кодування здійснюється умовне зображення чисельного значення величини.

Дискретизація буває рівномірною та нерівномірною. За рівномірної дискретизації крок дискретизації (період відліків) залишається сталим ($T_d = \text{const}$), за нерівномірної – крок може змінюватися ($T_d = \text{var}$). Нерівномірна дискретизація частіше всього зумовлена швидкістю зміни сигналу і тому називається адаптивною. У дискретизованому сигналі відсутні проміжні значення між моментами дискретизації t_n, t_{n+1} , тому в багатьох випадках треба відновлювати в сигналі всі проміжні значення. При цьому сигнал на інтервалі t_1 к t_2 відновлюється із заданою похибкою. Як відновлювальний сигнал використовують суму базисних функцій

$$u_b(t) = \sum_n a_n f_n(t),$$

де a_n — декотрі коефіцієнти або відліки, що характеризують вхідний сигнал у дискретні моменти часу (коефіцієнти ряду); $f_n(t)$ — набір базисних функцій, що використовуються для відновлення сигналу за його відліками.

Коефіцієнти ряду a_n та базисні функції $f_n(t)$ обирають на основі критерію мінімуму середньої квадратичної похибки відновлення або критерію збігу відновлюваного сигналу з миттєвими значеннями дискретизованого сигналу. Якщо коефіцієнти ряду та базисні функції обирають за критерієм мінімуму середньої квадратичної похибки відновлення

$$\delta_{\min} = \sqrt{\frac{1}{T} \int_{t_1}^{t_2} [u_b(t) - u(t)]^2 dt},$$

то система базисних функцій обирається ортогональною, а коефіцієнти ряду визначаються як

$$a_n = \int_{t_1}^{t_2} u(t) f_n(t) dt.$$

В основі рівномірної дискретизації лежить теорема відліків (Котельникова), згідно з якою як коефіцієнти a_n треба використовувати миттєві значення сигналу $u(t_n)$ в дискретні моменти часу $t_n = nT_d$, а період дискретизації обирати з умови

$$T_d \leq 1/(2f_m), \quad (9.1)$$

де f_m — частота максимальної гармоніки в спектрі вхідного сигналу $u(t)$. Згідно з наведеною умовою (9.1) дискретні значення $U(nT_d)$ повністю визначають вхідну функцію $u(t)$, і заміна аналогової функції $u(t)$ на дискретну $U(nT_d)$ не спряжена зі спотворенням виду вхідної залежності, оскільки за $U(nT_d)$ можна однозначно відновити вхідний вид функції $u(t)$. Отже, за виконання умови (9.1) похибка перетворення на етапі дискретизації за часом відсутня.

Для сигналів з обмеженим спектром їх можна відновити за допомогою ряду Котельникова

$$u(t) = \sum_{n=-\infty}^{\infty} u(nT_d) \frac{\sin[2\pi f_m(t - nT_d)]}{2\pi f_m(t - nT_d)}.$$

За дискретизації сигналу з'являється похибка, зумовлена кінцевим часом одного перетворення та невизначеністю моменту часу його закінчення. Як результат замість рівномірної дискретизації одержуємо дискретизацію із змінним періодом. Така похибка називається *апертурною*. Якщо вважати, що апертурна похибка визначається швидкістю зміни сигналу, то її можна визначити виразом

$$\Delta u_a(t_n) = u'(t_n)T_a = \left(\frac{du(t)}{dt} \right)_{t=t_n} T_a,$$

де T_a — апертурний час, $u'(t_n)$ — швидкість зміни сигналу в момент часу t_n .

Для гармонічного сигналу $u(t) = U_m \sin \omega t$ максимальне значення апертурної похибки за умови $u'(t) = U_m \omega \cos \omega t$, тобто за $\cos \omega t = 1$. Відносна апертурна похибка в цьому випадку матиме значення

$$\delta_a = \Delta u_a / U_m = \omega T_a. \quad (9.2)$$

Порівнюючи вирази (9.1) та (9.2), одержимо

$$T_d / T_a = \pi / \delta_a. \quad (9.3)$$

З виразу (9.3) випливає, що для зменшення апертурної похибки треба в π/δ_a разів збільшувати частоту перетворення АЦП.

На відміну від дискретизації, яка теоретично є обіговою операцією, квантування являє собою необігове перетворення вхідної величини та супроводжується появою неминучих похибок (рис. 9.1б). На рис. 9.2а наведено характеристику ідеального квантувача за рівномірного квантування відстаней між двома сусідніми значеннями, які є сталими. Різниця між двома сусідніми значеннями квантованої величини

називається кроком квантування h . Процес квантування за рівнем безперервного сигналу (рис. 9.1б) завжди пов'язаний із внесенням декотрої похибки δ_n , значення якої (див. рис. 9.2б) визначається нерівністю $-h/2 \leq \delta_n \leq h/2$.

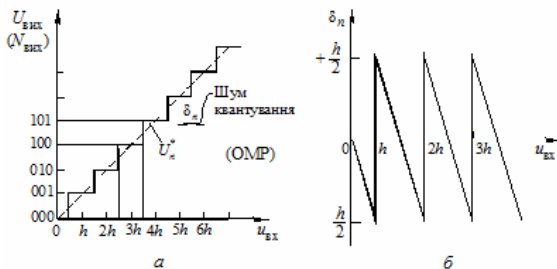


Рис. 9.2. Наведені:

a – характеристика ідеального квантувача за рівномірного квантування відстаней між двома сусідніми значеннями; *б* – процес квантування за рівнем безперервного сигналу

Величина δ_n зветься *шумом квантування* і однозначно визначається числом припустимих значень функції U_n^* (рис. 9.2а), тобто розрядністю використовуваного коду. Тому похибка аналого-цифрового перетворення, що зумовлена шумом квантування, за збільшення розрядності вихідного коду може бути зменшена до будь-якої малої величини. Проте на відміну від похибки дискретизації за часом вона принципово властива цьому алгоритму і не може бути зведена до нуля вибором параметрів пристрою.

За перетворення довільного сигналу максимальна похибка (рис. 9.2б) зустрічається порівняно рідко, тому в більшості випадків для оцінювання якості АЦП використовують не максимальну, а середньоквадратичну похибку $\delta_{кв} = \delta_n / \sqrt{12} = h / \sqrt{12}$, яка приблизно в 3,5 рази менша за максимальну. В АЦП похибка квантування визначається як одиниця молодшого значущого розряду (ОМР).

Розглянуті похибки зумовлені самим алгоритмом аналого-цифрового перетворення. Окрім них у реальних АЦП виникають похибки, пов'язані з неідеальністю використовуваної елементної бази, тобто інструментальні похибки.

Основні характеристики АЦП поділяються на статичні та динамічні. До статичних характеристик відносять: абсолютні значення та полярності вхідних сигналів, вхідний опір, значення та полярності вихідних сигналів, вихідний опір, значення напруг і струмів джерел живлення, кількість двійкових або десяткових розрядів вихідного коду, похибки перетворення постійної напруги і т. інше. До динамічних

характеристик відносять: час перетворення, максимальну частоту дискретизації, апертурний час, динамічну похибку і т. інше.

Діапазон перетворення – різниця між максимальним та мінімальним значеннями вхідної напруги $u_{вх}$.

Розрізняльна здатність – показує вхідну напругу, що відповідає приросту вихідного коду на одиницю у молодшому розряді

$$\Delta = U_{вх \max} / (2^m - 1), \quad (9.4)$$

де $2^m - 1$ — максимальна вага коду.

Відносне значення розрізняльної здатності

$$\delta = \Delta / U_{вх \max} = 1 / (2^m - 1). \quad (9.5)$$

Для АЦП Δ — найменша сходинка вхідного сигналу, яку можна розрізнити. Сигнал меншого рівня АЦП не зареєструє. Так, за $U_{вх \max} = 10\text{В}$, $m = 12$, $\Delta = 10 / (2^{12} - 1) = 2,45\text{мВ}$. Що більше m , то менше Δ і точніше вхідною напругою може бути зображений вихідний код.

Реальне значення розрізняльної здатності відрізняється від розрахункової через похибки АЦП. Точність АЦП визначається значеннями абсолютної похибки, диференціальної та інтегральної нелінійностей. Абсолютну похибку АЦП $\Delta U_{вх}$ визначають у кінцевій точці характеристики перетворення, тому її зазвичай називають похибкою повної шкали і вимірюють в одиницях молодшого розряду (ОМР) (рис. 9.3б).

Диференціальну нелінійність АЦП (DNL) визначають через ідентичність двох сусідніх приростів сигналу, тобто як різницю напруг двох сусідніх квантів (рис. 9.3а): $DNL = h_i - h_{i+1}$.

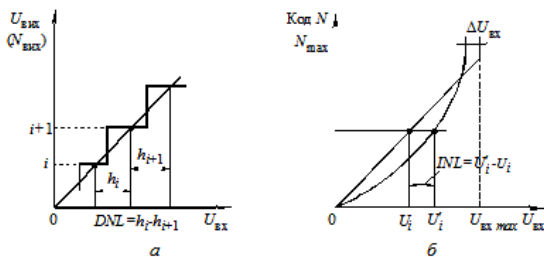


Рис. 9.3. Диференціальну нелінійність АЦП:

а – ідентичність двох сусідніх приростів сигналу; *б* – похибка повної шкали

Інтегральна нелінійність АЦП (INL) характеризує ідентичність приростів у всьому діапазоні вхідного сигналу. Як правило її визначають за максимальним відхиленням згладженої характеристики перетворення від ідеальної прямої лінії (рис. 9.3б): $INL = U'_i - U_i$.

Час перетворення $t_{\text{пер}}$ визначають як інтервал часу від початку перетворення до появи на виході АЦП стійкого коду вхідного сигналу. Для одних типів АЦП цей час сталий і не залежить від значення вхідного сигналу, для інших АЦП цей час залежить від значення вхідного сигналу. Якщо АЦП працює без пристрою вибірки та збереження, то час перетворення є апертурним часом.

Максимальна частота дискретизації – це частота, з якою можливо перетворення вхідного сигналу за умови, що обраний параметр (наприклад, абсолютна похибка) не виходить за задані межі. Інколи максимальну частоту перетворення приймають рівною зворотної величині часу перетворення.

9.2. Аналого-цифрові перетворювачі

Відомо багато способів АЦ-перетворення, і кожний з них має свої переваги і недоліки для конкретних практичних випадків.

АЦП, які дозволяють визначити код миттєвих значень напруги, можна поділити на: послідовної лічби, послідовного наближення (порозрядного зрівноважування, кодоімпульсні), паралельні, послідовно-паралельні та з проміжним перетворенням у часовий інтервал (часоімпульсні).

На рис. 9.4а наведено структурну схему АЦП *послідовної лічби*, яка вміщує компаратор DA , за допомогою якого виконується порівняння вхідної напруги $u_{\text{вх}}$ з вихідною напругою u_5 цифро-аналогового перетворювача (ЦАП). З приходом від схеми керування (на рисунку її не показано) імпульсу «Пуск», який замикає ключ S , перетворювач починає роботу. Через замкнений ключ S імпульси u_1 від генератора тактових імпульсів ГТІ надходять на лічильник СТ, який керує роботою ЦАП. Як результат послідовного збільшення вихідного коду лічильника СТ N відбувається послідовне східчасте збільшення вихідної напруги u_5 ЦАП. Живлення ЦАП здійснюється від джерела опорної напруги ДОН u_4 .

Коли вихідна напруга u_5 ЦАП порівняється з вхідною напругою $u_{\text{вх}}$, відбувається перемикання компаратора DA і за його вихідним сигналом u_6 «Стоп» ключ S розмикається. Як результат імпульси u_1 від генератора ГТІ перестають надходити на вхід лічильника СТ. Вихідний код $u_3(N)$, що відповідає рівності $u_{\text{вх}} = u_5$, знімається з вихідного регістру лічильника СТ.

З часових діаграм (рис. 9.4б) бачимо, що час перетворення змінний і залежить від рівня вхідного сигналу $u_{\text{вх}}$. При числі двійкових розрядів лічильника m та періоді надходження лічильних імпульсів T максимальний час перетворення дорівнює $t_{\text{пер}} = (2^m - 1)T$.

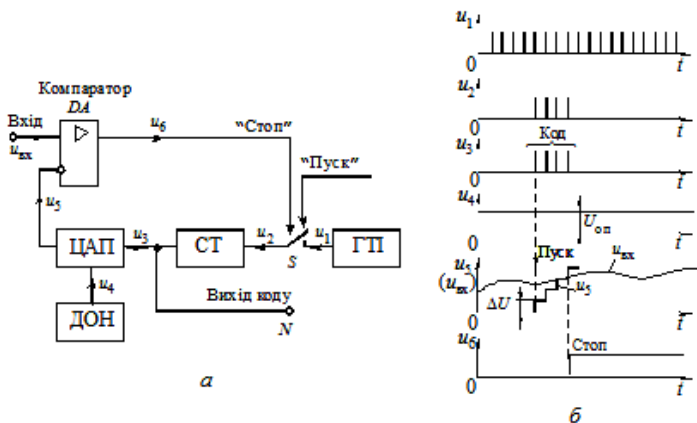


Рис. 9.4. АЦП послідовної лічби:
 а – структурна схема; б – часові діаграми

Рівняння перетворення АЦП послідовної лічби можна записати у вигляді

$$u_{\text{вх}} = kVU,$$

де $0 \leq k \leq m$ — число сходенок до моменту порівняння; $VU = h$ — значення однієї сходінки, тобто крок квантування.

АЦП *послідовного наближення* належать до найбільш поширених перетворювачів аналог-код (рис. 9.5а). Порівняно зі схемою АЦП послідовної лічби (рис. 9.4а), в ній зроблено одну суттєву зміну – замість лічильника (СТ) введений регістр послідовного наближення (РПН). Це змінило алгоритм зрівноваження та скоротило час перетворення.

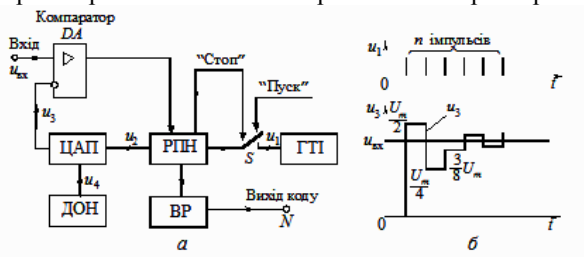


Рис. 9.5. АЦП послідовного наближення:
 а – перетворювач аналог-коду; б – перехідний процес встановлення напруги на виході ЦАП за фіксованої напруги на вході АЦП

В основі роботи АЦП з РПН лежить принцип послідовного порівняння вхідної напруги $u_{\text{вх}}$ з $1/2, 1/4, 1/8$ і т. інше можливого максимального його значення U_m . Це дозволяє для m -розрядного АЦП

виконати весь процес перетворення за m послідовних кроків наближення (ітерацій) замість $(2^m - 1)$ за використання послідовної лічби та одержати суттєвий вииграш у швидкодії.

У початковому стані в старший розряд регістра за допомогою схеми керування (на рисунку не показана) заноситься одиниця. Отже, на виході m -розрядного АЦП встановлюється код $\{100\dots 0\}$, а на виході ЦАП — напруга $u_3 = (2^{m-1})\Delta U$. Це значення відповідає $U_m/2$ (повної шкали АЦ-перетворення). Якщо вхідний сигнал $u_{\text{вх}} > u_3$, на першому такті перетворення в регістрі РПН стан лог. 1 в старшому розряді зберігається; якщо $u_{\text{вх}} < u_3$, старший розряд регістра скидується в нуль і в стан лог. 1 встановлюється інший молодший розряд регістра. При цьому на виході АЦП з'являється $\{010\dots 0\}$, а на виході ЦАП — $u_3 = (2^{m-2})\nu U$. Далі цей процес повторюватиметься доти, поки в молодшому розряді регістра не з'явиться лог.1. Перехідний процес встановлення напруги на виході ЦАП за фіксованої напруги на вході АЦП показано на рис. 9.5б.

Отже, кількість порозрядних зрівноважень цього АЦП визначається його розрядністю, а швидкодія роботи – частотою тактових імпульсів генератора.

До найбільш швидкодіючих перетворювачів аналог-код належать *паралельні* АЦП. Висока швидкодія цього типу АЦП забезпечується за рахунок одночасного квантування сигналу $u_{\text{вх}}$ за допомогою набору компараторів DA , кількість яких дорівнює $2^m - 1$, ввімкнених паралельно джерелу вхідного сигналу (рис. 9.6). Частота перетворення АЦП визначається часом перемикання компараторів. На неінвертувальні входи компараторів подаються напруги, що чисельно дорівнюють рівням квантування U_n^* . Як результат з виходів компараторів знімається паралельний N -розрядний унітарний код. Число одиниць в ньому дорівнює кількості рівнів квантування за величиною менших значень $u_{\text{вх}}$.

Одержаний унітарний код подається на вхід перетворювача кодів (ПК), в якому він перетворюється в двійковий з числом розрядів $m = \log_2 N$. З виходу ПК двійковий код через логічні перемикачі на елементах 2І подається на вхід паралельного регістра, з виходу якого він і зчитується. Перезапис коду ПК у паралельний регістр відбувається за сигналом «Запис». Цей сигнал подається в схему після того, як усі перехідні процеси, пов'язані зі спрацюванням компараторів і одержанням двійкового коду, завершені.

Для одержання напруг, що дорівнюють рівням квантування в схемі, використано подільник напруги на N однакових резисторах, під'єднаний до виходу джерела опорної напруги $U_{\text{оп}}$.

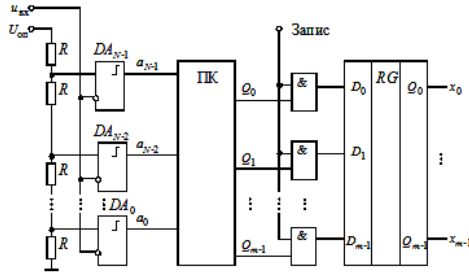


Рис. 9.6. Паралельні АЦП

Слід зазначити, що підвищення точності роботи АЦП цього типу завжди пов'язане зі значними апаратними витратами. Так, для побудови 10-розрядного АЦП необхідні 1023 компаратори.

На практиці компроміс між швидкістю та складністю схеми вирішується в *послідовно-паралельних* схемах АЦП (рис. 9.7).

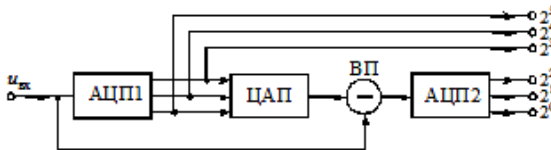


Рис. 9.7. Послідовно-паралельна схема АЦП

У таких АЦП m -розрядів розбивається на декілька n груп. В середині кожної групи застосовується паралельне перетворення, а група за групою працюють послідовно у часі (у декілька тактів). У схемі, наведеній на рис. 9.7, в першому такті АЦП1 перетворює старші розряди вхідної величини $u_{вх}$ в цифровий код (на схемі це розряди 2^3 к 2^5). Потім у другому такті ці розряди перетворюються за допомогою ЦАП в напругу, яка віднімається з вхідного сигналу у віднімальному пристрої (ВП). У третьому такті АЦП2 перетворює одержану різницю в код молодших розрядів (2^0 к 2^2) вхідної напруги $u_{вх}$.

Такі перетворювачі характеризуються меншою швидкістю порівняно з паралельними, але мають меншу кількість компараторів. Так, наприклад, для 6-розрядного паралельного АЦП потрібно 63 компаратори, а для послідовно-паралельного АЦП – всього 16.

Кількість каскадів у таких АЦП може бути збільшена, тому вони часто називаються багатокаскадними або конвеєрними. Вихідний код

таким АЦП являє собою суму кодів $N = N_1 + N_2 + N_3 + K$, вироблених окремими каскадами.

В основу роботи АЦП з часоімпульсним перетворенням (з перетворенням у часовий інтервал) покладено метод перетворення вхідної напруги $u_{вх}$ у часовий інтервал, тривалість якого пропорційна $u_{вх}$. На рис. 9.8 наведена структурна схема такого АЦП (а) і часові діаграми процесу перетворення (б).

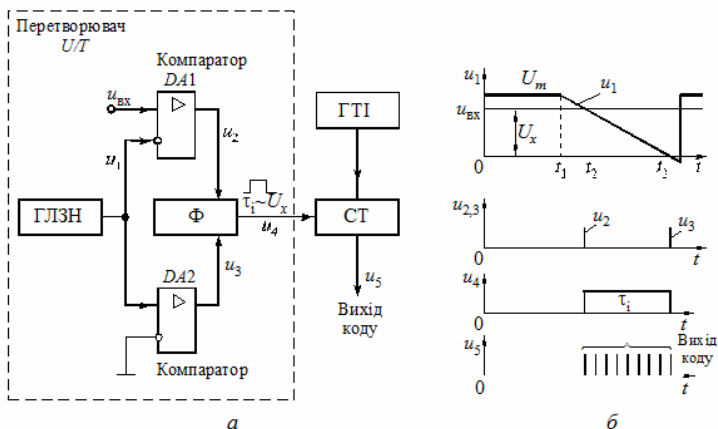


Рис. 9.8. АЦП з часоімпульсним перетворенням:
а – структурна схема; б – часові діаграми

АЦП складається з генератора лінійно змінюваної напруги ГЛЗН, двох компараторів $DA1$ і $DA2$, формувача Φ тривалості імпульсів τ_i , генератора тактових імпульсів ГТІ і лічильника СТ, з виходу якого знімається код перетвореної напруги. Перший імпульс u_2 формується за порівняння напруги $u_{вх}$ з напругою u_1 , а другий імпульс u_3 формується за досягнення напругою u_1 нульового рівня. Швидкодія такого АЦП мала, час перетворення становить 20...50 мкс.

Напруга u_1 , яка виробляється ГЛЗН, має вигляд

$$u_1 = U_m - kt, \quad (9.6)$$

де k — крутість пилоподібної напруги.

Моменти часу t_2 та t_3 спрацювання компараторів $DA1$ і $DA2$ визначаються з виразу (9.6).

$$t_2 = \frac{U_m - u_{вх}}{k}; \quad t_3 = \frac{U_m}{k}.$$

Тривалість імпульсу визначаємо як різницю $\tau_i = t_3 - t_2 = u_{вх}/k$. Кількість імпульсів, підрахованих лічильником, дорівнює $N = f\tau_i$, де f — частота тактового генератора.

Розглянуті АЦП мають спільний недолік — відносно низьку заводськість, яка обмежує розрізняльну здатність перетворювача до рівня $m \leq 10$. Недостатня розрядність АЦП при цьому знижує і точність АЦ-перетворення. Цей суттєвий недолік практично відсутній в АЦП середніх значень напруги (інтегруючому), принцип дії якого полягає у використанні в процесі перетворення операції інтегрування вхідного сигналу за фіксований відрізок часу.

На рис. 9.9. наведена структурна схема АЦП подвійного (двотактного) інтегрування (а) та часові діаграми (б), які пояснюють роботу АЦП.

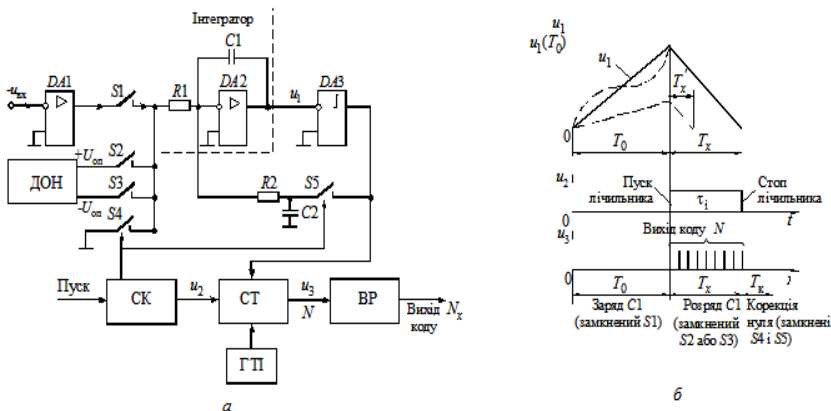


Рис. 9.9. АЦП подвійного (двотактного) інтегрування:
а – структурна схема; б – часові діаграми

Перед початком роботи АЦП ключ S_4 замкнений і вхід інтегратора через опір R_1 з'єднаний зі спільною шиною, що забезпечує на виході інтегратора рівень напруги u_1 трохи більший за нуль, але достатній для підтримання нульового рівня на виході компаратора DA_3 .

За подачі імпульсу запуску сигнали зі схеми керування СК переводять ключ S_1 у замкнений стан, ключ S_4 — у розімкнений стан, а ключі S_2, S_3, S_5 залишаються розімкненими. При цьому вхідна напруга $u_{вх}$, яка в цій схемі АЦП стала та може бути будь-якої полярності (часові діаграми наведені для негативної полярності $u_{вх} = -U_d$), через підсилювач DA_1 подається на вхід інтегратора на ОП DA_2 і конденсатор C_1 через опір R_1 починає заряджатися. Вихідна напруга інтегратора u_1 зростає лінійно у часі (див. рис. 9.9б). У кінці фіксованого інтервалу T_0 (першого такту) напруга на виході інтегратора дорівнює

$$u_1(T_0) = k \int_0^{T_0} u_{\text{вх}} dt = kT_0 U_d, \quad (9.7)$$

де $k^{-1} = R_1 C_1$ – стала часу інтегратора; U_d – середнє значення вхідної напруги; $T_0 = n_0 T$; T – період тактових імпульсів генератора ГТІ; n_0 – число тактових імпульсів.

Другий такт роботи АЦП починається з того, що на виході схеми керування з'являються сигнали, які переводять ключ $S1$ у розімкнений стан, ключ $S2(S3)$ у замкнений стан, та сигнал u_2 , який під'єднує генератор тактових імпульсів ГТІ до входу лічильника результату СТ. Протягом інтервалу часу T_x конденсатор $C1$ розряджається, а лічильник СТ підраховує тактові імпульси доти, поки за позитивної опорної напруги $U_{\text{оп}}$ вихідна напруга u_1 інтегратора не стане рівною нулю.

Розряд конденсатора $C1$ відбувається зі сталою швидкістю, яка не залежить від нагромадженого в конденсаторі заряду, тому із збільшенням нагромадженого заряду час розряду також збільшується. Кінець розряду конденсатора $C1$ фіксується компаратором, $DA2$ після чого ключ $S2$ (або $S3$) розмикається, а на вихідному регістрі ВР лічильника фіксується числовий код.

Оскільки початок розряду визначає схема керування, а кінець — компаратор, то тривалість розряду конденсатора $C1$ можна визначити з виразу

$$u_1(T_0) - k \int_0^{T_x} U_{\text{оп}} dt = 0,$$

звідки

$$kT_0 U_d = kU_{\text{оп}} T_x \quad \text{або} \quad T_x = \frac{T_0}{U_{\text{оп}}} U_d, \quad (9.8)$$

що свідчить про пропорційність інтервалу T_x середньому значенню вхідної напруги U_d . Заповнення інтервалу T_x тактовими імпульсами, що надходять від ГТІ, дозволяє знайти числовий код

$$N_x = T_x f_0. \quad (9.9)$$

Як бачимо з (9.9), кінцевий результат на виході АЦП подвійного інтегрування не залежить від періоду T тактових імпульсів генератора та сталої часу інтегрування RC . Очевидно, що точність розглянутого способу АЦ-перетворення залежатиме від стабільності опорної напруги $U_{\text{оп}}$ і числа n_0 тактових імпульсів генератора.

На третьому етапі проводиться корекція нульового рівня інтегратора. Для цього замикаються ключі $S4$ та $S5$, а інші ключі розмикаються. Оскільки вхід інтегратора через опір $R1$ з'єднаний зі спільною шиною, то конденсатор $C2$ через замкнений ключ $S5$ заряджається до напруги похибки, яка після розмикання ключів $S4$ та $S5$ віднімається з вихідного сигналу.

Важливою особливістю АЦП подвійного інтегрування є те, що він забезпечує високу завадостійкість завдяки процесам усереднення та згладжування (придушення) швидкозмінних шумових чи заводових складових вхідного сигналу, які можуть бути присутні на вході АЦП. Якщо на вхідний сигнал накладена гармонічна завада, то за рівності періоду завади часу заряду конденсатора C_1 $T_3 = T_0$ середнє значення завади до кінця інтервалу інтегрування дорівнюватиме нулю, як показано штриховою лінією на рис. 9.9б.

Розглянуті переваги АЦП подвійного інтегрування дозволяють досить легко досягнути точності перетворення 0,01%. Недоліком цього способу перетворення є мала швидкодія (за заданої розрядності швидкодія АЦП визначається частотою $1/T$, вибір якої обмежується в основному часом спрацьовування компаратора).

В інтегральному виконанні випускаються АЦП:

а) миттєвих значень: K572ПВ1(AD7570), K572ПВ3(AD7574), AD677, AD7882 – послідовного наближення; K1107ПВ1/4 (AD7570) – паралельні; AD775, AD876 – конвеєрні (послідовно-паралельні);

б) інтегровальні: K572ПВ2/5 (ICL7107), K572ПВ6 (ICL7135), K572ПВ7/8 (ICL7117), K572ПВ9/10 – подвійного інтегрування.

На рис. 9.10 наведено умовне графічне позначення АЦП типу K1107ПВ2, що являє собою 8-розрядний швидкодіючий АЦП паралельної дії вхідної напруги, яка змінюється від -2 В до 0, у двійковий код (прямий або обернений) з доповненням до двох (прямого або оберненого). Тип вихідного коду задається кодовою комбінацією на виводах 36 (вибір коду ВК2), 41 (вибір коду ВК1). Частота перетворення АЦП не перевищує 20 МГц. Слід передбачити розділення цифрової та аналогової землі із з'єднанням їх тільки в одній точці – на затискачі джерела живлення.

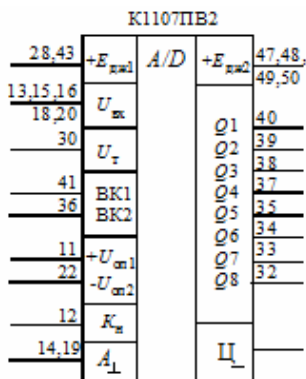


Рис. 9.10. Умовне графічне позначення АЦП типу K1107ПВ2

Приклад 9.1. Визначити верхню граничну частоту f_B аналогових сигналів, які перетворюються 12-розрядним АЦП послідовної лічби, тактова частота якого $f_T = 10$ МГц.

Р о з в' я з а н н я. Максимальне число N імпульсів, перелічене двійковим лічильником з $m=12$, становить $N = 2^m - 1 = 4095$. Тоді максимальна частота дискретизації перетворюваного сигналу буде $f_d < f_T / N = 2,442$ кГц, а його верхня гранична частота (за умовою однозначності перетворення) становить $f_B = f_{\max} < f_d / 2 = 1,221$ кГц.

Приклад 9.2. Визначити код на виході АЦП послідовного наближення, якщо на його вході максимальна вхідна напруга $U_{\text{вх max}} = 0,8$ В, число розрядів 10, а перетворювана напруга $U_{\text{вх}} = 20$ мВ.

Р о з в' я з а н н я. Результати першого порівняння: $U_{\text{вх}} < U_{\text{вх max}} / 2$ ($20 < 400$); другого порівняння: $U_{\text{вх}} < U_{\text{вх max}} / 4$ ($20 < 200$); третього порівняння: $U_{\text{вх}} < U_{\text{вх max}} / 8$ ($20 < 100$); четвертого порівняння: $U_{\text{вх}} < U_{\text{вх max}} / 16$ ($20 < 50$); п'ятого порівняння: $U_{\text{вх}} < U_{\text{вх max}} / 32$ ($20 < 25$); шостого порівняння: $U_{\text{вх}} > U_{\text{вх max}} / 64$ ($20 > 12,5$); сьомого порівняння: $U_{\text{вх}} > (1/64 + 1/128)U_{\text{вх max}}$ ($20 > 18,75$); восьмого порівняння: $U_{\text{вх}} < (1/64 + 1/128 + 1/256)U_{\text{вх max}}$ ($20 < 21,875$); дев'ятого порівняння: $U_{\text{вх}} < (1/64 + 1/128 + 1/512)U_{\text{вх max}}$ ($20 < 20,21$); десятого порівняння: $U_{\text{вх}} > (1/64 + 1/128 + 1/1024)U_{\text{вх max}}$ ($20 > 19,56$). Таким чином, на виході АЦП встановлюється код 0000011001.

9.3. Принцип цифро-аналогового перетворення. Параметри цифро-аналогових перетворювачів.

Цифро-аналоговий перетворювач (ЦАП) — пристрій, призначений для перетворення цифрових сигналів у аналогові, та служить для сполучення цифрових пристроїв формування й обробки сигналів з аналоговими споживачами інформації. Вони широко використовуються для керування аналоговими пристроями за допомогою ЕОМ у таких галузях техніки, як:

- системи керування технологічними процесами (виконавчі пристрої верстатів з ЧПК, роботів, електронно-променевої фотолітографія та ін.);
- пристрої зв'язку, телемеханіки, телевимірювань (модеми, активні та цифрові фільтри, системи розподілу аналогових даних);
- дискретна автоматика та обчислювальна перетворювальна техніка (генератори складних функцій, інтегратори, цифрокеровані сельсини, розв'язувальні трансформатори, функціональні перетворювачі);
- випробувальна та вимірювальна техніка (програмовні джерела живлення, автоматичні мостові вимірювальні прилади, цифрові вимірювальні пристрої).

Схеми ЦАП можна класифікувати за різними ознаками: принципом дії, видом вихідного сигналу, полярністю вихідного сигналу, елементною базою та ін. За принципом дії найбільше розповсюдження одержали ЦАП з додаванням струмів, з діленням напруги та додаванням напруги. У мікроелектронному виконанні застосовуються тільки перші два типи.

За видом вихідного сигналу ЦАП поділяють на: із струмовим виходом і виходом за напругою. Для перетворення вихідного струму ЦАП у напругу використовуються операційні підсилювачі. За полярністю вихідного сигналу ЦАП поділяють на однополярні та двополярні.

Керуючий код, що подається на вхід ЦАП, може бути різним: двійковим, двійково-десятковим, Грея, унітарним та ін.

Під час формування вихідної напруги ЦАП під дією керуючого коду зазвичай використовують джерела еталонної (опорної) напруги. Залежно від виду джерела еталонної напруги ЦАП поділяють на: зі сталою еталонною напругою та зі змінюваною еталонною напругою.

Ідея, що лежить в основі ЦА-перетворення, міститься в одержанні миттєвого значення аналогового сигналу, відповідного вхідному цифровому коду, шляхом підсумовування еталонних струмів з наступним перетворенням їх у напругу. Керування еталонними струмами, або, що те ж саме, еталонними напругами, здійснюється за допомогою, як правило, двійкового коду. При цьому рівню лог. 1 відповідає наявність еталонної напруги, рівню лог. 0 – відсутність напруги. Величини еталонних напруг нормуються.

Залежність вихідного параметра ЦАП, наприклад, напруги на його виході від кодового еквівалента N_2 вхідного сигналу називають характеристикою перетворення. Використовуючи для значень двійкових чисел ($p=2$) вираз (1.2), одержимо загальний вираз для характеристики перетворення m -розрядного ЦАП

$$U_{\text{вих}} = \Delta U \sum_{i=0}^n 2^i x_i = \Delta U N_2 \quad (9.10)$$

де $\Delta U = U_{\text{он}}/2^m$ – крок квантування за рівнем, тобто вага молодшого розряду (розрізняльна здатність) двійкового числа; $U_{\text{он}}$ – еталонна (опорна) напруга; $N_2 = 2^{m-1}x_{m-1} + 2^{m-2}x_{m-2} + \dots + 2^1x_1 + 2^0x_0$ – вхідний цифровий (двійковий) m -розрядний код; x_i – вхідні змінні, що набувають значення 1 або 0.

Для прикладу трирозрядний код $N_2 = 101$ можна інтерпретувати як двійкове число із значенням $N_{10} = (1 \cdot 2^2) + (0 \cdot 2^1) + (1 \cdot 2^0) = 4 + 1 = 5$. Крайній ліворуч розряд називають старшим (СР), а крайній праворуч – молодшим (МР). Максимальним значенням трирозрядного коду в двійковій системі є 7 (всі одиниці), мінімальним – 0.

На практиці зручно використовувати дробовий еквівалент двійкових чисел. У такому уявленні двійкове число ділять на 2^m , де m — число розрядів. Наприклад, дробовий еквівалент N числа 101 можна уявити у вигляді

$$N = \frac{(1 \cdot 2^2) + (0 \cdot 2^1) + (1 \cdot 2^0)}{2^3} = (1 \cdot 2^{-1}) + (0 \cdot 2^{-2}) + (1 \cdot 2^{-3}) = \frac{5}{8}.$$

Таким чином, максимальним значенням буде $7/8$ або $1-1/8$, мінімальним — 0 . Звичайно старшому розряду присвоюється номер 1, наступному 2 і т.д. до молодшого розряду, номер якого m .

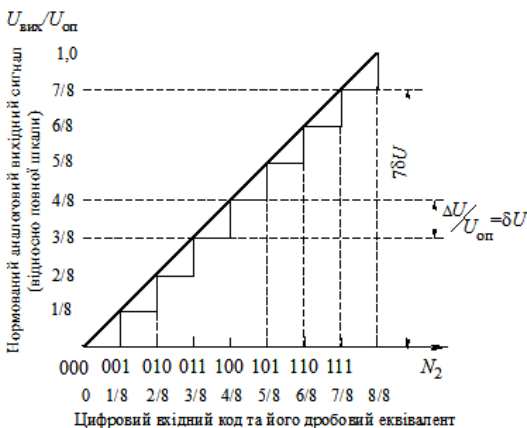


Рис.9.11. Характеристика перетворення трирозрядного ЦАП

Незалежно від кількості розрядів всі значення вихідної напруги можна розглядати відносно практично недосяжної повної шкали з нормованим значенням $U_{\text{вих}}/U_{\text{оп}}=1$. Фактично кожний розряд має своє стає значення (старший розряд завжди $1/2^1$), не залежне від кількості розрядів (всі розряди зазвичай нумеруються за позитивними ступенями 2, починаючи праворуч, тобто розряд 0 – МР, $m-1$ – СР).

Якщо N є дробовим еквівалентом двійкового числа, то характеристика перетворення матиме вигляд

$$U_{\text{вих}} = NU_{\text{оп}} = \left(\frac{1}{2} + \frac{1}{4} + \dots + \frac{1}{2^m}\right)U_{\text{оп}} = (1 - 2^{-m})U_{\text{оп}}. \quad (9.11)$$

На рис. 9.11 наведено характеристику перетворення трирозрядного ЦАП.

Максимальна вихідна напруга за трирозрядного коду (111)

$$U_{\text{вих max}} = (1/2 + 1/4 + 1/8)U_{\text{оп}} = (7/8)U_{\text{оп}}.$$

Абсолютна похибка перетворення дорівнює половині кроку квантування за рівнем ΔU .

Відносна розрізняльна здатність δU m -розрядного ЦАП визначається виразом (9.5).

Похибку перетворення ЦАП прийнято поділяти на диференціальну та похибку нелінійності. З ростом коду на вході ЦАП зростає і вихідна напруга, проте за збільшення напруги може бути відхилення від лінійної залежності. *Похибкою нелінійності* називають максимальне відхилення вихідної напруги від ідеальної прямої в усьому діапазоні перетворення.

Диференціальною похибкою називають максимальне відхилення від лінійності для двох суміжних значень вхідного коду.

Напруга зміщення нуля визначається вихідною напругою за вхідного коду, відповідного нульовому значенню.

Час установалення $t_{\text{уст}}$ – це інтервал часу від подачі вхідного коду до входження вихідного сигналу в задані границі, що визначаються похибкою.

Максимальна частота перетворення — найбільша частота дискретизації, за якої всі параметри ЦАП відповідають заданим значенням.

9.4. Цифро-аналогові перетворювачі

Оскільки вихідна напруга ЦАП зображується у вигляді суми окремих доданків, які залежно від значень коефіцієнтів x_i можуть входити (за одиничного значення) або не входити (за нульового значення відповідного коефіцієнта) у кінцевий результат, ЦАП може бути побудований на основі аналогового суматора та транзисторних ключів, які забезпечують потрібну комутацію напруг (або струмів).

Серед різних способів ЦА-перетворення широке використання знайшли ЦАП, спільною ознакою яких є наявність матриці резисторів R з вихідним (аналоговим) суматором на операційному підсилювачі. Матриця резисторів призначена для «зваження» цифрового сигналу, поданого паралельним кодом залежно від його двійкового розряду. Через те, що за різних способів з'єднання резисторів такі схеми нагадують сходишки, матрицю іноді називають багатоланковою резистивною схемою східчастого типу. Для реалізації ЦА-перетворення переважно використовують два типи матриці резисторів: складеної з двійково-зважених резисторів; постійного імпедансу типу $R-2R$.

На рис. 9.12 наведена структурна схема m -розрядного ЦАП з двійково-зваженими резисторами, побудована на основі суматора на операційному підсилювачі DA , матриці двійково-зважених резисторів $R_1 - R_2 - \dots - R_i - \dots - R_m$, опори яких визначаються за формулою $R_i = R \cdot 2^{i-m}$, транзисторних ключів $S_1 \dots S_m$ на кожний розряд, які керуються

паралельним двійковим кодом, що надходить, наприклад, з виходів регістру або лічильника, та джерела еталонної напруги $U_{\text{он}}$.

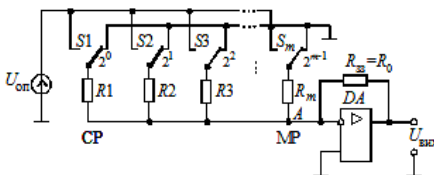


Рис. 9.12 Структурна схема m -розрядного ЦАП з двійково-зваженими резисторами

Оскільки прямий вхід ОП з'єднаний із землею, то за рахунок негативного зворотного зв'язку напруга в підсумовувальній точці А також буде дорівнювати нулю (див. п. 4.1) і резистивна матриця працює в закороченому режимі. Коли на транзисторні ключі подано двійковий m -розрядний цифровий код, то кожний цифровий сигнал x_i керує ключем S_i , забезпечуючи під'єднання резистора з опором $R_i = R \cdot 2^{i-m}$ до джерела опорної напруги або до землі.

Вихідна напруга суматора визначається сумою виду (див. п. 4.2):

$$U_{\text{вих}} = -R_{33}U_{\text{он}} (1/R_1 + 1/R_2 + \dots + 1/R_i + \dots + 1/R_m). \quad (9.12)$$

Отже, внесок i -го розряду у вихідну напругу

$$\Delta U_{\text{вих}} = (R_{33}/R_i)U_{\text{он}} = \left(\frac{R_{33}}{R \cdot 2^{i-m}} \right) U_{\text{он}}. \quad (9.13)$$

З урахуванням (9.13) вираз (9.12) може бути зображений у вигляді

$$\begin{aligned} U_{\text{вих}} &= -\frac{R_{33}}{R} U_{\text{он}} \sum_{i=1}^m x_i 2^{m-i} = -\frac{R_{33}}{R} U_{\text{он}} (x_1 2^{m-1} + \dots + x_m 2^0) = \\ &= -\frac{R_{33}}{R} U_{\text{он}} 2^{-m} (x_1 \frac{1}{2^1} + \dots + x_m \frac{1}{2^m}) = -\frac{R_{33}}{R} \frac{U_{\text{он}}}{2^m} N_2, \end{aligned} \quad (9.14)$$

де x_1, \dots, x_m – вхідні змінні, що приймають значення 0 або 1 залежно від стану відповідних ключів $S_1 \dots S_m$.

Відношення R_{33}/R еквівалентно внеску у вихідний сигнал розряду 2^{-i} , тому $R_{33}/R_i = 2^{-i}$, $R_i = 2^i R_{33}$. Таким чином, резистори, які реалізують струми розрядів, мають мати такі значення: $R_1 = 2R_{33}$, $R_2 = 4R_{33}$ і т. інше. За такої умови максимальне значення вихідної напруги буде

$$U_{\text{вих max}} = U_{\text{он}} (1/2 + 1/4 + \dots + 1/2^m), \quad (9.15)$$

що відповідає виразу (9.11).

Для практичної реалізації схеми ЦАП з двійково-зваженими резисторами (рис. 9.12) потрібна велика кількість резисторів з різними значеннями опорів. За реалізації ЦАП зі зваженими резисторами в мікроелектронному виконанні виникають труднощі створення великого

числа резисторів з різними номіналами. Крім того, схема володіє низькими динамічними характеристиками, тому що до підсумовувальної точки А та джерела опорної напруги підмикається змінне навантаження, що визначається керуючим кодом. За перемикання, коли відбувається розімкнення та замикання великої кількості ключів (наприклад, від 111 до 000), можлива поява проміжних помилкових кодів.

Для забезпечення точності перетворення абсолютні значення опорів резисторів мають витримуватися з прецизійною точністю. Так, у випадку 12-розрядного ЦАП опори розрядних резисторів мають відрізнятися в $2^{11} = 2048$ разів, що дуже важко виконати технологічно.

На рис. 9.13 наведено структурну схему чотирирозрядного ЦАП з підсумовуванням струмів, в якому використано одне джерело еталонної напруги $U_{\text{он}}$, резистивна матриця типу $R-2R$, чотири ключі S_4, \dots, S_1 на МОН-транзисторах $VT_{4,1}, \dots, VT_{1,1}$ та $VT_{4,2}, \dots, VT_{1,2}$, чотири інвертори DD_4, \dots, DD_1 та ОП DA з колом НЗЗ. На входи інверторів подаються сигнали розрядів вхідного коду $x_4 \dots x_1$. Особливість цієї резистивної матриці міститься в тому, що за будь-якого стану ключів S_4, \dots, S_1 вхідний опір матриці завжди дорівнює R , а отже, струм, що втікає в матрицю, дорівнює $I_0 = U_{\text{он}}/R$. Далі він послідовно розподіляється у вузлах a, b, c, d за двійковим законом. Двійковий закон розподілення струмів у вітках резистивної матриці виконується за умови рівності нулю опору навантаження. Оскільки навантаженням резистивної матриці є ОП, охоплений негативним зворотним зв'язком через резистор R_{33} , то вхідний опір дорівнює нулю з достатньо високою точністю.

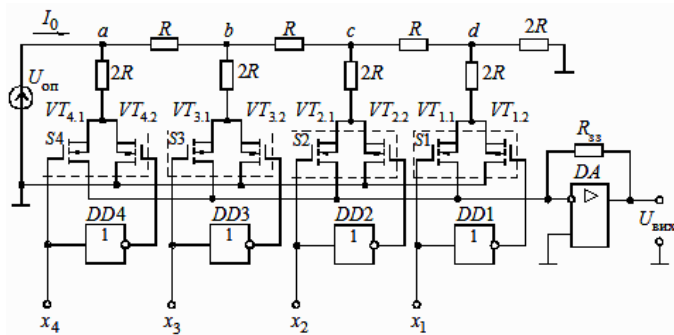


Рис. 9.13. Схема 4-розрядного ЦАП з підсумовуванням струмів

Вихідна напруга операційного підсилювача визначається виразом

$$U_{\text{вих}} = \frac{R_{33}}{R} \frac{U_{\text{он}}}{2^m} (x_1 2^{m-1} + x_2 2^{m-2} + \dots + x_m 2^0) = \frac{R_{33}}{R} \frac{U_{\text{он}}}{2^m} N_2, \quad (9.16)$$

де $x_i = 1$, якщо ключ S_i знаходиться в стані, за якого струм тече на інвертувальний вхід ОП, та $x_i = 0$, якщо ключ S_i знаходиться в стані, за якого струм тече на землю (спільну шину), m – число розрядів перетворювача, N_2 – m -розрядний цифровий код.

Максимальне значення вихідної напруги (тобто напруга в кінцевій точці діапазону) має місце за всіх $x_i = 1$ і визначається формулою

$$U_{\text{вих max}} = \frac{R_{33}}{R} U_{\text{он}} (1 - 2^{-m}) = \frac{R_{33}}{R} U_{\text{он}} - \Delta U, \quad (9.17)$$

де $\Delta U = \left(\frac{R_{33}}{R} \right) \left(\frac{U_{\text{он}}}{2^m} \right)$.

Як бачимо з (9.16), вихідна напруга ЦАП залежить не тільки від вхідного коду N_2 , але й від напруги $U_{\text{он}}$. Якщо припустити, що напруга $U_{\text{он}}$ змінюється, то вихідна напруга ЦАП буде пропорційною добутку двох величин: вхідного коду та напруги поданого на вхід опорного сигналу. У зв'язку з цим такі ЦАП зазвичай називають перемножувальними. В інтегральних мікросхемах перемножувальних ЦАП джерело еталонної напруги відсутнє, але є вхід для його підключення.

В інтегральному виконанні випускаються ЦАП: К572ПА1, К572ПА2, К594ПА1, К1108ПА1, К1118ПА1.

На рис. 9.14 наведено умовне графічне позначення ЦАП перемножувального типу К572ПА1, який являє собою 10-розрядний ЦАП, виконаний на основі КМОН-технології з часом перетворення, не більшим 5 мкс. ЦАП цього типу завжди доповнюють зовнішньою мікросхемою ОП, під'єднання якої показано на рис. 9.14.

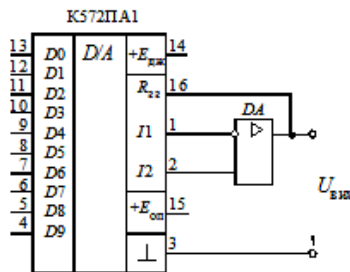


Рис.9.14. Умовне графічне позначення ЦАП перемножувального типу К572ПА1

Приклад 9.3. Визначити: а) розрізняльну здатність 10-розрядного ЦАП у відсотках повної шкали; б) кількість розрядів, яка потрібна для забезпечення розрізняльної здатності 5 мВ за повної шкали 0...10 В; в) напругу на виході 12-розрядного ЦАП з повною шкалою 0...+10 В за подачі на його вхід паралельного двійкового коду 100111100011.

Р о з в'я з а н н я. 1. Згідно виразу (9.5) відносно значення розрізняльної здатності дорівнює у відсотках

$$\delta \% = \left[\left[1 / (2^m - 1) \right] 100 \right] \approx 0,1\% .$$

2. Згідно з виразом (9.4) для одержання розрізняльної здатності 5 мВ, або 0,05% за повної шкали 10 В потрібно 11 розрядів.

3. За подачі на вхід перетворювача коду 100111100011 та повній шкалі +10 В вихідний сигнал двійкового ЦАП становить $10(1/2+1/16+1/32+1/64+1/128+1/2048+1/4096) = 6,18 \text{ В}$.

Приклад 9.4. Для схеми ЦАП рис. 9.12, в якій $U_{\text{оп}} = +10 \text{ В}$, $R_{33} = 5 \text{ кОм}$, $R_1 = 10 \text{ кОм}$, $R_2 = 20 \text{ кОм}$, $R_3 = 40 \text{ кОм}$, $R_4 = 80 \text{ кОм}$, визначити: а) вихідну напругу за коду на вході 1000; б) вихідну напругу повної шкали; в) які ключі мають бути замкнені, щоб встановити код, відповідний напрузі 6,87 В; г) якщо в цілях розширення схеми для досягнення 8-розрядного розрізняння додати резистори та ключі, яким буде значення опору резистора самого молодшого розряду.

Р о з в'я з а н н я. 1. Код 1000 означає, що $CP = 1$, тобто замкнений ключ S_1 . Вихідна напруга згідно з (9.12) дорівнює $-(5 \cdot 10^3 / 10 \cdot 10^3) \cdot 10 = -5 \text{ В}$.

2. Оскільки CP складає половину повної шкали, $U_{\text{вих max}} = -10 \text{ В}$.

3. Щоб визначити, які ключі замкнені, скористаємося методом послідовного наближення. Комутівні виводи забезпечують напругу відповідно 5; 2,5; 1,25; 0,62 В. Відомо, що S_1 має бути замкнений, оскільки $-6,87 \text{ В} > -5 \text{ В}$. Якщо замкнути ключ S_2 , то на виході схеми буде $-7,5 \text{ В}$, тобто дуже висока напруга, отже S_2 треба розімкнути. Після замикання S_3 загальна напруга зростає до $-6,25 \text{ В}$, оскільки до -5 В додається $-1,25 \text{ В}$. Якщо замкнути S_4 , то додається ще $-0,62 \text{ В}$ і загальна напруга стає рівною $-6,87 \text{ В}$. Тому ключі S_1 , S_3 та S_4 замкнені, а ключ S_2 розімкнений. Це еквівалентно коду 1011.

4. Опір резистора молодшого розряду становить $2^8 \cdot 5 \cdot 10^3 = 1,28 \text{ МОм}$.

Приклад 9.5. Для схеми 10-розрядного ЦАП на основі мікросхеми К572ПА1 і ОП К140УД6 (рис. 9.14) визначити напругу на виході ЦАП, якщо на його вході діє двійковий код $N_2 = 101011$.

Р о з в'я з а н н я. Згідно з довідковими даними для мікросхеми десятирозрядного ЦАП К572ПА1 $U_{\text{оп}} = \pm 17 \text{ В}$. Вважаючи, що $U_{\text{min}} = 0$, $R = R_{33}$, значення одного кроку квантування ΔU згідно з (9.17) можна визначити як

$$\Delta U = (R_{33}/R)(U_{\text{оп}}/2^m) = 1 \cdot 17 / 2^{10} = 0,017 \text{ В} .$$

Тоді для заданого коду $N_2 = 101011$ напруга на виході ЦАП (9.16)

$$U_{\text{вих}} = \Delta U N_2 = 0,017(1 \cdot 2^5 + 1 \cdot 2^3 + 1 \cdot 2^1 + 1 \cdot 2^0) = 0,73 \text{ В} .$$

9.5. Пристрої вибірки та зберігання аналогових сигналів

Як зазначалося в п. 9.1 під час обробки аналогових сигналів з частотою сумірною або більшою, ніж швидкість роботи АЦП, з аналогового сигналу доводиться робити вибірки (відліки). Для цього декотрі значення сигналу в обраний час запам'ятовуються на інтервал, потрібний для того, щоб зробити перетворення його в двійковий код за допомогою АЦП. Цю функцію виконують пристрої вибірки та зберігання (ПВЗ), які є аналоговими запам'ятовувальними пристроями (*Simple Hold Amplifier – SHA*).

У більшості випадків для цього використовують різні поєднання накопичувального конденсатора та аналогових ключів з узгоджувальними підсилювачами.

Зберігання даних можна було б реалізувати і в цифровій формі, проте швидкодія та складність відповідних пристроїв не дозволили їм знайти широке застосування.

В аналогових пристроях вибірки та зберігання здійснюється операція дискретизації безперервного сигналу з тим, щоб у подальшому за допомогою АЦП виконати його квантування та кодування (рис. 9.15). Сигнал стробування керує процесом дискретизації, а квантування зазвичай здійснюється АЦП або лінійкою компараторів (типу паралельного АЦП).

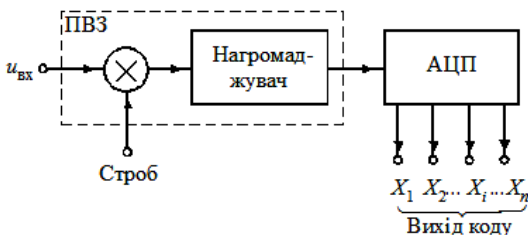


Рис. 9.15. Операція дискретизації безперервного сигналу

В основу операції вибірки та зберігання в ідеальному випадку покладена фільтрувальна властивість імпульсної функції $\delta(t - t_m)$

$$u_{\text{вх}}(t_m) = \int_{-\infty}^{\infty} u_{\text{вх}}(t) \delta(t - t_m) dt,$$

згідно з якою визначається миттєве значення функції в дискретні моменти часу t_m .

У дійсності стробування здійснюється за допомогою стробувальних сигналів $g(t - t_m)$, які мають кінцеву тривалість і складну форму, тому

визначається декотра функція від вхідного сигналу в межах існування стробувального імпульсу

$$u_{\text{вх}}^*(t_m) = \sum_{m=-\infty}^{\infty} F[u_{\text{вх}}(t)g(t-t_m)],$$

де F — символ функціонального перетворення під час дії стробувального імпульсу $g(t-t_m)$.

У зв'язку з цим реальне стробування можна класифікувати за видом стробувального імпульсу або за видом функціонального перетворення F . За видом стробувальних імпульсів розрізняють: переривання вхідного сигналу послідовністю прямокутних імпульсів з фіксованою тривалістю $t_{\text{стр}}$ (рис. 9.16а) та модуляцію вхідним сигналом послідовності імпульсів довільної форми (рис. 9.16б). Спільним для цих двох процесів стробування є те, що стробований сигнал одержується як результат перемноження послідовності строб-імпульсів і вхідного сигналу, а відміна міститься в механізмі одержання вибірки.

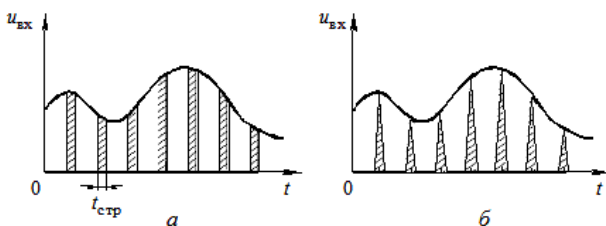


Рис. 9.16. Стробувальний імпульс:

a – переривання вхідного сигналу послідовністю прямокутних імпульсів з фіксованою тривалістю $t_{\text{стр}}$; *б* – модуляція вхідним сигналом послідовності імпульсів довільної форми.

За способом одержання відліків вхідного сигналу розрізняють: стробування прямокутними імпульсами за малої сталої часу кола зберігання вибірки; стробування з інтегруванням на інтервалі вибірки та стробування перемноженням.

Найбільше розповсюдження одержав перший спосіб.

Повний цикл роботи пристрою вибірки та зберігання (ПВЗ) складається з чотирьох етапів: 1) вибірки, 2) переходу від вибірки до зберігання, 3) зберігання, 4) перехід від зберігання до нової вибірки.

У режимі вибірки основними параметрами ПВЗ є час вибірки та коефіцієнт передачі. *Часом вибірки* $t_{\text{в}}$ називається інтервал часу, протягом якого утворюються вибіркові значення напруги на накопичувальному конденсаторі. Час вибірки задається тривалістю стробувального імпульсу.

Коефіцієнт передачі (коефіцієнт підсилення) K_n ПВЗ – це відношення вибраного значення до значення вхідної напруги в момент вибірки. Найбільш часто ПВЗ повторює вхідний сигнал, тобто має коефіцієнт передачі, що дорівнює одиниці. Проте, у деяких випадках використовуються ПВЗ з підсиленням вхідного сигналу. *Похибка коефіцієнта передачі* характеризує його відхилення від розрахункового значення.

При переході від режиму вибірки до режиму зберігання основними параметрами ПВЗ є: апертурний час і похибка перемикання. *Апертурний час* t_a являє собою інтервал часу, протягом якого зберігається невизначеність між утвореним вибірковою значенням сигналу та моментом часу, до якого воно дійсно відноситься. Цей час іноді називають апертурною затримкою.

Перехід від режиму вибірки до режиму зберігання супроводжується надходженням на схему ПВЗ сигналу керування (або зняття строб-імпульсу, поданого на час вибірки). Цей сигнал керування наводить через паразитні ємності завади на конденсаторі зберігання та змінює результат вибірки. Ця зміна результату вибірки називається *похибкою перемикання*.

У режимі зберігання основним параметром ПВЗ є *швидкість зміни вихідної напруги*, яка характеризує похибку ПВЗ в режимі зберігання. Зазвичай цей параметр визначається швидкістю розряду накопичувального конденсатора $dU_C/dt = I/C_{зб}$, де I – сума струмів спливу ключа та зміщення підсилювача, $C_{зб}$ – ємність зберігання. Спад вихідної напруги визначає *час зберігання напруги* із заданою похибкою.

За переходу від зберігання до вибірки основним параметром є *час встановлення* $t_{вст}$, який характеризує тривалість перехідного процесу після надходження стробу, який дозволяє вибірку.

Узагальненою характеристикою точності та швидкодії ПВЗ є його пропускна здатність C_t , яка визначається кількістю інформації про вхідний сигнал, що передається на вихід ПВЗ за одиницю часу. Ця характеристика визначається за формулою

$$C_t = -\log_2(\delta/t_b),$$

де t_b – час вибірки нового значення вхідного сигналу із заданою похибкою δ .

Час вибірки залежить переважно від швидкості заряду ємності $C_{зб}$, тому що менша ємність зберігання, то менший час вибірки та вище якість ПВЗ. Проте за малої ємності відбувається втрата інформації за час зберігання за рахунок розряду ємності зберігання струмами спливу. У цьому випадку компромісним рішенням є застосування двокаскадних ПВЗ.

Схема простішого ПВЗ яка складається з ключа, що керується строб-імпульсом та ємності зберігання $C_{зб}$ наведена на рис. 9.17а, а на рис. 9.17б наведені часові діаграми перетворення вхідного сигналу за допомогою ідеального ПВЗ. У режимі вибірки вихідна напруга повністю відповідає вхідному сигналу, а в режимі зберігання – миттєвому значенню вхідного сигналу в момент закінчення вибірки.

На практиці таку просту схему використовувати неможливо, тому що: кінцевий опір ключа приводить до появи перехідного процесу, як результат якого процес заряду розтягується в часі; в режимі зберігання конденсатор перезаряджається струмом спливу ключа та розрядом його на навантаження; через паразитні ємності ключа сигнал строба змінює сигнал на навантаженні.

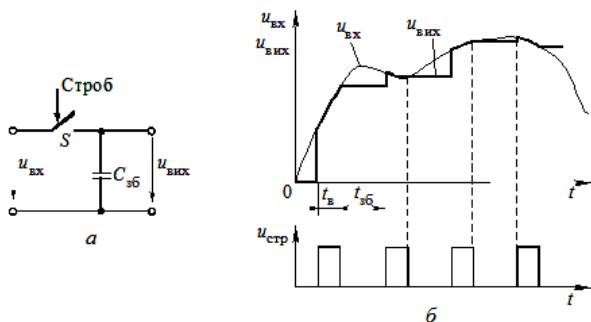


Рис. 9.17. Наведено:

а – схема простішого пристрою вибірки та зберігання; б – часові діаграми перетворення вхідного сигналу за допомогою ідеального ПВЗ

Для поліпшення характеристик ПВЗ застосовують ОП (рис. 9.18а).

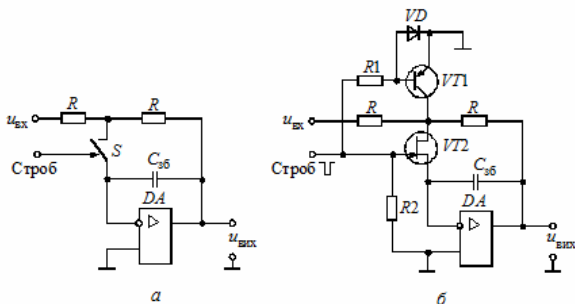


Рис. 9.18. Наведені:

а – схема пристрою вибірки та зберігання на ОП; б – схема пристрою вибірки та зберігання з ключем на польовому транзисторі VT2

Коли вхідна напруга змінюється східчасто, що еквівалентно замиканню ключа S за сталої вхідної напруги, то напруга на виході змінюється за законом

$$u_{\text{вих}} = -u_{\text{вх}} \left(1 - e^{-t/RC} \right),$$

і як результат конденсатор буде заряджений до напруги $-u_{\text{вх}}$.

Якщо за час, поки ключ S розімкнений, напруга зміниться до значення $u'_{\text{вх}}$, то за наступного замикання ключа вихідна напруга $u_{\text{вих}}$ буде переходити до нового значення

$$u_{\text{вих}} = -u_{\text{вх}} + (u_{\text{вх}} - u'_{\text{вх}})(1 - e^{-t/RC}).$$

Як ключі можуть використовуватися схеми на біполярних або польових транзисторах. На рис. 9.18б, наведена схема з ключем на польовому транзисторі $VT2$. У режимі вибірки похибка визначається спадом напруги на опорі відкритого транзистора $VT2$ внаслідок протікання вхідного струму ОП. Для зменшення струму спливу транзистора $VT2$ в схему введено ключ на транзисторі $VT1$, який підмикає стік транзистора до спільної шини в режимі зберігання і тим самим зменшує струм спливу практично до нульового значення. Як результат конденсатор зберігання розряджається тільки дуже малим струмом спливу затвора транзистора $VT2$.

На рис. 9.19 наведено схеми неінвертувальних ПВЗ на одному ОП.

На вході схеми рис. 9.19а встановлено повторювач напруги на ОП. Це дозволяє виключити вплив внутрішнього опору джерела сигналу на роботу ПВЗ. Проте в цій схемі велику похибку вносять завади, які проходять з кола керування через ємність затвор-вітик польового транзистора $VT2$. Окрім того, на розряд конденсатора впливає навантаження, підімкнене до виходу ключа.

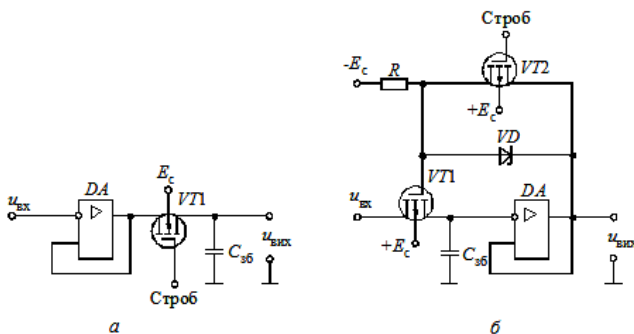


Рис. 9.19. Схеми неінвертувальних ПВЗ на одному ОП:

а – з повторювачем напруги на ОП на вході схеми;

б – з повторювачем напруги на ОП на виході схеми

Для усунення впливу навантаження на розряд конденсатора можна використати на виході ПВЗ повторювач напруги на ОП (рис. 9.19б). У цій схемі навантаження підмикається до виходу ОП, а до конденсатора зберігання підмикається вхід ОП, який має великий вхідний опір. Для зниження завад з кола керування (комутаційних завад) введено транзистор $VT2$. Під час вибірки транзистор $VT2$ закритий, а стабілітрон VD включений і напруга на затворі менша від напруги на стоці на величину напруги стабілітрона $U_{ст}$. При цьому транзистор $VT1$ відкривається і конденсатор зберігання $C_{зб}$ заряджається до напруги $u_{вх}$.

Коли транзистор $VT2$ відкривається, схема переводиться в режим зберігання. Перепад напруги, що закриває транзистор $VT1$, дорівнює $U_{ст}$ і не залежить від $u_{вх}$. Тому сигнал завади, що надходить через ємність затвора, буде сталим і його можна компенсувати регулюванням зміщення нульового рівня ОП. Окрім цього, напруга між затвором і витоком $u_{зв} = 0$ в режимі зберігання дорівнює нулю і, отже, струм спливу затвора буде мінімальним.

На рис. 9.20 наведені схеми ПВЗ на двох ОП. У схемі рис. 9.20а є два повторювача напруги на ОП. Перший повторювач на $DA1$ усуває вплив опорного джерела сигналу на заряд $C_{зб}$, а другий повторювач на $DA2$ усуває вплив навантаження на розряд конденсатора $C_{зб}$ у режимі зберігання. Проте, за такої схеми з'єднання залишаються похибки, зумовлені опором комутуючого транзистора $VT1$ та розрядженням конденсатора зберігання $C_{зб}$ за рахунок струму спливу транзистора $VT1$.

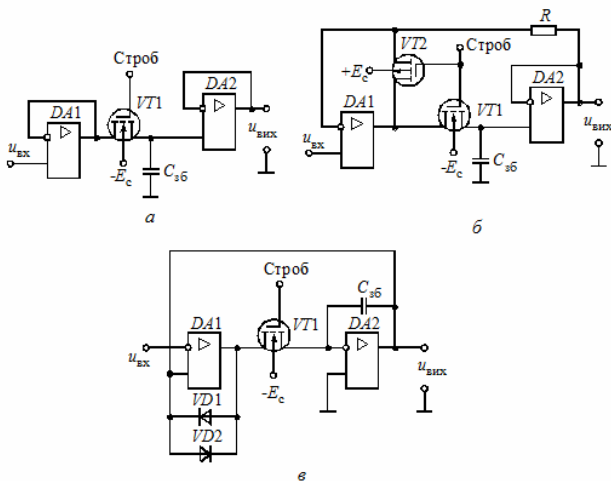


Рис. 9.20. Схеми ПВЗ на двох ОП:

а – з двома повторювачами напруги на ОП; *б* – з загальним негативним зворотним зв'язком; *в* – з двома зустрічно-паралельними діодами

Для зменшення цих похибок використовують загальний негативний зворотний зв'язок (рис. 9.20б). У режимі вибірки $VT1$ відкритий, а транзистор $VT2$ закритий. При цьому ввімкнений загальний негативний зворотний зв'язок з виходу $DA2$ на вхід $DA1$ через опір R . Оскільки повне підсилення в каналі прямої передачі визначається підсилювачем $DA1$, то вплив опору каналу r_0 значно знижується.

Під час переходу в режим зберігання транзистор $VT1$ закривається, а транзистор $VT2$ відкривається. Як результат підсилювач $DA1$ переводиться в режим повторювача напруги, забезпечуючи великий опір на вході та малий опір на виході. Цим забезпечується стабільність $DA1$ за розмикання зворотного зв'язку ключем $VT1$.

Замість транзистора $VT2$ часто вмикають два зустрічно-паралельних діода (рис. 9.20в). У цьому випадку за розімкнення зворотного зв'язку в режимі зберігання відкривається один з діодів $VD1$ або $VD2$ і $DA2$ переводиться в режим повторювача. Ємність зберігання ввімкнена в коло негативного зворотного зв'язку $DA2$, який у цьому випадку працює як інтегратор.

Особливістю цієї схеми є те, що як результат дії зворотного зв'язку ключовий транзистор $VT1$ працює в режимі короткого замикання, що дозволяє знизити перепад напруги в схемі керування, зменшити похибку та збільшити швидкість перемикання.

В інтегральному виконанні випускаються мікросхеми ПВЗ різних типів та з різними характеристиками, наприклад, КР1100СК2, КР1100СК3.

На рис. 9.21 наведено структурну схему мікросхеми ПВЗ типу КР1100СК2. Вона вміщує два операційних підсилювача $DA1$ та $DA2$, ключовий елемент S і схему керування ключем СК. Ємність зберігання зовнішня й може вмикатися між виведенням 6 і спільною шиною або між виведеннями 6 і 8, тобто в коло зворотного зв'язку. У підсилювачі $DA1$ є коло балансування нульового рівня.

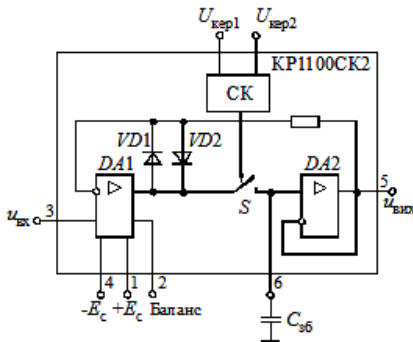


Рис. 9.21. Структурна схема мікросхеми ПВЗ типу КР1100СК2

На рис. 9.22а наведено типову схему вмикання мікросхеми ПВЗ КР1100СК2. Вибірка відбувається подачею на вхід 8 позитивного імпульсу стробу розмахом майже 5В, а в режимі зберігання ПВЗ переводиться під'єднанням виведення 8 до спільної шини. Залежність часу вибірки від ємності зберігання наведена на рис. 9.22б. За типової ємності $C_{зб} = 1\text{нФ}$ час вибірки становить 5 мкс.

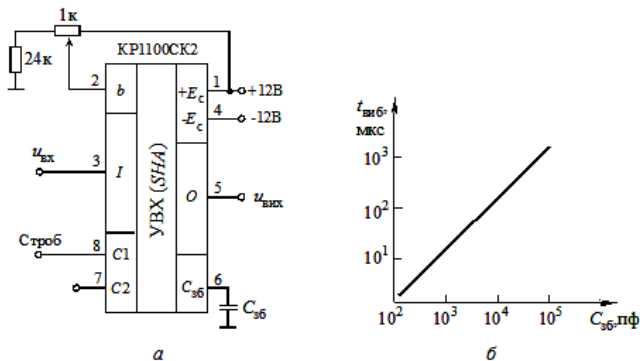


Рис. 9.22 Наведені:

а – схема вмикання мікросхеми ПВЗ КР1100СК2;
б – залежність часу вибірки від ємності зберігання

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Які операції треба виконати за аналого-цифрового перетворення?
2. У чому полягає принцип АЦ-перетворення?
3. Які параметри властиві АЦП?
4. У чому полягає різниця в понятті апертурного часу схеми вибірки-зберігання і АЦП?
5. У чому відмінність різних способів АЦ-перетворення?
6. Які похибки вносяться в процесі АЦ-перетворення та ЦА-перетворення?
7. Що називається одиницею молодшого розряду (ОМР)?
8. Як зв'язані ОМР, число розрядів і напруга шкали АЦП?
9. Які основні способи АЦ-перетворення ви знаєте?
10. У чому відмінність різних способів АЦ-перетворення?
11. У чому полягає відмінність побудови АЦП послідовного наближення?
12. Яка особливість побудови АЦП паралельного кодування?
13. Які переваги та недоліки АЦП подвійного інтегрування?
14. Чому паралельні АЦП є найбільш швидкодіючими?
15. Як впливають похибка ОП та нестабільність параметрів компаратора на точність роботи АЦП з подвійним інтегруванням?
16. Які параметри та характеристики є спільними для АЦП та ЦАП?
17. У чому полягає принцип ЦА-перетворення? Які параметри характерні ЦАП?
18. У чому відмінність різних способів ЦА-перетворення?
19. У чому переваги та недоліки ЦАП: а) на двійково-зважених резисторах; б) на основі матриці резисторів $R-2R$?
20. Особливості перемножувальних ЦАП?
21. Назвіть головні параметри пристроїв вибірки та зберігання.
22. Для чого пристрої вибірки та зберігання доповнюються ОП?
23. Які схеми ПВЗ ви знаєте?

РОЗДІЛ 10 МІКРОПРОЦЕСОРИ

10.1. Загальні відомості про мікропроцесори

У середині ХХ сторіччя ускладнення задач управління та контролю потребували все складніших технічних засобів. З іншого боку технології мікросхемотехніки розвинулись настільки, що в 1971 році фірмою Intel було створено перший мікропроцесор *i4004*.

Мікропроцесор – це мікросхема, яка під дією програми виконує процес обробки цифрової інформації.

Використання цифрових сигналів значно зменшує вплив перешкод. Можливість заміни програми робить мікропроцесор універсальним засобом управління.

Мікропроцесори – це синхронізовані пристрої, які будь-які зміни здійснюють за сигналами тактової частоти. Так узгоджується взаємодія всіх елементів мікросхеми. У мікропроцесорну систему мають входити електронна пам'ять, зовнішні порти, через які приєднуються зовнішні пристрої системи.

Мікропроцесор є головним елементом сучасних персональних комп'ютерів. Він з високою швидкістю виконує обробку багаторозрядних даних, вміщує електронні елементи, що прискорюють роботу комп'ютера.

Розвиток техніки та технологій дозволив об'єднати в одному кристалі функції мікропроцесора, постійної й оперативної пам'яті, зовнішніх портів. Їх доцільно використовувати для здійснення задач управління і контролю. Такі мікросхеми називають **мікроконтролерами**.

Перший мікроконтролер *i8048* також був створений фірмою Intel у 1976 році. Особливістю сучасних мікроконтролерів є наявність вбудованих у нього модулів, використання яких значно спрощує програмування та підвищує продуктивність роботи мікроконтролерної системи.

Розрізняють мікропроцесори із CISC (Complex Instruction Set Computing – комплексна система команд) та RISC (Reduced Instruction Set Computing – скорочена система команд) архітектурою. CISC (Прінстонська) архітектура передбачає значну кількість команд (як правило, більше 100) та їх різний розмір. Команди читаються по шині даних. Тому їх виконання можливе тільки після того, як прочитано всю команду. Це сповільнює роботу мікропроцесора.

Мікропроцесори з RISC (Гарвардською) архітектурою мають окрему шину команд та шину адреси команд і, як правило, невеликий набір команд однакового розміру. У цьому розділі будуть розглянуті 8-розрядні RISC мікроконтролери найрозповсюдженішого сімейства PIC16FXXX фірми Microchip.

Під час вивчення мікроконтролерів особливу увагу слід звернути на вивчення їх архітектури та системи команд.

10.2. Однокристальний 8-розрядний мікроконтролер

Архітектуру мікропроцесорів розглянуто на прикладі розповсюдженого мікроконтролера PIC16F877 (рис. 10.1).

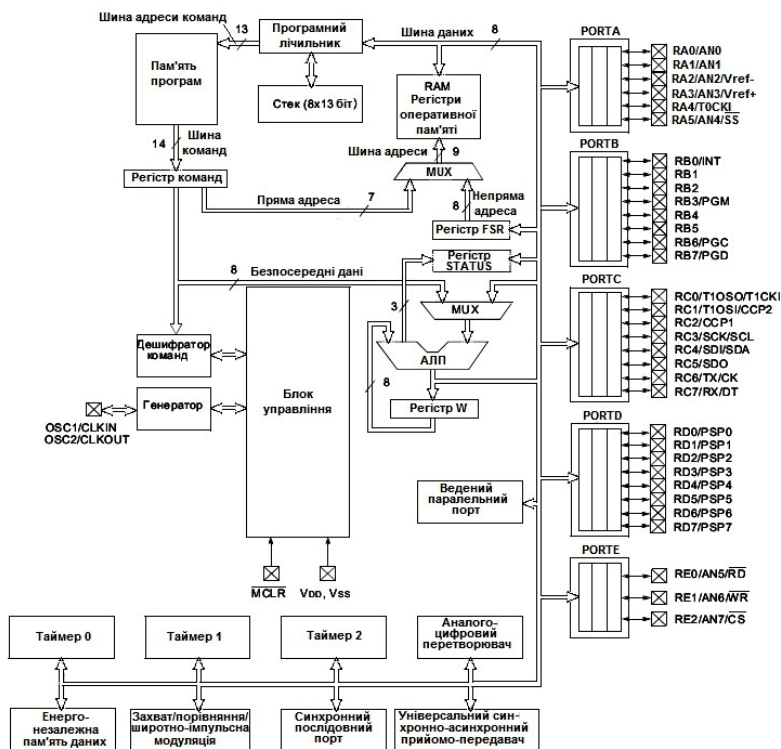


Рис. 10.1. Архітектура мікроконтролера PIC16F877

Він побудований за RISC архітектурою з окремими шинами:

- даних,
- адреси оперативної пам'яті,
- команд,
- адреси команд.

Програма розташовується в постійній флеш-пам'яті. Всі команди 14-бітові. Тому і шина команд 14-бітова. Адресу команди, що буде

виконуватись наступною, визначає 13-розрядний програмний лічильник РС (лічильник команд). Отже, можна максимально адресувати $2^{13} = 8192$ команди. Після читання команди в регістр команд дешифратор команд визначає з коду операції, яку саме дію має бути виконано та з якими даними, передає цей сигнал до пристрою управління, який виконує цю команду. В цей же час програмний лічильник збільшує свій вміст на одиницю, вказуючи на наступну команду. Вона читається й буде виконана наступною. Гарвардська архітектура РС-мікроконтролера передбачає конвеєрну роботу: одночасно виконується попередня команда й читається код наступної команди. Таким чином, удвічі прискорюється робота мікроконтролера.

Винятком з цього правила є виконання команд, що порушують їх послідовний порядок виконання (наприклад, перехід на мітку, виклик та повернення з підпрограми). У цьому випадку команда виконується вдвічі довше за інші.

Шина даних зв'язує між собою оперативний запам'ятовувальний пристрій (ОЗП), арифметично-логічний пристрій (АЛП), зовнішні порти, через які мікроконтролер взаємодіє із зовнішніми пристроями, робочій регістр W (від слова Work – робота). Більшість команд виконується з робочім регістром. Дані у АЛП потрапляють з комірок ОЗП, зовнішніх портів, самих команд, якщо ці дані є константами. Потоки даних спрямовують мультиплексори MUX, що виконують функцію безконтактних перемикачів. Результати виконання команд потрапляють у робочій регістр W, комірку ОЗП або зовнішній порт. Зовнішні порти розташовано у полі адрес комірок ОЗП. Тому для оперування ними не потрібні особливі команди. Всі команди, що виконують дії з ОЗП, можуть використовуватись і з портами. На схемі їх зовнішні виведення показано перехрещеними квадратами. Через дріб позначено різні функції, що може виконувати кожне зовнішнє виведення. Стек глибиною 8 призначений для використання командами виклику підпрограми та повернення з підпрограми.

Як вказувалось, суттєвою відмінністю сучасних мікроконтролерів є вбудовані модулі. Зокрема мікроконтролер PIC16F877 має три модулі таймерів, 8-канальний 10-розрядний АЦП, 256 байтів енергонезалежної пам'яті даних та інші модулі. Мікроконтролери сімейства PIC16 інших типів мають таке саме ядро, але інші набори модулів. Розробник конкретного проекту обирає мікроконтролер з потрібним йому набором вбудованих модулів.

10.3. Команди мікроконтролера

Програми для PIC-контролерів можуть складатись на мовах високого рівня (наприклад, Си) або низького рівня – асемблері.

Команди мови асемблера мікроконтролерів PIC16FXXX складаються з одного, двох або трьох слів. Перед командою можна поставити мітку, що починається з латинської літери або знаку підкреслення. Наступними символами мітки можуть бути латинські літери, знаки підкреслення, цифри. Рекомендується завершувати мітку двокрапкою. Перше слово команди є зарезервованим іменем команди, друге визначає операнд, третє – місце розташування результату або номер біта. Між першим та другим словом команди ставиться пробіл (або декілька), між другим і третім – кома. Після команди можна розташувати коментар, який починається з крапки з комою (;). У коментарі можна використовувати будь-які символи, в тому числі кирилицю. Коментар завершується кінцем рядка.

Спосіб зазначення даних називається **адресацією**.

Безпосередня адресація передбачає запис у самій команді даних (або їх еквівалентного імені), з якими вона виконується. Ці незмінні дані є частиною команди, розташовані в постійній пам'яті й мають бути відомими вже під час складання програми. Всі ці команди складаються з двох слів. Перше закінчується символами LW (Literal and Work), це підказує що вони виконуються з числом (або його іменем) і робочим регістром W.

Пряма адресація застосовується в командах, де вказується адреса (зручніше ім'я) регістра ОЗП, з вмістом якого виконується дія. Ці команди, крім `clrf f` та `movwf f`, складаються з трьох слів. Перше майже завжди закінчується символами WF (Work and File). Це підказує, що команда виконується з робочим регістром і регістром ОЗП. Третє слово визначає, на місці якого з операндів розташовується результат – у робочому регістрі чи в тій самій комірці ОЗП.

Непряма адресація використовується з тими самими іменами команд, що й з прямою адресацією. Однак у другому слові команди замість регістра ОЗП пишеться ім'я INDF (INDirect File – непрямо адресований регістр ОЗП). У цьому випадку команда виконується з тим регістром ОЗП, адреса якого на цей момент знаходиться в регістрі FSR. Цей спосіб адресації використовуються в циклах для обробки масивів даних.

Під час розгляду команд будуть застосовані формати команд. Це їх узагальнений запис, щоб можна було розглянути різні варіанти використання команд (табл. 10.1). Слід пам'ятати, що в програмах формати ніколи не зустрічаються, а тільки реальні команди з конкретними регістрами, числами, номерами бітів, визначеним місцем результату.

Узагальнені позначення у форматах команд

Символ формату	№ слова в команді	Розшифрування позначення
f	2	Семирозрядна адреса або визначене раніше ім'я регістра ОЗП
k	2	Однобайтове число або його визначене раніше ім'я
d	3	Одне з двох можливих місць розташування результату: - робочий регістр, тоді в реальній команді після коми пишеться W або 0; - регістр ОЗП, що записаний у команді другим словом, тоді в реальній команді після коми пишеться f або 1
b	3	номер біта (0...7) або його визначене раніше ім'я

Числа в асемблерних програмах можна подавати в наступних системах числення:

- двійковій, наприклад, b'10001101';
- десятковій, наприклад, d'195' або .195 (крапка означає не дробове значення, а десяткову систему числення);
- шістнадцятковій, наприклад, h'3C' або 0x3C.

За замовчуванням приймається шістнадцяткова система.

Для зручності вивчення команди умовно розбито на декілька груп.

Слідом за форматом команди записується розшифрування та переклад імені команди, причому великими позначаються літерами, що увійшли в абrevіатуру.

Команди пересилання

movlw k (MOVE Literal to W – переслати число в W).

Дія: число k пересилається в робочий регістр W.

Приклад: movlw .28 – переслати число 28 у робочий регістр.

movwf f (MOVE W to F – переслати W в f).

Дія: копіювання вмісту робочого регістра в f.

Приклад: movwf RG_1 – копіювання вмісту робочого регістра в RG_1.

movf f, d (MOVE F – переслати f)

Дія: пересилання вмісту регістра f у приймач, що визначається символом, записаним після коми. А саме, якщо на місці d у реальній команді записано W або 0, результат пересилається в робочий регістр W. Якщо ж на місці d вказати f або 1, результат зберігається в регістрі, записаному перед комою. Це правило дійсне для всіх команд, де в їх форматі третім словом вказується d. Далі воно повторюватись не буде.

Приклад: `addwf MPDT, f` – додати вміст регістрів `MPDT` і робочого, результат в регістрі `MPDT`.

sublw k (**SUB**tract **W** from **Literal** – відняти **W** від числа).

Дія: від числа **k** відняти вміст робочого регістра. Результат завжди в **W**. Команда впливає на ознаки **Z**, **DC**, **C**. Насправді команда операцію віднімання замінює додаванням зменшеного до числа, протилежного від'ємнику, яке отримується шляхом збільшення на одиницю інверсії від'ємника.

Приклад: `sublw 89` – від числа 89 відняти вміст робочого регістра **W**. Якщо до виконання команди в робочому регістрі було число 68, після її виконання в ньому опиниться $89 - 68 = 89 + (-68) = 21$. Детальніше розглянемо у двійковій системі. Спочатку отримується число, протилежне +68:

+68 = $b'01000100'$. Його інверсія $b'10111011'$. Інверсія, збільшена на одиницю, дорівнює $b'10111100' = -68$. Команда додає це значення з константою 89:

$$\begin{array}{r} \text{Переноси:} \qquad \qquad \qquad 11111 \\ 89 = b'01011001' \\ \underline{(W) = -68 = b'10111100'} \\ \text{Результат: } (W) = d'21' = b'00010101' \end{array}$$

Під час виконання команди встановлюються ознаки: $Z=0$, оскільки результат не нуль, $DC=1$, – є перенос із третього біта в четвертий, $C=1$, – є перенос із старшого розряду.

subwf f, d (**SUB**tract **W** from **F** – відняти **W** від **F**).

Дія: від вмісту регістра **F** відняти вміст робочого регістра **W**.

Арифметичний зміст команди такий самий, як попередньої, й усі три ознаки встановлюються за тими самими правилами.

Приклад: `subwf MUSA, W` – від вмісту регістра `MUSA` відняти вміст робочого регістра, результат у робочому регістрі.

incf f, d (**INC**rement **F** – збільшити на одиницю **F**).

Дія: вміст регістра **f** збільшити на одиницю. Впливає на ознаку нуля **Z**.

Приклад: `incf CNT, f` – збільшити на одиницю вміст регістра `CNT`. Результат залишається в ньому ж.

decf f, d (**DEC**rement **F** – зменшити на одиницю **F**).

Дія: вміст регістра **f** зменшити на одиницю. Впливає на ознаку нуля **Z**.

Приклад: `decf NURK, f` – зменшити на одиницю вміст регістра `NURK`. Результат залишається в ньому ж.

incfsz f, d (**INC**rement **F** and **Skip if Zero** – збільшити на одиницю **f** і пропустити, якщо нуль).

Дія: вміст регістра **f** збільшити на одиницю і пропустити наступну команду, якщо отримано нуль. Не впливає на ознаки.

Приклад: `incfsz SOT, f` – збільшити на одиницю вміст регістра `SOT i`, якщо отримано нуль, пропускається наступна команда. Якщо ж результат не дорівнює нулю, наступна команда виконується. Результат залишається в `SOT`.

`decfsz f, d` (DECrement F and Skip if Zero – зменшити на одиницю `f i` пропустити, якщо нуль).

Дія: вміст регістра `f` зменшити на одиницю `i` пропустити наступну команду, якщо отримано нуль. Не впливає на ознаки.

Приклад: `decfsz COUNT, f` – зменшити на одиницю вміст регістра `COUNT i`, якщо отримано нуль, пропускається наступна команда. Коли результат не дорівнює нулю, наступна команда виконується. Результат залишається в `COUNT`.

Дві останні команди часто використовуються для створення циклів.

`clrf f` (CLear F – очистити F).

Дія: очистити (занести нуль в) регістр `f`. Завжди встановлює ознаку нуля (`Z=1`).

Приклад: `clrf SUM` – очистити регістр `SUM` (усі його біти стають нулями), ознака `Z=1`.

`clrw` (CLear W – очистити W).

Дія: очистити (занести нуль в) регістр `W`. Завжди встановлює ознаку нуля (`Z=1`).

Приклад: `clrw` – очистити робочий регістр `W`, ознака `Z=1`.

`rlf f, d` (Rotate Left F – зсунути вліво F).

Дія: вміст регістра `f` циклічно зсунути на один розряд вліво через біт переносу `C`. Впливає на ознаку переносу.

Приклад: `rlf CORK, f` – біти регістра `CORK` зміщуються на один розряд вліво, стан ознаки переносу `C` заноситься у молодший біт регістра `CORK`, а його старший біт передається у біт переносу `C`.

`rrf f, d` (Rotate Right F – зсунути вправо F).

Дія: вміст регістра `f` циклічно зсунути на один розряд вправо через біт переносу `C`. Впливає на ознаку переносу.

Команда виконується так само, як попередня, тільки напрям зсуву протилежний.

Логічні команди

`andlw k` (AND Literal with W – I з числом та W).

Дія: порозрядне логічне I зі значенням `k` та робочим регістром `W`. Впливає на ознаку нуля `Z`.

Приклад: `andlw b'01111101'` – логічне I з кодом `b'01111101'` та вмістом робочого регістра. Якщо до виконання команди в робочому регістрі було значення `b'00001111'`, після її виконання в `W` буде отримано результат `b'00001101'`. Ознака нуля `Z=0`.

andwf f, d (AND W with F – I з вмістом W та F).

Дія: порозрядне логічне I з вмістом робочого регістра та регістра ОЗП f. Впливає на ознаку Z.

Приклад: **andwf MASK, f** – порозрядне логічне I з вмістом регістра MASK та робочого регістра.

За допомогою команд логічного I можна обнулити потрібні біти регістра, а інші лишити незмінними.

iorlw k (Inclusive OR Literal with W – включне АБО з числом та W).

Дія: порозрядне включне АБО зі значенням k та робочим регістром W. Впливає на ознаку нуля Z.

Приклад: **iorlw b'01111101'** – включне АБО з кодом b'01111101' та вмістом робочого регістра. Якщо до виконання команди в робочому регістрі було значення b'00001111', після її виконання в W буде отримано результат b'01111111'. Ознака нуля Z=0.

iorwf f, d (Inclusive OR W with F – включне АБО з вмістом W та F).

Дія: порозрядне включне АБО з вмістом робочого регістра та регістра ОЗП f. Впливає на ознаку Z.

Приклад: **iorwf SKMA, f** – порозрядне включне АБО з вмістом регістра SKMA та робочого регістра.

За допомогою команд включного АБО можна у потрібних бітах регістра встановити одиниці, а інші лишити незмінними.

xorlw k (eXclusive OR Literal with W – виключне АБО з числом та W).

Дія: порозрядне виключне АБО зі значенням k та робочим регістром W. Впливає на ознаку нуля Z.

Приклад: **xorlw b'01111101'** – виключне АБО з кодом b'01111101' та вмістом робочого регістра. Якщо до виконання команди в робочому регістрі було значення b'00001111', після її виконання в W буде отримано результат b'01110010'. Ознака нуля Z=0.

xorwf f, d (eXclusive OR W with F – виключне АБО з вмістом W та F).

Дія: порозрядне виключне АБО з вмістом робочого регістра та регістра ОЗП f. Впливає на ознаку Z.

Приклад: **xorwf KMSA, f** – порозрядне виключне АБО з вмістом регістра KMSA та робочого регістра.

За допомогою команд виключного АБО можна потрібні біти регістра перемикнути у протилежний стан, а інші лишити незмінними.

comf f, d (COMplement F – інверсія f).

Дія: порозрядна інверсія (операція НЕ) з вмістом регістра f. Не впливає на ознаки.

Приклад: **comf NGT, W** – порозрядна інверсія вмісту регістра NGT. Результат потрапить у робочий регістр. Якщо до виконання команди в регістрі NGT було значення b'01001100', після її виконання в W буде отримано результат b'10110011'. Вміст NGT лишиться незмінним.

Команди обробки окремих бітів

bsf f, b (Bit Set in F – встановити біт у f).

Дія: встановити одиницю в біті № b регістра f. Інші біти регістра лишаються незмінними.

Приклад: `bsf PORTB, 5` – встановити одиницю в біті № 5 регістра PORTB. Інші його біти лишаються незмінними.

bcf f, b (Bit Clear in F – очистити біт у f).

Дія: встановити нуль в біті № b регістра f. Інші біти регістра лишаються незмінними.

Приклад: `bcf VREK, 3` – скинути в нуль біт № 3 регістра VREK. Інші його біти лишаються незмінними.

btfs f, b (Bit Test in F and Skip if Set – перевірити біт в f і пропустити, якщо одиниця).

Дія: якщо в біті № b регістра f знаходиться одиниця, пропустити наступну команду.

Приклад: `btfs VREK, 3` – якщо в біті № 3 регістра VREK знаходиться одиниця, пропустити наступну команду, а якщо в цьому біті нуль, наступна команда виконається.

btfs f, b (Bit Test in F and Skip if Clear – перевірити біт в f і пропустити, якщо нуль).

Дія: якщо в біті № b регістра f знаходиться нуль, пропустити наступну команду.

Приклад: `btfs EKVR, 2` – якщо в біті № 2 регістра EKVR знаходиться нуль, пропустити наступну команду. Якщо ж в цьому біті одиниця, наступна команда виконається.

Команди передачі управління

Крім розглянутих далі команд, до цієї групи можна віднести розглянуті раніше команди, що пропускають наступну команду за певної умови.

goto label (GO TO label – перейти на мітку).

Дія: безумовний перехід на вказану в команді мітку одинадцятибіткової адреси. Під час виконання цієї команди в програмний лічильник потрапляє адреса вказаної мітки. Тому наступною буде виконано команду, перед якою поставлено таку мітку.

Приклад: `goto NXT` – безумовний перехід на мітку NXT.

call label (CALL label – виклик з мітки).

Дія: виклик підпрограми з вказаної мітки одинадцятибіткової адреси. При цьому в стеку запам'ятовується повна адреса наступної за `call` команди, а в програмний лічильник заноситься адреса вказаної мітки, з якої далі починається виконання підпрограми.

Приклад: call MN8 – виклик підпрограми з мітки MN8.

return (RETURN – повернення).

Дія: повернення з підпрограми. При цьому з верхівки стеку в програмний лічильник повертається адреса команди, наступної за тією, що викликала підпрограму. Таким чином повернення з підпрограми здійснюється в місце виклику.

Підпрограми можуть бути вкладеними. Глибина вкладень 8.

retlw k (RETurn and Literal to W – повернення та число в W).

Дія: повернення з підпрограми з одночасним пересиланням константи k в робочий регістр.

Приклад: retlw .52 – повернення з підпрограми з одночасним потраплянням числа 52 в робочий регістр.

retfie (RETurn From IntErrupt – повернення з підпрограми переривання).

Дія: повернення з підпрограми з встановлення одиниці у біті GIE глобального дозволу переривань.

clrwdt (CLear Watch Dog Timer – очистити сторожовий таймер).

Дія: очищення сторожового таймера.

nop (No Operation – немає операції).

Дія: немає операції. Не відбувається ніяких дій, крім того що програмний лічильник збільшується на одиницю.

sleep (SLEEP – заснути).

Дія: перейти в режим енергозбереження. При цьому зупиняється тактовий генератор мікроконтролера, перестають виконуватись команди. Споживання енергії зменшується у сотні разів. З цього режиму мікроконтролер може вивести запит переривання або запрограмована раніше для певного модуля особлива ситуація, або зовнішній сигнал.

10.4. Організація пам'яті

Флеш-пам'ять програм. Мікроконтролери PIC16FXXX мають 13-розрядний програмний лічильник, що дозволяє адресувати до 8192 команд. Команди безумовного переходу goto та виклику підпрограм call містять 11-розрядну адресу мітки. Це дозволяє без перешкод адресувати 2048 перших адрес команд. Для можливості адресації переходів до старших адрес команд, постійна пам'ять розбита на сторінки по 2K команд. Щоб у разі потреби адресувати переходи і виклики підпрограм в ОЗП, передбачені регістри PCL та PCLATH, які відповідно є молодшим байтом програмного лічильника та буфером його старших 5 бітів. Для переходу до старших сторінок потрібно попередньо занести до PCLATH номер сторінки. Після цього під час виконання команди goto, call або інших, у яких вказано регістр PCL, у разі його зміни одночасно вміст PCLATH потрапляє у старші біти програмного лічильника.

Оперативна пам'ять. Оперативну пам'ять PIC-контролерів реалізовано у вигляді статичних однобайтових регістрів. Через обмежений розмір команд оперативна пам'ять адресується 7-розрядним кодом, що дозволяє вказати 128 регістрів ОЗП. Багато типів мікроконтролерів мають більшу кількість комірок, наприклад, в PIC16F628 224 регістри, а в PIC16F877 їх 368. Щоб можна було звертатись до всіх регістрів, ділянку ОЗП розбито на 4 банки пам'яті по 128 адрес у кожному. Банки ОЗП нумеруються від 0 до 3. У будь-який момент роботи мікроконтролера активним є тільки один з них. В цей час можна вернутись до будь-якого регістра цього банку. Щоб використати регістр з іншого банку, треба спочатку змінити активний банк ОЗП. Для цього в регістрі STATUS передбачено пару бітів, які мають назву RP1, RP0. Двійкове число, що є комбінацією цих бітів, визначає номер активного банку.

RP1	RP0	Активний банк
0	0	0
0	1	1
1	0	2
1	1	3

Перші адреси банків займають регістри спеціального призначення (РСР). Вони обслуговують ядро та модулі мікроконтролера, тому не можуть використовуватись довільно. Їх імена для кожного типу мікроконтролера визначені у файлах стандартних імен, які мають розширення INC і вносяться до програми директивою #INCLUDE.

Старші адреси банків займають регістри загального призначення. Їх можна використовувати довільно. У деяких типів мікроконтролерів частина регістрів ОЗП загального призначення може бути фізично відсутня.

Регістр STATUS зберігає (табл. 10.2) біт IRP вибору банку ОЗП за непрямої адресації, біти RP1, RP0 вибору банку ОЗП за прямої адресації, ознаки арифметичних та логічних операцій Z, DC, C відповідно нуля, допоміжного переносу та переносу.

Регістри PCL, PCLATH, INDF, FSR розглянуті в цьому розділі раніше.

Регістр OPTION_REG пов'язаний із зовнішніми перериваннями та модулем таймера TMR0 (детальніше див. лабораторну роботу 22).

Регістри PORTA, TRISA, PORTB, TRISB, пояснені в 10.5.

Регістри INTCON, PIR1, PIE1, PIR2, PIE2 обслуговують переривання. Переривання призначено для термінової своєчасної реакції

програми на зовнішні сигнали або події у вбудованих модулях мікроконтролера. Функціональну схему переривання подано на рис. 10.2.

Таблиця 10.2

Регістри спеціального призначення, що обслуговують ядро

Назва	біт 7	біт 6	біт 5	біт 4	біт 3	біт 2	біт 1	біт 0
PCL								
STATUS	IRP	RP1	RP0	TO	PD	Z	DC	C
FSR	Вказівник для непрямої адресації ОЗП							
PORTA								
PORTB								
PORTC								
INTCON	GIE	PEIE	T0IE	INTE	RBIE	T0IF	INTF	RBIF
PIR1	PSPIF	ADIF	RCIF	TXIF	SSPIF	CCP1IF	TMR1IF	TMR2IF
PIR2	-	-	EEIF	BCLIF	-	-	-	CCP2IF
PIE1	PSPIE	ADIE	RCIE	TXIE	SSPIE	CCP1IE	TMR1IE	TMR2IE
PIE2	-	-	EEIE	BCLIE	-	-	-	CCP2IE
TRISA	Визначає напрям передачі даних через порт А							
TRISB	Визначає напрям передачі даних через порт В							
TRISC	Визначає напрям передачі даних через порт С							
OPTION_REG	-RBP U	INTE DG	T0C S	T0SE	PSA	PS2	PS1	PS0

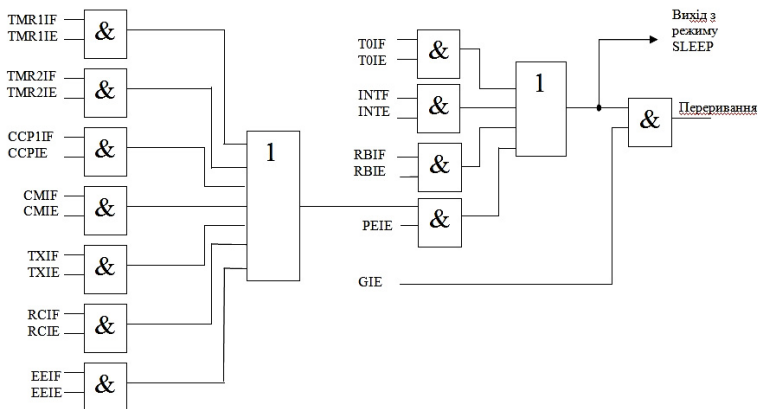


Рис. 10.2. Функціональна схема переривання

У PIC16F877 переривання може бути викликано більш ніж десятком джерел:

- зовнішнє переривання INT за зміни стану входу RB0/INT;
- зовнішнє переривання за зміни стану будь-якого з чотирьох старших бітів порту В;
- переповнення таймера TMR0;
- переповнення таймера TMR1;
- збіг вмісту таймера TMR2 і регістра PR2;
- завершення запису байта в EEPROM пам'ять даних;
- завершення аналого-цифрового перетворення модулем АЦП;
- отримання байта даних модулем USART;
- завершення передачі байта даних модулем USART;
- переривання від модуля CCP та інші джерела переривань.

10.5. Взаємодія мікроконтролера із зовнішніми пристроями

Переривання від кожного джерела можна програмно дозволити (1) або заборонити (0), встановивши або скинувши відповідний біт дозволу з іменем що закінчується символом «E» (Enable – дозвіл). Для дозволу переривань, керованих регістрами PIR1, PIR2, треба ще встановити «1» в біті дозволу периферійних переривань PEIE. Після вибору необхідних джерел переривань слід встановити «1» в біті GIE глобального дозволу переривань у регістрі INTCON.

Особливістю переривання INT є необхідність визначення біта INTEDG у регістрі OPTION_REG. Якщо встановити INTEDG=1, переривання почнеться за зміни стану входу RB0/INT з «0» в «1», а якщо INTEDG=0, – з «1» в «0».

Переривання за зміни стану будь-якого з чотирьох старших бітів порту В призначено для зручного приєднання до мікроконтролера клавіатури. Тоді до цих входів програмно приєднують внутрішні підтягуючі опори, скинувши в нуль біт -RBPU регістра OPTION_REG.

Алгоритм роботи мікроконтролера за появи запиту переривання такий.

1. Завершується поточна команда.
2. Біт глобального дозволу переривання GIE скидається в «0» (забороняються будь-які переривання).
3. Запам'ятовується в стеку вміст програмного лічильника, тобто адреса наступної команди, яка мала виконуватись. А в програмний лічильник завантажується адреса 4, з якої починається підпрограма обробки переривань.
4. Виконується підпрограма обробки переривань, яку слід завершити командою RETFIE, що повертає програму в перерване

місце та одночасно встановлює біт глобального дозволу переривань GIE.

Підпрограму обробки переривання слід починати зі збереження у виділених для цього регістрах ОЗП вмісту важливих регістрів, який може бути зіпсований під час виконання підпрограми переривання. Це робочий регістр, STATUS, можливо, FSR, якщо в основній програмі й у підпрограмі обробки переривань використовується непряма адресація. Перед завершенням обробки переривань треба ці регістри відновити. У підпрограмі переривання програміст має визначити джерело, що викликало переривання, шляхом аналізу бітів ознак використаних джерел (з символом F у кінці імені біта) та обов'язково скинути в «0» цю ознаку. Приклади використання переривань див. у лабораторних роботах № 23, 25.

Інші регістри спеціального призначення, пов'язані з роботою вбудованих модулів мікроконтролера, та використовувані ними переривання розглянуті в лабораторних роботах № 20–28.

Мікроконтролери обмінюються сигналами із зовнішніми пристроями через порти, які програмно реалізовані як регістри ОЗП. Кожний біт порту можна налаштувати в режим введення або виведення. Для цього порти мають регістри налаштування, що починаються з символів TRIS. Наприклад, біти зовнішнього порту PORTB налаштовуються регістром TRISB. Якщо у певні біти TRISB записати нулі, біти зовнішнього порту PORTB з тими самими номерами налаштовуються в режим виведення. А якщо у деякі біти регістра TRISB занести одиниці, біти PORTB з тими самими номерами налаштовуються в режим введення. Наприклад, вміст регістра TRISB дорівнює 10001100. Це означає, що біти 0, 1, 4, 5, 6 PORTB налаштовані на режим виведення, інші – введення. Через біт зовнішнього порту, налаштований на введення, неможливо вивести назовні інформацію. За увімкнення живлення мікроконтролера всі виведення його зовнішніх портів апаратно налаштовуються на режим введення. В усіх контролерах PIC16FXXX порти розташовані в банку 0, а регістри TRISA, TRISB, ... – в банку 1.

Введення дискретної інформації в мікроконтролер.

Мікроконтролеру потрібно вводити інформацію про стан кнопок, вимикачів, контактів реле та інших двопозиційних пристроїв. Типовий спосіб їх приєднання подано на рис. 10.3.

Якщо контакт SB1 розімкнутий, на вхід RA2 зовнішнього порту через підтягуючий опір R1 надходить високий рівень напруги, тобто «1». За замкнутого контакту на вході RA2 опиняється «0». Розрізнити, замкнуто контакт чи ні дозволяє фрагмент програми:

```
    btfsc    PORTA, 2
    goto    NOPUSH
```

PUSHB:

Якщо контакт розімкнутий, з біту 2 PORTA вводиться «1». Наступна команда після `btfsc PORTA, 2` виконується, через те, що умова пропуску команди є хибною. Здійснюється перехід на мітку `NOPUSH`. Якщо ж контакт замкнено, на вході RA2 з'являється «0». Умова пропуску команди є істинною. Команда `goto NOPUSH` пропускається, а виконується та команда, яка розташована слідом за міткою `PUSHB`.

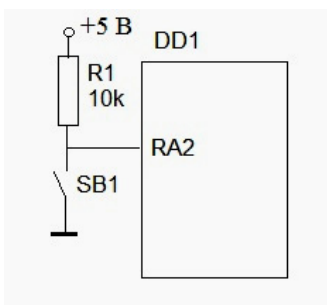


Рис. 10.3. Введення дискретного сигналу в мікроконтролер

Подібно приєднанню контакту SB1 можна під'єднувати й безконтактні двопозиційні пристрої, наприклад, емітер-колекторний перехід транзистора, що працює в ключовому режимі.

Введення аналогових сигналів розглянуто в лабораторній роботі з вивчення модуля АЦП мікроконтролера.

Виведення дискретної інформації з мікроконтролера. Технічна характеристика мікроконтролерів обмежує діапазони зовнішніх напруг і струмів, що підводяться до їх виведень. Для PIC16FXXX це напруга від 0,5 до 5,5 В і струм не більше 20...25 мА. Ці умови дозволяють приєднувати до мікроконтролера більшість світлодіодів без підсилення сигналу. Їх можна приєднати двома способами (рис. 10.4).

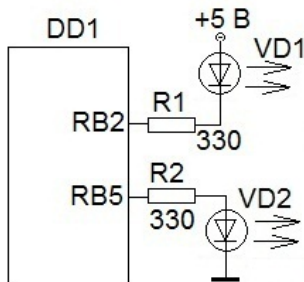


Рис. 10.4. Приєднання світлодіодів до мікроконтролера

Щоб увімкнути світлодіод VD1 слід у другий біт порту В вивести «0» командою `bcf PORTB, 2`. Тоді струм від джерела живлення пройде через і обмежувальний опір R1. А для вимкнення світлодіода VD1 треба використати команду `bsf PORTB, 2`, яка виводить у цей самий біт порту «1».

Для світлодіода VD2 управління здійснюється протилежними сигналами. Команда `bsf PORTB, 5` вмикає світлодіод, а `bcf PORTB, 2` – вимикає.

Управління мікроконтролером потужними пристроями виконується з використанням підсилення з гальванічною розв'язкою. Гальванічна розв'язка означає, що низьковольтні кола мікроконтролера електрично не зв'єднані з потужними колами навантаження. Її реалізують за допомогою реле, оптронів, трансформаторів. Типову схему управління потужним двигуном з використанням електромагнітного реле подано на рис. 10.5. Для увімкнення двигуна M1 командою `bsf PORTB, 4` у біт RB4 виводиться «1». Через опір R1 і перехід база-емітер транзистора VT1 проходить струм, який відкриває перехід колектор-емітер. Спрацьовує електромагнітне реле KV1, що своїм контактом живить котушку магнітного пускача KM1, який своїми потужними контактами вмикає двигун M1.

Коли на вихід RB4 виводиться «0», транзистор VT1 закривається, струм через реле припиняється й воно розмикає свій контакт, що вимикає магнітний пускач KM1, зупиняючи двигун M1. У перехідному режимі без діода VD1 під час закриття транзистора VT1 у котушці реле на короткий час виникає електрорушійна сила високої напруги. Вона через внутрішній опір джерела живлення прикладається до емітер-колекторного переходу транзистора VT1 і виводить його з ладу. Діод VD1, пропускаючи через себе струм у перехідному режимі, обмежує її до безпечного для транзистора рівня.

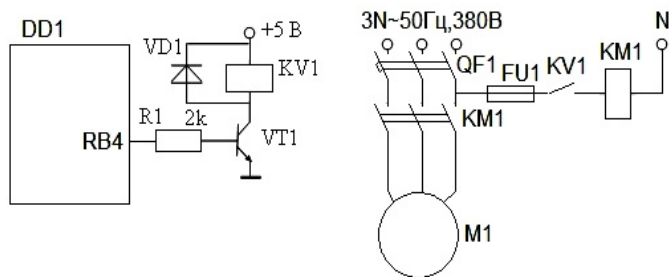


Рис. 10.5. Мікроконтролерне управління потужним пристроєм за допомогою електромагнітного реле

Приклад безконтактного управління потужним пристроєм подано на рис. 10.6.

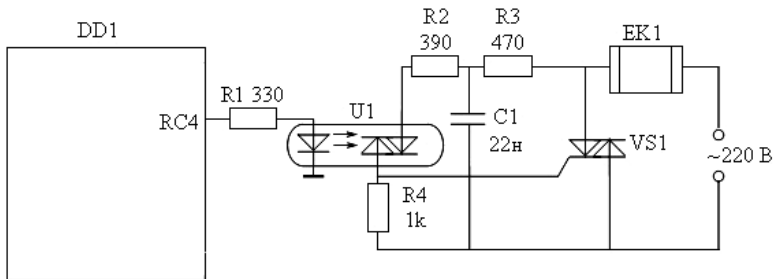


Рис. 10.6. Безконтактне управління потужним пристроєм

Щоб увімкнути електричний нагрівач EK1 має бути виконано команду `bsf PORTC, 4`. Високий рівень напруги, який з'являється на зовнішньому виведенні мікроконтролера створює струм, що проходить через обмежувальний опір R1 та світлодіод оптрона U1. Світловий сигнал відкриває фотосимістор оптрона. Через нього, нагрівач, опори R2..R4 проходить струм. Створене ним падіння напруги на опорі R4 викликає струм управління силовим симістором VS1, який відкривається та пропускає великий струм джерела живлення через нагрівач EK1. Щоб вимкнути двигун, використовують команду `bcf PORTC, 4`. При цьому на зовнішньому виведенні порту з'являється «0». Світлодіод оптрона U1 гасне, закривається фотосимістор оптрона. Припиняється струм управління силового симістора VS1 і нагрівача EK1.

Якщо програмно змінювати тривалість виведення «1» і «0» на зовнішнє виведення мікроконтролера, можна плавно змінювати споживану потужність нагрівача.

10.6. Програмне забезпечення мікропроцесорних систем

Для розробки проектів мікроконтролерних систем управління та контролю використовують інтегроване програмне середовище MPLAB. Воно містить засоби для складання програм, їх трансляції (перетворення в об'єктний і машинний код), програмування мікросхем мікроконтролерів та різні засоби налагодження систем. Занесення машинного коду програми в мікроконтролер може здійснюватись програматором PROPIC2 у середовищі програми PROPIC2.EXE або ICPROG.EXE. Для програмування та налагодження програмного забезпечення разом з апаратними засобами створюваної системи застосовують налагоджувачі/програматори PICkit 2, PICkit 3, ICD2, ICD. Детальнішу

інформацію про середовище MPLAB та програмування PIC-мікроконтролерів подано в лабораторних роботах № 20...28.

КОНТРОЛЬНІ ЗАПИТАННЯ І ЗАВДАННЯ

1. Що називається мікропроцесором? **2.** Які особливості мають мікроконтролери? **3.** Чим різняться CISC та RISC архітектури мікропроцесорів? **4.** Які способи адресації використовуються в PIC-мікроконтролерах? **5.** Як обирати активний банк пам'яті? **6.** У чому особливість регістрів спеціального призначення? **7.** Яким чином налаштовуються режими роботи зовнішніх портів? **8.** Якими способами мікроконтролер може керувати зовнішніми пристроями?

ЛІТЕРАТУРА

1. Агаханян Т.М. Интегральные микросхемы Т.М. Агаханян. — М. : Энергоатомиздат, 1983. — 464 с.
2. Алексеевко А.Г. Применение прецизионных аналоговых микросхем / Алексеевко А.Г., Коломбет Е.А., Стародуб Г.И.. — 2-е изд., перераб. и доп. — М.: Радио и связь, 1985. — 256 с.
3. Алексеевко А.Г. Микросхемотехника / А.Г. Алексеевко, А.А. Шагурин. — М.: Радио и связь, 1990. — 496с.
4. Аналоговая и цифровая электроника : учеб. для вузов / [Опадчий Ю.Ф. и др.]; под ред. О.П. Глудкина. — М. : Радио и связь, 1996. — 768 с.
5. Бродин В.Б. Микроконтроллеры : справочник. / В.Б. Бродин, И.И. Шагурин. — М. : ЭКОМ, 1999. — 395 с.
6. Быстров Ю.А. Электронные цепи и микросхемотехника / Ю.А. Быстров, И.Г. Мироненко. — М. : Высш. шк., 2002. — 384 с.
7. Вениаминов В.Н. Микросхемы и их применение : справ. пособ. / Вениаминов В.Н., Лебедев О.Н., Мирошниченко А.И. — 3-е изд., перераб. и доп. — М. : Радио и связь, 1989. — 240 с.
8. Горбачев Г.Н. Промышленная электроника / Г.Н. Горбачев, Е.Е. Чаплыгин ; под ред. В.А. Лабунцова. — М. : Энергоатомиздат, 1988. — 320 с.
9. Гусев В.Г. Электроника / В.Г. Гусев, Ю.М. Гусев. — 2-е изд., перераб. и доп. — М. : Высшая школа, 1991. — 622 с.
10. Гук М.Ю. Процессоры Intel: от 8086 до Pentium II / М.Ю. Гук. — СПб. : Питер, 1997. — 224 с.
11. Гук М.Ю. Аппаратные средства IBM PC: Энциклопедия / М.Ю. Гук. — СПб. : Питер, 1998. — 815 с.
12. Гутников В.С. Интегральная электроника в измерительных устройствах / В.С. Гутников. — 2-е изд., перераб. и доп. — Л. : Энергоатомиздат, 1988. — 304 с.
13. 12. Демирчян К.С. Теоретические основы электротехники : в 2 т. / К.С. Демирчян. — М. : Высшая школа, 1980. — 530 с.
14. Електроніка і микросхемотехніка : підруч. для вищ. навч. закл. освіти : у 4-х т. / [Сенько В.І. та ін.]; під ред. В.І. Сенька. — К.: ТОВ “Вид-во “Обереги”, 2000. — . — .
Т.1 : Елементна база електронних пристроїв. — 2000. — 300 с.
15. Електроніка і микросхемотехніка : підруч. для вищ. навч. закл. освіти : у 4-х т. / [Сенько В.І. та ін.]; під ред. В.І. Сенька. — Харків : Фолио, 2002. — . — .
Т.2 : Аналогові та імпульсні пристрої. — 2002. — 510 с.
16. Зельдин Е.А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре / Е.А. Зельдин. — Л. : Энергоатомиздат, 1986. — 280 с.
17. Зубчук В.И. Справочник по цифровой схемотехнике / Зубчук В.И., Сигорский В.П., Шкуро А.Н. — К. : Техніка, 1990. — 448 с.
18. Качан Б.М. Электронные вычислительные машины и системы : учеб. пособ. для вузов / Б.М. Качан. — 3-е изд., перераб. и доп. — М. : Энергоатомиздат, 1991. — 592 с.
19. Калабеков Б.А. Микропроцессоры и их применение в системах передачи и обработки сигналов : учеб. пособ. для вузов / Б.А. Калабеков. — М. : Радио и связь, 1988. — 368 с.

20. Калабеков Б.А. Цифровые устройства и микропроцессорные системы / Б.А. Калабеков. – М. : Горячая линия – Телеком, 2000. – 336 с.
21. Корнеев В.В. Современные микропроцессоры / В.В. Корнеев, А.В. Киселев. – М. : НОЛИДЖ, 1998. – 228 с.
22. Курило І.А. Нелінійні електричні та магнітні кола : навч. посіб. / І.А. Курило. – К. : НМК ВО, 1992. — 280 с.
23. Лебедев О.Н. Применение микросхем памяти в электронных устройствах : справ. пособ. / О.Н. лебедев.– М. : Радио и связь, 1994. – 216 с.
24. Микроконтроллеры. – ДОДЭКА. – 1998. – Вып. 1. – 384 с.
25. Мікропроцесорна техніка : підручник / Якименко Ю.І., Терещенко Т.О., Сокол Є.І., Жуйков В.Я., Петергеря Ю.С. ; за ред. Т.О. Терещенко. – К. : Видавництво „Політехнік”, 2003. – 440 с.
26. Микросхемы памяти, ЦАП и АЦП : справочник / [Лебедев О.Н. и др.]. – 2-е изд. – М. : КУБК-а, 1996. – 384 с.
27. Мурсаев А.Х. Структуры и схемотехника современных интегральных полупроводниковых запоминающих устройств / А.Х. Мурсаев, Е.П. Угрюмов. – СПб. : ГЭТУ, 1997. – 69 с.
28. Ногин В.Н. Аналоговые электронные устройства / В.Н. Ногин. — М. : Радио и связь, 1992. — 300 с.
29. Остапенко Г.С. Усилительные устройства / Г.С. Остапенко. – М. : Радио и связь, 1989. – 399 с.
30. Полупроводниковые выпрямители / [под ред. Ф.И. Ковалева и Г.П. Мостковой]. – М. : Энергия, 1983. — 450 с.
31. Потемкин И.С. Функциональные узлы цифровой автоматики / И.С. Потемкин. – М. : Энергоатомиздат, 1988. — 320 с.
32. Предко М. Руководство по микроконтроллерам / М. Предко. – М. : Постмаркет, 2001. – Т.1. – 416 с.
33. Программируемые логические ИМС на КМОП-структурах и их применение / Мальцев П.П., Гарбузов Н.И., Шаронов А.П., Кнышев А.А. – М. : Энергоатомиздат, 1998. – 158 с.
34. Прянишников В.А. Электроника: Курс лекций / В.А. Прянишников. – СПб.: КОРОНА принт, 1998. – 400 с.
35. Пухальский Г.И. Цифровые устройства : учеб. пособ. для вузов / Г.И. Пухальский, Т.Я. Новосельцева. – СПб. : Политехника, 1996. – 885 с.
36. Пухальский Г.И. Проектирование дискретных устройств на интегральных микросхемах : справочник / Г.И. Пухальский, Т.Я. Новосельцева. – М. : Радио связь, 1990. – 304 с.
37. Рицар Б.Е. Цифрова техніка : навч. посіб. / Б.Е. Рицар. — К. : НМК ВО, 1991. – 372 с.
38. Розанов Ю.К. Основы силовой электроники Ю.К. Розанов. – М. : Энергоатомиздат, 1992. – 296 с.
39. Руденко В.С. Перетворювальна техніка : підручник / Руденко В.С., Ромашко В.Я., Морозов В.Г. – К. : ІСДО, 1996. – Ч 1: – 262 с.
40. Руденко В.С. Промислова електроніка : підручник / Руденко В.С., Ромашко В.Я., Трифонов В.В. – К. : Либідь, 1993. – 432 с.
41. Руденко В.С. Основы преобразовательной техники / Руденко В.С., Сенько В.И., Чижено И.М. – 2-е изд., перераб. и доп. – М. : Высшая школа, 1980. – 424 с.

42. Руденко В.С. Преобразовательная техника / Руденко В.С., Сенько В.И., Чиженко И.М. – К. : Вища школа, 1983. – 424 с.
43. Руденко В.С. Основы промышленной электроники / Руденко В.С., Сенько В.И., Трифониюк В.В. – К. : Вища школа, 1985. – 400 с.
44. Руденко В.С. Приборы и устройства промышленной электроники / Руденко В.С., Сенько В.И., Трифониюк В.В. – К. : Техніка, 1990. – 368 с.
45. Самофалов К.Г., Корнейчук В.И., Тарасенко В.П. – К. : Высшая школа, 1976. – 480 с.
46. Скаржепа В.А. Электроника и микросхемотехника / В.А. Скаржепа, В.И. Сенько. – К. : Вища школа, 1989. – 232 с.
47. Справочник по микропроцессорным устройствам / [Молчанов А.А. и др.]. – К. : Техніка, 1987. – 228 с.
48. Схемотехніка електронних систем : підручник : в 2-х т. / [Жуйков В.Я. та ін.] – К.: Аверс, 2002. – . –
Т.2 : Цифрова схемотехніка. – 2002. – 408 с.
49. Титце У. Полупроводниковая схемотехника : справ. руков. / У. Титце, К. Шенк ; пер. с нем. – М. : Мир, 1982. — 512 с.
50. Токкейм Р. Основы цифровой электроники / Р. Токкейм ; пер. с англ. – М. : Мир, 1988. – 392 с.
51. Угрюмов Е.П. Цифровая схемотехника / Е.П. Угрюмов. – СПб. : БХВ – Петербург, 2001. – 528 с.
52. Фолкенберри Л. Применение операционных усилителей и линейных ИС / Л. Фолкенберри ; пер. с англ. — М. : Мир, 1985. — 572 с.
53. Шило В.Л. Популярные цифровые микросхемы / В.Л. Шило. – М. : Металлургия, 1988. – 352 с.
54. Электрические и электронные аппараты : учеб. для вузов / [под ред. Ю.К. Розанова]. – 2-е изд., испр. и доп. – М. : Информэлектро, 2001. – 420 с.

ЗМІСТ

Передмова	3
Розділ 1. НАПІВПРОВІДНИКОВІ ПРИЛАДИ	4
1.1. Електропровідність напівпровідників	4
1.2. Фізичні основи роботи електронно-діркового переходу	8
1.3. Напівпровідникові діоди	15
1.4. Біполярні транзистори	26
1.5. Польові транзистори	56
1.6. Одноперехідні	68
1.7. Тиристори	69
1.8. Напівпровідникові прилади для пристроїв силової електроніки	79
1.9. Напівпровідникові датчики температури	100
1.10. Фотоелектричні прилади	106
1.11. Інтегральні схеми	112
Контрольні запитання і завдання	119
Розділ 2. ПАСИВНІ ЕЛЕМЕНТИ ЕЛЕКТРОНІКИ	121
2.1 Резистори	121
2.2. Конденсатори	130
2.3 Магнітні елементи	114
Контрольні запитання	165
Розділ 3. АНАЛОГОВІ ПІДСИЛЮВАЛЬНІ ПРИСТРОЇ НА ТРАНЗИСТОРАХ	167
3.1. Загальні властивості, класифікація та головні характеристики підсилювача	167
3.2. Частотні характеристики підсилювальних пристроїв	180
3.3. Зворотний зв'язок у підсилювачах	191
3.4. Вплив кола зворотного зв'язку на головні характеристики підсилювального пристрою	194
3.5. Стійкість лінійних кіл із зворотним зв'язком	203
3.6. Підсилювальний каскад за схемою із спільним емітером	209
3.6.1. Біполярний транзистор у динамічному режимі та класи підсилення підсилювальних каскадів	209
3.6.2. Кола зміщення в підсилювальних каскадах	219
3.6.3. Термостабілізація режимів роботи підсилювальних каскадів	221
3.7. Підсилювальний каскад за схемою із спільним витоком	237
3.8. Емітерний та витоковий повторювачі	244
3.9. Складений транзистор	247
3.10. Джерела постійного струму і напруги	251
3.11. Підсилювальні каскади з динамічним навантаженням	259
3.12. Диференціальні підсилювачі	261
3.13. Багатокаскадні підсилювачі	269
3.13.1. Особливості побудови і основні параметри багатокаскадних підсилювачів	269

3.13.2. Підсилювачі з резистивно-смісними зв'язками (з <i>RC</i> – зв'язками)	271
3.13.3. Підсилювачі з безпосереднім зв'язком	282
3.15. Вихідні підсилювачі потужності	290
3.15.1. Вимоги до вихідних каскадів	290
3.15.2. Однотактні вихідні каскади	292
3.15.3. Двотактні вихідні каскади	296
Контрольні запитання і завдання	309
Розділ 4. ОПЕРАЦІЙНІ ПІДСИЛЮВАЧІ	312
4.1. Призначення та структурна схема операційного підсилювача	312
4.2. Головні параметри операційного підсилювача	318
4.3. Частотні властивості операційного підсилювача	320
4.4. Класифікація операційних підсилювачів і головні параметри типових схем операційних підсилювачів	322
4.5. Інвертувальний, неінвертувальний та диференціальний підсилювачі	335
4.6. Типові застосування стандартних операційних підсилювачів	350
4.11. Пристрої порівняння аналогових сигналів	367
4.11.1. Робота операційного підсилювача за великих амплітуд вхідного сигналу	368
4.11.2. Однопороговий пристрій порівняння	371
4.11.4. Інтегральні компаратори	378
Контрольні запитання і завдання	385
Розділ 5. ГЕНЕРАТОРИ ГАРМОНІЧНИХ КОЛИВАНЬ	386
5.1. Класифікація та призначення генераторів гармонічних коливань	386
5.2. Умови самозбудження автогенераторів	386
5.3. <i>LC</i> -автогенератори	389
5.4. <i>RC</i> -автогенератори	395
5.5. Стабілізація частоти вихідних коливань в автогенераторах	409
5.6. <i>LC</i> -автогенератори на тунельних діодах	415
Контрольні запитання і завдання	418
Розділ 6. ІМПУЛЬСНІ ПРИСТРОЇ	420
6.1. Особливості імпульсного режиму електронних пристроїв	420
6.2. Диференціюючі та інтегруючі кола	423
6.3. Електронні ключі	429
6.3.1. Діодні ключі	431
6.3.2. Ключі на біполярних транзисторах	442
6.3.3. Ключі на польових транзисторах	461
6.8. Транзисторні тригери	472
6.9. Мультивібратори	482
Контрольні запитання і завдання	501
Розділ 7. АРИФМЕТИЧНІ ОСНОВИ ЦИФРОВИХ ПРИСТРОЇВ	503
7.1. Системи числення	503

7.2. Перетворення числової інформації з однієї системи числення в іншу	509
7.3. Форми зображення чисел	512
7.4. Виконання арифметичних операцій над числами	517
Контрольні запитання і завдання	525
Розділ 8. ЛОГІЧНІ ПРИСТРОЇ	527
8.1. Загальна характеристика логічних елементів	527
8.2. Базові логічні елементи	531
8.2.1. Простіші логічні елементи	536
8.3. Тригерні пристрої	540
8.3.1. Одноступеневі тригери	549
8.3.2. Двоступеневі тригери	557
8.4. Регістри	558
8.4.1. Регістри пам'яті	559
8.4.2. Регістри зсуву	566
8.5. Лічильники	568
8.5.1. Асинхронні лічильники	574
8.5.2. Синхронні лічильники	
8.6. Напівпровідникові запам'ятовувальні пристрої. Призначення, класифікація та головні параметри	587
8.7. Оперативні запам'ятовувальні пристрої	595
8.7.1. Статичні запам'ятовувальні пристрої	596
8.7.2. Динамічні запам'ятовувальні пристрої	602
8.8. Постійні запам'ятовувальні пристрої	605
Контрольні запитання і завдання	620
Розділ 9. АНАЛОГО-ЦИФРОВІ ТА ЦИФРО-АНАЛОГОВІ ПЕРЕТВОРЮВАЧІ	622
9.1. Принцип аналого-цифрового перетворення. Параметри аналого-цифрових перетворювачів	622
9.2. Аналого-цифрові перетворювачі	627
9.3. Принцип цифро-аналогового перетворення. Параметри цифро- аналогових перетворювачів	635
9.4. Цифро-аналогові перетворювачі	638
9.5. Пристрої вибірки та зберігання аналогових сигналів	643
Контрольні запитання і завдання	650
Розділ 10. МІКРОПРОЦЕСОРИ.....	651
10.1. Загальні відомості про мікропроцесори	651
10.2. Однокристалний 8-розрядний мікропроцесор	652
10.3. Команди мікропроцесора	654
10.4. Організація пам'яті	661
10.5. Взаємодія мікроконтролера із зовнішніми пристроями	664
10.6. Програмне забезпечення мікропроцесорних систем	668
Контрольні запитання і завдання	669
ЛІТЕРАТУРА	670

Навчальне видання

СЕНЬКО Віталій Іванович
ЛИСЕНКО Віталій Пилипович
ЮРЧЕНКО Олег Миколайович
ЛУКІН Володимир Євгенович
РУДЕНСКИЙ Анатолій Андрійович

ЕЛЕКТРОНІКА І МІКРОПРОЦЕСОРНА ТЕХНІКА

Навчальний посібник

За редакцією
доктора технічних наук, професора
В.І. Сенько

Підписано до друку 23.12.2015 Формат 60x84/16.
Папір офсет. №1. Гарнітура Times New Roman. Друк офс.
Наклад 500 примірників, Зам. № 56

ДУ «НМЦ «Агроосвіта»
Київ-151, вул. Смілянська, 11
тел. 249-94-04

Фірма «Інтас»