

004.3  
Ш 97

Шустов М. А.

# ЦИФРОВАЯ СХЕМОТЕХНИКА

## ОСНОВЫ ПОСТРОЕНИЯ

*От азов  
к вершинам  
мастерства*

**Без теории ради теории**

- базовые элементы и узлы
- практические конструкции
- секреты специалистов

**НИТ**  
Издательство

004.3  
Ш97

19

Шустов М.А.

# ЦИФРОВАЯ СХЕМОТЕХНИКА ОСНОВЫ ПОСТРОЕНИЯ



004.3      Ш97      2018

Шустов М.А. Цифровая схемотехника. Основы г

КИНЕОСЛОВИЩЕ



---

Наука и Техника, Санкт-Петербург

УДК 621.314:621.311.6

Шустов М.А.

ЦИФРОВАЯ СХЕМОТЕХНИКА. Основы построения. — СПб.: Наука и Техника, 2018. — 320 с., илл.

**ISBN 978-5-94387-875-6**

Цифровые устройства уверенно вошли в жизнь каждого современного человека средствами связи, устройствами обработки информации, аппаратурой телевидения, модемами, роутерами и многим другим. В ходе диалога автор книги и новичок проходят путь от азов к вершинам мастерства, от изучения элементарных строительных элементов цифровой техники до создания самостоятельных практических конструкций. Книга проста в восприятии и читается легко.

На первом этапе новичок рассматривает базовые элементы цифровой техники, их построение. Затем знакомится с этапами развития цифровой схемотехники. Во второй главе приведена полезная справочная информация по тем особенностям цифровых микросхем, без которой их использование будет затруднительно. В третьей главе рассматриваются принципы построения и работа базовых элементов цифровой техники, от простых к сложным. Показаны примеры практических решений построения отдельных узлов и рабочих фрагментов реальных схемотехнических решений.

В заключительной главе автор и уже продвинутый новичок переходят к созданию практических устройств, полезных в быту. Приведена коллекция достаточно простых схем различных цифровых устройств, доступных для самостоятельного повторения начинающим радиолюбителем.

Книга предназначена для широкого круга читателей. Она одновременно может быть полезна как начинающему, так и искушенному в цифровой схемотехнике пользователю.



**ISBN 978-5-94387-875-6**

Автор и издательство не несут ответственности за возможный ущерб, причиненный в ходе использования материалов данной книги.

Контактный телефон издательства  
(812) 412-70-26

Официальный сайт: [www.nit.com.ru](http://www.nit.com.ru)

482155

© Шустов М.А.

© Наука и Техника (оригинал-макет)

ООО «Наука и Техника».

Лицензия № 000350 от 23 декабря 1999 года.

198097, г. Санкт-Петербург, ул. Маршала Говорова, д. 29.

Подписано в печать 02.10.17. Формат 70×100 1/16.

Бумага офсетная. Печать офсетная. Объем 20 п. л.

Тираж 1300 экз. Заказ №9111.

Отпечатано с готовых файлов заказчика  
в АО «Первая Образцовая типография»  
филиал «УЛЬЯНОВСКИЙ ДОМ ПЕЧАТИ»  
432980, г. Ульяновск, ул. Гончарова, 14

**НТБ ВНТУ**  
м. Вінниця

# СОДЕРЖАНИЕ

<b>Введение. ЧТО ЕСТЬ ЧТО В ЦИФРОВОЙ СХЕМОТЕХНИКЕ</b> .....	7
Терминологический ликбез для новичка .....	7
Аналоговые и цифровые сигналы: что есть что. ....	9
Какие существуют модели логических микросхем. ....	16
Изучим способы управления логическими микросхемами .....	18
Сравниваем аналоговые и цифровые устройства .....	20
<b>Глава 1. ЗНАКОМСТВО С ПОКОЛЕНИЯМИ ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ</b> .....	22
Транзистор в аналоговом и цифровом понимании .....	22
Немного технической истории .....	23
Транзисторная логика с непосредственными связями .....	25
Диодная логика .....	27
Резисторно-транзисторная и резисторно-емкостная транзисторная логика .....	30
Диодно-транзисторная логика .....	33
Эмиттерно-связанная логика .....	36
Транзисторно-транзисторная логика .....	41
Буферные элементы ТТЛ на три состояния .....	46
Интегральная инжекционная логика И <sup>2</sup> Л .....	48
Транзисторно-транзисторная логика с диодами Шоттки .....	49
Особенности эксплуатации ТТЛ и ТТЛШ-микросхем .....	52
МОП-логика на полевых транзисторах .....	55
КМОП-логика на комплементарных полевых транзисторах .....	57
Внутреннее устройство цифровых микросхем КМОП .....	59
Защита входных и выходных цепей КМОП-микросхем от повреждений .....	64
Буферные элементы КМОП на три состояния .....	66
Особенности эксплуатации КМОП-микросхем .....	66
Истоково-связанная логика на основе GaAs-полевых транзисторов с управляющим затвором Шоттки .....	70
Логика на основе GaAs-полевых транзисторов с непосредственными связями .....	72
Логика на полевых транзисторах с использованием углеродных нанотрубок .....	73
БиКМОП логика .....	74
Основные параметры логических элементов .....	75

<b>Глава 2. ИЗУЧИМ ХАРАКТЕРИСТИКИ И ОБОЗНАЧЕНИЯ ЛОГИЧЕСКИХ МИКРОСХЕМ</b> .....	<b>75</b>
Характеристики логических уровней ТТЛ (ТТЛШ) и КМОП-микросхем. ....	76
Сравнительные характеристики цифровых интегральных микросхем ...	77
Семейство ТТЛ и ТТЛШ-микросхем. ....	77
Семейство КМОП-микросхем. ....	79
Расшифровка буквенных префиксов и суффиксов микросхем. ....	80
Серии ТТЛ-микросхем зарубежного производства. ....	84
Отечественные серии ТТЛ-микросхем. ....	85
Серии и семейства зарубежных логических КМОП-микросхем. ....	85
Серии отечественных логических КМОП-микросхем. ....	89
Обозначения выводов корпусов микросхем. ....	89
Зарубежные обозначения сигналов и микросхем. ....	91
Система условных обозначений отечественных микросхем. ....	95
Условные графические изображения цифровых микросхем. ....	104
<b>Глава 3. ЭЛЕМЕНТЫ ЦИФРОВОЙ ТЕХНИКИ от А до Я</b> .....	<b>108</b>
3.1. Что есть что в цифровой схемотехнике? .....	108
3.2. Электронные ключевые элементы .....	110
Принцип действия электронных ключей .....	110
Электронные ключевые элементы на биполярных транзисторах .....	113
Схемотехнические способы повышения быстродействия ключевых элементов. ....	120
Электронные ключевые элементы на транзисторах Шоттки. ....	122
Электронные ключевые элементы на полевых транзисторах. ....	123
3.3. Базовые элементы цифровой логики. ....	125
Основные формы цифровых сигналов: ноль и единица. ....	125
Условные графические обозначения логических элементов .....	126
Полезные термины .....	127
Таблица истинности .....	131
Логический элемент НЕ .....	133
Логический элемент И .....	138
Логический элемент ИЛИ. ....	138
Логический элемент И-НЕ. ....	139
Логический элемент ИЛИ-НЕ .....	140
Применение логических элементов И, И-НЕ, ИЛИ, ИЛИ-НЕ. ....	140
Логические элементы «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ» .....	142

Применение логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ» .....	143
Синтез одних логических элементов из совокупности других .....	147
3.4. Триггеры .....	151
Назначение, разновидности, обозначения. ....	151
RS-триггеры .....	152
RS-триггеры S, R и E-типов .....	156
D-триггеры .....	157
DV-триггер .....	161
T-триггеры .....	162
JK-триггеры .....	164
Триггеры Шмитта .....	169
3.5. Регистры .....	175
Разновидности регистров .....	175
Параллельные регистры. ....	176
Регистры, срабатывающие по фронту сигнала .....	179
Регистры, срабатывающие по уровню сигнала .....	181
Последовательные регистры. ....	182
3.6. Счетчики импульсов и делители частоты. ....	183
Разновидности счетчиков импульсов и делителей частоты .....	183
Асинхронные счетчики. ....	185
Синхронные счетчики с асинхронным переносом. ....	191
Синхронные счетчики. ....	192
Счетчики реверсивные .....	194
3.7. Дешифраторы .....	194
3.8. Шифраторы .....	197
3.9. Мультиплексоры .....	200
3.10. Демультимплексоры .....	203
3.11. Аналого-цифровые преобразователи .....	204
3.12. Цифро-аналоговые преобразователи .....	209
3.13. Многофункциональные времязадающие устройства (таймеры) .....	214
3.14. Другие элементы цифровой логики .....	223
3.15. Элементы беспriorитетной логики .....	224
Диаграмма рабочих состояний элементов беспriorитетной логики .....	224
Элемент «ТОЛЬКО ВСЕ» .....	226
Элемент «КРОМЕ ВСЕХ» .....	226
Элемент «ТОЛЬКО ОДИН ИЗ ВСЕХ» .....	226
3.16. Вспомогательные элементы цифровой техники .....	229
Внешние выходные каскады для повышения нагрузочной способности микросхем. ....	229
Согласование логических уровней ТТЛ- и КМОП-микросхем .....	230
Реверсивные регенераторы логического уровня .....	235

<b>Глава 4. СОЗДАЕМ ПРАКТИЧЕСКИЕ КОНСТРУКЦИИ ЭЛЕКТРОННЫХ УСТРОЙСТВ СВОИМИ РУКАМИ .....</b>	<b>240</b>
Модель электронного светофора .....	240
Имитатор проблескового маячка полицейской машины .....	241
Полицейская мигалка .....	242
Бегущие огни .....	246
Цветорегулятор .....	249
Многоголосый имитатор звуков .....	250
Тестер скорости реакции .....	251
Простые реле времени .....	252
Световые маячки .....	253
Таймеры на интегральных микросхемах .....	254
Сирены личной охраны .....	257
Звукосигнальные охранные устройства .....	261
Сенсорный коммутатор нагрузки .....	265
Фото- и термореле .....	266
Одноголосый электромузыкальный инструмент .....	267
Электромузыкальный инструмент .....	270
Задающий генератор для терменвокса .....	271
Терменвокс .....	275
Светофон .....	278
Музыкальный светофон .....	279
Стимулятор сна .....	280
Бесконтактный датчик приближения металла .....	283
Простой металлоискатель .....	285
Индикаторы скрытой проводки .....	287
Светодиодный индикатор напряжения .....	288
Аудиовизуальный индикатор постоянного напряжения .....	290
Многодиапазонный КМОП-генератор прямоугольных импульсов .....	293
Аналоговое применение цифровых микросхем .....	295
Аналоговые свойства логических микросхем .....	297
Усилители на логических элементах .....	299
<b>Послесловие. ПОЛЕЗНЫЙ ОПЫТ АВТОРА-РАДИОЛЮБИТЕЛЯ .....</b>	<b>307</b>
<b>СПИСОК ЛИТЕРАТУРЫ И РЕСУРСОВ ИНТЕРНЕТ .....</b>	<b>314</b>

ВВЕДЕНИЕ

# ЧТО ЕСТЬ ЧТО В ЦИФРОВОЙ СХЕМОТЕХНИКЕ

Терминологический ликбез ||  
для новичка ||

**Новичок:** *Давайте для начала нашего разговора определимся с терминологией. Какие термины мне пригодятся, чтобы освоить основы цифровой схемотехники. Начнем с сигнала.*

Тут все просто! **Сигнал** — некоторая величина, которая изменяется во времени и несет полезную информацию. А **шум** — некоторая величина, которая изменяется во времени по случайному закону и не несет полезную информацию. В этом отличие. **Отношение сигнал/шум** равно отношению мощности сигнала к мощности шума. **Наводки и помехи** — паразитные шумы и сигналы природного или техногенного происхождения, искажающие полезный сигнал.

**Новичок:** *Знаю, что электрический сигнал — это некоторая электрическая величина, которая изменяется во времени и несет полезную информацию. При этом существуют два вида сигналов: аналоговые и цифровые. В чем принципиальные отличия?*



**Аналоговый сигнал** — электрический сигнал, амплитуда и частота которого во времени может изменяться в широких пределах. А **цифровой сигнал** — электрический сигнал, амплитуда которого во времени может принимать только определенные значения, для упрощения, как правило, только два: так называемая «логическая единица» и «логический ноль».

**Аналоговое устройство** — электронное устройство, предназначенное для работы с аналоговыми сигналами. **Цифровое устройство** — электронное устройство, предназначенное для работы с цифровыми сигналами.

*Новичок: А какими параметрами можно описать цифровой сигнал? Слышал про ноль и единицу...*

**Логический ноль** — уровень электрического сигнала, уверенно принимаемый цифровыми устройствами за нулевое значение. А **логическая единица** — уровень электрического сигнала, уверенно принимаемый цифровыми устройствами за несущее сигнал значение.

**Электрический импульс** — кратковременный всплеск электрического напряжения или тока. **Активный уровень сигнала** — уровень, соответствующий приходу сигнала, т. е. выполнению этим сигналом соответствующей ему функции. **Пассивный уровень сигнала** — уровень, при котором сигнал не выполняет никакой функции. **Инвертирование или инверсия сигнала** — изменение полярности сигнала.

*Новичок: Какие параметры еще нужно запомнить?*

Есть еще несколько важных параметров, которые пригодятся при освоении Цифровой электроники.

**Инверсный выход** — выход, выдающий сигнал инверсной полярности по сравнению с входным сигналом.

**Прямой выход** — выход, выдающий сигнал такой же полярности, какую имеет входной сигнал.

**Положительный фронт сигнала** — переход сигнала из нуля в единицу.

**Отрицательный фронт сигнала (спад)** — переход сигнала из единицы в нуль.

**Передний фронт сигнала** — переход сигнала из пассивного уровня в активный.

**Задний фронт сигнала** — переход сигнала из активного уровня в пассивный.

**Тактовый сигнал (или строб)** — управляющий сигнал, который определяет момент выполнения элементом или узлом его функции.

**Шина** — группа сигналов, объединенных по какому-то принципу, **например**, шиной называют сигналы, соответствующие всем разрядам двоичного кода.

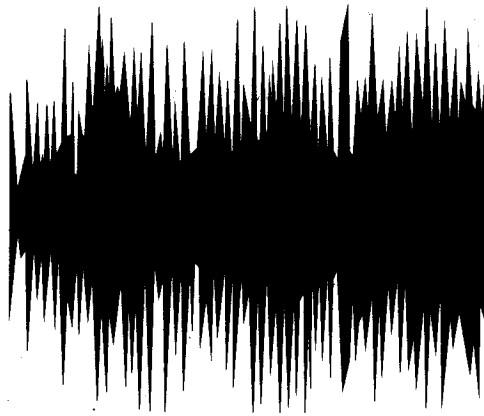
**Новичок:** *Теперь я ознакомился с терминологией, и мне не терпится сделать следующий шаг в ЦИФРОВУЮ СХЕМОТЕХНИКУ.*

## Аналоговые и цифровые сигналы: || что есть что ||

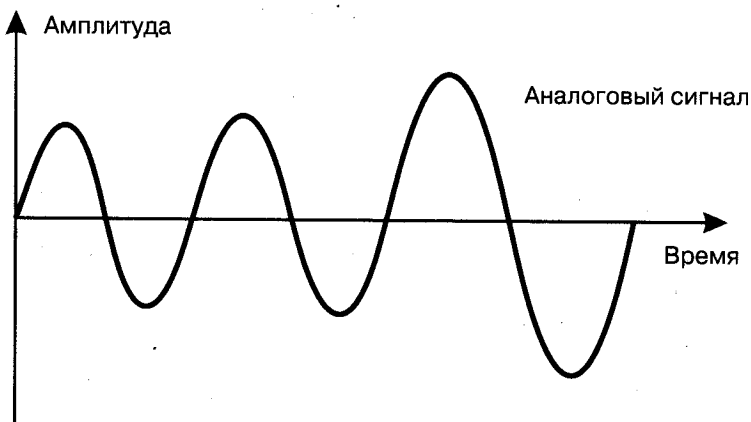
**Новичок:** *По моему мнению, в природе практически все сигналы — аналоговые, рис. В1 и рис. В2. В этой связи не удивительно, что все первые электронные устройства были исключительно аналоговыми.*

Да, это действительно так. В аналоговых устройствах неэлектрические аналоговые сигналы (**например**, звук) вначале преобразовывались в электрические, усиливались, передавались из одного места в другое, затем вновь преобразовывались в неэлектрический аналоговый отклик, **например**, акустические сигналы, звук.

**Новичок:** *А для чего нам нужны цифровые сигналы, ведь в природе их не существует?*



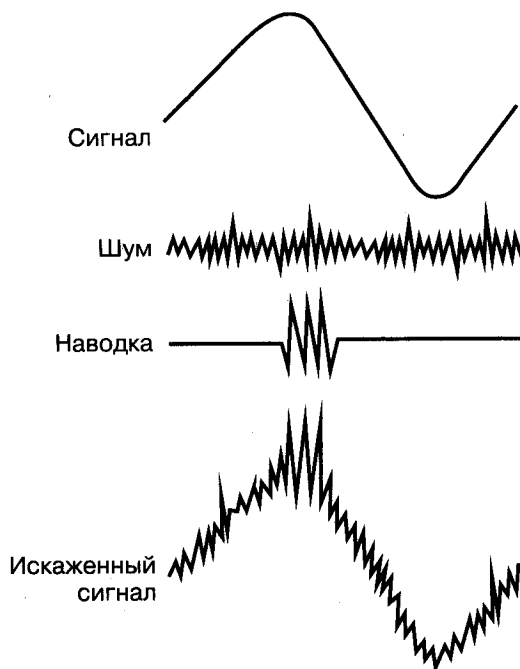
*Рис. В1. Фонограмма (вид аналогового сигнала во времени)*



*Рис. В2. Вид аналогового сигнала при большой растяжке во времени*

Объясню... **Недостатки** аналоговых сигналов и аналоговой электроники достаточно очевидны. Такие сигналы и техника их обработки чувствительны к действию шумов, наводок и помех. В результате полезный сигнал претерпевает существенные изменения, порой изменяясь до неузнаваемости, **рис. В3.**

Цифровые сигналы представляют собой последовательность электрических импульсов чаще всего прямоугольной формы, имеющие для простоты их уверенного различения



**Рис. В3.** Влияние шумовой (природной) и импульсной (техногенной) помехи на аналоговый сигнал

всего два уровня амплитуды — логическая единица (есть сигнал) и логический ноль (нет сигнала).

Давай попробуем сразу научиться давать систематизированную оценку-описание различных процессов и объектов. Это пригодится нам для их быстрой и объективной оценки, сравнения, разграничения и выделения и отбора основных, главных, второстепенных и даже третьестепенных признаков по степени их значимости. Наблюдаемые процессы и объекты можно характеризовать в описательной и численной формах.

**Новичок:** Как, к примеру, охарактеризовать импульсные сигналы?

Допустим, что в квартире прохудился потолок. Идет дождь, а с потолка более-менее ритмично падают капли воды. Как бы вы охарактеризовали такое форс-мажорное событие, исключая, разумеется, нелитературные обороты речи и иные эпи-

тетты? Итак, такую капель можно было бы охарактеризовать следующим образом.

Основные, **наиболее значимые** для вас характеристики капли:

- ♦ частота или период падения капель;
- ♦ куда попадают капли;
- ♦ какой ущерб капель может нанести квартире;
- ♦ продолжительность капли.

**Менее значимые** для кого-то характеристики:

- ♦ масса отдельно взятой капли;
- ♦ форма капли;
- ♦ химический состав и цвет;
- ♦ производимые звуки;
- ♦ запах капель, возможно.

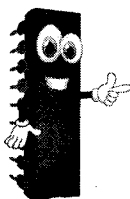
Вернемся теперь к аналогичным характеристикам импульсных сигналов, присущих **ЦИФРОВОЙ ТЕХНИКЕ**. Итак!

Основные характеристики периодических импульсов:

- ♦ форма;
- ♦ длительность, скважность импульсов;
- ♦ амплитуда;
- ♦ частота или период следования;
- ♦ время (скорость) нарастания/спада импульса;

Менее значимые (второстепенные) характеристики:

- ♦ мощность импульса;
- ♦ зашумленность и степень зашумленности импульса.



### ЭТО ИНТЕРЕСНО!

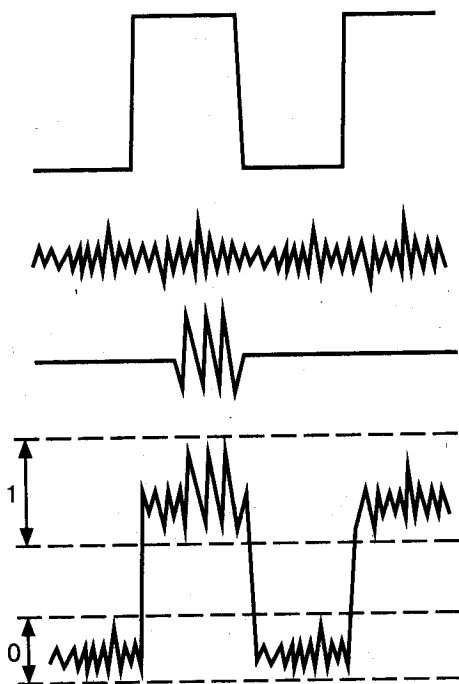
*Порядок значимости признаков и характеристик анализируемого процесса или объекта, а также их разделение на основные и на второстепенные довольно условен. Он зависит от того, какую цель преследует такая сортировка.*

**Новичок:** Восстановление зашумленного аналогового сигнала, как я понимаю, до его исходного вида чаще

*всего невозможно. Но ведь в ряде случаев шум можно отфильтровать по частотному или амплитудному признаку, например, обрезать сигналы малой амплитуды. А как обстоит дело с цифровым сигналом?*

Восстановление зашумленного цифрового сигнала, **рис. В4**, выполняется гораздо проще. Для этого достаточно пропустить такой сигнал хотя бы через цифровой логический элемент — **повторитель**. Существенно искаженный цифровой сигнал можно восстановить, используя специальные коды.

Аналоговый сигнал можно преобразовать в сигнал цифровой. Для этого существуют аналого-цифровые преобразователи. В свою очередь цифровой сигнал можно преобразовать в сигнал аналоговый. Для этого существуют **цифро-аналоговые преобразователи**.

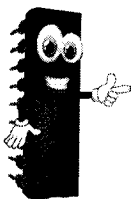


**Рис. В4.** Влияние шумовой (природной) и импульсной (техногенной) помехи на цифровой сигнал

**Новичок:** *Когда-то для воспроизведения музыки использовали проигрыватели пластинок, магнитофоны, а сейчас полностью перешли на компакт-диски, mp3-плееры и другие способы хранения и воспроизведения информации. Если ли какие-либо различия в использовании аналоговых и цифровых способах хранения и воспроизведения информации?*

Виниловые пластинки и магнитная пленка не могут быть использованы для длительного хранения информации. Они подвержены старению, порошок магнитной пленки со временем осыпается, пленка размагничивается, на нее неблагоприятно влияют условия хранения температура, влажность, пыль. Время также оставляет неизгладимые следы на виниловых пластинках.

Информация на этих носителях со временем год от года искажается и утрачивается. Попытки восстановления или перезаписи аналоговой информации неизбежно привносят новые ее искажения. Голоса Шаляпина и Есенина, реставрированные со старых записей, скорее всего, звучат совсем иначе, чем это было при жизни исполнителей. Иное дело — **цифровая информация**.



### ЭТО ИНТЕРЕСНО!

*Кстати, цифровую информацию тоже можно хранить как на пластинках, так и на магнитных или оптических носителях. Однако записанная цифровая информация, несмотря на ее возможные искажения при хранении, легко может быть восстановлена при перезаписи до исходных неискаженных кондиций.*

А качество воспринимаемой на слух информации, преподносимой слушателю в аналоговой или цифровой форме, преобразованной в аналоговую, отличное. Выявить различия и степень их естественности способен далеко не каждый слушатель, даже обладающий изысканным музыкальным слухом.

**Новичок:** *Мне рассказывали, что в первых компьютерах программы записывали на обычный аналоговый катушечный магнитофон. Говорят, что было очень проблематично ввести затем программу в компьютер?*

Совершенно верно. При попытках ввести записанную на магнитную пленку программу нередко были сбои, обусловленные высоким уровнем шумов. Поэтому для восстановления формы цифровых сигналов использовали специальные устройства на основе компараторов, отсекающих шум.

**Новичок:** *Я подмечал интересную особенность для аналоговых сигналов. Когда поет хор из знакомых вам людей, вы легко можете выделить из пения хора голос любого знакомого вам человека. Возможно ли что-то подобное для цифровых сигналов?*

Вопрос, конечно, интересный. Сравнить здесь вряд ли получится. В приводимом вами примере при выделении полезного сигнала из «шума» играют роль, скорее всего, психофизиологические факторы, позволяющие выделить полезный сигнал из «шума». В цифровой технике подобных технологий пока нет.

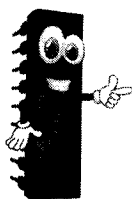
**Новичок:** *Когда-то аналоговые высококачественные усилители низкой частоты стремились делать с верхней частотой воспроизведения сигнала 100...150 кГц и даже 500 кГц. «Цифровые» усилители нынешнего века все без исключения имеют потолок воспроизводимых частот  $20 \pm 2$  кГц. С чем это связано?*

Считается, что ухо обычного человека способно слышать звуки частотой до 20 кГц, ухо ребенка в зависимости от его возраста слышит звуки частотой до 27 кГц, ухо пожилого человека — 10...12 кГц. Тем не менее, высокочастотные составляющие



щие и гармоники аналогового сигнала приносят своеобразный и неповторимый колорит звуку.

В современной аппаратуре звуковой аналоговый сигнал, синтезированный из цифрового, имеет несколько отличную, «механическую» окраску. Верхняя частота его воспроизведения в связи с особенностями слуха усредненного человека ограничена значением 20 кГц.



### ЭТО ИНТЕРЕСНО!

*Оцифровка аналогового сигнала и его обратное образование производится с учетом теоремы В.А. Котельникова (Г. Найквиста – К.Э. Шеннона), гласящей, что любой аналоговый сигнал может быть восстановлен с какой угодно точностью по своим дискретным отсчетам, взятым с частотой  $f > 2f_c$ , где  $f_c$  – максимальная частота, которая ограничена спектром реального сигнала.*

В этой связи для аудиоустройств массового потребления используют частоту дискретизации **44,1 кГц** (как минимум, вдвое выше максимально воспроизводимой –  $20 \pm 2$  кГц):

- ♦ для более продвинутой и дорогой аудиотехники используют частоты дискретизации 48; 88,2; 96 и 192 кГц;
- ♦ для менее качественной передачи звуков ограниченного частотного диапазона (например, телефония, радиоканалы) используют частоты дискретизации 8; 11,025; 16; 20,05 и 32 кГц.

## || Какие существуют модели логических микросхем

**Новичок:** *Модели логических микросхем – что это?*

При разработке и моделировании цифровых устройств опираются на следующие модели логических микросхем [39]:

- ♦ логическая модель;
- ♦ модель с временными задержками;
- ♦ электрическая модель (модель с учетом электрических процессов).

Для **ЛОГИЧЕСКОЙ МОДЕЛИ** главным параметром является **таблица истинности** или **описание алгоритма работы логического элемента**. Примерно 20 % всех схем строят на основе логической модели. В данной модели можно считать, что логический элемент срабатывает мгновенно.

Для **МОДЕЛИ С ВРЕМЕННЫМИ ЗАДЕРЖКАМИ** необходимо учитывать то, что выходной сигнал изменяется с некоторой задержкой относительно входного сигнала. Данная модель позволяет разрабатывать около 80 % всех устройств. Модель учитывает параметры задержки при переходе сигнала из единицы в нуль ( $t_{PHL}$ ) и переход сигнала из нуля в единицу ( $t_{PLH}$ ).

Для **ЭЛЕКТРИЧЕСКОЙ МОДЕЛИ** логической микросхемы учитывают входной и выходной токи, а также входные и выходные напряжения. Данная модель говорит о том, что уровни напряжений и токов устанавливаются не мгновенно, а с учетом переходных процессов внутри микросхем:

- ♦ входной ток нуля ( $I_{IL}$ ) и входной ток единицы ( $I_{IH}$ );
- ♦ входное напряжение нуля ( $U_{IL}$ ) и входное напряжение единицы ( $U_{IH}$ );
- ♦ выходной ток нуля ( $I_{OL}$ ) и выходной ток единицы ( $I_{OH}$ );
- ♦ выходное напряжение нуля ( $U_{OL}$ ) и выходное напряжение единицы ( $U_{OH}$ ).

С учетом этой модели разрабатываются все остальные цифровые устройства.

**Новичок:** Спасибо, теперь разобрался. Можно идти дальше...

## || Изучим способы управления логическими микросхемами

Для цифровых логических микросхем имеются также **общие электрические параметры**:

- ♦ допустимое напряжение питания ( $U_{CC}$ );
- ♦ максимальный ток, потребляемой микросхемой ( $I_{CC}$ ).

**Новичок:** Читал в Интернете, что для представления логических сигналов и управления логическими элементами различного способа построения используют **потенциальный** и **импульсный** способы. В чем они заключаются?

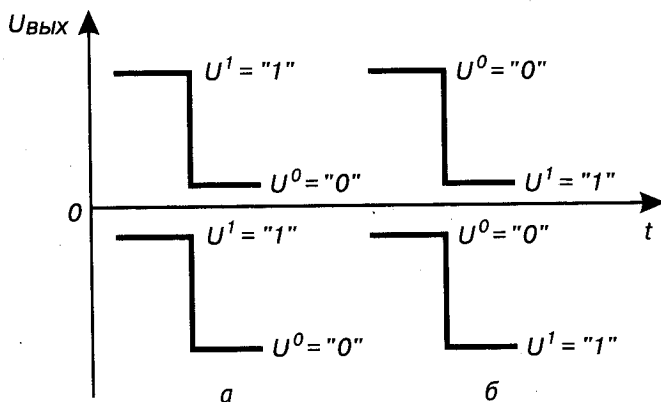
**Потенциальный способ управления** заключается в том, что значениям логической единицы или нуля ставят в соответствие два заметно различимых уровня напряжения или тока.

В зависимости от того, какой из этих уровней соответствует значению логической единицы или нуля различают **положительную** и **отрицательную** логику. В положительной логике значению высокого уровня напряжения или тока соответствует значение логической единицы; в отрицательной — логического нуля вне зависимости от полярности напряжения или направления тока, **рис. В5** и **рис. В6**.

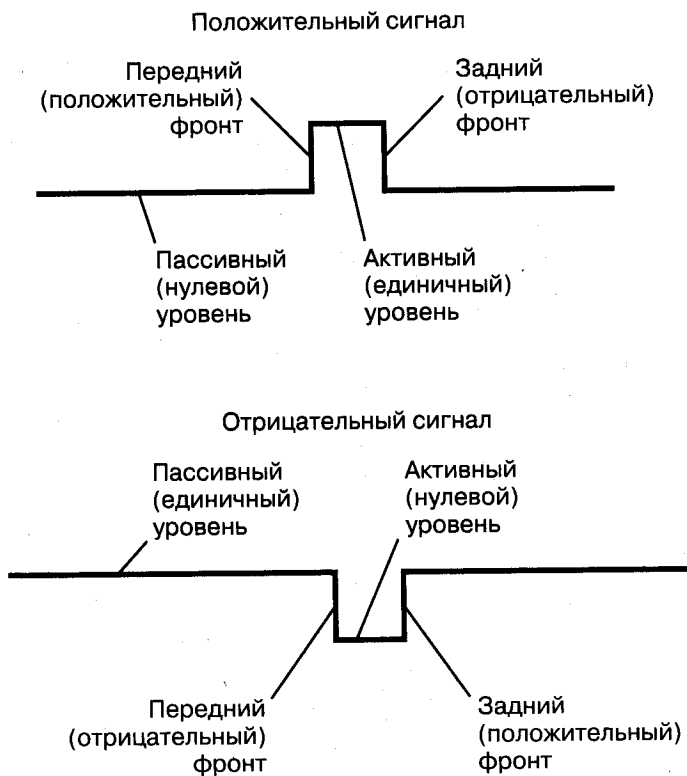
**Импульсный способ управления** заключается в том, что значению логической единицы/нуля ставится в соответствие факт наличия/отсутствия импульса или его положительного/отрицательного перепада, соответственно.

При потенциальном способе представления значение логической переменной может быть определено в любой произвольный момент времени. При импульсном представлении это может быть сделано только в строго определенные моменты времени.

При потенциальном представлении возможен как **синхронный**, так и **асинхронный** съём информации. При импульсном представлении возможен только синхронный съём информации. Последнее определяет преимущества и недостатки этих методов представления логических переменных [38].



**Рис. B5.** Потенциальный способ представления логических уровней:  
 а – положительная; б – отрицательная логика



**Рис. B6.** Терминология описания цифровых сигналов

**Новичок:** *А какой из способов самый распространенный?*

Наибольшее распространение получил потенциальный способ представления логических переменных, использующий положительную логику.

## || **Сравниваем аналоговые и цифровые устройства**

**Новичок:** *Давайте теперь поговорим о достоинствах и недостатках электронных устройств. Ясно, что у каждого должны быть как достоинства, так и недостатки.*

Разумеется, достоинства и недостатки присущи всему в природе.

### **Достоинства аналоговых устройств:**

- ◆ принцип работы аналоговых устройств с большей степенью приближения отвечает природным процессам;
- ◆ множество способов построения узлов одинакового назначения;
- ◆ возможность работы аналоговых устройств в более широком диапазоне питающих напряжений, частот, выходных мощностей;

### **Недостатки аналоговых устройств:**

- ◆ выраженная нестандартность построения как отдельных узлов, так и завершеного объекта в целом;
- ◆ большое разнообразие комплектующих для создания электронных узлов;
- ◆ повышенное потребление энергии, обусловленное спецификой работы аналоговых устройств в области линейных участков переходных характеристик;
- ◆ возможность самовозбуждения узлов, работающих на повышенных частотах;
- ◆ повышенная сложность в налаживании и ремонте;

- ♦ малая защищенность от шумов и помех, дестабилизирующих факторов;

#### **Достоинства цифровых устройств:**

- ♦ простота и наглядность работы узлов цифровой техники;
- ♦ унификация элементов для построения цифровых устройств;
- ♦ возможность программного управления;
- ♦ повышенная надежность и экономичность;
- ♦ низкая чувствительность к шумам и помехам;

#### **Недостатки цифровых устройств:**

- ♦ меньшая информационная емкость цифровых сигналов;
- ♦ возможность работы в строго оговоренном интервале напряжений питания;
- ♦ ограниченный диапазон рабочих частот;
- ♦ зависимость предельной рабочей частоты, формы выходных сигналов от величины питающего напряжения;
- ♦ существенные искажения формы сигналов при работе на повышенных частотах;
- ♦ задержки сигналов при прохождении их через логические элементы;
- ♦ проблемы при работе цифровых микросхем совместно с индуктивными элементами;
- ♦ чувствительность микросхем к электростатическим разрядам или вносимым ими помехам.

## ГЛАВА 1

# ЗНАКОМСТВО С ПОКОЛЕНИЯМИ ЦИФРОВЫХ ИНТЕГРАЛЬНЫХ МИКРОСХЕМ

### || Транзистор в аналоговом и цифровом понимании

**Новичок:** *Что такое, в двух словах, транзистор в аналоговом и цифровом понимании?*

В **аналоговом понимании** транзистор — это управляемый резистор, величина тока через который задается током базы (для биполярных транзисторов) или напряжением на затворе (для полевых транзисторов).

В **цифровом понимании** транзистор — это переключатель (рубильник), включаемый подачей управляющего сигнала на базу или затвор транзистора.

**Новичок:** *Интересно, а в дотранзисторные времена существовали ли микросхемы?*

Как таковые микросхемы, конечно же, не существовали. Появление микросхем было обусловлено стремлением максимально снизить габариты и энергопотребление типовых узлов электронных устройств.

Кстати, для первых электронно-вычислительных машин, отличающихся малой надежностью, существовали взаимозаменяемые блоки, **например**, триггеры, выполненные на основе радиоламп и других элементов (резисторов, конденсаторов, диодов).

## Немного технической истории ||

**Новичок:** *Было бы интересно узнать об основных этапах развития цифровых микросхем.*

В исторической последовательности создание и совершенствование основных разновидностей цифровых микросхем представлено ниже.

### **Микросхемы на биполярных транзисторах**

**ТЛНС (НСТЛ, DCTL — Direct-coupled transistor logic)** — транзисторная логика с непосредственными связями (анонсирована в 1955 г., ныне не используется).

**ДЛ и ДТЛ (DL — Diode logic и DTL — Diode-transistor logic)** — диодная и диодно-транзисторная логика (создана в 1957–1962 гг., ныне не используется, заменена на ТТЛ).

**РТЛ и РЕТЛ (RTL — Resistor-transistor logic и RCTL — Resistor-capacitor-transistor logic)** — резисторно-транзисторная логика и резисторно-емкостная транзисторная логика (создана в 1959–1962 гг., ныне не используется, заменена на ТТЛ).

**ЭСЛ (ECL — Emitter-coupled logic)** — эмиттерно-связанная логика повышенного быстродействия на биполярных транзисторах, не входящих в режим насыщения (изобретена в 1956 г., внедрена в 1963 г., современные модификации работают до частот порядка 2 ГГц).

**ТТЛ (TTL — Transistor-transistor logic)** — транзисторно-транзисторная логика на многоэмиттерных биполярных транзисторах (создана в 1961–1963 гг., заменяется на ТТЛШ).



**И<sup>2</sup>Л** (ИИЛ, И2Л, ИЛ, I<sup>2</sup>L, I2L — Integrated injection logic) — интегрально-инжекционная логика (создана в 1968–1972 гг.).

**ТТЛШ** (TTLS — Transistor-transistor logic which used Schottky diode) — транзисторно-транзисторная логика на многоэмиттерных биполярных транзисторах с использованием диодов Шоттки (создана в 1969–1975 гг.).

### **Микросхемы на полевых транзисторах**

**МОП-логика** (металл-оксид-полупроводник, MOS, PMOS — P-type metal-oxide-semiconductor logic, NMOS — N-type metal-oxide-semiconductor logic) логика — на однотипных полевых транзисторах n-МОП или p-МОП типа (создана в 1963 г., сейчас не используется).

**КМОП-логика** (комплементарная МОП-логика, CMOS — Complementary metal-oxide-semiconductor logic) — на взаимодополняющих (комплементарных) полевых транзисторах n-МОП и p-МОП типа (запатентована в 1963 г., внедрена в 1968 г.).

**ИСЛ** — истоково-связанная логика на основе GaAs-полевых транзисторов с управляющим затвором Шоттки.

**Логика сверхвысокого быстродействия** на основе GaAs-полевых транзисторов с затвором Шоттки (техника СВЧ).

**Логика на полевых транзисторах с использованием углеродных нанотрубок** (CNTFET — Carbon nanotube field effect transistor), 2007 г.

### **Микросхемы, одновременно использующие полевые и биполярные транзисторы**

**БиКМОП** (BiCMOS — bipolar complementary metal oxide semiconductor) — интегральные микросхемы на основе SiGe с использованием биполярных и КМОП-транзисторов на одном кристалле (техника СВЧ до сотен ГГц).

**Новичок:** *Я где-то читал, что в полевых транзисторах с изолированным затвором управляющий затвор представляет собой тонкую пленку металла, изолированного от полупроводника (управляемого проводящего канала исток-сток). В зави-*

*симости от вида изоляции различают МДП- и МОП-транзисторы (металл — диэлектрик — полупроводник и металл — оксид — полупроводник). Интересно, чем же они различаются?*

**Оксид (соединение химического элемента с кислородом)** в зависимости от его химического состава и температуры можно отнести как к диэлектрикам, так и к полупроводникам. Граница между этими понятиями довольно условна.

В отношении полевых транзисторов пленка оксида, разделяющего слои полупроводника и затвора, разумеется, должна играть роль диэлектрика. В этой связи в качестве такой пленки используют высокоомные полупроводники, т. е. диэлектрики, **например**, оксид кремния  $\text{SiO}_2$ .

Развитие новых поколений логических элементов идет по пути освоения и внедрения новых конструкционных полупроводниковых материалов, использования баллистических транзисторов, явления низкотемпературной сверхпроводимости, новых схемотехнических решений (логика с различением знака, формы, дискретно стандартизированной длительности или амплитуды входных сигналов и т. д.), повышения степени интеграции элементов и их миниатюризации.

Не исключено также появление со временем новых логических элементов, работающих с использованием неэлектрических воздействий на чувствительный ключевой элемент: оптического, рентгеновского, механического, акустического, ультразвукового, магнитного, термического и т. д.

## **Транзисторная логика с непосредственными связями** ||

**Транзисторная логика с непосредственными связями** (ТЛНС, НСТЛ, DCTL — Direct-coupled transistor logic) — предшественник резисторно-транзисторной логики, основана на параллельном или последовательном соединении транзистор-

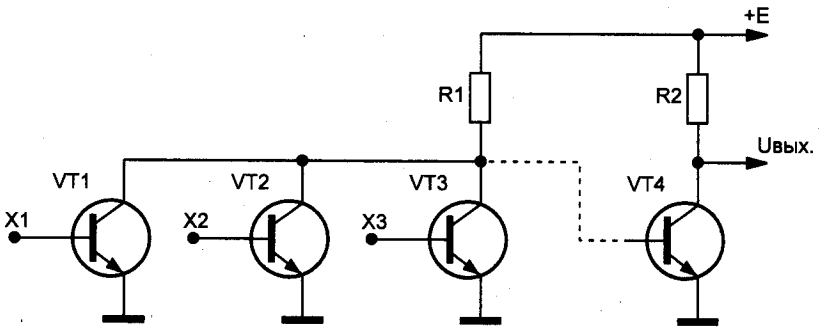


Рис. 1.1. Логический элемент ЗИЛИ-НЕ ТЛНС

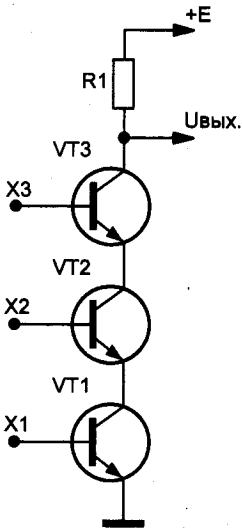


Рис. 1.2. Логический элемент ЗИ ТЛНС

ных ключей и использовании общей коллекторной нагрузки, **рис. 1.1** и **рис. 1.2**. При подаче логической единицы на базу одного (или нескольких транзисторов) элемента ИЛИ-НЕ, **рис. 1.1**, происходит его переключение. Выходной потенциал снижался до значения логического нуля (около 0,7 В).

**Новичок:** Каким образом можно было бы попроще, «на пальцах», объяснить принципы работы логических элементов?

Очень просто. Представьте себе, что транзистор — это обычный навесной замок, открываемый и закрываемый ключом. Теперь представим себе, что доступ к содержимому амбара, кладовой, сейфа должны иметь несколько человек независимо друг от друга. Как поступить?

Элементарно, Ватсон: все замки следует соединить в последовательную цепочку. Тогда любой человек, имеющий ключ, открыв свой замок, размыкает цепочку замков и получает доступ к содержимому хранилища. Такой способ доступа будет аналогом логического элемента ИЛИ (любой из входных управляющих сигналов переключает логический элемент).

**Новичок:** *А как быть с аналогом логического элемента И, когда логический элемент переключается только при условии, что на всех его входах имеются управляющие сигналы?*

Тоже просто. Представим себе, что на заветную дверцу навешено параллельно сразу несколько замков. Тогда открыть эту дверцу смогут лишь все хозяева хранилища, собравшись вместе. Небольшое отличие в этой аналогии: ключи у каждого из хозяев должны быть индивидуальные, неповторимые. В электронном аналоге все ключи для упрощения равнозначны.

#### **Достоинства ТЛНС:**

- ◆ конструктивная простота, минимум вспомогательных элементов;
- ◆ невысокие требования к питающему напряжению;
- ◆ малое энергопотребление;
- ◆ низкая стоимость.

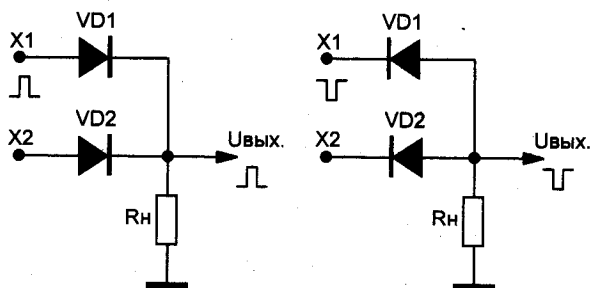
#### **Недостатки ТЛНС:**

- ◆ зависимость уровней сигналов с изменением сопротивления нагрузки или числа задействованных входов;
- ◆ низкая помехоустойчивость;
- ◆ низкое быстродействие.

## **Диодная логика** ||

**Диодная логика** (DL — Diode logic) — одна из самых первых и самых простых логик цифровой техники, состоящая исключительно из пассивных элементов — диодов и резисторов.

**Новичок:** *Скажите, а логические элементы на диодах могут работать как с положительными, так и с отрицательными входными напряжениями?*



*Рис. 1.3. Диодная схема логического элемента 2ИЛИ для работы с положительными и отрицательными напряжениями*

Да. На рис. 1.3 приведены электрические схемы логических элементов ИЛИ, построенных на диодах с использованием положительных и отрицательных напряжений.

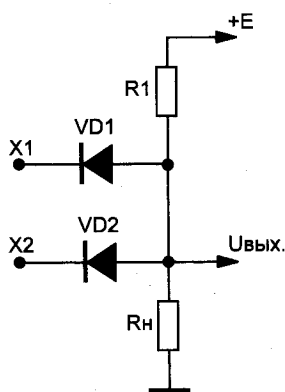
Если на входы диодов  $x_1$  и  $x_2$  подавать сигналы лог. 0, рис. 1.4, то диоды VD1 и VD2 будут закрыты и на выходе появится лог. 0. Если на один из входов, **например**, на X1, подать положительное напряжение лог. 1, а на X2 — лог. 0, то диод VD1 откроется и через нагрузку пойдет ток, на выходе у появится сигнал лог. 1. При этом диод VD2 будет закрыт.

**Новичок:** *А что значит, когда пишут «логический элемент 2И, 3И, 4И, 4ИЛИ» и т. д.?*

Цифра 2, 3, 4 обозначает количество равноценных входов логического элемента, а буквенное обозначение И, ИЛИ указывает на назначение логического элемента, о которых мы поговорим ниже.

На рис. 1.4 изображена электрическая схема логического элемента 2И, построенная на диодах VD1, VD2 и ограниченном резисторе R.

Если логические сигналы на одном из входов X1 и X2 или одновременно на двух входах элемента соответствуют лог. 0, то сигнал на выходе схемы будет также равен лог. 0. Это происходит потому, что один из диодов или оба диода будут открыты, и ток проходит от +E через резистор R, один или два диода, вход или два входа элемента к общей шине питания. При этом внутренние сопротивления входов малы  $R_{вн.вх.} < R_n$ . Если на входах



*Рис. 1.4. Электрическая диодная схема логического элемента 2И*

X1 и X2 появятся сигналы лог. 1, то на выходе у элемента также появляется сигнал лог. 1, т. к. диоды VD1, VD2 закрыты положительными напряжениями входных сигналов.

Количество входов элемента «И» зависит от количества диодов на входе элемента. При использовании двух диодов получится элемент «2И», а при трех диодах — «3И» и т. д. Максимальное количество входов логических микросхем не выше восьми.

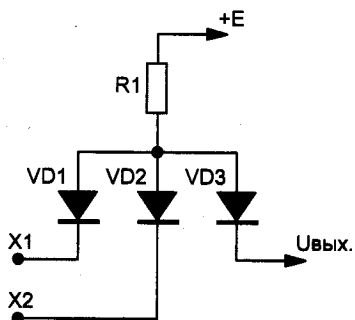
**Новичок:** *А если нужно нарастить количество входов?*

При необходимости дополнительно нарастить количество входов используют дополнительные микросхемы.

Еще замечу, что приведенная схема обладает таким недостатком, как смещение логических уровней на выходе микросхемы. Напряжение нуля и напряжение единицы на выходе схемы выше входных уровней на 0,7 В (для кремниевых диодов), что обусловлено падением напряжения на входных диодах.

**Новичок:** *А что делать с этим?*

Скомпенсировать это смещение уровней можно диодом, включенным на выходе схемы, **рис. 1.5.**

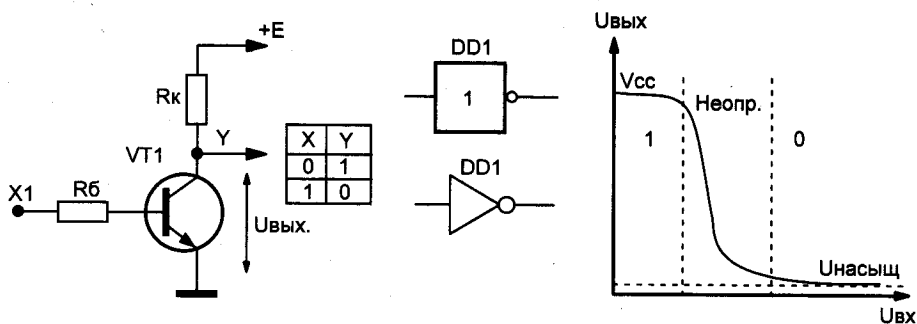


**Рис. 1.5.** Электрическая диодная схема логического элемента 2И с компенсацией смещения уровня

Для повышения быстродействия диодной логики предпринимались попытки замены кремниевых диодов на туннельные диоды, способные работать до гигагерцовых частот.

## || Резисторно-транзисторная и резисторно-емкостная транзисторная логика

Резисторно-транзисторная логика (РТЛ, RTL, Resistor-transistor logic) и резисторно-емкостная транзисторная логика (РЕТЛ, RCTL, Resistor-capacitor-transistor logic) основана на базе простых транзисторных ключей, **рис. 1.6.**



**Рис. 1.6.** Логический элемент НЕ на основе РТЛ, таблица истинности, его условные графические обозначения DIN (вверху) и ANSI (внизу) и переходная характеристика

**Новичок:** Они похожи. Но какие-то отличия должны быть?

Конечно, различия есть! Резисторно-емкостная транзисторная логика отличается от РТЛ тем, что на ее входах параллельно резисторам включены разделительные конденсаторы, рис. 1.7.

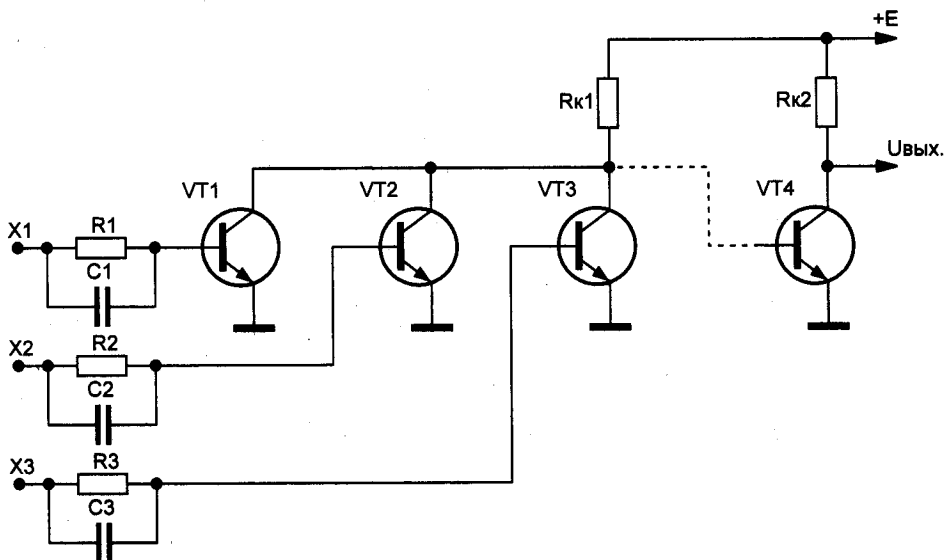
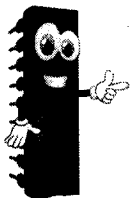


Рис. 1.7. Пример логической схемы РЕТЛ ЗИЛИ

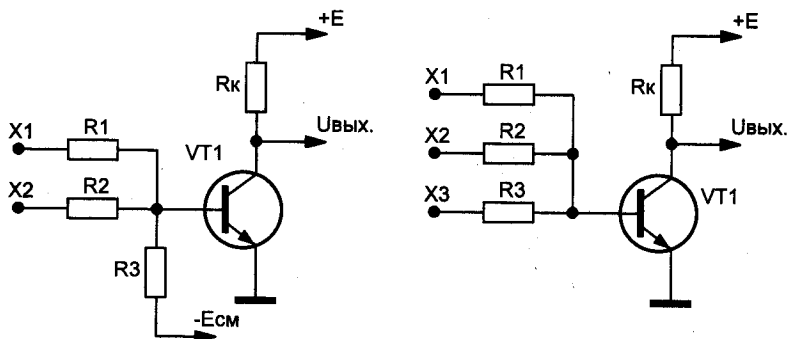
### ЭТО ИНТЕРЕСНО!



Поскольку разместить конденсаторы в объеме реальной микросхемы крайне затруднительно из-за ограничений по ее габаритам, роль конденсаторов выполняют **обратно смещенные полупроводниковые переходы**.

Коллектор транзисторного ключа РТЛ соединен через резистор с шиной питания, а эмиттер — с общей шиной. К базе транзистора VT1 по количеству входов элемента подключены резисторы, являющиеся входами, рис. 1.8.





**Рис. 1.8.** Элемент 2ИЛИ-НЕ на основе РТЛ (в позитивной логике), слева, и усовершенствованный элемент 3ИЛИ-НЕ на основе РТЛ, справа

Для обеспечения надежного запираания транзистора и повышения помехозащищенности в ряде случаев использовали **дополнительный источник отрицательного смещения** на базе  $-E_{см}$ .

В разных сериях напряжение питания  $E_{п}$  варьировалось от +3,5 (половина напряжения накала радиолампы) до 12 В. В последних модификациях  $E_{п} = +5$  В,  $E_{см} = -1,5$  В.

При отсутствии управляющего напряжения на всех входах транзистор VT1 закрыт, и на выходе микросхемы присутствует напряжение, близкое к напряжению питания — логическая единица.

При подаче управляющего сигнала на любой из входов микросхемы транзистор VT1 полностью открывается, выходное напряжение снижается до 0,7 В.

**Новичок:** *Вы говорите, что напряжение на полностью открытом транзисторе снижается до долей вольта. Но ведь это довольно много, в идеале, как было ранее сказано, это значение должно быть равным нулю.*

Совершенно верно. Падение напряжения на полностью открытом кремниевом биполярном транзисторе составляет именно доли вольта. Если бы мы использовали вместо крем-

ниевое транзистора германиевый, это напряжение было бы близко к десяткам-сотням милливольт. А если использовать полевой транзистор, то мы приблизимся практически к идеальному значению, т. е. к нулю (десяткам милливольт). С другой стороны, отношение напряжений на закрытом и открытом транзисторе настолько контрастно, что таким падением напряжения можно просто пренебречь.

#### **Достоинства РТЛ и РЕТЛ:**

- ♦ конструктивная простота;
- ♦ низкая стоимость.

#### **Недостатки РТЛ и РЕТЛ:**

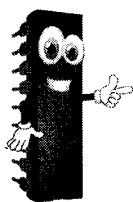
- ♦ высокая рассеиваемая мощность как на включенном ключе, так и на резисторах;
- ♦ нечеткий уровень логических сигналов (уровень логической единицы от  $\sim 0,9$  В до напряжения питания);
- ♦ крайне низкое быстродействие;
- ♦ низкая помехоустойчивость;
- ♦ сложность разработки;
- ♦ низкая нагрузочная способность выходов (обычно не более трех входов других элементов).

**Новичок:** *Я правильно понимаю, что в настоящее время РТЛ-логика вышла из употребления?*

Совершенно точно!

## **Диодно-транзисторная логика** ||

**Диодно-транзисторная логика** (ДТЛ, DTL, Diode-transistor logic) основана на использовании биполярных транзисторов, диодов и резисторов.



## ЭТО ИНТЕРЕСНО!

*Технология ДТЛ получила название благодаря реализации логических функций с помощью входных диодных цепей, а усиления и инверсии сигнала — с помощью транзистора.*

За счет замены входных резисторов РТЛ на диоды, **рис. 1.8** и **рис. 1.9**, значительно повысилось быстродействие логических элементов. Легко заметить, что левая часть схемы, **рис. 1.9**, представляет собой элемент И схемы диодной логики, **рис. 1.5**, а правая — элемент НЕ, **рис. 1.6**.

**Новичок:** *А нельзя ли еще больше упростить схему логических элементов РТЛ и повысить их быстродействие, заменив диоды на входе на короткозамкнутые перемычки?*

В принципе, если выходы всех логических элементов предыдущих каскадов подключены лишь к входу логического элемента РТЛ И, то такое подключение возможно. Однако есть **ограничение**: при нулевом уровне напряжения на любом из выходов предыдущих каскадов выходы всех каскадов принудительно соединяются с общей шиной питания («землей»).

Если сигналы с выходов предыдущих каскадов идут на управление еще каких-либо логических цепей это вызовет сбой в работе электронного устройства.

Как следует из описания простой диодной логики, далеко не все основные логические элементы могут быть реализованы на ее основе. В этой связи объяснимым было развитие этого направления с участием поначалу электронных радиоламп, а затем транзисторов. Диодно-транзисторная логика послужила **переходной ступенью** к созданию транзисторно-транзисторной логики (ТТЛ) и основой для создания современной транзисторно-транзисторной логики на диодах и транзисторах Шоттки (ТТЛШ).

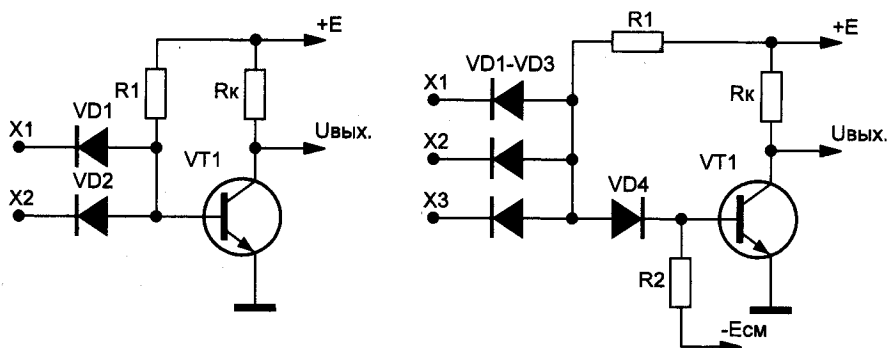


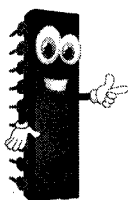
Рис. 1.9. Логические элементы 2И-НЕ и 3И-НЕ на основе ДТЛ

Основными причинами **инерционности электронных ключей**, выполненных на биполярных транзисторах, являются время рассасывания неосновных носителей из его базовой области и постоянная времени перезарядки выходной емкости.

**Новичок:** Скажите, а как проявляется эта самая инерционность и на чем она сказывается?

Проведем простую аналогию: у вас имеется обыкновенная лампа накаливания, та самая, которую изобрел мистер Эдисон. При включении ее в сеть яркость свечения лампы достигает своего максимума не мгновенно, а спустя некоторое время, когда вольфрамовая нить накаливания разогреется до заданной температуры.

То же самое, когда мы выключаем лампу, она гаснет не мгновенно, а излучает свет до тех пор, пока нить накаливания не остыла.



#### ПРИМЕЧАНИЕ.

Отмечу, что чем толще нить накаливания (чем мощнее лампа), тем больше время ее разогрева или остывания.

Если быстро-быстро включать-выключать лампу, она будет светить тусклым светом, а наш рубильник будет не в состоянии обеспечить 100%-ное ее включение и отключение.

В отношении электронного ключа, если мы начнем постепенно повышать скорость его переключения, через некоторый момент времени процессы включения/отключения просто сольются, ключ перестанет выполнять свою функцию. Таким образом, инерционность электронного ключа или логического элемента определяет его быстродействие. К сожалению, самостоятельно повысить быстродействие логических элементов, если только мы не работаем в научно-исследовательской лаборатории по их совершенствованию, нам не под силу.

#### **Достоинство ДТЛ:**

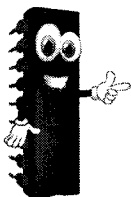
- ♦ высокая помехозащищенность благодаря высоким уровням логической единицы.

#### **Недостатки ДТЛ:**

- ♦ ограниченные функциональные возможности;
- ♦ среднее быстродействие;
- ♦ высокая потребляемая мощность.

## **Эмиттерно-связанная логика**

**Эмиттерно-связанная логика (ЭСЛ, ECL, Emitter-coupled logic)** — основана на использовании дифференциальных транзисторных каскадов. ЭСЛ самая быстродействующая из всех типов логики, поскольку транзисторы ЭСЛ работают в ненасыщенном линейном режиме.



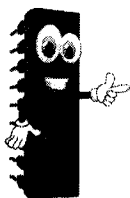
### **ЭТО ИНТЕРЕСНО!**

*Низкие значения логических перепадов в ЭСЛ, обусловленные применением эмиттерных повторителей на выходах схемы, нивелируют влияние паразитных емкостей на быстродействие.*

**Новичок:** *А каким образом влияют емкости на быстродействие логических элементов и откуда они берутся?*

Электрическая емкость всегда существует между, как минимум, двумя проводящими телами (проводниками). Для плоских пластин, как в случае простейшего конденсатора, она тем больше, чем больше диэлектрическая проницаемость материала, разделяющего пластины конденсатора, чем больше площадь этих пластин и, тем меньше, чем дальше разнесены эти пластины.

Если мы зарядим конденсатор до какого-либо напряжения и затем отключим источник заряда, конденсатор разрядится за время, приблизительно равное произведению  $RC$ , где  $C$  – емкость конденсатора, а  $R$  – сопротивление, на которое он разряжается.



### ВЫВОД.

*Чтобы ускорить время разряда конденсатора, т. е. повысить быстродействие логического элемента, мы должны уменьшить емкость, либо сопротивление, на которое он разряжается, чего и добиваются производители микросхем.*

Базовый элемент ЭСЛ, рис. 1.10, представляет собой **токовый ключ на двух транзисторах**, эмиттеры которых под-

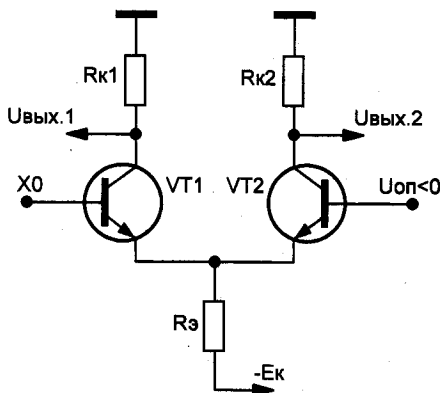


Рис. 1.10. Схема базового элемента ЭСЛ

ключены к минусовой шине питания через общий резистор. Коллекторная (плюсовая) шина питания микросхемы заземлена. На базу одного из транзисторов, **например**, VT2 подано опорное напряжение  $U_{оп}$ .

Подача на вход (базу) другого транзистора VT1 управляющего напряжения вызовет перераспределение тока через общий резистор в эмиттерной цепи. Поскольку транзисторы работают в линейном режиме и не входят в режим насыщения, переходные процессы в них минимизированы.

Реальные элементы ЭСЛ, **рис. 1.11**, состоят их трех частей:

- ♦ ключевых элементов;
- ♦ термокомпенсированного источника опорного напряжения (напряжения сравнения)  $U_{оп}$ ;
- ♦ эмиттерных повторителей, позволяющих получать инвертированный и неинвертированный выходные сигналы.

**Новичок:** *А известны ли попытки заменить в ЭСЛ-логике биполярные транзисторы на полевые, создав тем самым истоково-связанную логику?*

Да, подобные логические элементы уже существуют: это **истоково-связанная логика (ИСЛ)** на основе GaAs-транзисторов с управляющим затвором Шоттки. Такие элементы рассмотрены далее, в разделе «Истоково-связанная логика на основе GaAs-полевых транзисторов с управляющим затвором Шоттки».

Схема, **рис. 1.11, слева**, одновременно является элементом 4ИЛИ-НЕ и 4ИЛИ; ее условное графическое обозначение приведено на **рис. 1.11, справа**.

**Достоинства ЭСЛ:**

- ♦ высокое быстродействие при средней потребляемой мощности и сверхвысокое быстродействие при большой потребляемой мощности;
- ♦ высокая стабильность динамических параметров при изменении температуры и напряжения питания;
- ♦ высокий коэффициент разветвления по входам — до 12;

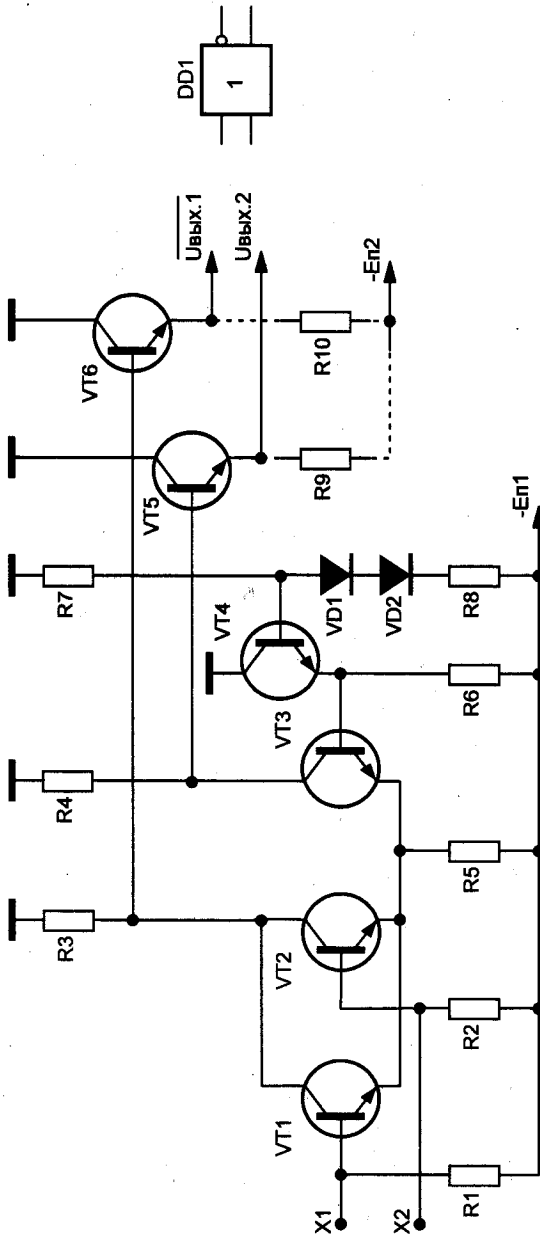


Рис. 1.11. Схема элемента 2ИЛИ-НЕ и 2ИЛИ ЭСЛ и его условное графическое обозначение



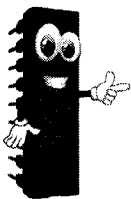
- ♦ высокий коэффициент разветвления по выходу — до 15 и даже до 100 (высокая нагрузочная способность);
- ♦ возможность работы на низкоомные согласованные линии связи и нагрузки;
- ♦ наличие выходов инвертированного и неинвертированного сигналов;
- ♦ потребляемый элементом ЭСЛ ток не меняется при переключении его ключей независимо от частоты;
- ♦ малая мощность переключения;
- ♦ использование биполярной технологии изготовления.

#### **Недостатки ЭСЛ:**

- ♦ работа в области отрицательных потенциалов и, как следствие, полная несовместимость с микросхемами ТТЛ и КМОП;
- ♦ относительно большое энергопотребление при работе на повышенных частотах (свыше 25 мВт);
- ♦ сравнительно низкая помехоустойчивость;
- ♦ низкая степень интеграции.

**Новичок.** *А можно ли увеличить быстродействие этих микросхем или это уже предел?*

Дальнейшее повышение быстродействия элементов ЭСЛ может быть достигнуто только путем уменьшения их входной и выходной емкости, что и было реализовано в ЭСЛ-элементах следующего поколения — Э<sup>2</sup>СЛ. Для этого пришлось отказаться от эмиттерных повторителей в выходных цепях элемента и обеспечить их перенос во входные цепи.



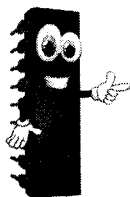
#### **ЭТО ИНТЕРЕСНО!**

*За счет этого решения емкость нагрузки эмиттерного повторителя, т. е. входная емкость токового коммутатора при пересчете в его входную цепь, уменьшается на один-два порядка (на величину коэффициента передачи биполярного транзистора).*

Другим способом повышения быстродействия элементов ЭСЛ является уменьшение уровня логического перепада и напряжения питания, что одновременно снижает ее помехоустойчивость. Это решение использовано при разработке мало-сигнальной ЭСЛ (МЭСЛ) [38].

## Транзисторно-транзисторная логика

**Транзисторно-транзисторная логика (ТТЛ, TTL, Transistor-transistor logic)** построена на основе биполярных транзисторов и резисторов.



### ЭТО ИНТЕРЕСНО!

*В отличие от прародительской резисторно-транзисторной и диодно-транзисторной логики транзисторы ТТЛ используются не только для выполнения логических функций, но и для усиления выходного сигнала.*

Микросхемы ТТЛ за счет применения биполярных транзисторов обладают высоким быстродействием и, как следствие, высоким энергопотреблением.

Базовый логический элемент ТТЛ повторяет структуру ДТЛ микросхем, но вместо входной диодной сборки в нем использован многоэмиттерный транзистор VT1, к коллекторному выходу которого подключен транзистор VT2, выполняющий функцию инвертирующего усилителя, **рис. 1.12**.

**Недостатком** ТТЛ-элемента, **рис. 1.12**, является его низкая экономичность, поэтому для снижения энергопотребления и повышения быстродействия при сохранении нагрузочной способности используют более сложные инверторы, **рис. 1.13**.

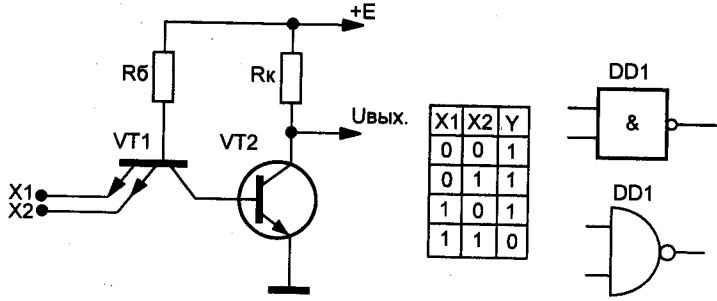


Рис. 1.12. Электрическая схема логического элемента 2И-НЕ, его условные графические обозначения и таблица истинности

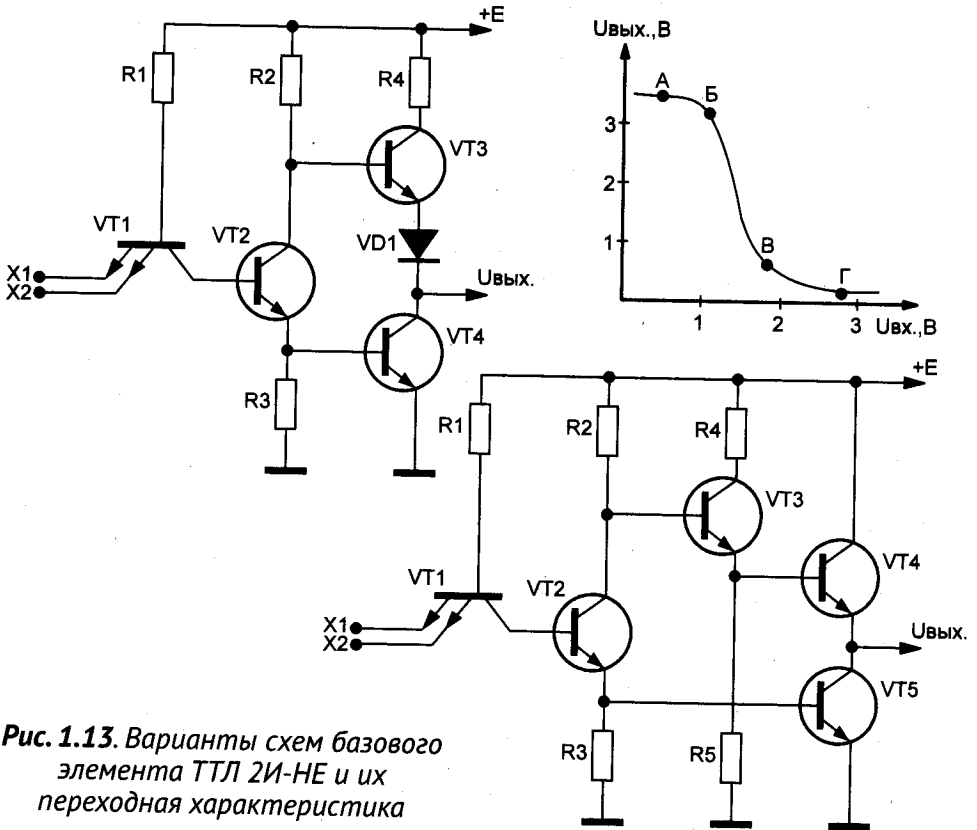


Рис. 1.13. Варианты схем базового элемента ТТЛ 2И-НЕ и их переходная характеристика

**Новичок:** *А что будет, если в выходном каскаде ТТЛ-элемента использовать не биполярный, а полевой транзистор?*

Вполне очевидный вопрос. Получится электронный прибор — логический элемент, вобравший в себя положительные свойства биполярных и полевых транзисторов. Впрочем, такие логические элементы уже давно выпускают промышленно, см. далее п. «БиКМОП логика» (*стр. 74*). Задержка в их появлении была обусловлена технологическими проблемами создания на единой подложке столь разнородных элементов, как биполярные, а полевые транзисторы.

Для защиты входных цепей от входного напряжения отрицательной полярности, возникающие в результате переходных процессов и помех, эмиттеры транзистора VT1 обычно соединяют с общим проводом через диоды, открытые для входных сигналов отрицательной полярности.

**Новичок:** *А который из входов логического элемента (транзистор VT1) на рис. 1.12 главный, ведь один из эмиттеров этого транзистора нарисован дальше, а другой ближе относительно коллектора?*

Все входы логических элементов И, ИЛИ, ИСКЛЮЧАЮЩЕЕ ИЛИ равноценны и их можно подключать в любом порядке, работа схемы от этого не пострадает. *Что касается исполнения рисунка, то это дань исторической традиции обозначения подобных элементов.*

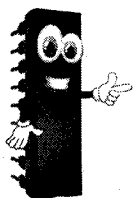
В исходном состоянии транзисторы VT2, VT4, **рис. 1.13, слева**, закрыты, транзистор VT3 — открыт. Диод VD3 открыт; на выходе элемента напряжение составляет примерно 3...4 В (точка А). При плавном возрастании напряжения на эмиттерах VT1 транзистор VT2 начинает открываться, а транзистор VT3 плавно закрываться (участок А-Б). Дальнейшее увеличение входного напряжения приводит к тому, что транзистор VT2 все более открывается, напряжение на R3 тоже возрастает, открывается транзистор VT4.

Эмиттерный переход транзистора VT4 шунтирует резистор R3. Транзистор VT2 резко открывается, а напряжение на выходе элемента уменьшается (участок Б-В, все транзисторы открыты и находятся в активном режиме). Если продолжать увеличивать входное напряжение, то транзисторы VT2 и VT4 перейдут в режим насыщения (участок В-Г), а транзистор VT3 закроется, значение выходного напряжения станет равным напряжению насыщения транзистора VT4, а ток будет ограничен резистором R4 [19].

Переходный участок Б-В можно использовать для усиления аналоговых сигналов. На небольшом его линейном участке усиление аналоговых сигналов происходит с минимальными нелинейными искажениями. С выходом за пределы этого участка искажения возрастают. В работе на переходном участке микросхема потребляет максимальную мощность и ощутимо греется.

**Новичок:** *Если у ТТЛ-элемента, показанного на рис. 1.13, сделать дополнительный управляющий вход от базы транзистора VT1 или VT2, то можно ли будет такой логический элемент использовать в качестве выходного каскада маломощного усилителя низкой частоты?*

Если не учитывать специфику включения входного транзистора VT1, то выходной каскад ТТЛ-логического элемента действительно напоминает выходной каскад простейшего усилителя низкой частоты. Однако вряд ли стоит ожидать у такого усилителя выдающихся показателей в плане высокого качества звучания, ведь его структура и режим работы изначально ориентированы на работу только с логическими сигналами.

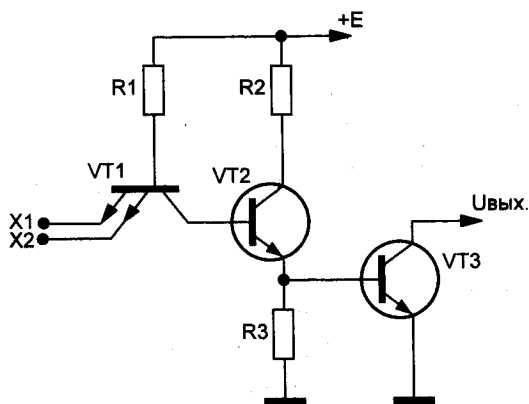


### ЭТО ИНТЕРЕСНО!

*Впрочем, вы можете самостоятельно проверить свою идею на макете, либо использовать одну из программ схемотехнического моделирования.*

Для повышения нагрузочной способности логического элемента и обеспечения возможности работы его выходного каскада при повышенном напряжении в выходном каскаде микросхемы используют **транзистор, коллектор которого никуда не подключен**. Такой вывод называют **открытым**.

На **рис. 1.14** показана упрощенная схема ТТЛ-элемента с открытым коллектором. Коллектор транзистора подключается к основному или вспомогательному источнику питания через внешнее нагрузочное сопротивление — светодиод (с гасящим сопротивлением), обмотку реле и т. п.



*Рис. 1.14. Схема ТТЛ-элемента с открытым коллектором*

#### **Достоинства ТТЛ:**

- ♦ простота технической реализации, дешевизна;
- ♦ относительно высокое быстродействие;
- ♦ среднее энергопотребление.

#### **Недостатки ТТЛ:**

- ♦ малый коэффициент разветвления;
- ♦ более низкая помехоустойчивость по сравнению с ДТЛ.

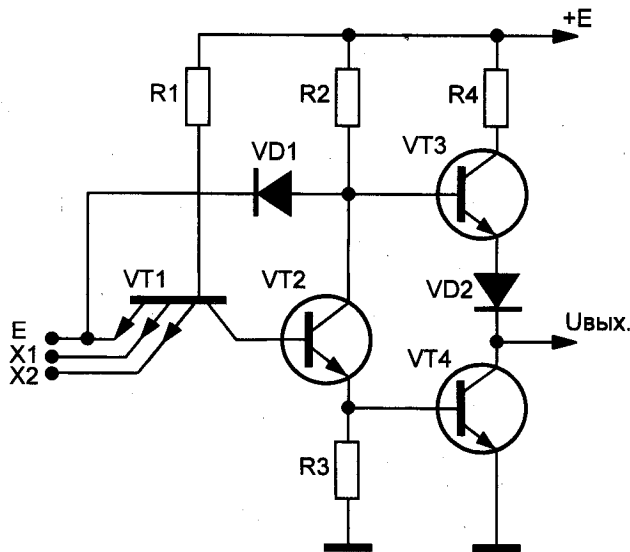
## Буферные элементы ТТЛ на три состояния

Современные интегральные схемы зачастую имеют дополнительный вход управления EZ, позволяющий переводить эти микросхемы в состояние «Отключено» (так называемое **третье состояние микросхем, высокоимпедансное или z-состояние**).

**Новичок:** *А для чего нужно это третье состояние микросхемы?*

Оно позволяет повысить экономичность цифровых устройств, обеспечить мгновенные их перевод в состояние «сна» («Sleep») и мгновенный вывод из этого состояния, либо оперативно производить реконфигурацию цифровых устройств.

**Пример** базового элемента ТТЛ с возможностью его переключения в третье состояние приведен на **рис. 1.15**. Этот элемент помимо обычных входов управления имеет дополнительный управляющий вход E (Z, EZ).



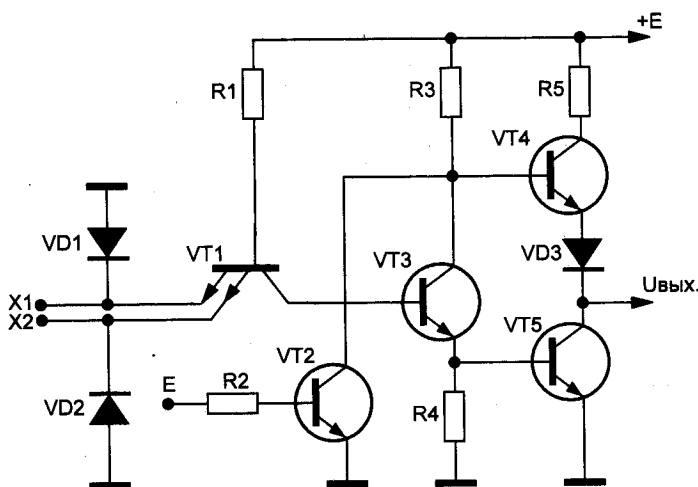
**Рис. 1.15.** Базовый элемент 2И-НЕ на ТТЛ с выходом на три состояния

При подаче на этот вход напряжения логического нуля диод VD1 подключается к общей шине питания. Вход выходного каскада логического элемента запирается, устройство переходит в высокоимпедансное состояние и более не потребляет ток от источника питания (на самом деле микросхема все же потребляет незначительный ток через резистор R1 и переход эмиттер-база транзистора VT1), а также цепочку R2, VD1.

**Новичок:** *А не проще ли перевести логический элемент в «третье состояние» просто отключив его питание?*

Ответ достаточно очевиден: нет, а вот почему, попробуйте сообразить сами. Заодно решите вопрос, можно ли реализовать вашу идею, внося какие-либо усовершенствования в схему логического элемента. Если вы успешно решите эту проблему, считайте, что патент на изобретение уже в вашем кармане!

**Вариант входной цепи переключения элемента ТТЛ в третье состояние** показан на рис. 1.16. Отключение элемента происходит при подаче сигнала логической единицы на его управляющий вход E (Z, EZ).



**Рис. 1.16.** Вариант схемы элемента 2И-НЕ на ТТЛ с выходом на три состояния



## Интегральная инжекционная логика И<sup>2</sup>Л

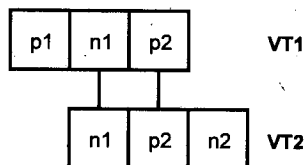
Интегральная инжекционная логика И<sup>2</sup>Л является развитием логики с непосредственными связями между транзисторами (НСТЛ, или MTL — Merged Transistor Logic, а также DCTL — Direct-Coupled Transistor Logic). В свою очередь, НСТЛ можно рассматривать как упрощенный вариант РТЛ, в котором отсутствуют резисторы между выходом (коллектором) n-p-n транзистора и входом (базой) следующего.

**Основой элементов И<sup>2</sup>Л** является транзисторный ключ с инжекционным питанием, состоящий из транзистора VT2 структуры n-p-n и генератора тока инжекции на транзисторе VT1 структуры p-n-p.

**Новичок:** Читал, что в транзисторных ключах элементов И<sup>2</sup>Л используют особые четырехслойные полупроводниковые структуры. Можно о них рассказать подробнее?

Эти структуры можно условно представить в виде двух трехслойных транзисторных структур n-p-n и p-n-p, **рис. 1.17**. Транзистор VT1 является **инжектором**. Поскольку область  $n_1$  у транзисторов VT1 и VT2 общая, эмиттер транзистора VT2 должен быть соединен с базой транзистора VT1.

Наличие общей области  $p_2$  приводит к необходимости соединения базы транзистора VT2 с коллектором транзистора VT1. Транзистор VT2 играет роль **инвертора**, имеющего несколько выходов с открытым коллектором, **рис. 1.18**.



**Рис. 1.17.** Эквивалентная схема представления И<sup>2</sup>Л элемента в виде двух трехслойных транзисторных структур

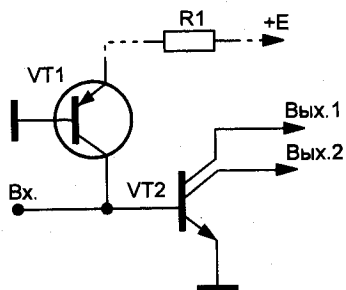


Рис. 1.18. Схема базового элемента И<sup>2</sup>Л

### Преимущества И<sup>2</sup>Л:

- ♦ относительно высокое быстродействие;
- ♦ высокая степень интеграции и экономичность;
- ♦ низкое напряжение питания: 1...3 В.

### Недостатки И<sup>2</sup>Л:

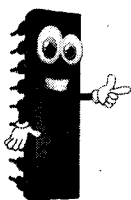
- ♦ малый перепад напряжений между логической единицей и нулем;
- ♦ чувствительность к помехам;
- ♦ максимальные рабочие частоты до 50 МГц;
- ♦ коэффициент объединения по входам равен 1;
- ♦ коэффициент разветвления по выходам — до 5;
- ♦ несовместимость с логическими микросхемами иного построения.

## Транзисторно-транзисторная логика с диодами Шоттки

Транзисторно-транзисторная логика с диодами Шоттки является развитием элементов ТТЛ, а, говоря точнее, элементов ДТЛ. За счет использования в ней диодов и транзисторов Шоттки удалось существенно повысить быстродействие микросхем (в 3...5 раз) при одновременном снижении потребляемой мощности (до 4 раз). Недостатком микросхем ТТЛШ в сравнении с ТТЛ является меньшая помехоустойчивость из-за меньшего размаха выходного напряжения.

**Новичок:** Поясните, пожалуйста. Что это такое: транзистор Шоттки и диод Шоттки?

**Транзистор Шоттки** представляет собой обычный биполярный транзистор между базой и коллектором которого включен диод Шоттки (см. рис. 3.9 «Схема простейшего электронного ключа на транзисторе Шоттки»).



### ПРИМЕЧАНИЕ.

Диод Шоттки отличается от других диодов тем, что для его создания используется переход металл-полупроводник, а не p-n переход полупроводник-полупроводник. В силу этих причин он имеет малое падение напряжения на открытом переходе и высокое быстродействие.

На рис. 1.19 и рис. 1.20 приведены примеры электрических схем логических элементов ТТЛШ и их таблицы истинности.

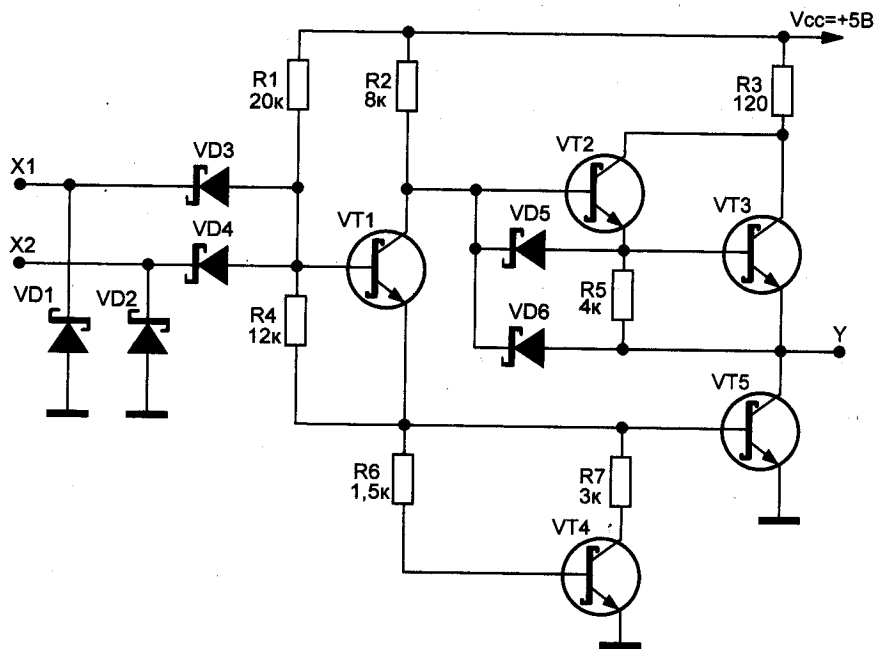


Рис. 1.19. Электрическая схема элемента 2И-НЕ ТТЛШ (LS-TTL)

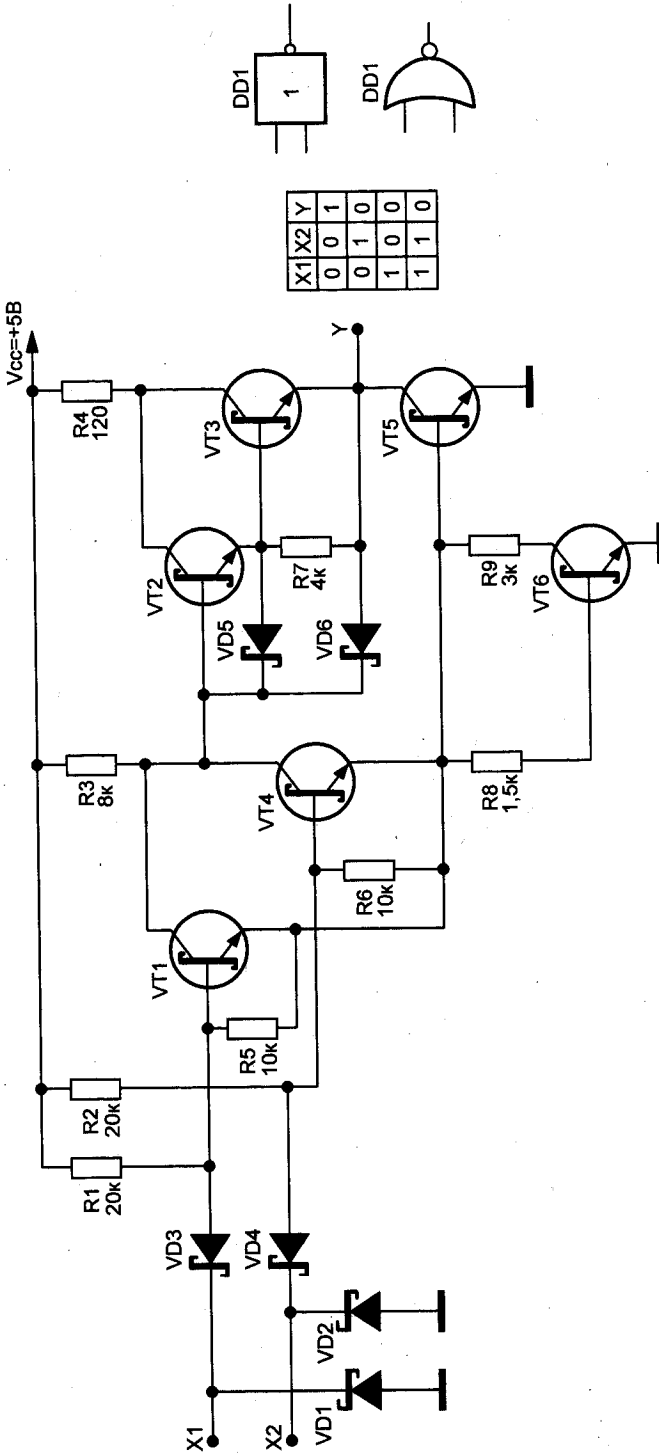


Рис. 1.20. Электрическая схема элемента 2ИЛИ-НЕ ТТЛШ (LS-TTL), его условные графические обозначения и таблица истинности

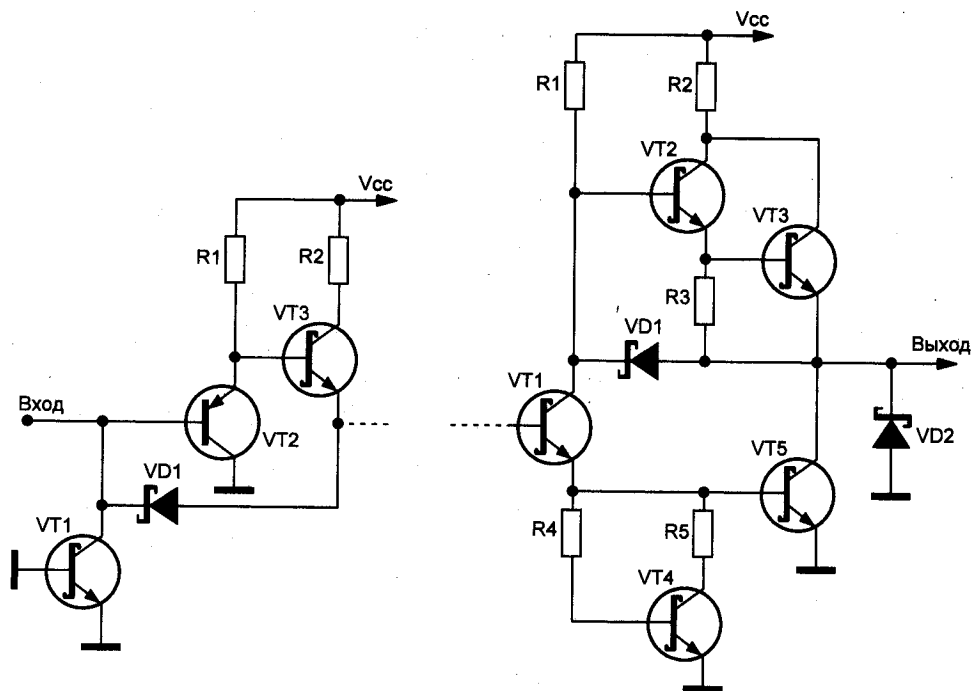


Рис. 1.21. Входной и выходной каскады микросхем ТТЛШ

Особенности построения входных и выходных каскадов микросхем ТТЛШ, которые следует учитывать при их эксплуатации, отображены на рис. 1.21.

В последние годы микросхемы ТТЛ и ТТЛШ вытесняются более экономичными КМОП-микросхемами. Почти единственным преимуществом ТТЛ и ТТЛШ-микросхем остается их высокий выходной ток.

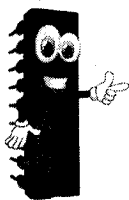
## || Особенности эксплуатации ТТЛ и ТТЛШ-микросхем

Для ТТЛ-микросхем напряжение источника питания традиционно неизменно:  $+5\text{ В} \pm 5\%$ . Предельное не повреждающее микросхему напряжение питания —  $7\text{ В}$ . Каждый вход ТТЛ-микросхемы потребляет ток  $40\text{ мкА}$ , когда на его входе

поддерживается логическая 1, и отдает ток 1,6 мА при значении входного сигнала, равного логическому 0. Каждый выход логического элемента способен отдать ток величиной 0,4 мА и принимать ток величиной не менее 16 мА. Поэтому к входам и выходам можно подключить до 10 логических элементов ТТЛ (нагрузочная способность по выходу 10).

**Новичок:** *Почему при работе устройств цифровой логики наблюдаются интенсивные радиопомехи, особенно отчетливо заметные на экране телевизора, работающего с комнатной антенной?*

Все дело в специфике цифровых сигналов: импульсы прямоугольной и иной формы, отличной от синусоиды, содержат неисчислимое количество гармоник, частоты которых нередко попадают в полосу приема теле- или радиоприемника. Если входной полезный сигнал приемника слаб, а цифровое устройство расположено в непосредственной близости от приемника, при приеме будут наблюдаться заметные помехи.

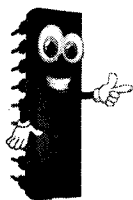


### ЭТО ИНТЕРЕСНО!

*Недаром подобные устройства используют в качестве своеобразных глушилок радиосигналов. Особенно выраженным эффект постановки радиопомех может наблюдаться в том случае, если проводники, соединяющие выводы цифровых микросхем, вкупе с монтажной емкостью случайно образуют LC-резонансный контур, существенно усиливающий сигнал одной из гармоник.*

При работе ТТЛ-логики наблюдаются достаточно сильные всплески токов (особенно на выходе), которые могут создавать паразитные наводки в цепях питания, приводя к сбоям в работе ТТЛ элементов.

Микросхемы повышенного быстродействия в момент переключения за счет крутых фронтов импульсов создают высокочастотные помехи во входных цепях рядом расположенных микросхем, особенно микросхем среднего или пониженного быстродействия, которые имеют повышенные значения входных и выходных сопротивлений.



### СОВЕТ.

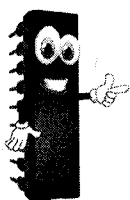
*В этой связи целесообразно применять раздельное питание таких микросхем и разносить их подальше от быстродействующих микросхем. В ряде случаев от наводок по входным цепям помогают заземленные экраны.*

Питание ТТЛ-микросхем организуется в виде двух шин (обычно из медных или латунных полос) с короткими отводами печатных дорожек к выводам питания. При многослойном монтаже для шин питания выделяют отдельные слои. Применение разветвленных дорожек питания запрещено.

Между шинами питания у каждой микросхемы устанавливают блокировочные конденсаторы емкостью 10–100 нФ с малой паразитной индуктивностью (керамические или слюдяные). Минимальная емкость, количество блокировочных конденсаторов определяется инструкцией по монтажу ТТЛ-микросхемы. К шине питания подключают электролитический конденсатор емкостью не менее 47 мкФ.

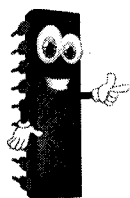
Зачастую при использовании ТТЛ-микросхем остаются не используемые входы ТТЛ-элементов. Если по логике работы на входе необходим нулевой сигнал, то неиспользуемые входы соединяют с общей шиной питания.

Для ТТЛ-микросхем неиспользуемые входы можно не подключать, но из-за паразитной емкости будет появляться задержка прохождения сигнала (до 2 нс на один вход), а на неиспользуемые входы могут наводиться помехи.

**ВНИМАНИЕ!**

*У микросхем ТТЛШ оставлять не подключенными неиспользуемые входы запрещено, поскольку эти микросхемы особенно подвержены наводкам.*

Можно также соединить вместе используемые неиспользуемые входы, но это увеличит резистивно-емкостную нагрузку на источник сигнала и увеличит время задержки.

**СОВЕТ.**

*Неиспользуемые входы можно присоединить к выходу инвертирующего элемента, входы которого подсоединяются к общему проводу.*

*Неиспользуемые входы можно присоединить к источнику питания через резистор 1–2 кОм — для одних серий (количество одновременно подключаемых входов к одному резистору и величина этого сопротивления регламентируются соответствующими инструкциями) или непосредственно к питанию — для других.*

Открытые выводы логических элементов однотипных микросхем для повышения нагрузочной способности можно объединять. Логическая функция, реализуемая путем соединения выходов отдельных микросхем, называется монтажной логикой.

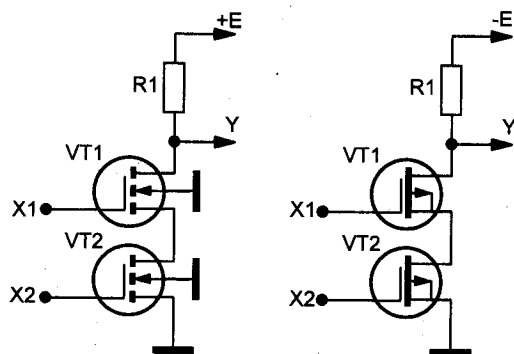
## **МОП-логика на полевых транзисторах**

**МОП-логика на полевых транзисторах** (металл-оксид-полупроводник, MOS, PMOS — P-type metal-oxide-semiconductor logic, NMOS — N-type metal-oxide-semiconductor logic) базиру-



ется на полевых транзисторах. В свою очередь МОП-логика на полевых транзисторах подразделяется на NMOS и PMOS, в которых используются полевые транзисторы с индуцированным каналом n- и p-типа, соответственно (n — от слова negative; и p — от слова positive). Общая шина питания NMOS- и PMOS-логики соединяется с отрицательным и положительным, соответственно, полюсом источника питания.

Базовым элементом данной технологии является **схема И-НЕ**, **рис. 1.22**. Логическое умножение осуществляется за счет последовательного соединения каналов полевых транзисторов. Канал между истоком и стоком в NMOS-транзисторе проводит в случае, когда на его затвор (вход схемы) подается положительный относительно подложки потенциал. Логический элемент изменяет свое состояние (переключается) в случае, когда на оба входа подаются управляющие сигналы уровня логической единицы.



**Рис. 1.22.** Логический элемент И-НЕ NMOS-технологии (слева) и PMOS-технологии (справа)

Функция **ИЛИ-НЕ**, **рис. 1.23**, реализуется при параллельном соединении нескольких (по числу входов) таких транзисторов: при подаче хотя бы на один вход уровня логической единицы на выходе элемента будет напряжение порядка 0,2 В. **Схема инвертора**, **рис. 1.24**, строится на базе одного полевого транзистора.

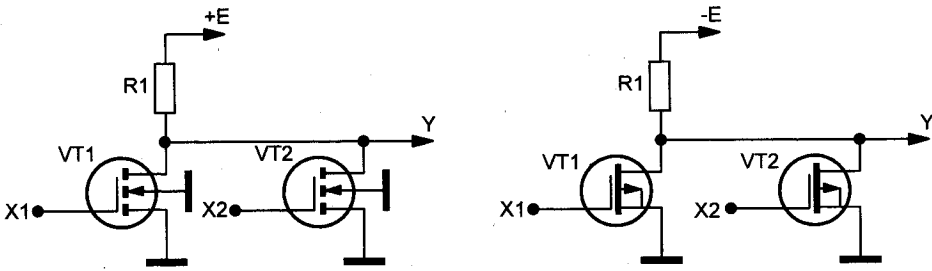


Рис. 1.23. Логический элемент 2ИЛИ-НЕ NMOS-технологии (слева) и PMOS-технологии (справа)

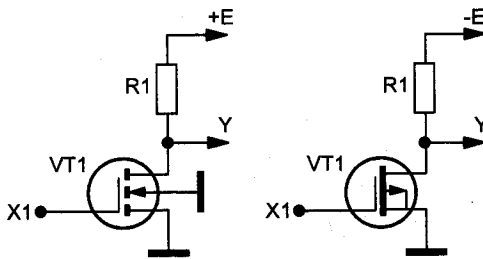


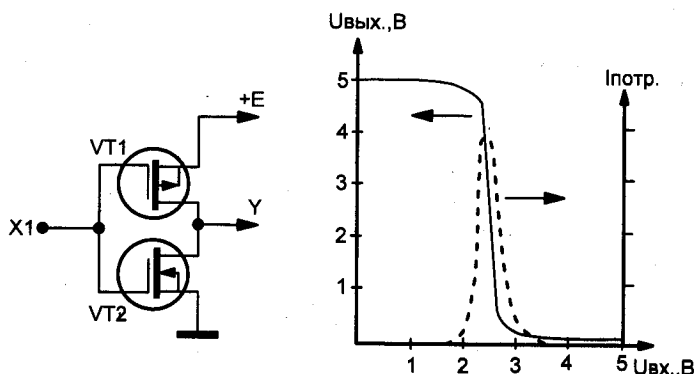
Рис. 1.24. Логический элемент НЕ NMOS-технологии (слева) и PMOS-технологии (справа)

## КМОП-логика на комплементарных полевых транзисторах

**КМОП-логика** (комплементарная структура металл-оксид-полупроводник; англ. CMOS, complementary metal-oxide-semiconductor) — используют полевые транзисторы с изолированным затвором с каналами разной проводимости. Отличительной особенностью КМОП-логики является очень малое энергопотребление в статическом режиме (менее 1 мкА).

Потребление энергии происходит лишь во время переключения состояния элементов микросхемы, **рис. 1.25**, особенно большой ток потребляется при работе микросхемы на предельных частотах переключения (единицы мегагерц).

**Новичок:** Что такое комплементарная структура?



**Рис. 1.25.** Ключевой элемент микросхем семейства КМОП и его типичная переходная характеристика

**Комплементарность** — это взаимодополняемость. Комплементарным, **например**, можно считать союз мужчины и женщины. Комплементарная МОП-структура представляет собой сочетание полевых транзисторов с каналами n- и p-типа, соединенных последовательно.

Напряжение питания КМОП-микросхем в зависимости от их серийных особенностей может лежать в пределах от 2 до 18 В.

Ключевой элемент микросхем семейства КМОП на комплементарной структуре металл-оксид-полупроводник и его типичная переходная характеристика приведены на **рис. 1.25**.

**Новичок:** *Поскольку с ростом частоты переключения КМОП-элемента потребляемый микросхемой ток растет, можно ли использовать это свойство КМОП-микросхемы для создания простых аналоговых частотомеров, включив в цепь питания микросхемы микроамперметр?*

В принципе такое решение на первый взгляд вполне обосновано. Вопрос лишь в том, насколько линейно выполняется зависимость тока потребления от частоты входного сигнала и какова будет погрешность измерений, если форма сигнала будет отличаться от прямоугольной.

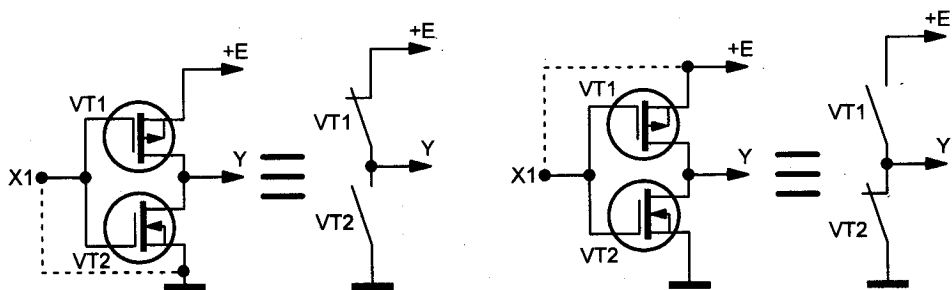


Рис. 1.26. Логический элемент НЕ КМОП-технологии (инвертор)

Для КМОП-инвертора (элементарного ключевого элемента), **рис. 1.26**, при входном сигнале уровня логического нуля транзистор VT1 будет открыт, а VT2 закрыт. Выход инвертора будет подключен через проводящий канал транзистора VT1 к источнику питания, на выходе инвертора будет состояние логической единицы. При наличии на входе инвертора логической единицы транзистор VT1 будет закрыт, а транзистор VT2 открыт. Следовательно, на выходе инвертора будет уровень логического нуля.

## Внутреннее устройство цифровых микросхем КМОП

Рассмотрим элемент 2И-НЕ КМОП-микросхемы, **рис. 1.27** и **рис. 1.28**. В этом логическом элементе использованы комплементарные полевые транзисторы. Транзисторы с каналом p-типа (VT1, VT2) соединены параллельно и подключены к положительному полюсу источника питания, транзисторы с каналом n-типа (VT3, VT4) соединены последовательно.

При напряжении питания 9 В и входном напряжении 2 В и менее, **рис. 1.27**, транзисторы VT1 и VT2 открыты, поскольку напряжение на участках затвор — исток составляет не менее 7 В.

Напряжение на таких же участках транзисторов VT3 и VT4 недостаточно для их открывания, поэтому на выходе элемента будет напряжение, почти равное напряжению питания, т. е.

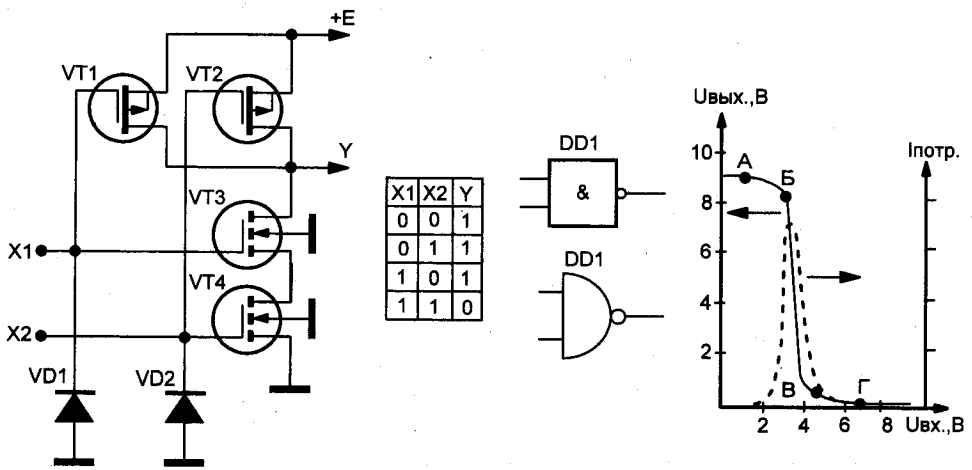


Рис. 1.27. Схема КМОП-элемента 2И-НЕ, его условные графические обозначения, его переходная характеристика и таблица истинности

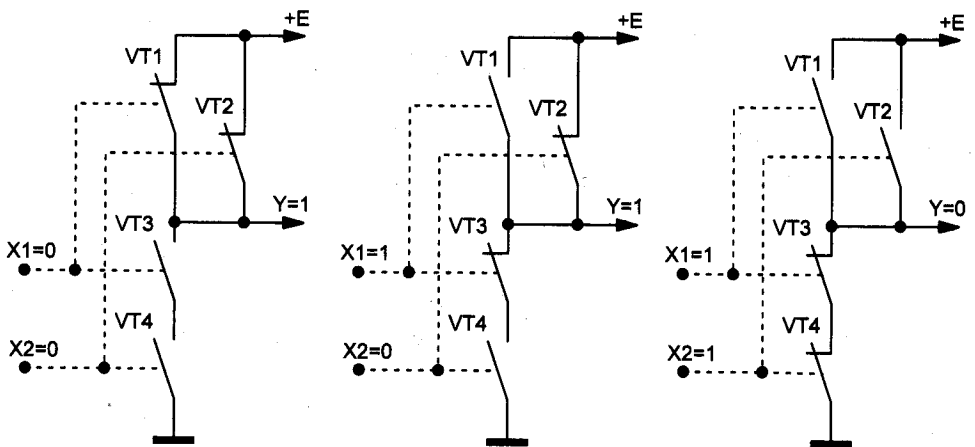


Рис. 1.28. Эквивалентная схема КМОП-элемента, реализующего операцию 2И-НЕ

около 9 В (точка А). По мере увеличения входного напряжения транзисторы VT3 и VT4 начинают открываться, а VT1 и VT2 закрываются.

На участке А-В этот процесс происходит сравнительно плавно, а на участке В-В он ускоряется и наиболее линеен. В точке В транзисторы VT1 и VT2 почти полностью закрыты, а транзисторы VT3 и VT4 открыты. Выходное напряжение при

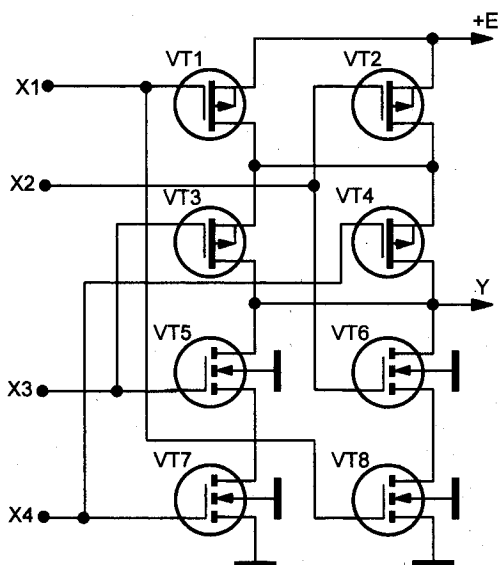
дальнейшем увеличении напряжения на входах стремиться к нулю (точка Г).

На рис. 1.29 – рис. 1.32 в порядке сопоставления приведены схемы ряда КМОП-элементов.

**Новичок:** *А что произойдет, если на вход КМОП-элемента мы подадим напряжение подпитки, равное половине напряжения источника питания, и, одновременно, аналоговый сигнал малой амплитуды? Будет ли способна работать наша схема в качестве усилителя?*

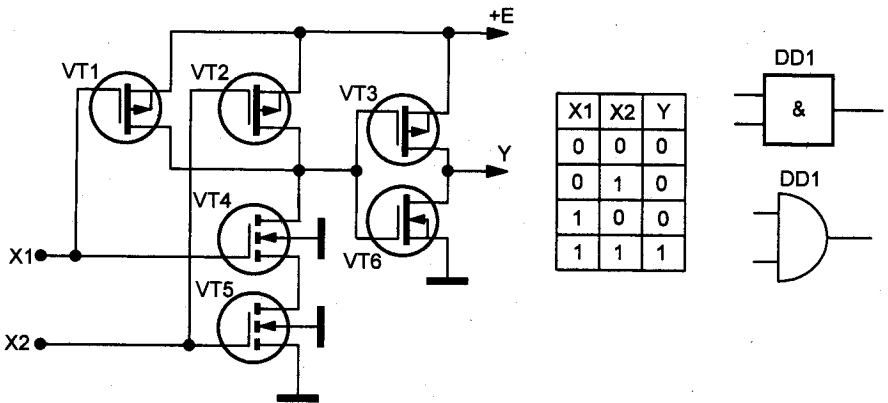
Да, разумеется, наша схема в этом случае преобразуется в усилитель аналоговых сигналов. Коэффициент усиления (передачи) такого усилителя будет тем выше, чем круче наклон переходной характеристики (рис. 1.27). Подобного рода устройства будут более подробно описаны в Главе 4.

**Новичок:** *Как поведет себя КМОП-микросхема, если один из ее входов не будет подключен, не пропаян или оборван?*



X1	X2	X3	X4	Y
0	0	0	0	1
0	0	0	1	1
0	0	1	0	1
0	0	1	1	0
0	1	0	0	1
0	1	0	1	1
0	1	1	0	1
0	1	1	1	0
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Рис. 1.29. Схема КМОП-элемента 4И-НЕ и его таблица истинности



**Рис. 1.30.** Схема КМОП-элемента 2И, его таблица истинности и условные графические обозначения

Микросхема поведет себя совершенно непредсказуемо, ведь на такой вход будут поступать наводки от сети, электростатики, сотовых телефонов. При плохом, неустойчивом контакте могут проходить или не проходить управляющие сигналы. Окисленные, корродированные соединения могут играть роль контакта металл-полупроводник, искажая форму транслируемого сигнала.

**Новичок:** Чем больше «этажей» из транзисторов в КМОП-элементе, тем больше падение напряжения на полностью открытых транзисторах. Не приведет ли это к тому, что для элементов 2И/3И/4И и 2ИЛИ/3ИЛИ/4ИЛИ будет происходить изменение логических уровней?

Да, совершенно верно, в зависимости от числа последовательно включенных транзисторов падение напряжения на них в открытом состоянии будет ступенчато возрастать. Но поскольку падение напряжения на одном отдельно взятом транзисторе крайне мало, то такой прирост никоим образом не выйдет за пределы допустимого диапазона.

КМОП-элемент, реализующий операцию 2ИЛИ-НЕ, показан на рис. 1.31. Логическое сложение осуществляется за счет последовательного соединения р-каналов транзисторов VT1 и

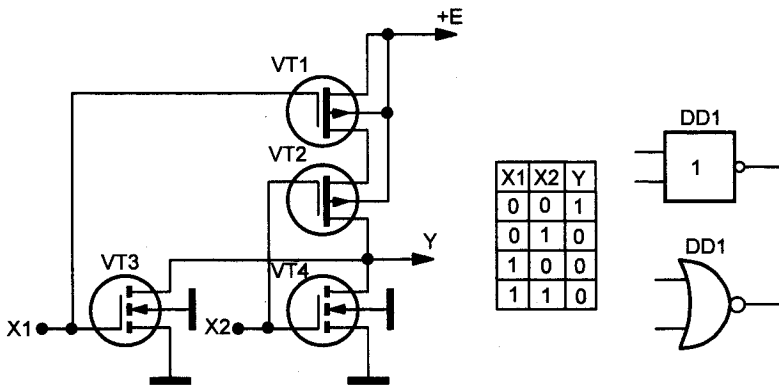


Рис. 1.31. Схема КМОП-элемента 2ИЛИ-НЕ, его таблица истинности и условные графические обозначения

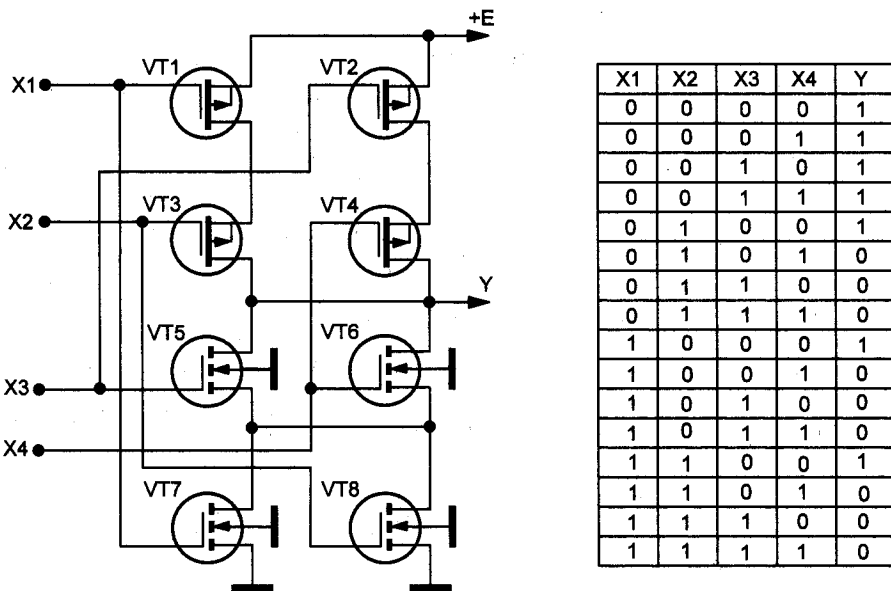


Рис. 1.32. Схема КМОП-элемента 4ИЛИ-И и его таблица истинности

VT2. При подаче на один из входов микросхемы сигнала уровня логической единицы проводящего канала у транзисторов VT1 и VT2 не образуется. В то же время благодаря параллельному соединению VT3 и VT4 произойдет открытие одного из них, что, обеспечит подключение выхода элемента к общей шине питания. Таким образом, на выходе микросхемы присутствует



сигнал логического нуля при подаче хотя бы на один из его входов логической единицы.

На рис. 1.32 приведена схема элемента 4ИЛИ-И.

## Защита входных и выходных цепей КМОП-микросхем от повреждений

Для защиты полевых транзисторов КМОП-микросхем от пробоя каждый вход микросхемы снабжается защитной диодно-резистивной цепью, рис. 1.33. Нетрудно заметить, что при попадании на вход микросхемы сигнала с напряжением выше напряжения питания микросхемы, этот сигнал через диод VD1 будет подключен к положительной шине питания и перегрузки входных цепей микросхемы не произойдет.

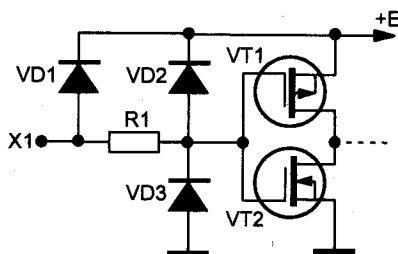


Рис. 1.33. Схема защиты входных цепей КМОП-элементов от пробоя

С другой стороны, если разность этих напряжений достаточно велика, а ток через диод не имеет ограничений, диод VD1 выйдет из строя.

Особенности системы защиты выходных каскадов КМОП-микросхем, которые следует учитывать при их эксплуатации, отображены на рис. 1.34.

**Новичок:** Из анализа схемы на рис. 1.34 можно сделать вывод, что при случайной подаче на питание микросхемы напряжения «неправильной» полярности через диоды защиты будет протекать ток, практически равный короткому замыканию?

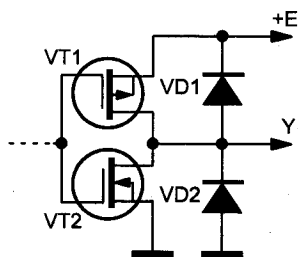
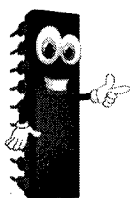


Рис. 1.34. Диодная защита выходных каскадов КМОП-микросхем

Совершенно верно. В этом случае или сработает защита источника питания, либо выйдет из строя сам источник питания, либо будут повреждены диоды защиты и, скорее всего, сама микросхема. Не исключены и сюрпризы типа «два (три или более) в одном».



### СОВЕТ.

В любом случае с «неправильной» полярностью подключения источников питания радиоэлектронных устройств экспериментировать не стоит.

Для расширения функциональных возможностей при использовании КМОП-логики отдельные виды микросхем выполнены по схеме с открытым стоком, рис. 1.35. Такое решение позволяет использовать для питания выходного каскада источники питания иного напряжения и подключать в качестве нагрузки более низкоомную нагрузку.

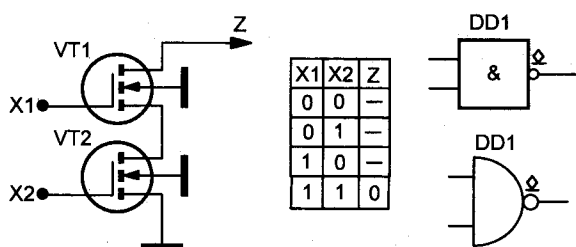
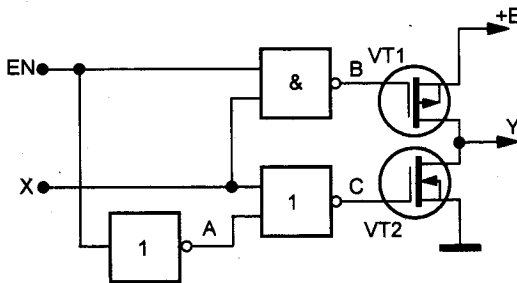


Рис. 1.35. Выходной каскад КМОП-микросхемы И-НЕ с открытым стоком, его таблица истинности и условные графические обозначения

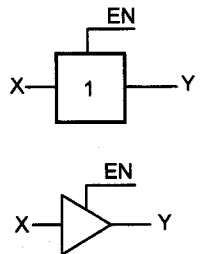
## Буферные элементы КМОП на три состояния

КМОП инвертор с тремя состояниями выхода, **рис. 1.36**, получают путем добавления в схему транзисторов VT3 и VT4. При подаче на затворы этих транзисторов управляющих напряжений можно отключать транзисторы VT1 и VT2 от источника питания или от общей шины.

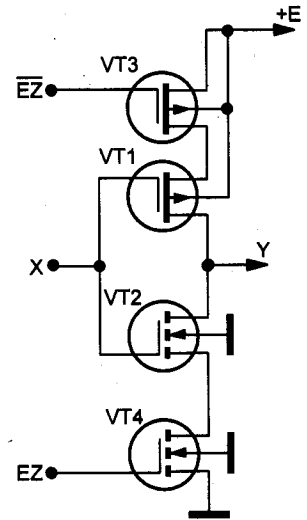
На **рис. 1.37** показан вариант схемы буферного КМОП-элемента на три состояния.



EN	X	A	B	C	VT1	VT2	Y
0	0	1	1	0	Off	Off	Hi-Z
0	1	1	1	0	Off	Off	Hi-Z
1	0	0	1	1	Off	On	0
1	1	0	0	0	On	Off	1



**Рис. 1.37.** КМОП буферный элемент с тремя состояниями выхода, его таблица логических уровней и условные графические обозначения



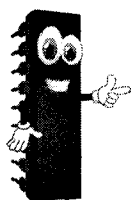
**Рис. 1.36.** КМОП инвертор с тремя состояниями выхода

## Особенности эксплуатации КМОП-микросхем

Особенностью КМОП-микросхем является их высокое входное сопротивление. В связи с этим входы микросхем подвержены действию наводок, приводящих к сбою нормаль-

ной работы. Для обеспечения высокой надежности работы устройств на КМОП-структурах необходимо применять меры защиты от воздействия статического электричества, от воздействия импульсных напряжений и др.

Если микросхема подвергалась воздействию статического электричества, она необратимо ухудшает свои свойства вплоть до полного отказа.



### ЭТО ИНТЕРЕСНО!

*Уровень безопасного электростатического потенциала, обеспечиваемого схемой защиты микросхемы, обычно составляет 100 В.*

**Новичок:** *Получается, что КМОП-микросхемы весьма капризны к проявлениям природных и техногенных воздействий. Интересно, а не повредится ли устройство, выполненное на КМОП-микросхемах, во время грозы и как оно будет вести себя в условиях повышенной влажности?*

Близкий разряд молнии представляет собой опасность не только для КМОП-микросхем, но и для всех токопроводящих сред, расположенных вблизи канала прохождения грозового разряда. Да, действительно, КМОП-микросхемы в силу их высокого входного сопротивления и низкого пробивного напряжения входных цепей легко могут быть повреждены при близких грозовых (и электростатических) разрядах.

При работе цифровых устройств во время грозы могут наблюдаться сбои в их работе. Для защиты техники от близких мощных электрических разрядов используют **экранирование устройств**.

Что касается повышенной влажности окружающей среды и ее влияния на работу радиоэлектронных устройств на основе КМОП-микросхем, то последствия достаточно предсказуемы. В результате конденсации паров влаги на высокоомные токо-

проводящие цепи электрическое сопротивление последних заметно снижается, устойчивость работы цифровой техники резко понижается, вплоть до полного отказа техники.

В связи с наличием на поверхности печатных плат включений различных металлов и их сплавов (припой, медь, серебро и пр.) при участии влаги возникают гальванические пары, происходит химическая и электрохимическая коррозия, разрушение контактов, разрыв электрических цепей.

**Новичок:** *От чего зависит устойчивость и надежность устройств, выполненных на КМОП-микросхемах?*

Устойчивость переключения синхронных устройств зависит от длительности фронтов нарастания и спада тактового импульса, которые должны быть менее 5...15 мкс. При затянутых фронтах КМОП-инвертор долгое время находится в активном режиме, через него течет сквозной ток, приводящий к перегреву и разрушению микросхемы.

При подаче на вход КМОП-микросхемы напряжения из зоны неопределенного состояния логического элемента одновременно открываются транзисторы верхнего и нижнего плеч выходного каскада, в результате микросхема потребляет повышенный ток и может выйти из строя. В этой связи входы КМОП-микросхем нельзя оставлять не подключенными или плохо пропаянными.

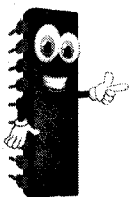
На неиспользованные входы КМОП-логики в зависимости от функции элемента подают напряжение питания или соединяют с общей шиной, либо объединяют их с другими, задействованными входами.

Малое энергопотребление КМОП-микросхем предопределяет возможность их работы даже при отключенном питании, питание микросхемы может получать через входные диоды защиты, если на входе микросхемы по тем или иным причинам присутствует напряжение высокого уровня, **например**, на входе микросхемы имеется заряженный конденсатор.

Наличие подключенного к входу микросхемы конденсатора с остаточным напряжением может обусловить неверный режим

работы цифрового устройства при включении питания. Опасны также случаи разъединения печатных плат, находящихся под напряжением. После отключения устройства с использованием КМОП-микросхем рекомендуется производить повторное его включение через несколько минут, когда разрядятся конденсаторы.

Для КМОП-микросхем характерно протекание импульсного тока по цепи питания при переключении микросхемы из нулевого состояния в единичное, и наоборот. В результате при замене ТТЛ-микросхем на их КМОП-аналоги резко увеличивается уровень помех.



### ЭТО ИНТЕРЕСНО!

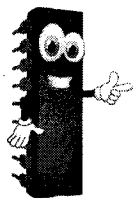
*Индивидуальная особенность КМОП-микросхем обусловлена тем, что в них присутствует четырехслойная тиристороподобная структура.*

При определенных условиях, **например**, при превышении напряжения на входе микросхемы над напряжением питания такая структура включается («защелкивается»). Микросхема становится неуправляемой, через нее начинает протекать повышенный ток, за доли секунды выводящий микросхему из строя. Единственный **способ спасти микросхему** — отключить питание.

К подобному эффекту может также привести подача на вход микросхемы отрицательного напряжения. Поэтому необходимо принимать меры для того, чтобы напряжение на входе КМОП-микросхемы находилось в пределах от нуля до напряжения питания.

**Новичок:** *Очень интересно. Получается, что КМОП-микросхема может вести себя совершенно непредсказуемо из-за наличия в ней тиристороподобной структуры и спасти ее может только быстрая реакция пользователя. А если пользователь далеко или он полный «чайник»? Нет ли схемотехнических решений, обеспечивающих спасение КМОП-микросхем?*

Такие решения существуют, но в серийно выпускаемых микросхемах их пока не используют.



### СОВЕТ.

*При совместной работе ТТЛ на нагрузку КМОП-микросхем рекомендуется подключать резисторы утечки между питанием и входом КМОП-микросхемы (1...10 кОм).*

Если требуется параллельное соединение входов и выходов элементов, то они не должны быть от разных микросхем. Нельзя нагружать выход буферных и высоковольтных оконечных элементов конденсаторами емкостью выше 5 нФ, поскольку незаряженный конденсатор такой емкости равноценен короткому замыканию в нагрузке.

Если входное напряжение  $U_{вх}$  подается от источника с малым внутренним сопротивлением и амплитудой больше напряжения источника питания  $U_{ип}$ , то через VD1 будет протекать большой прямой ток. Поэтому при использовании таких схем рекомендуется включать напряжение питания раньше входного сигнала, а при выключении — наоборот.

В тех узлах, где по необходимости на входы поступают напряжения  $U_{вх} > U_{ип}$ , следует в цепь входа включать резисторы, ограничивающие входной ток на уровне 1...2 мА [51].

## Истоково-связанная логика на основе GaAs-полевых транзисторов с управляющим затвором Шоттки

Истоково-связанная логика (ИСЛ) на основе GaAs-полевых транзисторов с управляющим затвором Шоттки в отличие от эмиттерно-связанной логики имеют в 4...6 раз меньшую мощность потребления на один логический элемент, в 3...8 раз

большую частоту переключения и, соответственно, меньшую задержку. Такие логические элементы способны работать на частотах свыше 1 ГГц.

**Базовый логический элемент ИСЛ, рис. 1.38,** построен по схеме переключателя тока на основе:

- ♦ дифференциальных пар транзисторов VT1, VT2 и VT3, VT4;
- ♦ резистора R1 (определяющего ток истока);
- ♦ нагрузочных резисторов R2, R3;
- ♦ резистора смещения R4 (для согласования по уровням напряжения выходов истокового переключателя тока);
- ♦ выходных истоковых повторителей на транзисторах VT5, VT6.

Диоды Шоттки VD1–VD6 и транзисторы VT7–VT10 в цепях истоков выходных транзисторов необходимы для согласования с выходным формирователем и стабилизации выходного напряжения. Питание логического элемента и формирователей осуществляется от источников напряжения  $4 \pm 0,2$  В и  $-2,45 \pm 0,12$  В.

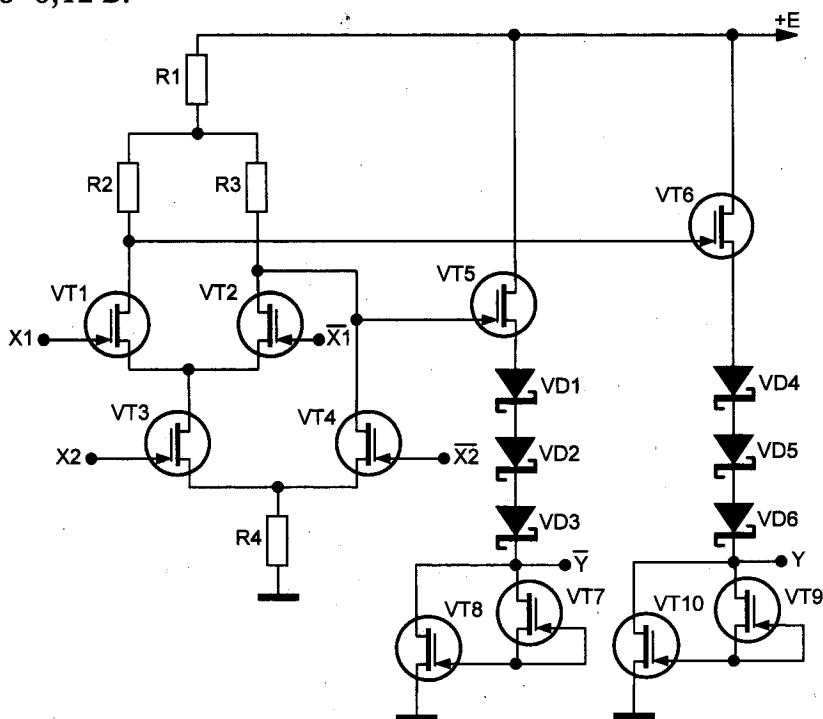


Рис. 1.38. Базовый логический элемент с истоково-связанной логикой



## Логика на основе GaAs-полевых транзисторов с непосредственными связями

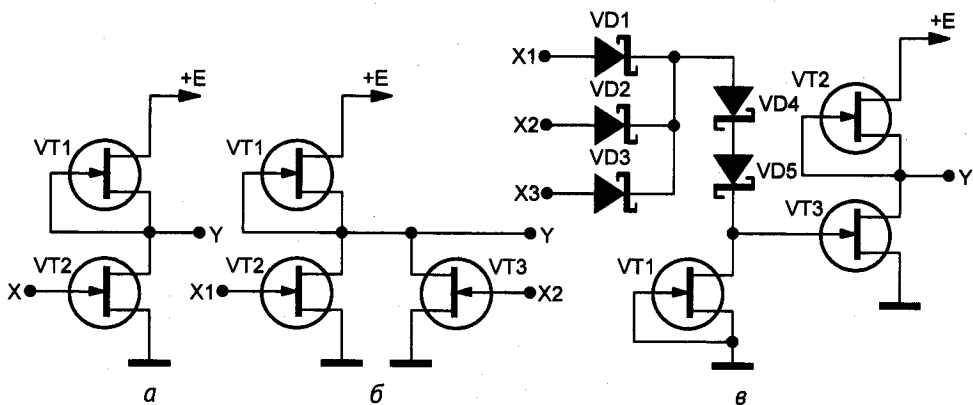
Логические схемы на GaAs-полевых транзисторах с непосредственными связями (НСПТ), в том числе с использованием диодов Шоттки (ДШПТ), имеют простое построение.

**Новичок:** *А в чем особенность их построения?*

За счет использования в них современных материалов и технологий такие устройства отличаются исключительно высоким быстродействием, имея время задержки сигнала всего 0,1 нс при потребляемой мощности 40 мВт.

НСПТ-логика характеризуется небольшой величиной напряжений перепада логических сигналов на входе схемы и малым запасом помехоустойчивости.

Примеры логических элементов на GaAs-полевых транзисторах приведены на **рис. 1.39**.



**Рис. 1.39.** Элементы логики на GaAs-полевых транзисторах с непосредственными связями:

*а – инвертор; б – 2ИЛИ-НЕ; в – 3ИЛИ с использованием диодов Шоттки*

## Логика на полевых транзисторах с использованием углеродных нанотрубок

Логика на полевых транзисторах с использованием углеродных нанотрубок (CNTFET — Carbon nanotube field effect transistor) использует полевые транзисторы в виде полупроводниковых нанотрубок с электростатическим управлением. Примеры логических элементов с использованием CNTFET-логики показаны на рис. 1.40–1.42. Время переключения таких элементов лежит в наносекундном диапазоне (ед. нс) [11].

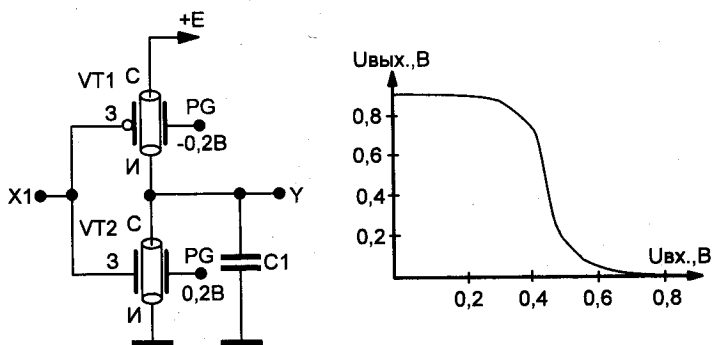


Рис. 1.40. CNTFET-инвертор и его переходная характеристика

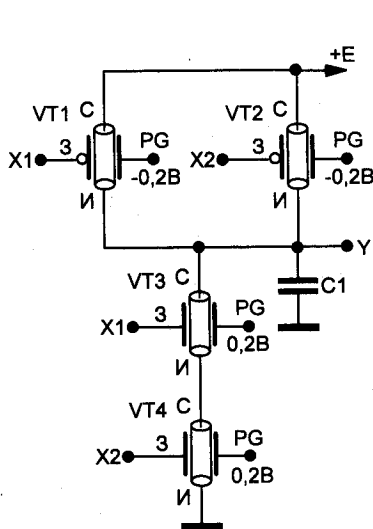


Рис. 1.41. CNTFET-элемент 2И-НЕ

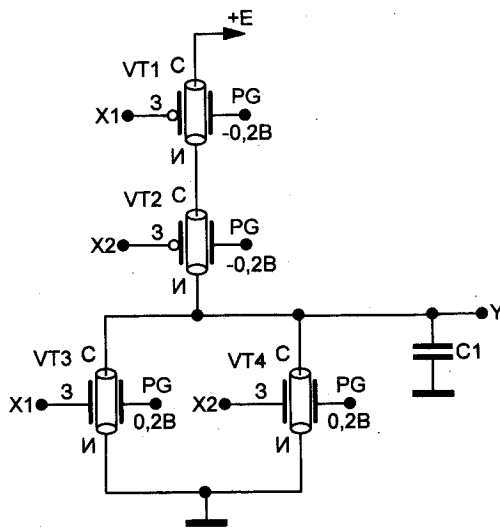
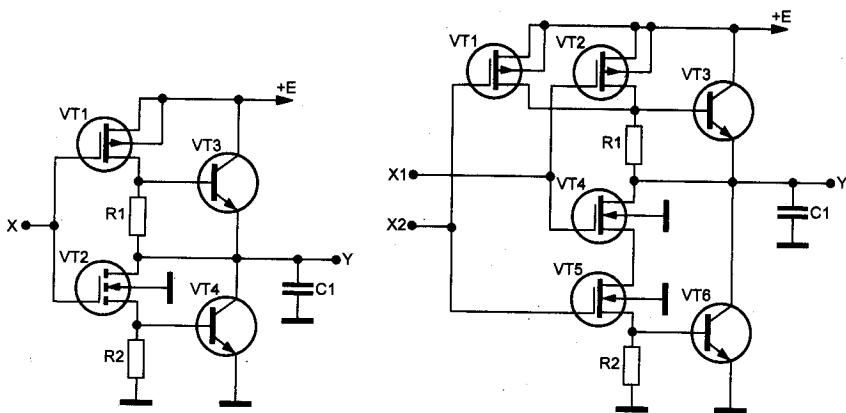


Рис. 1.42. CNTFET-элемент 2ИЛИ-НЕ

## БикМОП логика

**БикМОП** (BiCMOS — bipolar complementary metal oxide semiconductor) — интегральные микросхемы на основе SiGe с использованием биполярных и КМОП-транзисторов. Совместное использование полевых и биполярных транзисторов позволяет создать структуру, впитавшую в себя их положительные свойства: высокое входное сопротивление, низкое энергопотребление, высокое быстродействие, большую нагрузочную способность.

Примеры логических элементов БикМОП логики приведены на **рис. 1.43**.



**Рис. 1.43.** Логические элементы БикМОП:  
а — инвертор; б — элемент 2И-НЕ

**Новичок:** Спасибо! Первое знакомство с цифровыми микросхемами состоялось, так что давайте переходить к характеристикам и обозначениям.

# ИЗУЧИМ ХАРАКТЕРИСТИКИ И ОБОЗНАЧЕНИЯ ЛОГИЧЕСКИХ МИКРОСХЕМ

## Основные параметры || логических элементов ||

**Новичок:** *Я готов посмотреть внимательно справочные материалы по логическим микросхемам. Это интересно!*

*Пожалуйста, смотри! Привожу их в этой главе.*

Все логические элементы характеризуются определенным набором параметров, приводимых в справочной литературе. Наиболее важными из них являются:

- ♦ напряжение источника питания;
- ♦ уровни напряжений, соответствующие логическому нулю и логической единице;
- ♦ быстродействие;
- ♦ помехоустойчивость;
- ♦ нагрузочная способность;
- ♦ потребляемая мощность.

## Характеристики логических уровней ТТЛ (ТТЛШ) и КМОП-микросхем

Сопоставительные значения логических уровней ТТЛ (ТТЛШ) и КМОП-микросхем различных поколений приведены на **рис. 2.1 – рис. 2.5**.

Номинальные значения (**рис. 2.5**):

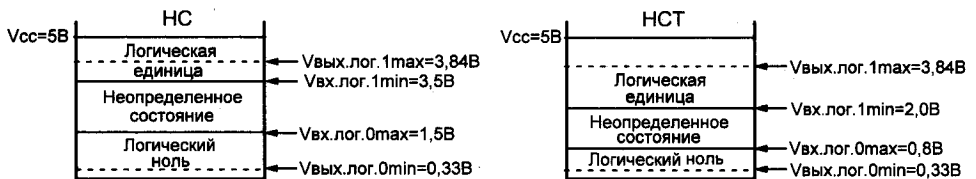
- ♦  $V_{CC}$  — напряжение питания;
- ♦  $V_{OH}$  — выходной уровень логической 1;
- ♦  $V_{IH}$  — входной уровень логической 1;
- ♦  $V_{T-}$  — порог переключения;
- ♦  $V_{IL}$  — входной уровень логического 0;
- ♦  $V_{OL}$  — выходной уровень логического 0.



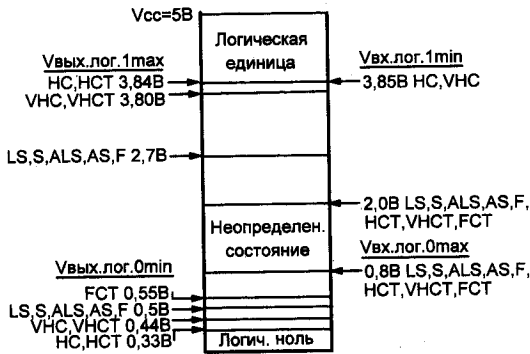
**Рис. 2.1.** Обобщенные диапазоны входных напряжений ТТЛ и КМОП-микросхем



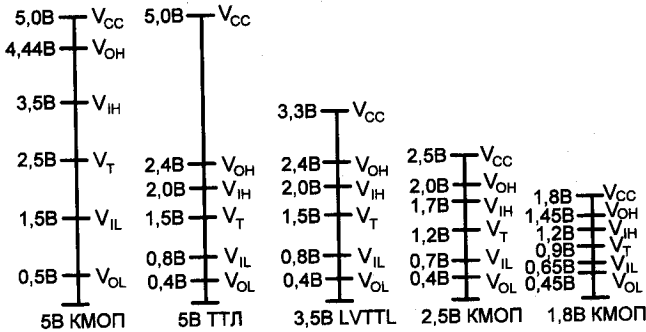
**Рис. 2.2.** Теоретические диапазоны входных и выходных напряжений КМОП-микросхем HC-серии в относительных единицах



**Рис. 2.3.** Реальные диапазоны входных и выходных напряжений КМОП-микросхем HC- и HCT-серий при напряжении питания 5 В



**Рис. 2.4.** Реальные диапазоны входных и выходных напряжений ТТЛ (ТТЛШ) и КМОП-микросхем различных семейств



**Рис. 2.5.** Диапазоны входных напряжений и выходных для микросхем различных семейств

## Сравнительные характеристики цифровых интегральных микросхем

Сравнительные характеристики зарубежных интегральных микросхем различных поколений приведены в табл. 2.1.

## Семейство ТТЛ и ТТЛШ-микросхем

В табл. 2.2 представлены типовые значения параметров различных серий ТТЛ- и ТТЛШ-микросхем.

Характеристики основных разновидностей цифровых интегральных микросхем

Таблица 2.1

Семейство микросхем	Серия	Задержка распространения сигнала, нс	Скорость переключения, МГц	Мощность на вентилятор при частоте 1 МГц, мВт	Типовое напряжение питания, В (диапазон)	Год внедрения
RTL	-	500	4	10	3,3	1963
DTL	-	25	-	10	5	1962
CMOS	AC/ACT	3	125	0,5	3,3 или 5 (2...6 или 4,5...5,5)	1985
CMOS	HC/HCT	9	50	0,5	5 (2...6 или 4,5...5,5)	1982
CMOS	4000B/74C	30	5	1,2	10 (3...18)	1970
TTL	-	10	25	10	5 (4,75...5,25)	1964
TTL	L	33	3	1	5 (4,75...5,25)	1964
TTL	H	6	43	22	5 (4,75...5,25)	1964
TTL	S	3	100	19	5 (4,75...5,25)	1969
TTL	LS	10	40	2	5 (4,75...5,25)	1976
TTL	ALS	4	50	1,3	5 (4,5...5,5)	1976
TTL	F	3,5	100	5,4	5 (4,75...5,25)	1979
TTL	AS	2	105	8	5 (4,5...5,5)	1980
TTL	G	1,5	1125	-	1,65...3,60	2004
ECL	ECL III	1	500	60	-5,2 (-5,19...-5,21)	1968
ECL	MECL I	8		31	-5,2	1962
ECL	ECL 10K	2	125	25	-5,2 (-5,19...-5,21)	1971
ECL	ECL 100K	0,75	350	40	-4,5 (-4,2...-5,2)	1981
ECL	ECL 100KH	1	250	25	-5,2 (-4,9...-5,5)	1981

Параметры отечественных ТТЛ и ТТЛШ-микросхем

Таблица 2.2

Параметр	Серия микросхем				
	K155	K531	K555	K1531	K1533
	74	74S	74LS	74F	74ALS
$t_{PHL}$ , нс	22	17,5	15	5,5	11
$t_{PLH}$ , нс	15	12	15	5,6	8
$I_{IL}$ , мА	-1,6	-1,6	-0,4	-0,6	-0,1
$I_{IH}$ , мА	0,04	0,04	0,02	0,02	0,02
$I_{OL}$ , мА	16	16	8	20	15
$I_{OH}$ , мА	-0,4	-0,8	-0,4	-1	-0,4
$U_{OL}$ , В	0,4	0,2	0,5	0,3	0,5
$U_{OH}$ , В	2,4	3,4	2,7	3,4	2,5
$I_{CC}$ , мА	12	11	4,4	4,1	3

## Семейство КМОП-микросхем

В табл. 2.3 представлены типовые значения параметров различных серий КМОП микросхем.

Параметры отечественных КМОП-микросхем

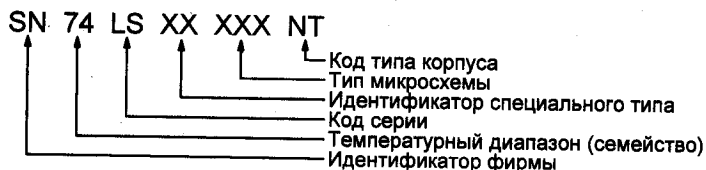
Таблица 2.3

Параметр	Серия микросхем					
	K176	K561	K1561	K1554	K1564	K1564
	4000	4000А	4000В	74АС	74НСТ	74АСТ
$t_{PHL}$ , нс	250	120	50	8,7	18	3,2
$t_{PLH}$ , нс	250	120	50	8,7	18	3,2
$I_{IL}$ , мкА	-0,1	-0,1	-0,1	-0,1	-0,1	-0,1
$I_{IH}$ , мкА	0,1	0,1	0,1	0,1	0,1	0,1
$U_{OL}$ , В	0,3	0,3	0,3	1,65	1,65	1,65
$U_{OH}$ , В	8,2	8,2	8,2	3,9	3,9	3,9
$I_{CC}$ , мА	0,0005	0,0002	0,0002	0,4	0,08	2,4



## Расшифровка буквенных префиксов и суффиксов микросхем

Микросхемы 7400 серии используют приведенную ниже схему обозначений, **рис. 2.6**, хотя у разных производителей могут быть отличия.



**Рис. 2.6.** Система обозначений микросхем фирмы *Texas Instruments Incorporated*

Маркировка современных микросхем производится буквенно-цифровым кодом, содержащим до 10 полей, некоторые из которых могут отсутствовать:

**Первые две или три буквы (префикс) обозначают или производителя или назначение и технологию интегральных микросхем (ИС):**

**...производителя:**

- AM — Advanced Micro Devices;
- DS — National Semiconductor Corp.;
- MC — Motorola Semiconductor Products Inc.;
- ULN — Sprague Electric Corp.;
- mA — Fairchild Instrument & Camera Corp.;

**...назначение и технологию интегральных микросхем (ИС), например, у Texas Instruments Inc.:**

- АС — биполярные ИС улучшенные;
- АНС — КМОП;
- АНСТ — переход от ТТЛ к 5 В КМОП;
- АUC — ультранизковольтные 1,8 В;

- AUP — малой потребляемой мощности;
- CBT — цифровые переключатели 5 В;
- CBTD — переходные ключевые элементы с 5 на 3,3 В;
- CBTLV — низковольтные цифровые переключатели
- LVC — низковольтные КМОП;
- SBP — биполярные микропроцессоры;
- SMJ — МОП-ИС памяти и микропроцессоры;
- SN — стандартные ИС;
- TAC — КМОП-логические матрицы;
- TAL — ТТЛШ-логические матрицы с пониженной потребляемой мощностью;
- TAT — ТТЛШ-логические матрицы;
- TBP — биполярные ИС памяти;
- TC — формирователи видеосигналов для приборов с зарядовой связью;
- TCM — ИС для телекоммуникации;
- TIBPAL — биполярные программируемые логические матрицы;
- TIED — детекторы инфракрасного излучения;
- TIL — оптоэлектронные ИС;
- TL — аналоговые КМОП-ИС;
- TMS — МОП-ИС памяти и микропроцессоры;
- TM — модули микроЭВМ;
- VM — ИС памяти речевого синтеза.

### **Две цифры префикса температурного диапазона (Texas Instruments Inc.):**

- 54, 55 — для военного назначения  $-55...+125$  °С;
- 74, 75, 76 —  $0...+70$  °С для коммерческого назначения;

### **при обозначении в суффиксе:**

- отсутствие знака —  $0...+70$  °С;
- C —  $0...+70$  °С;
- E —  $-40...+85$  °С;
- I —  $-25...+85$  °С;
- L —  $0...+70$  °С;
- M —  $-55...+125$  °С;
- S — специальный диапазон;

**или применяемую технологию:**

- 54, 74 — стандартная ТТЛ;
- 54Н, 74Н (High) — быстродействующая;
- 74F (Fast) — сверхбыстродействующая;
- 54L (Low-power) — с пониженной потребляемой мощностью;
- 54LS, 74LS (Low-power Schottky) — ТТЛШ с пониженной потребляемой мощностью;
- 54S, 74S (Schottky) — ТТЛШ;
- 55, 75 — стандартные интерфейсы;
- 54AS, 74AS (Advanced Schottky) — улучшенная ТТЛШ;
- 54НС, 54НСТ, 74НС, 74НСТ (High-speed CMOS) — быстродействующие на основе КМОП-структур;
- 54ALS, 74ALS (Advanced Low-power Schottky) — улучшенная ТТЛШ с пониженной потребляемой мощностью;
- 76 — улучшенные ИС.

**До четырех символов, означающих подсерию, тип используемой логики.**

**Две или более цифры, присвоенные устройству.** Существуют сотни наименований в каждой подсерии, но у устройств с одинаковыми цифрами почти всегда одинаковая функциональность и расположение выводов вне зависимости от производителя, исключением могут быть плоские корпуса, поверхностно-монтируемые элементы, некоторые быстрые КМОП серии (**например, 74АС**) и, как минимум, одно низкочастотное ТТЛ-устройство имеют различное расположение выводов, по сравнению с обычной серией.

**Дополнительные буквы и цифры могут обозначать тип корпуса, категорию качества или иную информацию, различную от производителя к производителю.**

Так, например, **ТИП КОРПУСА** обозначают следующим образом:

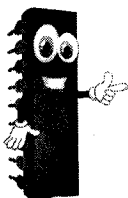
- D, DW — SOIC;
- DB, DL — SSOP;

DBB, DGV — TVSOP;  
DBQ — QSOP;  
DBV — SOT;  
DGG, PW — TSSOP;  
FK — LCCC;  
FN — PLCC;  
GB — CPGA;  
GKE, GKF, GQL — LFBGA;  
HFP, HS, HT, HV — CQFP;  
J, JT — CDIP;  
N, NP, NT — PDIP;  
NS, PS — SOP;  
PAG, PAH, PCA, PCB, PM, PN, PZ — TQFP;  
PH, PQ, RC — QFP;  
W, WA, WD — CFP;

### Пример расшифровки наименования:

**SN74ALS24**, означает микросхему:

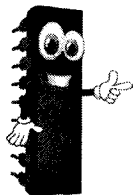
- ♦ произведенную Texas Instruments;
- ♦ выполненную в коммерческой версии на основе логики ТТЛ, из семейства улучшенных Шоттки с низким энергопотреблением;
- ♦ функция — двунаправленный восьмибитный буфер.



### ЭТО ИНТЕРЕСНО!

Многие семейства логики сохраняют нумерацию ТТЛ-устройств для помощи разработчикам. Некоторые производители, **например, Mullard и Siemens**, выпускают микросхемы, совместимые с оригинальной серией по расположению выводов, но с иной схемой нумерации, хотя в документации имеется номер совместимой микросхемы из 7400 серии.

## Серии ТТЛ-микросхем зарубежного производства



### ЭТО ИНТЕРЕСНО!

*В скобках указаны типовые значения времени задержки ( $T_{pd}$ ) и потребляемой мощности ( $P_d$ ) для каждой серии, взятые из документа SDAA010.PDF фирмы Texas Instruments, кроме 74F, для которой данные взяты из AN-661 фирмы Fairchild.*

- 74 — базовая ТТЛ-серия. Первая серия, выпускавшаяся фирмой Texas Instruments, до сих пор находится в производстве ( $T_{pd} = 10$  нс,  $P_d = 10$  мВт);
- 74ALS — улучшенная с диодами Шоттки и пониженным энергопотреблением (Advanced Low Power Schottky) ( $T_{pd} = 4$  нс,  $P_d = 1,2$  мВт), 1980 г.;
- 74AS — улучшенная с диодами Шоттки (Advanced Schottky) ( $T_{pd} = 1,7$  нс,  $P_d = 8$  мВт), 1982 г.;
- 74F — быстрая с диодами Шоттки (Fast) ( $T_{pd} = 1,7$  нс,  $P_d = 4$  мВт, в действительности 74F несколько уступает по быстродействию 74AS), 1979 г.;
- 74H — повышенная скорость. Использовалась в 1960-е — начале 1970-х гг., была заменена S-серией ( $T_{pd} = 6$  нс,  $P_d = 22$  мВт);
- 74L — серия с пониженным энергопотреблением, заменена серией LS, а также КМОП-микросхемами, значительно превосходящими ее по экономичности ( $T_{pd} = 33$  нс,  $P_d = 1$  мВт);
- 74LS — с диодами Шоттки и пониженным энергопотреблением (Low-Power Schottky) ( $T_{pd} = 9$  нс,  $P_d = 2$  мВт), 1971 г.;
- 74S — с диодами Шоттки (Schottky). Ныне устарела (ее превосходят серии 74AS и 74F), до сих пор производится фирмой Texas Instruments ( $T_{pd} = 3$  нс,  $P_d = 19$  мВт);

Префикс серии «74» обозначает коммерческий вариант микросхем, «54» — индустриальный или военный, с расширенным температурным диапазоном  $-55...+125$  °С.

**Тип корпуса**, как правило, указывается последней буквой в обозначении, **например**, для Texas Instruments тип корпуса пластиковый DIP кодируется буквой N (SN7400N).

### Отечественные серии ТТЛ-микросхем

- 106 — ранняя серия ТТЛ-микросхем пониженной степени интеграции (не более 2 логических элементов в одном корпусе), предназначенная для тяжелых условий эксплуатации. Не имеет аналогов среди микросхем фирмы Texas Instruments.
- 133 и 155 соответствуют сериям 54 и 74;
- 130, 131 — сериям 54Н и 74Н;
- 134, КР134 — сериям 54L и 74L;
- 136 и 158 — близки к сериям 54L и 74L, но имеют вдвое большее энергопотребление при несколько большем быстродействии;
- 530 и 531 — сериям 54S и 74S;
- 533 и 555 — сериям 54LS и 74LS;
- 1530 — серии 74AS, 74F (приблизительное соответствие);
- 1531 — серии 74F;
- 1533 — серии 74ALS;
- 1554 — серии SN74AC.

### Серии и семейства зарубежных логических КМОП-микросхем

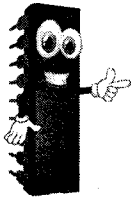
#### CMOS (на КМОП-транзисторах):

- 4000 — CMOS с питанием от 3 до 15 В, 200 нс;
- 4000В — CMOS с питанием от 3 до 18 В, 90 нс;
- 74AC — улучшенное CMOS (Advanced CMOS Logic), скорость между семействами S и F, 1985 г.;
- 74ACT — улучшенное CMOS, совместимо по выходам с биполярными сериями;
- 74АНС — улучшенное высокоскоростное CMOS (Advanced

- High-Speed CMOS), втрое быстрее HC (типичная задержка распространения сигналов 5,2 нс), максимальное потребление тока в статическом режиме 40 мкА (вдвое меньше, чем для семейства HC);
- 74АНСТ — улучшенное высокоскоростное CMOS (Advanced High-Speed CMOS), совместимо по выходам с биполярными сериями;
- 74ALVC — с низким напряжением питания (1,65...3,3 В), время срабатывания 2 нс (Advanced Low-Voltage CMOS Technology), 1994 г.;
- 74AUC — с низким напряжением питания (0,8...2,7 В), время срабатывания <2 нс при  $U_{\text{пит}} = 1,8 \text{ В}$ ;
- 74AVC — с напряжением питания 3,3, 2,5, 1,8, 1,5 и 1,2 В (Advanced Very-Low-Voltage CMOS), для расширенных высокоскоростных систем с задержками распространения сигнала менее 2 нс;
- 74C — семейство в серии 7400, аналогичное 4000В;
- 74CBT — с напряжением питания 5 В, обеспечивающее малую мощность потребления и высокое быстродействие (Crossbar Technology Logic), предназначено для применения в быстродействующих шинных интерфейсах, связывающих компоненты компьютерной системы.
- 74CBTLV — с напряжением питания 3,3/2,5 В, дополняющее семейство CBT для низковольтных приложений (Low-Voltage Crossbar Technology).
- 74F — быстрое CMOS, скорость аналогична F;
- 74FCT — быстрое CMOS, совместимо по выходам с биполярными сериями;
- 74G — суперсверхвысокоскоростное для частот выше 1 ГГц, питание 1,65...3,3 В, 5 В-совместимые входы.
- 74GTLР — с частотой переключения от 60 до 125 МГц (Gunning Transceiver Logic Plus), для шинных приемопередатчиков.
- 74HC — высокоскоростное CMOS с низким энергопотреблением (High-Speed CMOS Logic), по скорости аналогично семействам LS, 12 нс, 1981 г.;
- 74HCT — высокоскоростное CMOS, совместимо по логическим уровням и выходам с ТТЛ-микросхемами;

- 74LCX — CMOS с питанием 3 и 5 В-совместимыми входами;
- 74LV — для использования при напряжениях питания 3,3 и 5 В (Low-Voltage CMOS Technology). Типовая задержка распространения сигналов 5,4 нс; токи выходных сигналов 8 мА. В статическом режиме потребляемый ток 20 мкА.
- 74LVC — с пониженным напряжением (1,65...3,3 В) и 5 В-совместимыми входами (Low-Voltage CMOS Technology), время срабатывания < 5,5 нс при  $U_{пит} = 3,3 В$ , < 9 нс при  $U_{пит} = 2,5 В$ , 1992 г.;
- 74LVQ — с пониженным напряжением питания (3,3 В);
- 74LVX — с питанием 3,3 и 5 В-совместимыми входами;
- 74VHC — сверхвысокоскоростное CMOS-семейство — быстродействие сравнимо с S;
- 74VHCT — сверхвысокоскоростное CMOS, совместимая по выходам с биполярными сериями.
- BiCMOS (полевые и биполярные транзисторы):**
- 74ABT — улучшенное BiCMOS-семейство (Advanced BiCMOS Technology), TTL-совместимые входы, быстрее АСТ и ВСТ;
- 74ALVT — с напряжением питания 3,3 и 2,5 В (Advanced Low-Voltage BiCMOS Technology), для замены микросхем семейств ABT и LVT. Имеют быстродействие на 28 % больше, чем у LVT. Обеспечивают выходные токи до 64 мА при напряжении питания +3,3 В и до 24 мА при напряжении питания +2,5 В. Входы автоматически удерживаются в последнем правильном логическом состоянии, устраняя неопределенность плавающего значения входных сигналов;
- 74BCT — BiCMOS, TTL-совместимые входы, используется для буферов; шинных драйверов, синхронных и асинхронных потенциальных регистров памяти (защелки), приемопередатчиков с регистрами памяти и без, 1987 г.;
- 74LVT — с напряжением питания 3,3 В (Low-Voltage BiCMOS Technology), предназначенное для шинного интерфейса, 1992 г.



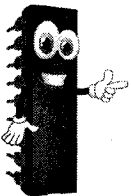


### ЭТО ИНТЕРЕСНО!

*Помимо перечисленных в BiCMOS-серию входят микросхемы семейств 74ВСТ, 74FСТ, СУ74FСТ.*

Ранние микросхемы 7400 серии содержали биполярные транзисторы. Новые подсерии, совместимые функционально и по логическим уровням, используют КМОП-технология или комбинацию из биполярных и КМОП-транзисторов (БиКМОП).

Изначально биполярные транзисторы обеспечивали более высокое быстродействие, но потребляли больше энергии, чем 4000 серия КМОП-устройств.



### ЭТО ИНТЕРЕСНО!

*Биполярные микросхемы более требовательны к уровню питающего напряжения, обычно 5 В, в то время как микросхемы, использующие КМОП-технология, могут работать в широком диапазоне напряжений.*

Texas Instruments также производит устройства с повышенной защитой от радиации (префикс RSN).

Микросхемы 7400 серии создавались на разных технологиях, но совместимость сохранялась с оригинальными уровнями логики ТТЛ и напряжением питания. Несмотря на то, что элементы построены на КМОП-логике, а не ТТЛ, они сохраняют одинаковые номера для определения идентичных логических функций в различных подсериях. Существует около 40 подсерий, использующих стандартную схему нумерации.

Многие ИС в КМОП сериях НС, АС и FС также представлены в «Т» версиях, совместимых с уровнями переключения и ТТЛ, и 3,3 В КМОП. ИС без «Т» имеют уровни переключения КМОП.

## Серии отечественных логических КМОП-микросхем

- 164, 176 — соответствуют серии 4000, но у 164 и 176 серий номинальное напряжение питания  $9\text{ В} \pm 5\%$  (сохраняют работоспособность при напряжении питания 4,5...12 В), ныне устарели;
- 561 и 564 — семейству 4000А из серии 4000;
- 1554 — семейству 74АС из серии 7400;
- 1561 — семейству 4000В;
- 1564 — семейству 74НС;
- 1594 — семейству 74АСТ;
- 5564 — семейству 74НСТ;
- 5584 — семейству 74VНС;
- 5514БЦ — серия логических микросхем на основе базовых матричных кристаллов предназначена для замены устаревших логических микросхем серий 564, 1564 и их зарубежных аналогов.

## Обозначения выводов корпусов микросхем

**Новичок:** *А как обозначаются корпуса микросхем?*

Для того чтобы определить точку отсчета выводов микросхем, микросхему располагают лицевой стороной вверх, ключом (вырезом, утолщением первого вывода или точечной меткой) вверх, **рис. 2.7**. Тогда ножка, расположенная слева от ключа, будет считаться первой. Счет остальным ножкам ведется против часовой стрелки.

Микросхемы обычно имеют стандартное число выводов из ряда: 4, 8, 14, 16, 18, 20, 24, 28, и т. д. Для микросхем стандартных цифровых серий используют корпуса с количеством выводов, начиная с 14.

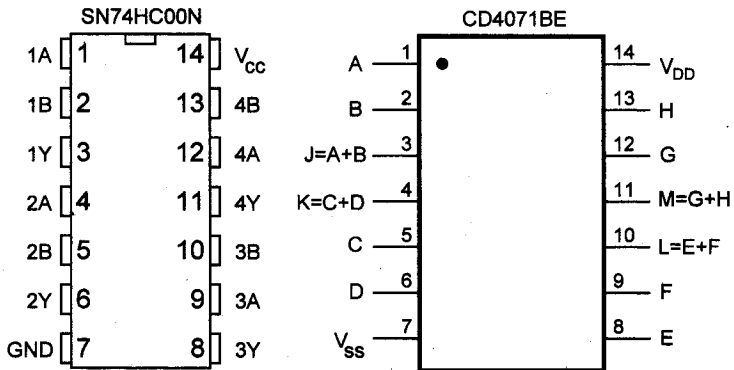
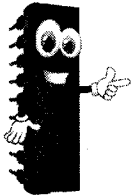


Рис. 2.7. Примеры обозначений выводов микросхем



### ЭТО ИНТЕРЕСНО!

Если ваша микросхема выполнена в корпусе DIP-14, а под рукой нет подходящей панельки для ее установки, может пригодиться панелька, предназначенная для установки микросхем, выполненных в корпусах DIP-16 или DIP-18, просто часть гнезд панельки будут не использованы.

Обозначения выводов на схемах и в даташитах (datasheet — справочный листок фирмы-производителя на данную микросхему):

A, B, C, D (2A, 2B, 2C, 2D) — входы микросхемы;

Y (2Y) — выходы микросхемы;

$V_{SS}$  или GND — «минусовой» вывод питания микросхемы;

$V_{DD}$  или  $V_{CC}$  — «плюсовой» вывод питания микросхемы.

## Зарубежные обозначения сигналов и микросхем

Зарубежные обозначения сигналов и микросхем

Таблица 2.4

Обозначение	Название	Назначение
&	And	Элемент И
1	Exclusive Or	Элемент «Исключающие ИЛИ»
1	-	Вход счета на увеличение
-1	-	Вход счета на уменьшение
<->	-	Двухнаправленная передача
<->	-	Двухнаправленный сдвиг
<	-	Вход расширения сумматора «меньше»
<0	-	Перенос (заем) счетчика при инверсном счете(на уменьшение)
>	-	Вход расширения сумматора «больше»
>9	-	Перенос 4-разрядного двоично-десятичного счетчика при прямом счете
>15	-	Перенос 4-разрядного двоичного счетчика при прямом счете
=	-	Вход расширения сумматора «равно»
0, 1, 2, 3, ...	-	Номера входных или выходных разрядов кода
OV	-	Общий вывод
1	Or	Элемент ИЛИ
1, 2, 4, 8, ...	-	Входы/выходы разрядов кода
A	Address	Адресные разряды
A0, A1, ...	-	Разряды входного/выходного кода A
A=B	Parity	Вход или выход равенства кодов A и B
A>B, A<B	-	Входы или выходы сравнения кодов A и B
A, B, C, ...	-	Входы и выходы различного назначения

Таблица 2.4 (продолжение)

Обозначение	Название	Назначение
ADC	Analog-to-Digital Converter	Аналого-цифровой преобразователь, АЦП
ALU	Arithmetic Logic Unit	Арифметическо-логическое устройство
B0, B1, ...	–	Разряды входного/выходного кода В
BF	Buffer	Буфер
BR	Borrow	Заем
C	Clock	Тактовый сигнал (строб), сигнал разрешения
C	Carry	Вход переноса
C	Capacitor	Подключение внешнего конденсатора
CD	Coder	Шифратор
CE	Clock Enable	Разрешение тактового сигнала
CE	Chip Enable	Разрешение работы микросхемы
CEP	Count Enable Parallel	Вход параллельного наращивания разрядности счетчиков
CETr	Count Enable Trickle	Вход наращивания разрядности счетчиков
CLK	Clock	Тактовый вход
CLR	Clear	Отчистка, сброс
CPU	Central Processor Unit	Центральный процессор
CR	Carry	Перенос
CRU	Carry look ahead Unit	Схема ускоренного переноса
CT	Counter	Счетчик
CT10	10 Counter	Десятичный счетчик
CT2	Binary Counter	Двоичный счетчик
CT2/10	2/10 Counter	Двоично-десятичный счетчик
CS	Chip Select	Выбор микросхемы
D	Data	Данные
DAC	Digital-to-Analog Converter	Цифро-аналоговый преобразователь, ЦАП
DC	Decoder	Дешифратор
DI	Data Input	Входные данные

Таблица 2.4 (продолжение)

Обозначение	Название	Назначение
DIO	Data Input/ Output	Входные/выходные данные
DL	Data Left	Вход данных для сдвига влево
DO	Data Output	Выходные данные
DP	Data Parallel	Параллельные данные
DR	Data Right	Вход данных для сдвига вправо
DS	Data Serial	Последовательные данные
D/U	Down/Up	Переключение направления счета счетчиков
E	Enable	Разрешение
EC	Enable Count	Разрешение счета
ECR	Enable Carr	Разрешение переноса
ECT	Enable Count	Разрешение счета
EI	Enable Input	Разрешение входа
EIO	Enable Input/ Output	Разрешение входа и выхода
EO	Enable Output	Разрешение выхода
EP	Enable P	Разрешение переноса
EWR	Enable Write	Разрешение записи
EZ	Enable Z-state	Разрешение третьего состояния
G	Generator	Генератор
G1	Generator	Одновибратор
I	Input	Вход
I/O	Input/Output	Вход/Выход
J	-	Вход записи нуля в JK-триггере
K	-	Вход записи единицы в JK-триггере
L	Load	Загрузка, запись
LOAD	Load	Загрузка, запись
LSB	Least Significant Bit	Младший значащий разряд
M2	-	Схема контроля четности
MS	Multiplexer	Мультиплексор
MSB	Most Significant Bit	Старший значащий разряд

Таблица 2.4 (продолжение)

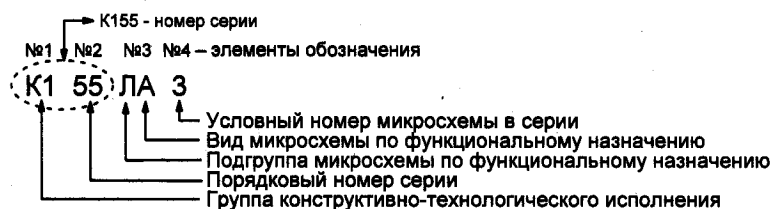
Обозначение	Название	Назначение
MUX	Multiplexer	Мультиплексор
O	Output	Выход
OE	Output Enable	Разрешение выхода
P	-	Выход переноса
PE	Parallel Enable	Разрешение параллельной загрузки
PROM	Programmable ROM	Программируемая постоянная память
P/S	Parallel/Serial	Переключение режима параллельный/последовательный
Q	Quit	Выход
R	Reset	Сброс
R	Resistor	Подключение внешнего резистора
RAM	Random Access Memory	Оперативная память, ОЗУ
RC	Resistor/Capacitor	Подключение внешнего резистора и конденсатора
RD	Read	Чтение
RE	Read Enable	Разрешение чтения
RG	Register	Регистр
ROM	Read Only Memory	Постоянная память, ПЗУ
R/W	Read/Write	Чтение/Запись
S	Set	Установка в единицу
S	Strobe	Стробирующий сигнал
S0, S1, ...	-	Входы установки режима
S0, S1, ...	Sum	Разряды выходного кода суммы
SE	Set Enable	Разрешение установки
SEMO	Set Mode	Установка режима
SL	Shift Left	Сдвиг влево
SM	Summater	Сумматор
SR	Synchronous Reset	Синхронный сброс
SR	Shift Right	Сдвиг вправо
SUM	Summater	Сумматор

Таблица 2.4 (продолжение)

Обозначение	Название	Назначение
SYN	Synchro	Синхросигнал
T	Trigger	Триггер
TC	Terminal Count	Окончание счета
U/D	Up/Down	Переключение направления счета счетчиков
Ucc	-	Напряжение питания
V	-	Входы управления работой
WE	Write Enable	Разрешение записи
WR	Write	Запись
X/Y	-	Преобразователь кодов
Z	Z-state	Третье состояние выхода

## Система условных обозначений отечественных микросхем

В отечественной технической литературе, а также при маркировке интегральных микросхем отечественного производства система условных обозначений установлена ОСТ 11 073.915-2000. В основу системы обозначений положен буквенно-цифровой код, **рис. 2.8**.



**Рис. 2.8.** Система условных обозначений отечественных микросхем

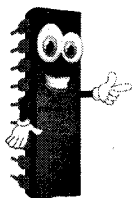
**ПЕРВЫЙ ЭЛЕМЕНТ** — цифра, обозначающая группу интегральной микросхемы по конструктивно-технологическому исполнению:



1, 5, 6, 7 — полупроводниковые микросхемы (цифра 7 используется только для обозначения бескорпусных микросхем);

2, 4, 8 — гибридные микросхемы;

3 — прочие (пленочные, керамические и т. д.)



### ЭТО ИНТЕРЕСНО!

*Перед первым элементом обозначения может стоять одна или две буквы русского алфавита, они обозначают тип и материал корпуса микросхемы и возможности ее применения.*

**Например,** буквой К обозначают микросхемы широкого применения в пластмассовом корпусе первого типа.

**ВТОРОЙ ЭЛЕМЕНТ** — две или три цифры (от 01 до 99 или от 001 до 999), указывающие на порядковый номер разработки данной серии микросхем. Серия микросхем — это совокупность интегральных схем единого конструктивно-технологического исполнения, выполняющих различные функции и предназначенных для совместного применения.

**ТРЕТИЙ ЭЛЕМЕНТ** — две русских буквы, обозначающие функциональную подгруппу и вид микросхемы. **Условные обозначения функциональных подгрупп и вида отечественных микросхем** представлены ниже.

#### **А — Формирователи:**

АА — адресные;

АГ — импульсов прямоугольной формы;

АИ — временных интервалов (таймеры);

АН — напряжения;

АП — прочие;

АР — разрядные;

АТ — тока;

АФ — импульсов специальной формы.

**Б — Базовые кристаллы:**

- БА — аналоговые;
- БК — комбинированные;
- БП — прочие;
- БЦ — цифровые.

**В — Схемы вычислительных устройств:**

- ВА — схемы сопряжения с магистралью;
- ВБ — схемы синхронизации;
- ВВ — схемы управления вводом-выводом;
- ВГ — контроллеры;
- ВЕ — однокристалльные микроЭВМ;
- ВК — комбинированные схемы;
- ВМ — микропроцессоры, сопроцессоры;
- ВН — схемы управления прерыванием;
- ВП — прочие;
- ВС — микропроцессорные секции;
- ВТ — схемы управления памятью;
- ВУ — схемы микропрограммного управления;
- ВХ — микрокалькуляторы;
- ВЦ — процессоры цифровой обработки сигналов;
- ВЮ — контроллеры с аналоговыми входами и выходами;
- ВЯ — процессоры цифровой обработки сигналов с аналоговыми входами и выходами.

**Г — Генераторы сигналов:**

- ГГ — прямоугольных сигналов;
- ГЛ — линейно-изменяющихся сигналов;
- ГМ — шума;
- ГН — программируемые;
- ГП — прочие;
- ГС — гармонических сигналов;
- ГФ — сигналов специальной формы.

**Д — Детекторы:**

- ДА — амплитудные;

ДИ — импульсные;  
ДП — прочие;  
ДС — частотные;  
ДФ — фазовые.

**Е — Схемы источников вторичного питания:**

ЕА — стабилизаторы напряжения непрерывные фиксированные однополярные асимметричные;  
ЕВ — выпрямители;  
ЕГ — стабилизаторы напряжения непрерывные регулируемые отрицательной полярности;  
ЕД — стабилизаторы напряжения непрерывные фиксированные двухполярные симметричные;  
ЕИ — стабилизаторы напряжения непрерывные фиксированные отрицательной полярности;  
ЕК — стабилизаторы напряжения импульсные;  
ЕЛ — стабилизаторы напряжения непрерывные фиксированные двухполярные асимметричные;  
ЕН — стабилизаторы напряжения непрерывные;  
ЕП — прочие;  
ЕР — стабилизаторы напряжения непрерывные регулируемые положительной полярности;  
ЕС — источники вторичного питания;  
ЕТ — стабилизаторы тока;  
ЕУ — устройства управления импульсными стабилизаторами напряжения.

**И — Схемы цифровых устройств:**

ИА — арифметико-логические устройства;  
ИБ — шифраторы;  
ИД — дешифраторы;  
ИЕ — счетчики;  
ИК — комбинированные;  
ИЛ — полусумматоры;  
ИМ — сумматоры;  
ИН — приемники, передатчики, прямо-передатчики;  
ИП — прочие;

ИР — регистры;  
ИФ — функциональные расширители.

**К — Коммутаторы и ключи:**

КН — напряжения;  
КП — прочие;  
КТ — тока.

**Л — Логические элементы:**

ЛА — И-НЕ;  
ЛБ — И-НЕ/ИЛИ-НЕ;  
ЛД — расширители;  
ЛЕ — ИЛИ-НЕ;  
ЛИ — И;  
ЛК — И-ИЛИ-НЕ/И-ИЛИ;  
ЛЛ — ИЛИ;  
ЛМ — ИЛИ-НЕ (ИЛИ);  
ЛН — НЕ;  
ЛП — прочие;  
ЛР — И-ИЛИ-НЕ;  
ЛС — И-ИЛИ.

**М — Модуляторы:**

МА — амплитудные;  
МИ — импульсные;  
МП — прочие;  
МС — частотные;  
МФ — фазовые.

**Н — Наборы элементов:**

НД — диодов;  
НЕ — конденсаторов;  
НК — комбинированные;  
НП — прочие;  
НР — резисторов;  
НТ — транзисторов;  
НФ — функциональные.

**П — Преобразователи:**

- ПА — цифро-аналоговые;
- ПВ — аналого-цифровые;
- ПД — длительности (импульсов);
- ПК — делители частоты аналоговые;
- ПЛ — синтезаторы частоты;
- ПН — напряжения;
- ПП — прочие;
- ПР — код — код;
- ПС — частоты;
- ПУ — уровня (согласователи);
- ПФ — функциональные;
- ПЦ — делители частоты цифровые.

**Р — Запоминающие устройства:**

- РА — ассоциативные запоминающие устройства;
- РВ — матрицы постоянных запоминающих устройств;
- РГ — ОЗУ регистрового типа;
- РД — динамические ОЗУ;
- РЕ — ПЗУ масочные;
- РК — ОЗУ многопортовые;
- РМ — матрицы ОЗУ;
- РН — энергозависимые статические ЗУ с хранением информации при отключении питания;
- РО — ОЗУ;
- РП — прочие;
- РР — ПЗУ с многократным электрическим перепрограммированием и параллельным вводом/выводом;
- РС — ПЗУ с возможностью многократного электрического перепрограммирования с последовательным вводом/выводом;
- РТ — ПЗУ с возможностью однократного программирования;
- РУ — статические оперативные запоминающие устройства;
- РФ — ПЗУ с ультрафиолетовым стиранием и электрической записью информации;
- РЦ — запоминающие устройства на ЦМД.

**С — Схемы сравнения:**

- СА — компараторы напряжения;
- СВ — временные;
- СК — амплитудные;
- СП — прочие;
- СС — частотные;
- СЦ — цифровые.

**Т — Триггеры:**

- ТВ — универсальный (типа J-K);
- ТД — динамические;
- ТК — комбинированные (типов D-T, R-S-T и т. п.);
- ТЛ — Шмита;
- ТМ — с задержкой (типа D);
- ТП — прочие;
- ТР — с отдельным запуском (типа R-S);
- ТТ — счетные (типа T).

**У — Усилители:**

- УБ — инструментальные;
- УВ — высокой частоты;
- УГ — малозумящие;
- УД — операционные;
- УЕ — повторители;
- УИ — импульсные;
- УК — широкополосные;
- УЛ — считывания и воспроизведения;
- УМ — индикации;
- УН — низкой частоты;
- УП — прочие;
- УР — промежуточной частоты;
- УС — дифференциальные;
- УТ — постоянного тока.

**Ф — Фильтры:**

- ФА — адаптивные цифровые;
- ФБ — полосовые;

ФВ — верхних частот;  
ФМ — программируемые;  
ФН — нижних частот;  
ФП — прочие;  
ФР — режекторные;  
ФУ — универсальные.

**Х — Многофункциональные устройства:**

ХА — аналоговые;  
ХБ — для радио, телевидения, магнитофонов, дисплеев;  
ХВ — для автоэлектроники;  
ХД — для коммуникационной аппаратуры;  
ХИ — аналоговые матрицы;  
ХК — комбинированные;  
ХЛ — цифровые;  
ХП — прочие;  
ХР — для бытовых приборов;  
ХС — программируемые логические микросхемы;  
ХХ — силовой электроники.

**Ц — Фоточувствительные схемы с зарядовой связью:**

ЦЛ — линейные;  
ЦМ — матричные;  
ЦП — прочие.

**Ч — Преобразователи физических величин и компоненты датчиков:**

ЧВ — влажности;  
ЧГ — газов;  
ЧД — давления;  
ЧИ — ионизирующих излучений;  
ЧМ — механических перемещений;  
ЧП — прочие;  
ЧТ — температуры;  
ЧЭ — электромагнитного поля.

**Э — Схемы задержки:**

ЭМ — пассивные;

ЭП — прочие;

ЭР — активные.

**ЧЕТВЕРТЫЙ ЭЛЕМЕНТ** — одна или две цифры, обозначающие **порядковый номер разработки микросхемы** определенного функционального назначения в конкретной серии.

**ПЯТЫЙ ЭЛЕМЕНТ** — указывает на **отличие микросхем одного типа по температурному диапазону или электрическим характеристикам** (быстродействию, допуску на напряжение питания, значению выходных токов и т. п.). Одна буква русского алфавита от А до М, за исключением букв З и Й.

**ШЕСТОЙ ЭЛЕМЕНТ** — **тип корпуса**. Буква указывает на номер типа корпуса в соответствии с ГОСТ 17467-88:

П — корпус 1-го типа (SIP, ZIP, КТ-26/27/28);

Р — корпус 2-го типа (DIP);

С — корпус 3-го типа (CAN);

Т — корпус 4-го типа (SOP, QFP, QFJ, планарные);

У — корпус 5-го типа (микроробуса), ранее начинались с буквы «Н»;

Ф — корпус 6-го типа (PGA);

Н — бескорпусное исполнение.

Для **бескорпусных микросхем** (обозначаются буквой Н) цифра указывает на **модификацию конструкторского исполнения**. Если микросхема выпускается только в одной разновидности корпуса данного типа, то цифра может отсутствовать:

1 — с гибкими выводами;

2 — на полиамидном носителе с ленточными выводами;

3 — с жесткими выводами, только для ИС широкого применения;

4 — на общей пластине, неразделенные;

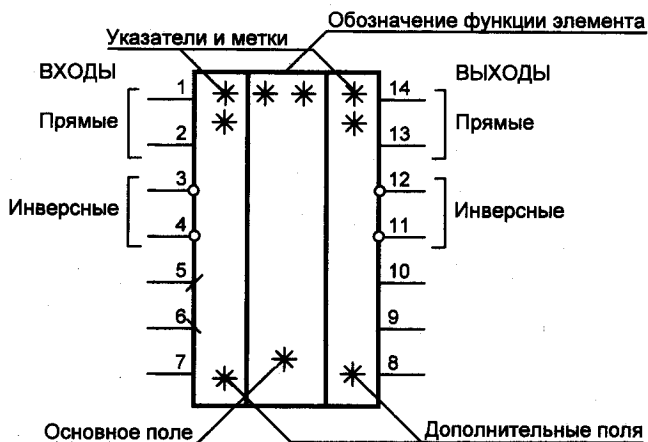
5 — на общей пластине, разделенные без потери ориентировки (**например**, наклеенные на пленку), только для ИС широкого применения.



## Условные графические изображения цифровых микросхем

Цифровые микросхемы, а также ее элементы или компоненты обозначаются на принципиальных схемах условно-графическим обозначением в соответствии с ГОСТ 2.743-91.

**Условно-графическое обозначение** микросхемы имеет форму прямоугольника, к которому подводят линии выводов. Условное графическое обозначение микросхемы может содержать три поля: основное и два дополнительных, которые располагают слева и справа от основного, **рис. 2.9**.



**Рис. 2.9.** Обозначения входов и выходов микросхем

В **первой строке** основного поля условно-графического обозначения микросхемы помещают обозначение функции, выполняемой данным логическим элементом. В **последующих строках** основного поля располагают информацию по ГОСТ 2.708-81.

В **дополнительных полях** помещают информацию о назначении выводов (метки выводов, указатели).

Дополнительные поля на условно-графическом изображении цифровых микросхем могут отсутствовать. Входы на условно-графическом изображении цифровых микросхем располагают слева, а выходы — справа, **рис. 2.10** и **рис. 2.11**.

Номера выводов микросхем помещают над линией вывода ближе к изображению микросхемы.

**Выводы элементов** подразделяют на статические и динамические, которые, в свою очередь, могут быть прямыми и инверсными.

**Прямые статические выводы** изображают линиями электрической связи, присоединяемые к основному или дополнительному полю условного графического обозначения без каких-либо знаков, **рис. 2.10: а** — статический вход; **б** — статический выход; **инверсные** — линией с кружком на конце (**в, д, ж, к** — входы; **г, е, и, л** — выходы; предпочтительными являются обозначения **в, г**).

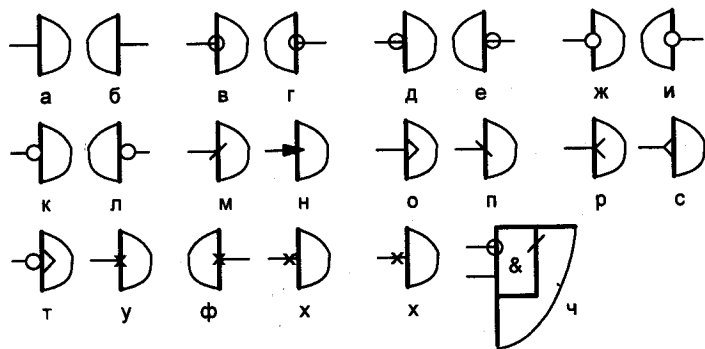
Отличительным признаком **динамического вывода** (входа) — косая черточка, стрелка или треугольник.

**Прямые динамические входы** обозначают, как показано на **рис. 2.10, м-о**; предпочтительные символы — **м, н**.

Обозначения **инверсных выводов** — на **рис. 2.10, п-т** (предпочтительные — **п, р**).

**Выводы, не несущие логической информации**, выделяют крестиком, который наносят либо в месте присоединения к условному графическому обозначению (**у, ф**), либо в непосредственной близости от него (**х, ц**). Предпочтительными являются обозначения **у, ф**.

Если необходимо указать характер воздействия группы сигналов, указатель можно поместить не в месте присоединения



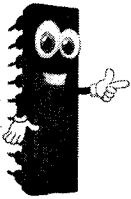
**Рис. 2.10.** Условные графические обозначения входов микросхем

выводов, а на линии, разделяющей основное и дополнительное поля, **рис. 2.10, ч.**

**Назначение выводов** показывают метками в дополнительных полях. Как и обозначения функций, их составляют из латинских букв, арабских цифр и специальных знаков. Число знаков в метке также не ограничивается, поэтому ширину дополнительного поля выбирают такой, чтобы в нем уместились все знаки самой длинной метки.

**Открытые выводы элементов** помечают одним из специальных знаков:

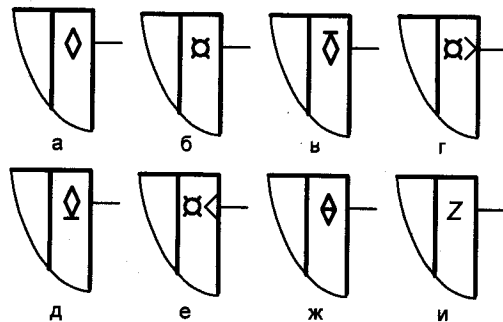
- ♦ или ромбиком, **рис. 2.11, а;**
- ♦ или кружком с четырьмя лучами, **рис. 2.11, б.**



### ЭТО ИНТЕРЕСНО!

Если необходимо указать, что данный вывод соединен с коллектором транзистора структуры *p-n-p*, эмиттером транзистора *n-p-n*, стоком полевого транзистора с *p*-каналом или истоком транзистора с *n*-каналом, ромбик снабжают черточкой сверху (**в**), а кружок – уголком, обращенным к нему раскрывом (**з**).

Если вывод соединен с коллектором *n-p-n*-транзистора, или с эмиттером *p-n-p* транзистора, или стоком полевого тран-



**Рис. 2.11.** Условные графические обозначения выходов микросхем

зистора с каналом n-типа, или истоком полевого транзистора с каналом p-типа черточку у ромбика помещают снизу (**д**), а вершину уголка направляют в сторону кружка (**е**).

Если в основном поле условного графического обозначения логического элемента присутствует комбинация  $\&\diamond$  ( $1\diamond$ ), это означает монтажное «И» («ИЛИ»). Вывод с так называемым **третьим состоянием** или **состоянием высокого импеданса** (Z-состоянием) обозначают ромбиком с черточкой внутри (**ж**) или латинской буквой Z (**и**).

Метки сложных функций выводов составляют из простых. **Например**, чтобы указать функцию записи WR в память M, используют сочетание WRM, разрешение E записи — EWR, разрешение считывания RD — ERD, строб C записи — CWR, чтение из памяти — RWM, выбор SE данных D — SED и т. д.

В качестве меток выводов можно использовать и обозначения функций (а также их комбинации).

Помимо перечисленных в состав современных интегральных цифровых микросхем входит большое разнообразие иных микросхем самого разнообразного назначения. Рассматривать их более подробно в рамках настоящего повествования не представляется возможным! Ведь большая их часть или не пользуется востребованностью у массового читателя, или потому, что для подробного их описания потребуется отдельное издание.

# ЭЛЕМЕНТЫ ЦИФРОВОЙ ТЕХНИКИ от А до Я

## 3.1. Что есть что в цифровой схемотехнике?

По функциональному признаку выделяют:

- ♦ основные элементы;
- ♦ устройства цифровых интегральных микросхем.

**Новичок:** *Давайте сформулируем основные определения, которые мне понадобятся в освоении цифровой схемотехники.*

**Электронный ключевой элемент** – электронное устройство, предназначенное для замыкания или размыкания электрической цепи при воздействии на него управляющего сигнала.

**Базовые логические элементы** – интегральные микросхемы, содержащие электронные ключевые элементы и выполняющие базовые логические функции НЕ (инверсию), И (конъюнкцию), ИЛИ (дизъюнкцию), а также их комбинации И-НЕ, И-ИЛИ-НЕ и др.

**Драйверы** – интегральные микросхемы с повышенной нагрузочной способностью, предназначенные для связи с периферийными устройствами. Зачастую имеют открытый выход и малое быстродействие.

**Мультивибратор** – генератор прямоугольных импульсов с возможностью управления извне.

**Одновибратор** (ждуший моностабильный мультивибратор) – генератор с одним устойчивым состоянием, способный находиться в двух логических состояниях, одно из которых устойчивое. Переход из одного состояния в другое происходит под действием внешнего запускающего импульса.

**Триггер** – электронное устройство, служащее для запоминания логических состояний, находящееся исходно в одном из двух устойчивых состояний и поочередно переключающееся при поступлении на вход триггера импульсов управления. **Синхронный триггер** изменяет свое состояние в момент действия синхронизирующих импульсов. Состояние **асинхронного триггера** зависят от информации на логических входах.

**Триггер Шмитта** – электронный переключающийся элемент на основе компаратора с петлей гистерезиса.

**Регистр** – триггерная линейка, предназначенная для записи, хранения, сдвига и вывода информации. Ввод и вывод информации в регистр может производиться как в параллельном коде, так и в последовательном. Регистры с последовательным вводом информации являются **сдвиговыми регистрами**, поскольку запись сопровождается побитным сдвигом введенной ранее информации. Регистры, сдвигающие данные в двух направлениях (от младшего разряда к старшему – вправо и наоборот) называют **реверсивными регистрами**.

**Счетчик суммирующий** – электронное устройство, позволяющее суммировать поступающие на счетный вход импульсы, что приводят к пропорциональному положительному приращению выходного кода. Суммирующие счетчики подразделяются на **асинхронные** (счетчики пульсаций) и **синхронные**. В асинхронных счетчиках смена состояний разрядных выходов происходит по мере распространения входного воздействия от разряда к разряду. В синхронных счетчиках смена выходных состояний внутренних триггеров совершается единовременно.

**Счетчик реверсивный** – счетчики, позволяющий как суммировать, так и вычитать поступающие на счетный вход импульсы.

**Дешифратор** – комбинационная интегральная микросхема, осуществляющая преобразование входной натуральной двоичный код в унитарный. Дешифраторы содержат  $p$  информационных входов и  $2^n$  информационных выходов.

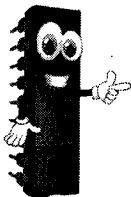
**Шифратор** – комбинационная интегральная микросхема, осуществляющая преобразование входного унитарного кода в натуральной двоичный. Дешифратор содержат  $2^n$  информационных входов и  $p$  информационных выходов.

**Мультиплексор** – электронные устройства, позволяющие направлять один из нескольких входных сигналов на один выход. Выбор входа осуществляется при помощи управляющих сигналов.

**Демультимплексор** – электронные устройства, позволяющие направлять входной сигнал на один из нескольких выходов. Выбор выхода осуществляется при помощи управляющих сигналов.

## 3.2. Электронные ключевые элементы

### Принцип действия электронных ключей



#### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

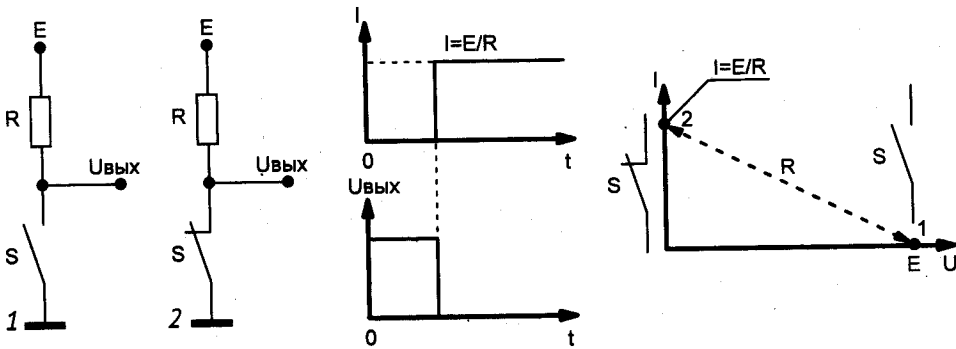
*Электронный ключевой элемент – это электронное устройство, предназначенное для замыкания или размыкания электрической цепи при воздействии на него управляющего сигнала, см. выше.*

Электронные ключи входят в состав многих импульсных устройств. Основу любого электронного ключа составляет **активный элемент** (обычно транзистор), работающий в ключ-

чевом режиме. Ключевой режим характеризуется двумя состояниями ключа:

- ♦ «Включено»;
- ♦ «Выключено».

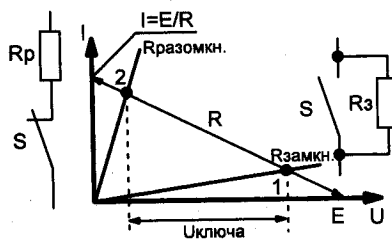
На рис. 3.1 приведены упрощенная схема и временные диаграммы идеального ключа при коммутации сопротивления нагрузки  $R$ . Предполагается, что сопротивление разомкнутого ключа бесконечно велико, а сопротивление замкнутого — равно нулю.



**Рис. 3.1.** Идеальный ключ и диаграммы его работы при разомкнутом и замкнутом ключе:  
1 — ключ разомкнут; 2 — ключ замкнут

Для идеального ключа выходное напряжение равно величине коммутируемого напряжения, а время включения и отключения равно нулю.

Эквивалентная схема реального ключевого элемента приведена на рис. 3.2.



**Рис. 3.2.** Эквивалентная схема реального ключевого элемента и диаграммы его работы:  
1 — ключ разомкнут; 2 — ключ замкнут



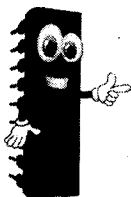
**Новичок:** *А чем еще идеальные ключи отличаются от реальных?*

В реальных ключах токи, а также уровни выходного напряжения, соответствующие состояниям «Включено» - «Выключено» зависят от типа и параметров применяемых активных элементов. При этом переход из одного состояния в другое происходит не мгновенно, а в течение времени, обусловленного инерционностью активного элемента и наличием паразитных емкостей и индуктивностей цепи.

**Новичок:** *Интересно. А чем можно охарактеризовать качество электронного ключа?*

**Качество электронного ключа** определяется следующими основными параметрами:

- ◆ падением напряжения на ключе в замкнутом состоянии;
- ◆ током через ключ в разомкнутом состоянии;
- ◆ максимальной величиной тока через ключ в замкнутом состоянии;
- ◆ временем перехода ключа из одного состояния в другое (временем переключения);
- ◆ потребляемая мощность;
- ◆ помехоустойчивость;
- ◆ стабильность пороговых уровней, при которых происходит переключение.



### **ЭТО ИНТЕРЕСНО!**

*Особенностью ключевых элементов, выполненных на диодах и транзисторах, является то, что для полупроводниковых переходов наблюдается ярко выраженная зависимость емкости перехода от величины приложенного напряжения: чем выше напряжение, тем ниже емкость.*

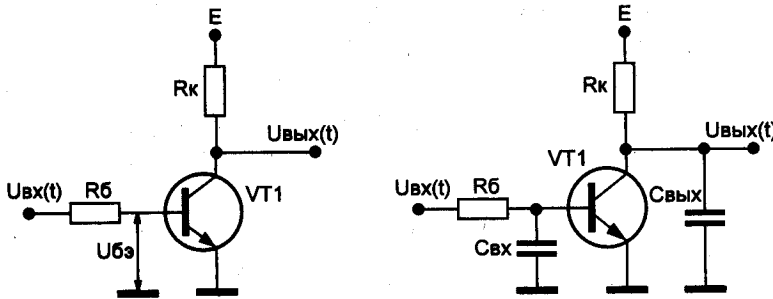
Указанное обстоятельство играет существенную роль при работе, например, КМОП-микросхем в области повышенных частот.

## Электронные ключевые элементы на биполярных транзисторах

Примитивный электронный ключ может быть получен на основе схемы включения биполярного транзистора, представленной на **рис. 3.3**. Точки 1 и 2 отвечают состоянию ключа «Выключено» и «Включено».

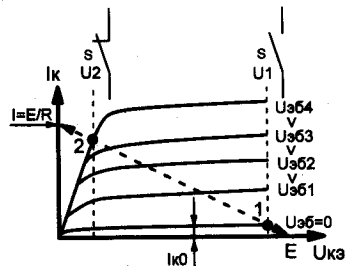
**Точка 1** соответствует подаче нулевого смещения на вход ключевого элемента (нулевой ток базы) — работа транзистора в области отсечки. Через ключ протекает ток, равный обратному току коллектора транзистора (обычно микроамперы). Величина этого тока заметно зависит от температуры.

**Точка 2** соответствует области насыщения: транзистор полностью открыт, ток через него (обычно миллиамперы) при этом напряжении питания более возрасть не может.



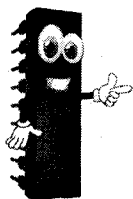
**Рис. 3.3.** Простейший идеальный и реальный электронный ключ на биполярном транзисторе, а также его выходные вольтамперные характеристики для различных токов базы:

1 — ключ разомкнут; 2 — ключ замкнут



Напряжение на открытом ключе равно значению напряжения насыщения коллектор-эмиттер транзистора. Для кремниевых транзисторов это напряжение близко к 0,7 В.

Любые иные значения входных напряжений (токов базы) соответствуют работе транзистора в активной области, когда малые приращения тока базы вызывают существенные изменения тока через транзистор.



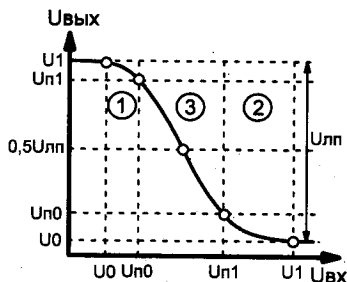
### ЭТО ИНТЕРЕСНО!

*Этот режим не отвечает условиям работы цифровой техники, зато является основным для техники аналоговой.*

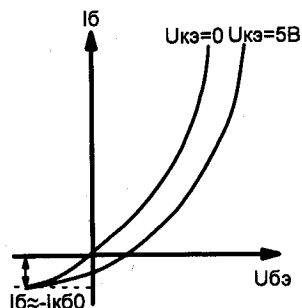
**Передаточная характеристика** электронного ключевого элемента  $U_{\text{вых}} = f(U_{\text{вх}})$  представлена на рис. 3.4. Она имеет три характерных участка:

- ♦ участок 1, соответствующий уровню логического нуля;
- ♦ участок 2, соответствующий уровню логической единицы;
- ♦ участок 3 — переходная область из одного устойчивого состояния в другое.

Границы участков  $U_{\text{п}}^0$  и  $U_{\text{п}}^1$  определяются точками единичного усиления биполярного транзистора. Входные напряжения, задающие границы участков, называются порогами переключения  $U_{\text{вх}0}$  и  $U_{\text{вх}1}$ . Разность напряжений логических уровней (0 и 1) называют **логическим перепадом**  $U_{\text{лп}}$ , см. также точки 1 и 2 на рис. 3.3 и 3.4.



**Рис. 3.4.** Передаточная характеристика электронного ключевого элемента



**Рис. 3.5.** Входная характеристика электронного ключевого элемента

Входная характеристика электронного ключевого элемента, соответствующая передаточной характеристике, приведена на **рис. 3.5**.

**Новичок:** *А что произойдет, если мы подадим на такой электронный ключ очень короткий импульс? Как себя поведет в таком случае ключевой элемент и успеет ли он отреагировать?*

Разумеется, если управляющий импульс исчезающе короткий, любое электронное устройство просто не успеет на него отреагировать в силу инерционности.

Переходные процессы в динамическом режиме работы электронного ключа, **рис. 3.4**, определяются наличием емкостей эмиттерного и коллекторного переходов биполярного транзистора. При переключениях транзистора происходит заряд и разряд этих емкостей.

Эквивалентная сложная RC-цепь на входе и на выходе любого логического элемента, в том числе электронного ключа, — аналог линии задержки.

**Новичок:** *Значит ли это, что любой управляющий сигнал даже идеально прямоугольной формы, будет размываться, размываться по краям и запаздывать при прохождении через логический элемент?*

Да, совершенно верно, сигнал на выходе логического элемента не будет полной копией входного, но, чаще всего, подобные изменения можно заметить разве что под микроскопом, поскольку современные микросхемы обладают высоким быстродействием и малой инерционностью.

Тем не менее, при прохождении сигнала через любой логический элемент сигнал с ростом частоты все более запаздывает относительно времени поступления исходного сигнала, а также все более размывается по форме.

Значимой причиной искажения и задержки импульсного сигнала является накопление и рассасывание неосновных носителей в базе при переходе транзистора в режимы отсечки и, особенно, насыщения.

**Новичок:** *Из каких же этапов складывается формирование реального фронта импульса на выходе логического элемента?*

**Формирование переднего фронта импульса**, включает три основных этапа, **рис. 3.6:**

- ♦ задержка фронта;
- ♦ формирование фронта;
- ♦ накопление избыточного заряда в базе.

**Величина  $t_z$  и  $t_{вкл}$**  — интервал времени между моментом начала действия импульса и моментом, когда ток коллектора достигает значения, равного 10 и 90 % от тока насыщения, соответственно.

**Величина  $t_\phi$**  — интервал времени формирования переднего фронта.

Суммарный интервал времени включения равен  $t_{вкл} = t_z + t_\phi$ .  
Задержка фронта обусловлена зарядом барьерной емкости эмиттерного перехода.

**Новичок:** *Существуют ли какие-либо простые математические формулы, описывающие процесс нарастания или спада реального импульса на выходе логического элемента?*

Формулы, разумеется, существуют, и они на практике помогают описать, предсказать поведение логических элементов при переходных процессах, что особенно важно при их работе на повышенных частотах. В простейшем случае – это хорошо знакомые **экспоненциальные функции**. Однако они, увы, далеко не универсальны. Эти функции позволяют описать поведение электронного прибора в узком диапазоне изменения времени, температуры или частоты.

Аналитически динамику нарастания импульса можно описать при помощи универсального уравнения для описания физических и, в частности, электрических процессов:

$$U_{\text{вых}}(t) = 1 - A \ln \left[ 1 + B \cdot \exp \left( - \int_{U_{\text{вых}}^{\text{мин}}}^{U_{\text{вых}}} p(t) dU_{\text{вых}} \right) \right] + U_0,$$

где  $A$  и  $B$  – нормировочные коэффициенты;  $p(t)$  – закон развития переходного процесса от времени, обычно степенной,  $p(t) \sim t^n$ ;  $U_0$  – уровень логического нуля.

В выражение  $p(t)$  в качестве множителя входит постоянная  $RC$  входной цепи приемника импульсов.

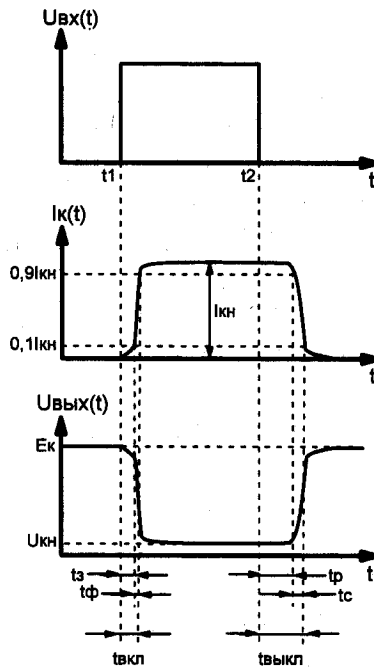
**Новичок:** *Какими процессами, в свою очередь, определяется динамика спада выходного сигнала логического элемента?*

**Формирование заднего фронта импульса, рис. 3.6**, преимущественно обусловлено временем рассасывания избыточного заряда в базе  $t_p$ , а также временем спада коллекторного тока  $t_c$  в пределах от 90 до 10 % от тока насыщения. Суммарный интервал времени выключения равен  $t_{\text{выкл}} = t_p + t_c$ .

Динамику спада импульса во времени можно описать при помощи уравнения, подобного выше описанному:

$$U_{\text{вых}}(t) = C \ln \left[ 1 + D \cdot \exp \left( - \int_{U_{\text{вых}}}^{U_{\text{вых}}^{\text{max}}} q(U_{\text{вых}}) dt \right) \right] + U_0,$$

где  $C$  и  $D$  – нормировочные коэффициенты;  $q(t)$  – закон раз-



**Рис. 3.6.** Форма сигналов на входе (идеальная прямоугольная)  $U_{вх}(t)$  и на выходе (реальная)  $U_{вых}(t)$  любого логического элемента, в том числе электронного ключа, где

$t_1, t_2$  — время поступления и окончания входного импульса;  
 $E_k(I_k)$  и  $U_{кн}(I_{кн})$  — напряжение (ток) коллектора транзистора в закрытом и открытом (насыщенном) состоянии

вития переходного процесса от времени, обычно степенной,  $U_0$  — уровень логического нуля.

В выражение  $q(t)$  в качестве сомножителя входит постоянная  $RC$  выходной цепи приемника импульсов.

**Новичок:** Что, главным образом, сказывается на быстродействии логического элемента, например, того же электронного ключа?

Основным фактором, ограничивающим быстродействие электронного ключа на биполярном транзисторе, является **насыщение транзистора**. Время рассасывания неосновных носителей существенно превышает остальные временные интервалы.

**Новичок:** *Поясните, пожалуйста, для итога, чем характеризуются переходные процессы в электронных ключах на обычных биполярных транзисторах?*

Итак, переходные процессы в электронном ключе на биполярном транзисторе характеризуются:

- ♦ задержкой включения (нарастание тока от нуля до величины, соответствующей насыщению);
- ♦ задержкой выключения в связи с рассасыванием заряда в базе при переходе из режима насыщения в активный режим.

При работе ключевых элементов в реальных условиях их эксплуатации на переходные процессы, особенно при работе элементов логики на повышенных частотах, заметно сказываются паразитные емкости монтажа и нагрузки, а также монтажные индуктивности.

**Новичок:** *Про достоинства и незаменимость электронных ключевых элементов на биполярных транзисторах мы уже слышали много хорошего. А вот что можно сказать о недостатках таких ключей?*

**Недостатки** ключей на биполярных транзисторах:

- ♦ низкое быстродействие, обусловленное временем рассасывания неосновных носителей в базе транзистора;
- ♦ большие токи в цепях управления в статическом режиме;
- ♦ температурный дрейф коллекторного тока транзисторов при изменении температуры.

**Новичок:** *Хорошо, сейчас мы знаем про критические моменты, влияющие на качества электронных ключевых элементов. Можно ли каким-либо образом, зная причины низкого быстродействия ключей, исправить этот недостаток?*



## Схемотехнические способы повышения быстродействия ключевых элементов

Для повышения быстродействия простейших электронных ключевых элементов на биполярных транзисторах используют форсирующие RC-цепочки, рис. 3.7, а также нелинейную обратную связь, рис. 3.8.

Принцип работы **форсирующей RC-цепочки**, рис. 3.7, обеспечивающей уменьшение времени рассасывания неосновных носителей в базе: при отпирании транзистора нарастание тока в цепи базы определяется скоростью заряда форсирующей емкости.

В открытом состоянии транзистора ток базы задается резистором, сопротивление которого выбирается так, чтобы обеспечить неглубокое насыщение транзистора.

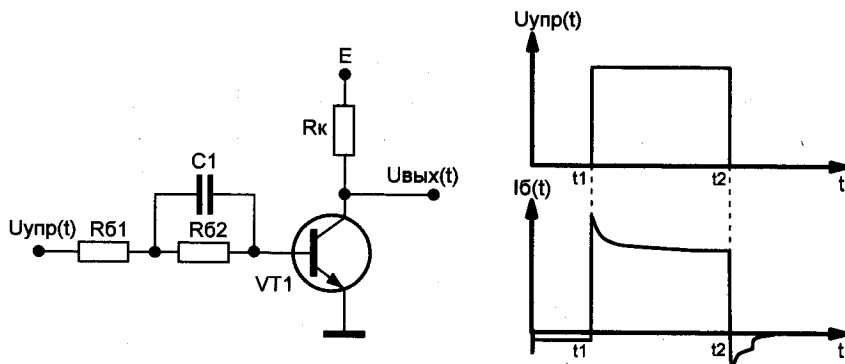


Рис. 3.7. Ключевой элемент на биполярном транзисторе с форсирующей RC-цепочкой

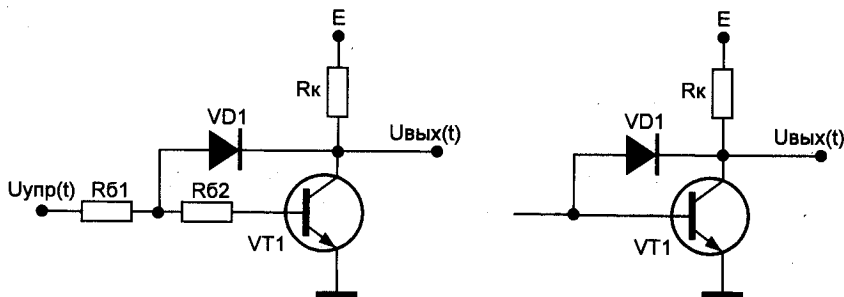


Рис. 3.8. Ключевой элемент на биполярном транзисторе с нелинейной обратной связью

Для обеспечения **нелинейной обратной связи**, рис. 3.8, используют диод, включенный между базой и коллектором транзистора. Запертый диод не влияет на работу схемы; когда ключ открывается, диод оказывается смещенным в прямом направлении, а транзистор охватывается глубокой отрицательной обратной связью.

**Новичок:** *Отлично, но что же мы выберем из двух рассмотренных выше альтернатив?*

Разумеется, для повышения быстродействия ключевого (логического) элемента мы выберем вариант, использующий нелинейную обратную связь с использованием полупроводникового диода. Форсирующие RC-цепочки могли быть использованы только в ранних разработках логических элементов, когда не столь остро стоял вопрос миниатюризации логических элементов и были не столь развиты технологические процессы создания дополнительных полупроводниковых переходов.

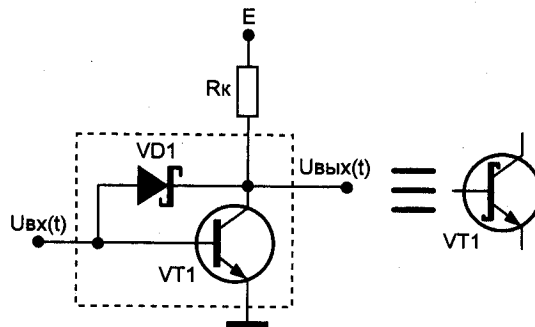
**Новичок:** *Хорошо, а можно ли еще что-либо сделать, чтобы дополнительно повысить быстродействие логических элементов с использованием диодной нелинейной обратной связи?*

Хороший вопрос и хороший ответ. Разработчики цифровой электроники давно ломали голову над этой проблемой и в итоге нашли прекрасное решение – стали использовать в качестве диодов нелинейной обратной связи диоды специальной конструкции, обладающие непревзойденным пока быстродействием – диоды Шоттки.

## Электронные ключевые элементы на транзисторах Шоттки

Диод Шоттки представляет собой алюминиево-кремниевый диод, отличающийся отсутствием накопления заряда и весьма малым падением напряжения при «прямом» смещении (0,2...0,3 В). Сочетание биполярного транзистора в связке с диодом Шоттки на общем кристалле называется **транзистором с барьером Шоттки** или просто **транзистором Шоттки**.

Электронный ключ на транзисторе Шоттки, **рис. 3.9**, обладает повышенным быстродействием (малыми временами рассасывания заряда и задержки выключения). Достигается это тем, что параллельно переходу коллектор-база обычного транзистора включают диод Шоттки, имеющий малое время восстановления обратного сопротивления диода.



**Рис. 3.9.** Простейший электронный ключ на транзисторе Шоттки

При малом коллекторном токе транзистора напряжение коллектор-база положительно, диод Шоттки закрыт, поскольку к нему приложено обратное напряжение. С ростом коллекторного тока напряжение на коллекторном переходе уменьшается, в результате диод открывается.

Дальнейший прирост тока базы приводит к увеличению тока через диод. Поскольку напряжение отпираания диода Шоттки меньше напряжения отпираания коллекторного перехода, последний остается закрытым, накопление неосновных носителей в базе транзистора не происходит.

Увеличение быстродействия электронного ключа с диодом Шоттки происходит в основном за счет уменьшения времени рассасывания при выключении. Выходное напряжение такого элемента в открытом состоянии больше, чем напряжение транзистора в режиме насыщения.

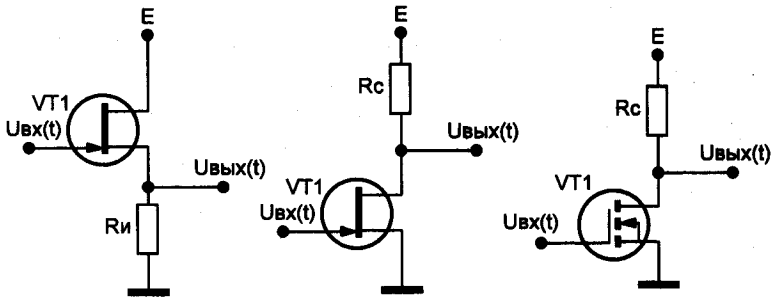
## Электронные ключевые элементы на полевых транзисторах

**Новичок:** *Помимо биполярных транзисторов, насколько мне известно, существуют так называемые полевые транзисторы. Каким образом можно создать логические элементы на их основе, и чем они будут отличаться?*

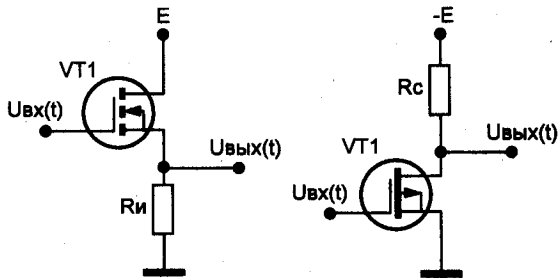
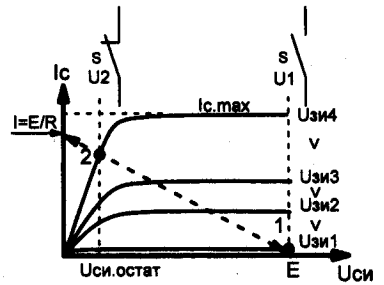
В отличие от ранее рассмотренных ключей, ключевой элемент на полевом транзисторе управляется не входным током, а величиной напряжения, приложенного к входу ключа. Ключи на полевых транзисторах, **рис. 3.10 — рис. 3.12**, отличаются высоким входным сопротивлением (десятки-сотни МОм). В силу того, что паразитные емкости на входе и на выходе электронных ключей принципиально не устранимы, быстродействие таких ключей резко ограничено.

Схема электронного ключа, выполненного на МДП-транзисторе, показана на **рис. 3.11**. Такой ключ характеризуется более высоким значением входного сопротивления.

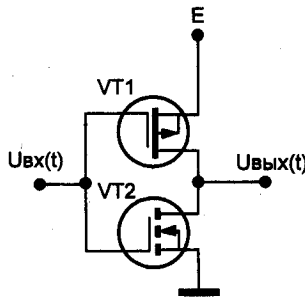
Для ускорения разряда паразитных емкостей сопротивление нагрузки неизменного характера заменяют динамической загрузкой (полевой транзистор с иной проводимостью канала), схема которого приведена на **рис. 3.12**. При работе такого ключа одновременно переключаются оба транзистора в проводящее и непроводящее состояние, соответственно.



**Рис. 3.10.** Простейшие электронные ключи на полевых транзисторах, а также выходные вольтамперные характеристики ключа для различных напряжений на затворе:  
 1 – ключ разомкнут; 2 – ключ замкнут



**Рис. 3.11.** Электронные ключи на МДП-транзисторах



**Рис. 3.12.** Электронный ключ на МДП-транзисторах с каналами n- и p-типа

**Новичок:** *А что произойдет, если на затвор полевого транзистора подать напряжение выше или ниже рекомендованных значений?*

Если эти напряжения намного будут выходить за рамки рекомендованных техническим описанием на транзистор значений, может произойти необратимое изменение его свойств.

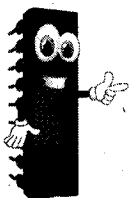
При отсутствии сигнала на входе потребляемый ключом ток практически равен нулю. Во включенном состоянии падение напряжения на ключе ниже, чем у ключей на биполярных транзисторах. Нагрузочная способность ключей на полевых транзисторах чуть ли не на порядок ниже таковой для ключей на биполярных транзисторах.

### 3.3. Базовые элементы цифровой логики

#### Основные формы цифровых сигналов: ноль и единица

Цифровая логика и элементы, ее представляющие, работают с так называемыми **цифровыми сигналами**. В отличие от аналоговых сигналов, многообразие форм и видов которых неопи-сваемо, цифровые сигналы имеют форму двух возможных видов:

- ♦ логическая единица;
- ♦ логический ноль.



#### ЭТО ВАЖНО ЗНАТЬ!

*Логическая единица обозначается для краткости «1» и, в некоторых случаях, «высоким» уровнем или «В»; в зарубежной литературе – «Н» (High).*

*Логический ноль, соответственно, обозначается «0», или «низким» уровнем «Н»; в зарубежной ли-тературе – «L» (Low).*

Логические элементы, или элементы цифровой логики, получают из аналоговых — биполярных и полевых транзисторов, заставляя их работать в режиме насыщения/отсечки.

**Новичок:** *Ранее вы перечисляли с десяток различных разновидностей цифровых микросхем, а какие из них наиболее доступны для освоения начинающим радиолюбителям?*

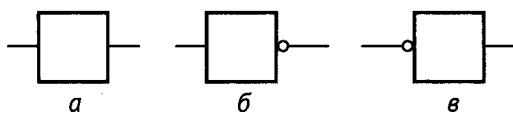
Наибольшее распространение получили проверенные временем цифровые логические элементы на основе биполярных транзисторов — ТТЛ-элементы (транзисторно-транзисторная логика) и на основе полевых транзисторов — КМОП-элементы (комплементарные, на основе переходов металл-окисел-полупроводник).

**ТТЛ-элементы**, ассортимент которых насчитывает до 200 наименований различной степени интеграции и функционального назначения, работают обычно при напряжении питания 5 В. Это одни из наиболее высокочастотных микросхем (до 20...100 МГц), потребляющие от источника питания значительный ток.

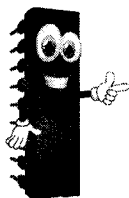
**КМОП-элементы** работают в диапазоне напряжений питания 5...15 В, иногда от 3 В и ниже. Это исключительно экономичные элементы, которые можно использовать совместно с ТТЛ-логикой. Заметный и малоустраняемый недостаток этих элементов — относительно низкие рабочие частоты, в основном не превышающие 1...10 МГц.

## || Условные графические обозначения || логических элементов

Ниже рассмотрены основные логические элементы цифровой логики и их обозначения, **рис. 3.13** и **рис. 3.14**.



**Рис. 3.13.** Условные графические обозначения логических элементов: а – с простым входом; б – с инверсным выходом; в – с инверсным входом



### ЭТО ВАЖНО ЗНАТЬ!

Поскольку история цифровых логических элементов насчитывает не столь уж много лет, условные символы, используемые для обозначения логических элементов в разных странах мира, заметно отличаются.

Поэтому, в порядке сравнения, и для того, чтобы можно было уверенно разбираться в схемах, опубликованных в отечественных и зарубежных источниках информации, на **рис. 3.14** приведены условные обозначения, принятые как у нас («европейское» обозначение), так и в ряде англоговорящих стран (Великобритания, США, «американское» обозначение).

### Полезные термины

**ПОВТОРИТЕЛЬ (REPEATER)** — логический элемент, выполняющий функцию повторителя (буфера, Buffer), может быть выполнен на основе эмиттерного или истокового повторителей. При подаче на вход такого элемента управляющего сигнала А, на выходе элемента сформируется сигнал У, полностью идентичный входному.

**НЕ (NOT)** — логический элемент (инверсия, функция логического отрицания, элемент Шеффера), называемый также инвертором (Inverter). Выходной сигнал У является «зеркальной» или «перевернутой» копией входного: когда на входе



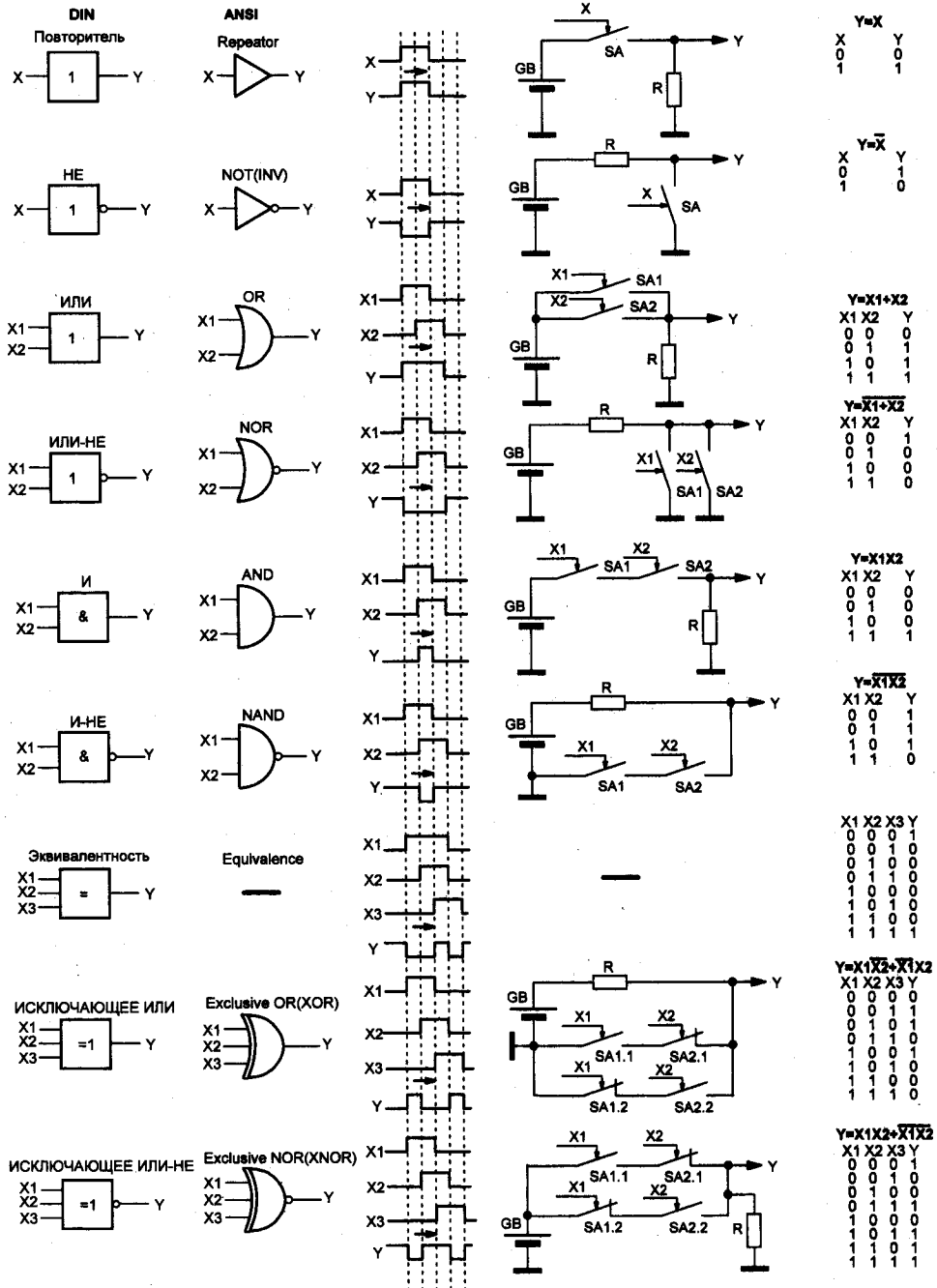


Рис. 3.14. Условные графические обозначения основных отечественных DIN (слева) и зарубежных ANSI (справа) логических элементов, диаграммы их работы, эквивалентные схемы и таблицы истинности

элемента логическая единица, на выходе — логический нуль, и наоборот.

**ИЛИ (OR)** — логический элемент (дизъюнктор, функция логического сложения), в котором выходной сигнал  $Y$  принимает значение логической единицы при наличии на хотя бы одном из его нескольких входах сигнала логической единицы. Если на этих входах логический нуль, на выходе элемента также логический нуль.

**НЕ-ИЛИ (NOT-OR, NOR)** — логический элемент (инверсия функции дизъюнкции, элемент Пирса), представляет собой последовательное включение элементов НЕ (NOT) и ИЛИ (OR). Последовательность включения элементов роли не играет, однако, если использовать последовательность включения НЕ-ИЛИ, для каждого из входов элемента ИЛИ (а таких входов бывает до 8-и и более) потребуется соответствующее количество инверторов (элементов НЕ), что заметно усложняет конструкцию. Выходной сигнал  $Y$  схемы НЕ-ИЛИ при наличии на его входах значения логического нуля принимает значение логической единицы. Стоит хотя бы одному из входных сигналов принять значение логической единицы, выходной сигнал  $Y$  переключится на значение логического нуля.

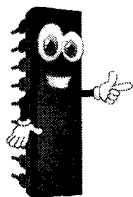
**И (AND)** — логический элемент (конъюнктор, функция логического умножения), выполняет функцию схемы совпадения. Его эквивалентную схему можно представить в виде двух или нескольких (по числу входов) последовательно включенных электрических ключей (выключателей): выходной сигнал будет иметь значение логической единицы только в том случае, если на все входы этого логического элемента будет подан уровень логической единицы.

**НЕ-И (NOT-AND, NAND)** — логический элемент (инверсия функции конъюнкции), как уже следует из названия элемента, это устройство представляет собой последовательно включенные элементы НЕ-И (или И-НЕ). При одновременной подаче на входы этого элемента уровней логической единицы на выходе  $Y$  элемента будет уровень логического нуля. Если хотя бы на одном из входов элемента входной сигнал примет уровень

логической единицы, сигнал на выходе устройства немедленно переключится с «нуля» на «единицу».

**ЭКВИВАЛЕНТНОСТЬ (EQUIVALENCE)** — логический элемент (функция логической равнозначности), представляет собой более сложный по структуре логический элемент. Это логическое устройство имеет на выходе логическую единицу только в том случае, когда все без исключения сигналы на его входах будут иметь один и тот же (т. е. тождественный, эквивалентный) логический уровень, причем, не имеет значения, «ноль» это или «единица». Микросхемы этого назначения не выпускаются.

**ИСКЛЮЧАЮЩЕЕ ИЛИ (EXCLUDING OR, XOR)** — логический элемент (функция сложения по модулю два), выходной сигнал  $Y$  этого логического элемента принимает значение логической единицы только в том случае, когда на одном из его входов присутствует логическая единица, а на всех остальных — логический ноль. Стоит нарушить это условие, сигнал на выходе элемента примет значение логического нуля.



### ЭТО ВАЖНО ЗНАТЬ!

*На основе простейших элементов цифровой логики могут быть синтезированы практически любые и сколь угодно более сложные элементы цифровой логики — триггеры, счетчики, шифраторы, дешифраторы и другие элементы. В то же время из более сложных элементов могут быть получены более простые.*

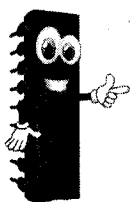
**Новичок:** *Приведите, пожалуйста, примеры и покажите, как из одних логических элементов создать другие элементы.*

В этом можно легко убедиться экспериментально или умозрительно, анализируя информацию, приведенную на **рис. 3.14**, а также, немного забегаая вперед, на **рис. 3.38** и **рис. 3.39**. Так,

**например**, соединив вместе входы А и В элементов НЕ-ИЛИ или НЕ-И, можно получить элемент НЕ.

Для наглядного представления соотношения уровней сигналов на входах и выходах логических элементов на **рис. 3.14** приведены соответствующие графики.

Для имитации, моделирования и изучения логических элементов на **рис. 3.14** показаны простейшие схемные эквиваленты логических элементов, выполненные на обычных переключателях. Подача сигнала логической единицы соответствует замыканию соответствующего ключа (или переключению сдвоенного ключа для схем).



#### ПРИМЕЧАНИЕ.

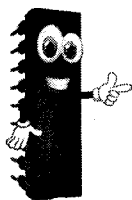
*В порядке изучения логических элементов рекомендуется самостоятельно собрать и исследовать работу схемных эквивалентов, применив в качестве индикатора логического уровня авометр или мультиметр.*

## Таблица истинности

**Новичок:** *А что это за зверь – таблица истинности, и насколько она может мне пригодиться?*

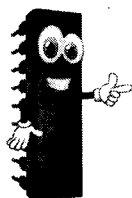
Таблица истинности, **табл. 3.1**, в дополнение к графикам сигналов и схемным эквивалентам дает наглядное и емкое представление о взаимосвязи процессов на входах и выходах логических элементов.

Цифровые микросхемы могут быть использованы в качестве аналоговых. Примеры использования цифровых микросхем в аналоговой технике приведены в **главе 4**.



### ЭТО ВАЖНО ЗНАТЬ!

В других литературных источниках «1» может иметь обозначение «В» – «Высокий» (или «Н» – «High»), а «0» – «Н» – «Низкий» (или «L» – «Low»).



### ПРИМЕЧАНИЕ.

Помимо перечисленных выше, существуют микросхемы, способные работать как с аналоговыми, так и с цифровыми сигналами.

К таким микросхемам можно отнести коммутаторы аналоговых и цифровых сигналов, выполненные на КМОП-элементах (микросхемы К176КТ1, К561КТ3, К564КТ3 – четырехканальные коммутаторы) и селекторы-мультиплексоры (многоканальные многопозиционные переключатели, например, К561КП1, К561КП2).

Универсальная таблица состояний выходных уровней базовых логических элементов от уровня входных

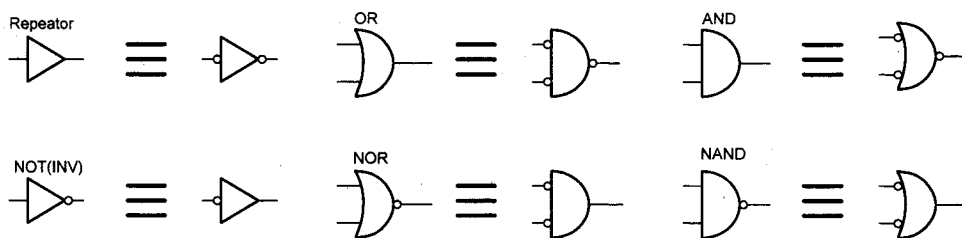
Таблица 3.1

Состояния входов элемента с двумя и более входами	Состояние выхода у элемента					
	И	И-НЕ	ИЛИ	ИЛИ-НЕ	Искл. ИЛИ	Искл. ИЛИ-НЕ
Низкое у всех	0	1	0	1	0	1
Высокое у всех	1	0	1	0	0	1
Хотя бы один в высоком или хотя бы один в низком	0	1	1	0	1*	0*

Примечание к табл. 3.1. \* Справедливо только для двухвходовых элементов

Эквивалентные обозначения некоторых логических элементов приведены на рис. 3.15.

**Новичок:** Какой же способ изображения логических элементов более предпочтителен?



**Рис. 3.15.** Эквивалентные обозначения ряда логических элементов

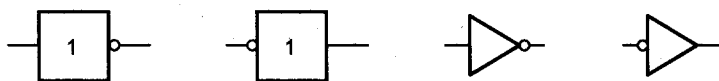
Обычно из различных вариантов изображения логического элемента выбирают **более простой по начертанию элемент**, а именно, обращаясь к **рис. 3.15**, варианты обозначений, приведенные слева от знака тождества.

Однако стоит обратить внимание на то, что на **рис. 3.15** логические элементы изображены в «западном», зарубежном начертании (система ANSI), а у нас в стране используют более привычную для нашего читателя систему обозначений DIN, примеры использования которой будут даны далее.

## Логический элемент НЕ

**Логический элемент или инвертор НЕ (INV)** предназначен для инвертирования (преобразования) уровня сигнала логической единицы в уровень логического нуля, или наоборот. Это самый простой элемент из всех прочих логических элементов. Он имеет всего один вход и один выход. Поэтому в распространенных микросхемах, имеющих 14 выводов, содержится по 6 элементов НЕ (два оставшихся вывода — выводы питания). Внутреннее строение элемента НЕ, практически совпадающее со строением электронного ключевого элемента, рассмотрено ранее.

Условное графическое обозначение логического элемента НЕ приведено на **рис. 3.16**; форма сигналов на его входе и выходе — на **рис. 3.17**.



**Рис. 3.16.** Условные графические изображения логического элемента НЕ: DIN (слева) и ANSI (справа)

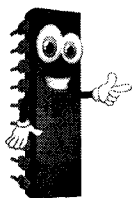


**Рис. 3.17.** Инверсия уровня сигнала (слева) и фронта сигнала при его прохождении через логический элемент НЕ

**Новичок:** В каких случаях чаще всего используют логические элементы НЕ? Приведите, пожалуйста, примеры.

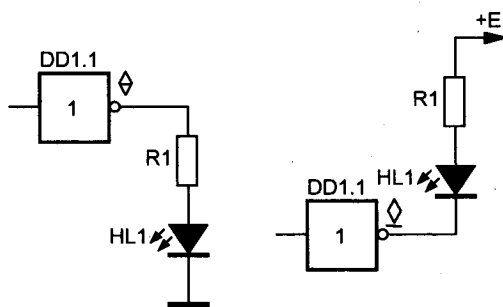
Хорошо, рассмотрим **применение логических элементов НЕ**. Логические элементы НЕ в зависимости от их внутреннего строения применяют в качестве:

- ♦ преобразователей уровней и полярностей сигналов, **рис. 3.17**;
- ♦ буферных элементов с инверсией и без инверсии для повышения нагрузочной способности микросхем, **рис. 3.18**;
- ♦ коммутаторов двунаправленных линий и схем мультиплексирования сигналов (для буферных микросхем с Z-состоянием), **рис. 3.19**;
- ♦ генераторов импульсов, **рис. 3.20**, **рис. 3.21**;
- ♦ линий задержки импульсных сигналов, **рис. 3.22**, **рис. 3.23**.



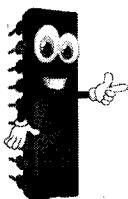
### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

**Двунаправленные линии** – это линии, по которым сигналы могут распространяться в двух противоположных направлениях. При использовании однонаправленных линий сигналы выходят от одного выхода к одному или нескольким входам.



**Рис. 3.18.** Подключение светодиода к выходам буферных элементов: к общей шине (слева) и к шине питания (справа)

Двунаправленные линии соединяют между собой несколько выходов и входов. Это позволяет более эффективно обмениваться информацией при меньшем количестве электрических соединений. Для двунаправленных линий используют элементы, у которых имеется выход с открытым коллектором или с Z-состоянием, **рис. 3.19**.



### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

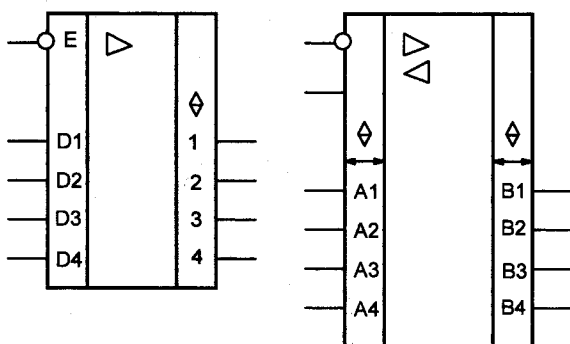
**Мультиплексирование** – это передача разных сигналов в разные моменты времени по одним и тем же линиям. Мультиплексирование применяют для сокращения числа соединительных линий.

При мультиплексировании в текущем времени активное состояние поддерживается только на одном из множества выходов; остальные выходы отключены. Для мультиплексирования подходят микросхемы, у которых имеется выход с открытым коллектором или с Z-состоянием, **рис. 3.19**.

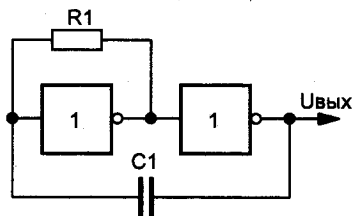
**Новичок:** Какие простые схемы, всего 4 элемента! Неужели это все будет работать?

Простые схемы потому, что множество электронных компонентов (резисторов, транзисторов) запрятано под квадрати-

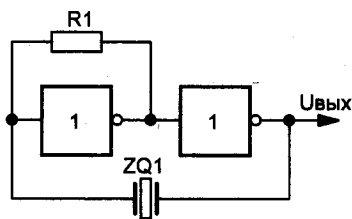




**Рис. 3.19.** Условные графические изображения: однонаправленного буфера с высокоимпедансным состоянием выходов (слева); двунаправленного буфера с высокоимпедансным состоянием (справа)



**Рис. 3.20.** Схема RC-генератора на логических элементах HE



**Рис. 3.21.** Схема кварцевого генератора на логических элементах HE

ком элемента микросхемы. Работать эти схемы, конечно, будут, но только в том случае, если на схему будет подано напряжение питания.

А на этих схемах как раз и не показано, что на схему требуется подать питающее напряжение. Просто на многих схемах «экономят» на и без того понятных ее атрибутах, которые полагаются, как это нынче принято говорить, «по умолчанию».

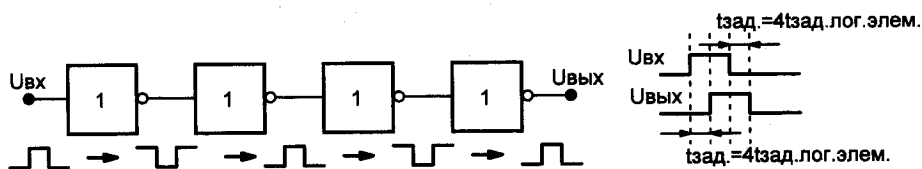
Для дозированной небольшой задержки по времени цифрового сигнала (от 5 до 100 нс) без изменения их формы

используют четное количество последовательно включенных элементов НЕ, **рис. 3.21**.

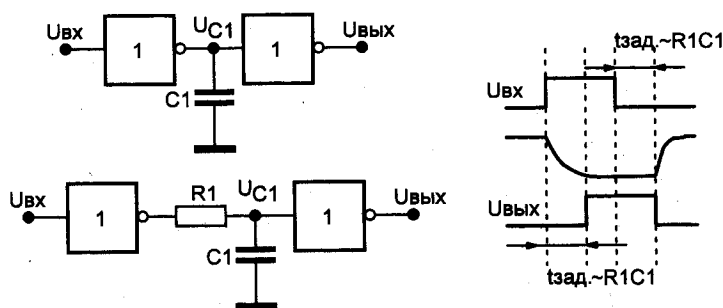
**Новичок:** А можно ли каким-то еще иным образом менять время задержки цифрового сигнала и, более того, обеспечить возможность плавно регулировать это самое время задержки?

Для увеличения времени задержки используют межэлементные RC-цепи, **рис. 3.23**. В отличие от ранее рассмотренной схемы задержки, **рис. 3.22**, время задержки сигнала можно регулировать в широких пределах, используя:

- ♦ или потенциометр;
- ♦ или переключаемые конденсаторы в составе RC-цепи.



**Рис. 3.22.** Линия задержки логического сигнала на инверторах



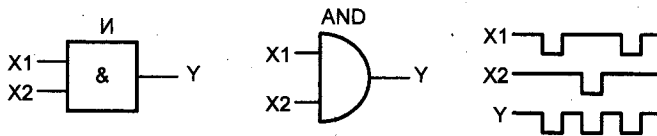
**Рис. 3.23.** Линии задержки логического сигнала с использованием RC-цепей

Время задержки такой линии задержки, помимо RC-постоянной, определяется порогом переключения логического элемента. Поэтому время задержки зависит от напряжения питания и вида конкретной микросхемы.

## Логический элемент И

**Логический элемент И (AND)** представляет собой схему совпадений, в которой сигнал логической единицы на выходе появляется только в том случае, если на входах элемента совпадают по времени сигналы логических единиц.

Условные графические обозначения логических элементов И приведены на **рис. 3.24**. Количество равноправных входов таких элементов обычно от двух до четырех.

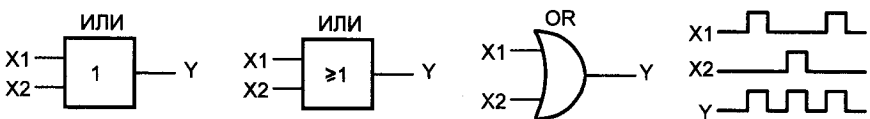


**Рис. 3.24.** Условные графические изображения логических элементов 2И: DIN (слева) и ANSI (справа)

## Логический элемент ИЛИ

**Логический элемент ИЛИ (OR)** представляет собой схему, на выходе которой сигнал логической единицы на выходе появляется только в том случае, если на любом ее входе или входах присутствуют сигналы логических единиц.

Условные графические обозначения логических элементов ИЛИ приведены на **рис. 3.25**. Количество равноправных входов таких элементов обычно от двух до четырех.



**Рис. 3.25.** Условные графические изображения логических элементов 2ИЛИ: DIN (слева) и ANSI (справа)

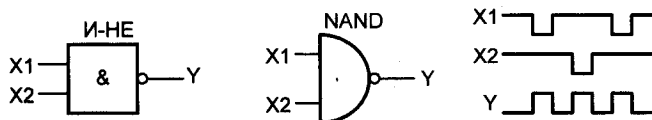
## Логический элемент И-НЕ

**Логический элемент И-НЕ (NAND)** представляет собой схему, в которой сигнал логического нуля на выходе появляется только в том случае, если на входах элемента совпадают по времени сигналы логических единиц. Логический элемент И-НЕ может быть получен последовательным включением элементов И и НЕ.

Условные графические обозначения логических элементов И-НЕ приведены на **рис. 3.26**. Количество равноправных входов таких элементов обычно от двух до четырех.

**Новичок:** *Насколько я понял, приставка НЕ в обозначении логического элемента обозначает то, что сигнал на выходе такого элемента инвертирован, т. е. вместо логического уровня «1» на выходе будет «0». И, наоборот, вместо логического уровня «0» на выходе будет «1»?*

Совершенно верно, именно так и работает любой логический элемент, имеющий в обозначении приставку **-НЕ**: И-НЕ, ИЛИ-НЕ и т. д. Проще говоря, в таком логическом элементе уже **внутри самой микросхемы** объединены два логических элемента, включенных последовательно: И и НЕ; ИЛИ и НЕ и т. д. Конечно, можно было бы такую последовательность сотворить из элементов двух микросхем, но это означает неэкономное расходование пространства, занимаемого устройством.



**Рис. 3.26.** Условные графические изображения логических элементов И-НЕ: DIN (слева) и ANSI (справа)

## Логический элемент ИЛИ-НЕ

Логический элемент ИЛИ-НЕ (NOR) представляет собой схему, на выходе которой сигнал логического нуля на выходе появляется только в том случае, если на любом ее входе или входах присутствуют сигналы логических единиц. Логический элемент ИЛИ-НЕ может быть получен последовательным включением элементов ИЛИ и НЕ.

Условные графические обозначения логических элементов ИЛИ-НЕ приведены на рис. 3.27. Количество равноправных входов таких элементов обычно от двух до четырех.

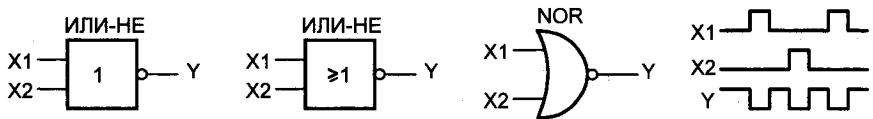


Рис. 3.27. Условные графические изображения логических элементов ИЛИ-НЕ: DIN (слева) и ANSI (справа)

## Применение логических элементов И, И-НЕ, ИЛИ, ИЛИ-НЕ

Логические элементы И, И-НЕ, ИЛИ, ИЛИ-НЕ в зависимости от их внутреннего строения применяют в качестве схем [36]:

- ♦ инвертирования сигналов, рис. 3.28;

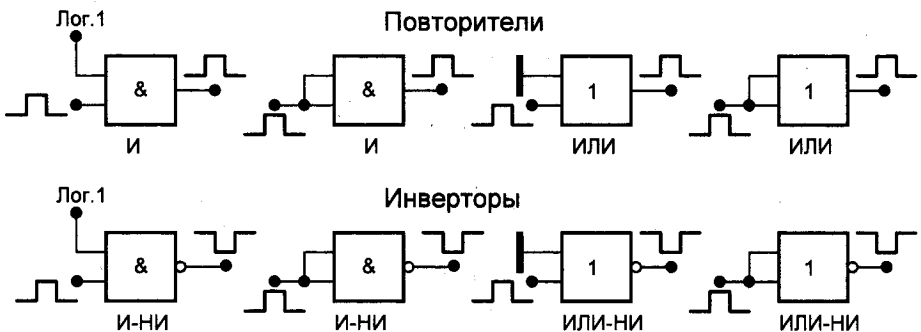


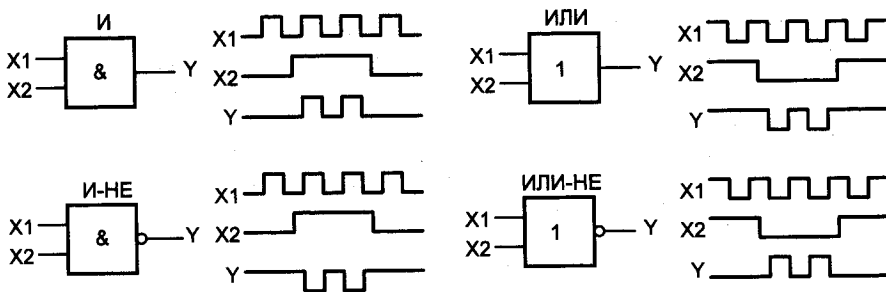
Рис. 3.28. Реализация повторителей и инверторов на логических элементах И, И-НЕ, ИЛИ, ИЛИ-НЕ

- ♦ разрешения/запрещения прохождения сигналов, **рис. 3.29**;
- ♦ смешивания сигналов, **рис. 3.30**;
- ♦ совпадения сигналов, **рис. 3.31**.

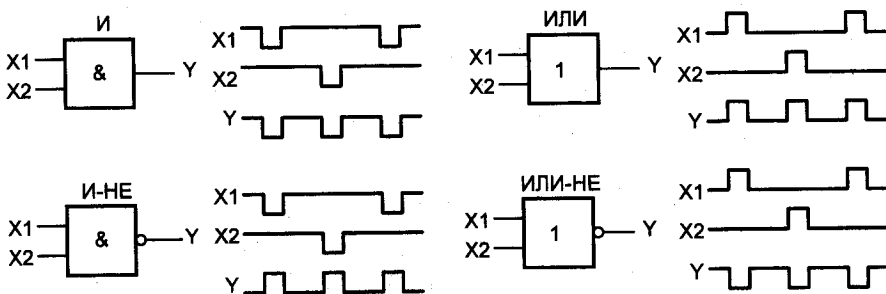
Для реализации функции инверторов и буферных элементов необходимо соединить входы элементов или на один из входов подать сигнал соответствующего логического уровня, **рис. 3.28**.

Обеспечить функцию разрешения/запрещения прохождения сигналов, **рис. 3.29**, можно, условно приняв один из равноправных входов элемента за управляющий, а второй — за информационный. Тогда при логической единице на управляющем входе сигнал с информационного входа проходит на выход без ограничения.

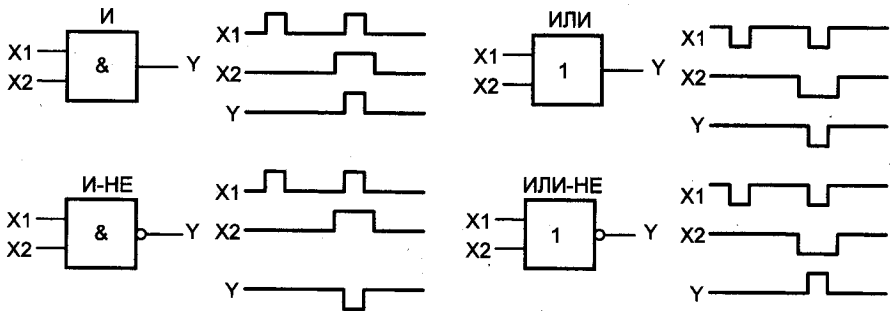
Если же на управляющем входе присутствует низкий логический уровень, то сигнала с входа на выход не проходит. Логические элементы в таком качестве часто используют



**Рис. 3.29.** Реализация разрешения/запрещения прохождения сигналов на логических элементах



**Рис. 3.30.** Реализация функции смешивания сигналов на логических элементах



*Рис. 3.31. Реализация функции совпадения сигналов на логических элементах*

для работы на мультиплексированную или двунаправленную линию.

Смешивание сигналов происходит в случае одновременной подачи сигналов на любой из входов логического элемента, **рис. 3.30**.

**Например**, используя элемент 2ИЛИ можно реализовать смешивание двух сигналов без инверсии. Сигналы, поступающие на первый и на второй входы, будут отображаться в выходном сигнале.

Схемы совпадения входящих сигналов обеспечивают появление выходного сигнала при совпадении логических уровней входящих сигналов, **рис. 3.31**.

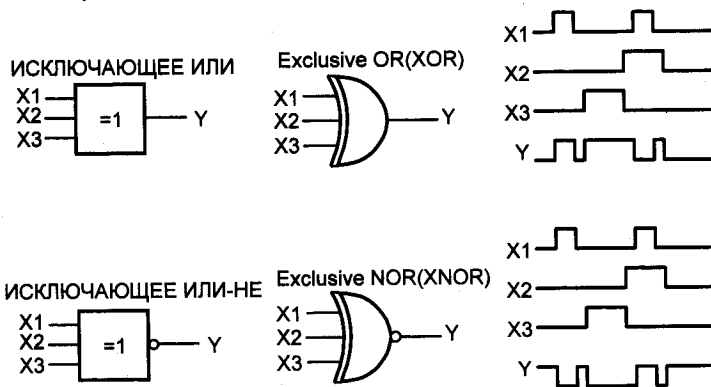
## || Логические элементы «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ»

Логический элемент «Исключающее ИЛИ» (Exclusive-OR, XOR) представляет собой схему, на выходе которой сигнал логического нуля на выходе появляется только в том случае, когда на всех ее входах одновременно присутствуют только сигналы логической единицы или только логического нуля.

Логический элемент «Исключающее ИЛИ-НЕ» (None Exclusive-OR, NXOR) является последовательным соедине-

нием элементов «Исключающее ИЛИ» и «НЕ», поэтому представляет собой схему, на выходе которой сигнал логической единицы на выходе появляется только в том случае, когда на всех ее входах одновременно присутствуют только сигналы логической единицы или только логического нуля.

Условные графические обозначения логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ» приведены на **рис. 3.32**. Количество равноправных входов таких элементов обычно от двух до четырех.



**Рис. 3.32.** Условные графические изображения логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ»: DIN (слева) и ANSI (справа)

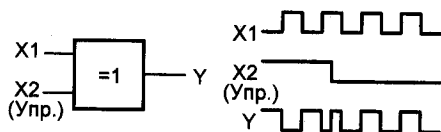
## Применение логических элементов «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ»

Логические элементы «Исключающее ИЛИ» и «Исключающее ИЛИ-НЕ» применяют в качестве схем [36, 42]:

- ♦ сумматоров по модулю 2, **рис. 3.32**;
- ♦ управляемых инверторов, **рис. 3.33**;
- ♦ смесителей сигналов, **рис. 3.34**;
- ♦ формирователей дискретного сигнала с разностной частотой, **рис. 3.35**;
- ♦ удвоителей частоты — формирователей коротких импульсов, **рис. 3.36**;
- ♦ схем выделения фронта и среза импульса, **рис. 3.37**.

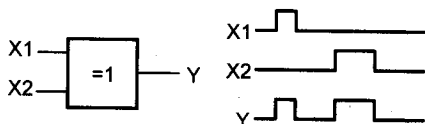


Управляемый инвертор на основе элемента «Исключающее ИЛИ» может быть получен, если условно присвоить одному из его входов функцию управляющего, а второму — сигнального. Если на управляющий вход поступает сигнал высокого логического уровня, то сигнал инвертируется, а если низкий, то не инвертируется, **рис. 3.33**.



**Рис. 3.33.** Использование элемента «Исключающее ИЛИ» в качестве управляемого инвертора

Для смешивания двух сигналов, приходящих на входы логического элемента не одновременно, может быть использован элемент «Исключающее ИЛИ», **рис. 3.34**.

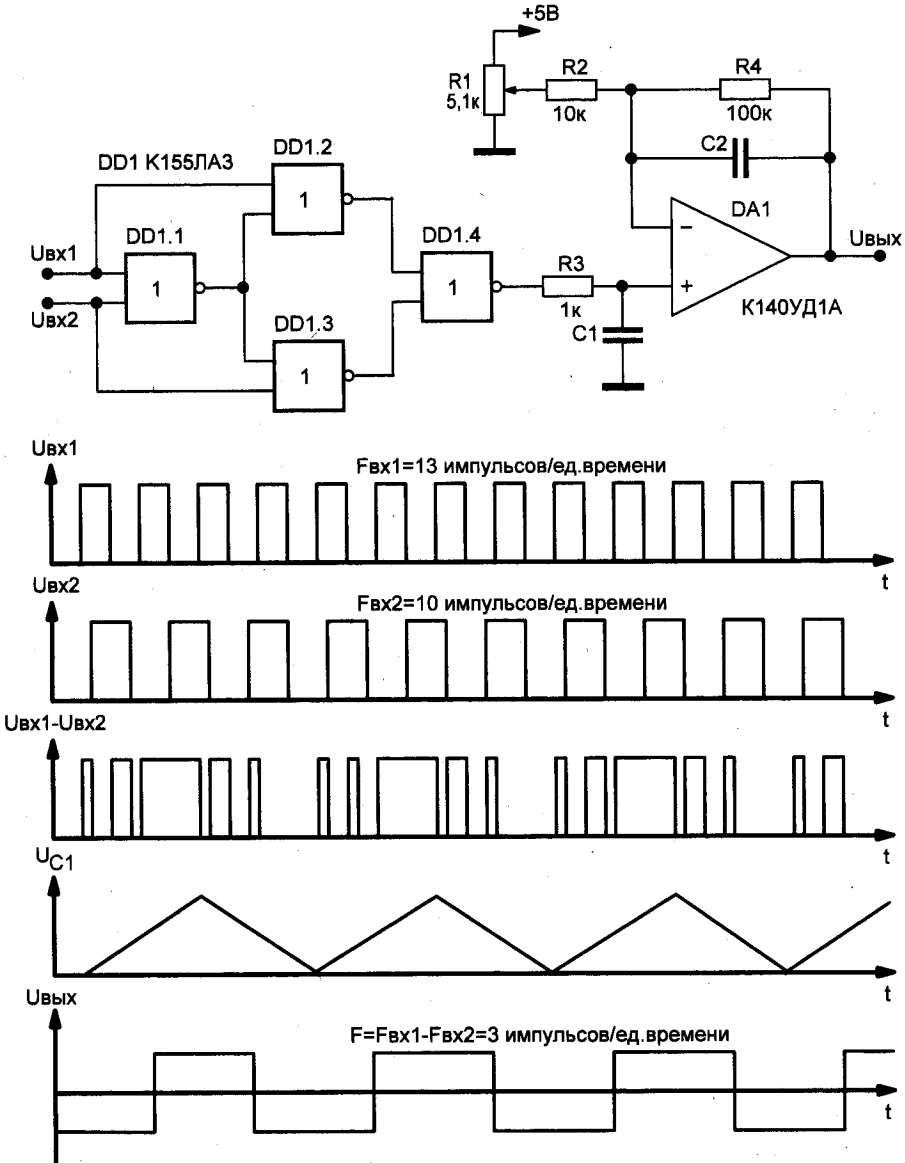


**Рис. 3.34.** Применение элемента «Исключающее ИЛИ» для смешивания двух неодновременных сигналов

Логический элемент «Исключающее ИЛИ» может быть использован также для формирования дискретных сигналов с разностной частотой, **рис. 3.35**.

На входы формирователя подаются импульсы прямоугольной формы с различной частотой следования. Аналог элемента «Исключающее ИЛИ» перемножает эти сигналы. Выходные импульсные сигналы подаются на интегрирующую цепь  $R3, C1$ , преобразующую их в сигнал треугольной формы с частотой, равной разности частот входных сигналов.

Операционный усилитель  $DA1$  преобразует полученный сигнал в меандр. Потенциометром  $R1$  регулируют скважность импульсов выходного сигнала.



**Рис. 3.35.** Формирователь сигнала разностной частоты на основе аналога элемента «Исключающее ИЛИ»

Элементы «Исключающее ИЛИ» часто используют для:

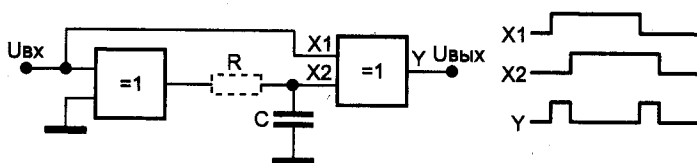
- ♦ удвоения частоты входных сигналов;
- ♦ формирования коротких импульсов;
- ♦ выделения фронта и среза импульса.

Для этого на один из входов элемента «Исключающее ИЛИ» подают сигнал прямоугольной формы, а на второй вход — этот же сигнал, но задержанный по времени, **рис. 3.36** и **рис. 3.37**.

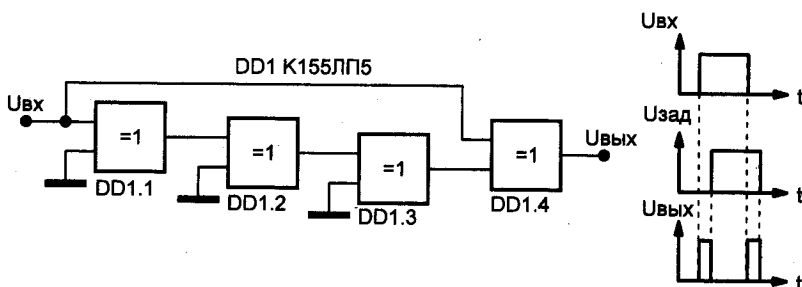
В итоге на выходе получают короткие импульсы удвоенной частоты, длительность которых пропорциональна времени задержки. В качестве элемента задержки могут быть использованы:

- ♦ либо RC-цепи, **рис. 3.36**;
- ♦ либо незадействованные логические элементы, **рис. 3.37**.

Длительность выходного импульса, **рис. 3.37**, равна утроенному времени задержки переключения каждого из элементов DD1.1—DD1.3. Временной промежуток между фронтами выходных импульсов равен длительности входного импульса.



**Рис. 3.36.** Выделение фронта и среза импульса с использованием логического элемента «Исключающее ИЛИ»

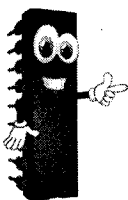


**Рис. 3.37.** Выделение фронта и среза импульса с использованием в качестве схемы задержки элементов микросхемы «Исключающее ИЛИ»

## Синтез одних логических элементов из совокупности других

**Новичок:** *Когда-то вы обещали показать, как на практике можно из одних элементов цифровых устройств синтезировать другие элементы. Нельзя ли перейти ближе к делу и подробнее рассказать о таких возможностях?*

Одни логические элементы различной степени сложности могут быть синтезированы из совокупности других, более простых, **рис. 3.38** и **рис. 3.39** [58].



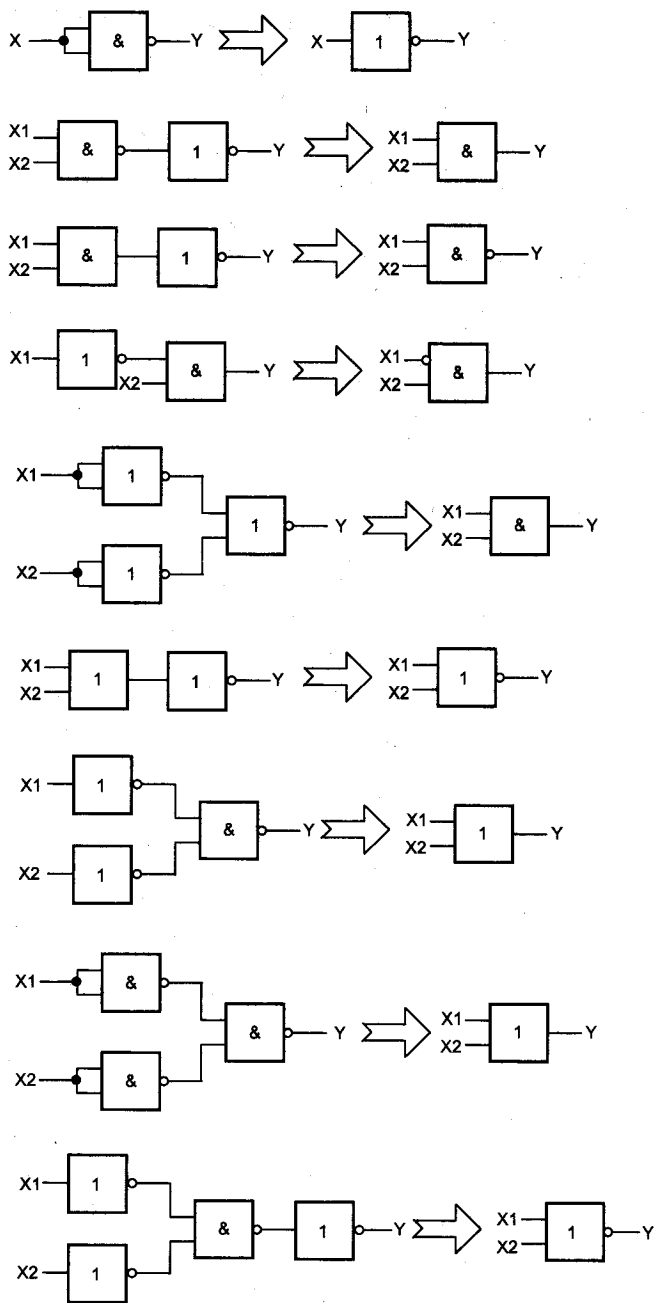
### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

*Универсальный логический элемент — это микросхема для поверхностного монтажа, **рис. 3.40**, которая способна выполнять функции любого из базовых логических элементов с двумя входами.*

Для этого достаточно определенным образом подключить его входы, а также использовать внешние инверторы.

**Новичок:** *Если имеется один, но зато универсальный логический элемент, зачем же тогда городить сотни других элементов, засоряя мозги всякими ненужными элементами более сложного построения?*

Элемент, изображенный на **рис. 3.40**, действительно, является универсальным. Но для поголовной замены этим элементом других логических элементов увлекаться, отнюдь, не стоит. **Во-первых**, резко возрастет количество корпусов микросхем для выполнения одинаковых функций, тем самым заметно усложнится само устройство, а за счет увеличения количества элементов возрастет времена задержек прохождения сигналов.



**Рис. 3.38.** Возможность получения одних логических элементов из нескольких других

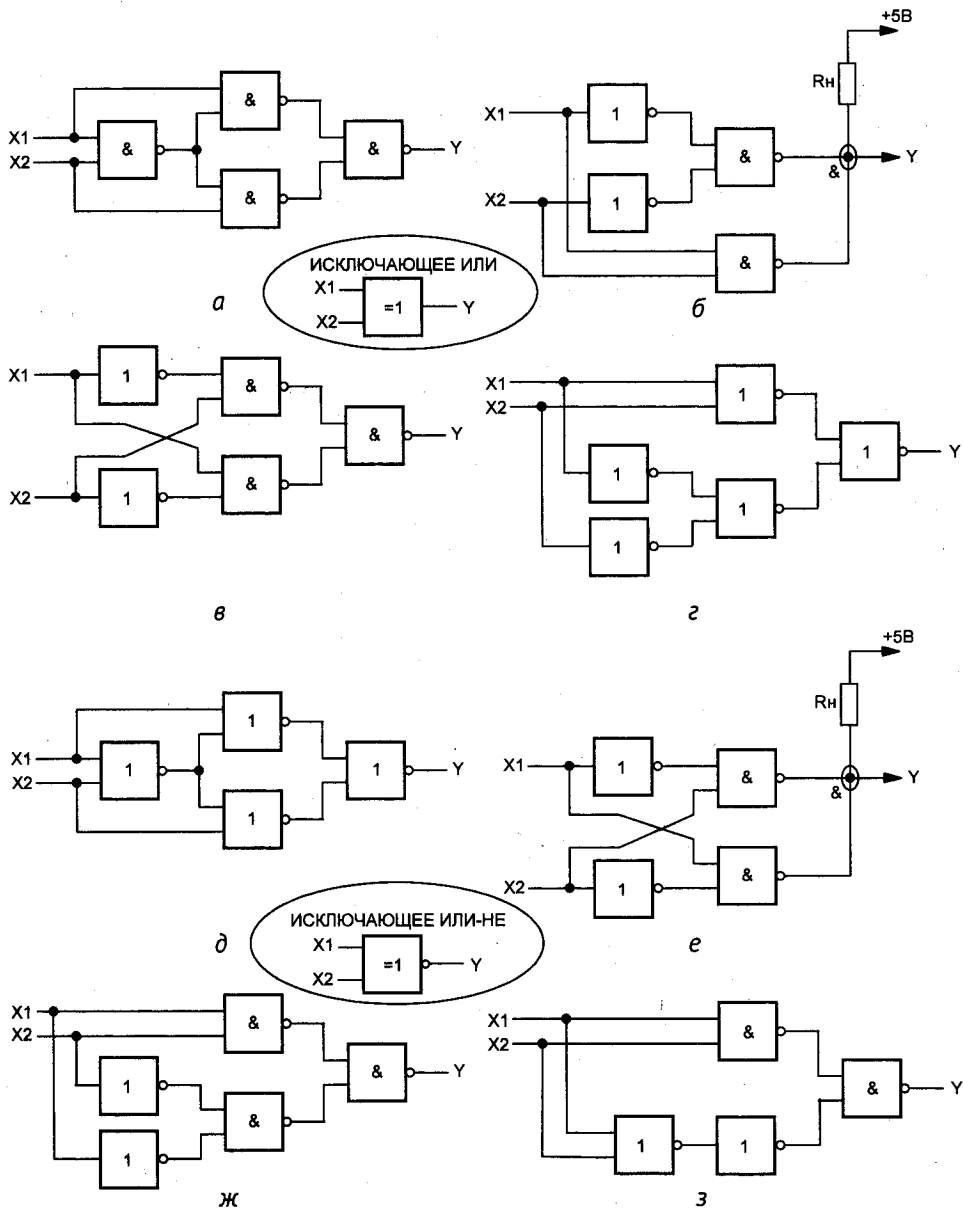
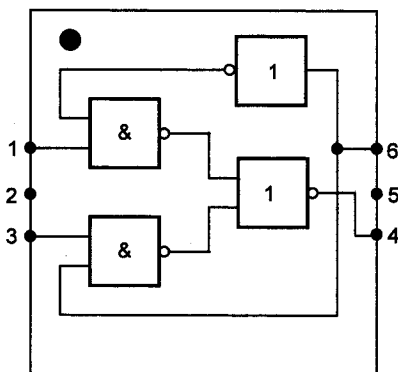


Рис. 3.39. Синтез логического элемента «Исключающее ИЛИ» (а...з) и «Исключающее ИЛИ-НЕ» (д...з) из других логических элементов

Использование отдельно взятого универсального логического элемента или элементов оправдано лишь в том случае, если для завершения построения устройства не хватает буквально одного-двух логических элементов, на которые не желательно тратить отдельный корпус микросхемы более сложного построения.

**Второй мотив** возможного использования таких элементов – создание электронных цифровых устройств самого примитивного построения.

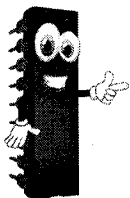
**Третья причина** возможного выбора универсальных логических элементов для создания электронной конструкции – это возможность использования однотипных элементов для возможного ремонта изделия в условиях ограниченного ассортимента запчастей.



**Рис. 3.40.** Универсальный логический элемент – микросхема для поверхностного монтажа

## 3.4. Триггеры

### Назначение, разновидности, обозначения



#### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

*Триггер (Trigger, Flip-Flop) – это электронное устройство, имеющее два устойчивых состояния, переключение которых происходит при действии входного сигнала.*

**Простейший триггер** состоит из двух логических элементов, охваченных положительными обратными связями, и имеет два устойчивых состояния (логический ноль или логическая единица).

Триггеры с числом состояний больше двух называют **многостабильными**. Если устойчивых состояний два, триггеры называют **бистабильными**. Бистабильные триггеры имеют два выхода — прямой  $Q$  и инверсный  $\bar{Q}$ . Триггер с двумя выходами называется **парафазным**. Триггеры, имеющий один выход, называются **однофазными**.

Если на вход триггера не приходят управляющие сигналы, при включенном питании он способен без ограничения по времени сохранять устойчивое состояние. При отключении питания и его последующем включении без принятия специальных мер триггер может иметь на выходе как логический ноль, так и логическую единицу [53].

Исходя из функционального назначения, триггеры подразделяют на:

- ♦ RS-триггеры;
- ♦ D-триггеры;
- ♦ T-триггеры;
- ♦ JK-триггеры.



Обозначения входов триггеров разного назначения:

- ♦ S (Set), а также J (Jump) — отдельный вход, устанавливающий триггер в единичное состояние (на Q-выходе логическая единица);
- ♦ R (Reset), а также K (Kill) — отдельный вход, устанавливающий триггер в нулевое состояние (на Q-выходе логический ноль);
- ♦ C (Clock, CLK) — вход синхронизации;
- ♦ D (Data) — информационный вход (на него подается информация для занесения в триггер);
- ♦ T (Toggle) — счетный вход.

По способу записи информация триггеры подразделяют на:

- ♦ асинхронные — информация записывается непрерывно и зависит от информационных сигналов, которые подаются на вход триггера;
- ♦ синхронные — информация записывается только при наличии дополнительного сигнала — синхронизирующего, фактически — разрешающего работу триггера. Подразделяются на триггеры со статическим и динамическим управлением.

## RS-триггеры

**RS-триггер** — асинхронный, самый простой из всех триггеров, **рис. 3.41**, имеет два инверсных входа:

- ♦  $\bar{R}$  — Reset (сброс);
- ♦  $\bar{S}$  — Set (установка),

а также два выхода:

- ♦ Q — Quit, прямой;
- ♦  $\bar{Q}$  — инверсный.

Простейший RS-триггер может быть собран на логических элементах 2ИЛИ-НЕ или 2И-НЕ, **рис. 3.42**.

Принцип работы триггера легко усвоить, собрав несложную схему, **рис. 3.43**. При включении устройства в силу неопределенности начального состояния триггера загорится один

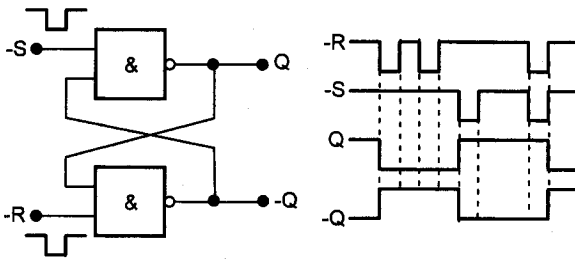


Рис. 3.41. Схема RS-триггера на элементах И-НЕ и диаграмма его работы

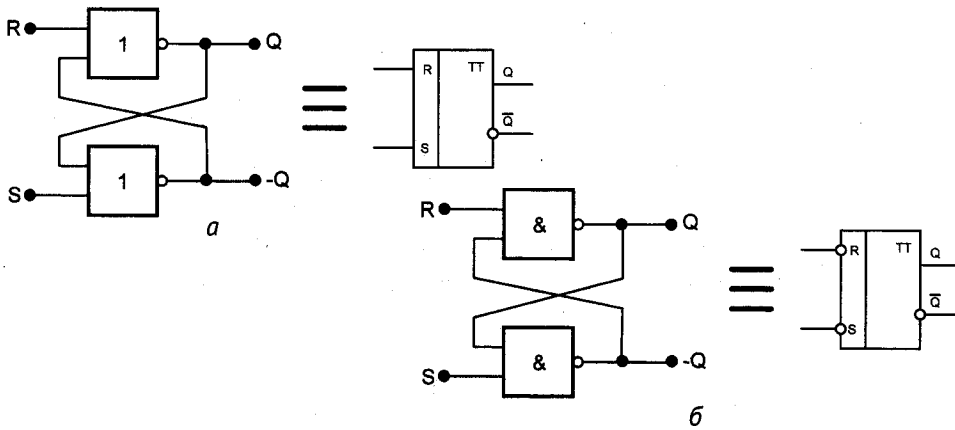


Рис. 3.42. RS-триггеры на основе элементов:  
 а – 2ИЛИ-НЕ (с прямыми входами, активный уровень – 1);  
 б – 2И-НЕ (с инверсными входами, активный уровень – 0)

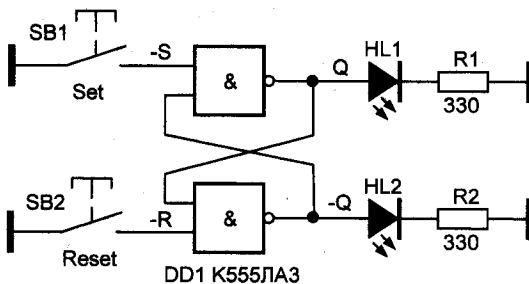


Рис. 3.43. Схема для изучения принципа работы RS-триггера

из светодиодов, **например**, светодиод HL2, подключенный к инверсному выходу  $-Q$ . Если кратковременно нажать на кнопку SB1 (Set), установив тем самым на мгновение на входе

–S уровень логического нуля, то триггер переключится, светодиод HL1 погаснет, а светодиод HL2 засветится.

Вернуть триггер в исходное состояние можно нажатием кнопки SB2 (Reset).

Одновременное нажатие кнопок SB1 (Set) и SB2 (Reset) введет триггер в состояние неопределенности, уровень сигналов на его выходах предсказать будет невозможно. Таблица истинности для RS-триггера представлена ниже (табл. 3.2).

Таблица истинности для RS-триггера

Таблица 3.2

Входы		Выходы	
-R	-S	Q	-Q
0	1	0	1
1	0	1	0
1	1	Изменений нет	
0	0	Состояние не определено	

Из-за низкой помехоустойчивости RS-триггеры используют в основном для устранения влияния дребезжания контактов при переключении механических коммутаторов. RS-триггер получают из простых логических элементов, рис. 3.42, либо из D-триггера, у которого входы D и C подключают к общей шине питания, рис. 3.44.

Первый импульс, поступивший на вход –R триггера при нажатии на кнопку SB1, переключает его выход в состояние логического нуля, а первый импульс на входе –S переключает выход триггера в состояние логической единицы. Все остальные сигналы, обусловленные дребезгом контактов, не влияют на триггер.

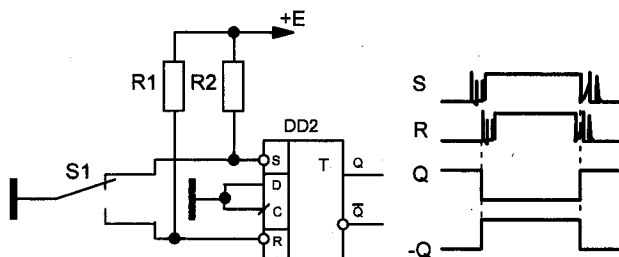
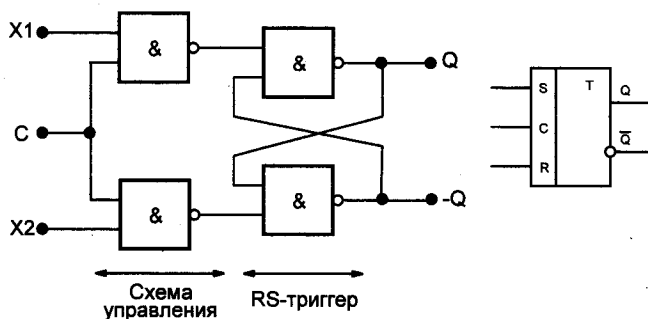


Рис. 3.44. Использование RS-триггера для устранения влияния дребезжания контактов

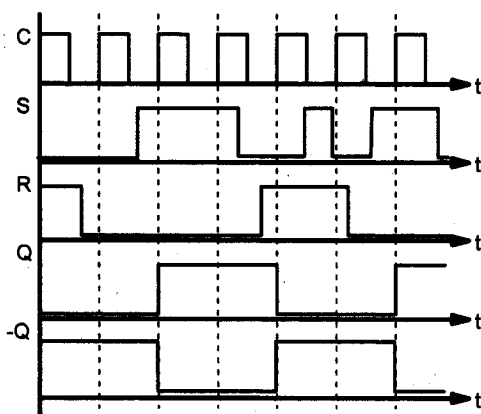


*Рис. 3.45. Синхронизируемый RS-триггер, состоящий из схемы управления и RS-триггера, и его условное графическое обозначение*

**Синхронный (синхронизируемый) RS-триггер**, позволяющий запомнить записанную информацию, получают путем подключения схемы управления к обычному RS-триггеру, **рис. 3.45.**

Если на входе синхронизации  $C$  присутствует логический ноль, RS-триггер находится в режиме «Хранение» и не реагирует на входные сигналы. При подаче на вход синхронизации  $C$  логической единицы триггер переходит в режим записи, **рис. 3.46.**

**RS-триггер с синхронизацией по фронту импульса** представляет собой двухступенчатый RS-триггер и применяется для построения других типов триггеров и регистров сдвига.

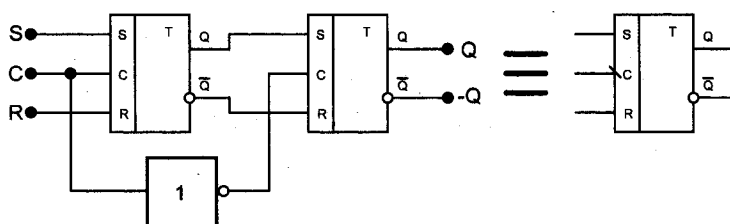


*Рис. 3.46. Временная диаграмма работы синхронизируемого RS-триггера*

Изменение состояния в таком триггере происходит в момент изменения уровня сигнала по управляющему входу С, причем процессы приема и записи данных разделены во времени.

Синхронизация возможна как по переднему, так и по заднему фронту импульса. Схема триггера с синхронизацией по заднему фронту импульса и его условное графическое обозначение приведены на **рис. 3.47**.

При подаче высокого уровня сигнала на информационный вход С производится запись в первый триггер (прием данных), а по окончании этого сигнала — запись во второй триггер.



**Рис. 3.47.** RS-триггер с синхронизацией по заднему фронту и его условное графическое обозначение

## RS-триггеры S, R и E-типов

В отличие от обычных RS-триггеров у триггеров S-, R- и E-типов комбинация сигналов  $S = R = 1$  не является запрещенной. При разнополярных сигналах алгоритм работы триггеров S-, R- и E-типов такой же, как и у обычных RS-триггеров, но при  $S = R = 1$  триггер S-типа переключается в «1», триггер R-типа в «0», а триггер E-типа не изменяет своего состояния [56].

Схема, **рис. 3.48**, работает как обычный RS-триггер, но при подаче сигналов  $S = R = 1$  элементы DD5 и DD6 обеспечивают закрытое состояние элементов DD1 и DD2, поэтому выходное состояние триггера Q остается без изменения.

Если исключить из схемы, **рис. 3.48**, элемент DD6, то при подаче на вход сигналов  $S = R = 1$  блокируется только элемент DD2, на выходе которого устанавливается «1», а на выходе DD1 формируется «0». Эти сигналы устанавливают триггер в состо-

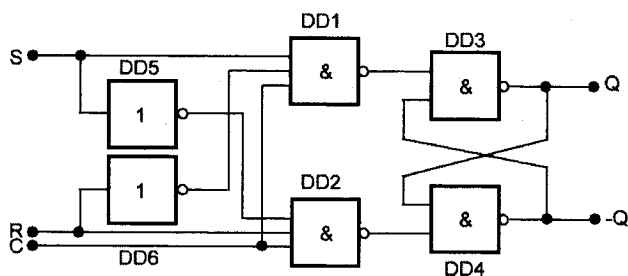


Рис. 3.48. RS-триггер E-типа

яние  $Q = 1$ , или подтверждают его, если до подачи сигналов  $S = R = 1$  триггер находился в состоянии  $Q = 1$ . Такой триггер называется RS-триггером S-типа.

Если исключить из схемы, рис. 3.48, элемент DD5, оставив элемент DD6, то при подаче на вход сигналов  $S = R = 1$  блокируется только элемент DD1, поэтому триггер устанавливается в состояние  $Q = 0$  или подтверждают его, если до подачи сигналов  $S = R = 1$  триггер находился в состоянии  $Q = 0$ . Такой триггер называется RS-триггером R-типа.

## D-триггеры

**D-триггер** — информационный триггер или триггер задержки (Delay), используется для создания регистров сдвига и регистров хранения. Такой триггер можно получить из RS-триггера, к входам которого подключена схема управления на двух элементах 2И-НЕ, рис. 3.49. D-триггер имеет два входа: C — синхронизации (Clock) и D — информационный (Data). Сигнал с входа D будет проходить на выход Q только при наличии разрешающего сигнала логической единицы на входе синхронизации C.

При наличии на входе синхронизации C логического нуля на выходах триггера сигнал не изменяется при поступлении сигналов на информационный вход D, рис. 3.50. Таблица истинности для простого D-триггера представлена ниже (табл. 3.3).

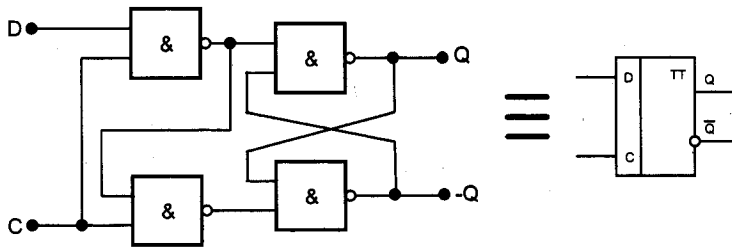


Рис. 3.49. D-триггер на основе RS-триггера и схемы управления на двух элемента 2И-НЕ

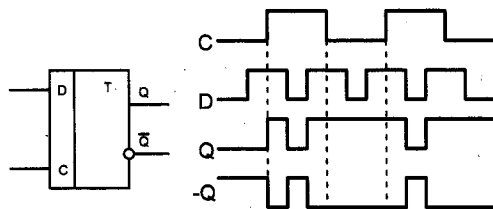


Рис. 3.50. Временная диаграмма работы простого D-триггера

Таблица истинности для простого D-триггера

Таблица 3.3

Входы		Выходы	
C	D	$Q_t$	$Q_{t+1}$
0	0	0	0
	0	1	1
	1	0	0
	1	1	1
1	0	0	0
	0	1	0
	1	0	1
	1	1	1

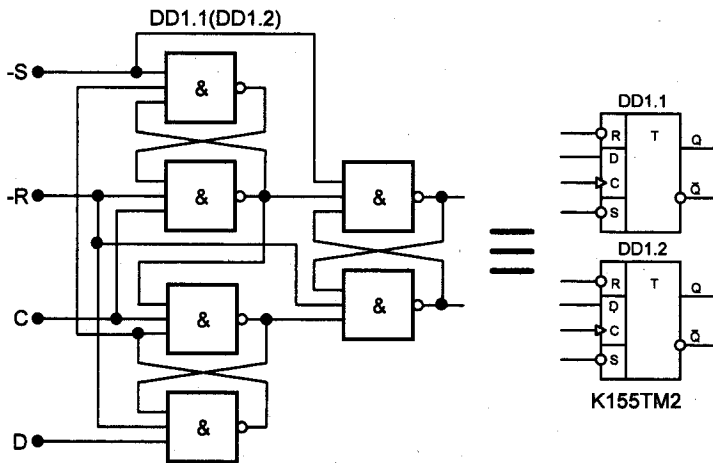
Примечание к табл. 3.3.  $Q_t$  — предыдущее состояние триггера;  
 $Q_{t+1}$  — текущее состояние триггера.

## ЭТО ИНТЕРЕСНО!

**Табл. 3.3** относится к триггерам, у которых два управляющих сигнала/входа (см. **рис. 3.49** и **рис. 3.50**), а **табл. 3.4** относится к триггерам, у которых четыре управляющих сигнала/входа, см. **рис. 3.52**.

D-триггеры ряда микросхем, например, K555TM2 (K155TM2, SN7474N, SN7474J, 74LS74) **рис. 3.51**, содержат **дополнительный вход**. В составе данной микросхемы имеются два D-триггера, каждый из которых имеет два входа сброса R и установки S, информационный вход D и один тактируемый вход C, а также два выхода: прямой Q и инверсный  $\bar{Q}$ .

Как и все триггеры, у которых имеется тактируемый вход C, принцип работы D-триггера основан на переключении уровней напряжений на выходе триггера только стробированием по входу C, см. таблицу истинности D-триггера с дополнительным(и) входом(ами), **табл. 3.4**.



**Рис. 3.51.** Строение одного из каналов D-триггера и обозначение микросхемы K555TM2

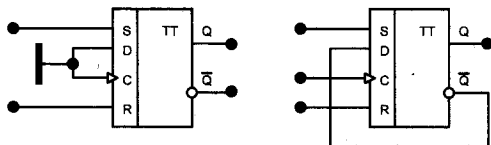


Таблица истинности D-триггера с дополнительными входами Таблица 3.4

Входы				Выходы	
-S	-R	C	D	Q	-Q
0	1	X	X	1	0
1	0	X	X	0	1
0	0	X	X	H*	
1	1	0→1	0	0	1
1	1	0→1	1	1	0
1	1	0	X	Не меняется	
1	1	1	X	Не меняется	
1	1	1→0	X	Не меняется	

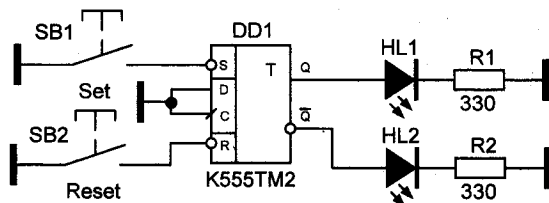
**Примечание к табл. 3.4.** X – безразличное состояние; H\* – неустойчивое состояние; 0→1 и 1→0 – переход уровня из одного состояния в другое

D-триггер универсален, им можно заменить RS-триггеры и JK-триггеры. Для замены RS-триггера необходимо не использовать входы D и C входы D-триггера, а для замены JK-триггера в большинстве случаев достаточно одной пары входов, **рис. 3.52**.



**Рис. 3.52.** Схема замены D-триггером: RS-триггера (слева) и JK-триггера в счетном режиме (справа)

Пример замены RS-триггера D-триггером на микросхеме K555TM2 приведен на **рис. 3.53**. Принцип работы такого триггера и порядок проведения экспериментов с ним описан ранее, см. **RS-триггеры**.



**Рис. 3.53.** Экспериментальная схема для исследования принципа работы аналога RS-триггера на D-триггере K555TM2

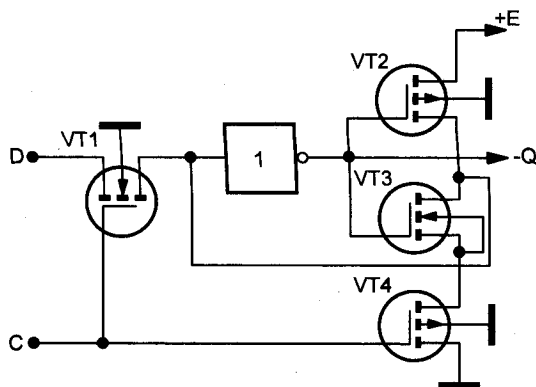


Рис. 3.54. Синтез D-триггера из дискретных элементов

В свою очередь D-триггер несложно синтезировать из дискретных элементов, рис. 3.54.

## DV-триггер

Если у D-триггера параллельно входу C организовать еще один вход V, рис. 3.55, то получим DV-триггер [4]. Такие триггеры используют в качестве разряда регистра или счетчика для запоминания информации.

DV-триггер работает как обычный D-триггер при  $V = 1$ , а при  $V = 0$  «защелкивается» и хранит ранее записанную информацию независимо от смены сигналов на входе D.

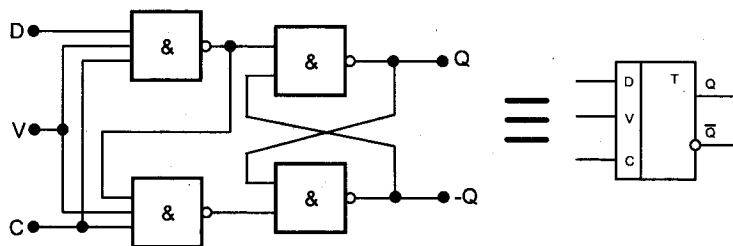


Рис. 3.55. Функциональная схема DV-триггера и его условное графическое обозначение

Наличие **V**-входа расширяет функциональные возможности **D**-триггера, позволяя в нужные моменты времени сохранять информацию на выходах в течение требуемого числа тактов. Таблица истинности **DV**-триггера представлена ниже (табл. 3.5).

Таблица истинности **DV**-триггера

Таблица 3.5

Входы		Выход
<b>D</b>	<b>V</b>	<b>Q</b>
0	0	Q
0	1	0
1	0	Q
1	1	1

## Т-триггеры

**Т-триггеры** или счетные триггеры используют для деления частоты и в двоичных счетчиках. Асинхронные **Т**-триггеры имеют единственный вход **T** (Toggle), рис. 3.56. При поступлении импульса на этот вход **Т**-триггер переключается, при поступлении следующего импульса — возвращается в исходное состояние рис. 3.58. Таблица истинности **Т**-триггера представлена ниже (табл. 3.6).

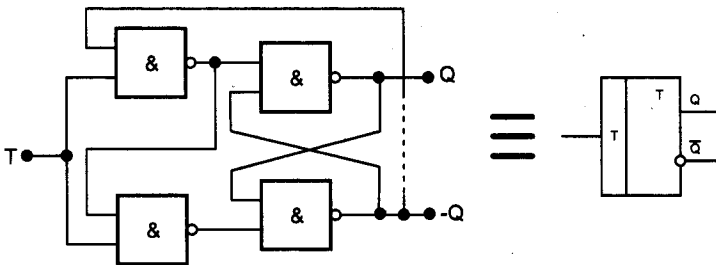


Рис. 3.56. Схема асинхронного **Т**-триггера и его условное графическое обозначение

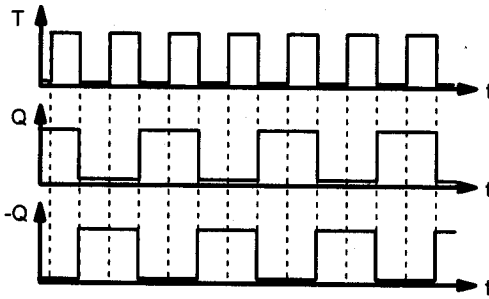


Рис. 3.57. Временная диаграмма делителя частоты на основе асинхронного Т-триггера

Таблица истинности Т-триггера

Таблица 3.6

Вход	Выход	
	$Q_t$	$Q_{t+1}$
0	0	0
0	1	1
1	0	1
1	1	0

Примечание к табл. 3.6.  $Q_t$  — предыдущее состояние триггера;  $Q_{t+1}$  — текущее состояние триггера.

Двухступенчатый асинхронный Т-триггер (триггер «мастер-помощник», Master-Slave, MS) показан на рис. 3.58.

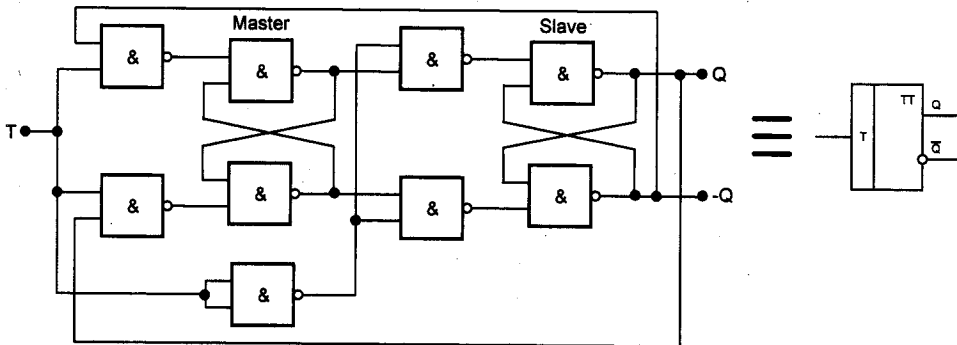
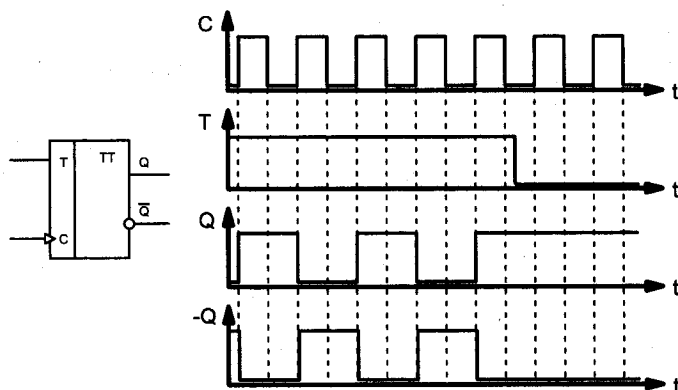


Рис. 3.58. Схема асинхронного двухступенчатого Т-триггера и его условное графическое обозначение

Синхронный Т-триггер при логической единице на входе Т по каждому такту на входе С изменяет свое логическое состояние на противоположное и не изменяет выходное состояние при логическом нуле на входе Т, **рис. 3.59**. Т-триггер можно построить на JK-триггере, на двухступенчатом (Master-Slave, MS) D-триггере и на двух одноступенчатых D-триггерах и инверторе.



*Рис. 3.59. Синхронный Т-триггер и диаграмма его работы*

## JK-триггеры

**JK-триггер или универсальный триггер имеет пять входов:**

**R (Reset)** — сброс;

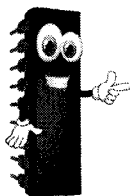
**S (Set)** — установка;

**C (Clock)** — тактовый;

**J (Jump);**

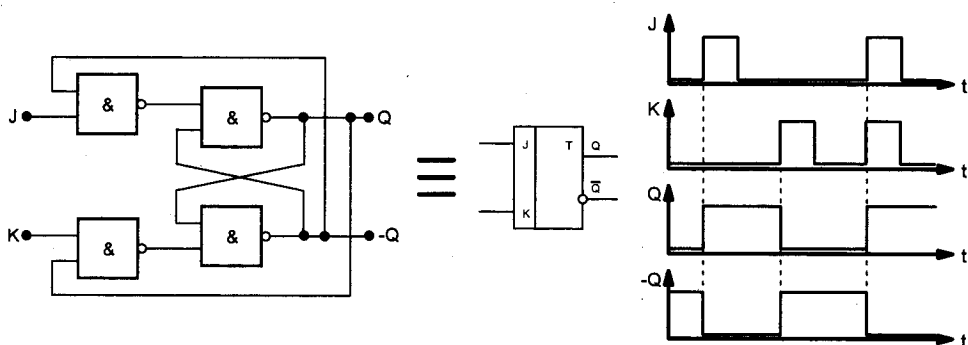
**K (Kill)**

Имеет два выхода — прямой **Q** и инверсный **-Q**, **рис. 3.60**.



### ЭТО ИНТЕРЕСНО!

*Это самый сложный триггер, который широко используется в цифровых счетчиках, регистрах, делителях частоты и т. д.*



**Рис. 3.60.** Вариант строения JK-триггера, его графическое изображение и диаграмма работы

Из JK-триггера, соединив определенные выходы, можно получить любой иной вид триггера. В отличие от RS-триггера, JK-триггер не имеет запрещенных комбинаций входных сигналов.

Логика работы входов С, J, К следующая [22]. Если на входе J — единица, а на входе К — ноль, то триггер переключится в единичное состояние, но только по спаду тактового импульса на входе С.

Если на входе J — ноль, а на входе К — единица, то по спаду тактового импульса триггер переключится в нулевое состояние. Если  $J = K = 0$ , то состояние триггера не меняется. А если  $J = K = 1$ , то при каждом тактовом импульсе на входе С состояние триггера будет изменяться.

Данный случай можно использовать в схеме делителя частоты. При наличии на J- и K-входах уровня 1 по каждому тактовому сигналу, поступающему на вход С, триггер изменяет свое состояние, т. е. работает как счетный Т-триггер. При любых других комбинациях на входах J и К он работает как RS-триггер (вход J соответствует входу S, а вход К — входу R), а при определенном постоянном сигнале на одном из этих входов — как D-триггер. Таблица истинности JK-триггера приведена в табл. 3.7.

Таблица истинности JK-триггера

Таблица 3.7

Входы					Выходы	
-S	-R	C	J	K	Q	-Q
0	1	X	X	X	1	0
1	0	X	X	X	0	1
0	0	X	X	X	H*	
1	1	1→0	1	0	1	0
1	1	1→0	0	1	0	1
1	1	1→0	0	0	Не изменяется	
1	1	1→0	1	1	Меняется на противоположное	
1	1	1	X	X	Не изменяется	
1	1	0	X	X	Не изменяется	
1	1	0→1	X	X	Не изменяется	

Примечание к табл. 3.7. X – безразличное состояние; H\* – неустойчивое состояние; 0→1 и 1→0 – переход уровня из одного состояния в другое

Примером JK-триггера является триггер K155ТВ1 (KM155ТВ1, SN7472N, 7472, SN7472J). Этот триггер построен по двухступенчатой схеме и имеет сложную входную логику, где три входа J и три входа K объединены по схеме логического И. Кроме того триггер имеет прямой и инверсный выходы, входы установки и сброса (S и R) и вход тактовых импульсов C [54], **рис. 3.61.**

JK-триггер K155ТВ1 организован на основе логических элементов И-НЕ с различным числом входов. В схеме присутствуют элементы: 2И-НЕ, 3И-НЕ, и 6И-НЕ. Наличие элементов 6И-НЕ, а также двухступенчатой структуры делает триггер многоцелевым и универсальным.

На микросхеме K155ТВ1 можно собрать схему, демонстрирующую работу JK-триггера, **рис. 3.62.**

После подключения напряжения питания один из выходных светодиодов HL2 или HL3 загорается. Теперь можно проверить работу триггера по входам установки и сброса. Для этого необходимо поочередно соединять выводы 2 микросхемы и 13 (S) с общей шиной питания.

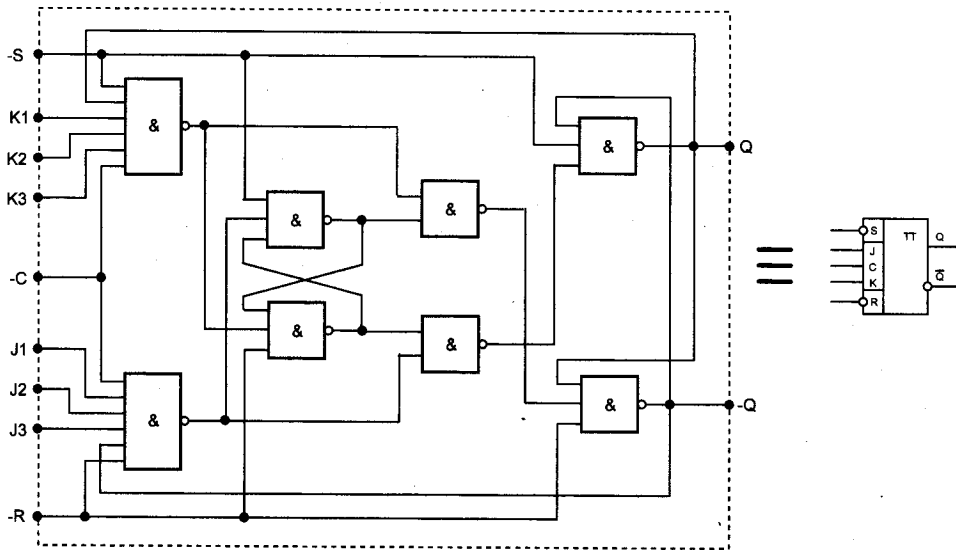


Рис. 3.61. Внутренняя структура JK-триггера K155TB1

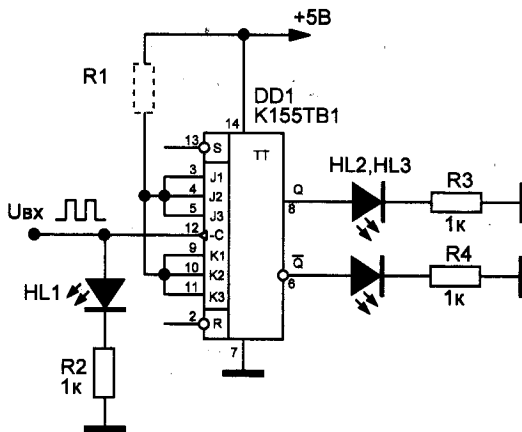
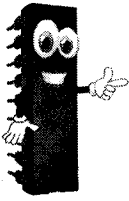


Рис. 3.62. Экспериментальная схема для исследования принципа работы JK-триггера K155TB1

Светодиодные индикаторы HL2 и HL3 будут попеременно загораться и гаснуть, индицируя, в каком состоянии находится триггер. Это проверка работоспособности. Теперь можно посмотреть работу триггера в счетном режиме. Для этого можно объединить входы J и K и соединить их с шиной питания через резистор.





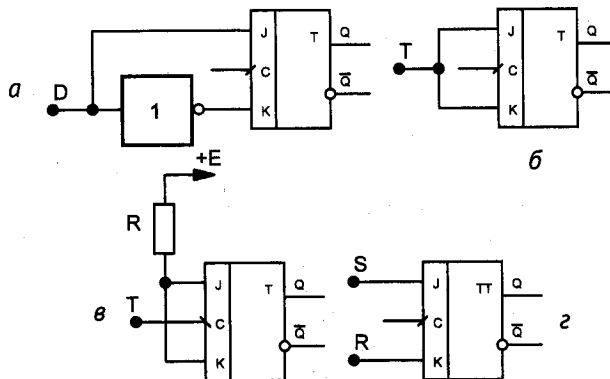
## ЭТО ИНТЕРЕСНО!

*Этого можно и не делать. По определению любой вывод микросхемы ТТЛ-логики, если он просто «висит» в воздухе и нигде не подключен, находится под высоким потенциалом (уровень логической единицы). Соединение свободных выводов микросхем с плюсом источника питания производится для предотвращения случайных срабатываний, т. е. для повышения помехозащищенности.*

Теперь можно подать на вход С импульсы такой частоты, чтобы их было визуально видно по работе светодиода HL1. Светодиоды HL2 и HL3, подключенные к выходам триггера, будут переключаться в два раза реже. В этом режиме JK-триггер делит частоту входного сигнала на два.

Из JK-триггера несложно получить другие виды триггеров, **рис. 3.63:**

- ♦ D-триггер — на вход J подать сигнал D, а на вход K инвертированный сигнал D.
- ♦ T-триггер — соединить входы J и K и подавать на них счетные сигналы T;
- ♦ RS-триггер — на вход J подавать сигналы S, а на вход K — сигналы R.



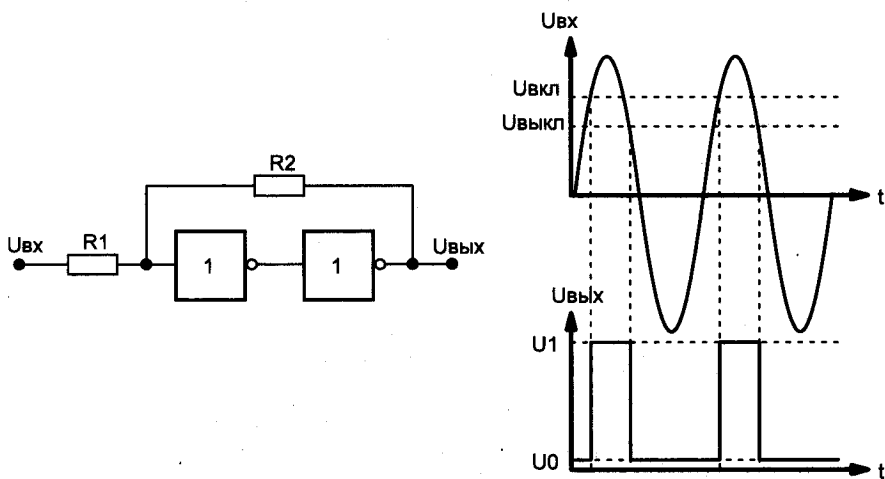
**Рис. 3.63.** Использование JK-триггера в качестве:  
 а — D-триггера; б — синхронного T-триггера;  
 в — асинхронного T-триггера; г — RS-триггера

## Триггеры Шмитта

**Триггер Шмитта** (несимметричный триггер, Schmitt Trigger) — электронный пороговый элемент с петлей гистерезиса, переключение которого происходит при действии входного сигнала.

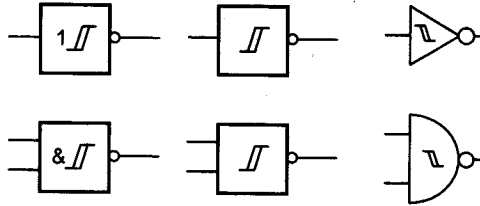
Простейший триггер Шмитта состоит из двух последовательно включенных инверторов, охваченных резистивной обратной связью, **рис. 3.64**. При превышении уровня входного сигнала **напряжения включения** ( $U_{\text{вкл.}}$ ) триггера Шмитта, триггер переключается. На его выходе появляется напряжение уровня логической единицы. Возврат триггера в исходное состояние происходит при последующем уменьшении уровня входного сигнала ниже **напряжения отключения** ( $U_{\text{откл.}}$ ) триггера,  $U_{\text{вкл.}} > U_{\text{откл.}}$ .

Скорость нарастания выходного сигнала триггера Шмитта не зависит от скорости нарастания входного и является величиной постоянной, заданной быстродействием логических элементов.

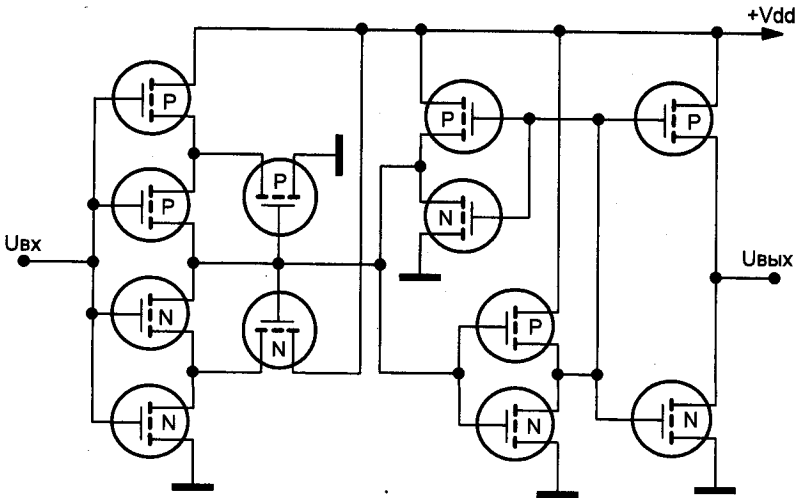


**Рис. 3.64.** Простейший триггер Шмитта на логических элементах и его использование для преобразования сигнала синусоидальной формы в импульсы прямоугольной формы

Графическое обозначение триггера Шмитта приведено на **рис. 3.65**. Пример внутреннего строения КМОП-триггера Шмитта показан на **рис. 3.66**.

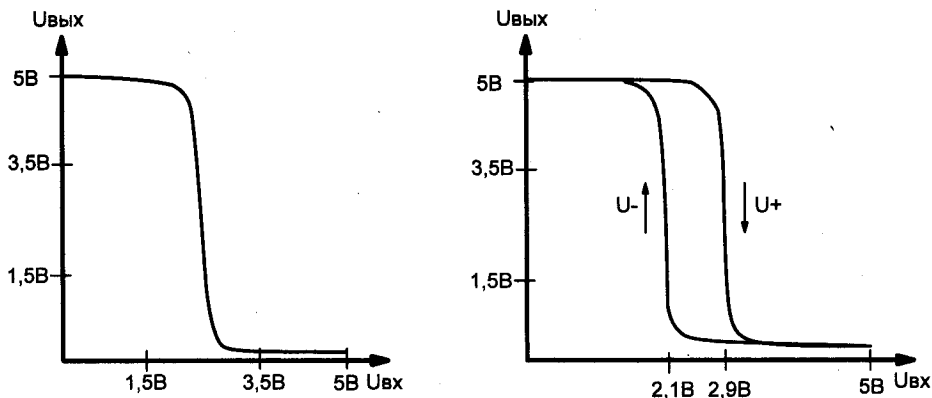


**Рис. 3.65.** Условное графическое обозначение триггеров Шмитта (инвертор и элемент 2И-НЕ): DIN (слева) и ANSI (справа)



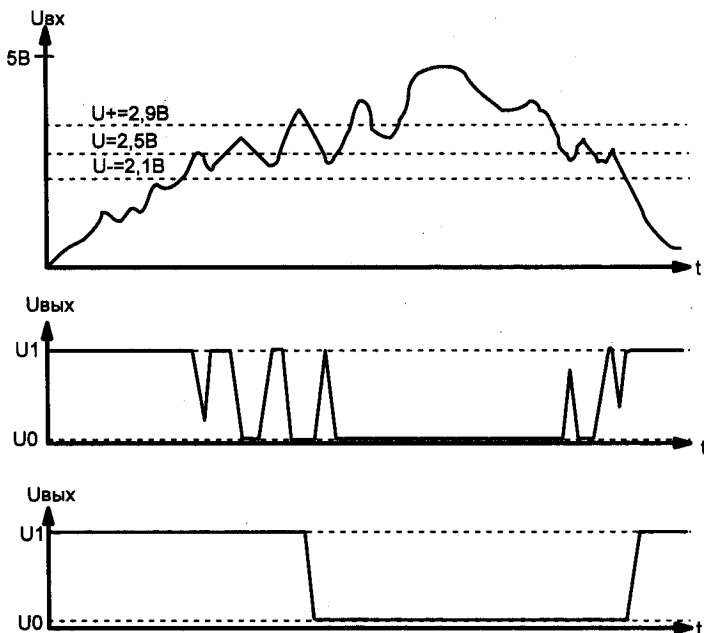
**Рис. 3.66.** Строение одного из шести триггеров Шмитта КМОП-микросхемы CD4016BE

Наличие петли гистерезиса при переключении триггера Шмитта приводит к тому, что любые помехи цифрового сигнала с амплитудой, меньшей величины  $U_{\text{вкл.}} - U_{\text{откл.}} = 800 \text{ мВ}$ , отсекаются, а любые фронты и срезы, даже самые пологие, преобразуются в крутые фронты и срезы выходного сигнала [52]. На **рис. 3.67** представлены передаточные характеристики обычного инвертора, не имеющего петли гистерезиса, и триггера Шмитта.



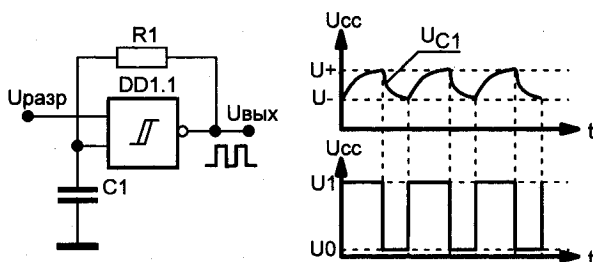
**Рис. 3.67.** Передаточные характеристики обычного инвертора (слева) и триггера Шмитта (справа)

Благодаря наличию петли гистерезиса триггеры Шмитта успешно используют для восстановления формы импульсов зашумленных цифровых сигналов, **рис. 3.68.**



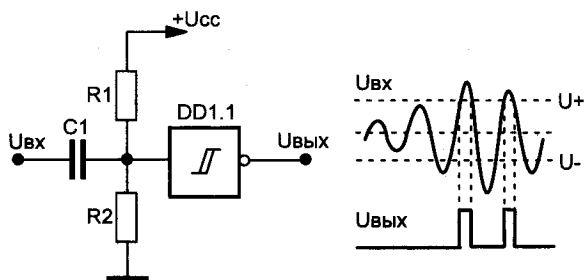
**Рис. 3.68.** Форма входного сигнала сложной формы (верхний рисунок) и форма соответствующих выходных сигналов на выходе обычного инвертора (средний рисунок) и выходе триггера Шмитта с гистерезисом (нижний рисунок)

**Применение триггеров Шмитта.** Триггеры Шмитта зачастую используют для создания простейших генераторов прямоугольных импульсов. Для этого достаточно иметь всего три элемента: триггер Шмитта, конденсатор и резистор. Если триггер Шмитта имеет два входа, второй вход триггера можно использовать для включения или отключения генератора, **рис. 3.69.**



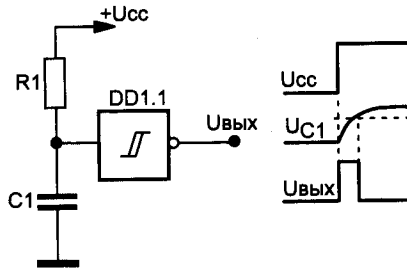
**Рис. 3.69.** Генератор импульсов на триггере Шмитта с внешним управлением и форма сигналов на входе и выходе устройства

На основе триггера Шмитта несложно преобразовать аналоговый сигнал произвольной формы в последовательность цифровых сигналов. На **рис. 3.70** показана схема преобразователя входных сигналов синусоидальной формы в последовательности импульсов прямоугольной формы.



**Рис. 3.70.** Преобразователь аналогового сигнала в цифровой

Зачастую триггер Шмитта применяют в качестве формирователя сигнала начального сброса и установки при включении питания схемы, **рис. 3.71** [52]. Такой сигнал необходим для приведения в исходное состояние микросхем имеющих внутреннюю память (регистры счетчики, микроконтроллеры).

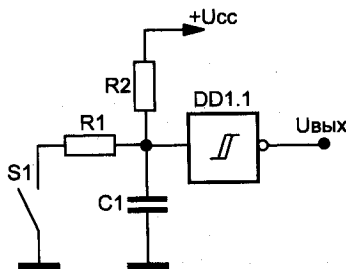


**Рис. 3.71.** Формирователь импульса начального сброса и установки при включении питания

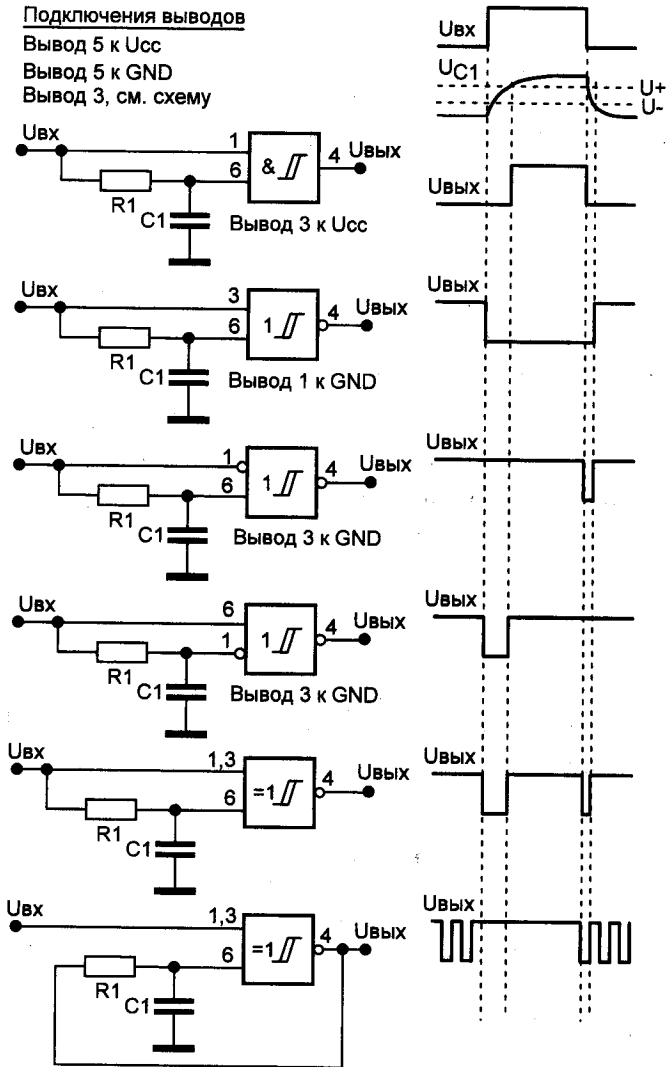
Для формирования сигнала сброса и установки используется RC-цепочка. Напряжение на конденсаторе  $C1$  нарастает медленно, в результате на выходе триггера Шмитта формируется положительный импульс.

С использованием триггера Шмитта с RC-цепочкой на входе просто решается проблема подавления дребезга контактов, **рис. 3.72**. Поскольку сопротивление резистора  $R1$  в 6...7 раз больше сопротивления резистора  $R2$ , при замыкании кнопки  $SB1$  конденсатор  $C1$  разряжается мгновенно, а при размыкании заряжается медленно, поэтому триггер не реагирует на случайные кратковременные замыкания/размыкания в цепи управления (дребезг контактов).

Триггеры Шмитта с элементом RC-задержки на одном из его входов часто используют для формирования импульсов регулируемой длительности, удвоения частоты сигналов, задержки прохождения импульсов, формирования пакетов импульсов и т. д.



**Рис. 3.72.** Схема подавления дребезга контактов на триггере Шмитта

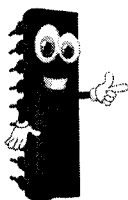


**Рис. 3.73.** Форма сигналов на входе и выходе триггера Шмитта на микросхемах SN74LVC1G57 и SN74LVC1G58 с элементом RC-задержки на одном из входов

На рис. 3.73 приведена форма сигналов, наблюдаемых на входе и выходе триггера Шмитта с элементом RC-задержки на одном из его входов [2].

## 3.5. Регистры

### Разновидности регистров



#### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

*Регистры (Register) – это электронное устройство для приема, хранения и считывания  $n$ -разрядных двоичных данных, а также их преобразования. Регистр представляет собой совокупность  $n$ -триггеров, где  $n$  соответствует числу разрядов в слове.*

Виды регистров по способу приема и передачи данных [57]:

- ♦ параллельный (статический) с приемом и передачей данных в параллельном коде;
- ♦ последовательный (регистр сдвига, последовательный регистр) с приемом и передачей данных в последовательном коде;
- ♦ последовательно-параллельные.

По признаку функции преобразования данных или выполнения логических операций различают регистры:

- ♦ сдвиговые;
- ♦ с преобразованием параллельного кода в последовательный или наоборот;
- ♦ с поразрядным логическим умножением или сложением;
- ♦ последовательного приближения для построения аналого-цифровых преобразователей.

По количеству каналов, по которым поступают данные, различают регистры:

- ♦ однофазные с одним каналом;
- ♦ парафазные с вводом данных по прямому и инверсному каналам.



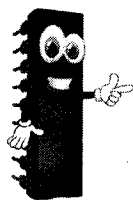
По количеству тактов управления для записи данных различают регистры:

- ♦ одноктактные;
- ♦ двухтактные;
- ♦ многотактные.

По управлению записью данных различают регистры:

- ♦ асинхронные;
- ♦ синхронные.

## || Параллельные регистры



### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

*Параллельный регистр (регистр памяти) – это цифровое устройство, предназначенное для записи нулевого кода, записи входной информации в параллельной форме, хранения информации, выдачи хранимой информации в параллельной форме.*

В параллельном регистре имеется общий тактовый вход  $C$ , причем все триггеры соединены параллельно и каждый из них имеет отдельный вход  $D$  и отдельный выход  $Q$ , которые независимы от других триггеров, **рис. 3.74**.

Параллельные регистры подразделяются на **асинхронные** и **синхронные** [57].

Пример построения параллельного регистра на асинхронных RS-триггерах и его условное графическое обозначение показаны на **рис. 3.75**. Запись в регистр производится подачей разрядов данных  $D_0-D_{n-1}$  на S-входы асинхронной установки триггеров по сигналу разрешения приема  $V_1$ . Выдача данных из регистра производится по сигналу  $V_2$ . Обнуление регистра производится по сигналу  $R$ .

Существуют также **регистры с тремя состояниями**. Такие регистры имеют дополнительный управляющий вход  $E_0$ ,

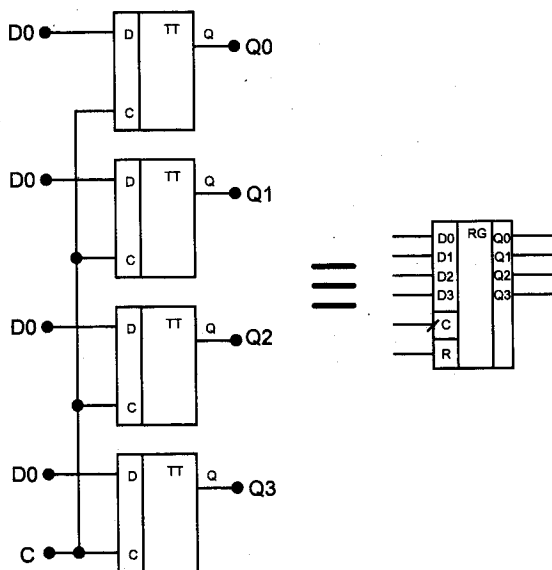


Рис. 3.74. Схема соединения триггеров в параллельном регистре и его условное графическое обозначение

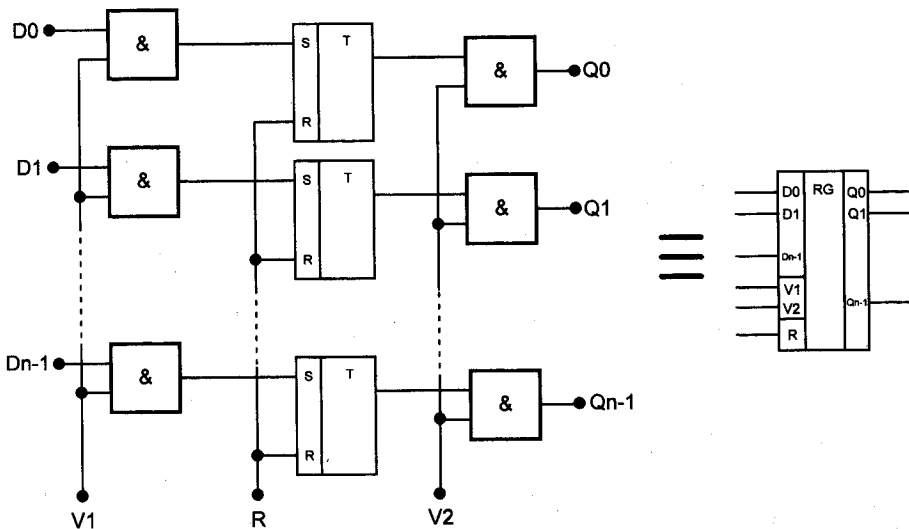
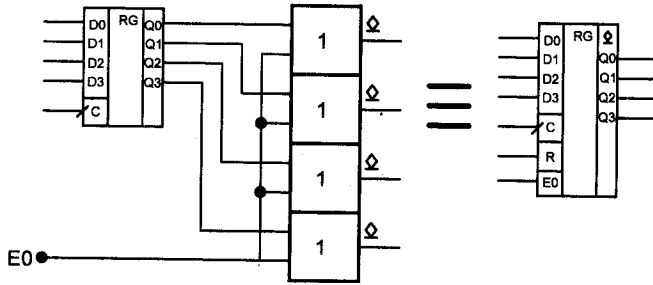


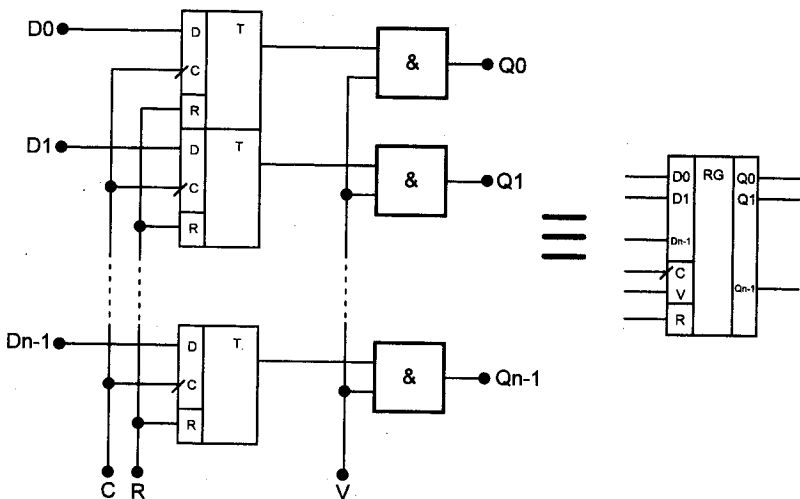
Рис. 3.75. Параллельный регистр с асинхронным управлением записью и его условное графическое обозначение



**Рис. 3.76.** Параллельный регистр с тремя состояниями и его условное графическое обозначение

позволяющий перевести микросхему регистра в неактивное «третье» состояние, **рис. 3.76**.

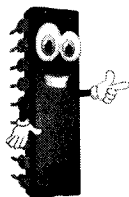
Вариант построения регистра на D-триггерах с синхронным управлением и его условное графическое обозначение показаны на **рис. 3.77**. Данные  $D_0$ – $D_{n-1}$  подаются на D-входы триггеров, и запись данных производится по переднему фронту сигнала, поступающего на тактовый вход C.



**Рис. 3.77.** Параллельный регистр с синхронным управлением записью и его условное графическое обозначение

Параллельные регистры бывают:

- ♦ тактируемые, срабатывающие по фронту сигнала управления (вход С);
- ♦ стробируемые, срабатывающие по уровню входного сигнала (вход С).



### ЭТО ИНТЕРЕСНО!

*Наибольшее распространение получили тактируемые параллельные регистры.*

## Регистры, срабатывающие по фронту сигнала

**Регистры, срабатывающие по фронту сигнала** (тактируемые регистры), почти не отличаются от D-триггеров. Принцип действия регистров, срабатывающих по фронту тактового сигнала: по положительному фронту тактового сигнала на входе С каждый из выходов регистра устанавливается в тот уровень, который был в этот момент на соответствующем данному выходу входе D, и сохраняется таковым до прихода следующего положительного фронта сигнала С.

То есть если триггер запоминает один сигнал (один двоичный разряд, один бит), то регистр запоминает сразу несколько (4, 6, 8, 16) сигналов (несколько разрядов, битов), **рис. 3.78**. Память регистра сохраняется до момента выключения питания схемы [30, 45, 46].

Большинство регистров **восьмибитные**. В основном, различаются:

- ♦ отсутствием или наличием инверсии сигнала на выходе;
- ♦ входом сброса R;
- ♦ входом разрешения записи WE (Write Enable);
- ♦ типом выходов (2С или 3С);
- ♦ входом EZ.

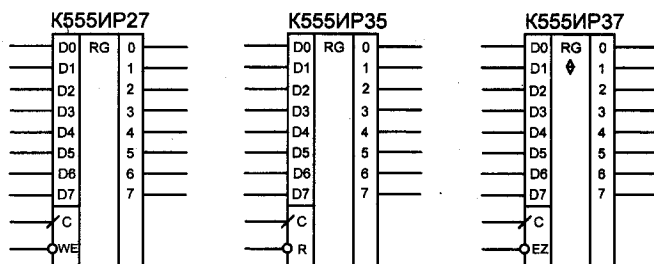


Рис. 3.78. Параллельные регистры, срабатывающие по фронту импульса

### ЭТО ИНТЕРЕСНО!

Таблицы истинности тактируемых регистров практически не отличаются от таблицы истинности D-триггеров.

Таблица истинности регистра с входом разрешения записи WE представлена ниже (табл. 3.8).

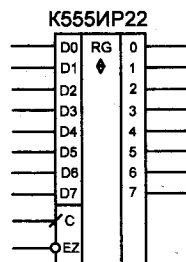
Таблица истинности регистра с входом разрешения записи WE Таблица 3.8

Входы			Выход
WE	C	D	Q
0	0→1	0	0
0	0→1	1	1
0	0	X	Не меняется
0	1	X	Не меняется
1	X	X	Не меняется

Основное применение регистры с тактируемым входом нашли в схемах, где необходимо хранить некоторый код в течение необходимого времени, а по фронту импульса на тактовом входе C выдавать на выходы Q.

## Регистры, срабатывающие по уровню сигнала

**Регистры, срабатывающие по уровню сигнала**, являются гибридом между буфером и регистром (регистры-защелки, Latch). Когда на стробирующем входе высокий логический уровень, сигнал поступает с входов на выходы регистра. Когда на стробирующем входе низкий уровень сигнала, регистр переходит в режим хранения последнего из пропущенных значений входного сигнала, **рис. 3.79** [45, 46]. Таблица истинности стробируемого регистра представлена ниже (**табл. 3.9**).



**Рис. 3.79.** Регистр, срабатывающий по уровню входного стробирующего сигнала

Таблица истинности стробируемого регистра

Таблица 3.9

Входы			Выход
EZ	C	D	Q
0	1	1	1
0	1	0	0
0	0	X	Не меняется
1	X	X	X

Данные типы регистров применяются в схемах, где необходимо запомнить на какое-то время входной сигнал, а все остальное время транслировать на выход схемы входной сигнал. Данный функционал очень часто необходим, **например**, при построении устройств сопряжения с портами персонального компьютера. Стробируемый регистр продлевает на некоторое время входной код, а остальное время работает как буфер или повторитель.

## Последовательные регистры

Последовательные регистры (регистры сдвига, Shift Register) представляют собою цепочку разрядных схем, связанных цепями переноса. Такие регистры применяют в качестве запоминающих устройств, преобразователей последовательного кода в параллельный, устройств задержки и, реже, счетчиков импульсов. Сдвигающий регистр может быть нереверсивным (однонаправленный сдвиг) или реверсивным (сдвиг в обоих направлениях) [45, 46].

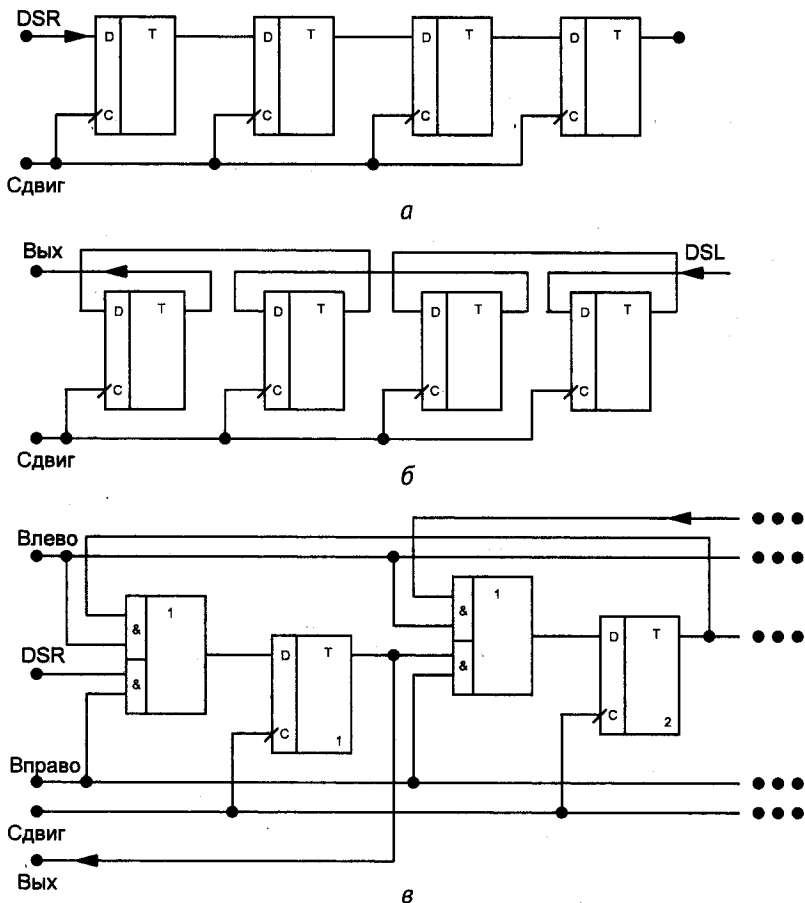


Рис. 3.80. Схемы регистров сдвига:  
а – вправо; б – влево; в – реверсивно

В **однотактных регистрах со сдвигом на один разряд вправо**, **рис. 3.80, а**, слово сдвигается при поступлении синхросигнала. Вход и выход — последовательные (DSR — Data Serial Right).

На **рис. 3.80, б** показана схема регистра со сдвигом влево (вход данных DSL — Data Serial Left). А на **рис. 3.80, в** продемонстрирован принцип построения реверсивного регистра, в котором имеются связи триггеров с обоими соседними разрядами, но соответствующими сигналами разрешается работа только одних из этих связей (команды «влево» и «вправо» одновременно не подаются).

Главная область использования регистров сдвига — преобразование последовательного кода в параллельный код или из параллельного в последовательный, такая необходимость часто возникает, когда необходимо передать информацию на значительные расстояния, а вся обработка происходит параллельным кодом в микропроцессорных системах. Как известно быстрее всего обрабатывается информация в параллельном виде, а передавать на расстояния лучше всего в последовательном коде.

## 3.6. Счетчики импульсов и делители частоты

### Разновидности счетчиков импульсов и делителей частоты



#### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

*Счетчик импульсов (Pulse Counter) — электронное устройство, производящее подсчет числа импульсов, поступивших на его вход. Счетчики импульсов построены из совокупности элементарных ячеек памяти — триггеров.*



Количество комбинаций выходных сигналов, снимаемых с выходов триггеров счетчика или максимальное количество импульсов  $N$ , которое может зарегистрировать счетчик без его переполнения, для двоичных счетчиков равно  $N = 2^n$ , где  $n$  — число разрядов (триггеров) счетчика. Это число называют **коэффициентом** или **модулем счета**.

В случае переполнения счетчика ( $N > 2^n$ ) счетчик обнуляется, а счет циклически возобновляется. Совокупность логических единиц и нулей на выходах триггеров (выходах счетчика) представляет собой  $n$ -разрядное двоичное число, определяющее количество прошедших через счетчик импульсов.

Простейшие счетчики импульсов состоят из цепочки последовательно включенных Т-триггеров, каждый из которых делит частоту входного сигнала на два. Каждый из триггеров этой цепочки называют **разрядом** счетчика. Так, например, четырехразрядные счетчики позволяют получить на выходах триггеров импульсы, частота которых ниже частоты входного сигнала в 2, 4, 8 и 16 раз или в  $2^n$  раз, где  $n$  — номер триггера в цепочке. Такие счетчики получили название **счетчики-делители**.

**По принципу действия счетчики** делятся на суммирующие, вычитающие и реверсивные.

**Суммирующий счетчик** увеличивает свое содержимое на единицу при поступлении на его вход очередного входного импульса.

**Вычитающий счетчик** уменьшает свое содержимое на единицу при поступлении на его вход очередного входного импульса.

**Реверсивный счетчик** является сочетанием суммирующего и вычитающего счетчиков. Для распознавания направления счета такой счетчик имеет дополнительный вход, переключающий режим счета, либо имеет два отдельных входа для подачи на них плюсуемых и минусуемых импульсов счета.

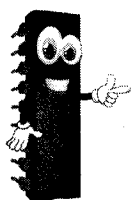
Счетчики импульсов подразделяются на:

- ♦ асинхронные (последовательные);
- ♦ синхронные с асинхронным переносом (параллельные с последовательным переносом);
- ♦ синхронные (параллельные).

Помимо перечисленных выше существуют счетчики для выполнения специальных операций, **например**, для преобразования из двоичной системы счисления в десятичную систему

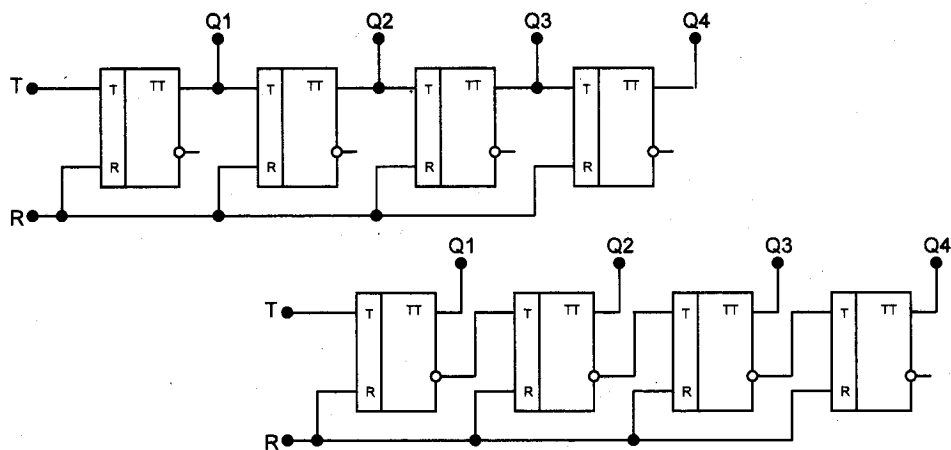
## Асинхронные счетчики

### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

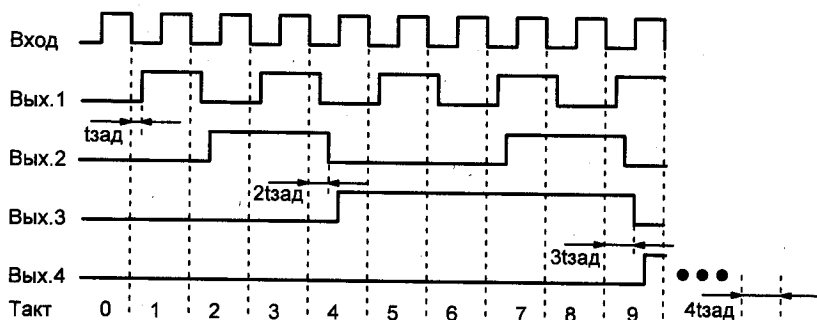


**Асинхронные счетчики** – это последовательные счетчики, которые состоят из цепочки триггеров, работающих в счетном режиме. Выходной сигнал предыдущего триггера служит входным сигналом для следующего.

Все триггеры включаются последовательно, следовательно, и выходы счетчика также переключаются последовательно, **рис. 3.81**. Каждый следующий разряд переключается с задержкой относительно предыдущего, **рис. 3.82**. Чем больше разрядов имеет счетчик, тем большее время ему требуется на полное переключение всех разрядов.



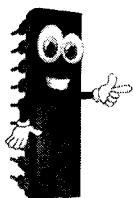
**Рис. 3.81.** Схема асинхронных (последовательных) суммирующих счетчиков на T-триггерах



**Рис. 3.82.** Временная диаграмма работы четырехразрядного асинхронного счетчика

Задержка переключения каждого разряда примерно равна задержке триггера. Полная задержка установления кода на выходе счетчика равна задержке одного разряда, умноженной на число разрядов счетчика [14].

При периоде входного сигнала, меньшем полной задержки установления кода счетчика, правильный код на его выходе не успеет установиться. Это накладывает ограничения на максимальную частоту входного сигнала.



### ЭТО ИНТЕРЕСНО!

*Увеличение, к примеру, вдвое количества разрядов счетчика автоматически уменьшает вдвое предельно допустимую частоту входного сигнала.*

Поскольку переключение разрядов происходит с прогрессирующей задержкой, сигналы на выходах счетчика появляются не одновременно с входным сигналом и между собой, т. е. **асинхронно**.

Микросхемы асинхронных счетчиков не столь многочисленны. Это, **например**, ТТЛ-микросхемы типа ИЕ2 (четырёхразрядный двоично-десятичный счетчик), ИЕ5 (четырёхразрядный двоичный счетчик) и ИЕ19 (сдвоенный четырёхразрядный счетчик) [26], **рис. 3.83**.

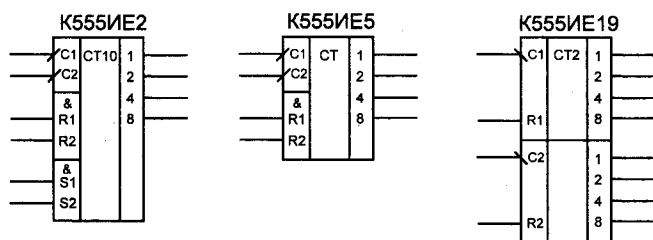
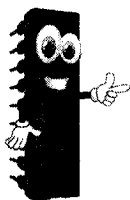


Рис. 3.83. Асинхронные счетчики стандартных серий ТТЛ

Данные типы счетчиков имеют входы сброса в нуль (вход R), вход установки в 9 (вход S только у IE2), счетный или тактовый вход (вход C) и выходы, которые могут обозначаться как номера разрядов (0, 1, 2, 4) или как вес каждого разряда (1, 2, 4, 8).



### ЭТО ИНТЕРЕСНО!

Все асинхронные счетчики работают по отрицательному фронту входного сигнала C (или, что то же самое, по заднему фронту положительного входного сигнала).

Устройство двоичного суммирующего счетчика импульсов на основе JK-триггеров показано на рис. 3.84, ниже приведена таблица состояний его триггеров.

Таблица состояний триггеров асинхронного счетчика, работающего на сложение, представлена ниже (табл. 3.10).

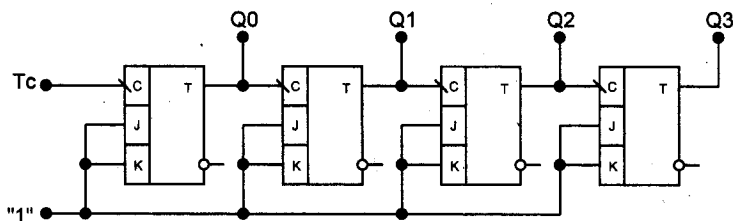


Рис. 3.84. Схема асинхронного (последовательного) суммирующего счетчика на JK-триггерах

Таблица состояний триггеров асинхронного счетчика, работающего на сложение

Таблица 3.10

Число входных импульсов	Состояние выходов асинхронного счетчика импульсов			
	Q3	Q2	Q1	Q0
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1
10	1	0	1	0
11	1	0	1	1
12	1	1	0	0
13	1	1	0	1
14	1	1	1	0
15	1	1	1	1
16	0	0	0	0

Схема двоичного счетчика импульсов на Т-триггерах, работающего на вычитание, приведена на рис. 3.85. Информация на Т-входы каждого последующего триггера подается с инверсных выходов предыдущих триггеров. Информация о числе импульсов снимается с прямых выходов триггеров. Перед

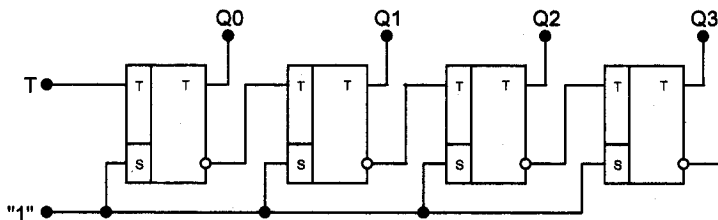
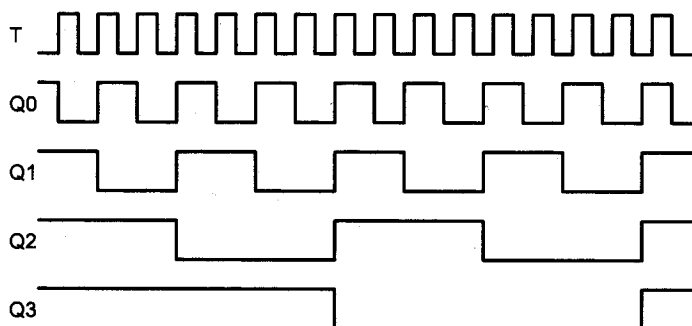


Рис. 3.85. Схема асинхронного счетчика на Т-триггерах, работающего на вычитание



**Рис. 3.86.** Временные диаграммы работы счетчика на вычитание (задержки триггеров не показаны)

началом счета на выходе всех триггеров должны быть установлены значения логической единицы, для чего на объединенный установочный вход S подается импульс установки.

На **рис. 3.86** изображены временные диаграммы работы вычитающих счетчиков, а в таблице приведены состояния их триггеров.

Таблица состояний триггеров асинхронного счетчика, работающего на вычитание, представлена ниже (**табл. 3.11**).

Таблица состояний триггеров асинхронного счетчика, работающего на вычитание

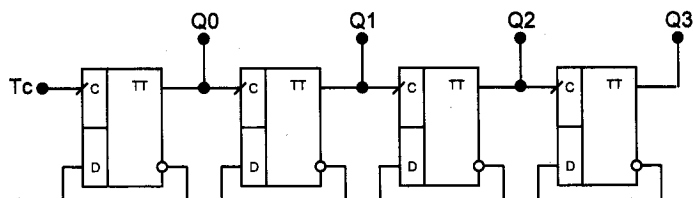
Таблица 3.11

Число входных импульсов	Состояние выходов асинхронного счетчика импульсов			
	Q3	Q2	Q1	Q0
N				
0	1	1	1	1
1	1	1	1	0
2	1	1	0	1
3	1	1	0	0
4	1	0	1	1
5	1	0	1	0
6	1	0	0	1
7	1	0	0	0
8	0	1	1	1
9	0	1	1	0

Таблица 3.11 (продолжение)

Число входных импульсов	Состояние выходов асинхронного счетчика импульсов			
	N	Q3	Q2	Q1
10	0	1	0	1
11	0	1	0	0
12	0	0	1	1
13	0	0	1	0
14	0	0	0	1
15	0	0	0	0
16	1	1	1	1

Схема двоичного счетчика импульсов на D-триггерах, работающего на вычитание, приведена на **рис. 3.87**. В отличие от ранее рассмотренного счетчика на T-триггерах после нулевого состояния всех триггеров, с приходом первого синхроимпульса, они устанавливаются в состояние логической единицы.

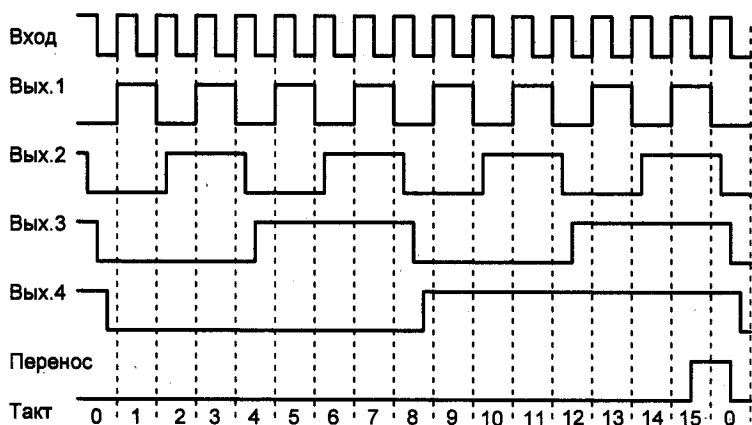


**Рис. 3.87.** Схема асинхронного счетчика на D-триггерах, работающего на вычитание

Поступление второго синхроимпульса приводит к уменьшению этого числа на одну единицу и т. д. После поступления восьмого (для трехразрядных счетчиков) или шестнадцатого (для четырехразрядных счетчиков) импульса, все триггеры обнуляются, и цикл счета повторяется.

## Синхронные счетчики с асинхронным переносом

Синхронные счетчики с асинхронным переносом отличаются тем, что переключение разрядов осуществляется одновременно, а сигнал переноса вырабатывается с некоторой задержкой, **рис. 3.88**. Быстродействие данных счетчиков выше, чем асинхронных, но ниже чем чисто синхронных.



**Рис. 3.88.** Временная диаграмма работы четырехразрядного синхронного счетчика с асинхронным переносом с учетом задержек

Для объединения нескольких синхронных счетчиков с целью увеличения числа их разрядов (для каскадирования) используется специальный выходной сигнал переноса. В зависимости от принципов формирования этого сигнала и от принципов его использования синхронные (параллельные) счетчики делятся на счетчики с асинхронным (последовательным) переносом и счетчики с синхронным (параллельным) переносом (или полностью синхронные счетчики) [48].

Типичными представителями синхронных счетчиков с асинхронным переносом являются микросхемы реверсивных счетчиков К555ИЕ6 (счет от 0 до 9) и К555ИЕ7 (счет от 0 до 15), **рис. 3.89**.

Синхронные счетчики с асинхронным переносом нашли более широкое применение, чем асинхронные счетчики. Это



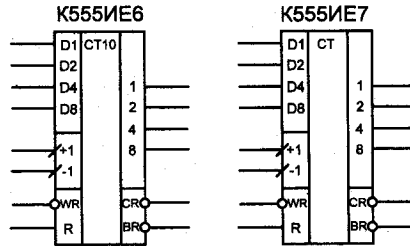
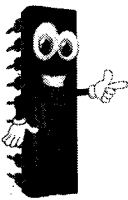


Рис. 3.89. Синхронные счетчики с асинхронным переносом

делители частоты, счетчики числа импульсов, измерители интервалов времени, формирователи последовательности импульсов и т. д.

## || Синхронные счетчики

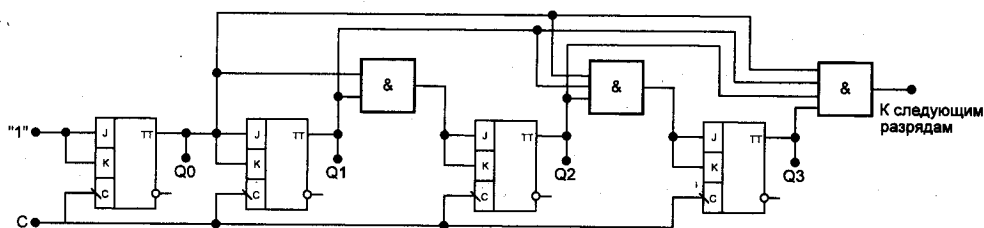
**Синхронные счетчики** (параллельные счетчики) отличаются от асинхронных тем, что переключение разрядов в них идет параллельно, без задержки.



### ЭТО ИНТЕРЕСНО!

Это самые **быстродействующие**, но и самые сложные в плане управления счетчики. В таких счетчиках сигнал переноса вырабатывается тогда, когда все выходы счетчика устанавливаются в единицу (при прямом счете) или в нуль (при обратном).

Также при включении нескольких счетчиков для увеличения разрядности тактовые входы С объединяются, а сигнал переноса подается на вход разрешения счета каждого последующего счетчика, рис. 3.90.

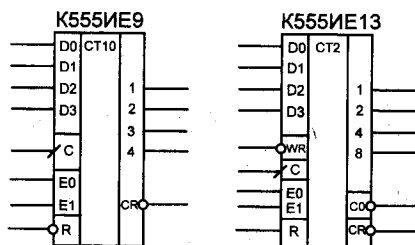


**Рис. 3.90.** Параллельный синхронный суммирующий счетчик на JK-триггерах

Поскольку счетчик имеет общую линию синхронизации, состояние триггеров меняется синхронно, поэтому триггеры, которые по синхроимпульсу должны изменить свое состояние, делают это одновременно, что существенно повышает быстродействие синхронных счетчиков [47].

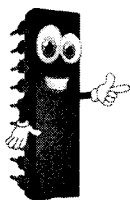
В серии промышленных микросхем, **рис. 3.91**, входят несколько типов синхронных счетчиков, которые различаются способом счета (двоичные или двоично-десятичные, реверсивные или нереверсивные) и управляющими сигналами (отсутствие или наличие сигнала сброса). Все счетчики данного типа имеют входы переноса и каскадирования.

Синхронные счетчики могут полностью заменить функционал асинхронных и синхронных с асинхронным переносом счетчиков, имея самое высокое быстродействие.



**Рис. 3.91.** Синхронные счетчики стандартных серий ТТЛ





## ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

**Дешифратор** (декодер, Decoder) – цифровое устройство, имеющее  $n$  входов и  $m$  выходов и преобразующее входной код в сигнал на одной отдельной выходной линии. Дешифратор называют **полным**, если он имеет количество выходов  $m$ , связанных с количеством разрядов  $n$  входного двоичного числа соотношением  $m = 2^n$ .

На каждом из его выходов появляется логическая единица только в том случае, если на вход приходит соответствующая комбинация входных сигналов.

Функция микросхем дешифраторов [29, 41], как следует из названия, состоит в том, чтобы преобразовывать входной двоичный код в номер выходного сигнала, количество которых соответствует количеству состояний двоичного кода, т. е.  $2^n$ , где  $n$  – количество разрядов двоичного кода (количество информационных входов дешифратора).

Простейший двухразрядный дешифратор, выполненный из стандартных логических элементов И и НЕ, показан на рис. 3.93. Таблица истинности двухразрядного дешифратора представлена ниже (табл. 3.12).

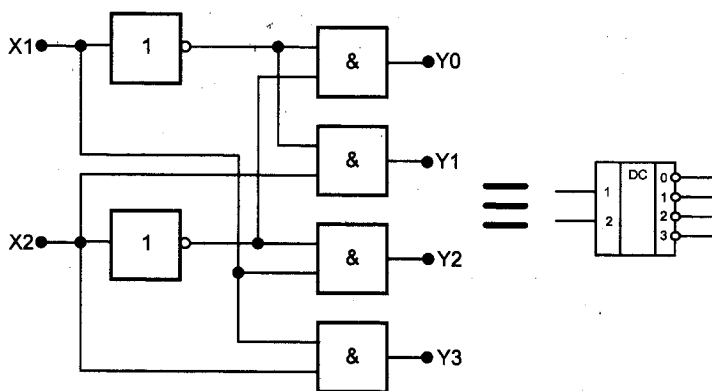


Рис. 3.93. Демонстрационная схема двухразрядного дешифратора и его условное графическое обозначение

Таблица истинности двухразрядного дешифратора

Таблица 3.12

Номер входного сигнала	Вход		Выход			
	X1	X0	Y3	Y2	Y1	Y0
0	0	0	0	0	0	1
1	0	1	0	0	1	0
2	1	0	0	1	0	0
3	1	1	1	0	0	0

В стандартных сериях микросхем существуют дешифраторы на 4, 8 или 16 выходов, соответственно они имеют 2, 3 или 4 входа. Еще различия между микросхемами включают в себя входы управления и типы выходов микросхем (обычный 2С выход или выход с общим коллектором ОК).

Входы дешифраторов обычно обозначают цифрами, которым соответствует вес разряда двоичного числа (1, 2, 4 или 8), а выходы также обозначают цифрами (1, 2, 3 и т. д.). Микросхемы стандартных дешифраторов, например, К555ИД14, К555ИД7, К555ИД3, **рис. 3.94**, имеют информационные входы 1, 2, 4, 8, входы разрешения С1, С2, С3, объединенные по функции И, а также выходы от 0 до 15. Различие между этими микросхемами состоит в количестве входов и выходов.

Микросхемы дешифраторы используют для:

- ♦ дешифрирования входных кодов;
- ♦ селекция кодов;
- ♦ мультиплексирования линий.

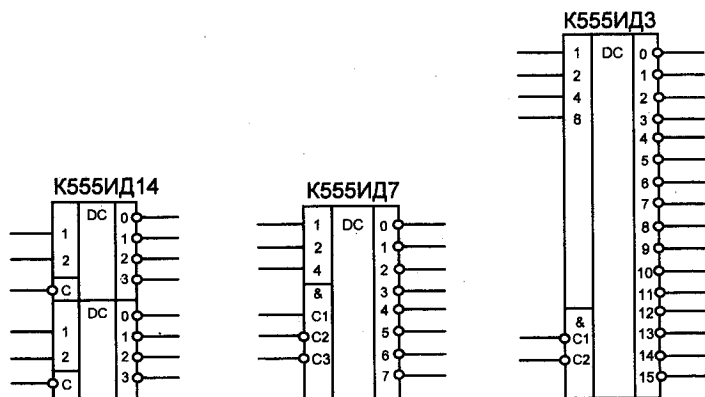
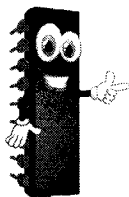


Рис. 3.94. Микросхемы ТТЛ-дешифраторов

## 3.8. Шифраторы



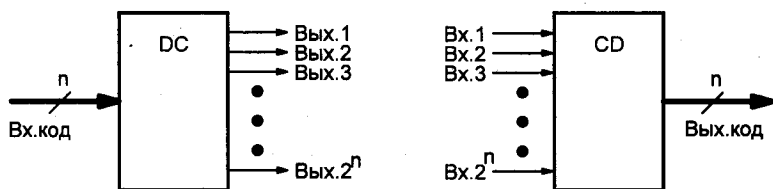
### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

**Шифратор** – (кодер, Encoder, Coder) цифровое устройство, имеющее  $n$  входов и  $m$  выходов, преобразующее позиционный  $n$ -разрядный код в  $m$ -разрядный двоичный, троичный или  $k$ -ичный код. Шифратор называют **полным**, если выполняется условие  $n = 2m$ .

Микросхемы шифраторов применяются значительно реже, чем дешифраторы. Как следует из названия, они выполняют функцию, обратную микросхемам дешифраторов и имеют от 4 до 16 (чаще всего 8) информационных входов, от 2 до 4 выходов (чаще всего 3), а также несколько стробирующих (разрешающих) входов и выходов, **рис. 3.95**.

**Пример построения шифратора** для преобразования десятиразрядного единичного кода (десятичных чисел от 0 до 9) в двоичный код приведен на **рис. 3.96**. Предполагается, что сигнал, соответствующий логической единице, в каждый момент времени подается только на один вход [59]. Условное графическое обозначение такого шифратора и таблица соответствия кода приведены на **рис. 3.97**.

Типичными представителями ТТЛ-микросхем шифраторов являются К555ИВ1 и К555ИВ3, **рис. 3.98**. Таблица истинности шифратора представлена ниже (**табл. 3.13**).



**Рис. 3.95.** Сравнение функций дешифратора (слева) и шифратора (справа)

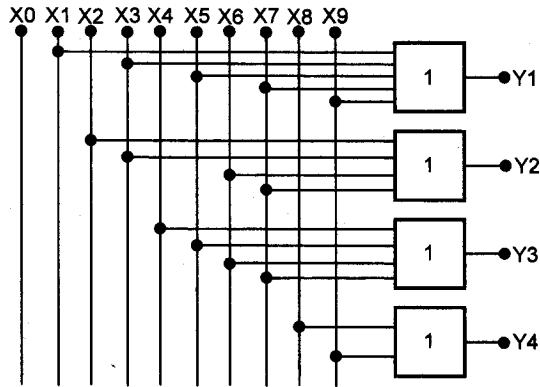


Рис. 3.96. Эквивалентная схема шифратора на основе элементов ИЛИ

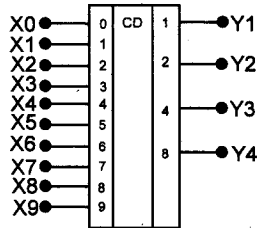


Рис. 3.97. Условное графическое обозначение шифратора

Таблица истинности шифратора

Таблица 3.13

Десятичное число	Двоичный код 8 – 4 – 2 – 1			
	Y1	Y2	Y3	Y4
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

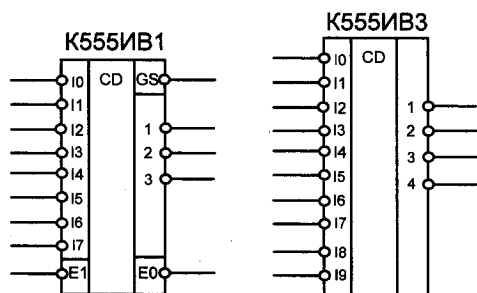


Рис. 3.98. Микросхемы шифраторов

Микросхема шифратора K555IB1, рис. 3.98, содержит 8 информационных входов и три выхода, а также вход разрешения EI, выход признака прихода любого входного сигнала GS и выход переноса E0 для объединения нескольких шифраторов для увеличения их разрядности.

Работа шифратора разрешается только при низком логическом уровне на входе EI; при высоком уровне на нем на всех выходах устанавливается уровень логической единицы. При отсутствии сигналов на входах на выходе GS вырабатывается логическая единица, а на выходе E0 — логический нуль. Таблица истинности шифратора K555IB1 представлена ниже (табл. 3.14).

Таблица истинности шифратора K555IB1

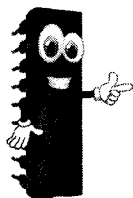
Таблица 3.14

Входы									Выходы				
EI	0	1	2	3	4	5	6	7	GS	4	2	1	E0
1	X	X	X	X	X	X	X	X	1	1	1	1	1
0	1	1	1	1	1	1	1	1	1	1	1	1	0
0	X	X	X	X	X	X	X	0	0	0	0	0	1
0	X	X	X	X	X	X	0	1	0	0	0	1	1
0	X	X	X	X	0	1	1	1	0	0	1	0	1
0	X	X	X	0	1	1	1	1	0	1	0	0	1
0	X	X	0	1	1	1	1	1	0	1	0	1	1
0	X	0	1	1	1	1	1	1	0	1	1	0	1
0	0	1	1	1	1	1	1	1	0	1	1	1	1



Шифраторы обычно применяют для сокращения количества сигнальных линий при передаче сигналов на большие расстояния.

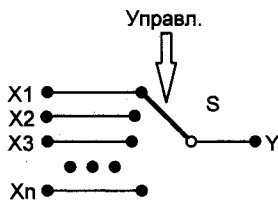
## 3.9. Мультиплексоры



### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

**Мультиплексор (селектор, Multiplexer)** – цифровое устройство, предназначенное для поочередной передачи на один выход сигнала с нескольких входов [25]. Мультиплексоры, как и дешифраторы, как и шифраторы, относят к **комбинационным микросхемам**.

Мультиплексор имеет несколько входов — каналов мультиплексора и несколько выходов, которые называются **разрядами мультиплексора**. Механический аналог мультиплексора показан на **рис. 3.99**, а на **рис. 3.100** — электронный вариант его выполнения на элементах И и ИЛИ.



**Рис. 3.99.** Механический аналог мультиплексора

Двоичный код, воздействующий на адресные входы, открывает одну из схем И, которая соединит с выходом соответствующую входную линию. Информация на выходе определяется состоянием выбранного входного канала и не зависит от состояния других каналов [28].

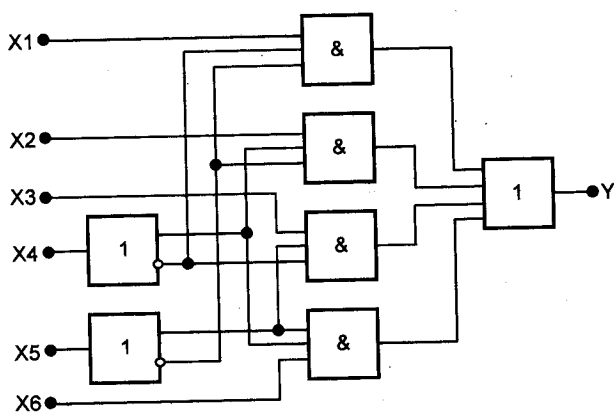


Рис. 3.100. Эквивалентная схема мультиплексора на основе элементов И и ИЛИ

Количество каналов в микросхемах мультиплексорах может быть от 2 до 16, а количество разрядов — от 1 до 4. Управление работой мультиплексора осуществляется с помощью адресных входов, на которые в двоичном коде поступает номер канала, с которого в данный момент необходимо передать информацию на выход, рис. 3.101.

Микросхемы мультиплексоры имеют выходы 2С или 3С, а также входы разрешения С или ЕZ. Часто в одной микросхеме соединены два мультиплексора, например, К555КП2. Работу мультиплексора рассмотрим на примере микросхемы К555КП15.

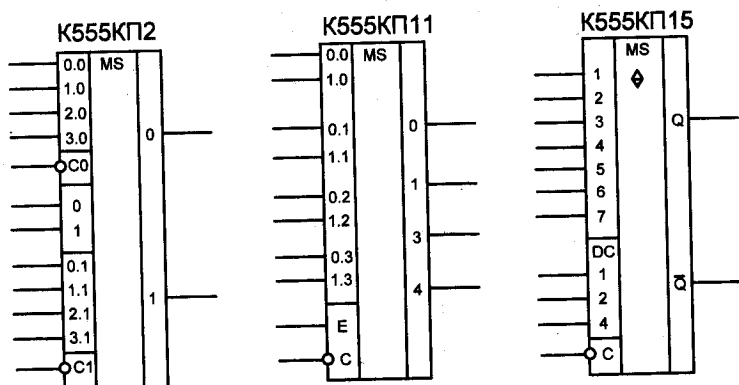


Рис. 3.101. Микросхемы мультиплексоров

Микросхема К555КП15 — восьмиканальный одноразрядный мультиплексор, позволяющий реализовать восьмипозиционный переключатель сигналов на одно направление. Таблица истинности 8-канального мультиплексора К555КП15 представлена ниже (табл. 3.15).

Таблица истинности 8-канального мультиплексора К555КП15

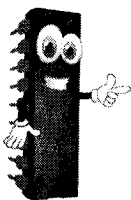
Таблица 3.15

Входы				Выходы	
4	2	1	С	Q	-Q
X	X	X	1	Z	Z
0	0	0	0	D0	-D0
0	0	1	0	D1	-D1
0	1	0	0	D2	-D2
0	1	1	0	D3	-D3
1	0	0	0	D4	-D4
1	0	1	0	D5	-D5
1	1	0	0	D6	-D6
1	1	1	0	D7	-D7

Примечание к табл. 3.15. Сигналы на входах 0–7 обозначены D0–D7; Q — прямой выход, -Q — инверсный; Z — третье состояние.

Когда на разрешающем входе С высокий логический уровень, то на выходах — прямом и инверсном высокоимпендансное состояние, т. е. сигнал отсутствует. **Разрешающим** является низкий логический уровень на входе С.

В этом случае сигнал на выходах соответствует сигналу на том входе, номер которого в двоичном коде задается на входах 1, 2, 4.

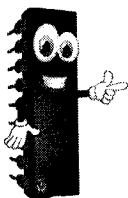


### ЭТО ИНТЕРЕСНО!

Сигнал на инверсном входе противоположен сигналу на прямом входе.

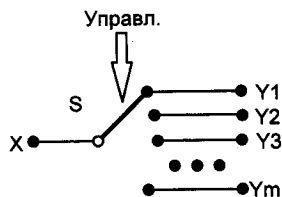
## 3.10. Демультимплексоры

### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!



**Демультимплексор** (антимультимплексор, Demultiplexer) – цифровое устройство, предназначенное для переключения сигнала с одного информационного входа на один из  $n$  информационных выходов. **Демультимплексор** выполняет функцию, обратную функции мультимплексора.

Номер выхода, на который в каждый такт машинного времени передается значение входного сигнала, определяется адресным кодом. Адресные входы  $m$  и информационные выходы  $n$  связаны соотношением  $n = 2^m$ . На **рис. 3.102** показан механический аналог демультимплексора [20].



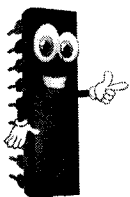
**Рис. 3.102.** Механический аналог демультимплексора

Демультимплексоры, **рис. 3.103**, применяют для:

- ♦ коммутации отдельных линий и многоуровневых шин;
- ♦ преобразования последовательного кода в параллельный;
- ♦ реализации логических функций.

Для увеличения количества каналов демультимплексоры можно объединять.

### ЭТО ИНТЕРЕСНО!



Как самостоятельные изделия на интегральных микросхемах демультимплексоры не выпускают. Их функцию обычно реализуют на дешифраторах, имеющих входы стробирования.

Чтобы показать, что дешифратор работает в режиме демультимплектора, в среднем поле условного графического обозначения ставятся буквы DMX или DMS (Demultiplexer), **рис. 3.104**.

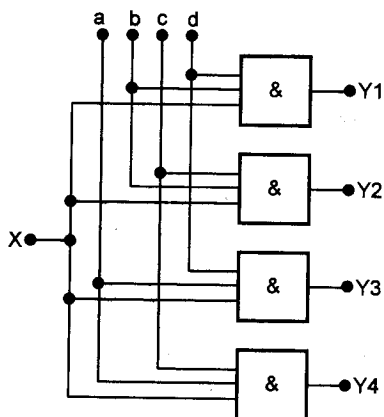


Рис. 3.103. Эквивалентная схема демультиплексора

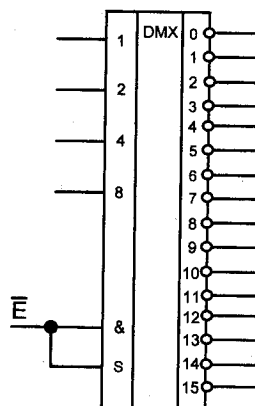
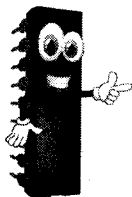


Рис. 3.104. Условное изображение дешифратора 1551Д3, работающего в режиме демультиплексора

## 3.11. Аналого-цифровые преобразователи



### ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!

**Аналого-цифровые преобразователи (АЦП)** – электронные устройства, преобразующие входные аналоговые сигналы в выходные цифровые данные, пригодные для последующего взаимодействия с элементами цифровой техники.

При использовании АЦП происходит преобразование непрерывной во времени функции, описывающей исходный аналоговый сигнал, в непрерывную последовательность цифровых сигналов (данных), отнесенных к некоторым фиксированным моментам времени.

Основными параметрами АЦП являются: разрешающая способность, точность и быстродействие.

По схеме реализации АЦП подразделяют на [6, 12]:

- ♦ параллельные;
- ♦ последовательные;

- ♦ комбинированные или последовательно-параллельные;
- ♦ прямого преобразования.

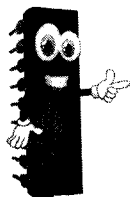
**Последовательные АЦП** бывают:

- ♦ последовательного приближения;
- ♦ последовательного счета, включая следящие;
- ♦ интегрирующие, включая одноктактные и многотактные, преобразователи напряжение-частота, сигма-дельта преобразователи.

**Комбинированные или последовательно-параллельные АЦП** бывают:

- ♦ многотактными;
- ♦ многоступенчатыми;
- ♦ конвейерными;
- ♦ с двойным интегрированием.

В АЦП параллельного типа обработка входного сигнала производится при помощи линейки компараторов, резистивный делитель которых подключен параллельно источнику опорного (эталонного) сигнала  $U_{оп.}$ .



### ЭТО ИНТЕРЕСНО!

*Количество компараторов и, соответственно, точность преобразования, определяется разрядностью преобразования.*

Для  $n$ -разрядного преобразователя необходимо использовать  $2^n - 1$  компараторов и  $2^n$  прецизионных резисторов. Так, **например**, для трехразрядного преобразователя необходимо 7 компараторов. Соответственно, чем выше разрядность АЦП, тем сложнее его схема, выше стоимость и энергопотребление.

Наиболее распространены 10/11/12-битные АЦП, что соответствует 1024/2048/4096 ступеням входных напряжений, из которых формируется выходной сигнал.

Упрощенная схема трехразрядного параллельного АЦП приведена на **рис. 3.105**.

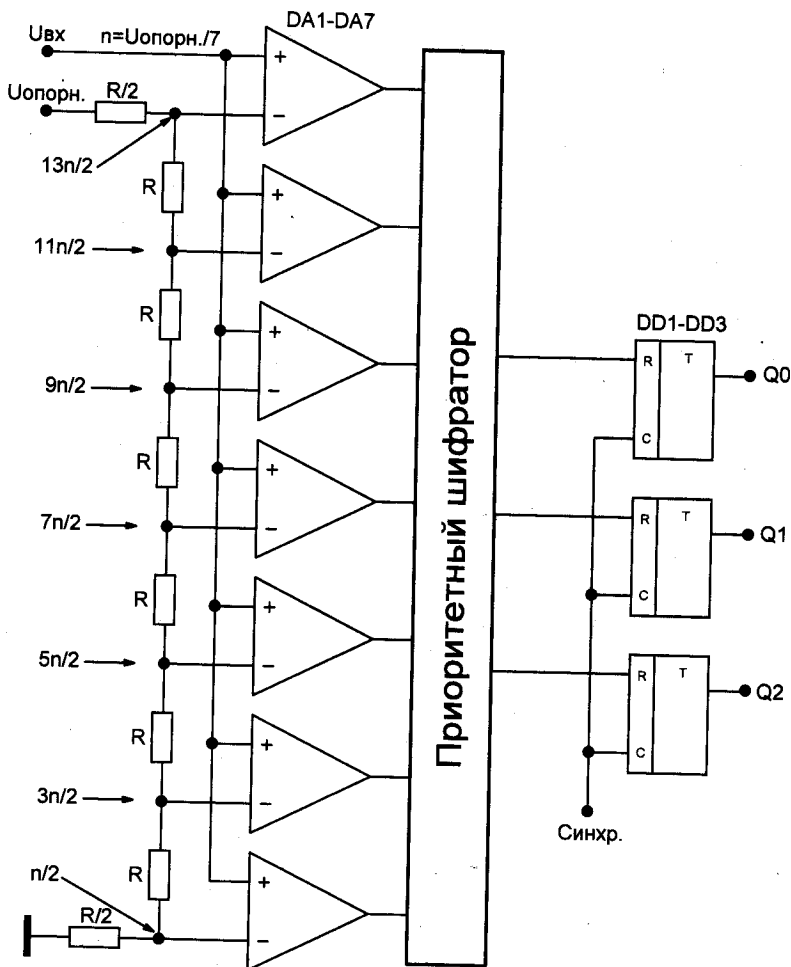


Рис. 3.105. Упрощенная структурная схема трехразрядного параллельного АЦП

Переключение уровня выходного сигнала АЦП с изменением уровня входного происходит ступенчато, с одинаковым шагом, называемым уровнем или шагом квантования  $n$ . Шаг квантования определяется разрядностью АЦП и задается прецизионным резистивным входным делителем. Сигналы с выходов компараторов DA1–DA7 подаются на вход приоритетного шифратора, частью которого также являются триггеры DD1–DD3. Соответствие уровня входного аналогового сигнала формируемому выходному цифровому коду проиллюстрировано

**табл. 3.16.** Столь идеальная картина характерна при относительно низкой частоте входных сигналах, а при быстрых перепадах входного напряжения, в силу инерционности отдельных узлов АЦП и несовершенства их свойств возможны сбои (ошибки) при преобразовании сигналов.

Преобразование уровня входного напряжения  
в уровни выходных сигналов АЦП

Таблица 3.16

Входное напряжение, $U_{вх}/n$	Логический уровень									
	на выходе компаратора							на выходе триггера		
	DA7	DA6	DA5	DA4	DA3	DA2	DA1	DD3	DD2	DD1
0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	1	0	0	1
2	0	0	0	0	0	1	1	0	1	0
3	0	0	0	0	1	1	1	0	1	1
4	0	0	0	1	1	1	1	1	0	0
5	0	0	1	1	1	1	1	1	0	1
6	0	1	1	1	1	1	1	1	1	0
7	1	1	1	1	1	1	1	1	1	1

Одной из разновидностей АЦП последовательного счета, характеризующейся повышенной точностью, является преобразователь с промежуточным преобразованием во временной интервал с двойным интегрированием, рис. 3.106 [15, 18].

Импульс запуска через триггер Т1 открывает ключ К1, напряжение  $U_{вх}$  подается на вход интегратора Ин, рис. 3.106, рис. 3.107. Напряжение интегратора  $U_{ин}$  вместе с постоянным напряжением  $U_0$  подаются на входы компаратора К.

В момент времени  $t_1$ , когда  $U_{ин}$  становится равным напряжению  $U_0$ , с компаратора К подается сигнал на триггер Т3. Он перебрасывается и открывает схему совпадения  $\alpha$ , через которую на счетчик СТ<sub>2</sub> начинают поступать импульсы тактовой частоты  $f_r$  от генератора G.

Интегрирование ведется до момента времени  $t_2$ , когда счетчик переполняется, сбрасывается в исходное состояние и выдает сигнал на триггеры Т1 и Т2. Ключ К1 закрывается, а ключ



K2 открывается, и на вход интегратора Ин подается напряжение  $U_{оп}$ , имеющее полярность, обратную  $U_{вх}$ . Напряжение на выходе интегратора Ин начинает падать.

В момент времени  $t_3$ , когда напряжение  $U_{ин}$  станет равным напряжению  $U_0$ , с компаратора К поступает сигнал, который приводит триггеры Т2 и Т3 в исходное состояние. Напряжение  $U_{оп}$  отключается от входа интегратора, работа счетчика прекращается. В счетчике будет записан код

$$N = \frac{t_3 - t_2}{\tau_T} = \frac{U_{вх} (t_2 - t_1)}{U_{он} \tau_T} = \frac{U_{вх}}{U_{он}} 2^n,$$

где  $\tau_T$  — период тактовой частоты;  $n$  — число разрядов в счетчике.

В рассмотренной схеме за счет использования одних и тех же узлов на обоих этапах интегрирования  $U_{вх}$  и  $U_{оп}$  исключаются погрешности в формировании линейно-изменяющегося напряжения, ошибки в срабатывании компаратора, погрешности в стабильности источника тактовой частоты. К недостаткам преобразователя можно отнести невысокое быстродействие [15, 18].

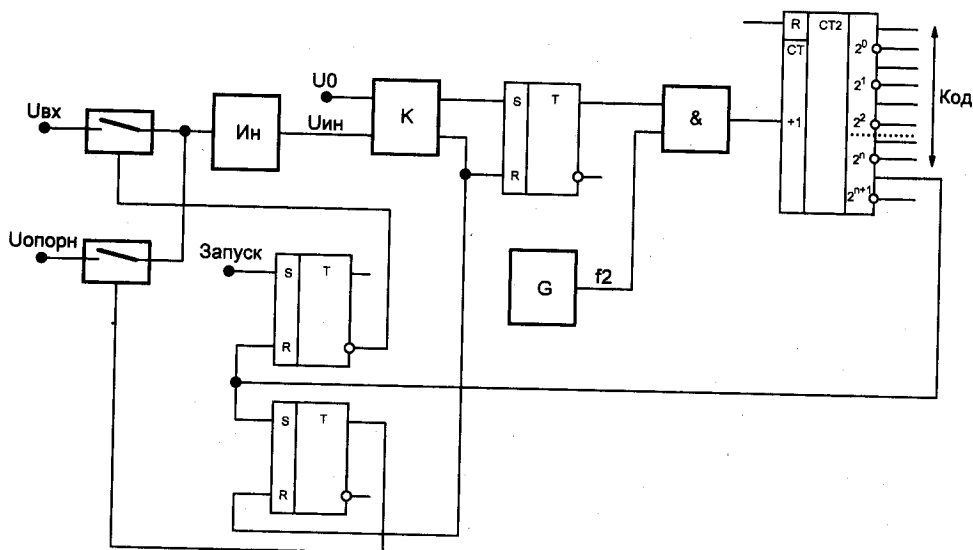


Рис. 3.106. Упрощенная структурная схема АЦП последовательного приближения

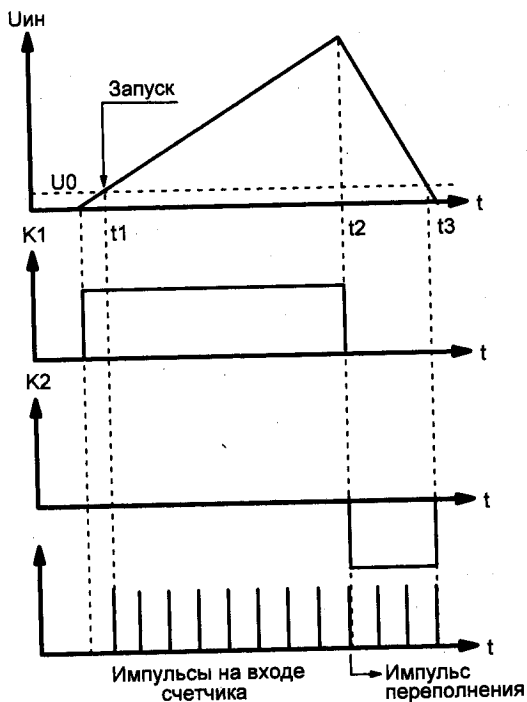
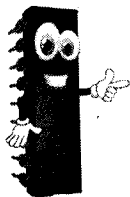


Рис. 3.107. Временные диаграммы работы АЦП

## 3.12. Цифро-аналоговые преобразователи

**ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!**



**Цифро-аналоговые преобразователи (ЦАП)** – электронные устройства, преобразующие входные цифровые сигналы (как правило, в двоичном виде) в выходные аналоговые. ЦАП выполняют функцию, обратную той, что выполняют АЦП.

Если последовательно включить АЦП и ЦАП и подать на вход аналоговый сигнал, в идеале на выходе можно получить сигнал, практически неотличимый от входного сигнала. Но на самом

деле это не так: выходной сигнал заметно отстает во времени и состоит из более или менее выраженных микроступенок, в зависимости от качества (разрядности) преобразования. При последовательном включении ЦАП и АЦП и подаче на вход цифрового сигнала, на выходе будет получен также цифровой сигнал, несколько смещенный по времени относительно входного.

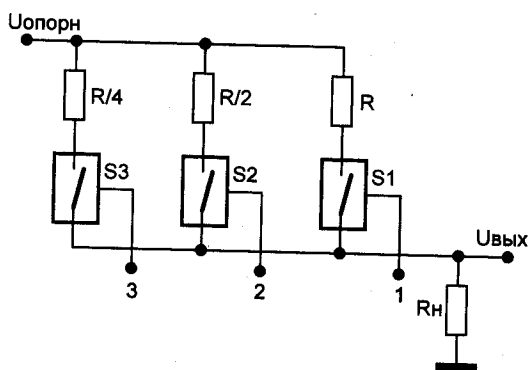
По схеме реализации ЦАП подразделяют на:

- ♦ параллельные с суммированием (напряжений, или зарядов, или токов).
- ♦ последовательные с широтно-импульсной модуляцией или на переключаемых конденсаторах.
- ♦ прямого преобразования.

**Работа ЦАП параллельного типа** основана на суммировании токов, сила каждого из которых пропорциональна весу двоичного разряда. Причем суммируются только токи разрядов равных логической единицы. Величины токов определяются геометрической прогрессией:  $I = I_0^n$ , где  $n$  — количество разрядов,  $I_0$  — минимальный суммируемый ток.

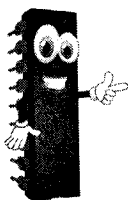
**Простейшая схема трехразрядного ЦАП**, реализующая этот принцип, показана на **рис. 3.108**. Соотношение сопротивлений токозадающих резисторов сумматора в этом случае должно быть  $1 : 2 : 4$ . Для  $n$ -разрядного ЦАП —  $2^{n-n}, \dots, 2^{n-2}, 2^{n-1}$ .

Предполагается, что сопротивление нагрузки  $R_n$  много меньше сопротивления всех параллельно включенных резисторов сумматора, эти резисторы не должны влиять на вели-



**Рис. 3.108.** Структурная схема простейшего трехразрядного ЦАП параллельного типа с суммированием весовых токов

чину опорного напряжения  $U_{он}$ , сопротивление замкнутого/разомкнутого ключа не должно влиять на величину выходного сигнала, сопротивления резисторов сумматора должны быть подобраны с высокой точностью [12].



### ЭТО ИНТЕРЕСНО!

На практике эти требования выполняются с определенной степенью приближения. Кроме того, в рассматриваемой эквивалентной схеме ЦАП не учитываются емкостные свойства элементов, наличие которых особенно сказывается при работе преобразователя на повышенных частотах.

Соответствие уровня выходного аналогового входному цифровому сигналу показано в табл. 3.17.

Зависимость уровня выходного сигнала от состояния управляющих ключей трехразрядного ЦАП параллельного типа

Таблица 3.17

Ключ (вес ключа)			Выходной сигнал
S3 (0,25)	S2 (0,50)	S1 (1,00)	
0	0	0	0
1	0	0	0,25
0	1	0	0,50
1	1	0	0,75
0	0	1	1,00
1	0	1	1,25
0	1	1	1,50
1	1	1	1,75

Схема  $n$ -разрядного ЦАП параллельного типа с суммированием весовых токов показана на рис. 3.109. Очевидным недостатком такого ЦАП является исключительная сложность обеспечения приемлемой точности номиналов резистивных элементов, а также то, что в состав этих элементов входит электрическое сопротивление ключей — величина нестабильная и порой ограничивающая разрядность преобразователя.

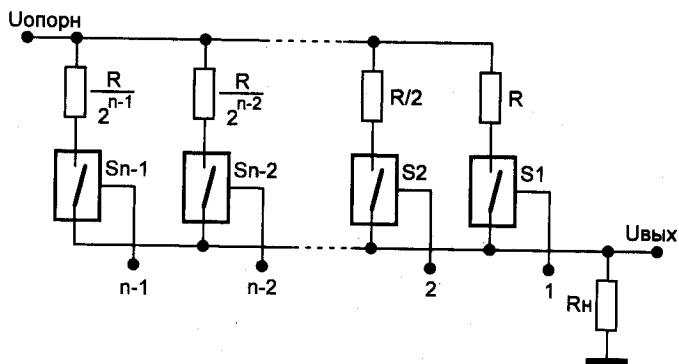
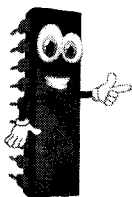


Рис. 3.109. Схема  $n$ -разрядного ЦАП параллельного типа с суммированием весовых токов

Более совершенными и простыми являются ЦАП с матрицей  $R-2R$  постоянного импеданса, рис. 3.110, ставшие промышленным стандартом [6]. Они выполнены на прецизионных резисторах лишь двух стандартных номиналов  $R$  и  $2R$  (либо резисторов одного номинала, часть которых соединена последовательно или параллельно).



### ЭТО ИНТЕРЕСНО!

Особенностью данной реализации ЦАП является то, что при любом положении управляющих ключей источник опорного напряжения нагружен на постоянное выходное сопротивление.

**Быстродействие ЦАП** определяется частотными свойствами управляющих ключей. Так, время установления выходного напряжения для общедоступных преобразователей массовых серий ЦАП с ключами на МОП-транзисторах обычно превышает 10 мкс.

При работе быстродействующих ЦАП, в силу их несовершенства, зачастую наблюдаются импульсные помехи — иглообразные выбросы или провалы выходного напряжения, возникающие во время переключения управляющих ключей в разных разрядах ЦАП. Эти выбросы могут привести к искажению

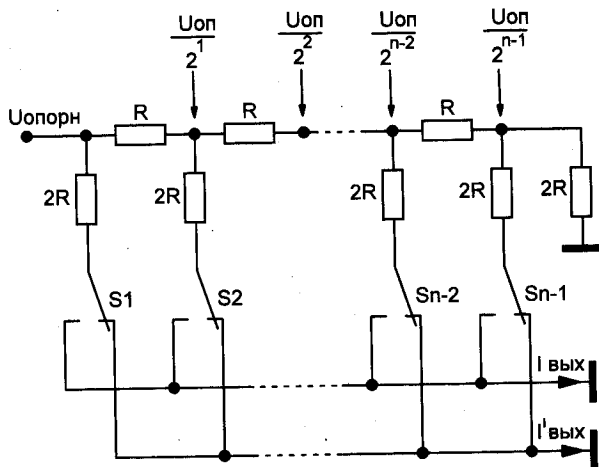
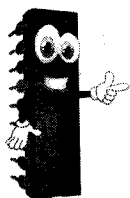


Рис. 3.110. Схема  $n$ -разрядного ЦАП с матрицей постоянного импеданса

информации, сбоям в работе следующих за ЦАП узлов радио-электронной аппаратуры.



### ЭТО ИНТЕРЕСНО!

На экране осциллографа они малозаметны, что затрудняет выявление причин сбоев. Выбросы характеризуют по их пиковольтсекундной площади ( $nB\cdot c$ ), а для подавления обычно применяют устройства выборки-хранения информации.

Минимизировать влияние сопротивлений замкнутых ключей на точность преобразования и одновременно повысить быстродействие преобразователя удастся при использовании ЦАП на транзисторных источниках тока, выполненных по схеме, рис. 3.111 [6]. За счет этого быстродействие ЦАП повышается на два порядка.

Помимо резистивных ЦАП известны также и ЦАП на коммутируемых конденсаторах, рис. 3.112 [6]. В основе — конденсаторная матрица с соотношением номиналов, выраженном в геометрической прогрессии:  $C_n = 2^n C_0$ . Недостатки такого ЦАП очевидны: трудность организации ряда прецизионных конденсаторов, их большие габариты, наличие токов утечки.

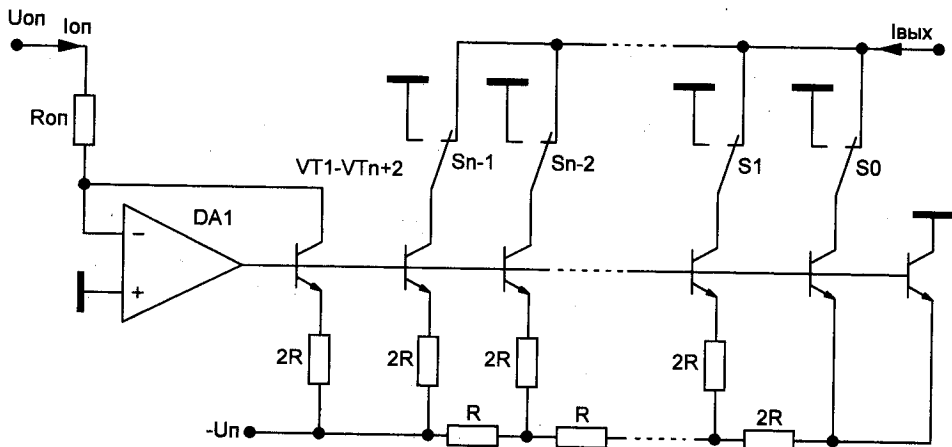


Рис. 3.111. Структурная схема ЦАП на источниках тока

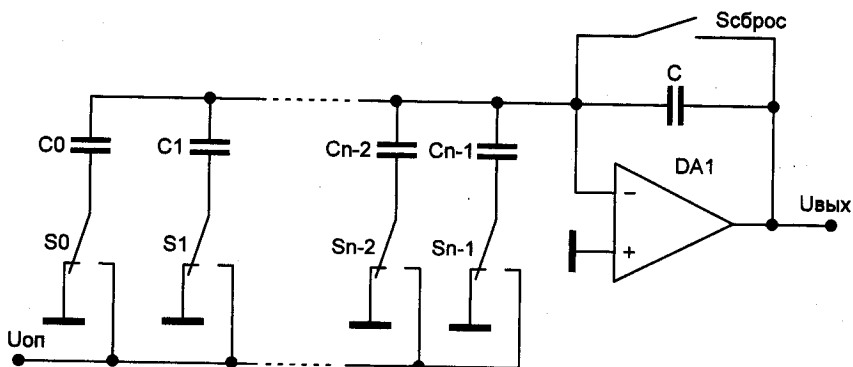
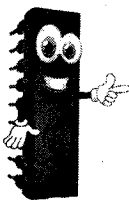


Рис. 3.112. Схема ЦАП на коммутируемых конденсаторах

### 3.13. Многофункциональные времязадающие устройства (таймеры)

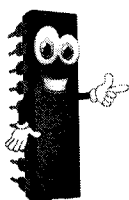


**ЭТО ПОЛЕЗНО ЗАПОМНИТЬ!**

**Многофункциональные времязадающие устройства (таймеры, интегральные таймеры, универсальные таймеры) – промежуточная ступень между аналоговыми и цифровыми устройствами.**

Интегральные таймеры используют для преобразования аналоговых сигналов в последовательность импульсов по заданному закону, формирования или генерации импульсов и т. д. [64, 69].

Родоначальником интегральных таймеров является микросхема NE555, разработанная в 1970 г. Классический интегральный таймер — микросхема КР1006ВИ1 состоит из двух компараторов, RS-триггера и выходного каскада, рис. 3.113.



### ЭТО ИНТЕРЕСНО!

**Аналогами микросхемы КР1006ВИ1 являются КР1087ВИ1, КР1087ВИ2, КР1087ВИ3, К1441ВИ1, SE555, SA555, NE555, ICM7555, LMC555, TLC555, сдвоенный NE556, счетверенный NE558 и др.**

*Таймер КР1006ВИ1 имеет существенное недокументированное отличие от микросхемы-прототипа NE555: вход останова R отечественной микросхемы имеет приоритет над входом запуска S, в то время, как для микросхемы NE555 ситуация обратная.*

**Входной резистивный делитель, при подаче на него напряжения питания, формирует на входах компараторов напряжения, равные  $1/3$  и  $2/3$  от величины напряжения питания.** В связи с ограниченным числом выводов микросхемы устанавливать независимую установку напряжений сравнения верхнего и нижнего компараторов микросхемы невозможно, рис. 3.113.

Напряжение питания микросхемы КР1006ВИ1 — 5...15 В, выходной ток — до 100 мА. Для микросхем иных модификаций диапазон питающих напряжений значительно шире. **Например,** для ICM7555 он составляет от 2 до 18 В при токе нагрузки до 100 мА, а для LMC555 — 4,5...18 В при токе нагрузки до 200 мА. Микросхемы, соответственно, отличаются и предельными частотами использования (от сотен кГц до 5 МГц).

На рис. 3.114 — рис. 3.117 приведены типовые схемы использования микросхемы КР1006ВИ1 [17].



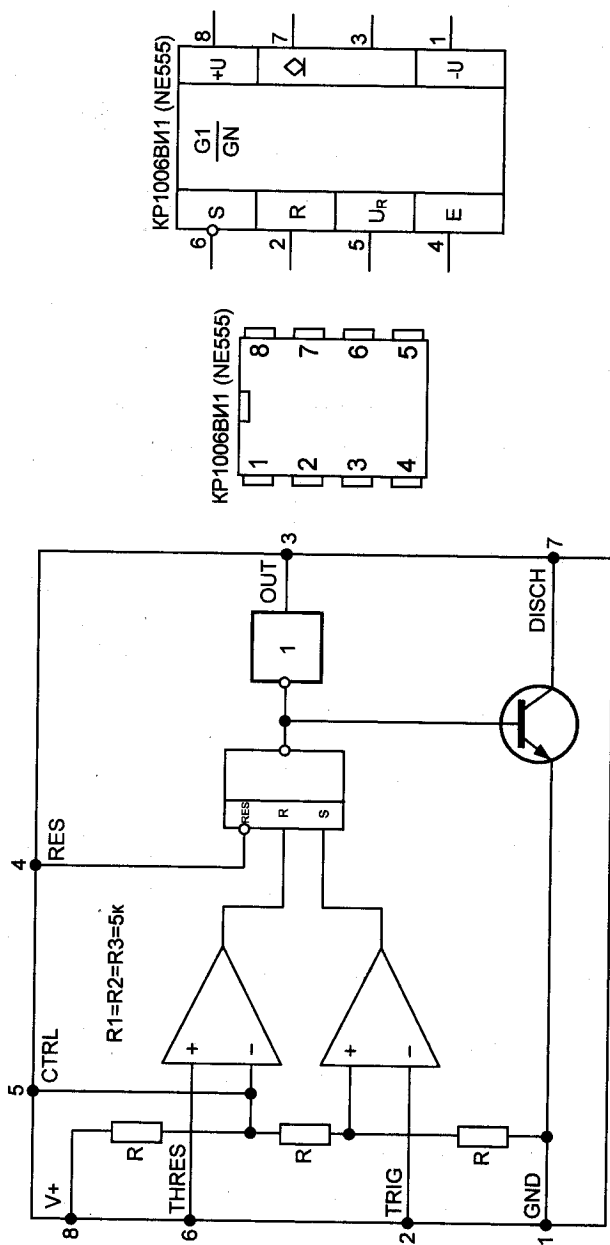


Рис. 3.113. Структурная схема таймера KP1006BM1 (NE555), ее корпус и условное графическое обозначение

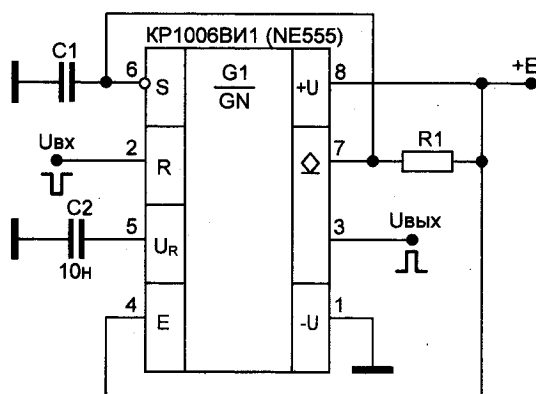


Рис. 3.114. Схема ждущего генератора (мультивибратора) на микросхеме KP1006BI1

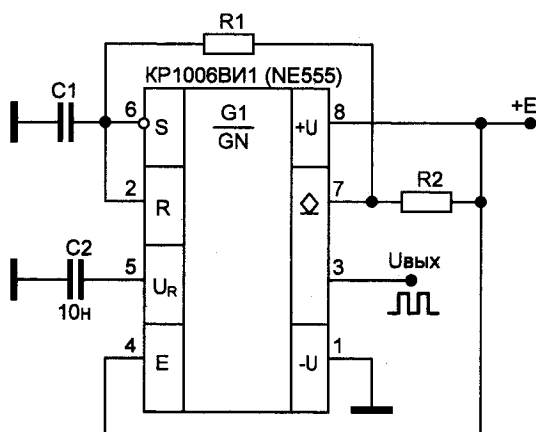


Рис. 3.115. Типовая схема генератора импульсов на микросхеме KP1006BI1

Современные микросхемы таймеров MIC1555 и MIC1557, рис. 3.118 фирмы Micrel [5], могут работать до частот порядка 5 МГц. Диапазон питающих напряжений — 2,7...18 В, потребляют ток — до 0,2 мА (для микросхемы MIC1555 — при напряжении питания 3 В и низком уровне сигналов на входах TRG и THR), сопротивление нагрузки — менее 15 Ом, максимальная температура — 300 °С (не более 10 с).

Ждущий мультивибратор на микросхеме MIC1555 показан на рис. 3.119 — рис. 3.121. На рис. 3.120, приведен вариант

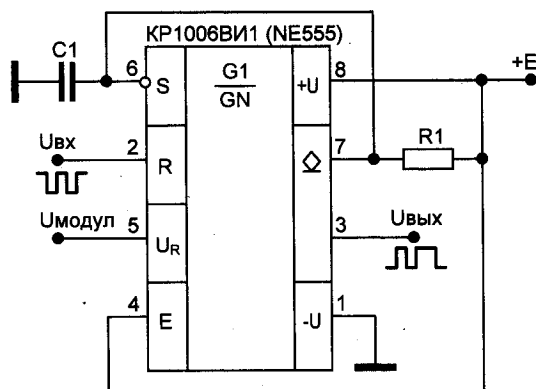


Рис. 3.116. Схема широтно-импульсного модулятора на микросхеме KP1006BI1

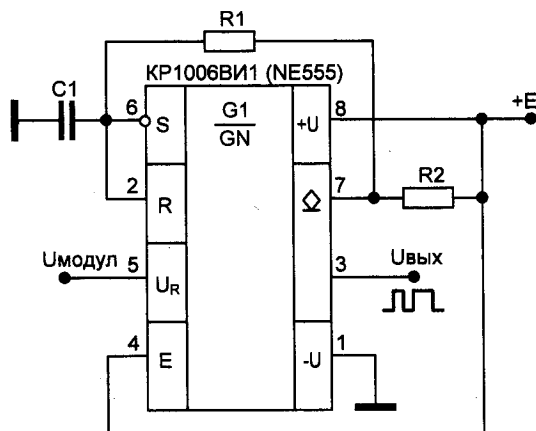


Рис. 3.117. Схема фазоимпульсного модулятора на микросхеме KP1006BI1

схемы с дифференцирующей входной цепью. Срабатывание (переключение) устройства происходит в момент, когда входное напряжение достигает порогового значения входного компаратора таймера. Длительность выходного импульса определяется выражением  $t=1,1R_2C_2$ , где  $R$  — сопротивление, Ом,  $C$  — емкость, Ф.

Чтобы перевести схему ждущего мультивибратора в режим автогенерации импульсов, достаточно соединить вход схемы с выходом. Частота генерации (при указанных на рис. 3.119 номиналах) составляет 8 кГц.

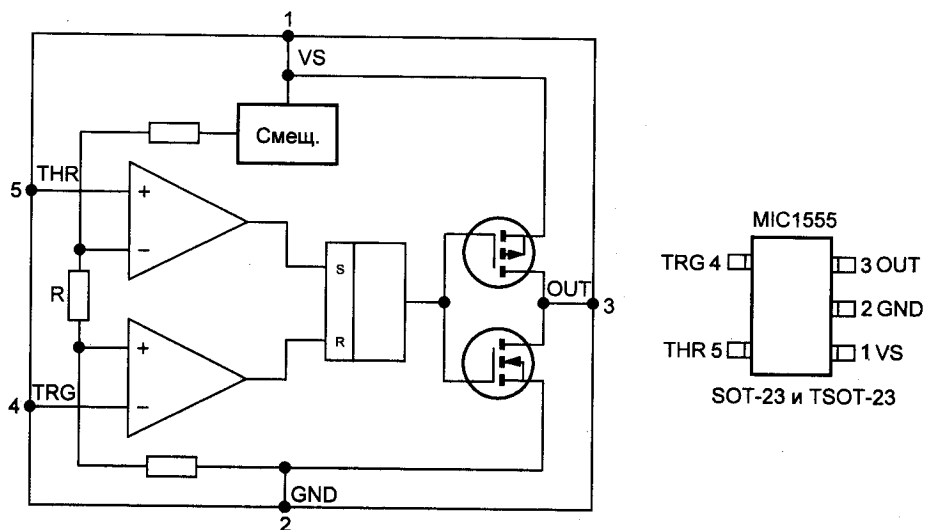


Рис. 3.118. Структурная схема и цоколевка микросхемы MIC1555

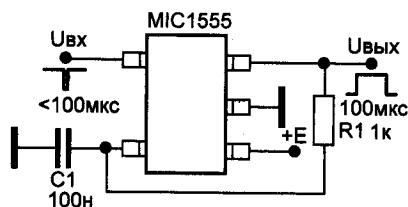


Рис. 3.119. Схема ждущего мультивибратора на микросхеме-таймере MIC1555

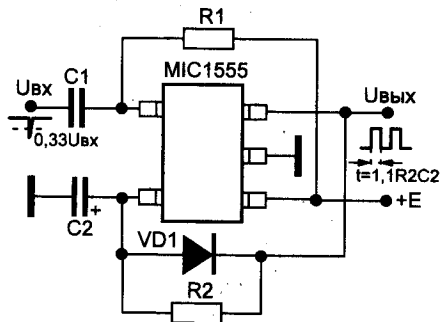


Рис. 3.120. Вариант схемы ждущего мультивибратора на микросхеме-таймере MIC1555

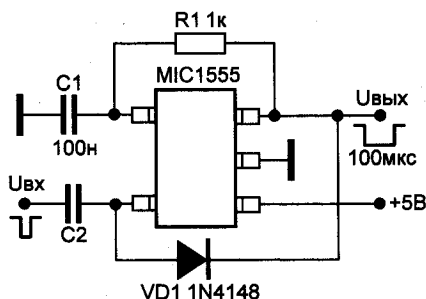


Рис. 3.121. Вариант схемы ждущего мультивибратора на микросхеме MIC1555

На основе микросхемы-таймера может быть собрано **пороговое устройство**, предназначенное для коммутации мощной нагрузки, управление которой определяется уровнем входного сигнала, рис. 3.122.

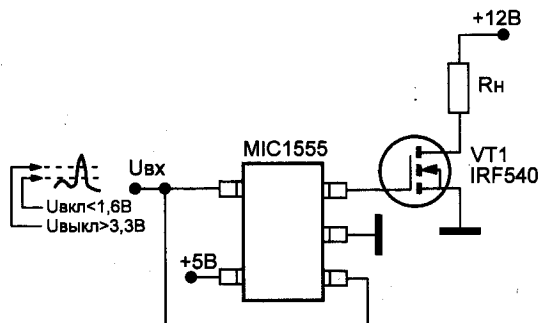
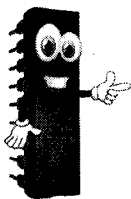


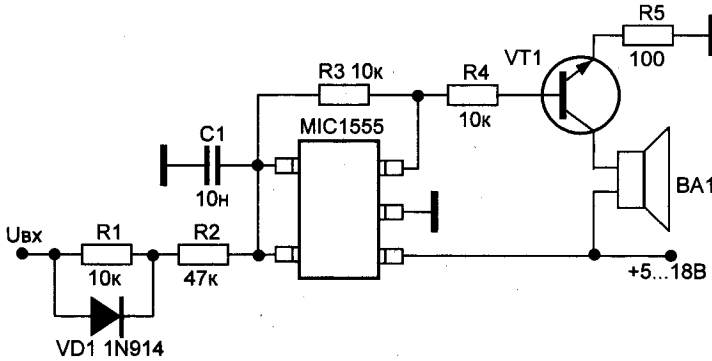
Рис. 3.122. Схема релейного устройства управления мощной нагрузкой на основе триггера Шмитта



### ЭТО ИНТЕРЕСНО!

Подобное схемное решение может быть использовано, **например**, в системах автоматического регулирования освещения, температуры или поддержания заданного уровня.

С использованием микросхемы-таймера может быть изготовлено устройство для звуковой индикации уровня входного

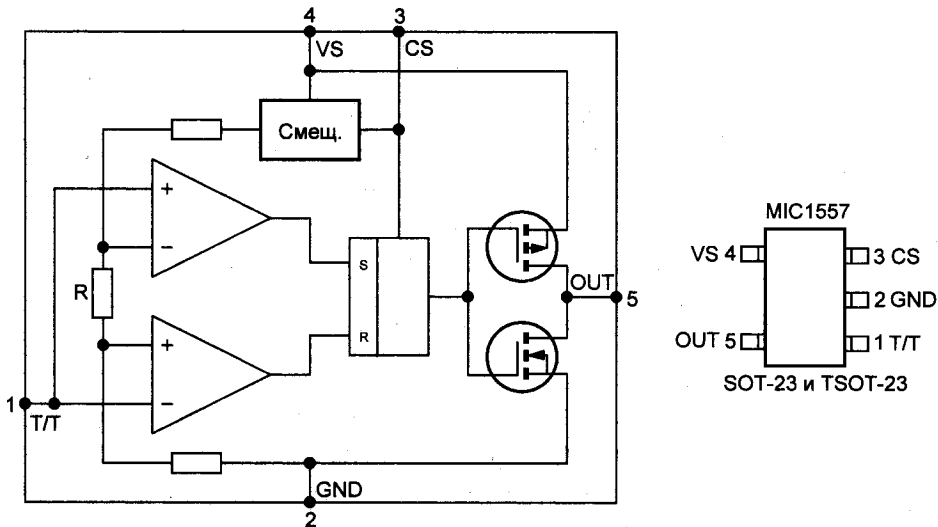


**Рис. 3.123.** Схема звукового индикатора напряжения на микросхеме MIC1555

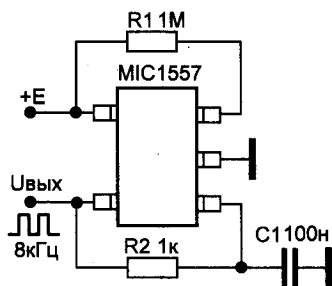
напряжения, **рис. 3.123**. По высоте генерируемого сигнала или его отсутствию можно судить об уровне входного напряжения.

Микросхема таймера MIC1557 отличается от MIC1555 не только внутренним строением, но и цоколевкой, **рис. 3.124**.

Простейший генератор прямоугольных импульсов на микросхеме MIC1557 может быть реализован с использованием всего трех навесных элементов, **рис. 3.125**.



**Рис. 3.124.** Структурная схема и цоколевка микросхемы MIC1557

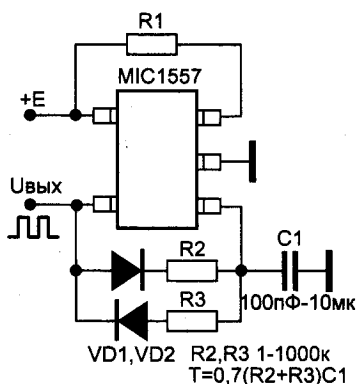


**Рис. 3.125.** Схема генератора импульсов на микросхеме-таймере MIC1557

Схема генератора прямоугольных импульсов на микросхеме MIC1557, в которой можно независимо регулировать длительность импульса/паузы (при использовании в качестве резисторов R2 и R3 потенциометров), изображена на **рис. 3.126**. Период следования импульсов в секундах определяется из выражения:

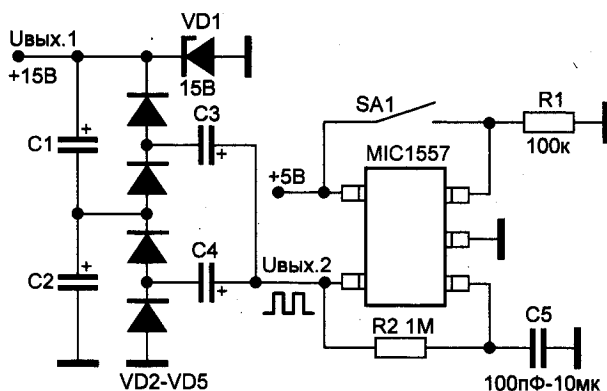
$$t=0,7(R2+R3)C1,$$

где R — сопротивление, Ом, C — емкость, Ф.



**Рис. 3.126.** Вариант схемы генератора импульсов на микросхеме-таймере MIC1557

На основе этой микросхемы-таймера можно изготовить и **преобразователь напряжения**, **рис. 3.127**. Выход генератора прямоугольных импульсов на микросхеме MIC1557 соединен с умножителем напряжения, нагруженного на стабилитрон VD1. Выбор стабилитрона и числа каскадов умножения



*Рис. 3.127. Схема повышающего бестрансформаторного преобразователя напряжения на микросхеме-таймере MIC1557*

напряжения определяет величину выходного стабилизированного напряжения.

### 3.14. Другие элементы цифровой логики

Разнообразие всех разновидностей устройств цифровой техники практически невозможно охватить в рамках одной книги. За бортом повествования остались:

- ♦ преобразователи кодов;
- ♦ схемы сравнения;
- ♦ запоминающие устройства;
- ♦ арифметические схемы и т. д.

Многие из перечисленных устройств имеют **ограниченное и узкоспециализированное назначение**, редко используемое в практической деятельности.

Другие, современные и прогрессирующе внедряемые в повседневную практику цифровые устройства требуют расширенного и, порой, многотомного описания:

- ♦ устройства программируемой логики;
- ♦ микропроцессоры;
- ♦ микроконтроллеры.



В то же время стоит хотя бы вкратце остановиться на новых, пока еще не известных широкой общественности элементах цифровой логики — **элементах бесприоритетной логики**, описанной ниже [71].

### 3.15. Элементы бесприоритетной логики

#### Диаграмма рабочих состояний элементов бесприоритетной логики

Элементы традиционной логики имеют, как правило, несколько входов и один выход. Внутреннее сочетание компонентов схем элементов позволяет реализовать на их основе:

- ♦ схемы совпадений;
- ♦ схемы антисовпадений
- ♦ схемы инверсии входного сигнала и т. д.

Существенно обогатить и расширить функциональные возможности логических элементов можно при использовании элементов бесприоритетной логики [62, 71], основные элементы которой можно синтезировать из элементов традиционной логики (НЕ, ИЛИ, ИЛИ-НЕ, И-НЕ, Эквивалентность, Исключающее ИЛИ и т. д.).

Элементы бесприоритетной логики имеют  $n$  входов ( $n \geq 2$ ) и столько же выходов. При подаче на вход элемента  $n$  сигналов, на соответствующие выходы входные сигналы могут проходить только при реализации определенных условий (см. диаграммы и таблицы истинности четырехканальных элементов, рис. 3.128).

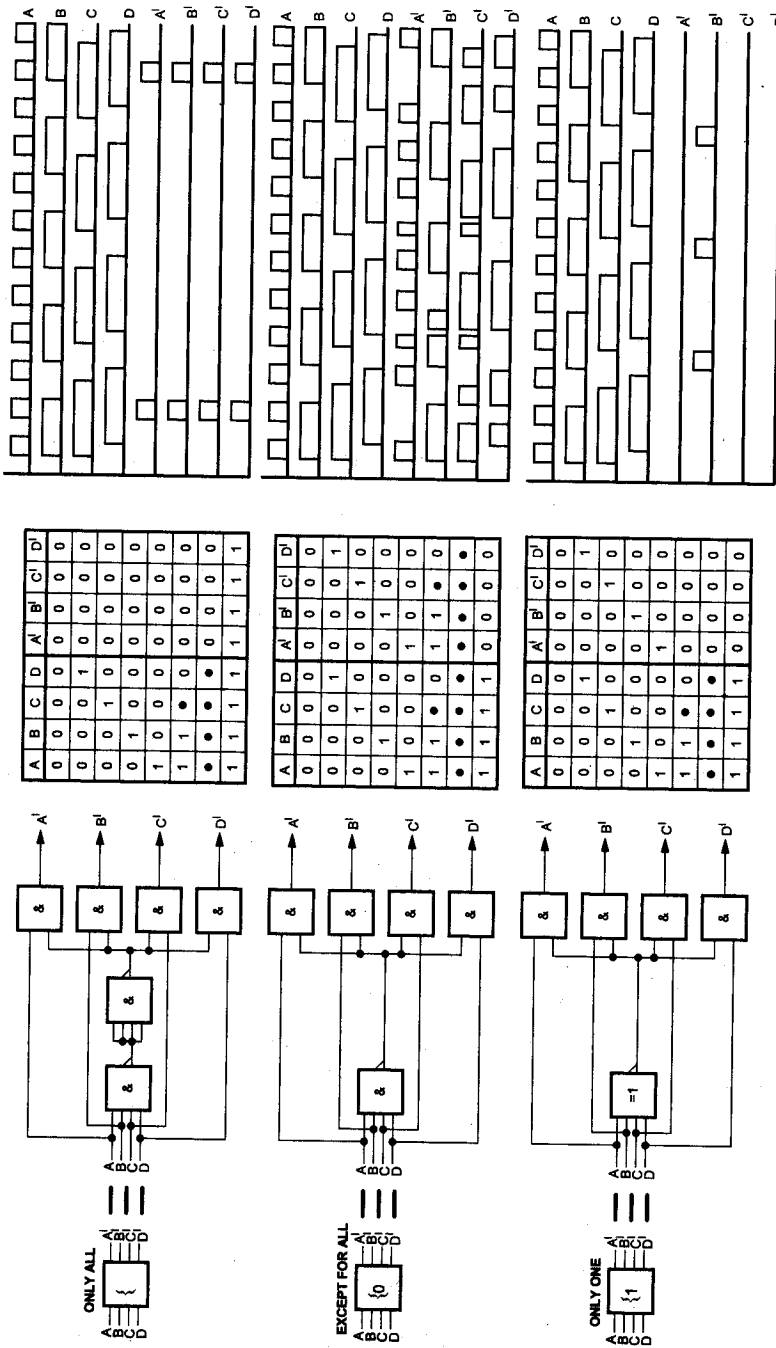


Рис. 3.128. Диаграмма рабочих состояний элементов беспriorитетной логики

## **Элемент «ТОЛЬКО ВСЕ»**

**Элемент «ТОЛЬКО ВСЕ»** — обеспечивает только одновременное прохождение с входа на выход элемента всех сигналов, совпадающих по времени.

Такие элементы могут быть использованы:

- ♦ в схемах разрешения совместного прохождения сигналов, как цифровых, так и аналоговых (при соответствующей модернизации схемы);
- ♦ в синхродетекторах;
- ♦ для стандартизации импульсов по длительности;
- ♦ в схемах совпадений и т. д.

## **Элемент «КРОМЕ ВСЕХ»**

**Элемент «КРОМЕ ВСЕХ»** — обеспечивает прохождение сигналов с входов элемента на его выходы только при условии, что все сигналы не совпадают во времени. В случае если все  $n$ -сигналов совпадут во времени, элемент запретит их прохождение.

Элемент может быть использован:

- ♦ в схемах антисовпадений сигналов;
- ♦ в схемах в формирователях импульсов;
- ♦ в схемах в широтно-импульсных модуляторах.

## **Элемент «ТОЛЬКО ОДИН ИЗ ВСЕХ»**

**Элемент «ТОЛЬКО ОДИН ИЗ ВСЕХ»** — обеспечивает прохождение только одного из  $n$ -сигналов с входов элемента на соответствующий выход. При условии совпадения во времени

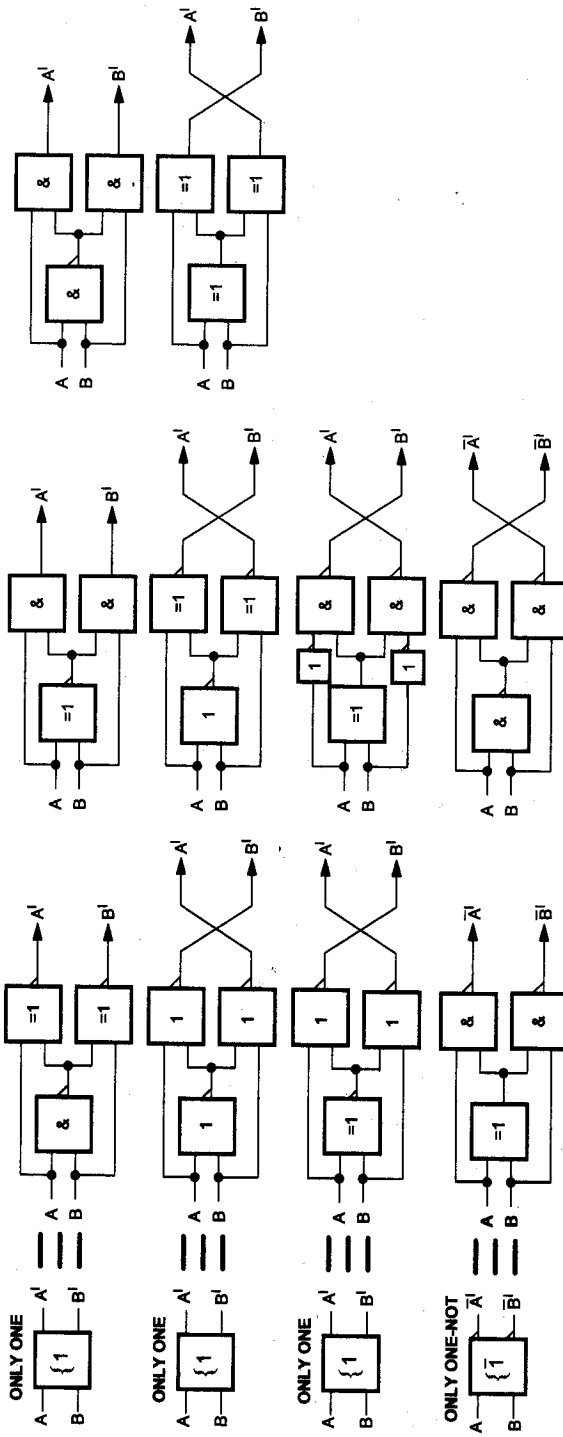


Рис. 3.129. Примеры эквивалентов логических элементов «ТОЛЬКО ОДИН ИЗ ВСЕХ» и «ТОЛЬКО ОДИН ИЗ ВСЕХ-НЕ»

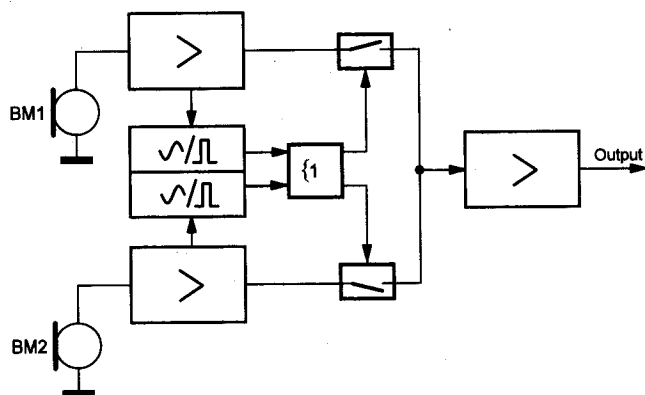
двух или более сигналов, элемент «ТОЛЬКО ОДИН ИЗ ВСЕХ» не пропустит на выходы ни один из входных сигналов.

Логические элементы «ТОЛЬКО ОДИН ИЗ ВСЕХ» перспективны для использования в технике одноканальной передачи информации, в случае, если имеется единственный канал передачи данных и несколько возможных источников цифровой или аналоговой информации. Элемент запрещает одновременное прохождение сигналов от двух или более источников по этому каналу связи.

На **рис. 3.129** приведены двухканальные схемы элементов «ТОЛЬКО ОДИН ИЗ ВСЕХ» и «ТОЛЬКО ОДИН ИЗ ВСЕХ-НЕ», синтезированные на основе комбинации элементов традиционной логики.

Блок-схема практического применения в технике связи двухканального элемента «ТОЛЬКО ОДИН ИЗ ВСЕХ» показана на **рис. 3.130**. Схема, **рис. 3.130**, содержит два канала передачи информации — микрофоны ВМ1 и ВМ2, микрофонные предусилители. Сигнал с микрофонного усилителя поступает на формирователь импульсов (систему VOX, включающую преобразователь надпорогового электрического сигнала в цифровую форму).

Цифровые сигналы с формирователей импульсов поступают на входы элемента «ТОЛЬКО ОДИН ИЗ ВСЕХ». Выходные сигналы с этого элемента поступают на аналоговые ключи, раз-



**Рис. 3.130.** Пример практического использования элементов «ТОЛЬКО ОДИН ИЗ ВСЕХ» в технике радиосвязи

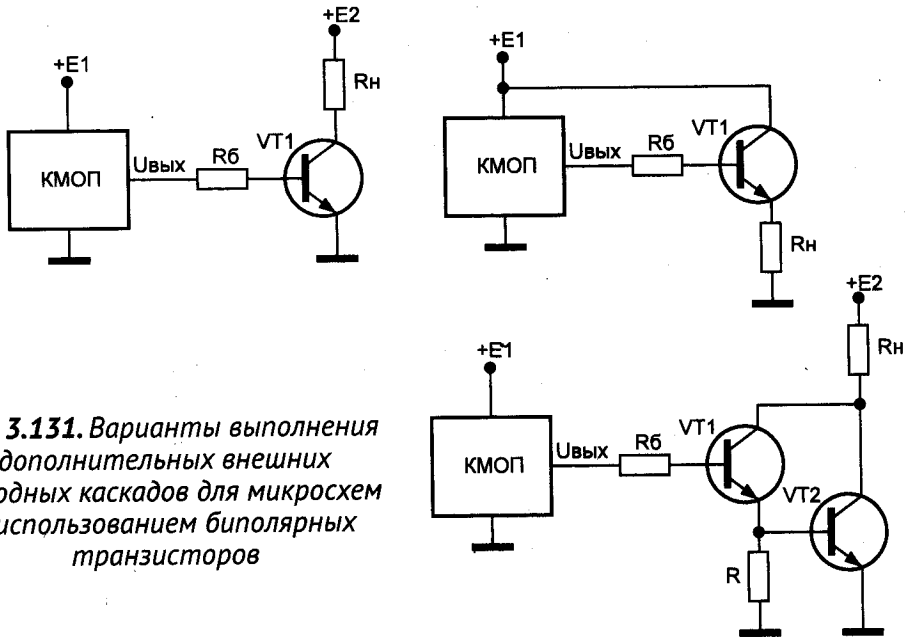
решающие или запрещающие прохождение сигналов с микрофонных предусилителей на выходной усилитель и, затем, на канал связи. Элемент единичной бесприоритетной выборки информации (элемент «ТОЛЬКО ОДИН ИЗ ВСЕХ») разрешает прохождение на канал связи только одного из сигналов с микрофонных усилителей.

Пример практического использования двух- и четырехканальных элементов «ТОЛЬКО ОДИН ИЗ ВСЕХ» в технике радиосвязи приведен в [68].

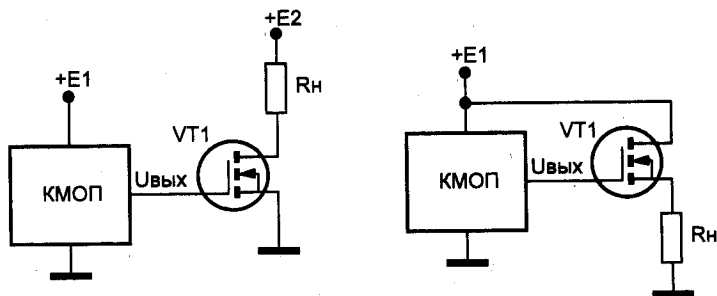
## 3.16. Вспомогательные элементы цифровой техники

### Внешние выходные каскады для повышения нагрузочной способности микросхем ||

Как правило, выходные каскады логических микросхем из соображений их миниатюризации не приспособлены для рассеивания большой мощности. В этой связи для повышения нагрузочной способности микросхем используют **внешние выходные каскады**, выполненные на биполярных, **рис. 3.131**, или полевых, **рис. 3.132**, транзисторах.



**Рис. 3.131.** Варианты выполнения дополнительных внешних выходных каскадов для микросхем с использованием биполярных транзисторов

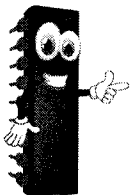


**Рис. 3.132.** Варианты выполнения дополнительных внешних выходных каскадов для микросхем с использованием полевых транзисторов

## || Согласование логических уровней ТТЛ- и КМОП-микросхем

Напомним, что диапазон уровня выходных сигналов КМОП-микросхем в зависимости от напряжения их питания может находиться в диапазоне от 3 до 15 В (от 2 до 18 В). В свою очередь уровень входных напряжений для ТТЛ- и ТТЛШ-логики ограничен значениями  $5 \text{ В} \pm (5)10 \%$ .

Переход от микросхем ТТЛ к КМОП при едином источнике питания напряжением 5 В производится подключением напрямую выхода ТТЛ- ко входу КМОП-микросхемы.

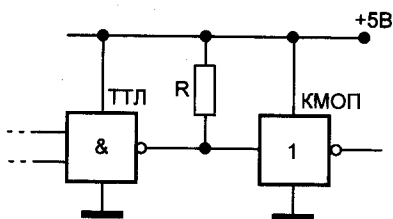


### ЭТО ИНТЕРЕСНО!

*Однако такой подход не оптимален: напряжение логической единицы, характерное для ТТЛ-микросхем лежит в зоне неопределенности входного уровня КМОП-микросхем.*

*Кроме того, если выход ТТЛ-микросхемы одновременно нагружен на вход (входы) другой ТТЛ-микросхемы, ее выходное напряжение «просаживается» до уровня, мало совместимого с уровнем логической единицы для КМОП-микросхем (менее 3,5 В).*

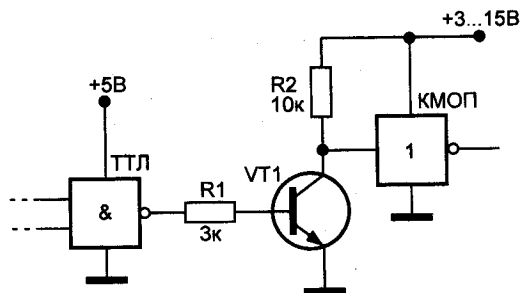
Для совмещения логических уровней между выходом ТТЛ-микросхемы (и входом КМОП-микросхемы) и шиной питания подключают дополнительный резистор сопротивлением порядка 10 кОм, **рис. 3.133**, либо используют переходный каскад на транзисторе, **рис. 3.134**.



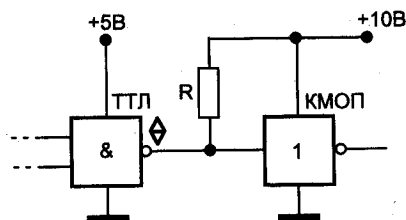
**Рис. 3.133.** Схема согласования выхода ТТЛ-микросхемы со входом КМОП-микросхемы при общем источнике питания 5 В

Если ТТЛ-микросхема имеет **выход с открытым коллектором**, проблема имеет простое решение: повысить уровень выходного напряжения можно подключением дополнительного резистора сопротивлением 0,56...10 кОм между шиной питания КМОП-микросхемы и выходом ТТЛ-микросхемы (и входом КМОП-микросхемы), **рис. 3.135**.



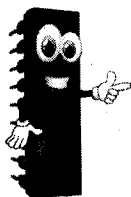


**Рис. 3.134.** Схема согласования выхода ТТЛ-микросхемы со входом КМОП-микросхемы при разных источниках питания



**Рис. 3.135.** Схема согласования выхода ТТЛ-микросхемы с открытым коллектором со входом КМОП-микросхемы при индивидуальных источниках питания

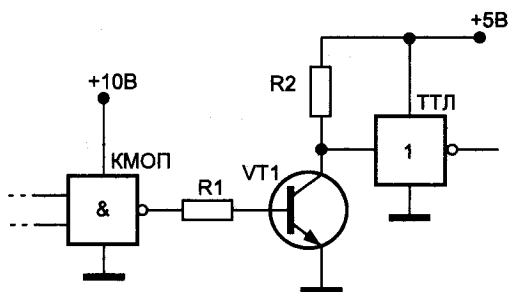
Наиболее просто согласовать логический уровень КМОП- и ТТЛ-микросхем, казалось бы, было можно при помощи резистивных делителей напряжения. Однако на практике такой выход малопригоден.



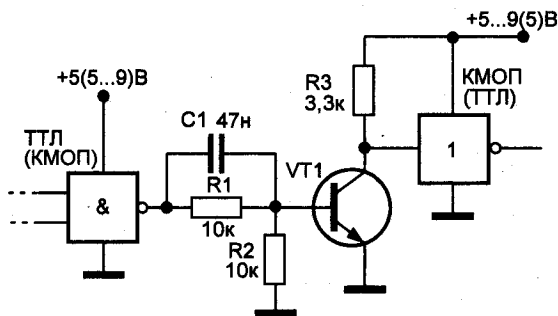
### ЭТО ИНТЕРЕСНО!

При переходе с выхода КМОП-микросхемы к входу ТТЛ ее выходной ток хоть и невелик (десятки мкА), но вполне приемлем для входа ТТЛ-микросхемы. Проблема кроется в том, что для КМОП-микросхем при выходном уровне логического нуля ток в цепи нагрузки ограничен значением 0,5...1 мА, что соответствует уровням входных токов маломощных серий ТТЛ-микросхем.

Для согласования уровней КМОП-микросхемы со входом ТТЛ-микросхемы используют транзисторные ключевые схемы на дискретных элементах, **рис. 3.136** и **рис. 3.137**. Стоит учесть, что логический сигнал после прохождения транзисторного ключа будет инвертирован. Чтобы исправить ситуацию придется использовать дополнительный инвертор, **рис. 3.138**, либо пойти на усложнение схемы согласования, **рис. 3.139**.



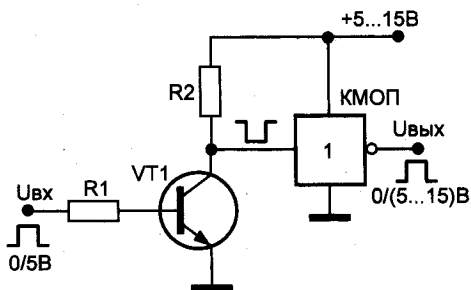
**Рис. 3.136.** Схема согласования выхода КМОП-микросхемы со входом ТТЛ-микросхемы



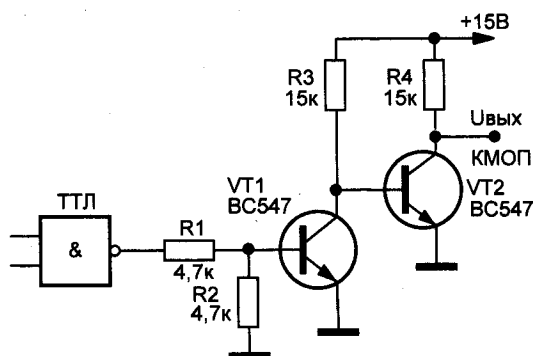
**Рис. 3.137.** Схема согласования выхода ТТЛ(КМОП)-микросхемы со входом КМОП(ТТЛ)-микросхемы

Для перехода от уровня сигналов КМОП-микросхем в диапазоне выходных напряжений от 5 до 15 В до уровня входных напряжений ТТЛ-логики обычно используют микросхемы согласования логических уровней, например, КМОП-микросхемы CD4049 или CD4050, **рис. 3.140**.

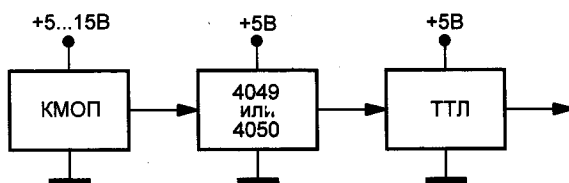
Первая из них (CD4049) представляет собой 6 инвертирующих буферных элементов, вторая (CD4050) — не инвертирующих.



**Рис. 3.138.** Схема согласования выхода ТТЛ-микросхемы со входом КМОП-микросхемы с дополнительным инвертором



**Рис. 3.139.** Схема прямого согласования выхода ТТЛ-микросхемы со входом КМОП-микросхемы без дополнительного инвертора

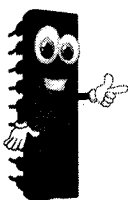


**Рис. 3.140.** Использование микросхем CD4049 и CD4050 для перехода от КМОП-уровней сигнала (от 5 до 15 В) к ТТЛ-уровням (5 В)

## Реверсивные регенераторы логического уровня

При трансляции цифровых сигналов по низкокачественным каналам связи (беспроводные линии, линии с большими потерями и т. п.) происходит заметное снижение амплитуды сигнала. Это влечет за собой сбой в работе радиоэлектронного оборудования. Современные цифровые микросхемы способны работать при снижении уровня входного сигнала до 50 % от номинального значения, обычно равному напряжению питания микросхемы.

Для восстановления уровня сигнала до приемлемого уровня используют **регенераторы (восстановители) логического уровня**.

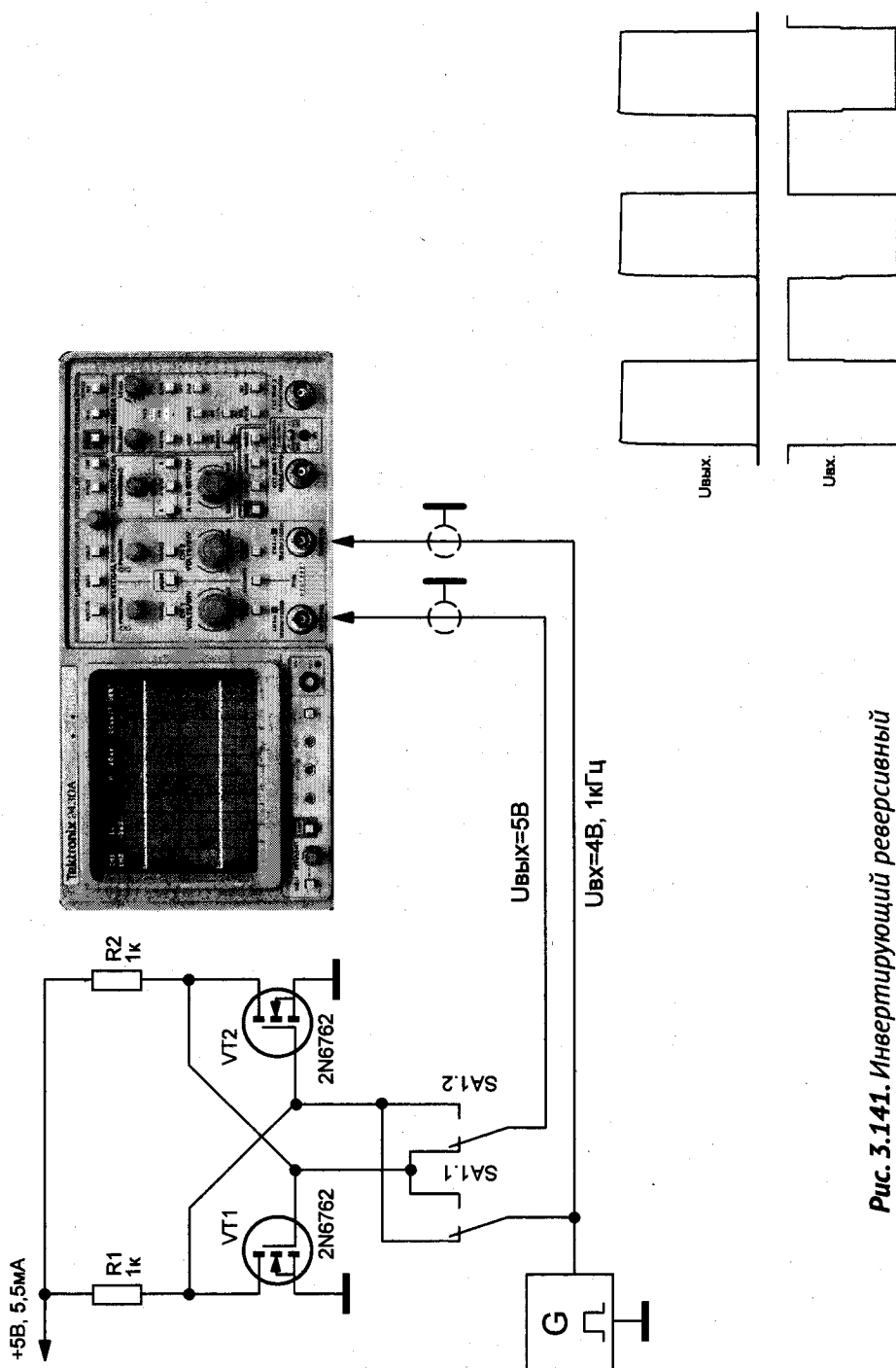


### ЭТО ИНТЕРЕСНО!

*Наибольший практический интерес представляют реверсивные регенераторы, обладающие свойством обратимости: вход и выход таких устройств взаимнообратимы.*

Поэтому подобные устройства можно ставить, **например**, в двухпроводной линии передачи цифровых данных, не заботясь о разделении передаваемых/принимаемых сигналов. Случай, когда на входы регенератора одновременно поступают управляющие импульсы, разумеется, не рассматривается: устройство будет находиться в состоянии неопределенности.

На **рис. 3.141–3.143** приведены схемы реверсивных регенераторов логического уровня [66]. Первый из регенераторов, **рис. 3.141**, работает в режиме инвертора, т. е. если на его входе логический ноль, то на выходе — логическая единица, и наоборот. Подобное устройство может быть использовано для снижения вероятности перехвата и декодирования сигнала. На приемной стороне сигнал необходимо снова проинвертировать.



**Рис. 3.141.** Инвертирующий реверсивный регенератор логического уровня

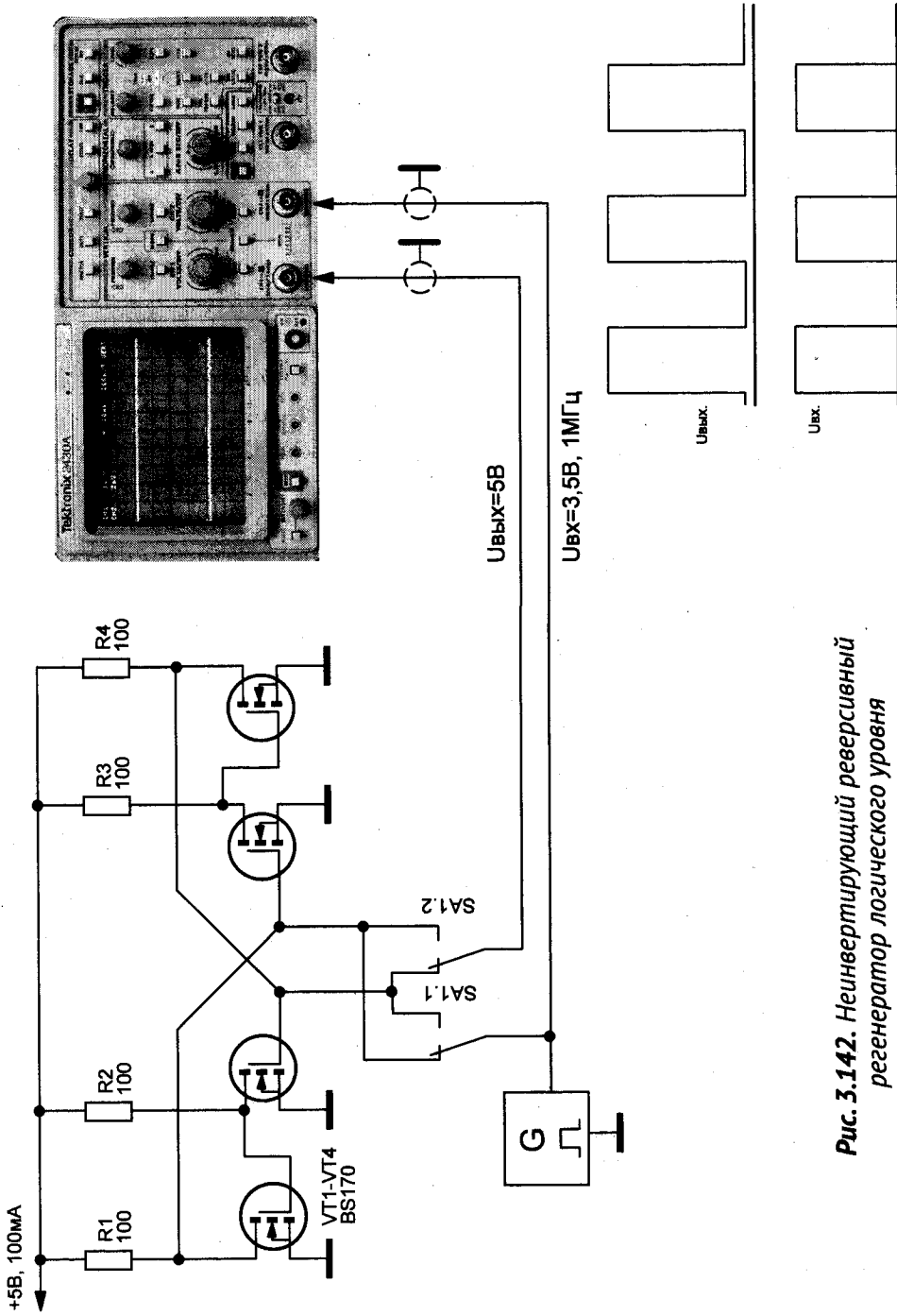
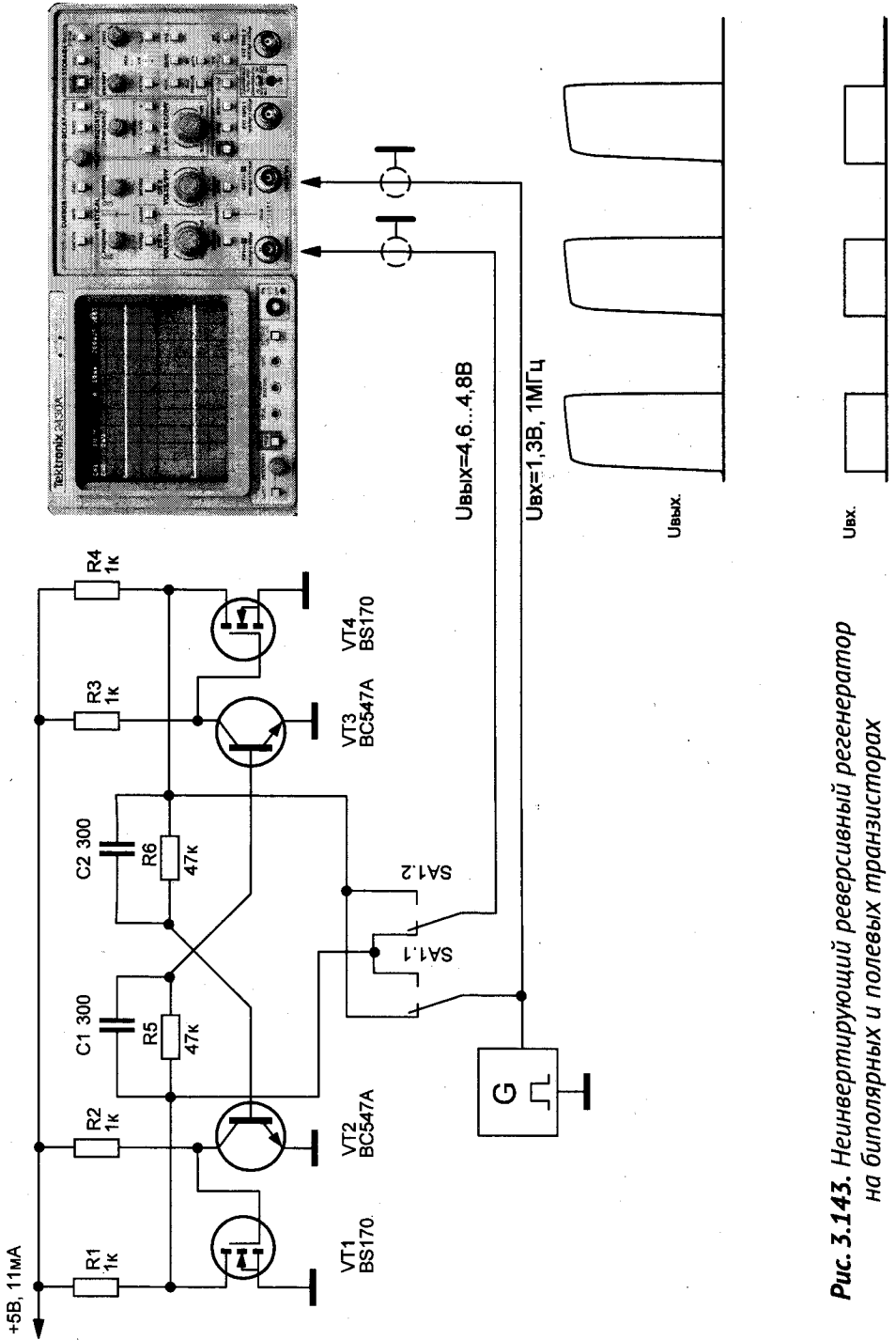


Рис. 3.142. Неинвертирующий реверсивный регенератор логического уровня



**Рис. 3.143.** Неинвертирующий реверсивный регенератор на биполярных и полевых транзисторах

Второй и третий регенераторы, **рис. 3.142** и **рис. 3.143**, работают в неинвертирующем режиме. Предельная рабочая частота работы регенераторов, а также форма выходного сигнала зависит от выбора типа транзисторов и сопротивления их нагрузок. Для повышения рабочей частоты преобразования необходимо снижать номиналы резисторов в цепях стоков транзисторов, одновременно с этим заметно возрастает потребляемый устройством ток. Так, регенератор, **рис. 3.142**, способен работать до частот порядка 100 МГц. Минимальный уровень входных напряжений логической единицы для работы регенератора, **рис. 3.142**, составляет 3,5 В. Для указанных на схемах номиналах и режимах работы напряжение на выходе первого регенератора при переключении меняется от 4,995 В до 20 мВ, второго — от 5,000 В до 0,269 В.

Регенератор, **рис. 3.143**, выполнен на биполярных и полевых транзисторах. Он начинает работать при уровне входного сигнала, превышающего 1,25 В. При входном сигнале в 1,3 В частотой 1 МГц выходной сигнал устройства, **рис. 3.143**, отличается от прямоугольной формы, что вполне приемлемо для работы с ТТЛ логикой.

Амплитуда вершины импульса изменяется в пределах 4,6...4,8 В, уровень логического нуля равен 27,7 мВ. При изменении диапазона рабочих частот требуется подбор емкостей конденсаторов С1 и С2.

При необходимости использования сигналов, совместимых с КМОП-логикой, напряжение питания регенератора изменяют до соответствующего уровня.



# СОЗДАЕМ ПРАКТИЧЕСКИЕ КОНСТРУКЦИИ ЭЛЕКТРОННЫХ УСТРОЙСТВ СВОИМИ РУКАМИ

## || Модель электронного светофора

**Новичок:** *Давайте рассмотрим создание какой-нибудь простой конструкции, наглядно демонстрирующей работу цифровых микросхем.*

Хорошо, начнем с **электронного светофора**. Модель электронного светофора, **рис. 4.1**, позволяет поочередно переключать разноцветные светодиоды, имитируя работу настоящего светофора [43].

Времязадающая цепь генератора R2, C2 определяет частоту переключения зеленого и красного светодиодов, а цепь R1, C1 определяет время свечения желтого светодиода. Продолжительность свечения зеленого и красного светодиодов составляет около 10 с и определяется постоянной времени R2C2, где сопротивление выражено в мегаомах, а емкость — в микрофарадах.

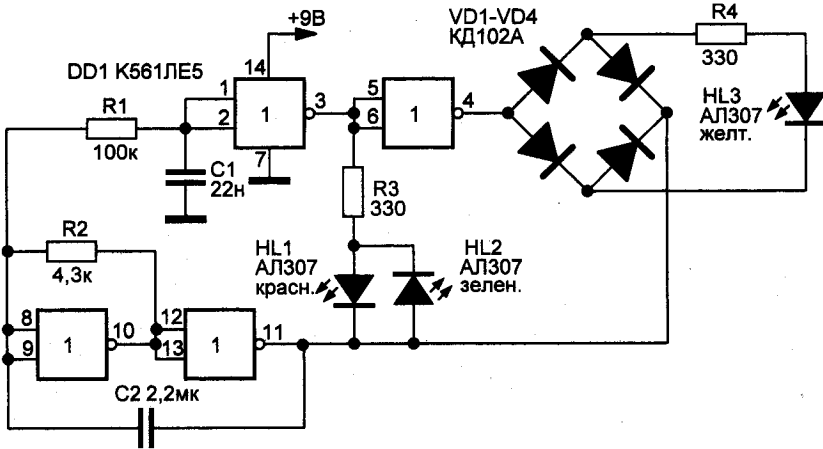


Рис. 4.1. Схема электронного «светофора»

## Имитатор проблескового маячка полицейской машины

Имитатор проблескового маячка, рис. 4.2, выполнен на основе двух мультивибраторов микросхемы 74НС00 [10].

Частота генерации первого мультивибраторов (DD1.1 и DD1.2) близка к 13,5 Гц, второго (DD1.3 и DD1.4) — около 1,5 Гц.

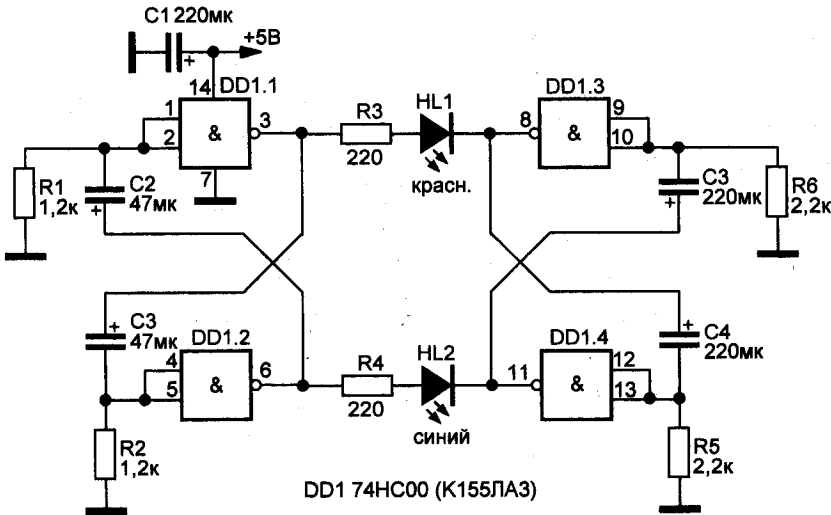


Рис. 4.2. Имитатор маячка полицейской машины на микросхеме 74НС00

Это означает, что в течение 330 мс четырехкратно мигает светодиод HL1, а затем в течение следующих 330 мс четырехкратно мигает светодиод HL2, затем процесс периодически повторяется.

**Новичок:** А какие требования по электропитанию этого устройства? Какой ток потребления?

Устройство работает при напряжении питания 3...6 В. При напряжении питания 5 В потребляемый устройством ток равен 15 мА.

## Полицейская мигалка

«Мигалка» [49], рис. 4.3, содержит двух красных (HL1, HL2) и двух синих (HL3, HL4) светодиода, включаемых блоком управления.

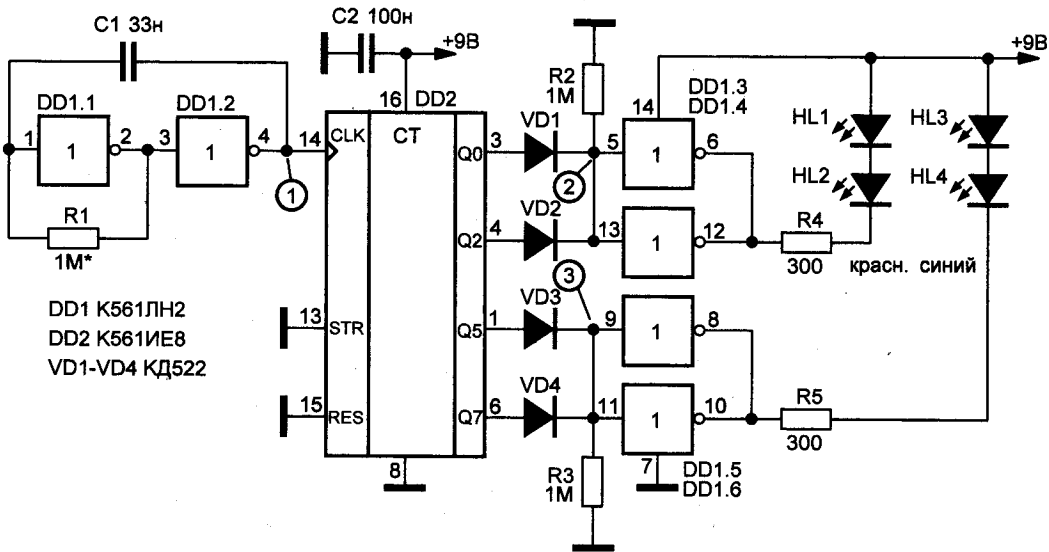
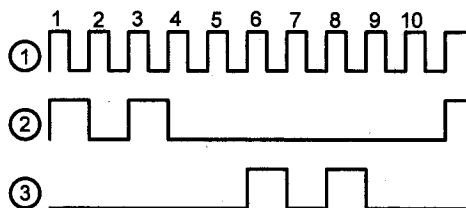


Рис. 4.3. Имитатор маячка полицейской машины

Основа блока — задающий генератор, выполненный на инверторах DD1.1 и DD1.2. С выхода генератора сигнал частотой около 20 Гц поступает на счетчик DD2. На выходах счетчика последовательно появляется сигнал высокого уровня. К определенным выходам счетчика подключены диоды VD1–VD4 совместно с резисторами R2, R3. К резисторам попарно подключены входы инверторов DD1.3, DD1.4 и DD1.5, DD1.6. Выходы пар инверторов нагружены на соответствующие пары светодиодов — HL1, HL2 и HL3, HL4.

Последовательно появляющиеся на выходах счетчика DD2 высокие уровни переключают через диоды инверторы в состояние низкого уровня на выходах, включая таким образом светодиоды. HL1 и HL2 вспыхивают при появлении высокого уровня на выходах Q0 и Q2 (выводы 3 и 4 соответственно), а HL3 и HL4 — при появлении такого уровня на выходах Q5 и Q7 (выводы 1 и 6), **рис. 4.4**. Поэтому при работе генератора с указанной выше частотой будет происходить двойное мигание светодиодов то красного, то синего цвета свечения, имитируя работу настоящей мигалки.



**Рис. 4.4.** Диаграммы импульсов в контрольных точках «мигалки»

Все детали, размещены на печатной плате из односторонне фольгированного стеклотекстолита, светодиоды можно разместить вне платы, соединив их проводами с платой. Диаграммы сигналов в различных точках блока приведены на **рис. 4.4**. Налаживание устройства сводится к установке желаемой частоты вспыхивания светодиодов подбором резистора R1.

**Новичок:** *А возможно ли добиться поочередного тройного мигания пар светодиодов?*

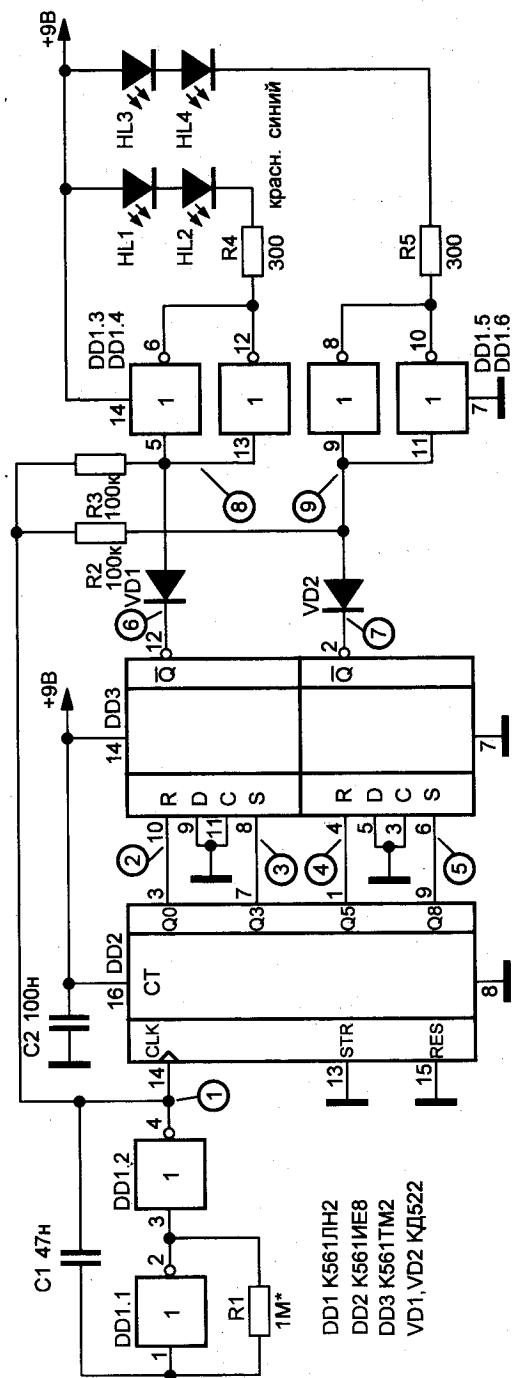


Рис. 4.5. Усовершенствованная конструкция маячка полицейской машины

Да! Но немного нужно усложнить конструкцию. Тогда получим «мигалку», **рис. 4.5**, обеспечивающую поочередное тройное мигание пар светодиодов. Причем вспышки их будут сравнительно короткие, импульсные. Такой режим есть у некоторых настоящих «мигалок».

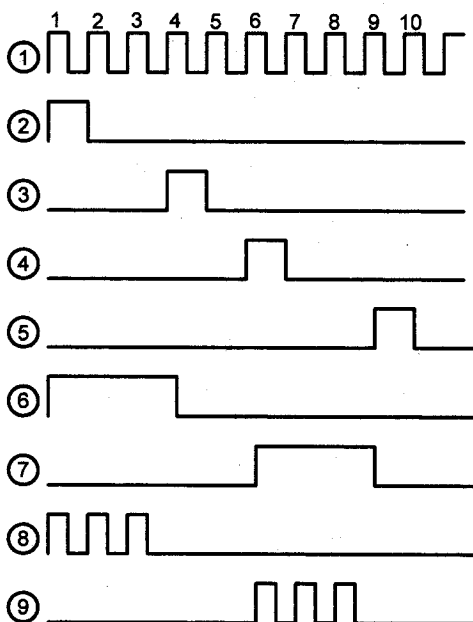
Как и в предыдущей конструкции, на инверторах DD1.1 и DD1.2 выполнен задающий генератор, импульсы которого поступают на счетчик DD2. К выходам счетчика подключены RS-триггеры микросхемы DD3, которые управляют прохождением сигнала с генератора на пары инверторов DD1.3, DD1.4 и DD1.5, DD1.6. Выходы инверторов нагружены на такие же пары светодиодов, что и в предыдущей конструкции.

**Новичок:** *А по принципу действия схемы, представленные на рис. 4.4 и рис. 4.5, одинаковые?*

Нет! Принцип работы этого варианта несколько отличается от предыдущего, поэтому и диаграммы сигналов в разных точках несколько иные, **рис. 4.6**. При работе генератора на выходах счетчика DD2 будут последовательно появляться сигналы высокого уровня. Такой сигнал на выходе Q0 (вывод 3) переключит верхний по схеме триггер микросхемы DD3 в состояние высокого уровня на его инверсном выходе. Диод VD1 закроется, и импульсы с генератора начнут поступать через резистор R2 на входы инверторов DD1.3, DD1.4.

Светодиоды HL1, HL2 начнут вспыхивать в такт с этими импульсами. Четвертый импульс переведет счетчик DD2 в состояние высокого уровня на выходе Q3 (вывод 7). Появившийся на выходе верхнего триггера низкий уровень откроет диод VD1 и запретит прохождение сигналов генератора через инверторы DD1.3, DD1.4 — на их выходах будет высокий уровень. Светодиоды погаснут.

Шестой импульс генератора переведет счетчик в состояние, при котором на выходе Q5 (вывод 1) появится высокий уровень. Такой же уровень будет на инверсном выходе нижнего по схеме триггера. Закроется диод VD2, импульсы генератора начнут поступать на входы инверторов DD1.5, DD1.6, будут



**Рис. 4.6.** Диаграммы импульсов в контрольных точках «мигалки» по схеме **рис. 4.5**

вспыхивать светодиоды HL3, HL4. После трехкратного вспыхивания светодиодов появившийся на выходе Q8 (вывод 9) счетчика высокий уровень погасит указанные светодиоды. Процесс переключения светодиодов продолжится.

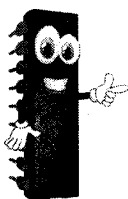
## || Бегущие огни

**Новичок:** Давайте создадим что-нибудь популярное. Например, бегущие светодиодные огоньки. Их принято использовать в гирляндах, различного рода указателях (направление движения), устройствах светового сопровождения, игрушках.

Давайте создадим! Устройство, обеспечивающее эффект бегущих огоньков одного или двух цветов, выполнено на одной КМОП-микросхеме с последовательно включенными элементами «НЕ», замкнутыми в кольцо, **рис. 4.7**.

Устройство построено по классическому принципу: пороговые элементы, разделенные времязарядными RC-цепочками и замкнутые в кольцо. Непременное условие работы такого устройства — нечетное число закольцованных пороговых элементов. Такому условию прекрасно удовлетворяет микросхема CD4069 (K561ЛН2), содержащая 6 логических элементов «НЕ». Отметим, что 6-й элемент схемы не участвует в формировании кольца обратной связи и используется как вспомогательный (и может быть не задействован).

Частоту переключения огоньков можно легко откорректировать подбором номиналов времязадающих (времязарядных) RC-цепочек R3C1, R6C2, R9C3, R12C4, R15C5.



#### ПРИМЕЧАНИЕ.

*Необходимо учитывать, что для обеспечения равной скорости переключения каскадов все резисторы и конденсаторы этих цепочек должны иметь одинаковые номиналы.*

**Новичок:** *А если стоит задача изобразить ускорение в перемещении огоньков?*

В этом случае RC-постоянные цепочек следует прогрессивно уменьшать или увеличивать от каскада к каскаду.

Резисторы, ограничивающие ток через светодиоды, могут быть откорректированы по номиналу в соответствии с током, рекомендуемым **датшитом** на светодиоды. Ограничителем величины максимального тока, протекающего через светодиод, является нагрузочная способность КМОП-элементов микросхемы: она заметно зависит от напряжения питания.



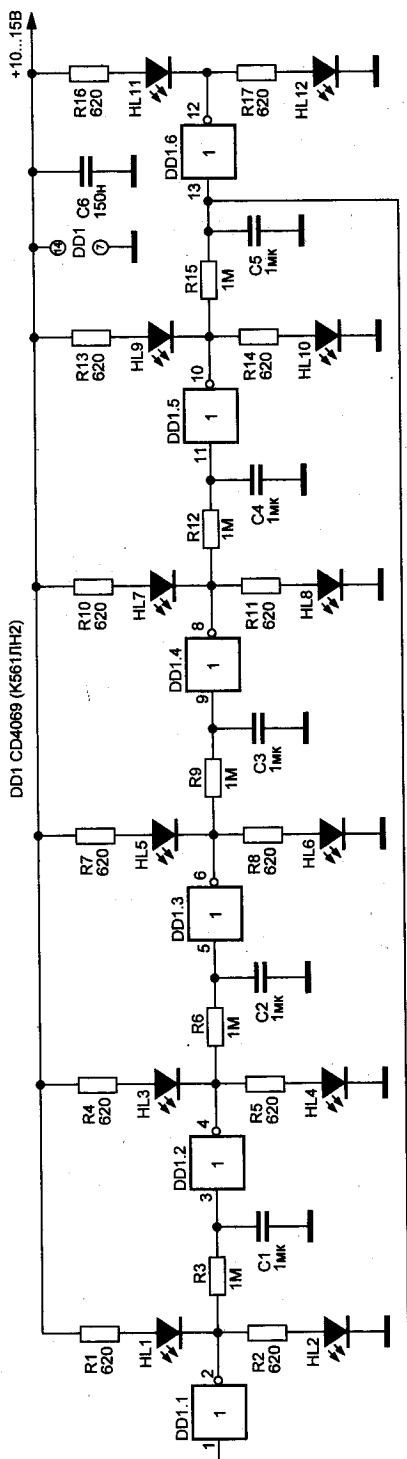
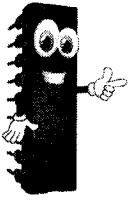


Рис. 4.7. Бегущие огни на микросхеме CD4069



### ПРИМЕЧАНИЕ.

Так, для микросхемы CD4069 максимальный выходной ток не должен превышать 2,25 мА при напряжении питания 10 В и 8,8 мА при напряжении питания 15 В. Для микросхемы К561ЛН2 эти показатели почти в 2 раза ниже.

Светодиоды верхнего ряда могут быть, например, зеленого цвета свечения, а нижнего — красного. Вместо одного светодиода с учетом величины напряжения питания и при коррекции номиналов токоограничивающих резисторов может быть использована цепочка из 2–4 и более светодиодов.

## Цветорегулятор

**Новичок:** Хочется научиться управлять средней силой тока, протекающего через светодиоды!

Для управления можно использовать генератор импульсов управляемой скважности. В цветорегуляторе [65] использован именно такой генератор импульсов управляемой скважности, рис. 4.8. Изменяя соотношение пауза/импульс с помощью

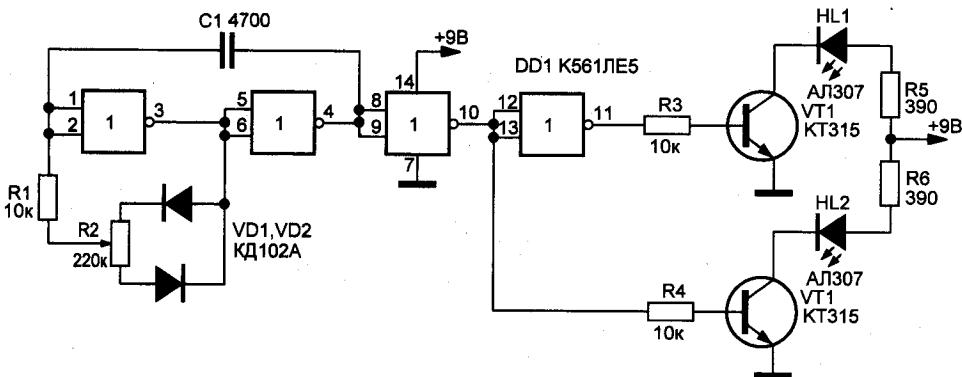


Рис. 4.8. Схема цветорегулятора

потенциометра R2, можно управлять средней силой тока, протекающего через светодиоды HL1 и HL2.

Если светодиоды отличаются по цвету свечения, после объединения их под общим светособирающим экраном можно добиться плавного изменения цвета суммарного свечения. В качестве нагрузки можно включить лампы накаливания, получив таким образом регулятор света. Для этого придется выполнить выходные каскады на более мощных транзисторах.

## Многоголосый имитатор звуков

**Новичок:** А как создать музыкальный звонок, имитирующий звуки птиц, животных?

Создаем «Многоголосый» имитатор звуков на микросхеме K561ЛА7 [55], рис. 4.9. Он содержит два последовательно включенных и управляемых генератора. Один из них работает на частоте 1...3 Гц, второй вырабатывает колебания частотой 0,2...2 кГц.

Если в цепь управления подключить резистивно-емкостной датчик, то на выходе устройства можно получить различ-

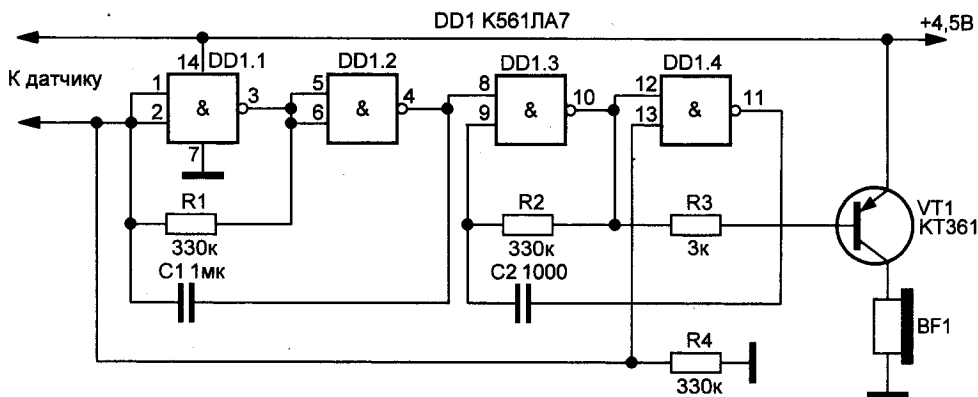


Рис. 4.9. Схема многоголосого имитатора звуков

ные звуковые эффекты, разнообразие проявления которых ограничено только фантазией экспериментатора.

Если к входу имитатора подключить переменное сопротивление 100 кОм и вращать его ручку, на выходе устройства звук будет напоминать трели соловья, затем щебетание воробья, криканье утки, кваканье лягушки...

## Тестер скорости реакции

Устройство [3], рис. 4.10, позволяет узнать, кто будет победителем в соревновании на скорость реакции. Испытуемому предлагается нажать на кнопки SB1 и SB2 устройства. Один из светодиодных индикаторов позволит выявить победителя — того, кто нажал на кнопку ранее.

Устройство срабатывает однократно, на первоочередное нажатие, и не реагирует на все последующие нажатия. Для того, чтобы вернуть устройство в исходное состояние, имеется кнопка сброса SB3. Напряжение питания устройства 5 В.

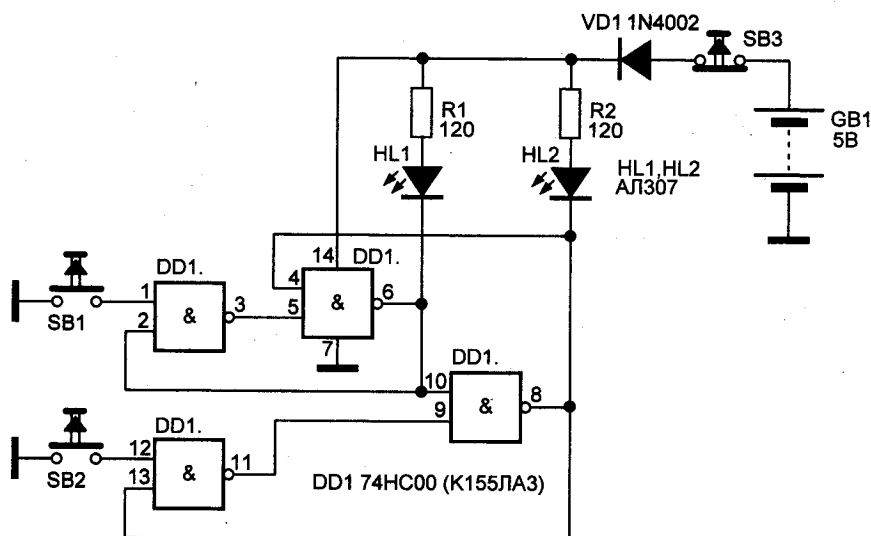


Рис. 4.10. Тестер скорости реакции на микросхеме 7400

## Простые реле времени

**Новичок:** Иногда в быту нужно реле времени. Можно его создать на базе цифровых микросхем?

Разумеется, можно! Реле времени на логической микросхеме К561ЛА7 [37] показано на рис. 4.11. Пока кнопка SB1 разомкнута, конденсатор C1 находится в заряженном состоянии. Вход микросхемы подключен к «общему» проводу через резистор R1, поэтому на выходе микросхемы будет присутствовать логическая «1», и светодиод будет гореть.

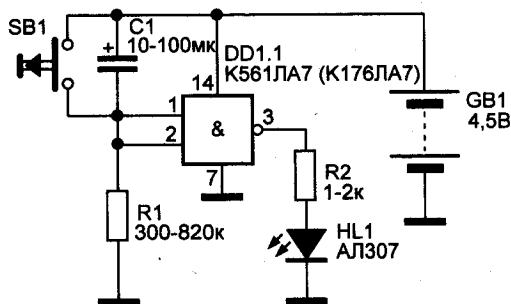


Рис. 4.11. Простое реле времени на микросхеме К561ЛА7 (К176ЛА7)

При замыкании кнопки SB1 конденсатор C1 мгновенно разряжается, на входе микросхемы появится логическая «1» и, следовательно, на выходе будет «0», светодиод погаснет. После того, как кнопку отпустят, конденсатор C1 зарядиться. Когда

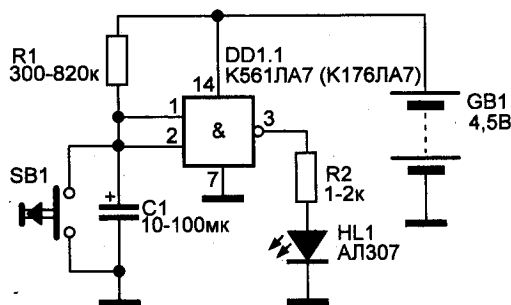


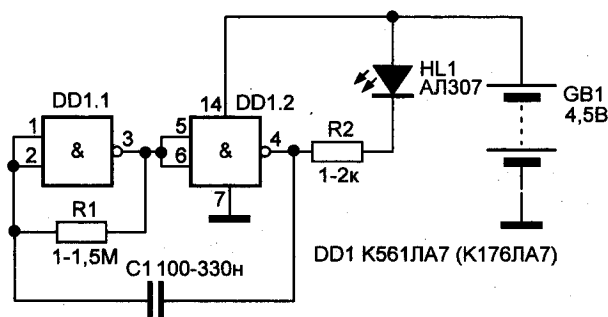
Рис. 4.12. Вариант простого реле времени на микросхеме

он зарядится до напряжения переключения логического элемента, вновь загорится светодиод. Время заряда конденсатора можно изменять изменением емкости конденсатора или сопротивления резистора R1.

Если поменять местами резистор R1 и конденсатор C1, схема таймера преобразится, **рис. 4.12**. Соответственно изменится с точностью «до наоборот» порядок работы таймера: при нажатии кнопки SB1 включается на некоторый интервал времени светодиод HL1.

## Световые маячки

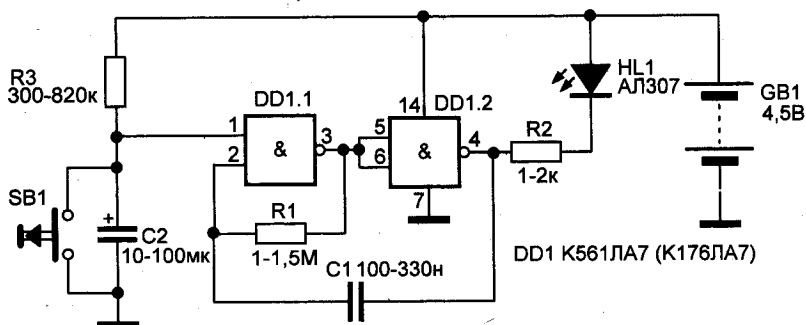
Простейший световой маячок-мигалку [37], **рис. 4.13**, можно собрать на основе низкочастотного генератора импульсов, нагруженного через токоограничивающий резистор на светодиод.



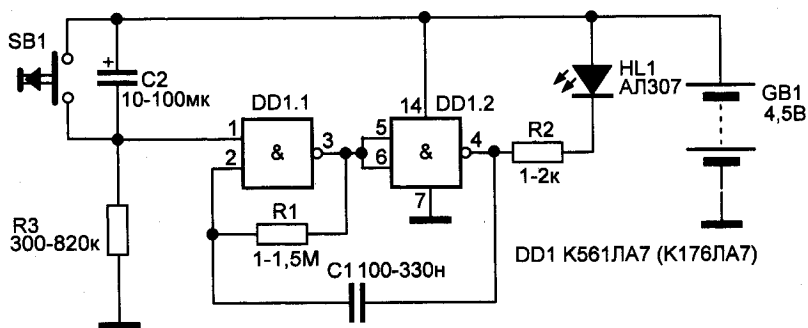
**Рис. 4.13.** Генератор световых импульсов на светодиоде K561ЛА7 (K176ЛА7)

Частота импульсов регулируется резистором (или потенциометром) R1 и конденсатором C1.

Объединив генератор световых импульсов с таймером, **рис. 4.14** и **4.15**, можно получить мигающий через заданный интервал времени световой маячок.



*Рис. 4.14. Генератор световых импульсов на светодиоде, работающий ограниченное время*



*Рис. 4.15. Генератор световых импульсов на светодиоде, работающий ограниченное время (вариант)*

Включив параллельно цепи нагрузки (резистор R2 и светодиод HL1) зуммер со встроенным звукогенератором, можно дополнить генерацию световых импульсов синхронными звуковыми посылками.

## || Таймеры на интегральных микросхемах

Аналоговые таймеры просты по конструкции, но обладают одним достаточно существенным недостатком. Стабильность интервалов времени, вырабатываемых таймерами, невелика и

заметно меняется при изменении температуры окружающей температуры или напряжения питания. Значительно стабильнее работают таймеры на цифровых логических микросхемах (цифровые таймеры).

Таймеры на интегральных микросхемах (цифровые таймеры) отличаются повышенной точностью работы и, соответственно, повышенной сложностью.

**Новичок:** *А как можно упростить конструкцию таймеров? Думаю, цифровая схемотехника и на этот раз нам поможет!*

Заметно упростить конструкцию таких таймеров можно при использовании специализированных цифровых микросхем.

На рис. 4.16 приведена схема цифрового таймера, выполненного на специализированной микросхеме K176IE18 [72].

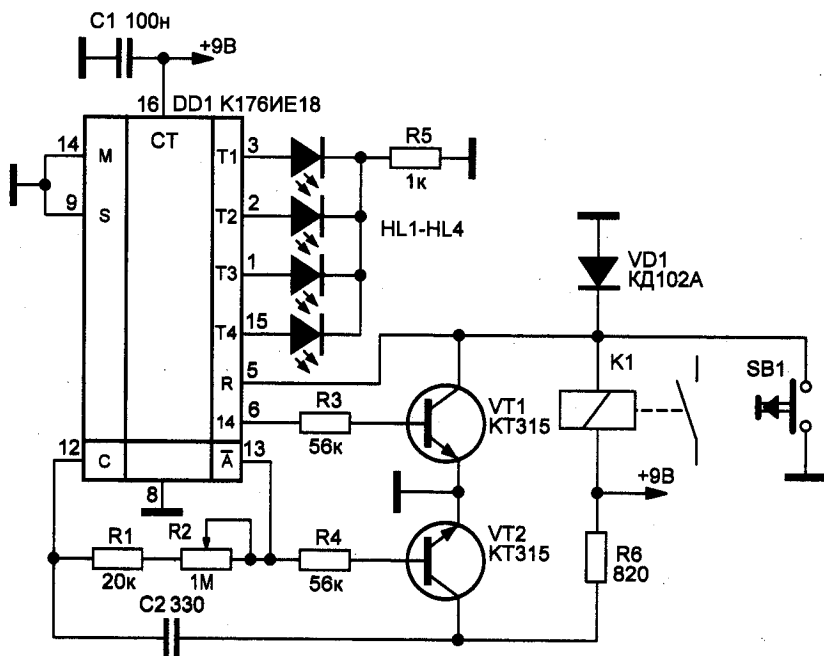


Рис. 4.16. Цифровой таймер на специализированной микросхеме K176IE18





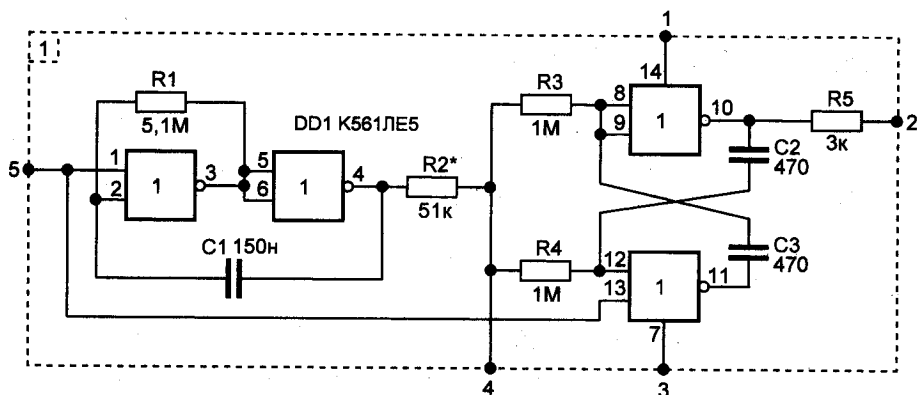
Особенностью схемы является то, что в ней применен аналоговый (конденсаторный) частотомер, выполненный на элементах VT2, VD2, C3, R7 и стрелочном индикаторе PA1. Частотомер позволяет визуально оценивать заданный интервал времени.

## Сирены личной охраны

**Новичок:** Знаю, что сирены личной охраны предназначены для индивидуальной защиты населения от хулиганов. Кроме того подобные устройства могут быть использованы для пунктов охраны, в системе охранной сигнализации; при охране автотранспортных средств; вмонтированы в атташе-кейсы и чемоданы. Полезная штука!

Перейдем к схеме! Базовый элемент сирены, рис. 4.18, выполнен по традиционной схеме и содержит два генератора:

- ♦ генератор субгерцового диапазона;
- ♦ генератор, управляемый напряжением.



**Рис. 4.18.** Базовый элемент генератора сирены личной охраны: 1 – плюс напряжения питания; 2 – выход; 3 – минус напряжения питания (общий провод); 4 – задатчик характера звучания; 5 – таймер

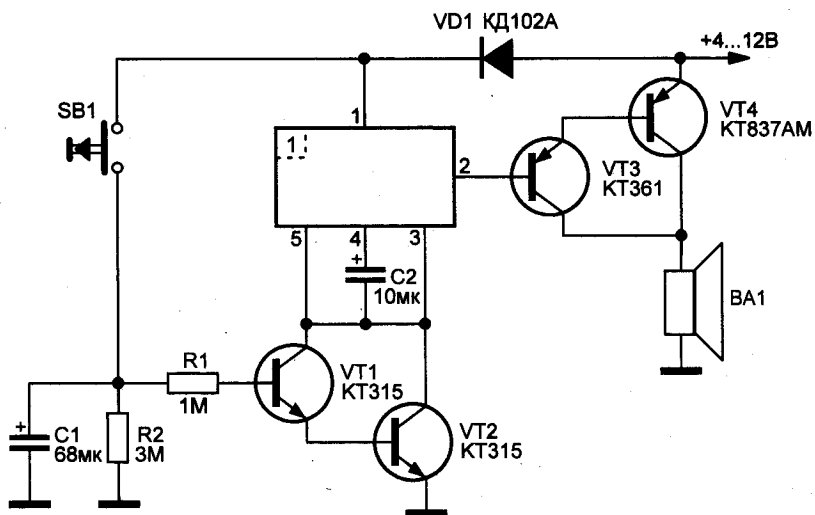
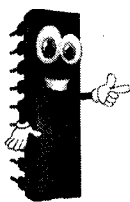


Рис. 4.19. Электрическая схема сирены личной охраны

На рис. 4.19 показан вариант сирены личной охраны с использованием р-п-р выходных транзисторов [67]. Потребляемый ток при напряжении питания 9 В составляет 450 мА.

При кратковременном нажатии на кнопку SB1 конденсатор C1 заряжается от источника питания и открывает составной транзистор VT1, VT2, включая тем самым сирену.



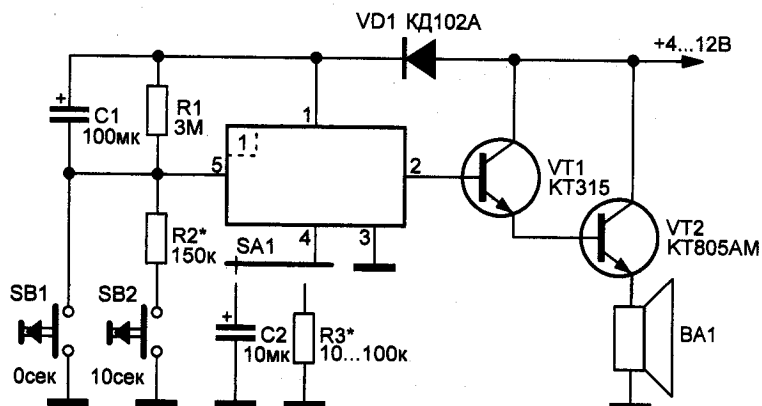
#### ПРИМЕЧАНИЕ.

По мере разряда конденсатора транзисторы закрываются, сирена отключается. Время звучания сирены определяется RC-элементами и составляет 2...3 мин.

В ждущем режиме устройство практически не потребляет ток (ед. мкА), поэтому не нуждается в выключателе.

Особенностью схемы, рис. 4.19, является то, что характер звуковых сигналов во времени варьируется, что связано с плавным запирианием транзисторов VT1, VT2.

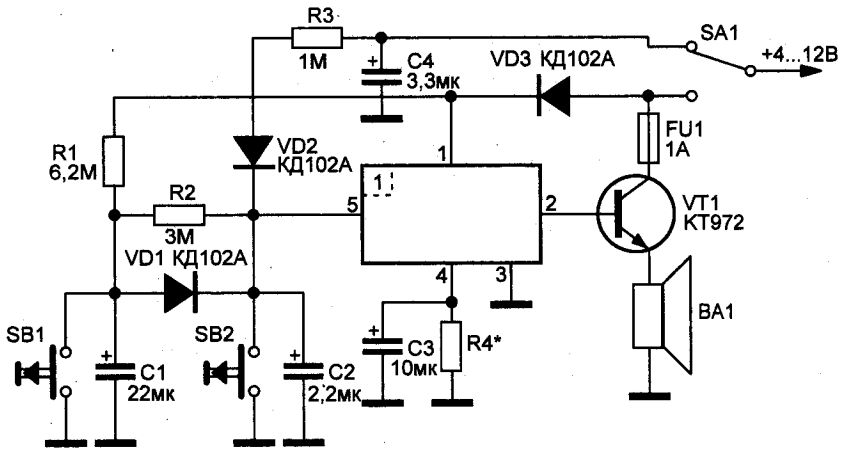
Устройство на **рис. 4.20** выполнено с использованием **n-p-n-выходных транзисторов**. Сирена также включается при кратковременном замыкании контактов кнопки SB1. В схеме может быть задействована кнопка SB2, при нажатии и удержании которой более десяти секунд сирена срабатывает и отключается лишь через 2...3 мин. Отмеченное свойство позволяет использовать сирену, **рис. 4.19**, в системах охранной сигнализации. Переключатель SA1 позволяет варьировать характер звуковых сигналов: от периодического завывания до двухтональных звуковых посылок.



**Рис. 4.20.** Охранная сигнализация на основе сирены личной охраны

На **рис. 4.21** приведена схема охранно-сторожевого устройства с использованием сирены. В исходном состоянии конденсаторы C1–C3 заряжены от источника питания, схема сигнализации выключена. Кнопка SB1 установлена, **например**, на двери водителя, кнопка SB2 (кнопки) — установлены на остальных дверях, капоте и багажнике автомобиля. При установке устройства в режим охраны включается тумблер SA1, после чего водитель за время до 5 с покидает автомобиль (кратковременно замыкается кнопка SB1).

Конденсатор C1 при замыкании кнопки разряжается, но напряжение на конденсаторе C2 остается в пределах логической единицы за счет подпитки от конденсатора C4, включения сирены не происходит. Затем устройство в течении 3 мин.



**Рис. 4.21.** Охранно-сторожевое устройство на основе сирены личной охраны

Входит в сторожевой режим: конденсаторы  $C1$  и  $C2$  заряжаются до напряжения питания устройства.

Если до истечения указанного срока кратковременно замкнуть кнопку  $SB1$ , сирена включится через 1...10 с; если замыкание кнопки производится после выхода на режим охраны, отсрочка времени срабатывания сирены составит 10 с, что дает возможность водителю отключить сигнализацию. Нажатие кнопки  $SB2$  в любом случае приведет к немедленному включению сирены. Для указанных на схеме **рис. 4.21** номиналов время звучания сирены составляет 1...1,5 мин.

И определяется качеством используемых в схеме конденсаторов. После окончания звучания сирены устройство автоматически переходит в сторожевой режим. Если двери остались открытыми (кнопки  $SB1$  или  $SB2$  замкнуты — наиболее неблагоприятный для охраняемого объекта режим), сирена работает непрерывно.

Для придания звуку сирены наибольшего подобия звуку сирен спецслужб необходим подбор сопротивления, включаемого параллельно конденсатору **здатчика** характера звучания (конденсаторы  $C2$  в схемах на **рис. 4.19** и **4.20**, конденсатор  $C3$ , **рис. 4.21**). Величина сопротивления — десятки килоом.

## Звукосигнальные охранные устройства

Портативные охранные устройства со звуковым сопровождением («сирены») предназначены для беспроводной охраны:

- ♦ людей (сирены персональной охраны);
- ♦ локальных и перемещаемых объектов (автомобили, двери, сейфы, чемоданы, личные вещи и т. д.).

Мощный звуковой сигнал используется для отпугивания злоумышленников и для привлечения внимания охраны или потенциальных свидетелей. Такие устройства должны отвечать следующим требованиям: минимальный потребляемый ток в режиме ожидания, мощный звуковой сигнал, максимальная простота при минимальных габаритах, высокий КПД, наличие дополнительных и сервисных функций.

На рис. 4.22 представлена схема сирены персональной охраны, выполненная на одной микросхеме К561ЛН2 (К564ЛН2) и трех транзисторах [60]. Устройство содержит два взаимосвязанных генератора: генератора субгерцового диапазона, определяющего характер модуляции, и управляемого генератора звуковой частоты.

Для усиления сигнала используются незадействованные элементы микросхемы и составной транзистор VT1, VT2, в коллекторную цепь которого включен низкоомный громкогов-

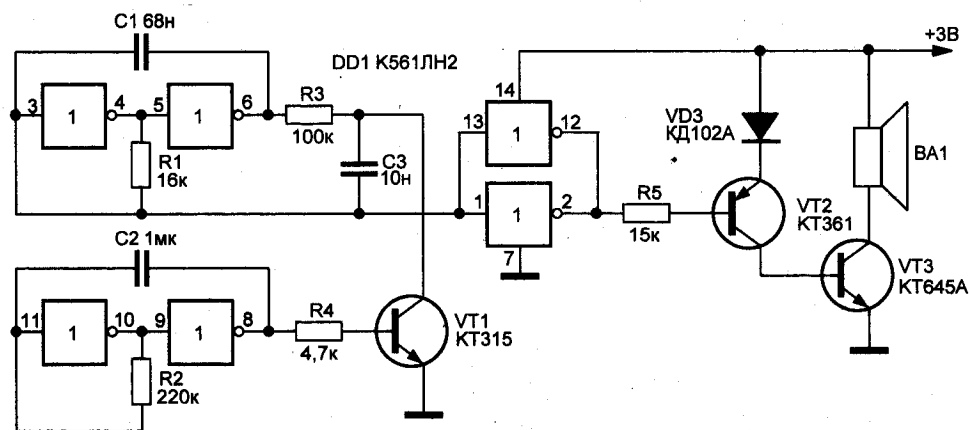


Рис. 4.22. Сирена персональной охраны на КМОП-микросхеме

ритель. Устройство питается от двух элементов напряжением 1,5 В. В качестве выключателя питания используется специальный ключ на шнурке. При выдергивании ключа контакты выключателя замыкаются, и включается сирена. Отключение устройства возможно только ключом хозяина.

При подаче напряжения питания сигнал с генератора субгерцового диапазона, поступая на базу модулирующего транзистора VT1, вызывает изменение (модуляцию) частоты генератора звуковой частоты. Модулированный сигнал («переливающийся» звук) поступает на усилительный и оконечный каскады, выполненные на транзисторах VT2, VT3. Выходной транзистор, благодаря малому остаточному напряжению коллектор-эмиттер, нагревается незначительно, поэтому может быть установлен без теплоотвода. В качестве излучателя звука предпочтительнее использовать современные портативные электродинамические головки, имеющие сопротивление не более 4 Ом и мощность от 0,5 Вт и выше.

Для снижения вероятности отключения сирены сторонним лицом, устройство должно быть размещено в корпусе из ударопрочного материала, крышку отсека питания необходимо фиксировать винтом.

Второе устройство звукосигнальной сигнализации, **рис. 4.23**, выполнено на одной микросхеме K561ЛЕ5 (K564ЛЕ5) и двух транзисторах и может быть использовано в качестве: сирены персональной охраны, переносного охранного устройства типа «охранного устройства путешественника», устройства подсветки.

В устройстве предусмотрены:

- режим немедленной сигнализации;
- ♦ режим отсроченной сигнализации;
- ♦ самоотключение после устранения причины срабатывания и самовыход на режим охраны;
- ♦ наличие предупредительной звуковой посылки;
- ♦ возможность пользования устройством как фонариком (одновременно контроль пригодности элементов питания).

Звукосигнальная сигнализация питается от 2–3 элементов суммарным напряжением 3,2...4,5 В, в схеме также использу-

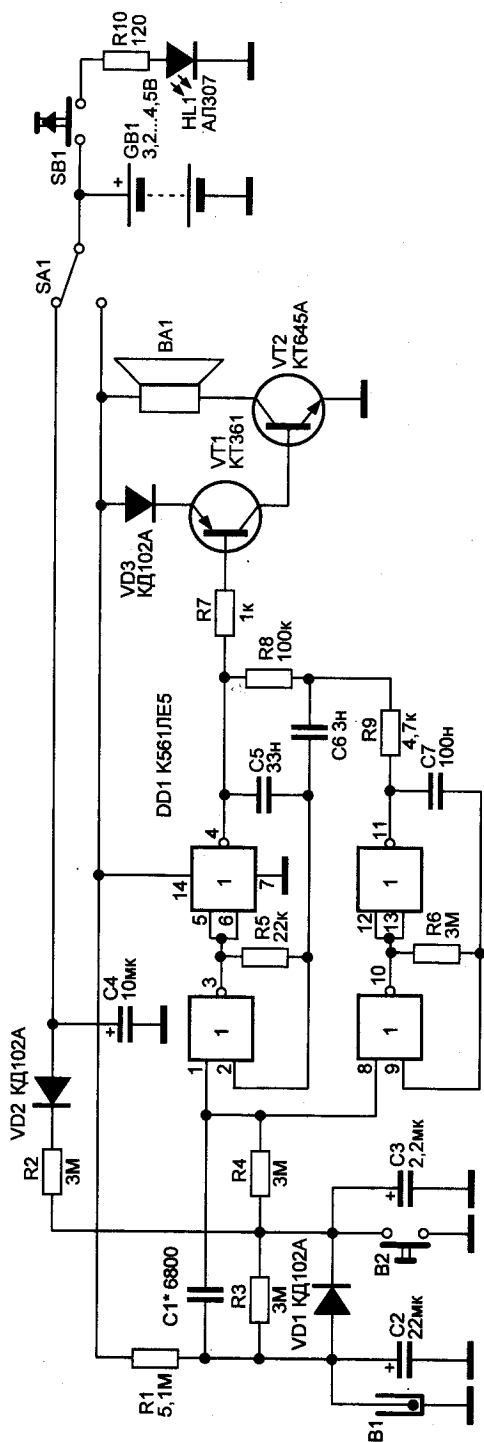


Рис. 4.23. Устройство звукооперационной охранной сигнализации на КМОП-микросхеме

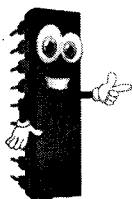


ются два генератора и усилитель. Генерируемый звуковой сигнал — двухтональный.

Устройство работает следующим образом. В отключенном режиме напряжение питания от батареи GB1 и цепочку VD2 и R2 поддерживает уровень логической единицы на входах 1 и 8 микросхемы DD1. Потребляемый при этом ток составляет единицы микроампер, саморазряд практически отсутствует.

При включении специальным ключом (см. выше) переключателя SA1, устройство переводится в режим сторожевой сигнализации: оно немедленно сработает при замыкании кнопки (или датчика) B2 с последующим самоотключением через определенный интервал времени (десятки секунд), если устранена причина срабатывания датчика.

При срабатывании датчика B1 звучит короткий предупредительный звуковой сигнал, длительность и громкость которого определяется значением элементов R4 и C1. Если устройство в течение 6...10 с (определяется постоянной R3C3) не будет отключено хозяином, включится сирена. Если не будет повторных срабатываний датчиков, через несколько десятков секунд (60...90 с, определяется постоянной R1C2) звуковой сигнал отключится и устройство выйдет снова на режим охраны объекта. Потребляемый при этом ток составляет доли миллиампера.



#### ПРИМЕЧАНИЕ.

*Максимальный ток, потребляемый устройством при звуковой сигнализации, определяется сопротивлением электродинамической головки, напряжением источника питания и находится в пределах 200...300 мА.*

В качестве датчика B1 использована контактная группа маятниково-пружинного типа, состоящая из внешнего металлического стакана (цилиндр диаметром порядка 10 мм), внутри которого через диэлектрическую прокладку установлена пружина, свитая из изолированного проводника. Датчик

В1 регулируют таким образом, чтобы при любом положении устройства конец пружины не замыкался на внешний электрод (цилиндр), в то же время даже малое покачивание устройства должно вызывать замыкание контактной группы.

Для подсветки замочной скважины, а также проверки годности элементов питания используется светодиод.

## Сенсорный коммутатор нагрузки

Сенсорный пульт управления [34], рис. 4.24, позволяет касанием сенсора включать/отключать нагрузку. Устройство содержит генератор, вырабатывающий импульсы частотой 300...500 Гц. Отношение длительности импульса к паузе 40 : 1 определяется отношением сопротивлений резисторов R2 к R1.

Если к сенсорной пластинке E1 приложить палец, начнет заряжаться конденсатор C2. Скорость и время заряда конденсатора зависит от сопротивления между контактами. В соответствии с зарядно-разрядными процессами будет изменяться величина управляющего сигнала, проходящего через схему управления.

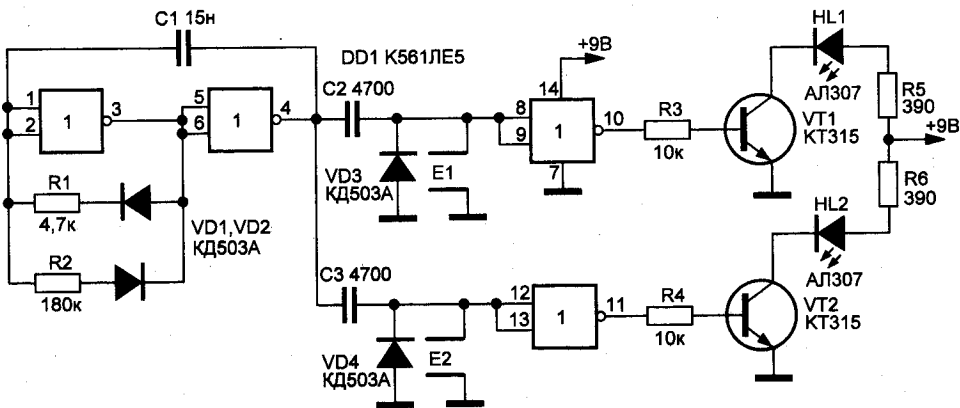


Рис. 4.24. Схема сенсорного пульта управления

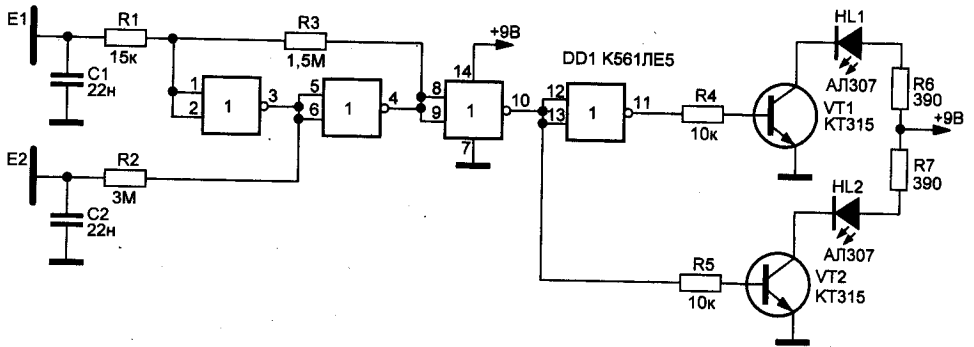


Рис. 4.25. Схема сенсорного переключателя нагрузок

Второй вариант сенсорного коммутатора нагрузки [33] показан на рис. 4.25. Прикосновение к площадкам E1 и E2 позволяет включать или выключать ток в нагрузке (светодиоды HL1 и HL2).

Сенсорный выключатель устойчиво работает в диапазоне питающих напряжений от 6 до 12 В. Взамен светодиодных индикаторов или параллельно им может быть включена и иная нагрузка, например, обмотка реле, управляющего работой бытовой техники, генератор звуковых или световых сигналов и т. п.

Изменяя силу и время прижатия пальцев к сенсорным площадкам E1 и E2, можно управлять уровнем выходных сигналов, интенсивностью свечения светодиодов HL1 и HL2.

## || Фото- и термореле

Фото- или термореле [40], рис. 4.26, содержит регулируемый резистивный делитель напряжения, состоящий из резистора-датчика R1 и потенциометра R2.

К средней точке этого делителя подключен вход триггера Шмитта, составленный из двух логических элементов КМОП-микросхемы. К выходу триггера подсоединены эмиттерный повторитель и тиристорный коммутатор нагрузки.

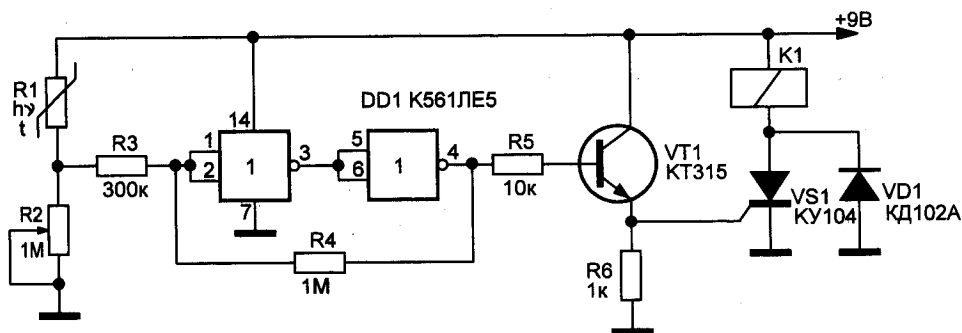


Рис. 4.26. Схема фото- и термореле

При изменении сопротивления датчика триггер Шмитта переключается из одного устойчивого состояния в другое. Соответственно, выходной сигнал через согласующий эмиттерный повторитель подается на управляющий электрод тиристора VS1. Происходит включение тиристора, срабатывает реле K1 или иная нагрузка. Для отключения нагрузки необходимо «сбросить» состояние тиристора, т. е. кратковременно отключить питание.

## Одноголосый электромузыкальный инструмент

**Новичок:** *Хочу заняться музыкой. Может ли цифровая схемотехника мне в этом помочь, создав интересные музыкальные инструменты?*

Конечно, может. Например, в простом одноголосом электромузыкальном инструменте [16], рис. 4.27, использован традиционный RC-генератор прямоугольных импульсов. Частота генерации задается резистивным делителем, номиналы элементов которого подобраны таким образом, чтобы при подключении к генератору клавишным коммутатором цепочки резисторов в громкоговорителе звучал звук определенной ноты.

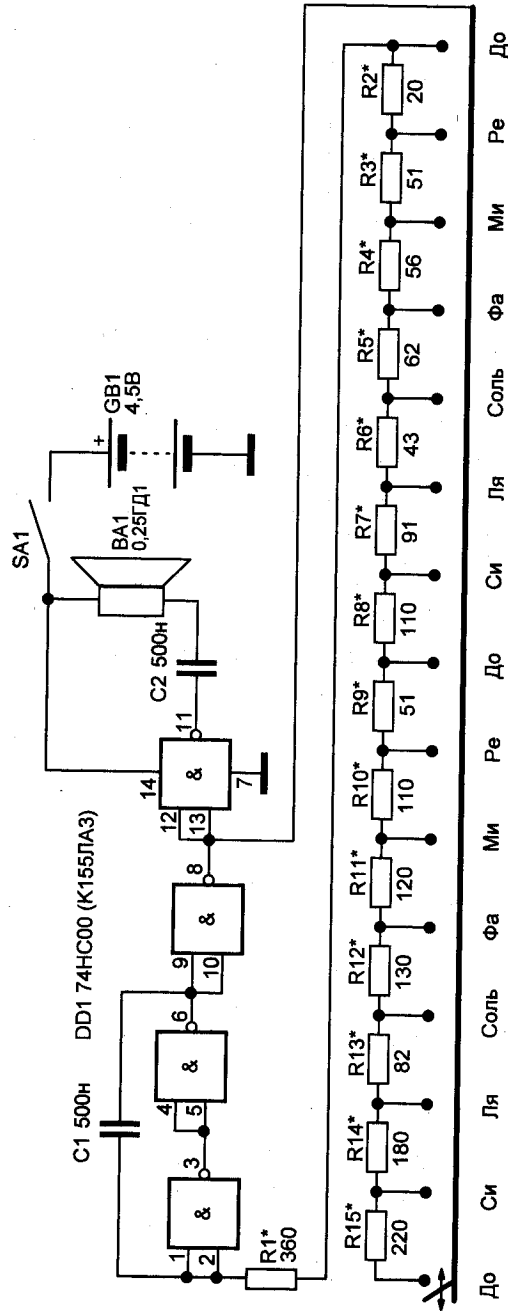
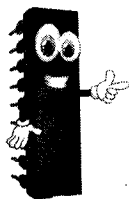


Рис. 4.27. Электромзыкальный инструмент на основе RS-генератора

Электромузыкальный инструмент способен перекрыть диапазон звуковой гаммы, немногим превышающий одну октаву (15 звуков).

Номиналы резисторов на схеме указаны ориентировочно, для работы электромузыкального инструмента в диапазоне 1–3 октав.

**Настройку устройства** производят последовательно от ноты к ноте по мере наращивания резисторной цепочки. Частоту звука контролируют по цифровому частотомеру, либо на слух или по эталонному музыкальному инструменту.



### СОВЕТ.

*Рекомендуется для каждой ноты вначале использовать цепочку из резистора и потенциометра, которую затем заменяют 2–3-я постоянными резисторами меньшего номинала.*

К недостаткам столь простого электромузыкального инструмента относится выраженная нестабильность частоты генерируемых звуков, которая зависит от температуры, изменения напряжения питания и других факторов.

В табл. 4.1 указаны частоты ряда нот от контроктавы до 4-й октавы. Напомним, что частоты соседних звуков отличаются в корень 12-й степени (по числу звуков в октаве) из двух, или примерно в 1,0595 раз.

Количество звуков (нот) можно нарастить, добавив элементы резистивного делителя, однако следует учитывать, что непредвиденное изменение условий работы RC-генератора непредсказуемым образом сдвигает настройку всех звуков.

Устройство питается от батареи напряжением 4,5 В. Ток, потребляемый при работе, — до 12 мА. На «холостом» ходу, когда токосъем не прижат ни к одному из ладов-контактов — около 5 мА. Для повышения стабильности работы электромузыкального инструмента рекомендуется питать его от стабилизированного источника питания, а также использовать конденсатор С1, емкость которого не зависит от температуры.

Настройка электромузыкального  
инструмента по частотомеру

Таблица 4.1

Нота	Частота, Гц						
	Контр-октава	Большая Октава	Малая октава	1-я октава	2-я октава	3-я октава	4-я октава
До	32,70	65,41	130,82	261,63	523,25	1046,50	2093,04
До диез	34,65	69,30	138,59	277,18	554,36	1108,72	2217,44
Ре	36,95	73,91	147,83	293,66	587,32	1174,64	2349,28
Ре диез	38,88	77,78	155,56	311,13	622,26	1244,52	2489,04
Ми	41,21	82,41	164,81	329,63	659,26	1318,52	2637,04
Фа	43,65	87,31	174,62	349,23	698,46	1396,90	2793,80
Фа диез	46,26	92,50	185,00	369,99	739,98	1479,98	2959,96
Соль	49,00	98,00	196,00	392,00	784,00	1568,00	3136,00
Соль диез	51,90	103,80	207,60	415,30	830,60	1661,20	3322,40
Ля	55,00	110,00	220,00	440,00	880,00	1760,00	3520,00
Ля диез	58,26	116,54	233,08	466,16	932,32	1864,64	3729,28
Си	61,74	123,48	246,96	493,88	987,75	1975,52	3951,04

## Электромузыкальный инструмент

Электромузыкальный инструмент собран на микросхеме DD1 K561LE5, **рис. 4.28 [70]**. Генератор импульсов на трех инверторах микросхемы DD1 управляется ключами S1–Sn.

Генератор прямоугольных импульсов работает на частоте, определяемой подключаемыми к общей шине резисторами R1–Rn (десятки, сотни килоом).

Ключи-клавиши S1–Sn и ключ S2 должны замыкаться одновременно. Сигнал звуковой частоты через усилительный каскад (транзистор VT1) поступает на телефонный капсюль BF1 или внешний усилитель.

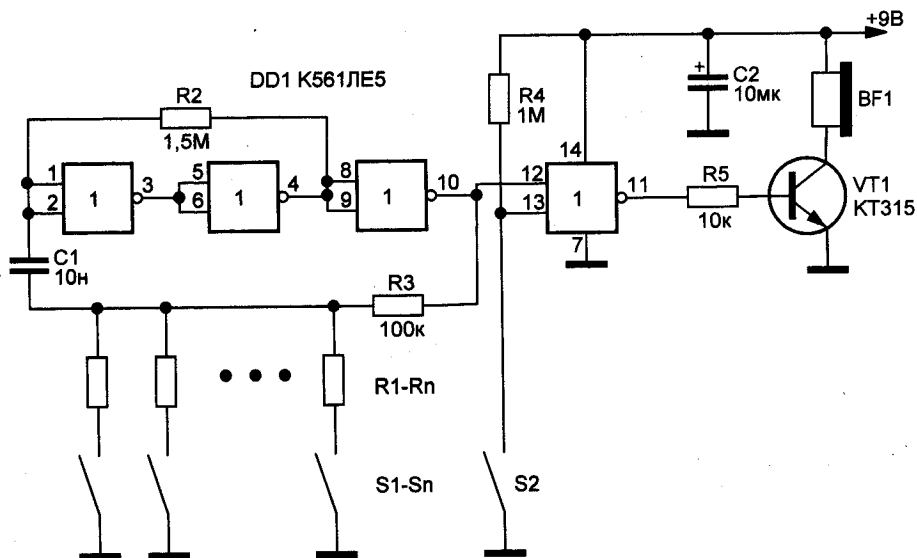


Рис. 4.28. Схема электромузыкального инструмента на микросхеме

## Задающий генератор для терменвокса

**Новичок:** *Электронный музыкальный инструмент, называемый ныне по фамилии изобретателя **терменвоксом** (голосом Термена), был создан еще в 1919–1920 гг. русским изобретателем Львом Сергеевичем Терменом (1896–1993). Как этот прибор работает?*

**Расскажу.** Л.С. Термен в стенах Физико-технического института в Петрограде занимался измерением **диэлектрической постоянной газов** при различных давлениях и температурах. Установка Термена, названная автором поначалу **этеротомом** (звук из воздуха, эфира), представляла собой генератор электрических колебаний на катодной лампе.

Газ в полости между металлическими пластинами конденсатора был элементом колебательного контура. При измене-



нии температуры или давления газа в небольших пределах изменялась рабочая частота генератора.

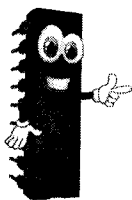
Для повышения чувствительности измерений было решено использовать два генератора, частота одного из которых была стабильна. Сигналы от генераторов поступали на смеситель, выделяющий разностную частоту, зарегистрировать изменение которой можно было с высокой точностью.

Если разностная частота попадала в звуковой диапазон, то сигнал можно было принимать на слух. Прибор реагировал на малейшие изменения емкости колебательного контура, которая менялась в том числе от приближения руки. Соответственно менялась и частота звука.

Терменвокс стал первым в мире концертным электромузыкальным инструментом. Это единственный музыкальный инструмент, на котором исполняют мелодию движениями рук в воздухе, не прикасаясь к самому инструменту.

Современная разновидность терменвокса описана в статье [8].

Собственно, в статье описан базовый узел терменвокса — его сердце — **задающий генератор**. Для того чтобы завершить построение настоящего терменвокса, достаточно взять обычный АМ-радиоприемник.



#### ПРИМЕЧАНИЕ.

*По существу, терменвокс — это не что иное, как небольшой радиопередатчик, частота которого может быть изменена путем перемещения руки в пределах до 30 см от его антенны. Изменение частоты (модуляция) передатчика является следствием эффекта емкостной связи.*

Устройство, **рис. 4.29**, собрано на КМОП-микросхеме 4093 (4 триггера Шмитта), а именно, на микросхеме фирмы Motorola MC14093BPC. Входы неиспользуемого элемента (DD1.4) следует подключить к шине питания.

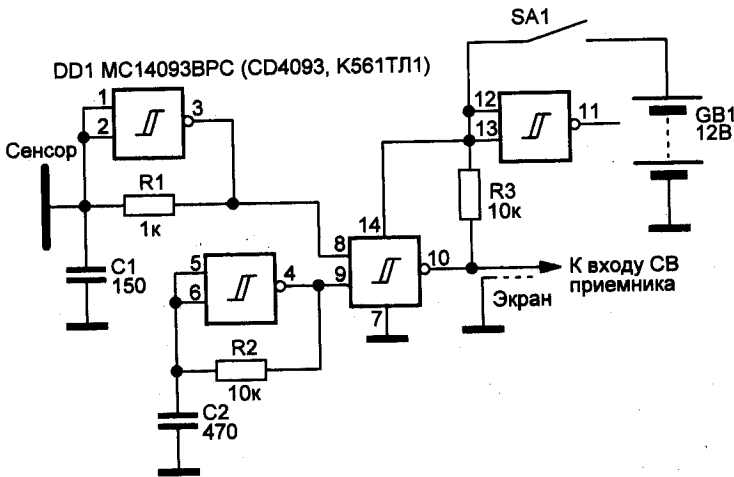
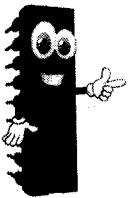


Рис. 4.29. Задающий генератор для терменвокса

На первых двух элементах микросхемы (DD1.1 и DD1.2) выполнены генераторы. Частота генерации первого из них (DD1.1) составляет примерно 3 МГц и определяется по формуле  $f = 1/(2,2RC)$ , где  $f$  — в Гц;  $R$  — в Ом;  $C$  — в Ф.

Второй генератор на элементе (DD1.2) работает на частоте около 100 кГц. Сигналы с выходов этих генераторов подаются на вход элемента DD1.3.

Выход генератора соединяют с антенным входом радиоприемника экранированным кабелем.



### СОВЕТ.

Поскольку современные радиоприемники зачастую не имеют специального антенного входа, освобожденный от оплетки конец соединительного кабеля можно разместить в непосредственной близости от радиоприемника.

Сигналы от генератора можно принимать на частоте 3 МГц или кратных ей гармониках. В статье, правда, не сказано, что радиоприемник должен обладать способностью принимать

телеграфные сигналы, т. е. иметь дополнительный гетеродин на частоту 465 кГц.

В качестве датчика-сенсора использован кусок алюминиевой фольги или фольгированный гетинакс/текстолит. Датчик подключают к устройству коротким проводником.

При приближении/удалении руки от датчика-сенсора изменяется частота высокочастотного генератора, соответственно изменяется и высота звукового тона, воспроизводимого громкоговорителем радиоприемника. Имея задатки музыкальных способностей, несложно быстро научиться исполнять незатейливую мелодию, поражая воображение ваших слушателей.

**Новичок:** *В отличие от настоящего терменвокса описанная здесь схема имеет один хорошо заметный недостаток, ведь невозможно изменить громкость генерируемых тонов.*

К сожалению, это так!

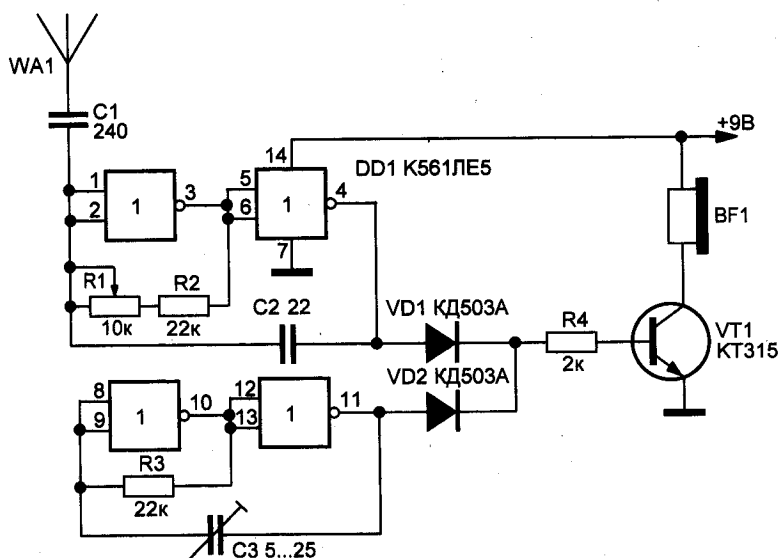
**Новичок:** *А как можно использовать устройство, кроме создания музыки?*

Устройство, **рис. 4.29**, может использоваться в составе охранной системы или бесконтактного дверного звонка. Для этого достаточно расположить датчик-сенсор под ковриком входной двери или, закрыв этот датчик клеенкой или скатертью, поместить поверх охраняемый объект.

Схема может питаться от батареи или от нестабилизированного сетевого адаптера напряжением 12 В. Потребляемый устройством ток не превышает нескольких миллиампер.

## Терменвокс

Модель терменвокса, **рис. 4.30**, является модификацией схемы [13]. Сигналы двух генераторов вычитаются в смесителе сигналов. Разностная частота поступает на звукоизлучатель или усилитель низкой частоты. Исходная частота работы генераторов близка к 90 кГц. Антенной устройства является металлический прут диаметром 2...4 мм длиной 25...40 мм.



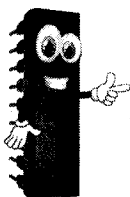
**Рис. 4.30.** Модель терменвокса на микросхеме K561LE5

**Новичок:** Для «реального» инструмента ведь обязательно необходима регулировка громкости звучания инструмента?

Да, для этого используют аналогичный второй канал.

Начальная частота генерации обоих генераторов одинакова и устанавливается конденсатором C3 и потенциометром R1. Выходные сигналы с генераторов через диоды VD1 и VD2 поступают на вход усилителя низкой частоты (транзистор VT1).

При приближении руки к антенне WA1 изменяется частота работы верхнего по схеме генератора, что вызывает появление звука изменяющейся тональности в телефонном капсюле.



#### ПРИМЕЧАНИЕ.

*Отмечу, что по совершенно аналогичной схеме может быть собран металлоискатель, реагирующий на появление металлического (токопроводящего) предмета в поле антенны.*

В сочетании с обычным металлоискателем это позволит более уверенно распознавать различные предметы (магнитные, диамагнитные, токопроводящие и токонепроводящие), попадающие в поле действия поисковой катушки или электрода.

**Новичок:** *Есть ли еще варианты исполнения терменвокса?*

Да, есть! Еще один вариант схемы **терменвокса** [31] показан на **рис. 4.31**. Основой инструмента служат два генератора, один генератор имеет стабильную частоту, а частота второго изменяется своеобразным конденсатором переменной емкости, образуемым рукой музыканта и металлическим штырем-антенной.

Приближение или удаление руки относительно антенны приводит к изменению емкости между ними и, соответственно, частоты колебаний второго генератора. Частоты генераторов смешиваются; сигнал разностной частоты преобразуется динамической головкой в звук.

Генератор изменяемой частоты собран на элементах DD1.1, DD1.2, его исходная частота зависит от элементов C1, R1, C2 и, соответственно, электрической емкостью между штырем и рукой музыканта. Второй генератор со стабильной частотой на элементах DD2.1, DD2.2 аналогичен первому генератору, но его частоту можно менять при помощи потенциометра R2.

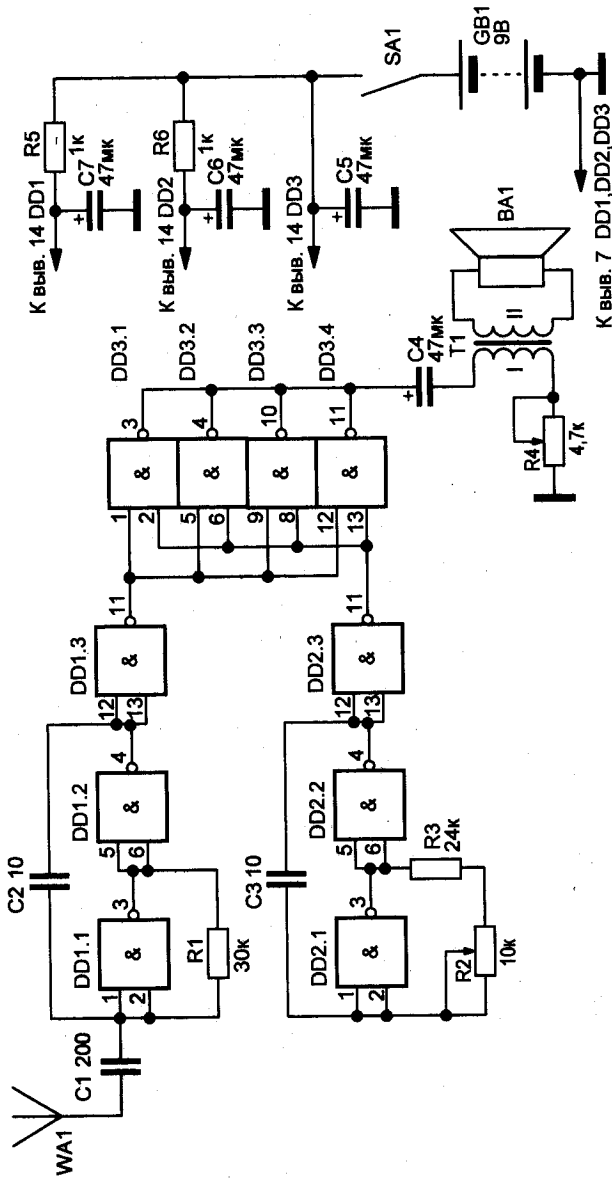


Рис. 4.31. Термовокс на микросхемах К561ЛА7

Выходные сигналы генераторов поступают на входы смесителя на элементах DD3. С выхода элементов DD3 колебания разностной частоты поступают через конденсатор C4 на согласующий трансформатор и далее на динамическую головку. Громкость звука регулируется потенциометром R4. T1 — выходной трансформатор транзисторного радиоприемника. Штыревая антенна — отрезок металлической трубки или толстой проволоки длиной 30...50 см. Прибор потребляет 7...10 мА.

## Светофон

**Новичок:** *А что такое светофон и как он работает?*

**Светофон, рис. 9.25**, представляет собой электронную игрушку — звуковой генератор [35]. Частота генерации определяется уровнем освещенности чувствительного к свету элемента R1 (фотосопротивления, фотодиода) при приближении к нему руки. Для того, чтобы звучание происходило по желанию «музыканта», включение звука происходит при отпускании пальца от сенсорных площадок E1 и E2.

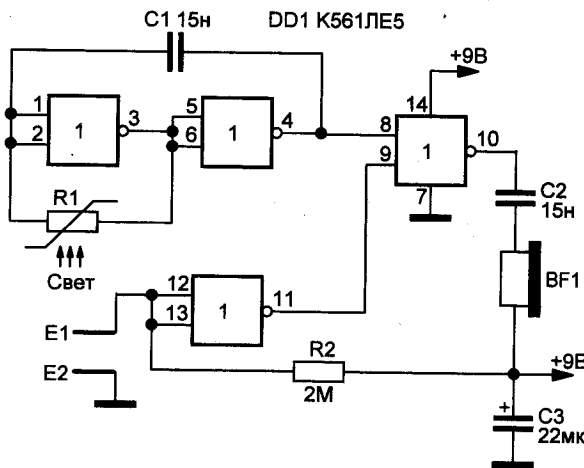


Рис. 4.32. Схема светофона

В качестве управляющего элемента, **рис. 4.32**, можно также использовать терморезистор, имеющий малую тепловую инерцию, **например**, бусинкового типа.

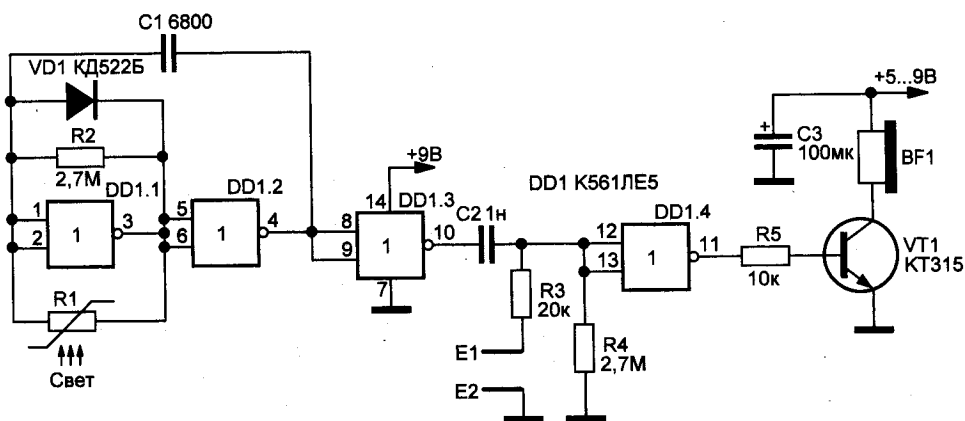
Устройство, полученное таким образом, можно наименовать термофоном или **эолофоном** (от греческого *aíolos* — ветер и *phone* — голос, звук) — оно будет изменять частоту звука при обдувании терморезистора.

Электромузыкальный прибор, управляемый наэлектризованным предметом (электронофон), можно получить, включив полевой транзистор вместо резистора R1. Не подключенный к схеме затвор транзистора является антенной.

## Музыкальный светофон

Принцип работы музыкального инструмента «Светофон» [32], **рис. 4.33**, основан на изменении частоты RC-генератора, у которого в качестве частото задающего элемента использован фоторезистор.

**Новичок:** Ясно! При изменении освещенности фоторезистора меняется частота генератора, а значит, тональность звука.



**Рис. 4.33.** Схема музыкальной игрушки «Светофон»



На элементах DD1.1, DD1.2 выполнен задающий генератор прямоугольных импульсов, частота которого определяется общим сопротивлением фоторезистора R1 и резистора R2, а также емкостью конденсатора C1. При увеличении освещенности фоторезистора его сопротивление уменьшается, а частота генератора увеличивается.

На элементах DD1.3, DD1.4 собраны буферные каскады, а на транзисторе VT1 — усилитель мощности, нагруженный на головные телефоны BF1 (или динамическую головку сопротивлением не менее 50 Ом).

Сенсорные контакты E1 и E2 обеспечивают возможность управления громкостью звуковых сигналов.

В устройстве можно применить фоторезисторы СФ2-5, СФ2-6, ФСК-К1. Телефоны BF1 — ТОН-2 или другие высокоомные (более 500 Ом), при использовании низкоомных телефонов или динамической головки транзистор VT1 заменяют на КТ972.

Плату помещают в светонепроницаемый пластмассовый корпус с отверстием 10×30 мм. Напротив отверстия на расстоянии 20...30 мм размещают фоторезистор. Сенсоры представляют собой пластину односторонне фольгированного стеклотекстолита 20×30 мм, металлизация на которой разрезана с зазором около 0,5...1 мм посередине вдоль широкой стороны.

## || Стимулятор || сна

**Новичок:** *Не пойму, как можно стимулировать сон средствами цифровой схемотехники?*

Оказывается, можно! Хорошо известно, что периодические шумовые сигналы малой интенсивности маскируют отвлекающие сигналы, притупляют внимание, погружают человека в расслабленное состояние, снимают эмоциональное напряжение, способствуют полноценному отдыху.

Если частота следования таких сигналов будет близка частоте дыхания спящего человека и будет отвечать ему по спектральному составу, то такой шумовые посылки будет навязывать человеку сон. Это обусловлено сочетанным проявлением эффектов автосинхронизации ритмов, «затягивания» частоты и раздражительного рефлекса.

Частота дыхания бодрствующего взрослого человека в состоянии покоя составляет  $0,30 \pm 10 \%$  Гц, в состоянии сна —  $0,22 \pm 7 \%$  Гц.

Стимулятор сна [9], **рис. 4.34**, отвечает перечисленным выше требованиям и состоит из генератора белого шума, генератора прямоугольных импульсов, цепочки формирования огибающей сигнала «вдох/выдох», выходного каскада УНЧ и высокочастотного генератора.

Генератор прямоугольных импульсов выполнен на основе КМОП-элементов микросхемы DD1 (CD4069, аналог — K561ЛН2). Сквозность и, в незначительных пределах, частоту генерируемых импульсов регулируют потенциометрами R3 и R4.

Генератор шума выполнен на основе стабилитрона VD3, выбранного из партии стабилитронов типа Д814 по критерию наибольшего шума. Конденсатор C2 отфильтровывает низкочастотные компоненты шума; при желании поднять уровень низкочастотных составляющих, его емкость следует увеличить.

Цепочка формирования огибающей сигнала «вдох/выдох» выполнена на основе элементов R5, R7, R8 и C3. Выходной каскад на микросхеме DA1 (LM386) усиливает сигнал до приемлемого уровня и выводит его на громкоговоритель BA1. Громкость регулируют потенциометром R10.

Высокочастотный генератор на транзисторе VT1 предназначен для дистанционной трансляции шумового сигнала стимулятора на УКВ радиоприемник(и) или телевизор(ы). Дальность передачи составляет 10...15 м и определяется качеством антенны WA1. Для антенны можно использовать небольшой отрезок провода, расположенный в корпусе устройства. Отключить генератор можно при помощи ключа SA1.

Если частота генерации (около 80 МГц) совпадает с частотой вещательной станции, необходимо отстроить ее подбором

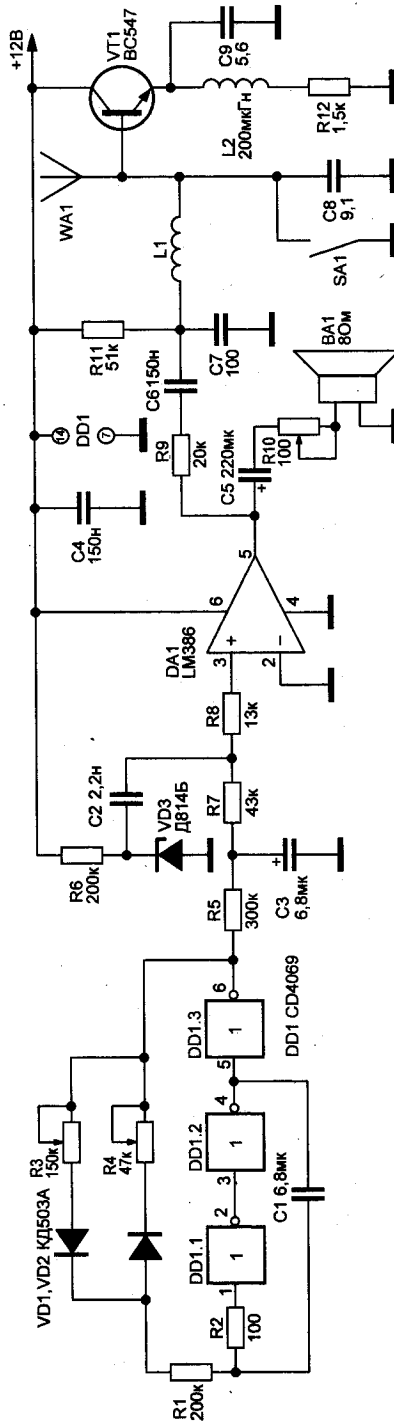
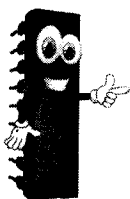


Рис. 4.34. Стимулятор сна

емкости конденсатора С8 или раздвижением-сближением витков катушки индуктивности L1. Эта катушка имеет 4 витка диаметром 4 мм, шаг намотки 1,5 мм, диаметр провода 0,56 мм. L2 — дроссель индуктивностью 200 мкГн.

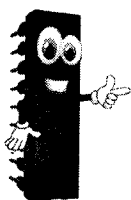
Устройство питается от сетевого источника питания или аккумулятора напряжением 10...14 В и потребляет ток до 100 мА.



#### ПРИМЕЧАНИЕ.

*К недостаткам стимулятора относится его сложная подстраиваемость к биоритмам спящего человека.*

Для того чтобы частота следования шумовых посылок по мере углубления сонного состояния человека в большей мере отвечала его дыханию (т. е. понижалась в ходе засыпания), параллельно резистору R1 (предварительно увеличив его номинал) можно подключить сенсорные электроды, прикрепленные лейкопластырем к коже пациента. При засыпании электропроводность кожного покрова человека понижается, соответственно снижается частота следования импульсов стимулятора.



#### СОВЕТ.

*Пользоваться устройством следует в соответствии с рекомендациями врача и под его наблюдением.*

## Бесконтактный датчик приближения металла

**Новичок:** *А можно ли контролировать средствами цифровой электроники перемещение металлических деталей?*

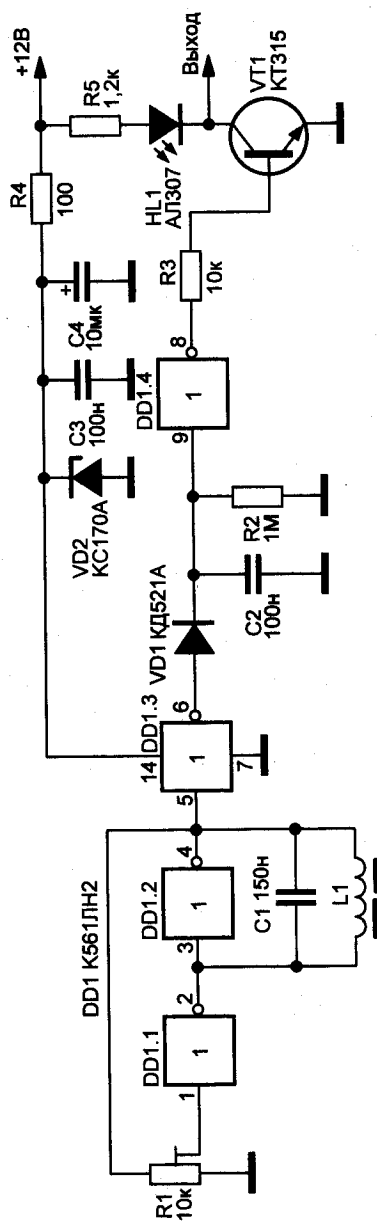


Рис. 4.35. Бесконтактный датчик приближения металла на микросхеме К561ЛН2

Именно для **контроля над перемещением металлических деталей** предназначен **бесконтактный датчик приближения** на микросхеме K561ЛН2 [50], **рис. 4.35**.

Действие датчика основано на изменении добротности колебательного контура при внесении в магнитное поле его катушки проводящего предмета. LC-генератор датчика выполнен на элементах DD1.1 и DD1.2. Элемент DD1.3 служит буфером между генератором и выпрямителем на диоде VD1. Элемент DD1.4 инвертирует сигнал, который через усилитель мощности на транзисторе VT1 поступает на выход.

Датчик снабжен индикатором состояния на светодиоде HL1. Между выходом датчика и плюсом источника питания можно при необходимости включить обмотку реле.

Катушка L1 намотана на чашке броневого сердечника B22 из феррита 2000НМ1 и содержит 50 витков, намотанных жгутом из четырех проводов ПЭВ-2 0,1 мм. В качестве сердечника пригодны также чашки из феррита других марок и даже из карбонильного железа.

Устройство реагирует на приближение металлического предмета только открытой стороны магнитопровода, что существенно при установке датчика, **например**, на станине станка.

При налаживании датчика вращением движка резистора R1 добиваются выключения светодиода HL1. Затем подносят к катушке L1 металлический предмет. Светодиод должен вспыхнуть. Изменяя положение металлического предмета, подстроечным резистором добиваются нужной дальности срабатывания.

## Простой металлоискатель

**Новичок:** *Говорят, в старой роще возле нашей дачи в одном из дупел дерева спрятан клад. Деревья старые, стволы могли прогнить, а клад провалиться вниз. Нужен металлоискатель.*

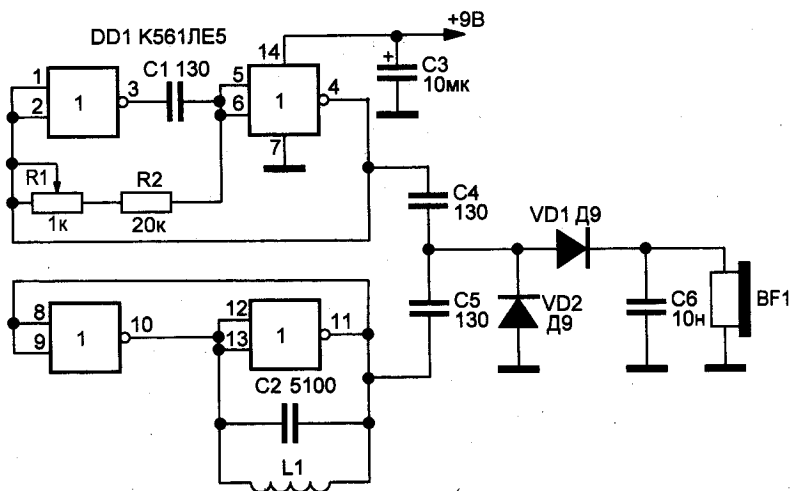


Рис. 4.36. Схема металлоискателя

Давай создадим! Металлоискатель на микросхеме DD1 K561ЛЕ5, выполненный по традиционной схеме сравнения частот опорного и поискового генераторов [73], показан на рис. 4.36.

Частота опорного генератора определяется емкостью конденсатора C1 и суммарным сопротивлением резисторов R1 и R2.

Частота поискового генератора зависит от параметров LC-контура поисковой катушки (L1, C2). При приближении поисковой катушки к металлическому предмету ее индуктивность меняется, изменяя частоту генерации поискового генератора.

Сигналы с обоих генераторов через развязывающие конденсаторы C4 и C5 поступают на диодный детектор, выполненный по схеме удвоения напряжения.

Нагрузкой детектора является высокоомный телефонный капсюль BF1; в нем выделяется сигнал разностной частоты. При использовании низкоомного телефонного капсюля может потребоваться дополнительный каскад усиления.

Поисковая катушка размещена внутри алюминиевого или медного незамкнутого кольца диаметром 200 мм. Диаметр трубки — 8 мм. Для намотки использован провод, например, ПЭЛШО диаметром 0,5 мм.

Количество витков определяется по принципу «сколько войдет». Выводы катушки присоединяют к схеме, а саму трубку соединяют с общей шиной.

Налаживание металлоискателя заключается в установке частоты опорного генератора до появления в телефонном капсюле звуковых сигналов низкой частоты; возможно придется подобрать емкость конденсатора С1 или С2.

## Индикаторы скрытой проводки

Индикатор электрического поля или искатель электропроводки простейшего типа [44], рис. 4.37, выполнен на микросхеме К561ЛА7.

**Новичок:** Такой индикатор может очень пригодиться при ремонте, когда приходится сверлить стены или прокладывать штробы, а повредить проводку нельзя! Как он работает?

Резистор R1 нужен для защиты микросхемы К561ЛА7 от разрядов статического электричества. Антенной является кусок медного провода. Длина антенны (оптимум 5...15 см) определяет чувствительность устройства. При приближении антенны к электропроводке детектор издает характерный треск.

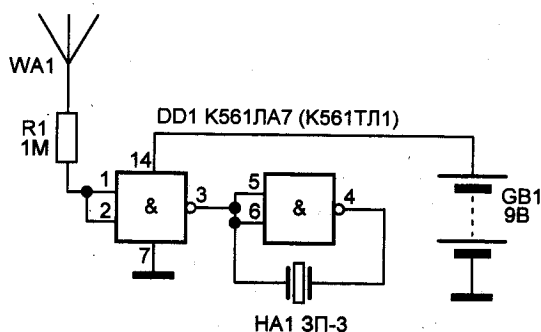
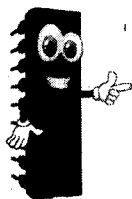


Рис. 4.37. Детектор скрытой проводки на микросхеме К561ЛА7





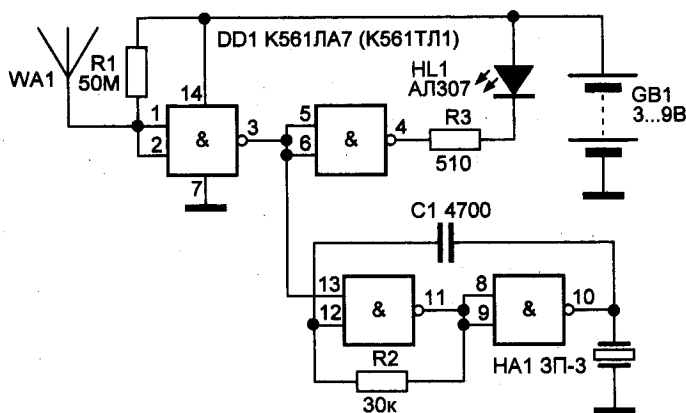
### ПРИМЕЧАНИЕ.

*Устройством удобно определять даже местоположение перегоревшей лампы в елочной гирлянде – возле нее треск прекращается.*

Пьезоизлучатель ЗП-3 включен по мостовой схеме, что обеспечивает повышенную громкость.

Входы неиспользуемых инверторов КМОП-микросхем необходимо соединить с общим проводом или шиной питания. При приближении индикатора к сетевому проводу в схеме вырабатываются звуковые сигналы, воспроизводимые пьезо-керамическим излучателем.

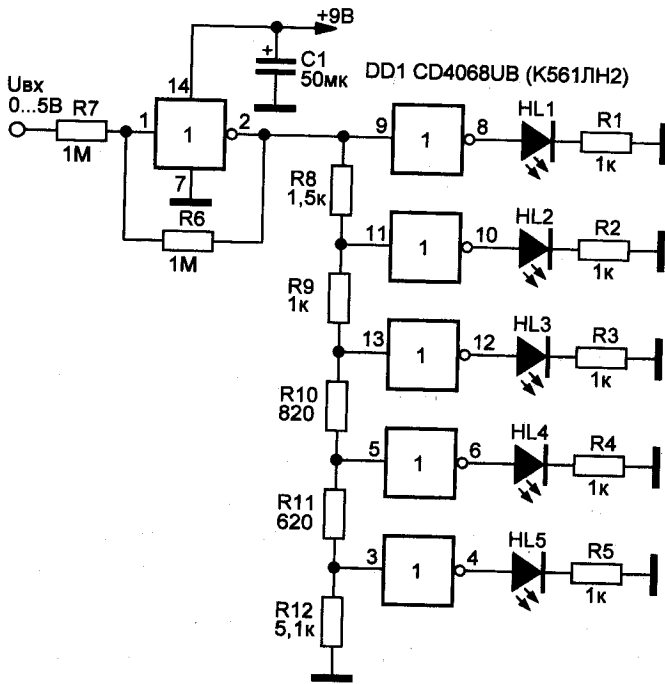
На рис. 4.38 изображен детектор, имеющий звуковую и световую индикацию. Сопротивление резистора R1 должно быть не менее 50 МОм.



*Рис. 4.38. Усовершенствованный детектор скрытой проводки на микросхеме К561ЛА7*

## Светодиодный индикатор напряжения

Индикатор напряжения на КМОП-микросхеме [1], рис. 4.39, позволяет индицировать напряжение в пределах от 0 до 5 В по светодиодной шкале.



**Рис. 4.39.** Светодиодный индикатор напряжения 0...5 В на микросхеме 4069UB

Входной предусилитель выполнен на элементе DD1.1 микросхемы 4069UB. Остальные элементы микросхемы работают в качестве компараторов напряжения, включенных последовательно-вертикально. По мере повышения входного напряжения происходит переключение «компараторов» и «плавное» включение индицирующих светодиодов, что позволяет производить оценку промежуточных уровней напряжения. Шаг индикации составляет 1 В.

Представленные выше области применения цифровых микросхем в «неплановом» аналоговом режиме далеко не исчерпаны. Более того, в приводимых ниже описаниях цифровых устройств нередко можно встретить примеры работы цифровых микросхем в нестандартных режимах.

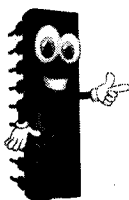
## || Аудиовизуальный индикатор постоянного напряжения

**Новичок:** *Название мудреное! А для чего это устройство предназначено?*

Индикатор постоянного напряжения на основе микросхемы UAA180 [70], может быть использован для оптической, рис. 4.40, и/или звуковой индикации, рис. 4.40, рис. 4.41, уровня контролируемого сигнала. Такой прибор может быть полезен для качественного контроля измеряемого параметра и позволяет оценить его по величине — визуально по шкале светодиодов и/или по высоте генерируемого звукового тона, что позволяет пользоваться прибором в условиях недостаточной освещенности; при удалении от измерительного прибора и невозможности визуального считывания информации.

Диапазоны контролируемых напряжений прибора следующие:

- ♦ 0...10 (12) В;
- ♦ 0...20 (24) В;
- ♦ 0...30 (36) В;
- ♦ 0...40 (48) В;
- ♦ 0...50 (60) В.



### ПРИМЕЧАНИЕ.

*Это может быть пригодно для контроля КМОП-уровней напряжения, например, на аккумуляторах 12 В и 24 В. Количество индицируемых уровней напряжения и соответствующих им звуковых тонов равно 12-ти.*

Диапазоны могут быть откорректированы выбором иных номиналов резистивных делителей R1–R5.

**Новичок:** *Читал, что достоинством такого цифрового прибора по сравнению со стрелочными индикаторами является*

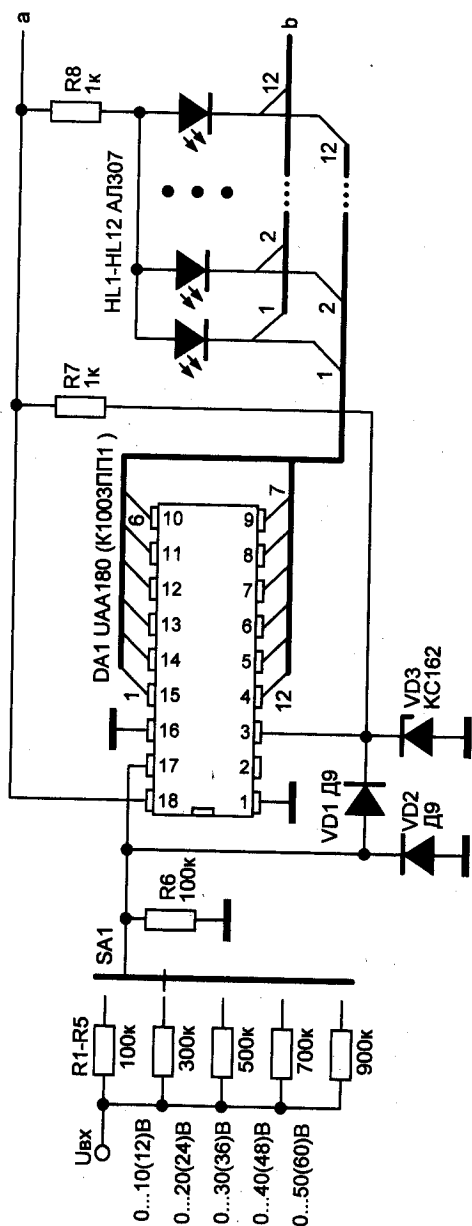


Рис. 4.40. Многодиапазонный индикатор постоянного напряжения со светодиодной индикацией уровня сигнала

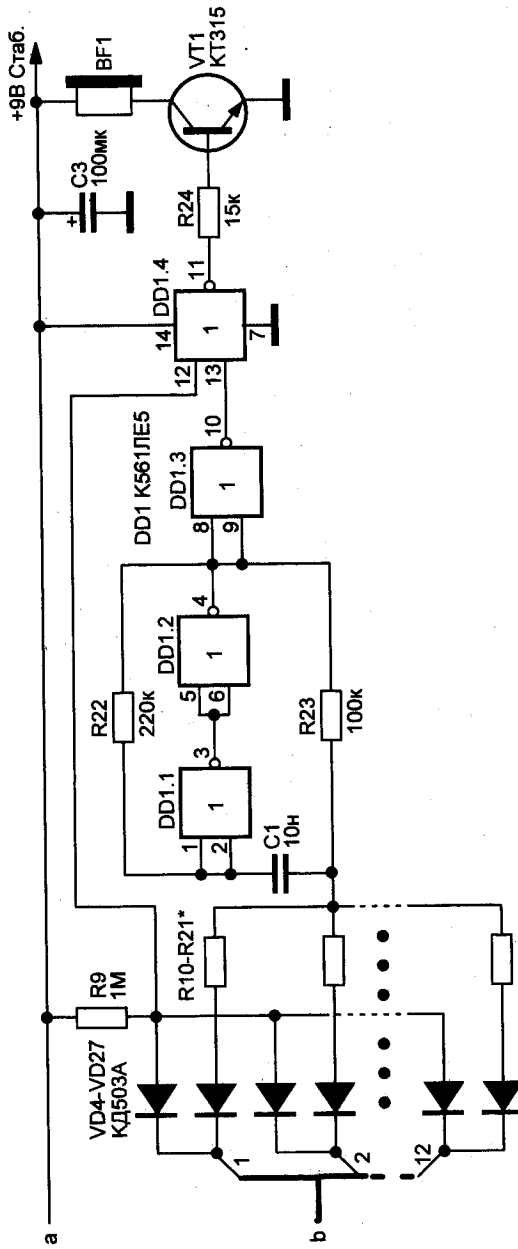


Рис. 4.41. Звуковой индикатор постоянного напряжения (к рис. 4.40)

*торами или цифровыми измерительными приборами является его малая инерционность, что приближает устройство по быстрдействию к осциллографическим пробникам. А как устройство работает?*

Устройство работает следующим образом: входной сигнал постоянного тока (положительная полярность на входе X1) через резистивный делитель R1–R6 и переключатель SA1 поступает на управляющий вход микросхемы UAA180. Переключение 12-и выходных каналов индикации микросхемы происходит в пределах изменения напряжения на резисторе R6 (управляющем входе) в пределах 0...6 В с шагом в 0,5 В.

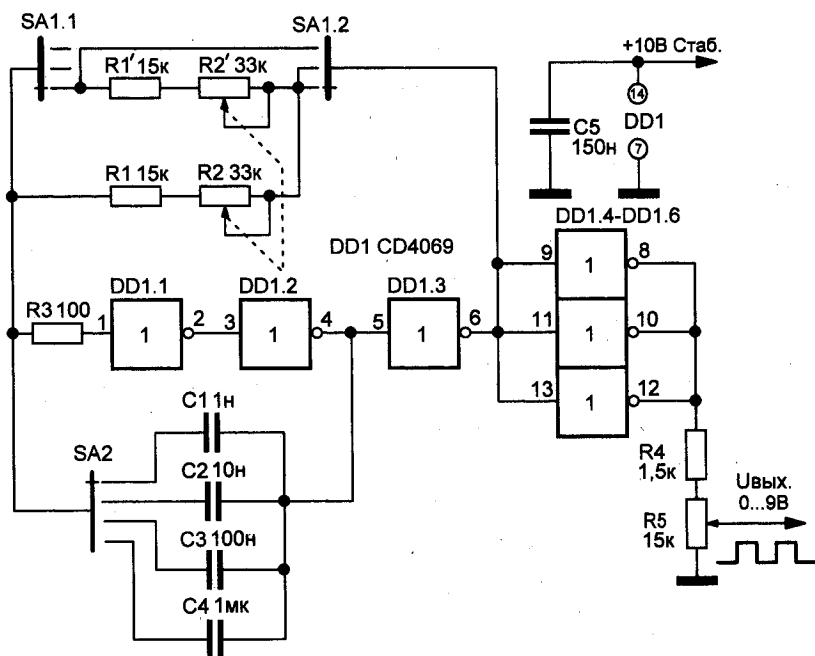
Диод VD1 ограничивает максимальный уровень управляющего напряжения и одновременно защищает индикатор от перенапряжения по входу, подключая параллельно делителю входного напряжения стабилитрон VD3.

В зависимости от уровня, поданного на вход индикатора сигнала, включается тот или иной канал светодиодной индикации, соответственно, логический уровень выходного напряжения этого канала изменяется, включая тем самым управляемый звуковой генератор. Каждому из 12-и каналов визуальной индикации соответствует определенный тон звукового сигнала, задаваемый подбором резисторов R20–R31. Это позволяет визуально или на слух определять задействованный канал индикации и, соответственно, уровень входного напряжения.

Для индикации переменного напряжения на входе устройства можно использовать простейший пиковый детектор.

## **Многодиапазонный КМОП-генератор прямоугольных импульсов**

Генератор импульсов с использованием резистивного коммутатора частотоподающих цепей параллельно-последовательного типа, **рис. 4.42**, отличается от остальных особенно-



**Рис. 4.42.** Генератор прямоугольных импульсов, перекрывающий диапазон частот 5 Гц ... 60 кГц

стью коммутации частотозадающих сопротивлений [61, 63]. Генератор работает в диапазоне частот 5 Гц ... 60 кГц, который разбит на 12 поддиапазонов.

В зависимости от положения переключателя SA1 две одинаковые цепочки, состоящие из резисторов R1, R1' и сдвоенного потенциометра R2, R2' включаются либо последовательно, либо параллельно. В промежуточном положении переключателя задействована только одна из этих цепочек.

Соответственно, частота при коммутации диапазонов переключателем SA1 будет изменяться в соотношении 1:2:4 вне зависимости от положения движка сдвоенного потенциометра R2. Коэффициент перекрытия по диапазону определяется отношением  $(R1+R2)/R1$ .

Использование такого способа коммутации позволит осуществить более «плавное» изменение частоты внутри поддиапазона и обеспечить перекрытие частот на границах диапазонов. При помощи переключателя SA2 осуществляется декадное

изменение частоты генерации. Сетки частот на шкале генератора в точности совпадают, что существенно облегчает практическое использование устройства. Диапазоны частот генератора, определяемые переключателями SA1, SA2 и сдвоенным потенциометром, приведены в табл. 4.2.

*Диапазоны перестройки частоты генерации для различных положений переключателей SA1 и SA2*

Таблица 4.2

SA1	SA2			
	I	II	III	IV
I	5...15 Гц	50...150 Гц	0,5...1,5 кГц	5...15 кГц
II	10...30 Гц	100...300 Гц	1...3 кГц	10...30 кГц
III	20...60 Гц	200...600 Гц	2...6 кГц	20...60 кГц

Выходное напряжение генератора можно плавно регулировать потенциометром R5 в пределах от 0 до 9 В. Резистор R4 защищает выходы микросхемы от короткого замыкания нагрузки.

## Аналоговое применение цифровых микросхем

**Новичок:** *Неужели цифровые микросхемы можно использовать как аналоговые?*

Действительно, логические микросхемы, как правило, предназначены только для работы в «цифровой» технике, допускающей лишь два вида сигналов:

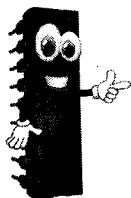
- ♦ логический ноль;
- ♦ логическую единицу.

Такие устройства большей частью не требуют индивидуальной подборки элементов схемы и работают более надежно.

В то же время большой практический интерес представляют схемные решения, позволяющие применить «цифровые» микросхемы в аналоговой технике. Такой подход расширяет наши пред-



ставления о возможном и невозможном в мире электроники, заставляет более продуктивно работать фантазию. Открывается широкое поле для экспериментов, творчества, совершенствования своих познаний в области радиоэлектроники.

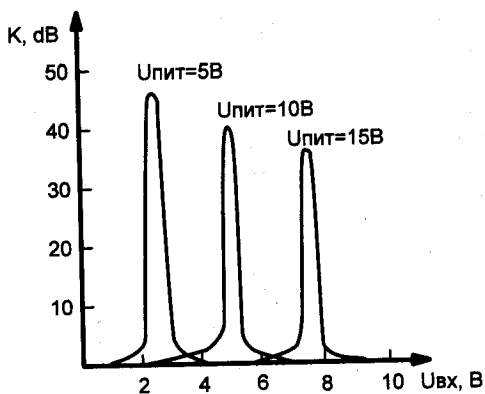


### ПРИМЕЧАНИЕ.

*Особенно перспективно использование в «аналоговом» режиме «цифровых» микросхем серий КМОП.*

Микросхемы серий КМОП [65] выполнены на полевых транзисторах, имеют высокое входное сопротивление, экономичны и неприхотливы к напряжению питания: могут работать в широком его диапазоне. Недостаток микросхем этой серии — низкие рабочие частоты (для микросхем серии К561 обычно не выше 1...3 МГц).

На рис. 4.43 показана зависимость коэффициента усиления КМОП-микросхем от величины постоянного напряжения на входе. Как следует из рисунка, наблюдается очень узкая область напряжений, в пределах которых можно получить большой (35...45 дБ) коэффициент усиления [21].



**Рис. 4.43.** Изменение коэффициента усиления КМОП-микросхем в зависимости от постоянного напряжения на входе при различных напряжениях питания  $U_{пит}$ .

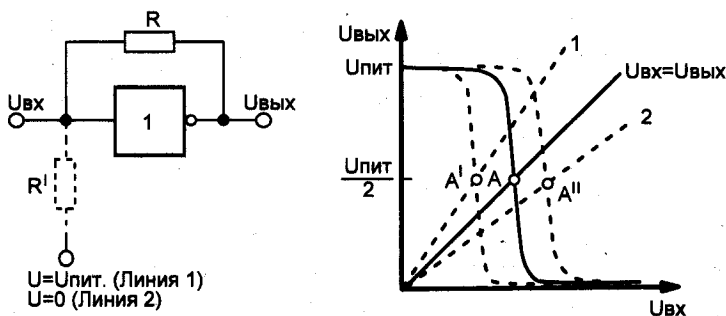
## Аналоговые свойства логических микросхем

Идеальные логические элементы с инверсией И-НЕ, ИЛИ-НЕ, НЕ — по определению должны скачкообразно переходить из состояния лог. 0 в лог. 1 (или, наоборот) при преодолении входным напряжением порога переключения. При испытании реальных логических элементов с инверсией ИЛИ-НЕ К561ЛЕ5 обнаружилась почти линейность входной вольтамперной характеристики [24].

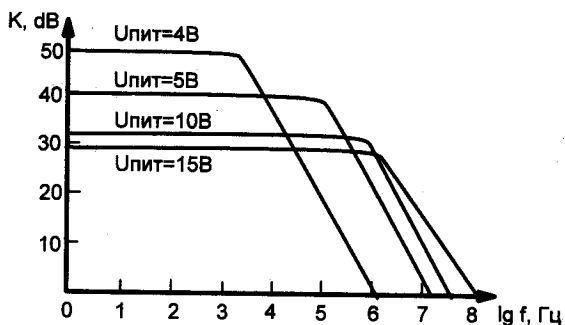
Для использования логических элементов в качестве усилителей сигналов необходимо вывести рабочую точку на линейный участок передаточной характеристики. Для того чтобы упростить проблему выбора оптимальной рабочей точки усилителя на цифровой микросхеме, используют резистор  $R$ , подключенный между входом и выходом КМОП-элемента, **рис. 4.44**, слева. Поскольку напряжения на входе  $U_{вх}$  и на выходе  $U_{вых}$  такого элемента равны, через резистор ток не протекает; рабочая точка  $A$  устанавливается автоматически.

Ввиду того, что при работе цифровой микросхемы на ее включение/отключение вид входной вольтамперной характеристики меняется, меняется и положение рабочей точки  $A' \leftarrow A \rightarrow A''$ , **рис. 4.44**. Для минимизации проявления этого эффекта используют дополнительный резистор  $R'$ .

Частотные свойства КМОП-усилителя зависят от напряжения питания, **рис. 4.45**.



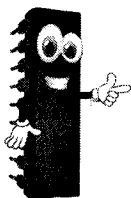
**Рис. 4.44.** Аналоговый усилитель на КМОП-инверторе и выбор его рабочей точки



**Рис. 4.45.** Зависимость коэффициента усиления одноэлементного аналогового усилителя на КМОП-микросхеме 74С04 от величины питающего напряжения

**Новичок:** *А какими параметрами микросхемы определяется пригодность цифровой микросхемы работать в аналоговом режиме?*

Способность работы конкретного вида цифровой микросхемы в аналоговом режиме определяется ее индивидуальными особенностями, в частности, видом и крутизной входной вольтамперной характеристики. Чем круче вид этой характеристики, тем менее данная разновидность цифровых микросхем способна работать в аналоговом режиме.



#### ПРИМЕЧАНИЕ.

*Следует подчеркнуть, что в связи с тем, что цифровые микросхемы априори не были предназначены для работы в аналоговом режиме, их «способность» к работе в таковом режиме не документирована.*

По этой причине промоделировать работу цифровой микросхемы в «аналоговом» режиме при помощи программ моделирования не удастся. Отмечу также, что при замене микросхемы одной фирмы-производителя на ее, казалось бы, полный аналог, **например**, К561ЛА7 на CD4011А (или наоборот)

рот), ранее работавшее устройство может не подать признаков жизни.

Основные характеристики усилителей на элементах цифровой логики приведены в табл. 4.3.

Параметры усилительных каскадов на ТТЛ- и КМОП-микросхемах

Таблица 4.3

Серия	Схема вывода в линейный режим	$K_{ус}$ , дБ	$F_{max}$ , МГц	$P_{потр}$ , мВт	$U_{вых}$ , В	$R_{вх}$ , кОм	$R_{вых}$ , кОм	R1, кОм	R2, кОм
K155	ООС	18	40	20	1,2	0,6	0,05	0,68	0,68
	Ток	21				0,8		1,9	–
K176	ООС	25	5,5	5...20	1,5	0,4	0,05	7,5	5,1
	Ток	17	3...4		5,0	3,5	6	6,2	4
561	ООС	25					1000	7	1000

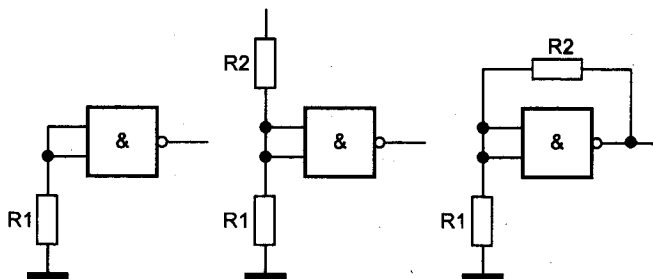
## Усилители на логических элементах

**Новичок:** Усилитель на цифровой микросхеме. Возможно ли это?

Использование логических элементов цифровых микросхем для работы с аналоговыми сигналами возможно лишь в случае, если их режим близок к линейному. Ведь в линейном режиме ТТЛ-элемент эквивалентен усилителю с коэффициентом усиления 10...15 (примерно 20 дБ), а КМОП-элемент — усилителю с коэффициентом усиления 10...20 (20...26 дБ) [23].

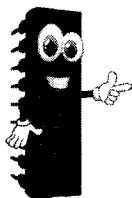
Для вывода логического элемента на линейный участок применяют различные способы, рис. 4.46. Первый способ основан на включении на входе элемента ТТЛ резистора R. Этот резистор вызовет ток, который будет протекать через эмиттерный переход входного транзистора элемента ТТЛ.

Изменяя сопротивление внешнего резистора, можно изменять напряжение на выходе элемента, т. е. изменять положение



**Рис. 4.46.** Вывод логического элемента в линейный режим: слева-направо ток, напряжением, обратной связью

его рабочей точки на передаточной характеристике. Для элементов ТТЛ сопротивление такого внешнего резистора составляет от 1 до 3 кОм.



#### ПРИМЕЧАНИЕ.

*Такой способ не применим для КМОП микросхем, т. к. они работают практически без выходных токов.*

**Второй способ** вывода логического элемента на рабочий режим может быть подача на вход соответствующего напряжения, например, с помощью резистивного делителя. Так, для элементов ТТЛ середина линейного участка передаточной характеристики соответствует входное напряжение 1,5...1,8 В, а для КМОП 3...6 В (при напряжении питания 9 В).

Для разных логических элементов это напряжение не одинаково, поэтому его подбирают опытным путем. Номиналы входных резисторов выбирают таким образом, чтобы входные токи элементов не влияли на напряжение, снимаемое с резистивного делителя.

**Третий способ** является наиболее эффективным! Для этого создают отрицательную обратную связь (ООС) по постоянному току между входом и выходом элемента, благодаря чему рабочая точка автоматически поддерживается на требуемом

участке передаточной характеристики и не требуется тщательного подбора внешних резисторов.

Этот способ реализуется для логических элементов с инверсией входного сигнала: НЕ, И-НЕ, ИЛИ-НЕ.

Сопротивление резистора в цепи ООС выбирают исходя из обеспечения элементу необходимого входного тока. Для элементов КМОП оно составляет от нескольких кОм до десятков МОм, а для ТТЛ — от десятков Ом до 1 кОм. Но применение ООС снижает коэффициент усиления элемента.

Схема простейшего реального усилителя на ТТЛ-элементе приведена на рис. 4.47. Регулировка усилителя сводится к установке подстроечным резистором R1 рабочей точки элемента на середине линейного участка передаточной характеристики.

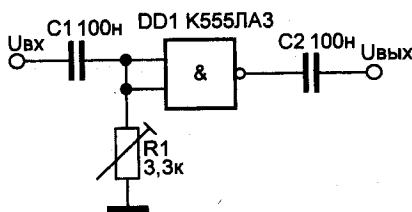


Рис. 4.47. Простейший усилитель на ТТЛ-элементе

Недостатком простых усилителей на ТТЛ-логике является низкое входное сопротивление, а также небольшой коэффициент усиления. Устраняется данный недостаток использованием ТТЛ-элементов совместно с транзисторами. Коэффициент усиления повышается включением последовательно нескольких каскадов.

**Новичок:** *А возможно ли создание многоканальных усилителей на цифровых микросхемах?*

Вполне возможно! Ведь цифровые микросхемы содержат несколько идентичных элементов. Это позволяет создавать многоканальные усилители. Пример усилителя показан на рис. 4.48.

### Характеристики усилителя:

- ◆ коэффициент усиления — 50;
- ◆ выходное сопротивление 50 Ом;
- ◆ входное сопротивление 5 кОм;
- ◆ верхняя граничная частота 40 МГц.

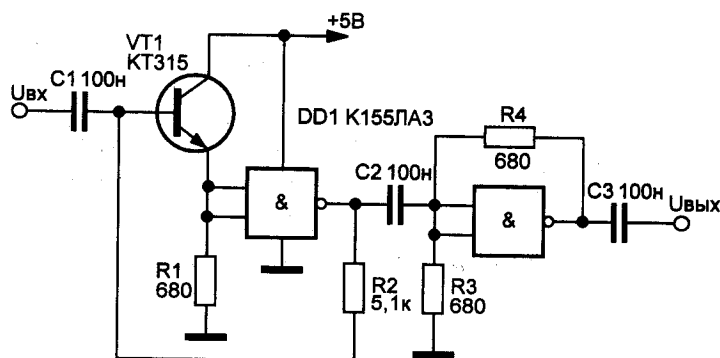
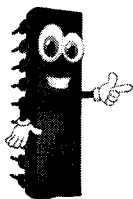


Рис. 4.48. Схема усилителя на ТТЛ-элементах с транзистором на входе

Схема простого усилителя на КМОП-элементах показана на рис. 4.49 [27]. Входное сопротивление усилителя определяется величиной сопротивления  $R1$ . Типовые амплитудно-частотные характеристики усилителя на основе КМОП-инвертора 74LVC1GU04 при изменении напряжения питания приведены на рис. 4.50.

Варианты усилителей на КМОП-элементах приведены на рис. 4.51 и рис. 4.52.



### ПРИМЕЧАНИЕ.

Общий недостаток (или достоинство) усилителей на КМОП-элементах — высокое выходное сопротивление. Устранить его можно установкой на выходе логического элемента эмиттерного повторителя на транзисторе и включения его в цепь отрицательной обратной связи.

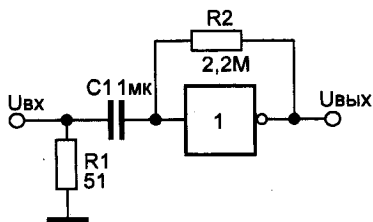


Рис. 4.49. Простейший усилитель на КМОП-элементе

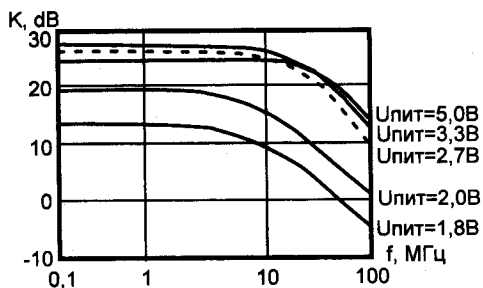


Рис. 4.50. Амплитудно-частотные характеристики усилителя на основе КМОП-инвертора 74LVC1GU04

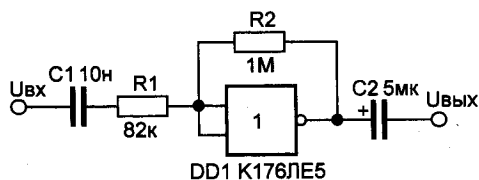


Рис. 4.51. Схемы усилителей на КМОП-элементах

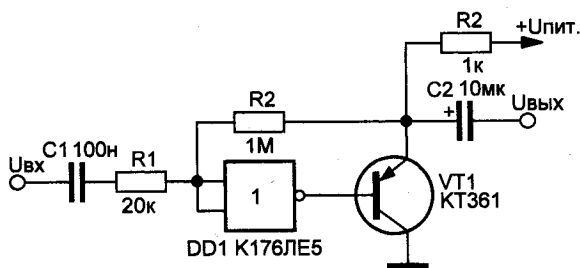
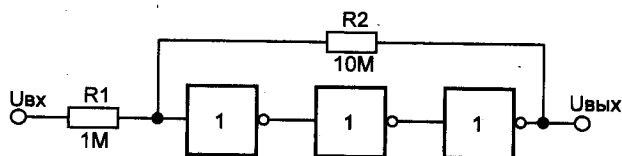


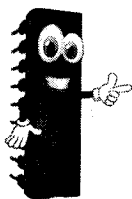
Рис. 4.52. Схемы усилителей на КМОП-элементах



На **рис. 4.53** показан простейший аналоговый усилитель на КМОП-микросхеме. Коэффициент усиления, как и при использовании операционного усилителя вместо КМОП-элементов, определяется соотношением резисторов  $R2/R1 = 10 \text{ МОм}/1 \text{ МОм} = 10$ . В усилителе использованы три КМОП-элемента.



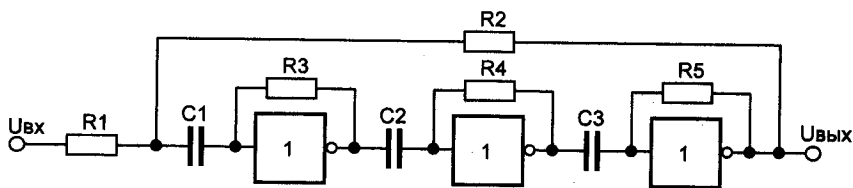
**Рис. 4.53.** Аналоговый усилитель на КМОП-микросхеме с коэффициентом усиления 10



### ЭТО ИНТЕРЕСНО!

Сделано так не случайно: при нечетном количестве последовательно включенных КМОП-элементов, соединении их входа и выхода через резистор возникает **отрицательная обратная связь**. При четном количестве элементов – **положительная отрицательная обратная**, приводящая к самовозбуждению.

Несколько усложненная схема КМОП-усилителя приведена на **рис. 4.54**. Он также выполнен на трех КМОП-элементах, но каскады для обеспечения их гальванической развязки друг от друга разделены конденсаторами, а рабочие точки каждого из каскадов задаются индивидуальными резисторами, **рис. 4.49**. Несмотря на столь существенную модификацию схемы, ее уси-



**Рис. 4.54.** Аналоговый усилитель на КМОП-микросхеме

ление по-прежнему определяется соотношением резисторов  $R_2/R_1$ .

Усилитель, **рис. 4.55**, при напряжении питания 9 В и  $R_2 = 1$  кОм имеет параметры, приведенные в **табл. 4.4** [7].

*Зависимость параметров КМОП-усилителя от величины сопротивления обратной связи*

Таблица 4.4

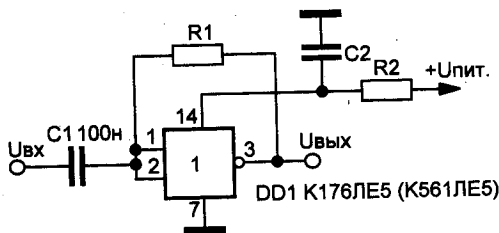
$R_1$ , МОм	$K_{ус.}$	$F_{нижн.}$ , Гц	$F_{верхн.}$ , кГц	$R_{вх.}$ , кОм	$R_{вых.}$ , кОм
0,1	40	450	15	3	50
1	65	95	8	15	70
10	70	8	8	120	70

При разных значениях питающего напряжения +Е и  $R_1 = 1$  МОм,  $R_2 = 0$  кОм параметры усилителя, **рис. 4.55**, изменяются, **табл. 4.5**.

*Зависимость параметров КМОП-усилителя от напряжения питания микросхемы*

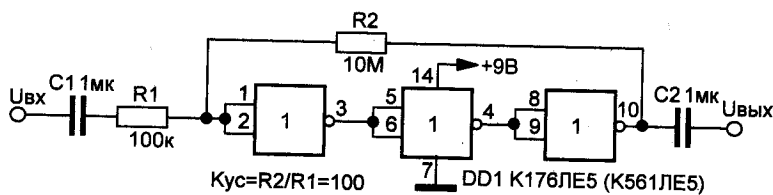
Таблица 4.5

$U_{пит.}$ , В	$I_{потр.}$ , мА	$K_{ус.}$	$F_{нижн.}$ , Гц	$F_{верхн.}$ , кГц	$R_{вх.}$ , кОм	$R_{вых.}$ , кОм
6	1	80	180	2,5	12	150
9	4	52	80	13	16	40
12	9	40	55	28	25	20



**Рис. 4.55.** Схема усилителя на КМОП-микросхеме

Для усилителя, **рис. 4.56**, коэффициент усиления определяется отношением  $R_2$  к  $R_1$  и для указанных на схеме номиналов равен 100 [58]. Выходное напряжение может достигать 90 % от напряжения питания: при напряжении питания 9 В напряжение переменного тока на выходе усилителя достигает 8 В.



**Рис. 4.56.** Схема усилителя с коэффициентом усиления 100

Напомним, что число логических элементов для реализации режима усиления должно быть нечетным: 1, 3, 5 и т. д. Четное число логических элементов в устройстве образует генератор. Поэтому схемное решение с переключаемым числом логических элементов можно использовать, **например**, при организации проводной связи для перевода устройства из режима усиления в режим вызова абонента.

ПОСЛЕСЛОВИЕ

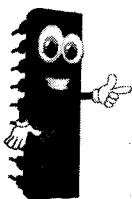
# ПОЛЕЗНЫЙ ОПЫТ АВТОРА- РАДИОЛЮБИТЕЛЯ

**Новичок:** *По себе знаю, что начинающему радиолюбителю при сборке конструкции важен наглядный эффект, чтобы сотворенное трудом его рук электронное чудо издавало звуки, пищало, свистело, завывало, мигало разноцветными огоньками.*

Именно такого рода конструкции преобладают в **Главе 4**, которую вы только что прочли. Это наиболее простые для самостоятельного изготовления конструкции.

Прежде, чем приступить к самостоятельной сборке электронных устройств, стоит прочитать приводимые ниже рекомендации.

Довольно часто на схемах присутствуют **ошибки и опечатки**, очевидные или, напротив, мало заметные. К очевидным ошибкам относятся неверное указание номиналов или наименований радиоэлементов.



### ПРИМЕЧАНИЕ.

*Очень часты ошибки в обозначениях номиналов. На удивление, часто даже многие умудренные опытом специалисты не замечают различия между мОм и МОм, мГц и МГц и т.д. Между тем, разница в этих примерах составляет 9 порядков!*

Напомню, что п — это пико ( $10^{-12}$ ); н — нано ( $10^{-9}$ ); мк — микро ( $10^{-6}$ ); м — милли ( $10^{-3}$ ); к — кило ( $10^3$ ); М — мега ( $10^6$ ); Г — гига ( $10^9$ ) и т. д.

Заметить такую ошибку несложно. В схемах с использованием КМОП-микросхем вряд ли используются резисторы сопротивлением, **например**, 1 мОм (1 миллиом,  $10^{-3}$  Ом). Скорее всего, речь идет о номинале 1 МОм (1 мегаом,  $10^6$  Ом). Также сомнительно, что собираемое вами устройство будет генерировать сигнал, частотой, **например**, 1 мГц (1 миллигерц,  $10^{-3}$  Гц). Скорее всего, речь идет о частоте 1 МГц (1 мегагерц,  $10^6$  Гц).

**Новичок:** *Заметьте, что сокращения и обозначения, производные от фамилий корифеев электроники (Ом, Фарадей, Генри) пишутся обязательно с большой (заглавной) буквы после цифры, соответственно, Ом, Ф, Гн. А в остальных случаях (после слова) они пишутся с маленькой буквы и полностью, например, «несколько килоом», «единицы миллиампер».*

Особенно было забавно услышать когда-то из уст компьютерного «гения» хвастливую фразу: «У моей видеокарты память 512 миллибайт» (т. е. 0,512 байт, конечно же, должно быть мегабайт, 512 МБ, байт — это единица хранения и обработки цифровой информации).

Очень часто на схемах цифровой техники не приводят обозначений источников питания, считая «по умолчанию», что это и так всем понятно.

**Новичок:** *Заметил, что часто не указывают номера выводов микросхем, полагая, что все поголовно наизусть знают цоколевки всех микросхем в мире.*

Точно! Приведу в этой связи пример из собственного опыта. Свыше полувека назад автор этих строк, ученик шестого класса, раздобыл в библиотеке книгу весьма популярного донине автора и решил собрать свой первый детекторный радиоприемник.

Для этого ему удалось найти радиолампу 2П1П, обмотку с проводом, помятый конденсатор переменной емкости и головные телефоны ТОН-1. Сборка «шедеврального» приемника проводилась на куске фанеры, в котором были понатыканы шилом отверстия под ножки радиолампы.

Паяльник мощностью 0,1 кВт тоже нашелся, но поскольку он категорически отказывался паять без канифоли и припоя, пришлось использовать скрутки. В качестве антенны был использован отрезок провода, а вот с заземлением дело обстояло гораздо хуже. Его просто не было.

В итоге радиоприемник так и не подал признаков жизни. Причин его молчания, как выяснилось впоследствии, было предостаточно.

**Во-первых**, автор знаменитой книги не показал на схеме, что для работы лампы необходимо подать на ее нить накала и в цепь анода питание.

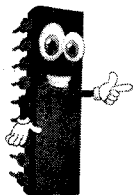
**Во-вторых**, провод, которым была намотана катушка индуктивности, не имел изоляции.

**В-третьих**, пластины конденсатора переменной емкости безбожно замыкали.

**В-четвертых**, цвет внутреннего покрытия радиолампы почему-то сменился с блестяще-черного на белый (в радиолампу через трещину в стекле натек воздух).

**В-пятых...** Далее перечислять не стоит. Правда, уже к лету следующего, 1965 года, у автора работал простой и надежный регенеративный ламповый приемник, а также рефлексный транзисторный радиоприемник по схеме 1-V-2.

Столь пространственное описание собственного первого неудачного опыта приведено не случайно. Нет ничего лучше, чем учитывать ошибки других людей и учиться на них.

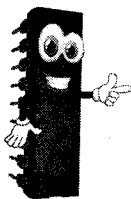


### ПРИМЕЧАНИЕ.

*Про пайку и о правилах ее выполнения писать не буду. Будем предполагать, что читатель в совершенстве овладел этим искусством, тренируясь под руководством более опытного товарища.*

**Перед сборкой** схемы желательно воспользоваться дополнительными источниками информации. Для этого есть книги, Интернет, помощь друзей и старших товарищей, специалистов.

**Для начала** стоит внимательно изучить схему, приводимую на страницах журнала или книги: имеется ли там источник питания, правильно ли указана его полярность и величина напряжения, правильно ли указана цоколевка микросхемы, правильно ли подводится питание к ее ножкам.



### СОВЕТ.

*При сборке конструкции лучше не использовать бывшие в употреблении детали (по меньшей мере, на первых порах). Деталь не должна иметь следов подгорелости, перегрева, вздутий или иных визуально заметных отклонений от нормы.*

Если нет детали нужного номинала, ее, чаще всего без проблем, можно заменить иной деталью близкого номинала, либо выполнить из двух-трех других, соединенных параллельно или последовательно.

Напомним, что если соединить **последовательно** два резистора, то итоговое сопротивление такой сборки будет равно

сумме сопротивлений этих резисторов. **Например**, необходим резистор сопротивлением 5,1 кОм, имеются резисторы 2 кОм и 3 кОм, их последовательное соединение обеспечит сопротивление  $2 + 3 = 5$  кОм. Такой же результат можно получить, соединив последовательно резисторы  $3,9 + 1,2 = 5,1$  кОм;  $2,4 + 3,6 = 5$  кОм;  $4,3$  кОм +  $750$  Ом =  $5,05$  кОм и т. д. То же относится к конденсаторам: при **параллельном** соединении конденсаторов их емкости складываются.

При **последовательном** соединении двух конденсаторов емкостью  $C_1$  и  $C_2$  их итоговую емкость  $C_{\text{общ.}}$  можно вычислить

$$\text{по формуле } C_{\text{общ.}} = \frac{C_1 \cdot C_2}{C_1 + C_2}.$$

При **параллельном** соединении двух резисторов сопротивлением  $R_1$  и  $R_2$  их итоговое сопротивление  $R_{\text{общ.}}$  можно вычис-

$$\text{лить по формуле } R_{\text{общ.}} = \frac{R_1 \cdot R_2}{R_1 + R_2}.$$

Стоит сказать, что схемы, как правило, остаются работоспособными даже в том случае, если номиналы установленных в них деталей будут отличаться от рекомендованных значений на десятки процентов.

Транзисторы, особенно перечисленные в настоящем издании, если не удастся найти точно такие, которые рекомендованы схемой, без проблем можно заменить их многочисленными аналогами, перечень которых легко найти в справочниках или на сайтах Интернет.

Микросхемы также часто можно заменить отечественными или зарубежными аналогами. Отдельные логические элементы, при наличии некоторого опыта, можно синтезировать из набора других, более доступных логических элементов.

Монтаж и пайка интегральных микросхем допускается только при отключенном источнике питания.

Для проведения экспериментов микросхемы не впаивают, а используют специальные панельки, облегчающие замену микросхем.

КМОП-микросхемы, несмотря на элементы диодно-стабилитронной защиты их входов и выходов, чувствительны к разрядам статического электричества, поэтому при работе с



ними следует заземлять жало паяльника и тело человека при помощи специальных браслетов.

Перегрев микросхем при пайке может стать причиной их выхода из строя или ухудшения эксплуатационных свойств. По этой причине длительность пайки одного вывода не должен превышать 5 с, а промежуток времени между пайками выводов одной микросхемы — не менее 30 с.

Для пайки лучше использовать паяльную станцию с возможностью регулировки и поддержания стабильной температуры жала паяльника.

Для пайки используют припой с температурой плавления не выше 260 °С, флюс — нейтральный.

Микросхемы рекомендуется паять за кончики выводов, вставляя выводы в монтажные отверстия не до упора, а лишь до выхода со стороны пайки на 0,5...0,8 мм, что облегчит их демонтаж и уменьшит вероятность замыканий в двусторонних платах.

При демонтаже микросхем для удаления избытка припоя используют отсосы припоя, либо экранную оплетку кабелей, способную «впитать» излишки припоя. Возможно также использование специальных фенов или плоских нагревательных элементов, обеспечивающих равномерный прогрев печатной платы без перегрева ее элементов.

При монтаже нескольких микросхем вначале припаивают первый вывод первой микросхемы, затем первый вывод второй и т. д., затем второй вывод первой микросхемы, второй вывод второй и т. д. Благодаря этому микросхемы не перегреваются.

Неиспользуемые выводы микросхем следует подключать к плюсовой шине питания: для ТТЛ-микросхем через резистор сопротивлением 1...1,5 кОм, для КМОП-микросхем — непосредственно.

Монтаж микросхем может быть выполнен печатным способом или проводами. При монтаже проводами лучше использовать провод МГТФ сечением 0,07...0,1 мм<sup>2</sup> или одножильный луженый провод 0,25...0,35 мм. На вывод микросхемы наматывают 1–1,5 витка провода, а затем производят пайку. Это

позволяет неоднократно производить перепайки проводов в процессе наладки устройства.

Для улучшения помехозащищенности между шинами питания следует устанавливать конденсаторы типов КМ-6, К10-7, К10-17 емкостью 0,047...0,15 мкФ из расчета один конденсатор на два-три корпуса микросхем. Особое внимание следует уделять обеспечению помехоустойчивости устройств, имеющих в своем составе микросхемы памяти — триггеры, счетчики и т. п.

Соединительные проводники должны иметь малую индуктивность — длину не более 20...30 см. Для передачи сигнала на большее расстояние используют витые пары. Два провода скручивают вместе, по одному из них подают сигнал, а второй соединяют с общим проводом с обоих концов. Целесообразно оба конца сигнального провода подключить к плюсовой шине через резисторы сопротивлением 1 кОм (для ТТЛ-микросхем) или 100 кОм (для КМОП-микросхем). Длина проводников витой пары может быть 1,5...2 м.

## СПИСОК ЛИТЕРАТУРЫ И РЕСУРСОВ ИНТЕРНЕТ

1. BarGraph de Leds usando 4069. <http://blog.novaeletronica.com.br/bar-graph-de-leds-usando-4069/>
2. *Chenier G.* Configurable logic gates' Schmitt inputs make versatile monostables // EDN. — 2005. — № 5. — P. 94–96.
3. Circuito do Jogo de Velocidade. <http://blog.novaeletronica.com.br/circuito-do-jogo-de-velocidade/>
4. DV-триггер. <http://entersait.ru/logikalelement/dvtrigger.html>
5. Farnell Semiconductor Data CD-ROM. Vol. 1 & 2; [www.farnell.com](http://www.farnell.com)
6. <http://www.gaw.ru/>
7. *Reichel J.* CMOS-IS als analoge NF-Schaltung // Funkamateur. — 1982. — Bd. 31. — H. 8. — S. 381, 382.
8. *Scarborough T.* Theremin Is Alive and Well // Elektor Electronics. — 2008. — № 12. — P. 15 (вкладка).
9. *Shustov M.A., Shustov A.M.* Sleep Generator — sea sounds from a box // Elektor. — <http://www.elektor.com/post52-en>
10. *Škoda P.* Jednoduchý imitátor policajných majákov // Praktická elektronika. Amatérské Radio. — 2017. — № 1. — P. 7.
11. *Subhajit Das, Sandip Bhattacharya, Debaprasad Das.* Design of Digital Logic Circuits using Carbon Nanotube Field Effect Transistors // International Journal of Soft Computing and Engineering (IJSCE). — 2011. — V. 1, Iss. 6, December. — P. 173–178.
12. Аналоговые и цифровые интегральные микросхемы // под ред. *С.В. Якубовского.* — М.: Радио и связь, 1984. — 432 с.
13. *Апрелев Э.* По мановению руки // Моделист-конструктор. — 1992. — № 6. — С. 28–30.
14. Асинхронные счетчики. [http://life-prog.ru/1\\_39951\\_asinhronnie-schetchiki.html](http://life-prog.ru/1_39951_asinhronnie-schetchiki.html)
15. *Батушев В.А., Вениаминов В.Н., Ковалев В.Г., Лебедев О.Н., Мирошниченко А.И.* Микросхемы и их применение. — М.: Радио и связь, 1983. — 272 с.
16. *Браницкий А.Г.* Электромузыкальный инструмент начинающего радиолюбителя // Радиолюбитель. — 2002. — № 11. — С. 3–5.

17. Булычев А.Л., Галкин В.И., Прохоренко В.А. Аналоговые интегральные схемы: Справочник. — Минск: Беларусь, 1993. — 382 с.

18. Вениаминов В.Н., Лебедев О.Н., Мирошниченко А.И. Микросхемы и их применение. — М.: Радио и связь, 1989. — 240 с.

19. Внутреннее устройство цифровых микросхем ТТЛ. <http://www.electronicblog.ru/cifrovaya-sxemotexnika/primenenie-cifrovyx-mikrosxem.html>

20. Демультимплексор. <http://literaturki.net/elektronika/cifrovaya-shemotexnika1/157-demultipleksory.html>

21. Димитрова М.И., Ванков И.Д. CMOS интегрални схеми. Част 1. — София: Техника, 1987. — 390 с.

22. Как работает триггер. [http://www.texnic.ru/tools/cif\\_ms/5.html](http://www.texnic.ru/tools/cif_ms/5.html)

23. Логический элемент в линейном режиме. <http://www.electronicblog.ru/cifrovaya-sxemotexnika/primenenie-cifrovyx-mikrosxem.html>

24. Маломощный усилитель низкой частоты на одной «цифровой» микросхеме. Low power amplifier of low frequencies on one digital chip. <http://mtaalamu.ru/blog/644.html>

25. Микросхемы мультиплексоры. <http://www.electronicblog.ru/cifrovaya-sxemotexnika/mikrosxemy-multipleksory.html>

26. Микросхемы счетчики. <http://www.electronicblog.ru/cifrovaya-sxemotexnika/mikrosxemy-schyotchiki.html>

27. Микушин А.В. Цифровые устройства и микропроцессоры. — СПб.: БХВ-Петербург, 2010. — 832 с.

28. Мультиплексоры. <http://literaturki.net/elektronika/cifrovaya-shemotexnika1/156-multipleksory-demultipleksory.html>

29. Назначение и принцип работы микросхем дешифраторов. <http://poznayka.org/s72323t1.html>

30. Наумкина Л.Г. Цифровая схемотехника. — М.: Изд-во «Горная книга», Изд-во МГГУ, 2008. — 308 с.

31. Нечаев И.А. Конструкции на логических элементах цифровых микросхем. — М.: Радио и связь, 1992. — 120 с.

32. Нечаев И.А. Музыкальный светофон // Радио. — 2002. — № 5. — С. 49–50.

33. *Нечаев И.А.* Сенсорный выключатель // Радио. — 1989. — № 4. — С. 62–63.
34. *Нечаев И.А.* Сенсорный пульт управления // Радио. — 1985. — № 1. — С. 49.
35. *Нечаев И.А.* Электромзыкальный инструмент «Светофон» // Радио. — 1990. — № 1. — С. 60–61.
36. *Новиков Ю.В.* Основы цифровой схемотехники. Базовые элементы и схемы. Методы проектирования. — М.: Мир, 2001. — 379 с.
37. *Онисенко Г.П.* Простые конструкции на логической микросхеме К561ЛА7 (К176ЛА7) // Радиоконструктор. — 2000. — № 3. — С. 22.
38. *Опадчий Ю.Ф., Глудкин О.П., Гуров А.И.* Аналоговая и цифровая электроника. — М.: Горячая Линия — Телеком, 1999. — 768 с.
39. Основы цифровой электроники. <http://www.electronicblog.ru/cifrovaya-sxematexnika/osnovy-cifrovoy-elektroniki-vvedenie.html>
40. *Пономарев Л.Д., Евсеев А.Н.* Конструкции юных радиолюбителей. — М.: Радио и связь, 1989. — 128 с.
41. Применение шифраторов и дешифраторов. <http://www.electronicblog.ru/cifrovaya-sxematexnika/primenenie-shifраторov-i-deshifраторov.html>
42. Применение элементов «Исключающее ИЛИ». <http://www.kondratev-v.ru/logicheskie-sxemy/6434.html>
43. Разработки кружка радиоэлектроники // Радиолюбитель. — 1998. — № 10. — С. 15–16.
44. Разработки кружка радиоэлектроники // Радиолюбитель. — 1998. — № 9. — С. 16.
45. Регистры. <http://3ys.ru/osnovy-tsifrovoy-i-vychislitelnoy-tekhniki/registry.html>
46. Регистры. <http://www.electronicblog.ru/cifrovaya-sxematexnika/parallelnye-i-posledovatelnye-registry.html>
47. Синхронные счетчики. [http://life-prog.ru/1\\_39953\\_lektsiya-sinhronnie-schetchiki.html](http://life-prog.ru/1_39953_lektsiya-sinhronnie-schetchiki.html)
48. Синхронные счетчики с асинхронным переносом. [http://mculab.ru/view\\_article.php?id=85](http://mculab.ru/view_article.php?id=85)

49. Схема полицейской мигалки. <http://kazus.ru/shemes/showpage/0/1034/1.html>
50. *Таранов Н.* Бесконтактные датчики приближения // Радио. — 2004. — № 8. — С. 30.
51. *Ткаченко Ф.А.* Техническая электроника. — Минск: Дизайн ПРО, 2000. — 352 с.
52. Триггер Шмитта. <http://www.electronicblog.ru/cifrovaya-sxematexnika/trigger-shmitta.html>
53. Триггеры: RS, JK, D, T, принцип действия, видео, практическое применение. <http://44kw.com/blogs/school/2306-trigger-yrs-jk-d-t-printsip-deistviya-video-prakticheskoe-priminenie>
54. Устройство и принцип работы JK-триггера. <http://go-radio.ru/jk-trigger.html>
55. *Холодов М.* «Многоголосый» имитатор звуков // Радио. — 1987. — № 7. — С. 34.
56. Цифровые устройства последовательностного типа. [http://www.plam.ru/radioel/lekcii\\_po\\_shemotehnike/p6.php](http://www.plam.ru/radioel/lekcii_po_shemotehnike/p6.php)
57. *Чье Ен Ун.* Электроника. Цифровые элементы и устройства. — Хабаровск: Изд-во Хабар. гос. техн. ун-та, 2002. — 97 с.
58. *Шило В.Л.* Популярныe цифровые микросхемы. — М.: Радио и связь, 1989. — 352 с.
59. Шифраторы, дешифраторы и преобразователи кодов, принцип работы. <http://pue8.ru/silovaya-elektronika/907-shifratory-deshifratory-i-preobrazovateli-kodov.html>
60. *Шустов М.А.* Звукоcигнальные охранные устройства // Радиолюбитель. — 1997. — № 1. — С. 28–29.
61. *Шустов М.А.* Коммутатор частотозадающих цепей // Радиолюбитель. — 1993. — № 8. — С. 23.
62. *Шустов М.А.* Логические элементы «ТОЛЬКО ОДИН ИЗ ВСЕХ» // Радиолюбитель. — 2017. — № 3. — С. 6–7.
63. *Шустов М.А.* Многодиапазонный КМОП-генератор прямоугольных импульсов // Радиоаматор. — 2017. — № 5–6. — С. 39.
64. *Шустов М.А.* Основы силовой электроники. — СПб.: Наука и Техника, 2017. — 336 с.
65. *Шустов М.А.* Практическая схемотехника. 450 полезных схем. — М.: Altex-A, 2001. — Кн. 1. — 352 С. (I изд.); 2003 (II изд.); М.: Додэка-XXI–Altex, 2007. — 360 С. (II изд.).

66. Шустов М.А. Реверсивные регенераторы логического уровня // Радиомир. — 2011. — № 4. — С. 14–15.
67. Шустов М.А. Сирены личной охраны // Радиолобитель. — 1995. — № 3. — С. 18–19.
68. Шустов М.А. Схема MultiVOX для трансивера // Радиолобитель. — 1993. — № 11. — С. 35–37.
69. Шустов М.А. Схемотехника. 500 устройств на аналоговых микросхемах. — СПб.: Наука и Техника, 2013. — 352 с.
70. Шустов М.А. Устройство музыкального сопровождения // Радиолобитель. — 1997. — № 9. — С. 28–29.
71. Шустов М.А. Элементы бесприоритетной логики // Автоматика, связь, информатика. — 2000. — № 3. — С. 44.
72. Шустов М.А. Устройство для получения «серебряной воды» // Радиоконструктор. — 2000. — № 8. — С. 23–24.
73. Яворский В. Металлоискатель на микросхеме // Радио. — 1989. — № 8. — С. 65–66.