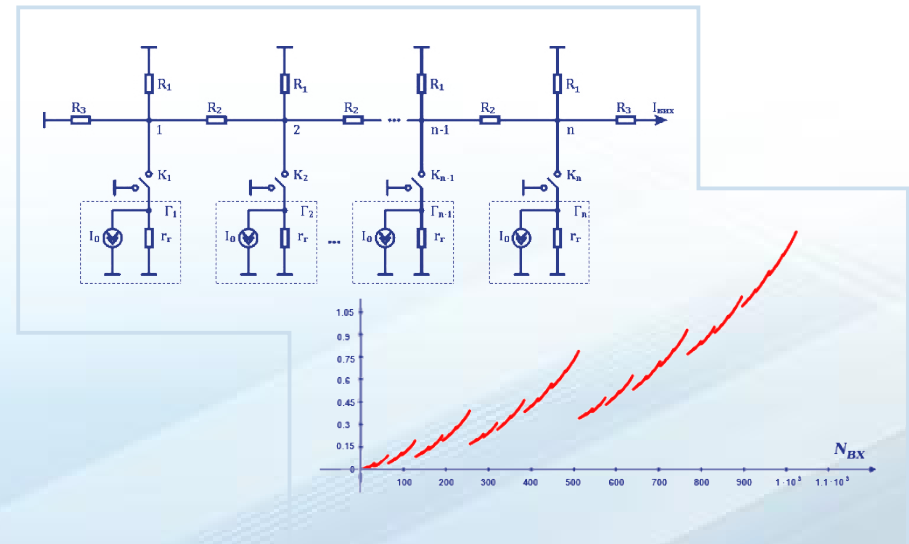


О. Д. Азаров, М. Р. Обертюх

**ВИСОКОЛІНІЙНЕ НАДЛИШКОВЕ
ЦИФРОАНАЛОГОВЕ ПЕРЕТВОРЕННЯ
З ВАГОВОЮ НАДЛИШКОВІСТЮ
НА ОСНОВІ ГЕНЕРАТОРІВ
ОДНАКОВИХ СТРУМІВ**



Міністерство освіти і науки України
Вінницький національний технічний університет

О. Д. Азаров, М. Р. Обертюх

**ВИСОКОЛІНІЙНЕ НАДЛИШКОВЕ
ЦИФРОАНАЛОГОВЕ ПЕРЕТВОРЕННЯ З
ВАГОВОЮ НАДЛИШКОВІСТЮ НА ОСНОВІ
ГЕНЕРАТОРІВ ОДНАКОВИХ СТРУМІВ**

Монографія

Вінниця
ВНТУ
2022

УДК 621.3
А 35

Рекомендовано до друку Вченою радою Вінницького національного технічного університету Міністерства освіти і науки України (протокол № 3 від 27 жовтня 2022 року)

Рецензенти:

В. М. Кичак, доктор технічних наук, професор

О. Н. Романюк, доктор технічних наук, професор

Азаров, О. Д.

А 35 Високочастотне надлишкове цифроаналогове перетворення з ваговою надлишковістю на основі генераторів однакових струмів : монографія / О. Д. Азаров, М. Р. Обертюх. – Вінниця : ВНТУ, 2022. – 156 с.

ISBN 978-966-641-915-9

У монографії розглянуто питання підвищення точності багаторозрядних струмових ЦАП за рахунок дотримання принципу суперпозиції у діапазоні вихідного сигналу, а також подальшого розвитку отримали методи підвищення точності двотактних підсилювачів постійного струму та буферів напруги, термостабільних джерел постійного струму та напруги. Книга розрахована на науковців, аспірантів та інженерів, які займаються розробкою аналогових вузлів високоточних аналого-цифрових перетворювачів.

УДК 621.3

ISBN 978-966-641-915-9

© О. Д. Азаров, М. Р. Обертюх, 2022

ЗМІСТ

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ.....	5
ВСТУП.....	6
РОЗДІЛ 1 АНАЛІЗ СУЧАСНИХ ПІДХОДІВ, ЩОДО ПОБУДОВИ АНА–ЛОГОВОЇ ЧАСТИНИ БАГАТОРОЗРЯДНИХ СТРУМОВИХ ЦАП.....	8
1.1 Методи структурно-функціональної організації аналогової частини сучасних ЦАП.....	8
1.1.1 ЦАП на основі резистивних матриць в прямому та інверсному вмиканні	18
1.1.2 ЦАП на основі генераторів розрядних струмів	20
1.2 Перетворювачі струм-струм і напруга-струм на основі ППС.....	24
1.3 Існуючі методи побудови термокомпенсованих джерел постійного струму і напруги.....	35
1.4 Аналіз методів побудови буферів напруги	40
РОЗДІЛ 2 МЕТОДИ ПОБУДОВИ БАГАТОРОЗРЯДНИХ ВИСОКО– ЛІНІЙНИХ СТРУМОВИХ ЦАП ІЗ ВАГОВОЮ НАДЛИШКОВІСТЮ.....	44
2.1 Математичні моделі похибок лінійності багаторозрядних ЦАП із підсумовуванням однакових струмів у вузлах резистивної матриці драбинкового типу	44
2.2 Метод підвищення лінійності багаторозрядних ЦАП на базі генераторів однакових струмів за рахунок дотримання принципу суперпозиції у діапазоні вихідного сигналу	48
2.3 Математичні співвідношення у резистивних матрицях із заданою ваговою надлишковістю для багаторозрядних ЦАП.....	62
РОЗДІЛ 3 МЕТОДИ ПОБУДОВИ АНАЛОГОВИХ ВУЗЛІВ БАГАТО– РОЗРЯДНИХ ВИСОКОЛІНІЙНИХ СТРУМОВИХ ЦАП.....	75
3.1 Високолінійні двотактні перетворювачі струм-струм і напруга-струм.....	75
3.2 Швидкодіючі двотактні буфери напруги	106
3.3 Термокомпенсовані джерела постійного струму і напруги кільцевого типу	114

РОЗДІЛ 4 РЕКОМЕНДАЦІЇ ЩОДО ПРАКТИЧНОЇ РЕАЛІЗАЦІЇ БАГА–ТОРОЗРЯДНИХ ВИСОКОЛІНІЙНИХ СТРУМОВИХ ЦАП ТА СИСТЕМ НА ЇХ БАЗІ	125
4.1 Аналогова частина багаторозрядних струмових ЦАП із ваговою надлишковістю	125
4.2 Високолінійний ЦА-нагромаджувач із ваговою надлишковістю на неточних елементах для генерування низькочастотних сигналів	129
4.3 Рекомендації з комп’ютерного моделювання аналогових вузлів ЦАП із ваговою надлишковістю	134
СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ	140

ПЕРЕЛІК УМОВНИХ ПОЗНАЧЕНЬ

ЦАП - цифро-аналоговий перетворювач

АЦП - аналого-цифровий перетворювач

ППС - підсилювач постійного струму

ДОН - джерело опорної напруги

ДОС - джерело опорного струму

ПВЗ - пристрій вибірки зберігання

ОП - операційний підсилювач

ТКН - температурний коефіцієнт напруги

ПНС - перетворювач напруга-струм

ПСС - перетворювач струм-струм

ВДК - вхідний двотактний каскад

ДПК - двотактний підсилювальний каскад

ДППС - двотактний підсилювач постійного струму

ВС - відбивач струму

ДБН - двотактний буфер напруги

ВСТУП

Аналого-цифрові перетворювачі та цифроаналогові перетворювачі утворюють клас перетворювачів форми інформації, вони використовуються в різних сферах людської діяльності. На теперішній час перетворювачі форми інформації застосовуються у складі різних систем, у системах з цифровими обчислювальними пристроями реалізують функції зв'язку з об'єктом, функції аналого-цифрових контролерів, аналого-цифрових інтерфейсів, аналого-цифрових спецпроцесорів, підсистем тестування, випробовування та регулювання параметрів і характеристик, збирання й оброблення вимірювальної інформації, аналізу і синтезу сигналів, тощо. До характеристик перетворювачів форми інформації висуваються серйозні вимоги – основні це точність і швидкодія. Вирішенням проблем підвищення точності і швидкодії плідно займалися наукові школи [1]-[8] А. І. Кондалєва, В. Б. Смолова, Є. І. Гітіса, П. П. Орнатського, Б. І. Швецького, О. П. Стахова, В. М. Шляндина, Ю. М. Туза та інші.

Традиційний спосіб вирішення проблеми підвищення точності і швидкодії перетворювачів форми інформації – застосування більш досконалої елементної бази. Перетворювачі форми інформації містять вхідні або вихідні канали перетворення аналогового сигналу, які включають в себе підсилювачі, аналогові комутатори та пристрої вибірки-зберігання. Дослідження в сфері підвищення їх точності та швидкодії посідають важливу роль в вирішенні вказаної проблеми. Також важливу роль займають дослідження в області підвищення точності і стабільності джерел опорного струму та напруги, які виступають в якості універсальної міри в перетворювачах форми інформації. Також значну нішу посідають дослідження, пов'язані з вирішенням проблем комплексного підвищення як точності, так і швидкодії шляхом уведення в проектовані пристрої надлишковості у формі надлишкових позиційних систем числення. Актуальність досліджень у цій галузі підтверджується позитивними практичними результатами, отриманими, наприклад, в Вінницькому національному темничному університеті науковими школами О. П. Стахова та О. Д. Азарова. Актуальність теми дисертаційного дослідження відповідає основним напрямкам розвитку науки затвердженим Законом України «Про пріоритетні напрями розвитку науки і техніки» від 16.01.2016 № 2623-14.

Метою дослідження викладеного в цій роботі було підвищення лінійності багаторозрядних надлишкових ЦАП на базі генераторів однакових струмів за рахунок дотримання принципу суперпозиції ваг розрядів у діапазоні вихідного сигналу, а також використання інших аналогових вузлів з підвищеною лінійністю (двотактних підсилювачів постійного струму та двотактних буферів напруги, термостабільних джерел постійного струму та напруги).

РОЗДІЛ 1 ОГЛЯД СУЧАСНИХ ПІДХОДІВ, ЩОДО ПОБУДОВИ АНАЛОГОВОЇ ЧАСТИНИ БАГАТОРОЗРЯДНИХ СТРУМОВИХ ЦАП

1.1 Методи структурно-функціональної організації аналогової частини сучасних ЦАП

Перетворення між аналоговими й цифровими величинами – основна операція в обчислювальних і керуючих системах, оскільки фізичні параметри, такі як температура, переміщення, напруга, аудіо і т.п., є аналоговими, а методи обробки, обчислення й прийняття керуючих рішень – цифровими. ЦАП і АЦП є важливою частиною технологій, що стали доступними й широко поширилися в епоху цифрової революції. Іншими словами сучасна технічна система повинна зчитувати інформацію, що приходить із навколишнього світу і перебуває в аналоговій формі, та перетворювати її в цифровий вигляд. У цифровому вигляді інформація обробляється, перетворюється, та приймаються керуючі рішення. Потім інформація знову перетворюється в аналогові величини здатні впливати на навколишній світ або сприйматися людиною.

Цифро-аналоговий перетворювач (ЦАП) – пристрій для перетворення цифрового (звичайно двійкового) коду в аналоговий сигнал (струм, напругу та ін.).

Цифро-аналоговий перетворювач виконує функцію, зворотну функції АЦП. Кожному вхідному кодовому слову k , ставиться у відповідність однозначно зв'язане з ним значення вихідного аналогового сигналу $A(k)$. Якщо вхідне слово представлене у формі позиційного двійкового коду, то номінальну функцію перетворення ЦАП можна записати у вигляді [9]

$$A(k) = Q \cdot \sum_{i=1}^n a_i 2^{i-1}, \quad (1.1)$$

де Q - коефіцієнт (чутливість) перетворення; n - розрядність вхідного кодового слова; $a_i \in \{0,1\}$ – значення i -го розряду кодового слова; 2^{i-1} – ваги розрядів кодового слова. Даний вираз може застосовуватись тільки до лінійних ЦАП.

Цифро-аналогові перетворювачі являють собою клас пристроїв, що мають надзвичайно широкий спектр застосувань. Тут особливо варто відзначити використання ЦАП як функціонального блоку АЦП, де він відіграє значною мірою роль аналогового сигналу, що перетворюється, який керується кодом, сформованим на виході АЦП, і розташовується в ланцюзі зворотного зв'язку. Як самостійне обладнання ЦАП широко використовуються у вимірювальній і обчислювальній техніці, системах передачі, зберігання й відображення інформації (телебачення, радіозв'язок і радіомовлення, телефонія, відеозапис і звукозапис тощо), а також у системах керування технологічними процесами.

У теперішній час ЦАП в основному створюються з використанням таких принципів рис. 1.1:

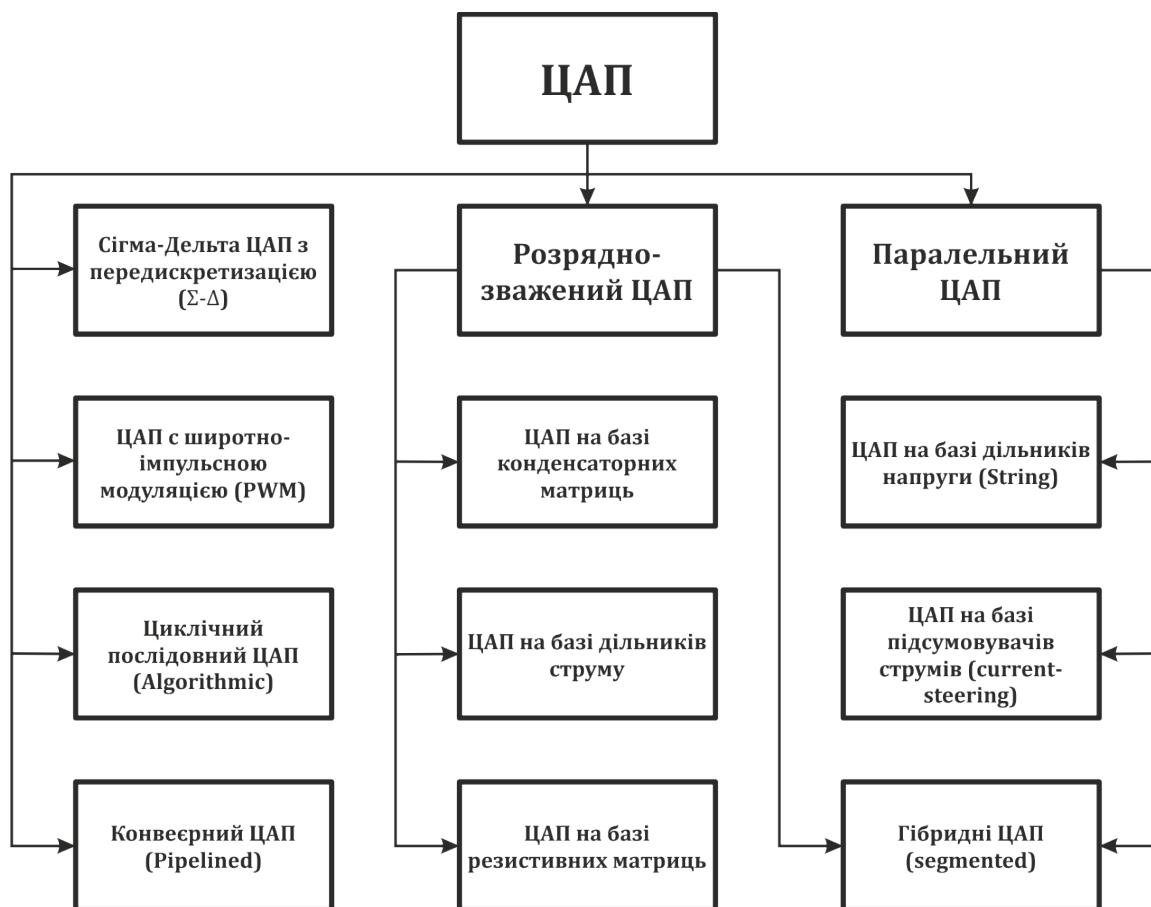


Рисунок 1.1 – Класифікація ЦАП

Паралельні ЦАП можуть будуватися як дільники опорної напруги або як суматори одиничних струмів. Паралельний ЦАП на рис. 1.2 а містить резистивний сходовий дільник для формування кожного можливого значення напруги на виході ЦАП, n -розрядна версія цього ЦАП

складається з $2n$ однакових послідовно з'єднаних резисторів (R) для формування $2n$ значень напруги й $2n$ ключів для підключення їх до виходу ЦАП. За допомогою дешифратора потрібне значення напруги підключається на вихід ЦАП. Ця архітектура відрізняється гарною монотонністю й лінійністю, а також у зв'язку з тим, що в момент перемикання працюють тільки два ключі, у такій архітектурі рідко відбуваються викиди, крім того, викиди не залежать від коду.

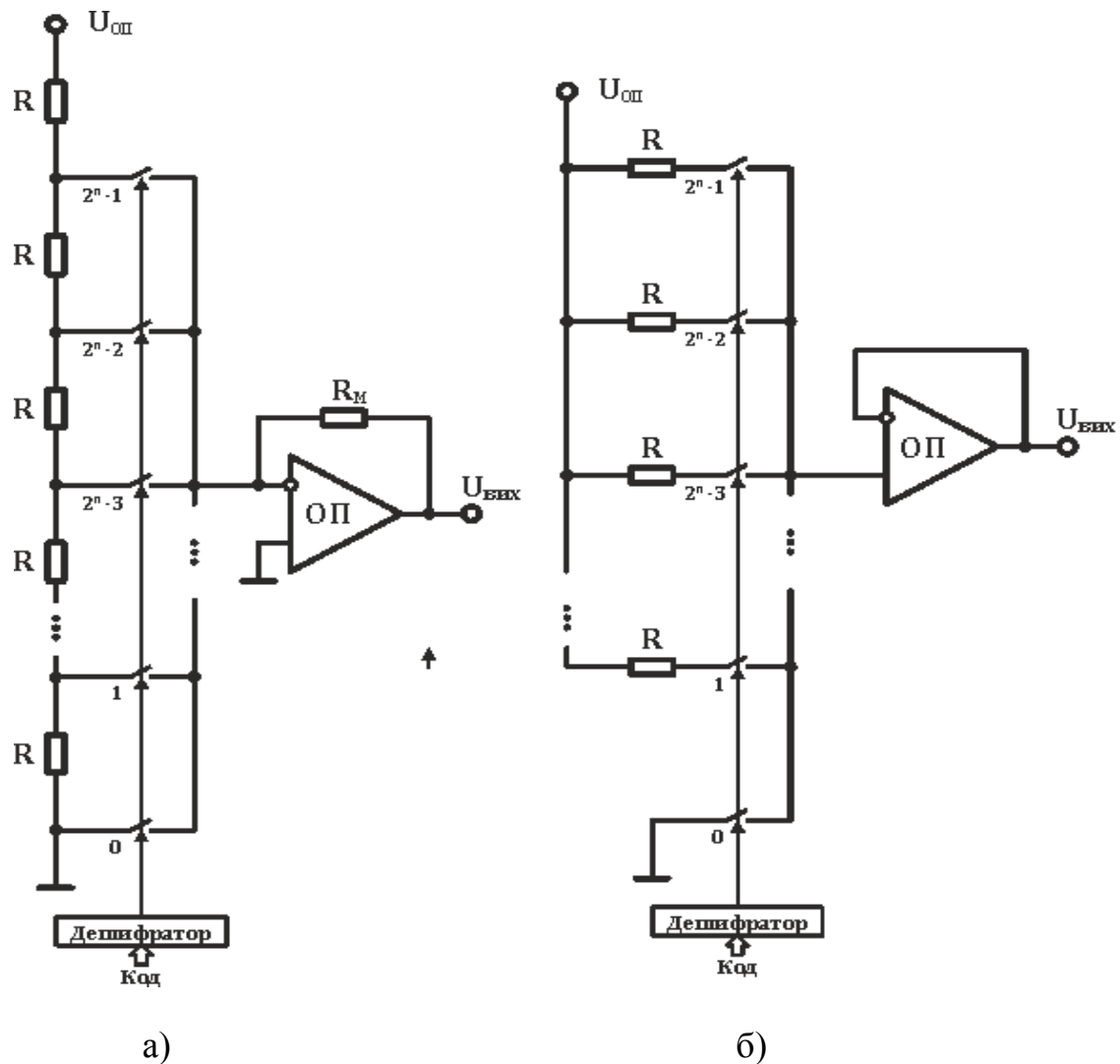


Рисунок 1.2 – Паралельний ЦАП на основі: а) дільника напруги; б) суматора струмів

Паралельний ЦАП на рис. 1.2 б містить набір одиничних джерел струму. n -розрядна версія цього ЦАП складається з $2n$ однакових джерел струму, реалізованих за допомогою резисторів (R) і $2n$ ключів для підключення їх до виходу ЦАП. За допомогою дешифратора потрібна кількість джерел струму підключається на вихід ЦАП. Ширше

використовується варіант такого ЦАП з перемиканням струму між двома лініями, одна з яких або заземлена або використовується як вихід, що інвертує, тому що перемикання струму між двома виходами не перериває його й тому рідше викликає викиди. Проте, час устанавлення таких ЦАП сильно різниться для початкового й кінцевого значень кодів. Іноді такі ЦАП називають струнними, строковими або термометричними. Це швидка й високоточна архітектура. Основний недолік паралельного ЦАП полягає у великій кількості резисторів і ключів, необхідних для досягнення високої роздільної здатності.[9], [10]

Розрядно-зважений ЦАП містить окремі вагові електричні компоненти для кожного біта коду, підключені до точки підсумовування, зазвичай до операційного підсилювача. Кожний компонент має значення ступеня α , де $\alpha = U_i/U_{i-1}$ – співвідношення ваг двох сусідніх вагових компонентів, з найбільшим струмом або напругою в самому старшому розряді. Сума цих точних вагових напруг або струмів дає вихідне значення аналогової величини. Це один з найшвидших методів перетворення, але він характеризується значними похибками через високу точність, необхідну для формування кожної окремої вагової напруги або струму. Це найбільше широко розповсюджена архітектура ЦАП.

Найчастіше розряднозважені ЦАП будуються з використанням резистивних матриць (рис. 1.3). Резистивні матриці показані в прямому включенні, електронні ключі перемикають напруги. Найпростішою резистивною матрицею є матриця зважених резисторів, показана на рис. 1.3 а. Номінали вагових резисторів R_{P_i} й кінцевого резистора R_∞ будуть становити [11], [12]:

$$R_{P_i} = \alpha^{n-i} \cdot R, \quad R_\infty = \alpha^{n-i} \cdot (\alpha - 1) \cdot R. \quad (1.2)$$

У випадку $\alpha=2$ (двійкова система числення):

$$R_{P_i} = 2^{n-i} \cdot R, \quad R_\infty = 2^{n-i} \cdot R. \quad (1.3)$$

Перевагами матриць даного типу є простота й відсутність взаємовпливу між резисторами і як наслідок простота підстроювання, а недоліком резистивних матриць даного типу є великий діапазон необхідних номіналів резисторів, співвідношення номіналів для двійково-зваженої матриці буде становити $R_{P_1}/R_{P_N}=2^{n-1}$, наприклад для 8-ми розрядного ЦАП це співвідношення буде становити 128, а для 16-ти розрядного 32768, у рамках інтегральної технології такий діапазон

номіналів резисторів неможливо реалізувати [13]-[15]. Таким чином матриця зважених резисторів може використовуватися тільки для реалізації ЦАП невисокої розрядності.

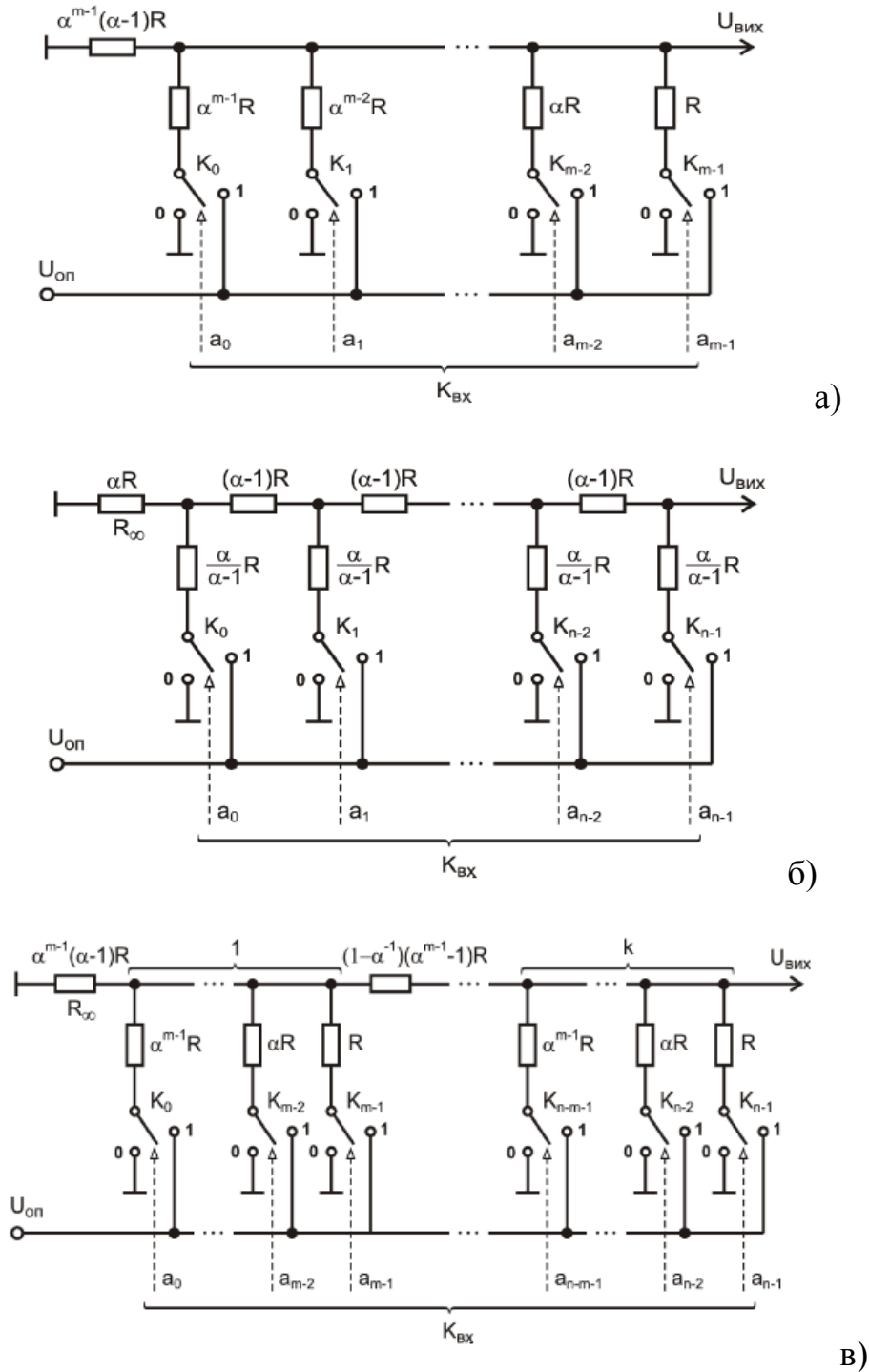


Рисунок 1.3 – ЦАП з дільником напруги на основі резистивних матриць у прямому включенні: а) вагового типу; б) $R-\alpha R$; в) секційного типу

Іншим варіантом резистивної матриці є матриця сходового типу, наведена на рис. 1.3 б. Номінали розрядних резисторів R_p , резисторів зв'язку $R_{зв}$ і кінцевого резистора R_∞ будуть становити [11], [12]:

$$R_p = \frac{\alpha}{\alpha - 1} \cdot R \quad R_{зв} = (\alpha - 1) \cdot R \quad R_\infty = \alpha \cdot R. \quad (1.4)$$

У випадку $\alpha=2$ (двійкова система числення):

$$R_p = 2 \cdot R \quad R_{зв} = R \quad R_\infty = 2 \cdot R. \quad (1.5)$$

Такий тип матриці називається R-2R і вона легко будується за допомогою резисторів одного номіналу й займає дуже невелику площу кристала. Недоліком ЦАП на базі матриці типу R-2R є вплив похибок у кожному резисторі на похибки всіх ваг розрядів, що ускладнює налаштування.

Комбінацією двох попередніх способів побудови резистивних матриць є матриця секційного типу, представлена на рис. 1.3 в. Вона складається із k секцій по m зважених резисторів. Номінали розрядних резисторів R_{pi} , резисторів зв'язку $R_{зв}$ і кінцевого резистора R_∞ будуть становити [11], [12]:

$$R_{pi} = \alpha^{m-i} \cdot R \quad R_{зв} = \frac{(\alpha - 1)}{\alpha} \cdot (\alpha^m - 1) \cdot R \quad R_\infty = \alpha^{m-1} \cdot (\alpha - 1) \cdot R. \quad (1.6)$$

У випадку $\alpha=2$ (двійкова система числення):

$$R_{pi} = 2^{m-i} \cdot R \quad R_{зв} = \frac{(2^m - 1)}{2} \cdot R \quad R_\infty = 2^{m-1} \cdot R. \quad (1.7)$$

Матриці цього типу поєднують у собі ряд вигід двох попередніх типів, зокрема невеликий діапазон необхідних номіналів резисторів і більшу простоту підстроювання матриці.

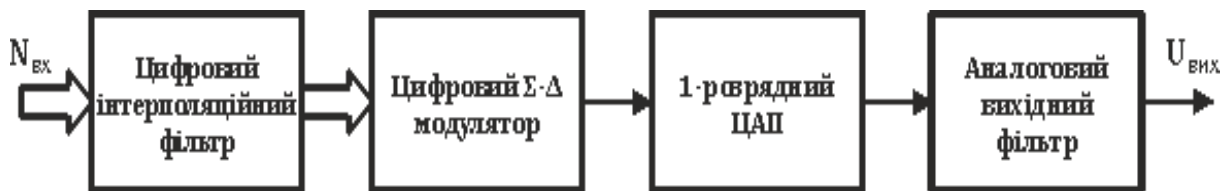
Також розряднозважені ЦАП можуть створюватися з використанням конденсаторних матриць [16]. Структури таких матриць аналогічні показаним на рис. 1.3, тільки замість резисторів використовуються конденсатори. Робота таких ЦАП основана на процесах перерозподілу зарядів. Їх недоліком є поступовий розряд конденсаторної матриці і виникнення похибки, що збільшується з часом, тому вони використовуються переважно в складі АЦП.

Також можлива побудова розряднозважених ЦАП на базі дільників струму, коли базовий струм ділиться навпіл, потім один з отриманих таким

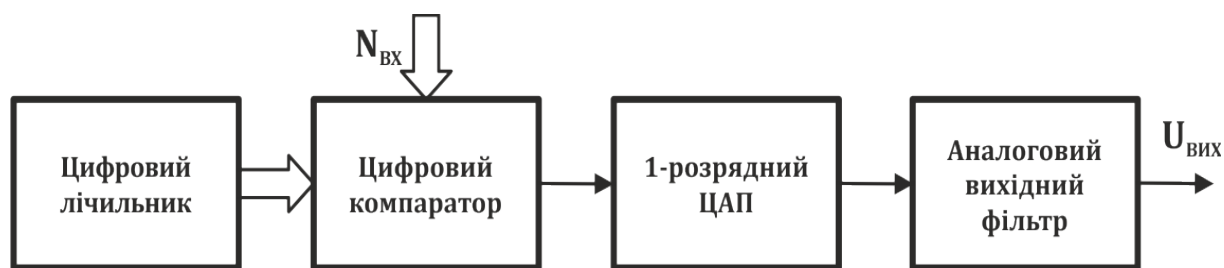
чином струмів знову ділиться навпіл і так далі, що дозволяє отримати набір двійковозважених струмів. Такі дільники можуть будуватися за допомогою біполярних або польових транзисторів.

Також широкого поширення нині набули так звані **сегментовані ЦАП**, коли в одному ЦАП комбінуються два, чи більше ЦАП одного або різних типів. На практиці один ЦАП працює зі старшими розрядами, інший з молодшими, а їх виходи підсумовуються. Найрозповсюдженішим є підхід, коли старші розряди формуються за допомогою паралельного струмового ЦАП, а молодші – двійково-зваженого струмового ЦАП на базі джерел та дільників струмів на польових транзисторах [9].

ЦАП з передискретизацією або **дельта-сигма ЦАП** показаний на рис. 1.4 а.



а)



б)

Рисунок 1.4 – Схеми ЦАП: а) однорозрядний Σ - Δ ЦАП;
б) ЦАП з ШІМ

Цей ЦАП складається з «інтерполяційного фільтра» (цифрова схема, яка приймає дані з низькою швидкістю, вставляє нулі з високою швидкістю, а потім застосовує алгоритм цифрового фільтра й виводить дані з високою швидкістю), Σ - Δ модулятора (який ефективно діє як фільтр нижніх частот для сигналу, але як фільтр верхніх частот для шуму квантування, і перетворює отримані дані у високошвидкісний потік бітів), та 1-бітного ЦАП, вихід якого перемикається між однаковими додатною й від'ємною опорними напругами. Вихідний сигнал фільтрується в зовнішньому аналоговому ФНЧ. Через високу частоту передискретизації складність ФНЧ

набагато менша, чим у випадку традиційної операції Найквіста. Такі ЦАП дозволяють досягати високої роздільної здатності в 24 розряди й співвідношення сигнал-шум в 110дБ [10], [16].

Широтно-імпульсний модулятор – найпростіший тип ЦАП. Стабільне джерело струму або напруги періодично вмикається на час, пропорційний цифровому коду, що перетворюється, далі отримана імпульсна послідовність фільтрується аналоговим фільтром нижніх частот. Такий спосіб часто використовується для управління швидкістю електромоторів. Схема ШІМ показана на рис. 1.4 б. Вона складається з циклічного лічильника, компаратора, який порівнює код на виході лічильника з вхідним кодом, співвідношення тривалості високого та низького логічного рівня на виході компаратора пропорційне вхідному коду, та 1-бітного ЦАП, вихід якого перемикається між однаковими додатною й від'ємною опорними напругами, Вихідний сигнал фільтрується в зовнішньому аналоговому ФНЧ [10].

Циклічний, або алгоритмічний ЦАП схема якого наведена на рис. 1.5 а.

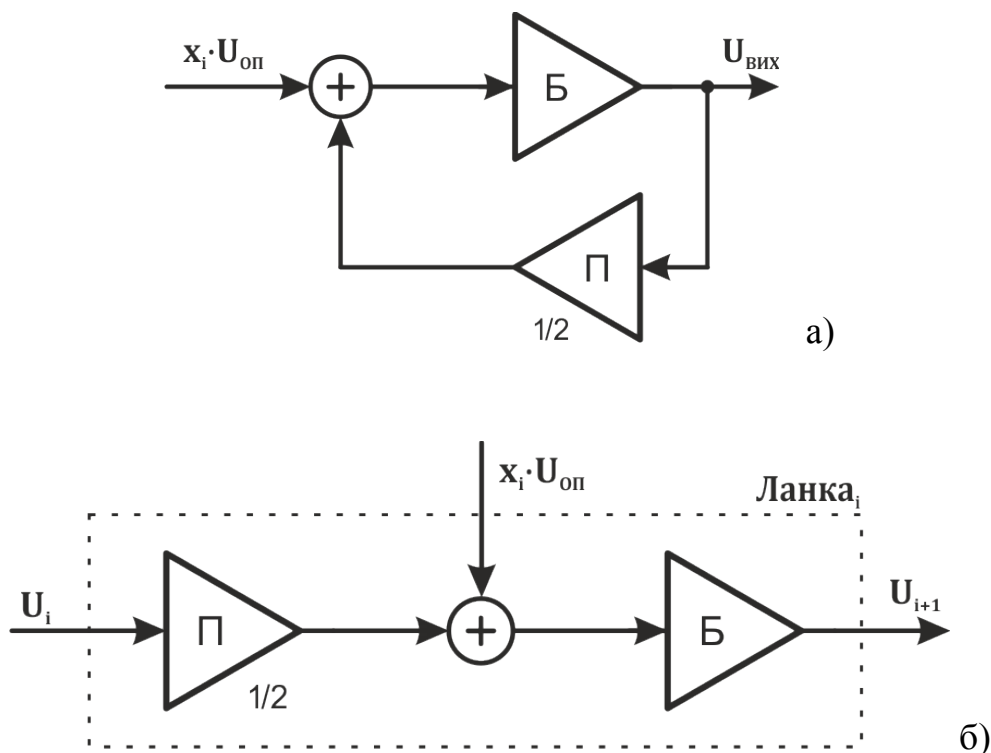


Рисунок 1.5 – Схеми ЦАП: а) циклічний ЦАП; б) конвеєрний ЦАП.

Цикл перетворення становить n кроків, де n – розрядність коду. Спочатку значення вихідного сигналу дорівнює нулю, перетворення починається з молодших розрядів. В кожному циклі попереднє значення

вихідного сигналу масштабується з коефіцієнтом 0,5 та підсумовується з $x_i \cdot U_{\text{оп}}$, де x_i – значення i -го біту вхідного коду, та запам'ятовується. Перевагою такого ЦАП є простота конструкції. Різновидом такого перетворювача є **конвеєрний ЦАП**, який складається з n ланок (рис. 1.5 б) і в якому одночасно перетворюється n різних кодів [9], [10].

На рис. 1.6 відображено положення традиційних архітектур ЦАП на діаграмі частота роботи – співвідношення сигнал/шум.

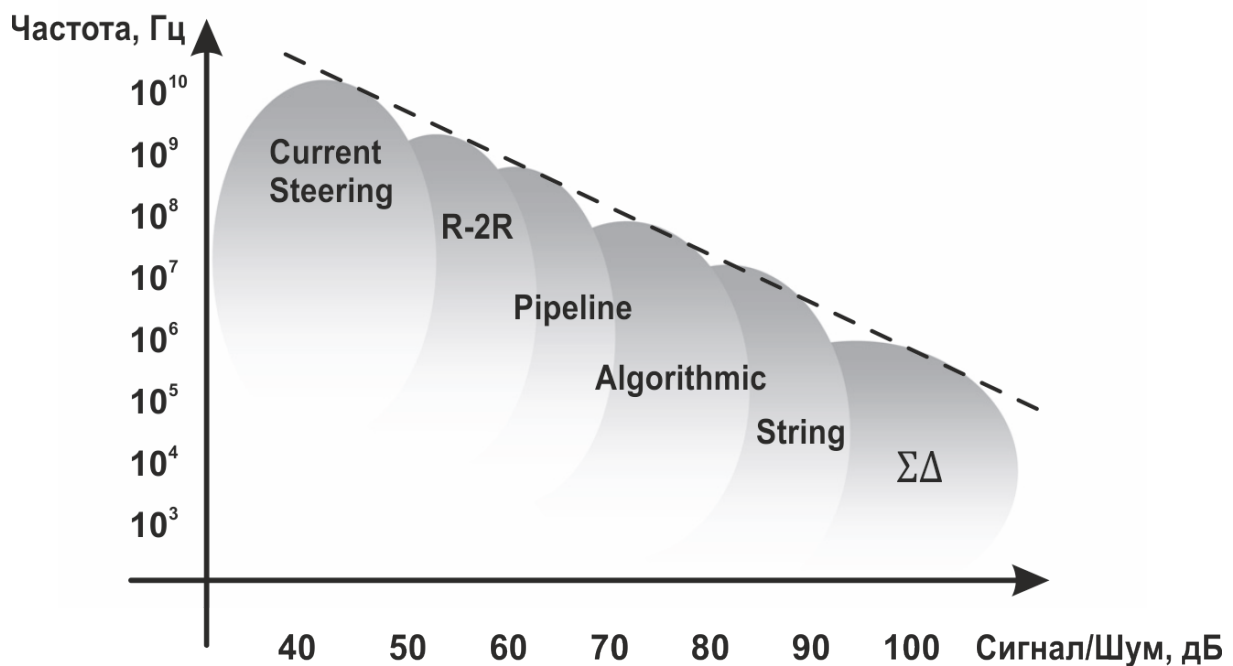


Рисунок 1.6 – Архітектури ЦАП на діаграмі частота роботи – співвідношення сигнал/шум

Функціонально-структурна організація сучасних розрядно-зважених ЦАП [17]-[25] показана на рис. 1.7:

БК – блок керування. Керує роботою всіх вузлів ЦАП.

ДОН – джерело опорної напруги. Точність опорної напруги прямо впливає на точність ЦАП. По суті $U_{\text{оп}}$ прямо впливає на похибку масштабу, і її похибка повинна бути менше 0,5 МЗР або $U_{\text{оп}}/2^{n+1}$. Тому багато ЦАП містять внутрішні прецизійні джерела опорної напруги.

АК – аналоговий комутатор. Ряд ЦАП використовується для виводу сигналу по багатьом незалежним аналоговим каналам. АК являє собою набір ключів, що підключають вихід пристрою до потрібного каналу. Ключі повинні вносити як можна менші статичні й динамічні похибки.

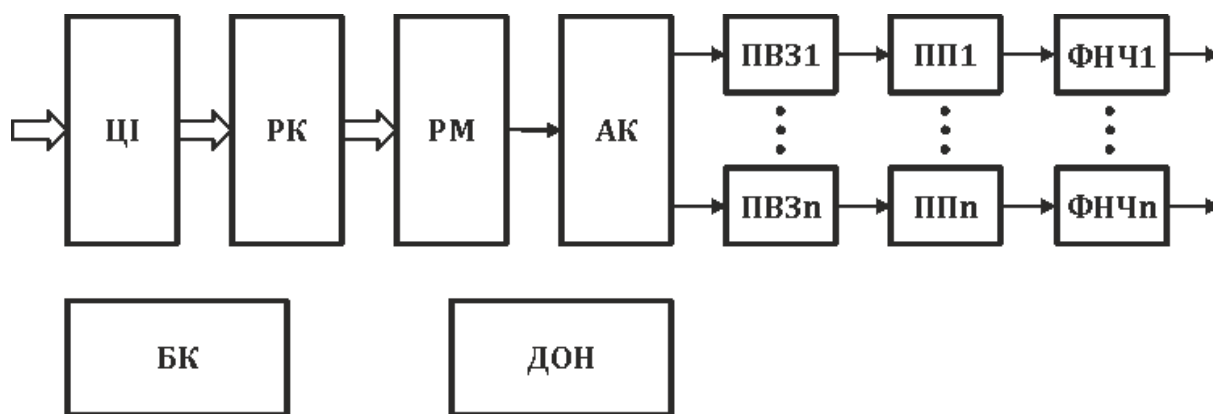


Рисунок 1.7 – Функціонально-структурна організація сучасних розрядно-зважених ЦАП

ФНЧ – фільтр нижніх частот. На виході ЦАП присутній східчасто мінливий сигнал або шум дискретизації. Помилкові частотні компоненти сигналу (відсутні в спектрі ідеального сигналу) отримали назву *alias* (неправильна частота, побічна частотна складова). Для придушення помилкових спектральних компонентів сигнал на вихід ЦАП, повинен бути пропущений через фільтр нижніх частот.

ПВЗ – пристрій вибірки зберігання. На виході ЦАП при поданні на його вхід нового цифрового коду спостерігаються перехідні процеси, що часто мають вид викидів – глітчів. Для запобігання потрапляння глітчів на вихід пристрою ПВЗ запам'ятовує значення на виході ЦАП після завершення перехідних процесів в останньому.

ПП – програмований підсилювач. У деяких випадках потрібно підсилювати сигнали, що надходять на вихід ЦАП. Звичайно для цього використовуються операційні підсилювачі (ОП). Також на базі ОП можуть будуватися буферні елементи.

РМ – резистивна матриця. Являє собою матрицю резисторів або конденсаторів, що формує зважені еталони струмів або напруг і підсумовує їх залежно від вхідного цифрового коду.

РПП(РК) – регістр послідовно наближення (регістр коду). Цифровий регістр або пам'ять, де зберігається вхідний код ЦАП.

ЦІ – цифровий інтерфейс. У сучасну епоху цифрова техніка масово поширилася в багатьох сферах. Тому ЦАП повинні мати стандартні вузли сполучення й реалізовувати стандартні протоколи взаємодії із цифровою технікою. Це різко підвищує їхню універсальність і зручність застосування і є вже необхідністю.

1.1.1 ЦАП на основі резистивних матриць в прямому та інверсному вмиканні

Найпростішими варіантами ЦАП, побудованими на основі резистивних матриць, є ЦАП, що використовують пряме або інверсне включення матриць [11], [26], [13], [27]. Варіанти ЦАП, що використовують пряме включення резистивних матриць показані на рис. 1.3, резистивні матриці в даних схемах функціонують як дільники напруги, схеми мають вихід по напрузі. У даних схемах ключові елементи $K_1 \dots K_n$ в залежності від значення вхідного коду (a_1, a_2, \dots, a_n) , де $a_i \in \{0,1\}$ – значення i -го розряду кодового слова, перемикають виходи розрядних резисторів між потенціалами землі і $U_{ОП}$. Для матриці двійковозважених резисторів буде вірним такий вираз:

$$U_{ВИХ} \cdot \left(\sum_{i=1}^n \frac{\bar{a}_i}{2^{n-i} \cdot R} + \frac{1}{2^{n-1} \cdot R} \right) = (U_{ОП} - U_{ВИХ}) \cdot \sum_{i=1}^n \frac{a_i}{2^{n-i} \cdot R}, \quad (1.8)$$

звідки:

$$U_{ВИХ} = \frac{U_{ОП}}{2} \cdot \sum_{i=1}^n \frac{a_i}{2^{n-i} \cdot R}. \quad (1.9)$$

Для матриць типу R-2R і секційного типу вихідна напруга буде визначатися цієї ж формулою.

Ці схеми – це схеми з перемиканням напруги. Ключі в таких схемах вимагають високої амплітуди керуючих напруг ($\geq U_{ОП}$), що також призводить до зменшення швидкодії таких ЦАП.

Варіанти ЦАП, що використовують інверсне включення резистивних матриць показані на рис. 1.8, резистивні матриці в даних схемах функціонують як формувачі зважених струмів, схеми мають вихід за струмом.

В даному включенні резистивних матриць в точку, де в попередньому випадку формувалося значення $U_{ВИХ}$ підключається $U_{ОП}$, а виходи розрядних резисторів, що перемикаються ключами $K_1 \dots K_n$ між шиною землі і виходом схеми, мають також нульовий потенціал (зазвичай вихід схеми підключається до входу, який ОП має потенціал квазінуля) . Струм, що протікає через i -тий резистор, становитиме:

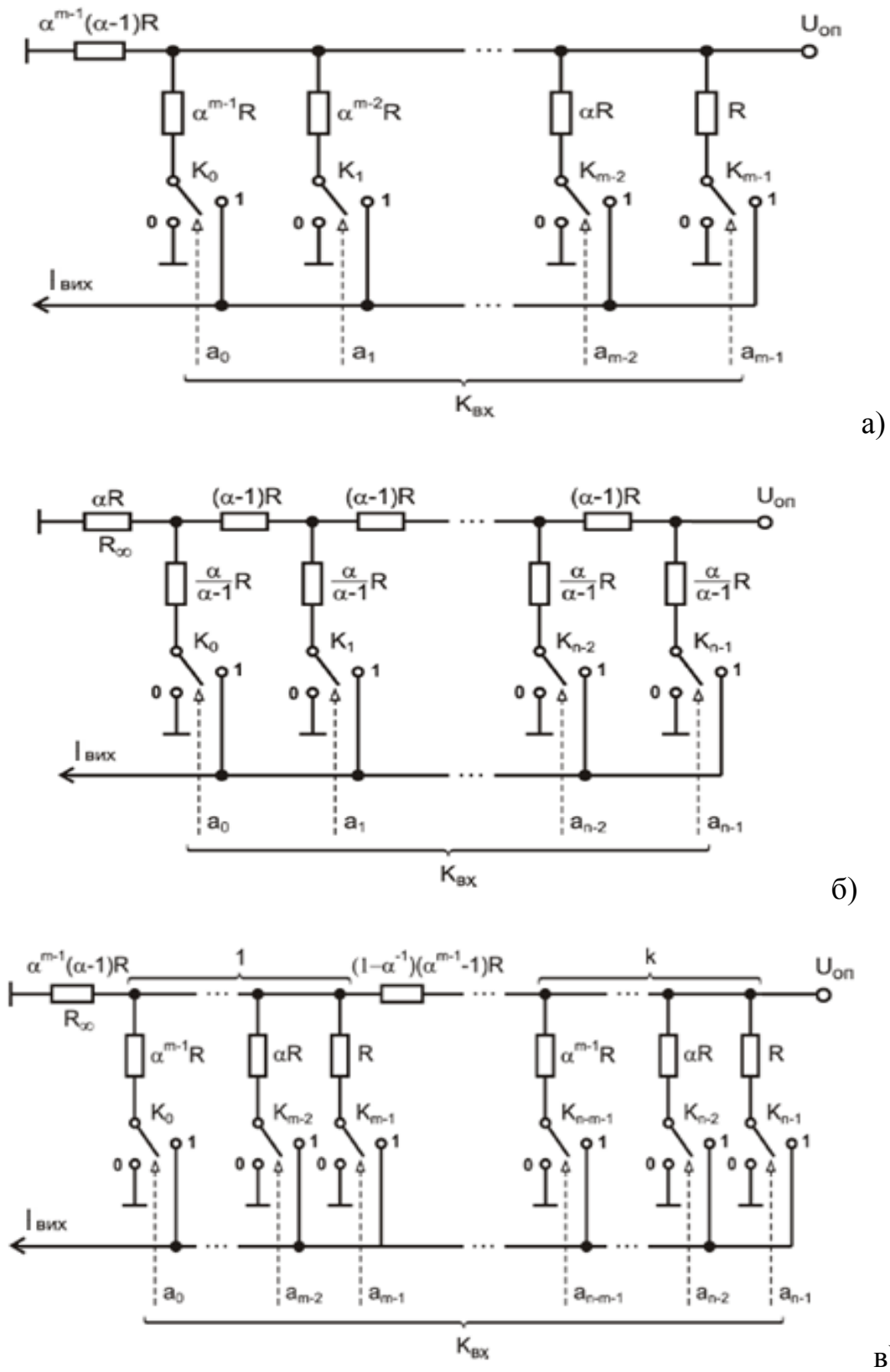


Рисунок 1.8 – ЦАП з підсумовуванням розрядних струмів на основі резистивних матриць в інверсному включенні:
 а) вагового типу; б) R-2R; в) секційного типу

$$I_i = a_i \cdot \frac{U_{OP}}{2^{n-i} \cdot R}, \quad (1.10)$$

де $a_i \in \{0,1\}$ – значення i -го розряду кодового слова. Вихідний струм буде дорівнювати:

$$I_{ВИХ} = \sum_{i=1}^n I_i = \sum_{i=1}^n a_i \cdot \frac{U_{OP}}{2^{n-i} \cdot R} = \frac{U_{OP}}{R} \cdot \sum_{i=1}^n \frac{a_i}{2^{n-i}}. \quad (1.11)$$

Такі схеми – це схеми з перемиканням струмів. Ключі в таких схемах потребують значно меншої амплітуди керуючих напруг, крім того струм через матрицю не змінюється, ключі лише перемикають його між шиною землі і виходом схеми, ці фактори призводять до збільшення швидкодії таких ЦАП.

У ЦАП на основі матриць в прямому і інверсному включенні використовуються, як правило, МОН-ключі мають у відкритому стані опір (50-100 Ом) [13], [26], [28], що призводить до падіння деякої напруги на відкритому ключі і виникнення похибок розрядних струмів. Для їх мінімізації збільшується номінал резистивної матриці, величина базового опору R в таких матрицях вибирається досить великою порядку 10кОм, що призводить до збільшення площі кристала і паразитних ємностей і як наслідок постійних часу схеми. Також потрібно подальше підстроювання матриці, опір самих ключів в різних розрядах може завдаватися різним. Ці недоліки обмежують точність таких ЦАП на рівні 10 двійкових розрядів.

1.1.2 ЦАП на основі генераторів розрядних струмів

Іншими варіантами ЦАП, побудованими на основі резистивних матриць, є ЦАП, що використовують генератори розрядних струмів. Такі генератори легко реалізуються на основі біполярної технології. При використанні генераторів струму внаслідок їх високого вихідного опору вплив ключів, що перемикають струми, буде вкрай незначно. Крім того використання принципу перемикання струмів дозволяє досягти високої швидкодії.

ЦАП, побудований на основі генераторів розрядних струмів з використанням матриці двійковозважених резисторів, показаний на рис. 1.9 а [2], [14], [15], [29], [30]-[34], [40]. Необхідний колекторний струм через джерело струму на базі транзистора VT0 примусово задається за

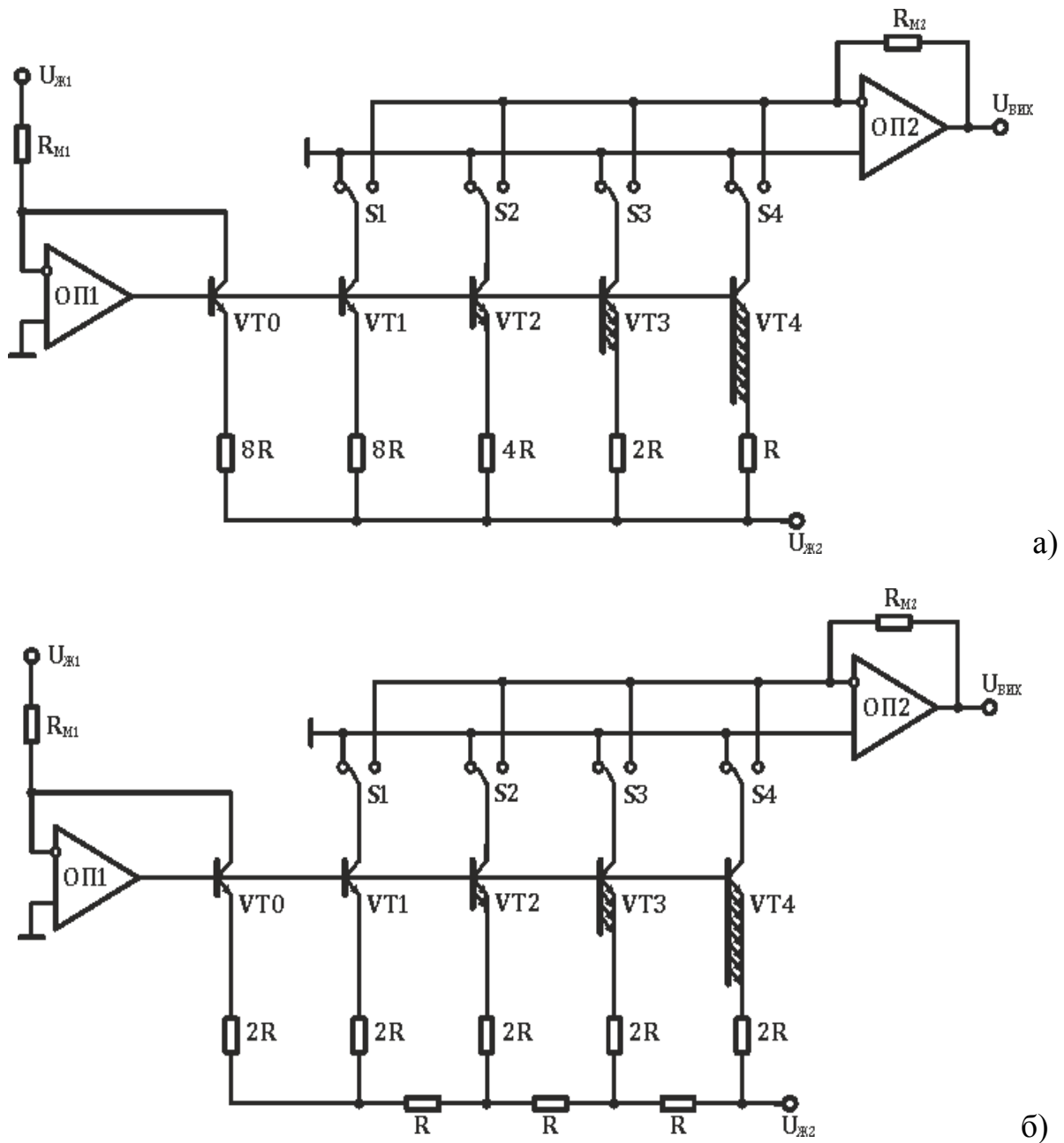


Рисунок 1.9 – ЦАП на основі генераторів зважених розрядних струмів з використанням матриці:

а) двійковозважених резисторів; б) типу R-2R

допомогою операційного підсилювача, резистора R_{M1} і опорної напруги $U_{ОП}$. На базі транзистора VT0 на виході операційного підсилювача ОП1 формується відповідна цій ситуації напруга U_0 , це напруга подається на бази транзисторів VT1, VT2, Таким чином, напруга на входах резистивної матриці буде рівною, і становитиме $U_0 + U_{BE}$, де U_{BE} – падіння напруги на рп-переходах база-емітер транзисторів VT1, VT2, На резисторах в емітерному ланцюгу транзисторів VT1, VT2, ... будуть

формуватися двійковозважені струми. За допомогою ключових елементів S1, S2, ... в залежності від вхідного коду $\{a_1, a_2, \dots\}$ ці струми перемикаються між виходом ЦАП і землею. Сумарна вихідна напруга буде задаватися формулою:

$$U_{ВИХ} = R_{M2} \cdot \sum_{i=1}^n I_i = R_{M2} \cdot \sum_{i=1}^n a_i \cdot \frac{(U_{ОП} - U_{BE} - U_0)}{2^{n-i} \cdot R}. \quad (1.12)$$

Але падіння напруги U_{BE} на переходах база-емітер транзисторів VT1, VT2, ... рівне:

$$U_{BEi} = \phi_T \ln \left(\frac{I_i}{I_T} + 1 \right), \quad (1.13)$$

де ϕ_T – тепловий потенціал, I_T – тепловий струм транзистора, буде залежати від величини струму I_i , що протікає через них. Оскільки розрядні струми різні це буде вносити похибку. Для її компенсації транзистори в старших розрядах включаються паралельно в такій кількості, щоб через кожен з них протікав струм рівний струму молодшого розряду, або площі емітерів транзисторів повинні пропорційно збільшуватися для забезпечення такої ж щільності струму, як в емітері транзистора молодшого розряду, все це складно піддається реалізації для ЦАП високої розрядності. Також складно реалізувати для ЦАП високої розрядності великий діапазон номіналів резисторів при використанні двійковозважених резисторів. Цю проблему можна вирішити використовуючи матрицю типу R-2R, як показано на рис. 1.9 б, але проблема з необхідністю збільшення площі емітерів відповідних транзисторів залишається. Також через зважування емітерних струмів на резисторах в емітерному ланцюгу утворюється двійковозважене падіння напруги. Проблема полягає в тому, що резистори, які в інтегральній технології реалізуються з того ж напівпровідника, що і транзистори, дуже чутливі до зміни напруги. Проблему, проте, можна вирішити, виконуючи резистори за тонкоплівковою технологією.

Ряду недоліків властивих ЦАП на основі генераторів зважених струмів позбавлена схема, представлена на рис. 1.10 [2], [9], [11], [13]-[15], [29], [30], [31]-[34], [40].

Схема являє собою матрицю R-2R, до вузлів якої за допомогою ключів керованих цифровим кодом $\{a_1 \dots a_n\}$ підключаються джерела однакових струмів I_0 . Вихідний струм або напруга формується на одному з кінців матриці. Тут також необхідний колекторний струм через джерело

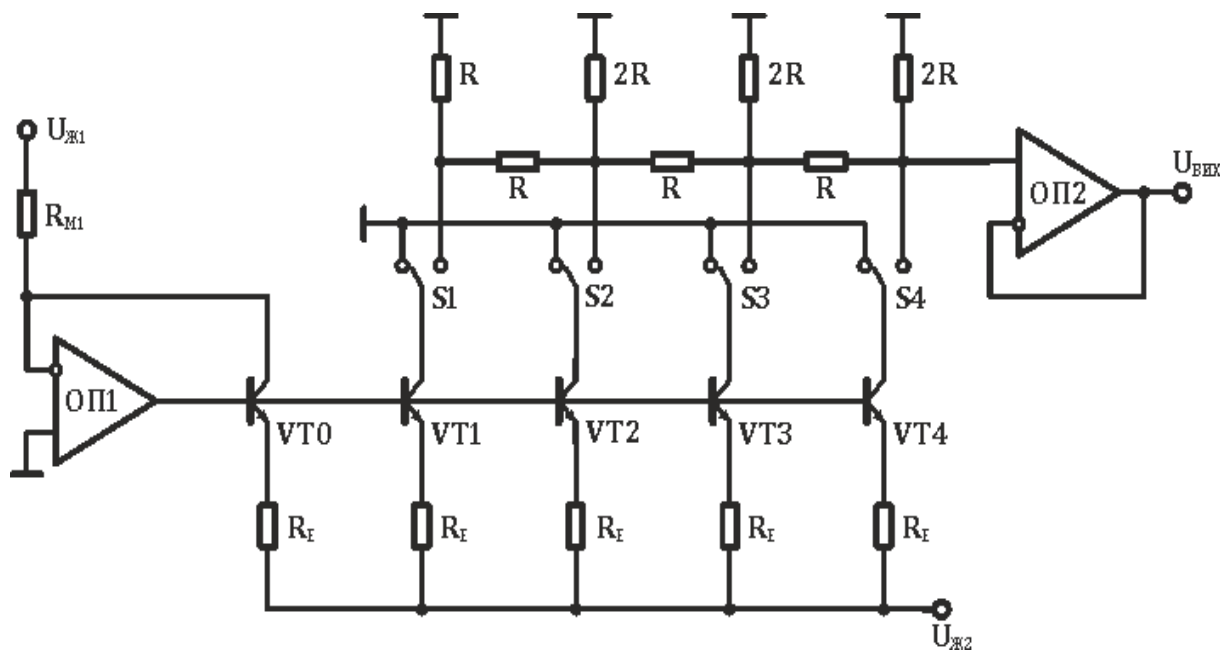


Рисунок 1.10 – Практична схема ЦАП з використанням матриці R-2R на основі генераторів однакових розрядних струмів

струму на базі транзистора VT_0 примусово задається за допомогою операційного підсилювача, резистора R_{M1} і опорної напруги U_{OP} . На базі транзистора VT_0 і виході операційного підсилювача формується відповідна цій ситуації напруга U_0 , ця однакова напруга подається на бази транзисторів VT_1, VT_2, \dots . Тут джерела струму, зібрані на транзисторах VT_1, VT_2, \dots разом з резисторами R_E , виробляють однакові струми. Ці струми підключаються до двійкового резистивного дільника на базі матриці R-2R. Оскільки падіння напруги на резисторах R_E у всіх розрядах однаково, то залежність величини опорів резисторів від падіння напруги на них не буде призводити до привнесення похибки, яка буде викликати неузгодженість розрядних струмів. Також через переходи база-емітер транзисторів VT_1, VT_2, \dots буде протікати однаковий струм і падіння напруги на них будуть однаковими, що виключить відповідну похибку. Також всі транзистори однакові, що скорочує площу, яку вони займають на кристалі. Тому цілком допустимо виготовлення резисторів R_E великого номіналу шляхом наплення високоомного резистивного шару. У двійковому дільнику на резисторах R-2R різниця падінь напруги все ж утворюється, але оскільки ці резистори без втрати точності можна зробити низькоомними, то можна істотно зменшити ці падіння напруги і відповідну похибку, але не виключити її. Це призводить до виникнення в процесі роботи такого ЦАП похибки суперпозиції розрядних струмів, що обмежує

точність подібного перетворювача. Напруга на виході схеми буде складати:

$$U_{ВИХ} = \sum_{i=1}^n a_i \cdot \frac{(U_{ОП} - U_{BE} - U_0) \cdot R}{2^{n-i} \cdot R_E}. \quad (1.14)$$

Завдяки ідентичності джерел струму ця схема має дві додаткових переваги. По-перше, узгодження напруг U_{BE} однакових транзисторів, що працюють в однаковому режимі, краще, ніж для транзисторів, що працюють з різними струмами. Також скорочується площа, займана ними на кристалі. По-друге, при всіх переключеннях вхідних кодів перехідні характеристики всіх джерел залишаються однаковими, завдяки чому сигнал на виході встановлюється швидше і його сплески будуть меншими.

1.2 Перетворювачі струм-струм і напруга-струм на основі ППС

У АЦП і ЦАП в якості підсилювачів вхідного і вихідного сигналів відповідно широко застосовуються такі елементи як ОП.

Операційний підсилювач (ОП) – підсилювач постійного струму з диференціальним входом і, як правило, єдиним виходом, який має високий коефіцієнт посилення [35]-[39].

В принципі немає ніякої різниці між звичайним і операційним підсилювачами: обидва застосовуються для посилення напруги або струмів. Але якщо властивості звичайного підсилювача задаються його внутрішньою будовою, то операційний підсилювач розраховується таким чином, щоб його функції переважно визначалися ланцюгами зовнішнього зворотного зв'язку. Для цього операційні підсилювачі виконуються з великим власним коефіцієнтом посилення.

Підсилювач являє собою в загальному випадку послідовність каскадів посилення (бувають і однокаскадні підсилювачі), з'єднаних між собою прямими зв'язками. У більшості підсилювачів, крім прямих зв'язків, присутні і зворотні зв'язки (міжкаскадні і внутрішньокаскадні). Негативні зворотні зв'язки дозволяють поліпшити стабільність роботи підсилювача і зменшити частотні і нелінійні спотворення сигналу.

Каскад посилення – шабель підсилювача, що містить один або кілька підсилюючих елементів, ланцюги навантаження і зв'язки з попередніми чи наступними ступенями.

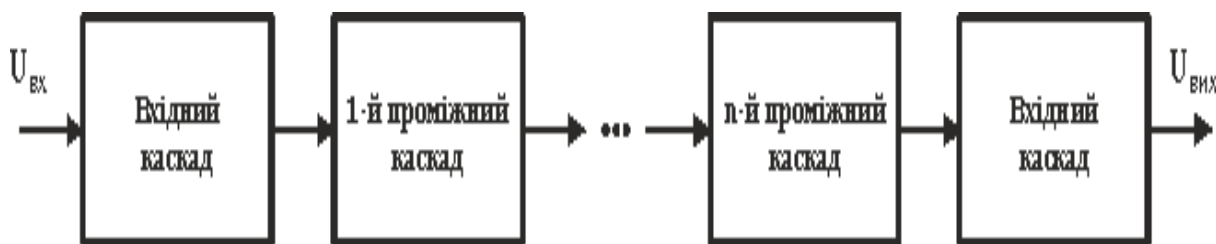


Рисунок 1.11 – Загальна схема побудови підсилювача

На рис 1.11 зображена узагальнена структура підсилювача. На ній можна бачити вхідний і вихідний каскади і від нуля до n проміжних каскадів. Загальний коефіцієнт посилення схеми буде дорівнювати: [41]

$$K = K_1 \cdot K_2 \cdot \dots \cdot K_n, \quad (1.15)$$

де K_i – коефіцієнт посилення i -го каскаду.

Підсилювач постійного струму (ППС) – підсилювач електричних сигналів, діапазон підсилюються частот якого включає нульову частоту («постійний» струм).

На верхню межу частотного діапазону підсилювача ніяких обмежень не накладається, тобто вона може перебувати в області дуже високих частот. Таким чином, термін «ППС» можна застосовувати до будь-якого підсилювача, здатному посилювати сигнали постійного струму. У ППС не можна використовувати в якості елементів зв'язку елементи, опір яких є функція частоти (конденсатори, дроселі, трансформатори і т.п.) Зв'язок між каскадами, джерелом сигналу і підсилювачем, навантаженням і виходом здійснюється:

- безпосередньо;
- за допомогою ідеальних джерел напруги;
- підсилювач будується за іншими принципами.

Переваги ППС:

Проста компоновка схеми завдяки мінімальній кількості компонентів і використання резисторів, і як наслідок дешевизна. Можливість використання для посилення сигналів нульової та низької частоти

Недоліки ППС:

В підсилювачі постійного струму спостерігається зміщення нуля, тобто небажана зміна вихідної напруги без зміни вхідної напруги. Параметри схеми змінюється з часом, при зміні напруги живлення та з температурою. Будь-який шум або паразитний сигнал, що з'являється на

вході підсилювача, істотно збільшується на виході через високе підсилення.

Оскільки в інтегральній технології неможливо створити розділові конденсатори ємністю більше декількох десятків пікофарад, то схеми підсилювачів в ній розробляються, як правило, у вигляді ППС. [42]

Можна навести таку схему класифікації ППС – рис. 1.12.

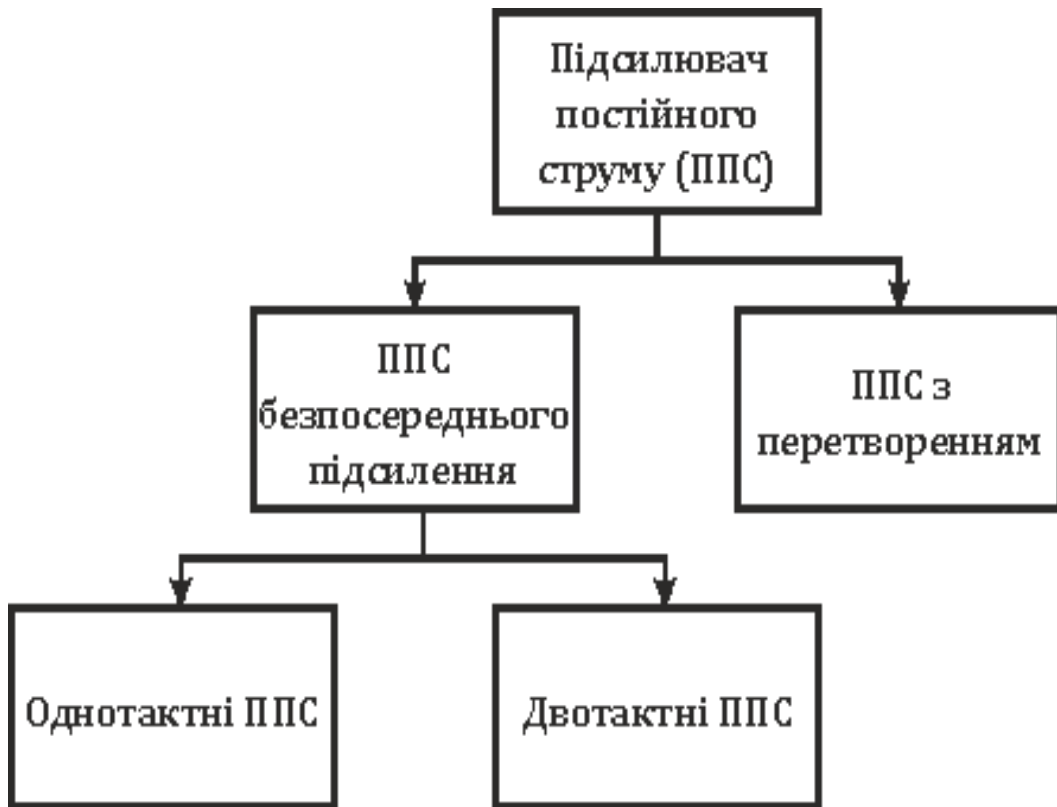


Рисунок 1.12 – Класифікація ППС

Принцип роботи ППС з перетворенням ґрунтується на перетворенні вхідного постійного сигналу в змінний з модуляцією по амплітуді величиною вхідного постійного сигналу. Потім в посиленні змінного струму і подальшому зворотному перетворенні змінного струму в постійний струм. Перевага такого підходу полягає в тому, що він дозволяє практично звести нанівець основний недолік ППС – дрейф нуля, можливе посилення малих сигналів. Але підхід має і недоліки: складність; низька надійність; багаторазове перетворення енергії; виникнення паразитних напруг з частотою перетворення.

В якості простих однотактних каскадів могу виступати схеми каскадів із загальною базою, загальним емітером, загальним колектором і

ін. Недоліки одноктного ППС: відносно невисокий коефіцієнт підсилення; чималий дрейф нуля.

Різновидом підсилювального каскаду, що отримав широке поширення в мікроелектроніці став диференційний каскад. Диференціальний підсилювач є симетричним і має два входи і два виходи. Його утворює пара схем із загальним емітером, де емітери з'єднані і підключені до загального джерела струму. Він посилює різницеву напругу між обома входами незалежно від напруги синфазного сигналу, поки остання залишається менше деякої граничної величини. Ще одна перевага диференціального підсилювача полягає в придушенні впливу температурних коливань в обох гілках, оскільки вони діють аналогічно синфазній модуляції. В інтегральних схемах з тієї ж причини ефективно послаблюється вплив розкиду параметрів елементів, так як сусідні транзистори і резистори диференціального підсилювача в першому наближенні характеризуються допусками одного і того ж знаку.

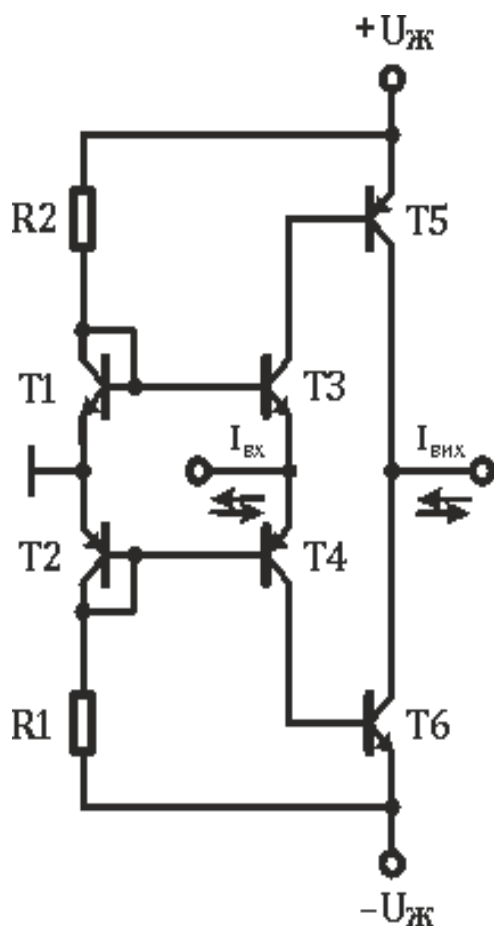


Рисунок.1.13 – Двотактний підсилювач з струмовими дзеркалами

Також широке поширення в мікроелектроніці отримали двотактні підсилювальні схеми. [43]-[50], [52].

Двотактний підсилювач (англ. Push-pull amplifier) – це підсилювач, в якому входні сигнали, що керують транзисторами, є протифазні, а вихідні сигнали підсумовуються, що дозволяє подвоїти вихідну потужність в порівнянні з одноктактним підсилювачем.

Двотактні каскади можуть виконуватися за різними схемами, посилювати постійну або змінну напругу або струм, вони можуть бути інвертуючими або неінвертуючими [53]-[55], [43]-[50], [52]. Загальним для всіх конфігурацій є принцип протифазності: при наростанні керуючої напруги або струму струм наростає лише в одному з двох плечей схеми; при спаді керуючої напруги або струму струм наростає в іншому, протилежному плечі [56]

На рис. 1.13 представлений варіант двотактного підсилювача з струмовими дзеркалами [51, 57]

Через транзистори Т1 і Т2 в діодному включенні протікає постійний струм I_0 , що задається джерелами струму, виконаними на резисторах R1 і R2. Для струмів через емітери транзисторів Т3 і Т4, буде вірна рівність $I_{T3}=I_{T4}+I_{BX}$, також буде виконуватися наступне співвідношення для напруг на емітерних переходах транзисторів $U_{BE1}+U_{BE2}=U_{BE3}+U_{BE4}$, звідки враховуючи залежність між напругою і струмом через емітерний перехід (1.13) [58] отримаємо:

$$\begin{aligned} \varphi_T \cdot \ln \frac{I_0}{I_T} + \varphi_T \cdot \ln \frac{I_0}{I_T} &= \varphi_T \cdot \ln \frac{I_{T3}}{I_T} + \varphi_T \cdot \ln \frac{I_{T4}}{I_T} \Rightarrow \\ \Rightarrow I_0^2 &= I_{T3} \cdot (I_{T3} - I_{BX}) \end{aligned} \quad (1.16)$$

Вирішуючи дане квадратне рівняння щодо I_{T3} , отримаємо:

$$I_{T3} = \frac{I_{BX}}{2} \pm \sqrt{\frac{I_{BX}^2}{4} + I_0^2}, \quad I_{T4} = -\frac{I_{BX}}{2} \mp \sqrt{\frac{I_{BX}^2}{4} + I_0^2} \quad (1.17)$$

Транзистори Т5 і Т6 підсилюють та підсумовують струми I_{T3} та I_{T4} .

Перевагами двотактних підсилювачів є [53]-[55], [43]-[50]:

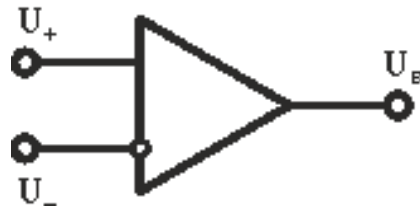
– здатність працювати як з додатними так і з від'ємними вхідними струмами і напругами;

– високий коефіцієнт корисної дії (ККД) і вихідна потужність. Граничний теоретичний ККД одноктного підсилювача гармонійного сигналу в режимі А дорівнює 50%, в реальних одноктних підсилювачах на транзисторах досягається ККД близько 30%. Заміна одноктного підсилювача на двотактний підсилювача в режимі А, що працює при тому ж струмі спокою і споживає від джерела живлення ту ж, приблизно постійну, потужність, збільшує максимальну вихідну потужність в чотири рази, а граничний ККД до 50%. Переклад двотактного повторювача в режим АВ збільшує граничний теоретичний ККД до 87,5% [59];

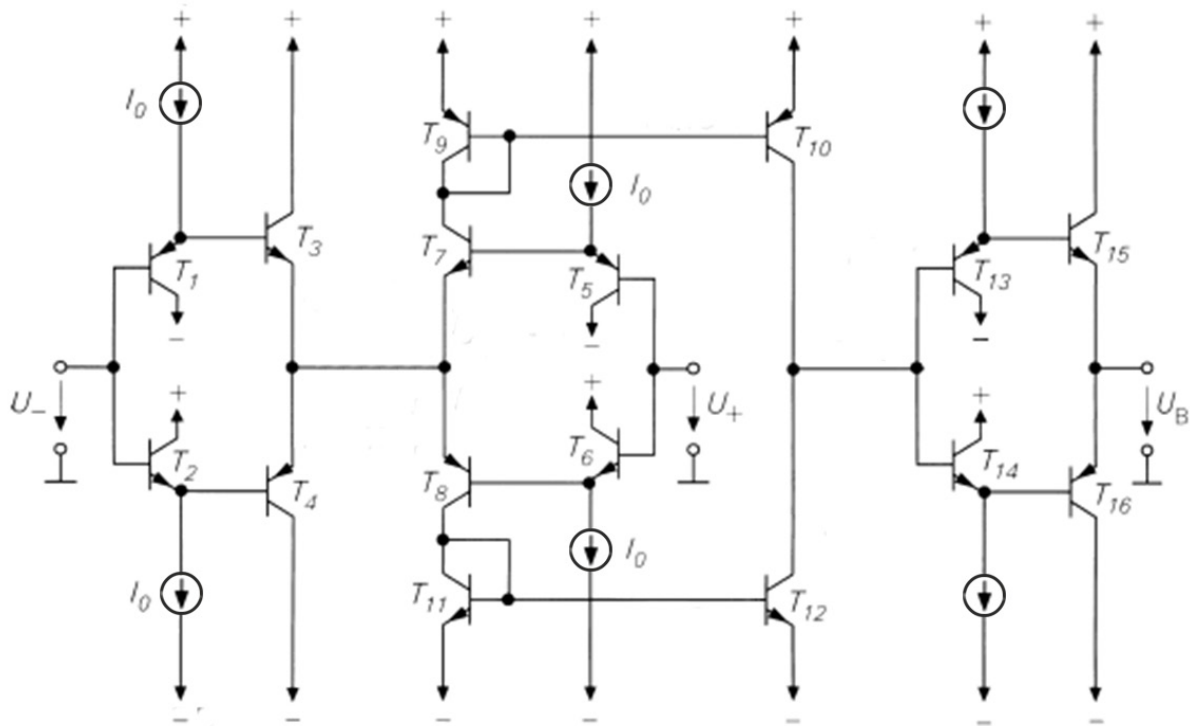
– порівняно просто задається режим по постійному струму.

Можливо розділити операційні підсилювачі на такі чотири типи (на рисунках наведено стандартне позначення і найпростіша практична реалізація в двотактному режимі АВ). [56]

Підсилювач напруги, керований напругою, рис. 1.14 (VV-підсилювач, стандартний операційний підсилювач) має високоомний вхід і низькоомний вихід і поводитья як джерело напруги. Використовує негативний зворотний зв'язок по напрузі.



а)



б)

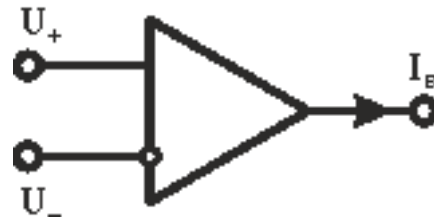
Рисунок.1.14 – VV-підсилювач:

а) позначення; б) практична реалізація

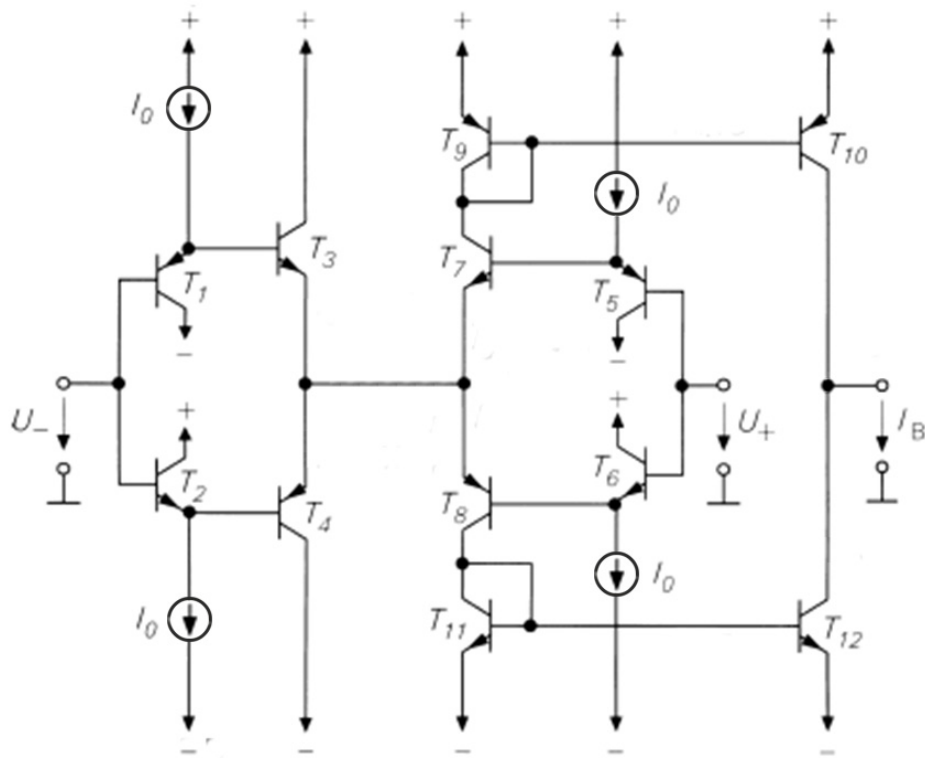
Переваги: мала напруга і дрейф зміщення нуля, висока точність на низьких частотах.

Недоліки: не підходить для високих частот, труднощі стабілізації при ємнісному і індуктивному навантаженнях.

Підсилювач струму, керований напругою, рис. 1.15 (VC-підсилювач, підсилювач повної провідності) відрізняється від звичайного операційного підсилювача високоомним виходом і поводить себе як джерело струму. Використовує негативний зворотний зв'язок по струму.



а)



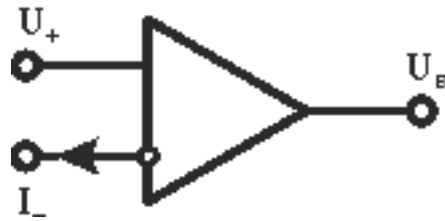
б)

Рисунок.1.15 – VC-підсилювач:
а) позначення; б) практична реалізація

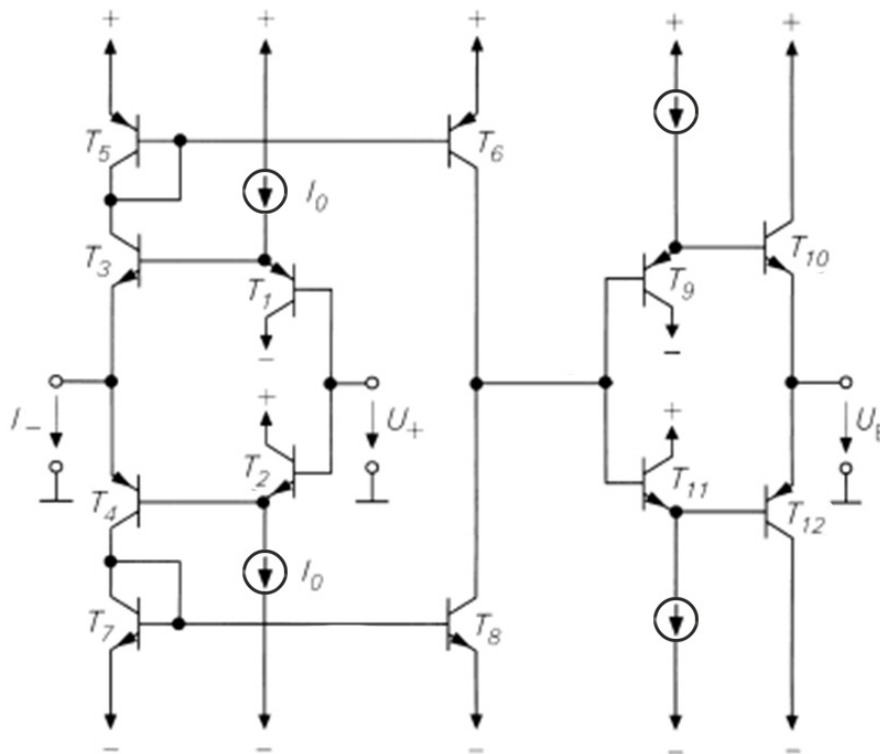
Переваги: мала напруга і дрейф зміщення нуля, гарна перехідна характеристика при ємнісних навантаженнях.

Недоліки: обмеження по навантажувальній здатності.

Підсилювач напруги, керований струмом, рис. 1.16 (CV-підсилювач, підсилювач повного опору) відрізняється від звичайного операційного підсилювача низькоомним інвертуючим входом і поводить себе як джерело напруги. Використовує негативний зворотний зв'язок по напрузі.



а)



б)

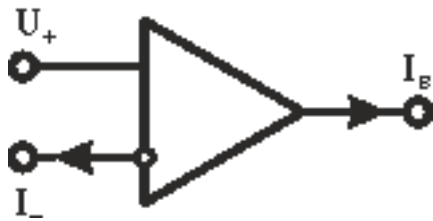
Рисунок.1.16 – CV-підсилювач:

а) позначення; б) практична реалізація

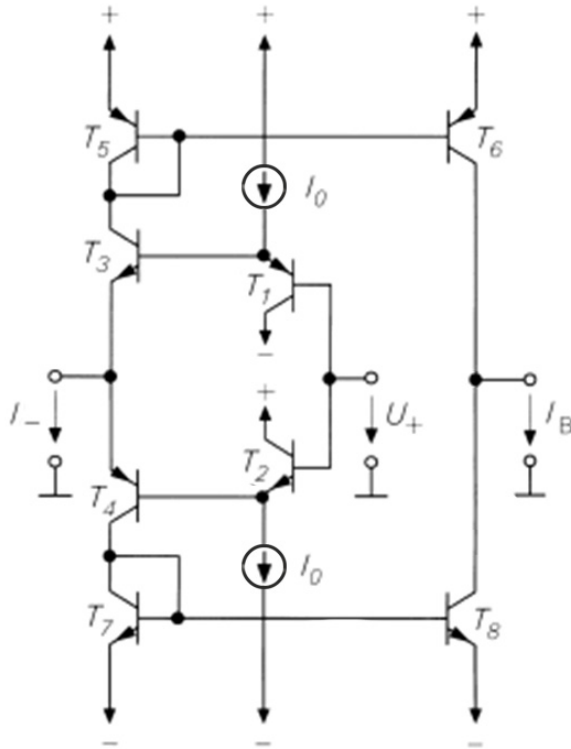
Переваги: широка смуга пропускання, висока швидкість наростання вихідної напруги.

Недоліки: труднощі стабілізації при ємнісному та індуктивному навантаженнях.

Підсилювач струму, керований струмом, рис. 1.17 (CC-підсилювач, підсилювач струму) відрізняється від звичайного операційного підсилювача високоомним виходом і низькоомним інвертується входом і поводитья як джерело струму. Використовує негативний зворотний зв'язок по струму.



а)



б)

Рисунок.1.17 – СС-підсилювач:

а) позначення;

б) практична реалізація

Переваги: Широка смуга пропускання, висока швидкість наростання вихідної напруги.

Недоліки: обмеження по навантажувальній здатності.

CV- і СС-підсилювачі завжди будуються в розрахунку на двотактний режим АВ, і набули широкого поширення, тільки коли з'явилася недорога технологія, що дозволяє виготовляти р-п-р транзистори з гарними високочастотними властивостями. Неінвертуючий вхід у всіх чотирьох типів підсилювачів є високоомним.

Як можна бачити з наведених даних CV- і СС-підсилювачі мають більшу ширину смуги пропускання і швидкість наростання сигналу, але гірші показники вхідного струму, напруги зсуву нуля і її температурного дрейфу.

Побудова ППС з використанням принципу посилення струмів, в тому числі з використанням зворотного зв'язку по струму має ряд переваг. Це дає

можливість будувати двотактні підсилювачі струму з мінімальним використанням або без використання резисторів, в цьому випадку потенціали напруги в вузлах схеми визначаються падіннями напруг на р-п переходах транзисторів. Оскільки ці напруги дуже мало залежать від струмів, що протікають через р-п переходи транзисторів (1.13) і при зміні струмів на порядки напруги змінюються на десяті частки вольт. В результаті в процесі роботи підсилювача струму потенціали в вузлах схеми практично не змінюються, а оскільки основними реактивними елементами

в мікроелектроніці є ємності, то амплітуда й час змінення напруг на них виявляються малими і використання принципу посилення струмів і зворотного зв'язку по струму в схемах операційних підсилювачах дає ряд істотних переваг [14], [15], [60]:

- велика ширина, стабільність смуги пропускання і незалежність її від коефіцієнта посилення (якщо опір резистора в колі зворотного зв'язку підтримується постійним, смуга пропускання підсилювача із замкнутим зворотнім зв'язком буде фіксованою незалежно від величини коефіцієнта посилення);

- збільшення швидкості наростання і спаду сигналу і вирівнювання їх тривалості (стрибок вхідного рівня призводить до включення однієї частини підсилювача і виключення іншої, тобто викликає перемикання двох ідентичних джерел струму. В результаті для будь-якого заданого розмаху вихідної напруги часи наростання і спаду виявляються однаковими) ;

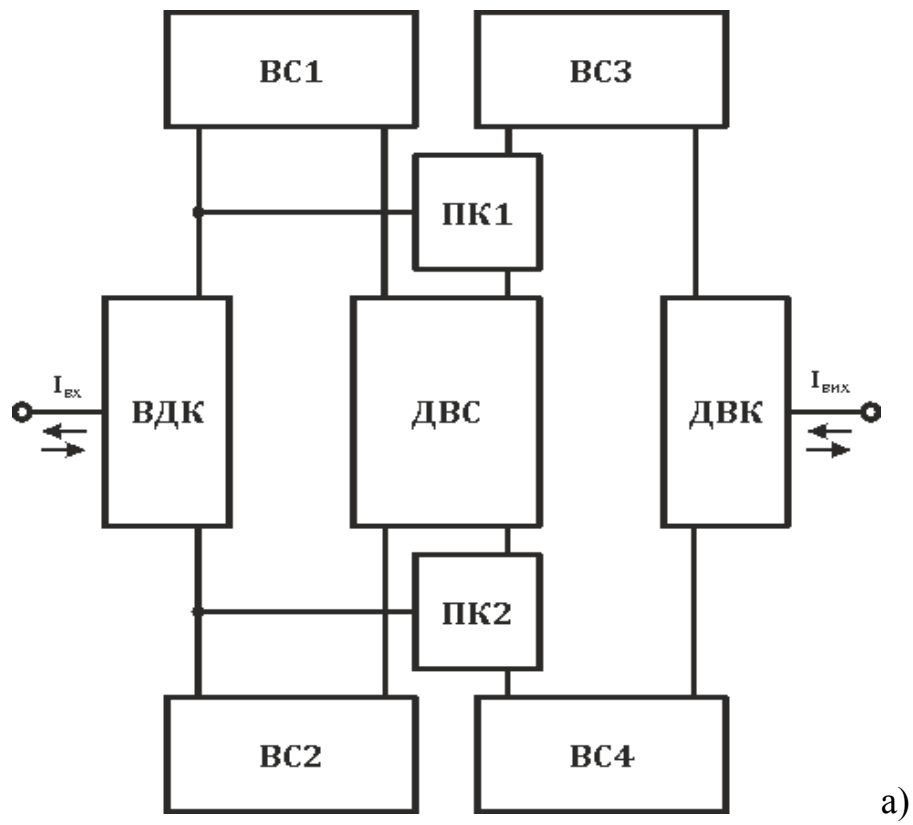
- підвищення лінійності фазової характеристики (відсутність в схемі зі зворотним зв'язком по струму фазових спотворень забезпечує лінійність фазової характеристики в широкому діапазоні частот);

- зменшення нелінійних спотворень (транзистори такої схеми виконують функції підсилювачів струму і оскільки біполярні транзистори за принципом дії є струмовими приладами, вони функціонують в лінійному режимі з мінімальними спотвореннями).

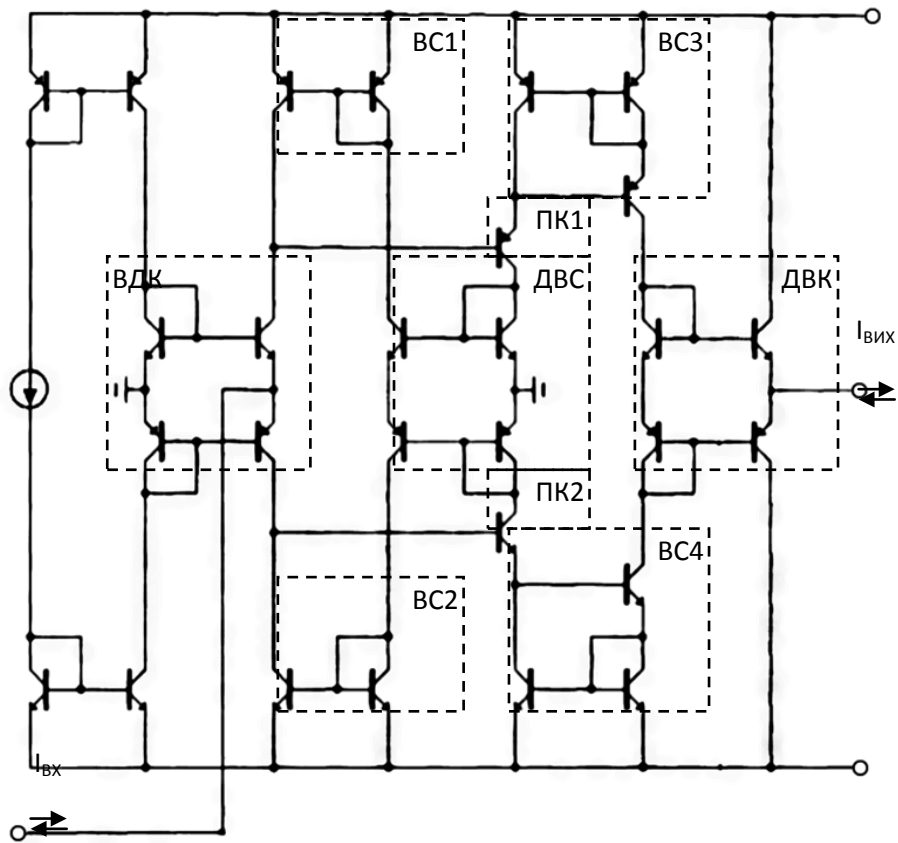
У ВНТУ в науковій школі Азарова О. Д. [12], [52], [61]-[80], були запропоновані підходи до побудови ДППС з поліпшеними характеристиками посилення, навантажувальної здатності і лінійності. Це дозволило будувати ДППС з роздільними каналами посилення, особливістю яких є наявність автобалансування робочих точок проміжних транзисторних каскадів. Узагальнена структурна схема такого ДППС приведена на рис. 1.18 а [61].

ДППС складається з вхідного і вихідного двотактних каскадів ВДК і ДВК, двотактного відбивача струму ДВС, чотирьох струмових дзеркал ВС1-ВС4, двох підсилювальних каскадів ПК1 і ПК2, які побудовані на біполярних транзисторах різної провідності. Принципові схеми деяких подібних ДППС наведені на рис.1.18 б, в [69]-[82].

Ці ДППС мають непогані характеристики, але в них не було в достатній мірі розглянуто використання зворотного зв'язку по струму і бажаним було б досягти більш високих показників лінійності і більш високих значень вихідного опору для перетворювачів з виходом по струму.



а)



б)

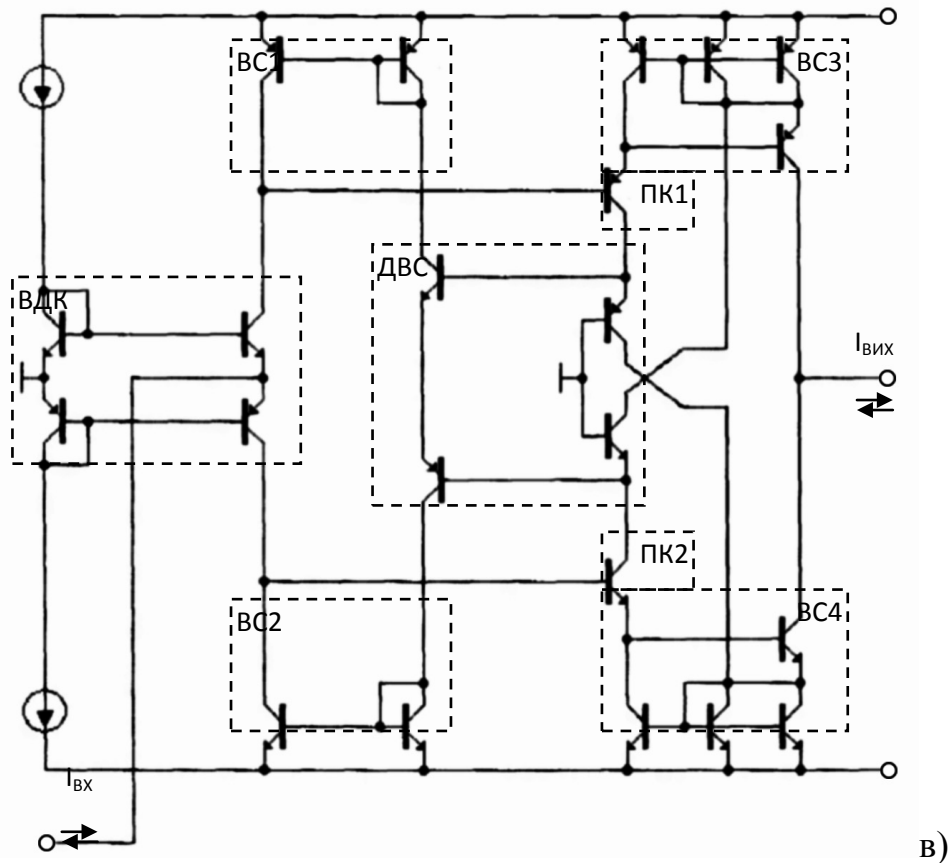


Рисунок.1.18 – ДПС:

а) узагальнена структурна схема; б, в) принципові схеми

1.3 Існуючі методи побудови термокомпенсованих джерел постійного струму і напруги

У ЦАП джерела опорної напруги (ДОН) визначають потенційну точність і стабільність перетворювачів, тобто точність ЦАП не може бути вище точності ДОН. Наприклад, стабільність підтримки опорного напруги $\delta(U_{оп})$ в n -розрядному ЦАП не може бути гірше, ніж $\frac{1}{2} \text{ LSB}$ або $\delta(U_{оп}) < U_{оп} \cdot 2^{-n}$. Ці вимоги до ДОН повинні витримуватися у всіх умовах експлуатації, тобто при нестабільності напруг живлення, струмів навантаження, зміні температури та інших факторах. Похибка $\pm 5 \text{ мВ}$ в ДОН з вихідною напругою 5В відповідає абсолютній точності $\pm 0,1\%$, т.ч. всього 10 бітам. У багатьох системах виконуються відносні вимірювання, а не абсолютні, і в таких випадках абсолютна точність ДОН не важлива, але можуть мати значення шум і короткочасна стабільність.

Деякі ЦАП мають внутрішні джерела опорного напруги, деякі використовують напругу живлення як опорну. Температурний дрейф або

дрейф, викликаний старінням, можуть представляти в них навіть більшу проблему, ніж абсолютна точність. Відхилення вихідної напруги завжди можна відрегулювати, в той час як дрейф складно компенсувати.

Температурний коефіцієнт напруги (ТКН) у вузькому сенсі – диференційний показник, що дорівнює відношенню відносної зміни вихідної напруги до малої зміни температури зовнішнього середовища, яка викликала її, при інших рівних умовах [83]. ТКН дорівнює відношенню різниці між максимальною і мінімальною вихідною напругою (V_{MAX} , V_{MIN}), що гарантується виробником для всіх робочих температур при номінальній вхідній напрузі і вихідному струмі, до ширини робочого діапазону температур (T_{MAX} , T_{MIN}):

$$TKH = \frac{V_{MAX} - V_{MIN}}{T_{MAX} - T_{MIN}} \cdot \frac{1}{U_{OP}} \quad (1.18)$$

Зазвичай ТКН вимірюється в мільйонних частках на градус (ppm/°C).

В теперішній час в складі інтегральних ЦАП / АЦП застосовуються в основному три типи ДОН:

- ДОН на стабілітронах (стабілітронні ДОН);
- ДОН на біполярних транзисторах з використанням напруги забороненої зони напівпровідника (ДОН-bandgap);
- ДОН на польових транзисторах з керуючим р-п переходом (ДОН-XFET).

Для отримання опорної напруги в стабілітронних ДОН використовуються напівпровідникові прилади звані стабілітронами. Напівпровідниковий стабілітрон, або діод Зенера – напівпровідниковий діод, що працює при зворотному зміщенні в режимі пробою на зворотній гілці вольт-амперної характеристики [58].

Найпростіший опорний елемент з температурною компенсацією на основі стабілітрона, показаний на рис. 1.19 а [13]

Він складається з послідовно включеного прямо зміщеного діода VD1 з негативним температурним коефіцієнтом і стабілітрона VD2 з таким же за величиною, але позитивним температурним коефіцієнтом. Температурні коефіцієнти обох діодів взаємно компенсуються, що забезпечує сталість опорного напруги (U_{OP}) при зміні температури. Замість одного прямо зміщеного діода в схемі може бути два і більше при необхідності. Температурний коефіцієнт напруги (ТКН) таких приладів досяг рівня в 10 ppm/°C [83,84]. Резистор R1 слугує для завдання струму зміщення через VD1 і VD2.

Недоліком такої схеми є залежність $U_{оп}$ і ТКН діода і стабілітрона від струму, що протікає через них і, отже, струму навантаження. Для нормальної роботи схеми необхідно виконання умови $I_{зм} \gg I_H$. На рис. 1.19 б показана схема, в якій використовується емітерний повторювач на транзисторі VT1 і резисторі R2 для зменшення змін струму через стабілітрон. Струм навантаження буде протікати через них, і не буде впливати на струм через VD1 і VD2. Ще одним способом збільшення навантажувальної здатності даного типу ДОН є використання операційного підсилювача, як показано на рис. 1.19 в, крім того в цій схемі ($U_{оп} > U_{ст}$) і $U_{оп}$ становитиме:

$$U_{он} = U_{см} \cdot (1 + R_2/R_1) \quad (1.19)$$

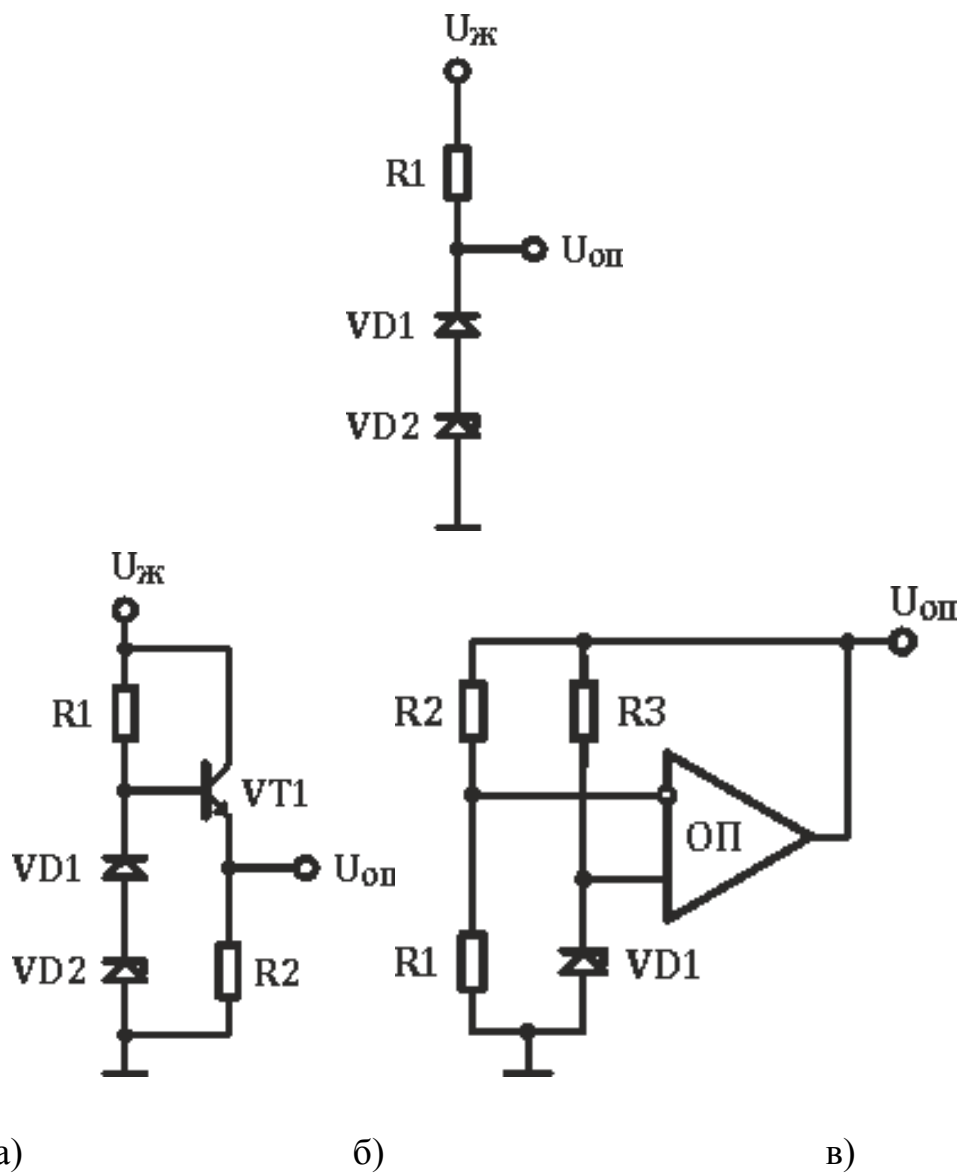


Рисунок 1.19 – Стабілітронні ДОН: а) найпрстіша; б) з емітерним повторювачем; в) з операційним підсилювачем

Принцип дії бандгапів – джерел напруги, що визначається шириною забороненої зони напівпровідника – заснований на фундаментальну залежність напруги на прямо зміщеному р-п-переході від струму і температури. При фіксованому струмі це напруга лінійно убиває з ростом температури з ТКН, приблизно рівним $2 \text{ мВ}/^\circ\text{С}$. З іншого боку в разі пари біполярних транзисторів різниця між напругою на емітерних переходах цих транзисторів залежить тільки від температури і співвідношення щільності струмів. Її абсолютна величина в реальних схемах не перевищує 100 мВ , тому для точної компенсації двох ТКН їй необхідно посилити в $5 \dots 15$ разів. Якщо скласти ці напруги, то при правильному масштабування двох доданків їх температурні коефіцієнти компенсують один одного, а сума двох напруг, в першому наближенні не буде залежати від температури.

Базова схема ДОН з напругою забороненої зони, яка називається бандгап Відлара показана на рис. 1.20 а [10].

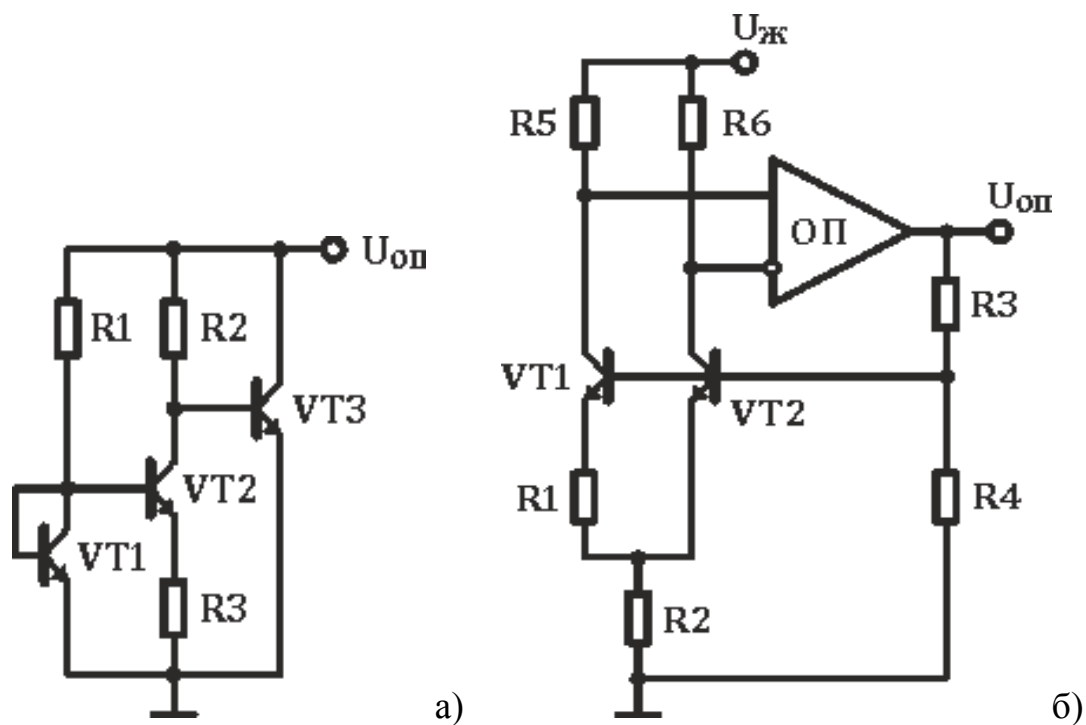


Рисунок 1.20 – Схеми бандгапів:
а) бандгап Відлара; б) бандгап Брокау

Напруги на колекторах транзисторів VT1 і VT2 рівні U_{BE} і падіння напруги на резисторах R1 і R2 будуть однакові і рівні $U_{оп} - U_{BE}$, звідки відношення струмів через R1 (I_1) і R2 (I_2) і відповідно струмів емітерів VT1 і VT2 дорівнюватиме R_2/R_1 . Звідки згідно [26]:

$$U_{R3} = U_{BEVT1} - U_{BEVT2} = \varphi_T \cdot \ln\left(\frac{I_1}{I_2}\right) = \varphi_T \cdot \ln\left(\frac{R_2}{R_1}\right),$$

$$U_{R2} = \frac{R_2}{R_3} \varphi_T \cdot \ln\left(\frac{R_2}{R_1}\right), \quad (1.20)$$

$$U_{ОП} = U_{BEVT3} + U_{R2},$$

де φ_T – тепловий потенціал.

Напруга U_{BE} транзистора VT3 має негативний ТКН, а U_{R2} – позитивний і підбором резисторів можна домогтися їх взаємної компенсації. ТКН схеми не перевищує 100 ppm/°C.

Інша схема ДОН з напругою забороненої зони, яка називається бандгап Брокау показана на рис. 1.20 б [10]. Оскільки напруги на входах операційного підсилювача рівні, то рівні і струми, що протікають через резистори R5 і R6 і емітери транзисторів VT1 і VT2, падіння напруги на резисторах R2 і R1 буде визначатися за формулами:

$$U_{R1} = \varphi_T \cdot \ln\left(\frac{j_1}{j_2}\right) = \varphi_T \cdot \ln(n),$$

$$U_{R2} = 2 \cdot \frac{R_2}{R_1} \cdot \varphi_T \cdot \ln(n), \quad (1.21)$$

де n – співвідношення площ емітерів транзисторів VT1 і VT2, а j_1 і j_2 – щільності струму що протікає через емітери транзисторів VT1 і VT2. Опорна напруга становитиме:

$$U_{ОП} = (U_{BEVT2} + U_{R2}) \cdot \left(1 + \frac{R_3}{R_4}\right). \quad (1.22)$$

Резистори R3 і R4 слугують для завдання більш високого рівня вихідної напруги. Тут напруга U_{BE} транзистора VT1 має негативний ТКН, а U_{R2} – позитивний. ТКН схеми не перевищує 10 ppm/°C.

Метод формування опорної напруги забороненої зони привабливий для реалізації в ІС з кількох причин, серед яких порівняльна простота, а також відсутність стабілітронів і пов'язаних з ними шумів. У низьковольтних схемах бандгапи незамінні: на відміну від стабілітронів,

«звичайні» бандгапи працездатні при напрузі живлення від +2 В, а суббандгапи – при напругах від +1,0 В.

У зазначених схемах бандгапів приймається, що ТКН, які розглядаються лінійно залежать від температури, але це так лише в першому наближенні. Нелінійні залежності ТКН елементів не компенсуються.

1.4 Аналіз методів побудови буферів напруги

Пристрій вибірки і зберігання (sample-and-hold amplifier), або ПВЗ, є критичною частиною більшості систем збору даних. Він захоплює аналоговий сигнал і утримує його протягом виконання деякої операції (зазвичай аналого-цифрового перетворення). Загальні характеристики системи, такі як динамічний діапазон, спотворення і шум, в значній мірі залежать від характеристик підсилювача вибірки і зберігання [35-39].

ПВЗ стежить за вихідним сигналом і, як тільки надходить зовнішня керуюча команда, запам'ятовує на виході миттєве значення вхідного сигналу. ПВЗ найбільш придатні в багатоканальних системах збору даних, де необхідно миттєво вибрати і запам'ятати сигнал. ПВЗ широко застосовуються для зменшення апертурної похибки в системах вибору і обробки даних, що містять АЦП, і для отримання гладких без викидів (глітчів) сигналів на виході ЦАП. [28]

Спрощена схема ПВЗ зображена на рис. 1.21 і складається з двох буферних підсилювачів, ключа і конденсатора. Коли ключ замкнутий конденсатор заряджається чи розряджається через малий вихідний опір першого буферного підсилювача до напруги на його вході. Напруга на виході другого буферного підсилювача повторює напругу на конденсаторі. Коли ключ розімкнений, конденсатор зберігає значення вхідної напруги (вхідний опір другого буферного підсилювача дуже великий і конденсатор майже не розряджається), яку було запам'ятовано.

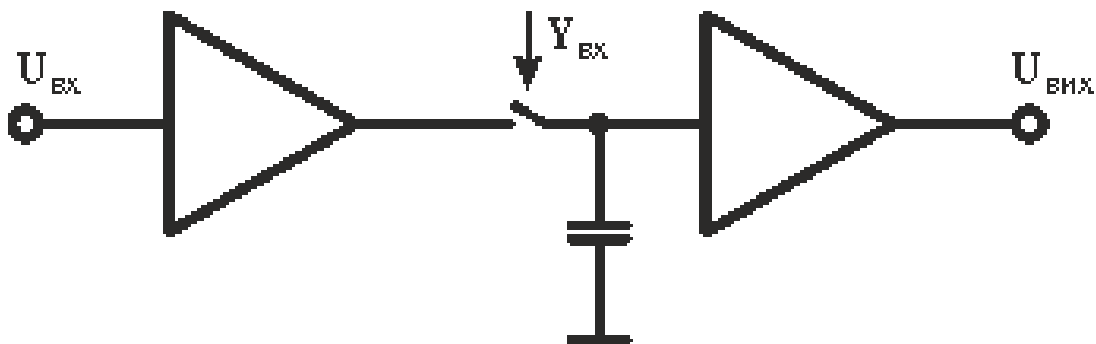


Рисунок 1.21 – Спрощена схема ПВЗ

Наявність буферних каскадів на вході і виході ПВЗ є обов'язковою умовою їх якісної роботи. Основна вимога до вхідного буферного каскаду – малий вихідний опір, необхідний для зменшення похибки виконання вибірок, а до вихідного – великий вхідний опір для зменшення розряду накопичувального конденсатора.

Буферний підсилювач в електроніці – підсилювач, призначений для узгодження вихідного опору джерела сигналу з вхідним опором навантаження.

Буферний підсилювач напруги знижує вихідний опір джерела, в ідеалі будучи генератором напруги з нульовим вихідним опором. Вихідна напруга такого підсилювача, як правило, дорівнює вхідній напрузі, такі буферні підсилювачі називають повторювачами.

Залежно від вимог буферні підсилювачі можуть будуватися:

- на дискретних транзисторах;
- на операційних підсилювачах загального призначення;
- на спеціалізованих ІС буферних підсилювачів.

Варіантом буферного каскаду придатного для роботи в ПВЗ є використання повторювачів напруги на основі операційних підсилювачів, варіант такої схеми зображений на рис. 1.22.

Буферний підсилювач з одиничним коефіцієнтом посилення може бути побудований шляхом застосування повної послідовного негативного зворотного зв'язку до операційного підсилювача, просто підключивши його вихід до його інвертується входу і підключивши джерело сигналу до неінвертуючий вхід. Залежність між вхідним і вихідним напругою виражається формулою.

$$U_{ВИХ} = \frac{1}{1 + \frac{1}{K_I}} \cdot U_{ВХ} \quad (1.23)$$

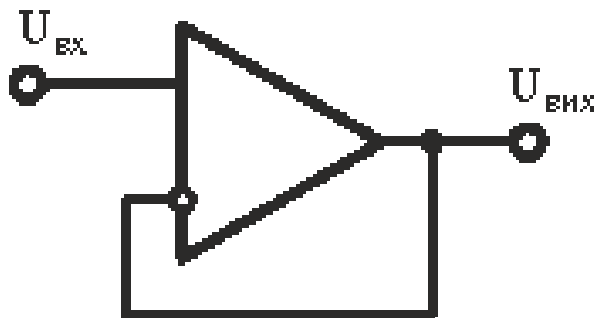


Рисунок 1.22 – ПВЗ на основі операційного підсилювача

З огляду на те, що $K_I \gg 1$, отримаємо $U_{\text{вих}} = U_{\text{вх}}$, де K_I – власний коефіцієнт посилення ОП. Застосовувані для створення буферних каскадів ОП повинні характеризуватися низькими вхідними струмами, щоб запобігти розряду ємності, на якій запам'ятовується зовнішній вхідний сигнал.

Також можуть створюватися спеціалізовані схеми буферних каскадів, широко використовується створення таких схем на базі двотактних каскадів [85]-[100]. Приклади таких схем показані на рис. 1.23 а, б [28], [101].

У схемі на рис. 1.23 а транзистори Т2, Т3, Т6 і Т7 утворюють мостовий повторювач з плаваючими джерелами живлення на транзисторах Т5 і Т8. Транзистори Т1 і Т4 застосовують для подачі необхідного зсуву. Комплементарні пари транзисторів Т2, Т6 і Т3, Т7 дозволяють зменшити вхідний струм і зміщення нульового рівня, а також підвищити термостабільність. Аналогічно в схемі на рис. 1.23 б транзистори Т2, Т1, Т6, Т7 і Т3, Т4, Т9, Т8 утворюють мостовий повторювач з плаваючими джерелами живлення на транзисторах Т5 і Т10. Такі буферні елементи мають високу швидкодію, але дані найпростіші схеми характеризуються великими струмами зміщення нуля і низькою навантажувальною здатністю.

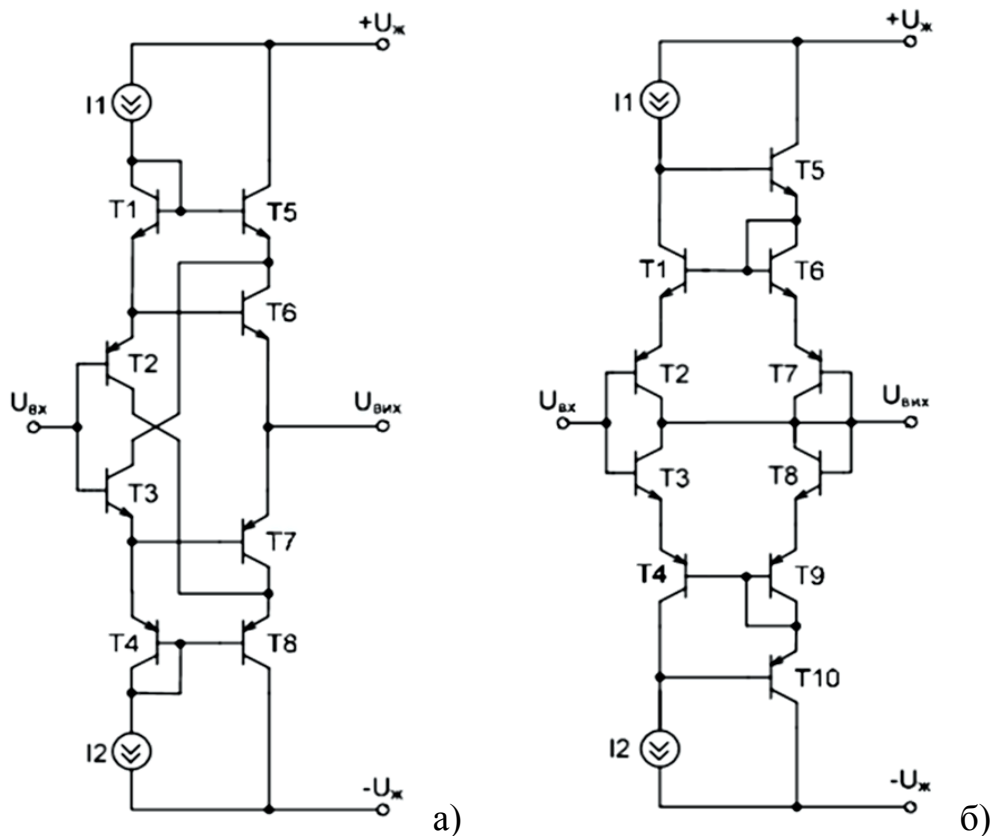


Рисунок 1.23 – Буфери на базі двотактних каскадів

Для підвищення навантажувальної здатності буферних елементів в ВНТУ в науковій школі Азарова О.Д. запропоновано використовувати ДППС. При цьому вихідний опір $R_{\text{вих}}$ зменшується в K_I раз (K_I загальний коефіцієнт посилення ДППС). Схема подібного буферного пристрою наведена на рис. 1.24.

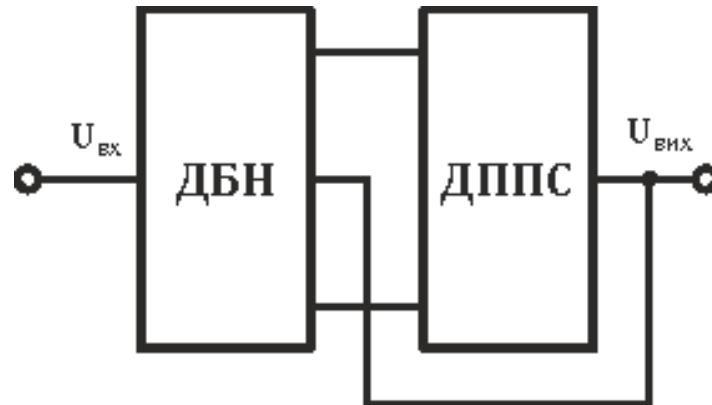


Рисунок 1.24 – Буфер на базі двотактних каскадів з використанням ДППС

У таких буферних елементах зберігається такий недолік як великі струми зміщення нуля.

РОЗДІЛ 2 МЕТОДИ ПОБУДОВИ БАГАТОРОЗРЯДНИХ ВИСОКО-ЛІНІЙНИХ СТРУМОВИХ ЦАП ІЗ ВАГОВОЮ НАДЛИШКОВІСТЮ

2.1 Математичні моделі похибок лінійності багаторозрядних ЦАП із підсумовуванням однакових струмів у вузлах резистивної матриці драбинкового типу

Як було сказано раніше, ЦАП можуть будуватися з використанням резистивних матриць в якості дільників струму, коли однакові струми подаються в різні вузли матриць, з формуванням на виході матриці сумарного струму. Базова схема багаторозрядного ЦАП з використанням резистивної матриці в якості дільника струмів та генераторів однакових струмів, показана на рис. 2.1.

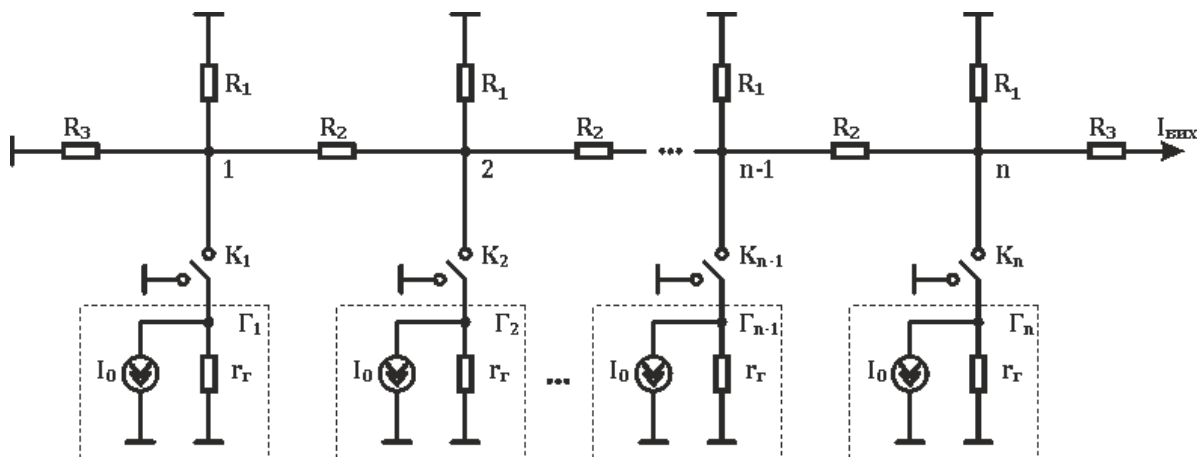


Рисунок 2.1 – Базова схема ЦАП з використанням резистивної матриці як дільника струмів та генераторів однакових розрядних струмів

Схема включає в себе n генераторів розрядних струмів $\Gamma_1, \dots, \Gamma_n$. Реальний генератор розрядного струму можна представити як паралельно з'єднані ідеальний генератор струму I_0 і резистор r_{Γ} , що характеризує внутрішній опір генератора розрядного струму. Виходи генераторів $\Gamma_1, \dots, \Gamma_n$ за допомогою ключів K_1, \dots, K_n керованих вхідним цифровим кодом підключаються (або відключаються) до вузлів резистивної матриці $1, \dots, n$. Сумарний вихідний сигнал формується на виході резистивної матриці. Резистивна матриця характеризується резисторами трьох номіналів R_1 – розрядний резистор, R_2 – резистор звязку та R_3 – кінцевий резистор.

В процесі роботи такого ЦАП потенціали в вузлах резистивної матриці і відповідно напруги на виходах генераторів розрядних струмів $\Gamma_1, \dots, \Gamma_n$ будуть змінюватися. Внаслідок цього буде з'являтися струм похибки через внутрішній опір генераторів струмів і буде з'являтися похибка ваг розрядів, що порушує принцип їх суперпозиції і обмежує точність ЦАП.

Запропонуємо математичну модель для розрахунку значення похибки вихідного струму, що виникає через обмеженість вихідних опорів генераторів струму. Для цього скористаємося методикою [13], ланцюжок резисторів, що розглядається є лінійним ланцюгом і його роботу можна проаналізувати методом суперпозиції, тобто внесок у вихідний струм від кожного генератора струму розрахувати незалежно від інших генераторів струму. Загальний вихідний струм знаходиться шляхом підсумовування внесків від всіх джерел.

Номинали резисторів розрахуємо з умови рекурентності резистивної матриці:

$$R_3 = R_2 + R_3 \parallel R_1 \Rightarrow R_3 = R_2 + \frac{R_3 \cdot R_1}{R_3 + R_1}, \quad (2.1)$$

та умови співвідношення ваг сусідніх розрядів, яке дорівнює основі системи числення (α), що використовується:

$$\frac{I_{R3}}{I_{R2}} = \alpha \Rightarrow \frac{R_3 + R_1}{R_1} = \alpha. \quad (2.2)$$

Розв'язуючи отриману систему рівнянь відносно R_1 , отримаємо:

$$R_3 = R_1 \cdot (\alpha - 1) \quad R_2 = R_1 \cdot \frac{(\alpha - 1)^2}{\alpha}, \quad (2.3)$$

звідки, прийнявши $R_1 = \alpha \cdot R$, маємо:

$$r1 = \alpha \cdot R, \quad r2 = (\alpha - 1)^2 \cdot R, \quad r3 = \alpha \cdot (\alpha - 1) \cdot R, \quad (2.4)$$

де R – деякий базовий номінал резисторів матриці. Потенціал в j -тому вузлі матриці буде дорівнювати падінню напруги на відповідному резисторі R_1 . Величина струму похибки j -того генератора струму, яку спричиняє i -тий генератор струму, буде дорівнювати:

$$\Delta I_{ji} = \frac{\alpha \cdot (\alpha - 1)}{(\alpha + 1)} \cdot \frac{I_0 \cdot R}{r_\Gamma} \cdot \frac{a_i}{\alpha^{|i-j|}}, \quad (2.5)$$

де $\{a_0, a_1, \dots, a_n\}$ – вхідний цифровий код. Сумарна величина похибки j -го генератора струму буде становити:

$$\Delta I_j = \frac{\alpha \cdot (\alpha - 1)}{(\alpha + 1)} \cdot \frac{I_0 \cdot R}{r_\Gamma} \cdot \sum_{i=0}^{n-1} \frac{a_i}{\alpha^{|i-j|}}. \quad (2.6)$$

Загальна величина похибки вихідного струму ЦАП буде становити собою суму похибок окремих генераторів струмів:

$$\Delta I_{ВИХ} = \left(I_{ВИХ}^{r_\Gamma=\infty} - I_{ВИХ}^{r_\Gamma=r_\Gamma} \right) = \frac{\alpha \cdot (\alpha - 1)}{(\alpha + 1)^2} \cdot \frac{I_0 \cdot R}{r_\Gamma} \cdot \sum_{j=0}^{n-1} \left(\frac{a_j}{\alpha^{n-1-j}} \cdot \sum_{i=0}^{n-1} \frac{a_i}{\alpha^{|i-j|}} \right). \quad (2.7)$$

Величина кванту молодшого розряду буде становити:

$$I_{МЗР} = \frac{I_0}{\alpha^{n-1} \cdot (\alpha + 1)}. \quad (2.8)$$

Звідки знайдемо значення відносної похибки вихідного струму, що буде дорівнювати:

$$\delta I_{ВИХ} = \frac{\Delta I_{ВИХ}}{I_{МЗР}} = \frac{\alpha^n \cdot (\alpha - 1)}{(\alpha + 1)} \cdot \frac{R}{r_\Gamma} \cdot \sum_{j=0}^{n-1} \left(\frac{a_j}{\alpha^{n-1-j}} \cdot \sum_{i=0}^{n-1} \frac{a_i}{\alpha^{|i-j|}} \right) \quad (2.9)$$

Значення цієї похибки було розраховано в програмі MathCad для різних значень розрядності ЦАП (n), і основи системи числення (α), що використовується. Також з формули можна бачити, що значення похибки лінійно залежить від співвідношення (R/r_Γ) – співвідношення номіналів резистивної матриці і внутрішнього опору генераторів розрядних струмів. На рис. 2.2 представлена залежність відносної похибки розрядних струмів від кодової комбінації на вході ЦАП. Остання виникає в силу порушення принципу суперпозиції,

Вибране значення співвідношення (R/r_Γ) становить 10^{-3} . Представлені залежності для системи числення з основою $\alpha=2$ і числом розрядів $n=10$, і системи числення з основою $\alpha=1,6$ і числом розрядів $n=14$, які мають однакову роздільну здатність.

Як можна бачити значення похибки зростає для старших кодових комбінацій, крім того присутні значні стрибки похибки між деякими сусідніми комбінаціями, що буде призводити до наявності похибки диференційної нелінійності вихідної характеристики ЦАП. Значення максимальної відносної похибки розрядних струмів ($\delta I_{ВИХ}$) в залежності від числа розрядів (n) і співвідношення (R/r_Γ) будуть обчислюватися за формулою:

$$\delta I_{ВІХ} = \frac{\alpha^n \cdot (\alpha - 1)}{(\alpha + 1)} \cdot \frac{R}{r_{Г}} \cdot \sum_{j=0}^{n-1} \left(\frac{1}{\alpha^{n-1-j}} \cdot \sum_{i=0}^{n-1} \frac{1}{\alpha^{|i-j|}} \right), \quad (2.10)$$

і для $\alpha=2$ приблизна формула буде мати вигляд:

$$\delta I_{ВІХ} \approx 3 \cdot 2^{n-1} \cdot \frac{R}{r_{Г}}. \quad (2.11)$$

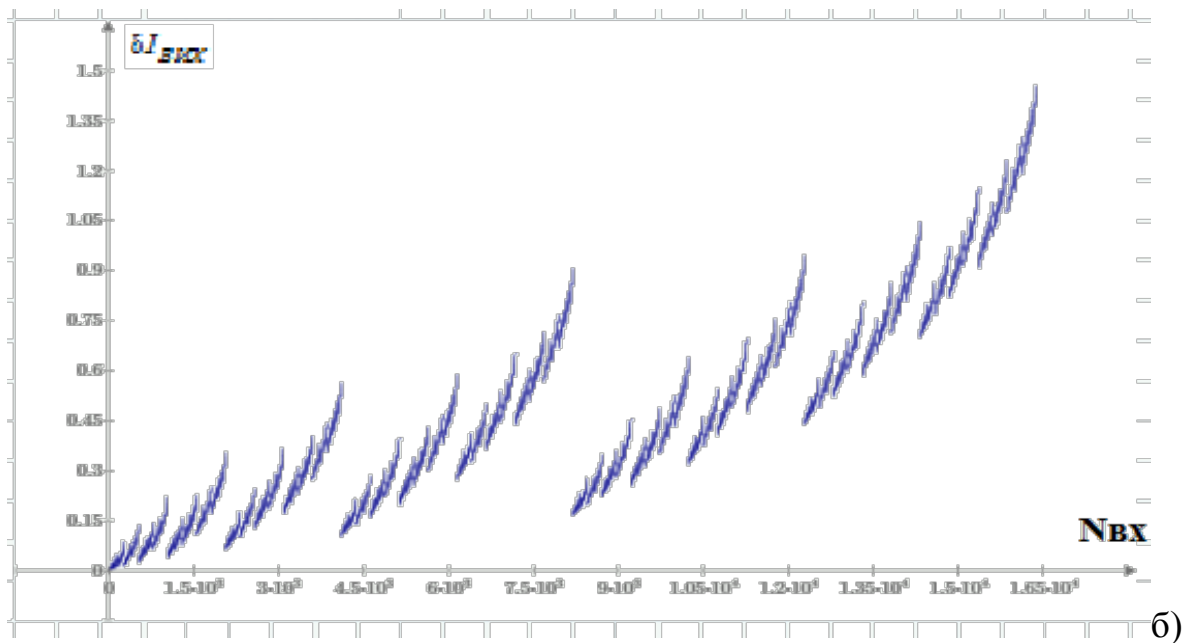
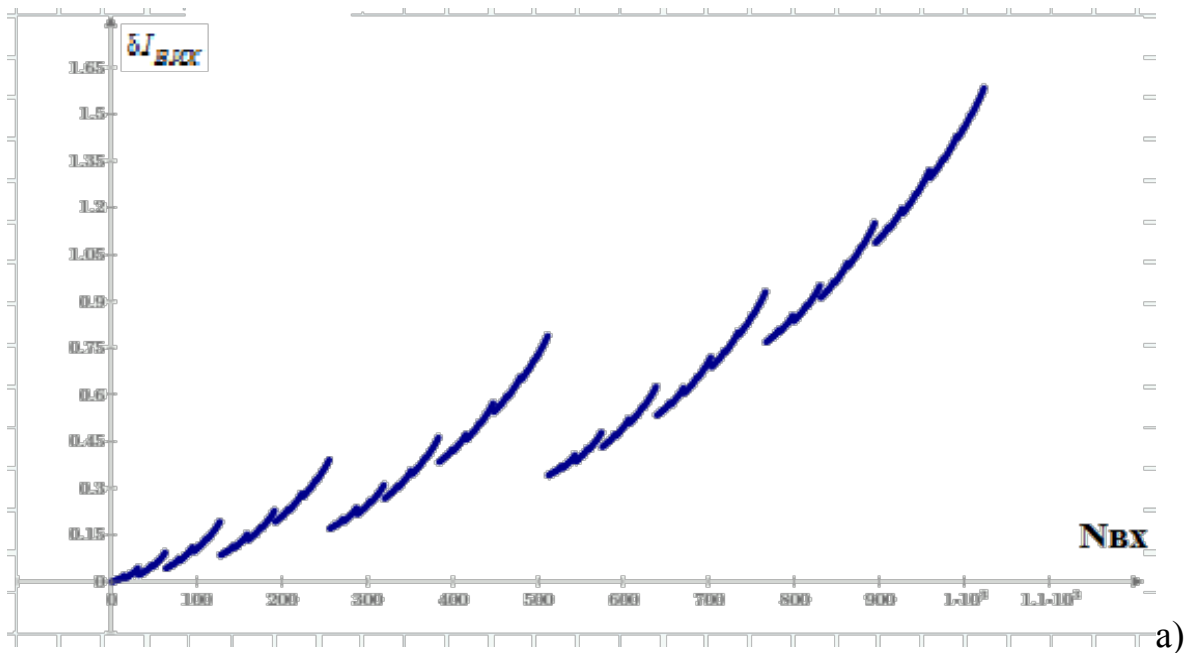


Рисунок 2.2 – Залежність відносної похибки розрядних струмів від кодової комбінації на вході ЦАП:

а) $n = 10$ $\alpha = 2$; б) $n = 14$ $\alpha = 1,6$.

Значення максимальної відносної похибки розрядних струмів ($\delta I_{\text{ВИХ}}$) в залежності від числа розрядів (n) і співвідношення (R/r_{Γ}) показані в табл. 2.1.

Таблиця 2.1 – Значення відносної похибки розрядних струмів, $\delta I_{\text{ВИХ}}$ (МЗР)

R/r_{Γ} \ n	10	12	14	16	18
10^{-3}	1,58	6,36	25,4	102	408
10^{-4}	0,158	0,636	2,54	10,2	40,8
10^{-5}	0,0158	0,0636	0,254	1,02	4,08
10^{-6}	0,00158	0,00636	0,0254	0,102	0,408

2.2 Метод підвищення лінійності багаторозрядних ЦАП на базі генераторів однакових струмів за рахунок дотримання принципу суперпозиції у діапазоні вихідного сигналу

Оцінимо значення співвідношення (R/r_{Γ}) – співвідношення номіналів резистивної матриці і внутрішнього опору генераторів розрядних струмів. Значення R на підставі [13] становить 10^2 - 10^3 Ом, прийемо за мінімальне значення $R=100$ Ом.

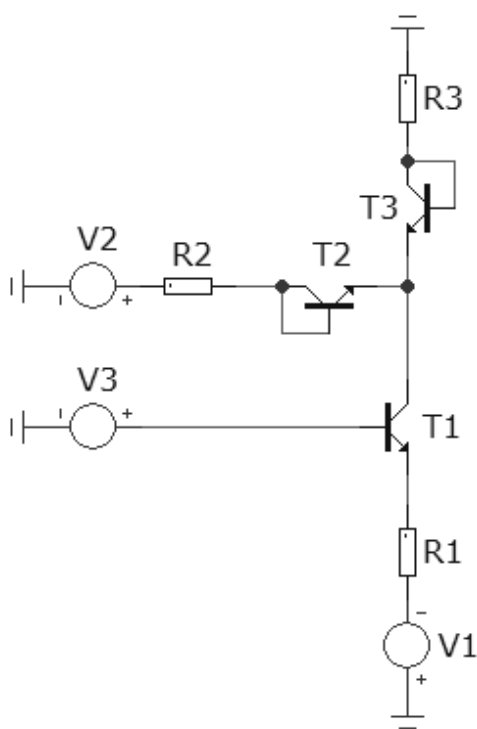


Рисунок 2.3 – Генератор розрядного струму ЦАП

Визначимо вихідний опір найпростішого генератора розрядного струму. На рис. 2.3 показана схема окремого генератора розрядного струму.

Джерела напруги $V1$, $V3$ і резистор $R1$ задають напругу живлення, зміщення і опір необхідні для формування еталонного струму на колекторі транзистора $T1$. Діоди $T2$ і $T3$ – це ключ, що включає або відключає еталонний струм до резистивної матриці, джерело напруги $V2$ є джерелом сигналу, що керує ключем. Опори $R2$, $R3$ імітують

опори резистивної матриці та джерела сигналу. Вихідний опір $R_{\text{вих}}$ наведеного найпростішого генератора струму можна вивести з таких співвідношень:

$$\begin{aligned} di &= \frac{du}{r_K} + \frac{h_{12} \cdot du}{R_i}, \quad h_{12} = \frac{r_E}{r_K} \cdot \beta \Rightarrow \\ \Rightarrow R_{\text{вих}} &= \frac{du}{di} = \frac{R_i \cdot r_K}{R_i + r_K \cdot h_{12}} = r_K / \left(1 + \frac{r_E \cdot \beta}{R_i} \right), \end{aligned} \quad (2.12)$$

де du , di – прирісти вихідного струму і напруги, h_{12} – коефіцієнт зворотного зв'язку по напрузі транзистора в схемі з ЗБ [112], r_K , r_E – вихідний і вхідний диференціальний опір транзистора в схемі з ЗБ. Якщо прийняти $I_i=1$ мА, $R_i=1,2$ кОм і використовувати параметри моделі інтегрального транзистора NUHFARRY [113], то $R_{\text{вих}} \approx 1,78$ МОм.

Як можна бачити при використанні найпростіших генераторів розрядних струмів мінімально можливе співвідношення (R/r_T) на підставі вищевикладеного досягає величини 10^3 - 10^4 , і отже максимально досяжна розрядність ЦАП на підставі (2.11) становитиме:

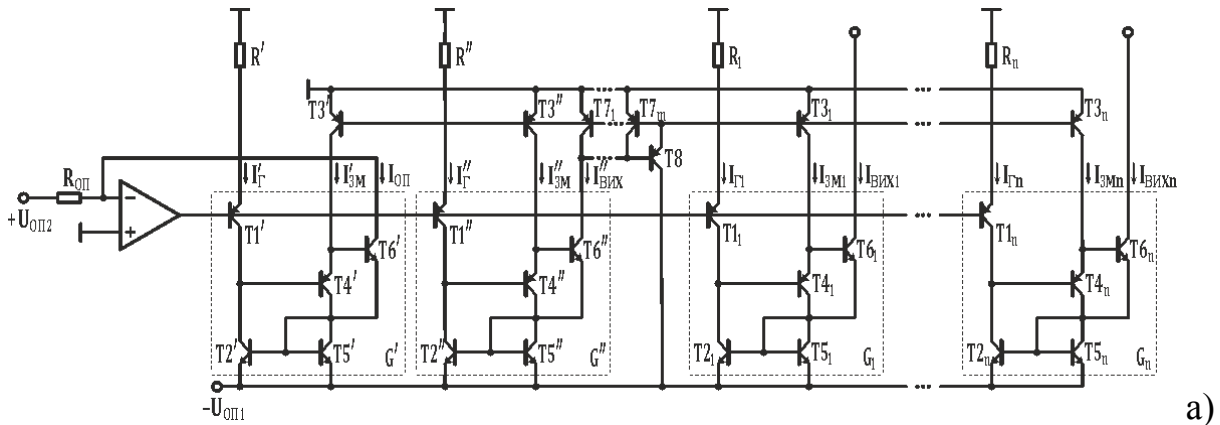
$$n = \log_2 \frac{r_T}{3 \cdot R} \approx 9 \dots 12. \quad (2.13)$$

Значно зменшувати значення R неможливо в силу технологічних обмежень [13] тому в якості методу зменшення похибки суперпозиції ваг розрядів ЦАП із підсумовуванням однаково струмів у вузлах резистивної матриці пропонується створення генераторів однакових розрядних струмів з високим вихідним опором.

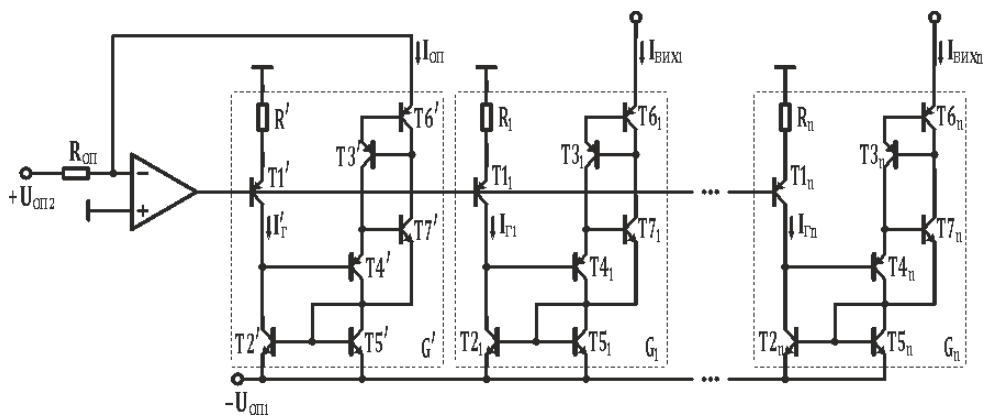
Для поліпшення вихідного опору генераторів однакових розрядних струмів пропонуються варіанти їх побудови, показані на рис. 2.4 [114], [115]. Наводяться тільки схеми власне генераторів струмів для ЦАП, без резистивної матриці і вихідного підсилювача. На рис. 2.5 окремо наведені схеми окремих генераторів струмів. У даних схемах струм від первинного генератора передається в вихідний каскад за допомогою струмового дзеркала.

Схема на рис. 2.4 а включає в себе $n+2$ генераторів розрядних струмів G' , G'' , G_1 , ..., G_n . Виходи генераторів G_1 , ..., G_n за допомогою ключів, керованих вхідним цифровим кодом, підключаються або відключаються від вузлів резистивної матриці, сумарний вихідний сигнал формується на її виході. Вихідний струм генератора G' ($I_{\text{оп}}$) примусово задається за допомогою ОП, що призводить до формування відповідного струму потенціалу бази транзистора $T1'$, який передається на бази інших

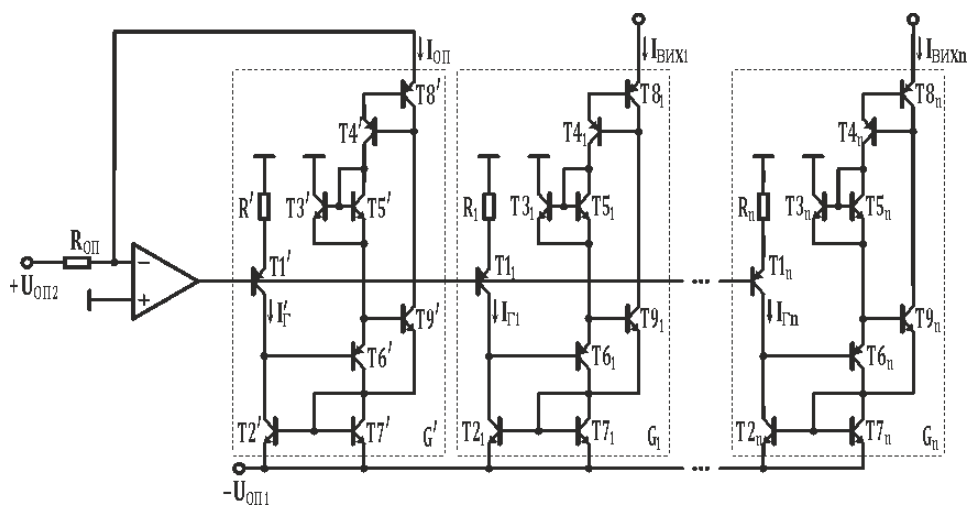
транзисторів $T1_1, \dots, T1_n$, і задає на виході інших генераторів такий самий за величиною струм. Генератор G''_i струмове дзеркало на транзисторах $T3_i, T7_1 \dots T7_m, T8$, формує струми зміщення, що надходять в емітери $T4_i$. $I_{3Mi} = I_{оп}/m$, де m – деяке ціле число (число транзисторів $T7_i$).



а)



б)



в)

Рисунок 2.4 – Схеми генераторів однакових розрядних струмів:
а) з окремим генератором струмів зміщення; б) з автозміщенням;
в) з поліпшеними характеристиками

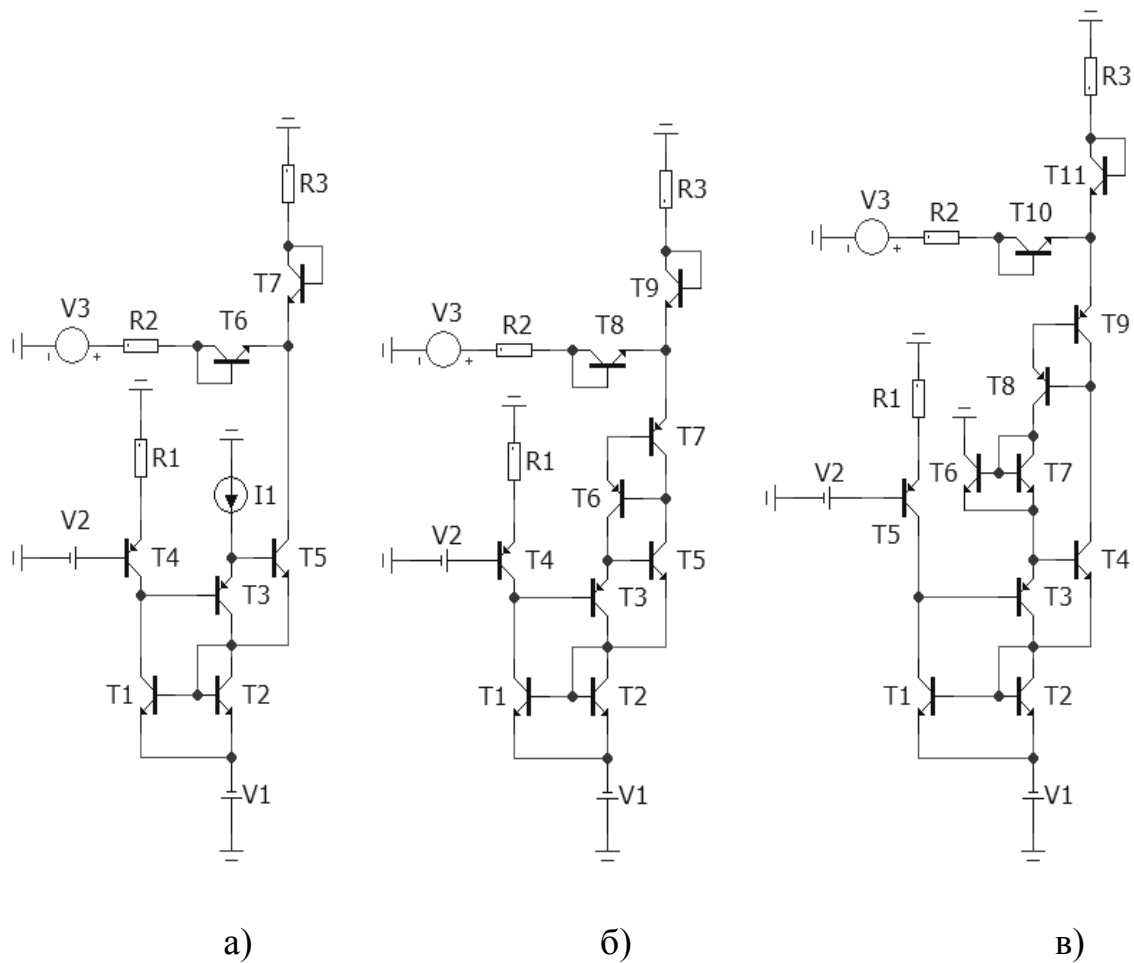


Рисунок 2.5 – Схеми окремих генераторів розрядних струмів:
 а) зі струмом зміщення; б) з автозміщенням;
 в) з поліпшеними характеристиками

Схема на рис. 2.4 а включає в себе $n + 2$ генераторів розрядних струмів G' , G'' , G_1, \dots, G_n . Виходи генераторів G_1, \dots, G_n за допомогою ключів, керованих входнім цифровим кодом, підключаються або відключаються від вузлів резистивної матриці, сумарний вихідний сигнал формується на її виході. Вихідний струм генератора G' (I_{OP}) примусово задається за допомогою ОП, що призводить до формування відповідного струму потенціалу бази транзистора $T1'$, який передається на бази інших транзисторів $T1_1, \dots, T1_n$, і задає на виході інших генераторів такий самий за величиною струм. Генератор G'' і струмове дзеркало на транзисторах $T3_i, T7_1 \dots T7_m, T8$, формує струми зміщення, що надходять в емітери $T4_i$. $I_{3Mi} = I_{OP}/m$, де m – деяке ціле число (число транзисторів $T7_i$).

Схема окремого генератора струму на рис. 2.5 а включає первинний генератор струму на транзисторі Т4 і резистори R1, струмове дзеркало на транзисторах Т1 і Т2, що передає цей струм у вихідний каскад на транзисторах Т3 і Т5 і джерела струму П1, що задає струм зміщення для транзистора Т3. Вихідний струм генератора формується на колекторі транзистора Т5.

Якщо вихідна напруга окремого генератора ($U_{КБ(Т6)}$) збільшиться на du , тоді струм бази Т6 ($I_{Б(Т6)}$) зменшиться, а струм колектора Т6 ($I_{К(Т6)}$) збільшиться на $du/r_{К(Т6)}$. Як наслідок струми $I_{К(Т4)}$ і $I_{Е(Т4)}$ збільшаться, а струми $I_{Е(Т6)}$, $I_{К(Т6)}$ зменшаться на $du/r_{К(Т6)}$, тобто в першому наближенні зміна вихідного струму ($I_{К(Т6)}$) внаслідок зміни вихідної напруги компенсується. З огляду на те, що $I_{Е(Т5)} = I_{Е(Т2)} + I_{А3}$, де $I_{А3}$ – струм асиметрії дзеркала (за рахунок того, що напруги БК Т2 і Т5 нерівні) $I_{Е(Т2)} = I_{Г} + I_{Б(Т4)} + I_{Б(Т2)}$ можна записати:

$$I_{ВИХ} = I_{Б(Т4)} - I_{ЗМ} + I_{Б(Т2)} + I_{Е(Т5)} \Rightarrow$$

$$\Rightarrow I_{ВИХ} = I_{Б(Т4)} - I_{ЗМ} + I_{Б(Т2)} + I_{Г} + I_{Б(Т4)} + I_{Б(Т2)} + I_{А3}, \quad (2.14)$$

звідки

$$\Delta I_{ВИХ} = 2 \cdot \Delta I_{Б(Т4)} + \Delta I_{Г} - \Delta I_{ЗМ} + \Delta I_{А3}. \quad (2.15)$$

Більш детальний аналіз показує, що струм бази транзистора Т4 збільшується на $(du/r_{К(Т6)} + du/(\beta_{Т6} \cdot r_{К(Т6)}))/\beta_{Т4}$, напруга на переході БЕ Т4 збільшується на $\Delta u_1 = r_{Е(Т4)} \cdot (du/r_{К(Т6)})$, а напруга на переході БЕ Т6 зменшується на $\Delta u_2 = r_{Е(Т6)} \cdot (du/r_{К(Т6)}) + h_{12(Т6)} \cdot du$. Напруга на переході БК Т3 також збільшуються на Δu_2 і струм $I_{ЗМ} = I_{К(Т3)}$ збільшується на величину $\Delta u_2/r_{К(Т3)}^*$. Напруга на переході БК Т4 зменшується, напруга на переході БК Т1 збільшується і напруга на переході БК Т2 зменшується на $\Delta u_1 + \Delta u_2$. Як наслідок збільшення $I_{Б(Т4)}$ на $(\Delta u_1 + \Delta u_2)/r_{К(Т4)}$, і збільшення $I_{К(Т1)}$ на $(\Delta u_1 + \Delta u_2)/r_{К(Т1)}$, збільшення $I_{А3}$ на $(\Delta u_1 + \Delta u_2)/r_{К(Т2)}^*$ (оскільки напруга БК Т2 зменшується, струм емітера Т5 повинен ставати менше по відношенню до струму емітера Т5).

В результаті вираз (2.15) можна переписати у вигляді:

$$\begin{aligned}
di = & \frac{2}{\beta_{(T4)}} \cdot \left(\frac{du}{r_{K(T6)}} + \frac{du}{r_{K(T6)} \cdot \beta_{(T6)}} \right) - \frac{1}{r_{K(T3)}^*} \cdot \left(r_{E(T6)} \cdot \frac{du}{r_{K(T6)}} + h_{12(T6)} \cdot du \right) + \\
& + \left(\frac{1}{r_{K(T2)}^*} + \frac{1}{r_{K(T1)}} + \frac{2}{r_{K(T4)}} \right) \cdot \left((r_{E(T4)} + r_{E(T6)}) \cdot \frac{du}{r_{K(T6)}} + h_{12(T6)} \cdot du \right), \quad (2.16) \\
R_{ВИХ} = & \frac{du}{di} \approx \frac{\beta_2 \cdot r_{K1}}{2 - r_E \cdot \beta_2 \cdot \beta_1 \cdot \left(\frac{\beta_2}{m \cdot r_{K2}} - \beta_1 \cdot \frac{m+1}{m \cdot r_{K1}} \right)},
\end{aligned}$$

де r_{K}^* – вихідні диференційні опори транзисторів в схемі з ЗЕ.

Якщо прийняти $I_i = 1$ мА, $R_i = 1,2$ кОм і використовувати параметри моделі транзистора NUHFARRY і PUFARRY [113], то $R_{ВИХ} \approx 68.04$ МОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{ВИХ} \approx 65.94$ МОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 18$.

Схема на рис. 2.4 б включає в себе $n + 1$ генераторів розрядних струмів G', G_1, \dots, G_n . Виходи генераторів G_1, \dots, G_n за допомогою ключів керованих вхідним цифровим кодом підключаються або відключаються від вузлів резистивної матриці, сумарний вихідний сигнал формується на її виході. Вихідний струм генератора $G'(I_{ОП})$ примусово задається за допомогою ОП, що призводить до формування відповідного струму потенціалу бази транзистора $T1'$, який передається на бази інших транзисторів $T1_1, \dots, T1_n$, і задає на виході інших генераторів такий самий за величиною струм.

Схема окремого генератора струму на рис. 2.5 б включає первинний генератор струму на транзисторі $T4$ і резисторі $R1$, струмове дзеркало на транзисторах $T1$ і $T2$, що передає цей струм у вихідний каскад на транзисторах $T3$ і $T5$. В даній схемі для завдання струму зміщення транзистора $T3$ використовуються транзистори $T6$ і $T7$. Вихідний струм генератора формується на емітері транзистора $T7$, і струм зміщення є струмом бази цього транзистора і дорівнює $I_T/\beta+1$, де β – коефіцієнт передачі струму бази $T7$ і таким чином струм зміщення в цій схемі буде істотно менше, ніж у попередній.

Зміна напруги на виході генератора du буде дорівнювати зміні напруг на переходах БК Т3 і Т7. Струм зміщення $I_{ЗМ}$, що надходить в емітер Т4 формується за допомогою транзисторів Т3 і Т6 і дорівнює:

$$I_{ЗМ} = I_{K(T3)} - I_{B(T7)} \approx I_{ВИХ} \cdot (1/\beta_{T6} - 1/\beta_{T7}). \quad (2.17)$$

При збільшенні вихідної напруги на du струм бази Т3 зменшиться, а струм колектора Т6 збільшиться на $du/r_{K(T3)}$. Як наслідок (аналогічно наведеним для першої схеми міркувань) струми $I_{K(T4)}$ і $I_{E(T4)}$ збільшаться, а струми $I_{E(T7)}$, $I_{K(T7)}$ і $I_{K(T6)}$ зменшаться на $du/r_{K(T3)}$. Т.ч. в першому наближенні зміна вихідного струму внаслідок зміни струму через транзистор Т3 також компенсується. Компенсація зміни струму через Т7 описується аналогічно попередньої схеми. Вираз (2.15) набуде вигляду:

$$\begin{aligned} I_{ВИХ} &= I_{B(T4)} + I_{B(T2)} + I_{E(T5)} \Rightarrow \\ \Rightarrow I_{ВИХ} &= I_{B(T4)} + I_{B(T2)} + I_{\Gamma} + I_{B(T4)} + I_{B(T2)} + I_{A3}, \end{aligned} \quad (2.18)$$

звідки

$$\Delta I_{ВИХ} = 2 \cdot \Delta I_{B(T4)} + \Delta I_{\Gamma} + \Delta I_{A3}. \quad (2.19)$$

Більш детальний аналіз показує, що струм бази транзистора Т4 збільшується на $(du/r_{K(T7)} + du/r_{K(T3)} + du/(\beta_{T7} \cdot r_{K(T7)}))/\beta_{T4}$, напруга на переході БЕ Т4 збільшується на $\Delta u_1 = r_{E(T4)} \cdot (du/r_{K(T7)} + du/r_{K(T3)})$, напруга на переході БЕ Т7 зменшується на $\Delta u_2 = r_{E(T7)} \cdot (du/r_{K(T7)} + du/r_{K(T3)}) + h_{12(T7)} \cdot du$. Напруга на переході БК Т4 зменшується, напруга на переході БК Т1 збільшується і напруга на переході БК Т2 зменшується на $\Delta u_1 + \Delta u_2$. Як наслідок збільшення $I_{B(T4)}$ на $(\Delta u_1 + \Delta u_2)/r_{K(T4)}$, і збільшення $I_{K(T1)}$ на $(\Delta u_1 + \Delta u_2)/r_{K(T1)}$, і збільшення I_{A3} на $(\Delta u_1 + \Delta u_2)/r_{K(T2)}^*$.

В результаті вираз (2.19) можна переписати у вигляді:

$$\begin{aligned} di &= \frac{2}{\beta_{(T4)}} \cdot \left(\frac{du}{r_{K(T7)}} + \frac{du}{r_{K(T3)}} + \frac{du}{r_{K(T7)} \cdot \beta_{(T7)}} \right) + \\ &+ \left(\frac{1}{r_{K(T2)}^*} + \frac{1}{r_{K(T1)}} + \frac{2}{r_{K(T4)}} \right) \cdot \left((r_{E(T4)} + r_{E(T7)}) \cdot \left(\frac{du}{r_{K(T7)}} + \frac{du}{r_{K(T3)}} \right) + h_{12(T7)} \cdot du \right), \quad (2.20) \\ R_{ВИХ} &= \frac{du}{di} \approx \frac{\beta_2 \cdot r_{K1}}{2 \cdot \left(1 + \frac{1}{\beta_2} \cdot \frac{r_{K1}}{r_{K2}} \right) + r_E \cdot \frac{\beta_2 \cdot \beta_1^3}{\beta_1 - \beta_2} \cdot \frac{1}{r_{K1}}}. \end{aligned}$$

Якщо прийняти $I_i = 1$ мА, $R_i = 1.2$ кОм і використовувати параметри моделі транзистора NUHFARRY і PUHFARRY [113], то $R_{\text{ВИХ}} \approx 39.62$ МОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{\text{ВИХ}} \approx 39.44$ МОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 18$.

Можлива модифікація схеми, наведеної на рис. 2.4 б, представлена на рис. 2.4 в. Схема окремого генератора струму для неї представлена на рис. 2.5 в. У ній в ланцюг колектора транзистора Т6 включено струмове дзеркало, що складається з транзисторів Т7 і Т8, воно подвоює як струм, що витікає з колектора Т6, так і похибку цього струму.

Вираз (2.15) набуває вигляду:

$$\Delta I_{\text{ВИХ}} = 2 \cdot \Delta I_{\text{Б(Т6)}} + \Delta I_{\text{Г}} + \Delta I_{\text{Аз}} - \Delta I_{\text{К(Т3)}}, \quad (2.21)$$

і може бути переписаний таким чином:

$$di = \frac{2}{\beta_{(T6)}} \cdot \left(\frac{du}{r_{K(T9)}} + \frac{2 \cdot du}{r_{K(T4)}} + \frac{du}{r_{K(T9)} \cdot \beta_{(T9)}} \right) - \frac{du}{r_{K(T4)}} + \left(\frac{1}{r_{K(T2)}^*} + \frac{1}{r_{K(T1)}} + \frac{2}{r_{K(T6)}} \right) \cdot \left((r_{E(T6)} + r_{E(T9)}) \cdot \left(\frac{du}{r_{K(T9)}} + \frac{2 \cdot du}{r_{K(T4)}} \right) + h_{12(T9)} \cdot du \right), \quad (2.22)$$

$$R_{\text{ВИХ}} = \frac{du}{di} \approx \frac{\beta_2 \cdot r_{K1}}{2 - \frac{r_{K1}}{r_{K2}} \cdot \left(1 - \frac{4}{\beta_2} \right) + r_E \cdot \frac{2 \cdot \beta_1^3 \cdot \beta_2}{2 \cdot \beta_1 - \beta_2} \cdot \frac{1}{r_{K1}}}.$$

Якщо прийняти $I_i=1$ мА, $R_i=1.2$ кОм і використовувати параметри моделі транзистора NUHFARRY і PUHFARRY [113], то $R_{\text{ВИХ}} \approx 368.4$ МОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{\text{ВИХ}} \approx 357.1$ МОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 21$.

Також можливі інші варіанти побудови генераторів однакових розрядних струмів для поліпшення їх вихідного опору, показані на рис. 2.6 [114], [115].

Наводяться тільки схеми власне генераторів струмів для ЦАП, без резистивної матриці і вихідного підсилювача. На рис. 2.7 окремо наведені схеми окремих генераторів струмів. У даних схемах струм від первинного генератора передається в вихідний каскад безпосередньо.

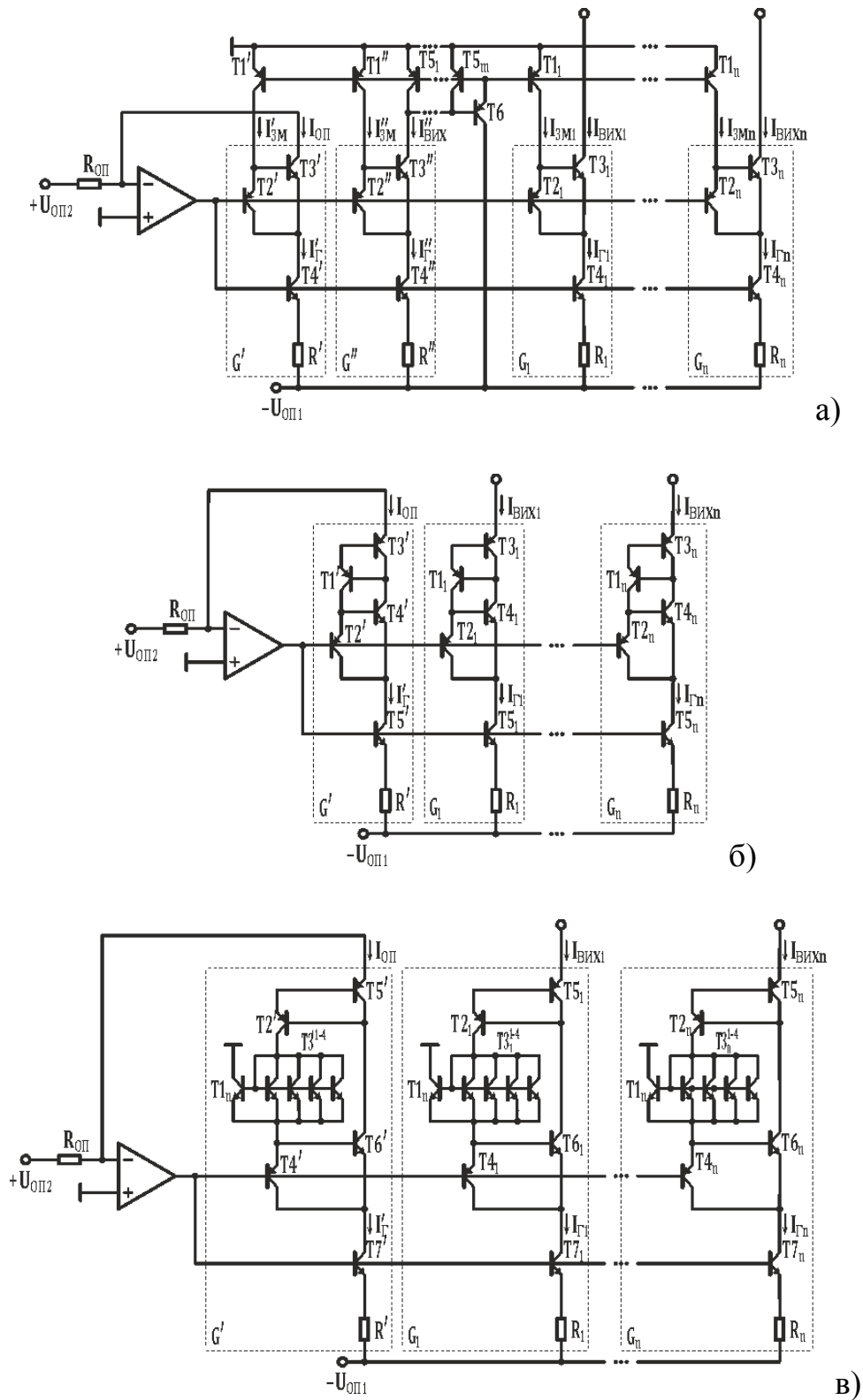


Рисунок 2.6 – Схеми генераторів однакових розрядних струмів: а) з окремим генератором струмів зміщення; б) з автозміщенням; в) з поліпшеними характеристиками

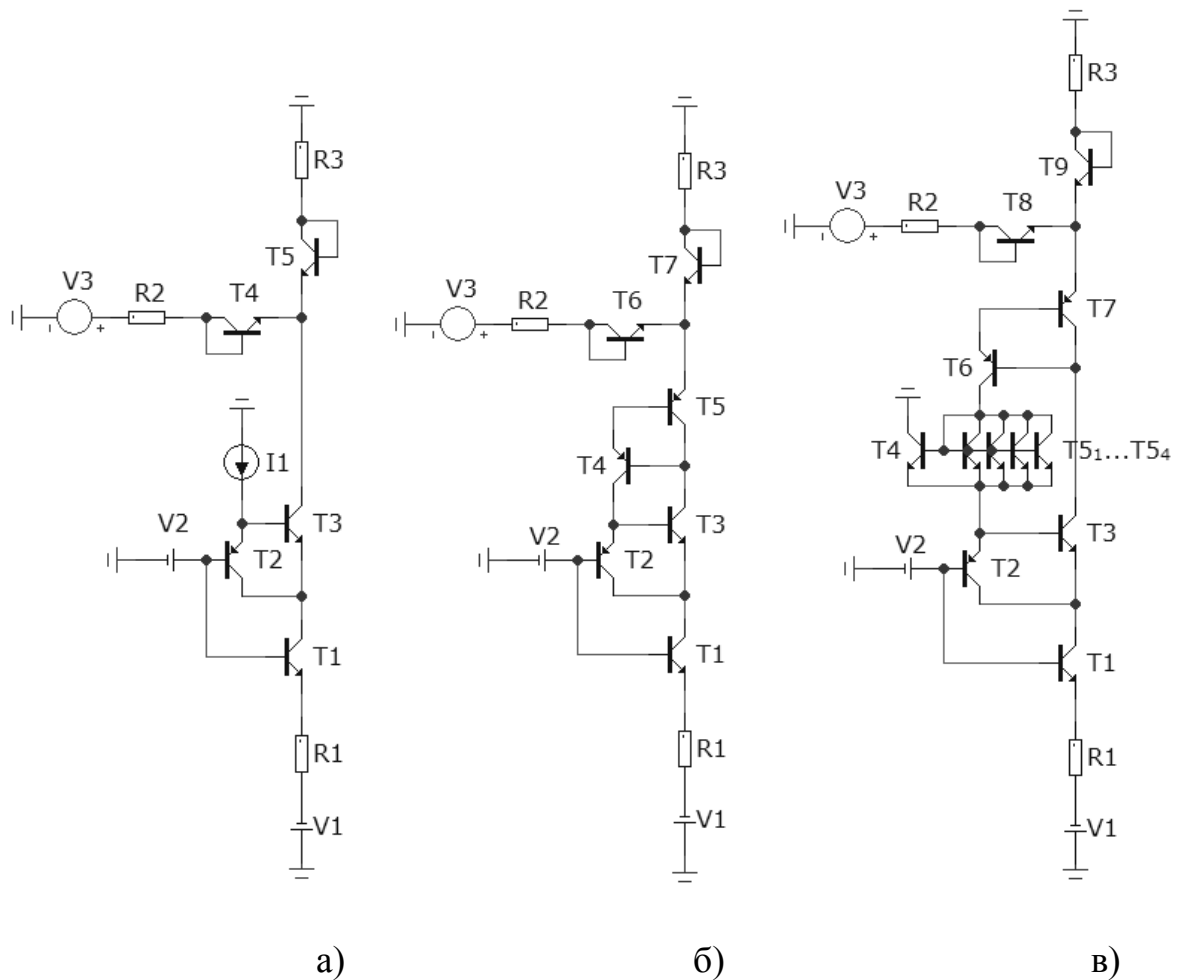


Рисунок 2.7 – Схеми окремих генераторів розрядних струмів:

а) з струмом зміщення; б) з автозміщенням;

в) з поліпшеними характеристиками

Схема на рис. 2.6 а включає в себе $n + 2$ генераторів розрядних струмів G' , G'' , G_1, \dots, G_n . Виходи генераторів G_1, \dots, G_n за допомогою ключів керованих вхідним цифровим кодом підключаються або відключаються від вузлів резистивної матриці, сумарний вихідний сигнал формується на її виході. Вихідний струм генератора G' (I_{OP}) примусово задається за допомогою ОП, що призводить до формування відповідного струму потенціалу бази транзисторів $T4'$, який передається на бази інших транзисторів $T4_1, \dots, T4_n$, і задає на виході інших генераторів такий самий за величиною струм. Генератор G'' і струмове дзеркало на транзисторах $T1_i, T5_1 \dots T5_m, T6$, формує струми зміщення, що надходять в емітери $T2_i$. $I_{3Mi} = I_{OP}/m$, де m – деяке ціле число (число транзисторів $T5$).

Схема окремого генератора струму на рис. 2.7 а включає первинний генератор струму на транзисторі Т1 і резисторі R1 і вихідний каскад на транзисторах Т2 і Т3 і джерело струму П1, що задає струм зміщення для транзистора Т2. Вихідний струм генератора формується на колекторі транзистора Т3.

Якщо вихідна напруга ($U_{КБ(Т3)}$) збільшиться на du , тоді струм бази Т3 ($I_{Б(Т3)}$) зменшиться, а струм колектора Т3 ($I_{К(Т3)}$) збільшиться на $du/r_{К(Т3)}$. Оскільки струм емітера транзистора Т2 $I_{Е(Т2)} = I_{ЗМ} - I_{Б(Т3)}$, то він і відповідно струм колектора Т2 $I_{К(Т2)}$ також збільшиться на $du/r_{К(Т3)}$. Також оскільки струм емітера Т3 $I_{Е(Т3)} = I_{Г} - I_{К(Т2)}$, то також він і відповідно струм колектора Т3 $I_{К(Т3)}$ зменшиться на $du/r_{К(Т3)}$, тобто в першому наближенні зміна вихідного струму ($I_{К(Т3)}$) внаслідок зміни вихідної напруги компенсується.

Вираз (2.33) для даної схеми має вигляд

$$I_{ВИХ} = I_{Б(Т2)} + I_{Г} - I_{ЗМ} \Rightarrow \Delta I_{ВИХ} = \Delta I_{Б(Т2)} + \Delta I_{Г} - \Delta I_{ЗМ}. \quad (2.23)$$

Більш детальний аналіз показує, що струм бази транзистора Т2 збільшується на $(du/r_{К(Т3)} + du/(\beta_{Т3} \cdot r_{К(Т3)}))/\beta_{Т2}$, напруга на переході БЕ Т2 збільшується на $\Delta u_1 = r_{Е(Т2)} \cdot (du/r_{К(Т3)})$, напруга на переході БЕ Т3 зменшується на $\Delta u_2 = r_{Е(Т3)} \cdot (du/r_{К(Т3)}) + h_{12(Т3)} \cdot du$, напруга на переході БК Т1 також зменшується на Δu_1 і струму $I_{ЗМ} = I_{К(Т1)}$ зменшується на $\Delta u_1/r_{К(Т1)}$. Напруга на переході БК Т2 зменшується і напруга на переході БК Т4 збільшується на $\Delta u_1 + \Delta u_2$. Як наслідок збільшення $I_{Б(Т2)}$ на $(\Delta u_1 + \Delta u_2)/r_{К(Т2)}$ і збільшення $I_{К(Т4)}$ на $(\Delta u_1 + \Delta u_2)/r_{К(Т4)}$.

В результаті вираз (2.23) можна переписати у вигляді:

$$di = \frac{1}{\beta_{(Т2)}} \left(\frac{du}{r_{К(Т3)}} + \frac{du}{r_{К(Т3)} \cdot \beta_{(Т3)}} \right) + \frac{1}{r_{К(Т1)}} \cdot r_{Е(Т2)} \cdot \frac{du}{r_{К(Т3)}} +$$

$$+ \left(\frac{1}{r_{К(Т2)}} + \frac{1}{r_{К(Т4)}} \right) \cdot \left(\left(r_{Е(Т2)} + r_{Е(Т3)} \right) \cdot \frac{du}{r_{К(Т3)}} + h_{12(Т3)} \cdot du \right), \quad (2.24)$$

$$R_{ВИХ} = \frac{du}{di} \approx \frac{\beta_2 \cdot r_{К1}}{1 + r_E \cdot \beta_2 \cdot \left(\frac{1}{r_{К2}} \cdot \left(\beta_2 + \frac{\beta_1}{m} \right) + \frac{1}{r_{К1}} \cdot \beta_1 \cdot \left(1 + \frac{r_E \cdot \beta_1}{R_i} \right) \right)},$$

тут $r_{К1}$, $r_{К2}$ – вихідний опір *pnp* і *pnp* транзисторів в схемі з ЗБ, β_1 і β_2 – коефіцієнт посилення базового струму *pnp* і *pnp* транзисторів.

Якщо прийняти $I_i = 1$ мА, $R_i = 1,2$ кОм і використовувати параметри моделі транзисторів NUHFARRY і PUHFARRY [113], то $R_{\text{ВИХ}} \approx 208,6$ МОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{\text{ВИХ}} \approx 211,0$ МОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 20$.

Схема на рис. 2.6 б включає в себе $n + 1$ генераторів розрядних струмів G', G_1, \dots, G_n . Виходи генераторів G_1, \dots, G_n за допомогою ключів керованих вхідним цифровим кодом підключаються або відключаються від вузлів резистивної матриці, сумарний вихідний сигнал формується на її виході. Вихідний струм генератора $G'(I_{\text{ОП}})$ примусово задається за допомогою ОП, що призводить до формування відповідного струму потенціалу бази транзистора $T5'$, який передається на бази інших транзисторів $T5_1, \dots, T5_n$, і задає на виході інших генераторів такий самий за величиною струм.

Схема окремого генератора струму на рис. 2.7 б включає первинний генератор струму на транзисторі $T1$ і резистори $R1$ і вихідний каскад на транзисторах $T2$ і $T3$. В даній схемі для завдання струму зміщення транзистора $T2$ використовуються транзистори $T4$ і $T5$. Вихідний струм генератора формується на емітері транзистора $T5$ і струм зміщення є струмом бази цього транзистора і дорівнює $I_{\text{Г}}/\beta + 1$, де β – коефіцієнт передачі струму бази $T5$ і таким чином струм зміщення в цій схемі буде істотно менше, ніж у попередній.

Зміна напруги на виході генератора du буде дорівнює зміні напруг на переходах БК $T1$ і $T4$. Струм зміщення $I_{\text{ЗМ}}$, що надходить в емітер $T2$ формується за допомогу транзисторів $T1$ і $T3$ і дорівнює:

$$I_{\text{ЗМ}} = I_{\text{К}(T1)} - I_{\text{Б}(T4)} \approx I_{\text{ВИХ}} \cdot (1/\beta_{T3} - 1/\beta_{T4}). \quad (2.25)$$

При збільшенні вихідної напруги на du струм бази $T1$ зменшиться, а колектора $T3$ збільшиться на $du/r_{\text{К}(T1)}$. Як наслідок (аналогічно наведеним для першої схеми міркувань) струми $I_{\text{К}(T2)}$ і $I_{\text{Б}(T2)}$ збільшаться, а струми $I_{\text{Б}(T4)}$, $I_{\text{К}(T4)}$ і $I_{\text{К}(T3)}$ зменшаться на $du/r_{\text{К}(T1)}$. Т.ч. в першому наближенні зміна вихідного струму внаслідок зміни струму через транзистор $T1$ також компенсується. Компенсація зміни струму через $T4$ описується аналогічно попередньої схеми. Вираз (2.15) набуде вигляду:

$$I_{\text{ВИХ}} = I_{\text{Б}(T2)} + I_{\text{Г}} \Rightarrow \Delta I_{\text{ВИХ}} = \Delta I_{\text{Б}(T2)} + \Delta I_{\text{Г}}. \quad (2.26)$$

Більш детальний аналіз показує, що струм бази транзистора $T2$ збільшується на $(du/r_{\text{К}(T4)} + du/r_{\text{К}(T1)} + du/(\beta_{T4} \cdot r_{\text{К}(T4)}))/\beta_{T2}$, напруга на переході БЕ $T2$ збільшується на $\Delta u_1 = r_{\text{Б}(T2)} \cdot (du/r_{\text{К}(T4)} + du/r_{\text{К}(T1)})$, напруга на переході

БЕ Т4 зменшується на $\Delta u_2 = r_{E(T4)} \cdot (du/r_{K(T4)} + du/r_{K(T1)}) + h_{12(T4)} \cdot du$. Напряга на переході БК Т2 зменшується і на пруга на переході БК Т5 збільшується на $\Delta u_1 + \Delta u_2$. Як наслідок збільшення $I_{B(T2)}$ на $(\Delta u_1 + \Delta u_2)/r_{K(T2)}$, і збільшення $I_{K(T5)}$ на $(\Delta u_1 + \Delta u_2)/r_{K(T5)}$.

В результаті вираз (2.26) можна переписати у вигляді:

$$di = \frac{1}{\beta_{(T2)}} \cdot \left(\frac{du}{r_{K(T4)}} + \frac{du}{r_{K(T1)}} + \frac{du}{r_{K(T4)} \cdot \beta_{(T4)}} \right) +$$

$$+ \left(\frac{1}{r_{K(T2)}} + \frac{1}{r_{K(T5)}} \right) \cdot \left((r_{E(T2)} + r_{E(T4)}) \cdot \left(\frac{du}{r_{K(T4)}} + \frac{du}{r_{K(T1)}} \right) + h_{12(T4)} \cdot du \right), \quad (2.27)$$

$$R_{ВИХ} = \frac{du}{di} \approx \frac{\beta_2 \cdot r_{K1}}{1 + \frac{1}{\beta_2} \cdot \frac{r_{K1}}{r_{K2}} + r_E \cdot \frac{\beta_2 \cdot \beta_1^2}{\beta_1 - \beta_2} \cdot \frac{1}{r_{K1}} \cdot \left(1 + \frac{r_E \cdot \beta_1}{R_i} \right)}.$$

Якщо прийняти $I_i = 1$ мА, $R_i = 1,2$ кОм і використовувати параметри моделі транзистора NUHFARRY і PUHFARRY [113], то $R_{ВИХ} \approx 194,0$ МОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{ВИХ} \approx 198,0$ МОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 20$.

Можлива модифікація схеми наведеної на рис. 2.6 б, представлена на рис. 2.6 в. Схема окремого генератора струму для неї представлена на рис. 2.7 в. У ній в ланцюг колектора транзистора Т5 включено струмове дзеркало, що складається з транзисторів Т6 і Т7₁, ..., Т7₄, воно збільшує на чверть як струм, що ВИТКАЄ з колектора Т4, так і похибку цього струму. Вираз (2.15) набуває вигляду:

$$\Delta I_{ВИХ} = \Delta I_{B(T4)} + \Delta I_{\Gamma} - \Delta I_{K(T1)}, \quad (2.28)$$

і може бути записаний таким чином:

$$di = \frac{1}{\beta_{(T4)}} \cdot \left(\frac{du}{r_{K(T6)}} + \frac{5 \cdot du}{4 \cdot r_{K(T2)}} + \frac{du}{r_{K(T6)} \cdot \beta_{(T6)}} \right) - \frac{du}{4 \cdot r_{K(T2)}} +$$

$$+ \left(\frac{1}{r_{K(T4)}} + \frac{1}{r_{K(T7)}} \right) \cdot \left((r_{E(T4)} + r_{E(T6)}) \cdot \left(\frac{du}{r_{K(T6)}} + \frac{5 \cdot du}{4 \cdot r_{K(T2)}} \right) + h_{12(T6)} \cdot du \right), \quad (2.29)$$

$$R_{ВИХ} = \frac{du}{di} \approx \frac{\beta_2 \cdot r_{K1}}{1 - \frac{1}{4} \cdot \left(1 - \frac{5}{\beta_2} \right) \cdot \frac{r_{K1}}{r_{K2}} + r_E \cdot \frac{5 \cdot \beta_1^2 \cdot \beta_2}{5 \cdot \beta_1 - 4 \cdot \beta_2} \cdot \frac{1}{r_{K1}} \cdot \left(1 + \frac{r_E \cdot \beta_1}{R_i} \right)}.$$

Якщо прийняти $I_i = 1$ мА, $R_i = 1.2$ кОм і використовувати параметри моделі транзистора NUHFARRY і PUHFARRY [113], то $R_{\text{вих}} \approx 1.501$ ГОм, моделювання даної схеми в програмі MicroCap 11 з використанням тих же моделей транзисторів дає значення $R_{\text{вих}} \approx 1.771$ ГОм. Відповідно до формули (2.13) досяжна розрядність ЦАП $n \approx 23$.

В табл. 2.2 зведені параметри покращених генераторів однакових розрядних струмів: вихідний опір ($r_{\text{вих}}$) та досяжна розрядність ЦАП (n). Як можна бачити запропонований метод

Таблиця 2.2 – Параметри покращених генераторів розрядних струмів

Схема, рис. №	рис.2.5а	рис.2.5б	рис.2.5в	рис.2.7а	рис.2.7б	рис.2.7в
$r_{\text{вих}},$ МОм	68	40	360	210	200	1800
n	18	18	21	20	20	23

При побудові ЦАП, які проектуються на базі надлишкових систем числення зі штучним базисом, ваги розрядів секції пропорційні деякій множині чисел. Такі ЦАП будуються на базі секційних матриць і в них повинні використовуватися генератори зважених струмів. На рис. 2.8 наведені варіанти побудови генератора струму з вагою $4 \cdot I_0$ на базі генератора струму зображеного на рис 2.7 а. Він може бути побудований або як паралельне з'єднання чотирьох генераторів струму з вагою I_0 (рис.2.8), або за схемою, представленої на рис.2.8 б, де замість кожного транзистора паралельно включається чотири, номінал джерела струму зміщення вибирається в чотири рази більше, а номінал резистора в первинному генераторі розрядного струму в чотири рази менше. Вихідні опори обох схем будуть однаковими, в чотири рази меншими, ніж у одиночного генератора, і будуть обчислюватися за формулами, наведеними в попередньому розділі. Аналогічним чином можна створити генератори зважених струмів з іншою вагою і подібним же чином використовувати генератори інших типів описані в попередньому розділі.

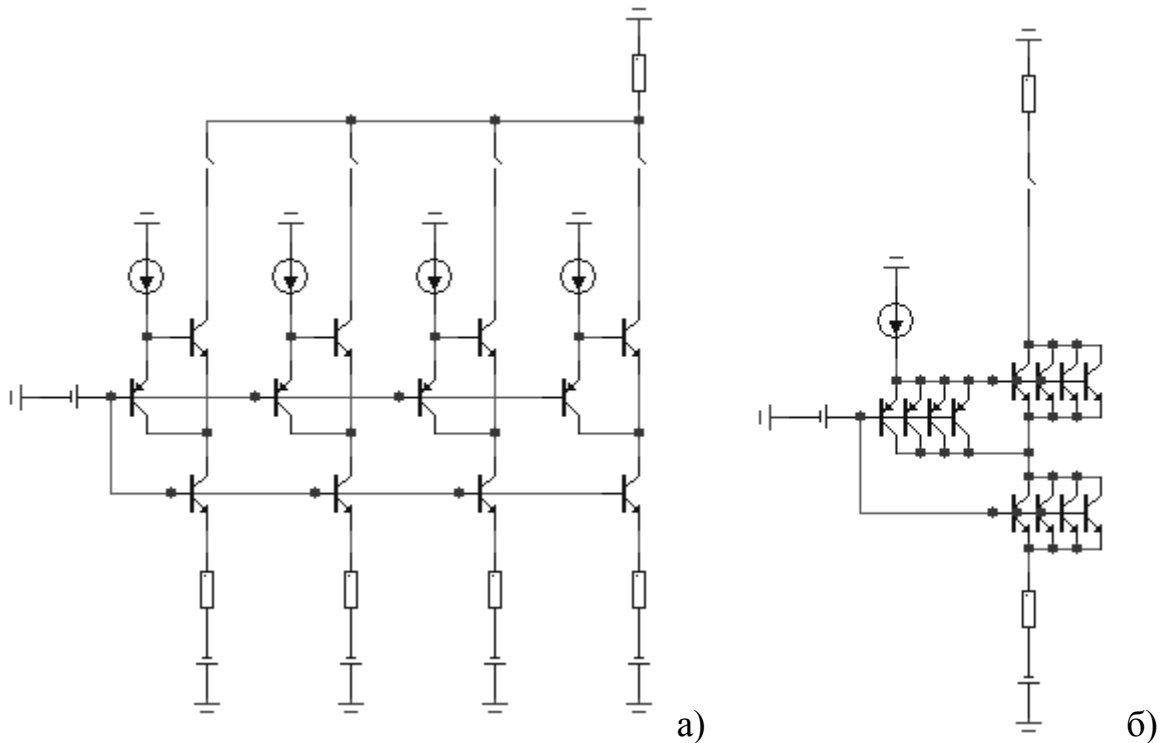


Рисунок 2.8 – Генератори зважених розрядних струмів:
 а) як паралельне з'єднання однакових генераторів;
 б) окремий генератор

На підставі формули (2.13) обчислимо похибку струму i -тої секції генераторів струму:

$$\Delta I_i = \frac{R_{\perp} \cdot I_{R_{\perp i}}}{r_k} \cdot \sum_{i=1}^m q_i . \quad (2.30)$$

Як можна бачити похибка вихідного струму ЦАП на основі діляників зважених струмів з використанням матриць секційного типу обумовлена вихідним опором генераторів струму буде вище, ніж при використанні матриць драбинкового типу.

2.3 Математичні співвідношення в резистивних матрицях із заданою ваговою надлишковістю для багаторозрядних ЦАП

Широке поширення в практиці АЦ і ЦА перетворення набуло використання надлишкових систем числення [1], [102]-[107], [108]. Надлишкові системи числення – це системи з набором ваг розрядів

$\{Q_0, Q_1, \dots, Q_i, \dots\}$, якщо значення розряду належить множині $\{0, 1\}$, то для i -го розряду виконується умова:

$$Q_i < \sum_{j=0}^{i-1} Q_j. \quad (2.31)$$

Відносне значення надлишковості i -го розряду такої системи числення буде визначатися виразом [102]:

$$\delta Q_i = \frac{\sum_{j=0}^{i-1} Q_j - Q_i}{Q_i} = \frac{-\alpha^{i+1} + 2 \cdot \alpha^i - 1}{\alpha^i \cdot (\alpha - 1)} \approx \frac{2 - \alpha}{\alpha - 1}. \quad (2.32)$$

Набір ваг розрядів може визначатися формулою:

$$Q_i = \alpha^i, \quad (2.33)$$

де α – деяке число яке задовольняє умові $1 < \alpha < 2$, в такому випадку система називається надлишковою системою числення с природним базисом, а α – основою цієї системи. Приклади таких систем:

1, 2, 4, ..., 2^i , ... $\alpha = 2$ – двійкова система,

1, 1.5, 2.25, ..., $\left(\frac{3}{2}\right)^i$, ... $\alpha = \frac{3}{2}$,

1, 1, 1, ..., 1^i , ... $\alpha = 1$ – одинична система.

Двійкова система вже не є надлишковою. Але виготовлення електронних компонентів з дробовим співвідношенням номіналів з потрібною точністю зустрічає відомі складності. Наприклад, виготовлення таких резисторів в інтегральній технології потребує значного збільшення площі кристала і як наслідок різних паразитних параметрів схеми.

Набір ваг розрядів може бути деякою множиною, яка розраховується за формулою, рекурентним виразом, є довільною. Такі системи числення називаються системами зі штучним базисом. Приклади таких систем:

1, 2, 3, 5, 8, ... $Q_i = Q_{i-1} + Q_{i-2}$ – множина Фібоначі,

1, 1, 2, 2, 4, 4, ... $Q_{2i} = Q_{2i+1} = 2^i$.

Використання систем числення з цілочисельними, особливо кратними ступеня двійки співвідношеннями ваг розрядів є бажаним. Виготовлення, наприклад, резисторів з такими співвідношеннями номіналів в мікроелектроніці більш технологічно. Аналіз використання таких систем числення наведено в статті [109].

Використання надлишкових систем числення має ряд переваг. За рахунок надлишковості можна уникнути розривів передатної характеристики ЦАП, немінучих при похибках ваг розрядів при використанні двійковозважених ваг розрядів. Наприклад, для двійкової системи числення $\alpha=2$, де ваги розрядів приймають значення з множини $a_i \in \{0, 1\}$ і визначаються співвідношенням (2.3), нерівність (2.1) має зворотний характер, і коефіцієнт надлишковості i -го розряду буде дорівнює відповідно до (2.2) $\delta Q_i = 0$. На рис. 2.9 а, б представлений графік, отриманий в РТС Mathcad Prime 4.0, що ілюструє цю ситуацію. Тут по осі x відкладені значення вихідного сигналу на виході ЦАП, а по осі y відповідні їм кодові комбінації, кількість розрядів прийнято $n = 8$.

$$X = \sum_{i=0}^{n-1} \delta_i \cdot a_i \cdot \alpha^i \quad Y = \sum_{i=0}^{n-1} a_i \cdot 2^i \quad (2.34)$$

Графік на рис 2.9 а ілюструє ситуацію відсутності похибок ваг розрядів, а графік на рис 2.9 б випадок, коли відносна похибка 3 і 4 розряду становить 50%, $\delta_3 = \delta_4 = 0.5$. Як можна бачити на передатній характеристиці з'являються розриви, коли деяким діапазонами напруг не відповідає жодна кодова комбінація і ЦАП буде характеризуватися великою похибкою диференціальної нелінійності.

Графіки на рис. 2.9 в, г відповідають надлишковій системі числення $\alpha = 1,6$, де ваги розрядів приймають значення з множини $a_i \in \{0, 1\}$ і визначаються співвідношенням (2.33), нерівність (2.31) виконується, і коефіцієнт надлишковості i -го розряду буде дорівнює згідно (2.32) $\delta Q_i = 0,67$. Аналогічно попередньому випадку графік на рис 2.9 в, ілюструє ситуацію відсутності похибок ваг розрядів, а графік на рис 2.9 г випадок, коли відносна похибка 3 і 4 розряду становить 50%, $\delta_3 = \delta_4 = 0.5$. Як можна бачити на графіку розриви в передатній характеристиці відсутні в обох випадках, і, застосувавши певні процедури самокорекції можна домогтися малої похибки диференціальної нелінійності ЦАП.

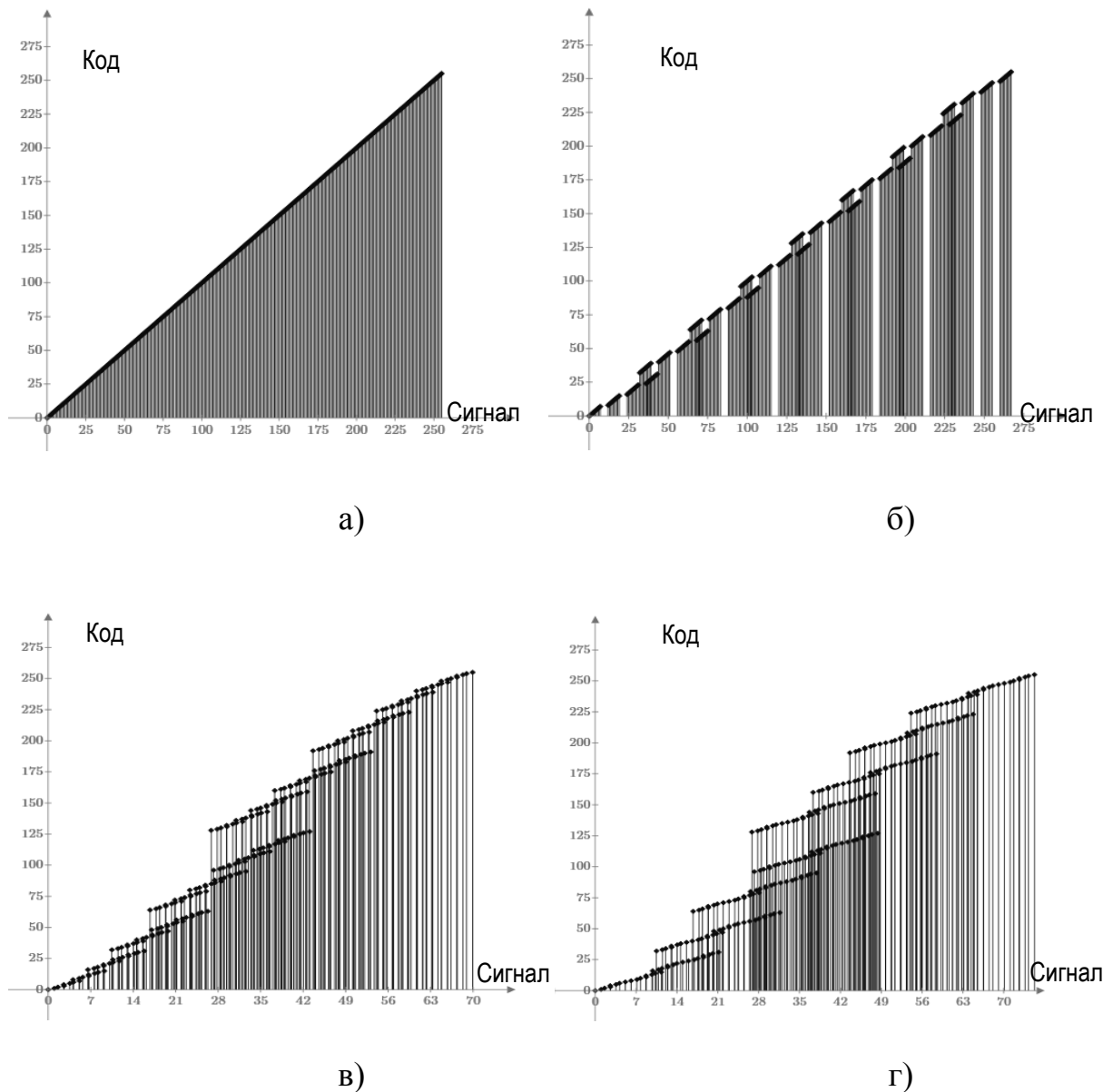


Рисунок 2.9 – Характеристики перетворення ЦАП
для різних систем числення:

- а) двійкова $\alpha=2$ без спотворень; б) двійкова $\alpha=2$ зі спотвореннями;
в) надлишкова $\alpha=1,6$ без спотворень;
г) надлишкова $\alpha=1,6$ зі спотвореннями

У Вінницькому національному технічному університеті в науковій школі О. Д. Азарова був запропонований механізм самоперевірки ваг розрядів АЦП і ЦАП при використанні надлишкових позиційних систем числення для ваг розрядів [102], що дозволяє домогтися підвищення лінійності перетворювача і забезпечити вибір правильної послідовності комбінацій для зменшення диференціальної нелінійності перетворювача.

Принцип самоперевірки полягає в наступному. Передбачається, що m молодших розрядів є «точними» і не коригуються, інші коригуються, починаючи з молодшого $m - 1$ наступним чином. У ЦАП встановлюється j -тий розряд і отримане вихідне значення запам'ятовується (наприклад на ПВЗ) і використовується як вхідне при АЦ-перетворенні. Далі запускається процедура порозрядного врівноваження з використанням ЦАП. В результаті отримується деякий код $0\dots a_{j-1}\dots a_0$. Потім обчислюється нове значення ваги j -го розряду відповідно до формули:

$$q_j = \sum_{i=0}^{j-1} a_{ij} \cdot q_i, \quad (2.35)$$

де q_i – вага i -го розряду. Ця послідовність дій повторюється для всіх $j \in \{m, n-1\}$. При цьому відносна похибка j -го скоригованого розряду становитиме:

$$\delta q_j = \frac{\sum_{i=0}^{j-1} a_{ij} \cdot q_i \cdot \delta q_i}{\sum_{i=0}^{j-1} a_{ij} \cdot q_i}, \quad (2.36)$$

де Δq_i – похибка ваги i -го розряду. Тобто відносна похибка буде визначатися в основному відносною похибкою попереднього розряду і наближатися до деякого середнього для більш старших розрядів. Таким чином, за рахунок самокорекції похибка ваг розрядів буде лінеалізуватися.

Також за рахунок надмірності можна домогтися збільшення швидкодії АЦП, побудованого на базі надлишкового ЦАП, оскільки скорочується необхідний час встановлення сигналу на виході ЦАП [1], [102], [103]. При зміні коду на вході ЦАП вихідне значення на його виході (виході компаратора) не зміниться миттєво, а буде характеризувати перехідним процесом вигляду:

$$\Delta U = U_i \cdot e^{-\frac{t}{\tau}}, \quad (2.37)$$

де ΔU – величина помилки на виході перетворювача (різниця між поточним і сталим значенням), U_i – вага i -го розряду, τ – постійна часу виходу ЦАП, t – час від початку перехідного процесу. У момент часу t_0

помилка на виході ЦАП буде дорівнює $U_i \cdot e^{-t_0/\tau}$. Дану помилку можна розглядати, як похибку ваги розряду ЦАП. Аналогічно раніше описаному для ваг розрядів зважених в ненадлишковій системі числення це буде призводити до розривів в передавальній характеристиці ЦАП, тобто деяким діапазонами вихідних напруг не буде відповідати жодна кодова комбінація. Вибір величини надлишковості визначається величиною похибок, які передбачається коригувати. У разі використання ЦАП як самостійного пристрою – це похибки ваг розрядів самого ЦАП, які, як правило, не перевищують одиниць відсотку [102]. Найгірша ситуація має місце, коли вага старшого розряду збільшується, а ваги всіх молодших зменшуються. Максимальне відносне значення похибки, що компенсується буде [102]:

$$\delta Q_{max} = \frac{\sum_{j=0}^{i-1} Q_j - Q_i}{\sum_{j=0}^{i-1} Q_j} \approx \frac{2 - \alpha}{\alpha} . \quad (2.38)$$

Звідси можна розрахувати зворотне співвідношення – значення α , необхідне для компенсації потрібного рівня помилки:

$$\alpha = \frac{2}{\delta Q_{max} + 1} . \quad (2.39)$$

У цьому випадку згідно (2.54) буде досить невеликої надмірності $\alpha \approx 1,8 \dots 1,9$. У разі використання ЦАП в складі АЦП необхідно забезпечити максимальну продуктивність системи, яка визначається відношенням виграшу у швидкодії до програшу в витратах обладнання, що характерно для надлишкових систем числення. Згідно [102] коефіцієнт ефективності γ_e дорівнює:

$$\gamma_e = \frac{\gamma_{шв}}{\gamma_n} , \quad (2.40)$$

де γ_n – коефіцієнт подовження розрядної сітки, $\gamma_{шв}$ – коефіцієнт збільшення швидкодії. Згідно [102] оптимальний вибір надмірності становить $\alpha \approx 1,6 \dots 1,7$.

У найзагальнішому випадку резистивну матрицю можна розглядати як секційну. Зокрема матрицю зі зваженими резисторами можна

розглядати як таку, що складається з однієї секції, а матрицю сходового типу розглядати як таку в якій секції складаються лише з одного елемента (резистора або джерела струму).

Розглянемо роботу секційної резистивної матриці в режимі генератора розрядних струмів [110], [111]. Приклад схеми ЦАП, яка використовує її в такій якості наведено на рис. 2.10 а. Вона містить k секцій, кожна з яких складається з m паралельно з'єднаних резисторів (R_1, \dots, R_m), а між секціями розташовані резистори зв'язку ($R_{ЗВ1}, R_{ЗВ2}, \dots$), а також заземлений кінцевий резистор R_{∞} . За допомогою ключів, керованих цифровим кодом, розрядні струми перемикаються між землею і входом операційного підсилювача з потенціалом квазінуля (тієї ж землі), тобто потенціали других кінців резисторів не змінюються та струм, що протікає через матрицю в процесі роботи пристрою залишається незмінним. Розрядні струми підсумовуються, масштабуються, і перетворюються на резисторі R_M за допомогою ОП в вихідну напругу.

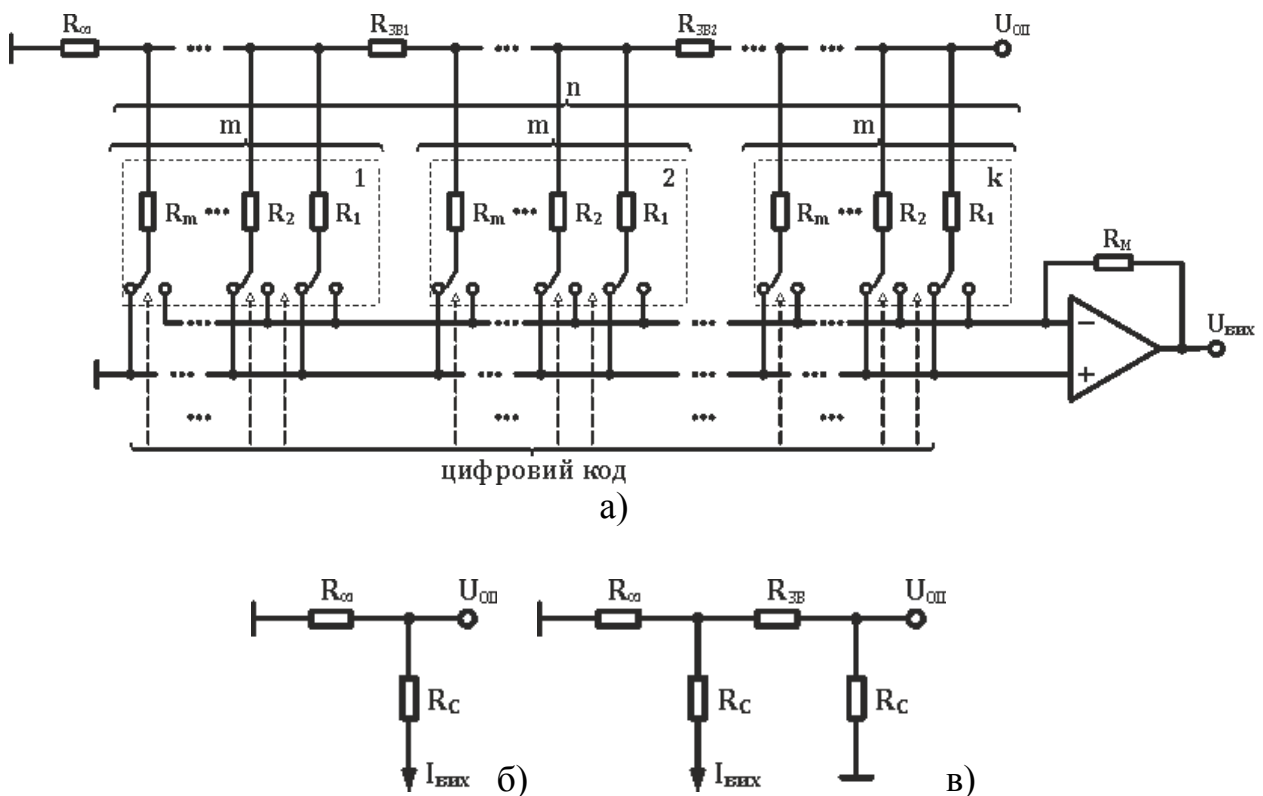


Рисунок 2.10 – ЦАП на основі матриці секційного типу, що використовується для генерування розрядних струмів:
а) загальна схема; б, в) еквівалентні схеми

Виведемо співвідношення, що зв'язують значення резисторів в резистивному дільнику. Окрема секція складається з m паралельно з'єднаних резисторів (R_1, \dots, R_m) і її загальний опір дорівнюватиме:

$$R_C = R_1 \parallel R_2 \parallel \dots \parallel R_m \quad (2.41)$$

У найзагальнішому випадку ваги розрядів секції представляють собою множину виду (q_1, q_2, \dots, q_m) , і тоді якщо вибрати номінали резисторів секції у вигляді:

$$R_1 = R/q_1, \quad R_2 = R/q_2, \quad \dots, \quad R_m = R/q_m, \quad (2.42)$$

де R – якийсь базовий номінал, опір секції дорівнюватиме:

$$R_C = \frac{R}{\sum_{i=1}^m q_i}. \quad (2.43)$$

Спрощена еквівалентна схема резистивної матриці для першого вузла показана на рис. 2.10 б, еквівалентна схема резистивної матриці з урахуванням першого і другого вузлів показана на рис. 2.10 в. Резистор зв'язку між секціями позначений як R_{3B} , кінцевий резистор позначений як R_∞ . Позначимо напругу в першому вузлі як U_1 і напруга в другому вузлі як U_2 . Задамо коефіцієнт K_C , як співвідношення струмів що протікають через сусідні секції:

$$\frac{U_1}{R_C} = K_C \cdot \frac{U_2}{R_C} \Rightarrow K_C = \frac{U_1}{U_2}. \quad (2.44)$$

З рис. 2.1 б, в витікає, що U_1 і U_2 пов'язані співвідношенням:

$$U_2 = U_1 - \frac{U_1}{R_\infty} \cdot R_{3B} \Rightarrow K_C = \frac{R_\infty}{R_\infty - R_{3B}}. \quad (2.45)$$

З умови рекурентності резистивної матриці отримаємо наступне співвідношення для резисторів:

$$R_\infty = R_{3B} + R_\infty \parallel R_C \Rightarrow R_\infty = R_{3B} + \frac{R_\infty \cdot R_C}{R_\infty + R_C}. \quad (2.46)$$

З останніх двох рівнянь можна знайти:

$$R_\infty = R_C \cdot (K_C - 1) \quad R_{3B} = R_C \cdot \frac{(K_C - 1)^2}{K_C}, \quad (2.47)$$

а з врахуванням виразу (2.43) для R_C , отримаємо:

$$R_{\infty} = \frac{R}{\sum_{i=1}^m q_i} \cdot (K_C - 1) \quad R_{3B} = \frac{R}{\sum_{i=1}^m q_i} \cdot \frac{(K_C - 1)^2}{K_C}. \quad (2.48)$$

Напряга на виході схеми дорівнюватиме:

$$U_{вих} = \frac{U_{ОП} \cdot R_M}{R} \cdot \sum_{i=1}^k \frac{1}{K_C^{(k-i)}} \sum_{j=1}^m a_{j+(k-1) \cdot m} \cdot q_j, \quad (2.49)$$

де (a_1, a_2, \dots, a_n) – вхідний цифровий код.

Розглянемо роботу секційної резистивної матриці в режимі дільника опорних струмів [110], [111]. Приклад схеми ЦАП, що використовує її в такій якості наведено на рис. 2.11 а.

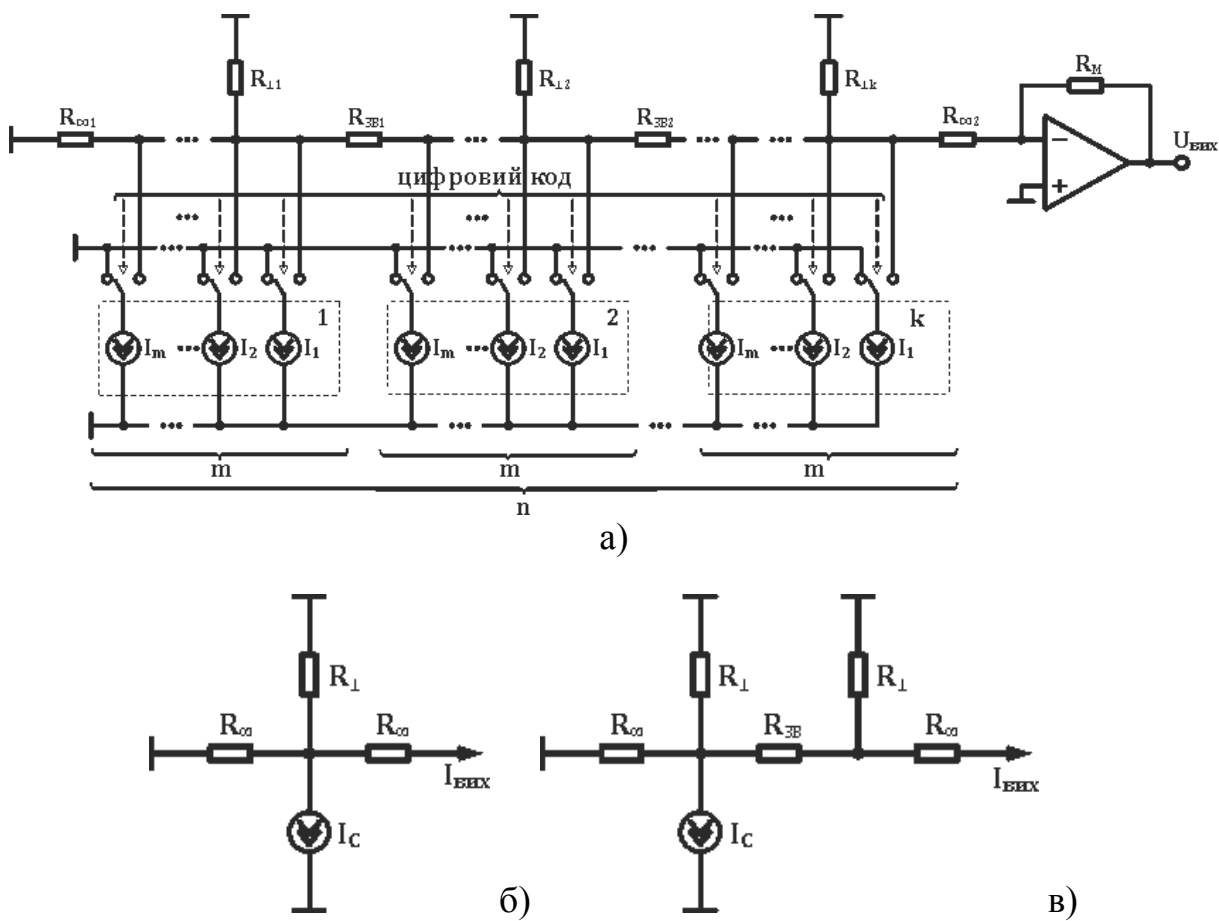


Рисунок 2.11 – ЦАП на основі матриці секційного типу, що слугує як подільник опорних струмів: а) загальна схема; б, в) еквівалентні схеми

Вона містить k секцій, кожна з яких складається з m паралельно з'єднаних джерел опорного струму (I_1, \dots, I_m), кожна секція під'єднується до вузла резистивної матриці, до цього ж вузла під'єднуються резистори ($R_{\perp 1}, R_{\perp 2}, \dots$), другі кінці яких заземляються. Між секціями розташовані резистори зв'язку (R_{3B1}, R_{3B2}, \dots). Схема також містить заземлений кінцевий резистор $R_{\infty 1}$ і кінцевий резистор $R_{\infty 2}$, підключений до входу ОП, через який протікає сумарний струм. За допомогою ключів, керованих цифровим кодом, опорні струми підключаються або відключаються від вузлів резистивної матриці. Розрядні струми масштабуються, і перетворюються з допомогою ОП та резистора R_M в вихідну напругу.

Виведемо співвідношення, що зв'язують значення резисторів в резистивному ділянці. Для цього скористаємося методикою описаною в [13]. Ланцюжок резисторів, що розглядається є лінійним ланцюгом і його роботу можна проаналізувати методом суперпозиції, тобто внесок у вихідний струм від кожної секції розрахувати незалежно від інших секцій. Загальний вихідний струм знаходиться шляхом підсумовування внесків від всіх джерел. Нехай включений тільки джерело струму, підключене до першого вузла, в цьому випадку еквівалентна схема резистивного ланцюга представлена на рис. 2.11 б, оскільки вихід схеми підключається до входу ОП (точки квазінуля) ми маємо три паралельно з'єднаних опори R_{∞}, R_{\perp} і R_{∞} і струм, що надходить в вихідний ланцюг становитиме:

$$\frac{R_{\perp}}{2 \cdot R_{\perp} + R_{\infty}} \cdot I_C \quad (2.50)$$

Нехай ваги розрядів секції представляють собою множину вигляду (q_1, q_2, \dots, q_m), і тоді сумарний струм секції (I_C) буде дорівнювати:

$$I_C = I_0 \cdot \sum_{i=1}^m q_i, \quad (2.51)$$

де I_0 – базове значення опорного струму. На рис. 2.11 в представлена еквівалентна схема резистивного ланцюга із зазначенням другого вузла, як можна бачити струм, що надходить в перший вузол ділиться в другому вузлі між двома опорами R_{\perp} і R_{∞} . Задамо коефіцієнт K_C , як співвідношення струмів, що надходять в вихідний ланцюг від двох сусідніх секцій. Він буде дорівнювати співвідношенню струму що протікає через R_{∞} до струму, що надходить у другий вузол:

$$K_C = \frac{I_{R_\infty}}{I_{R_\infty} + I_{R_\perp}} \Rightarrow K_C = \frac{R_\infty + R_\perp}{R_\perp}. \quad (2.52)$$

З умови рекурентності резистивної матриці витікає таке співвідношення для резисторів:

$$R_\infty = R_{3B} + R_\infty \parallel R_\perp \Rightarrow R_\infty = R_{3B} + \frac{R_\infty \cdot R_\perp}{R_\infty + R_\perp}. \quad (2.53)$$

З останніх двох рівнянь можна знайти:

$$R_\infty = R_\perp \cdot (K_C - 1), \quad R_{3B} = R_\perp \cdot \frac{(K_C - 1)^2}{K_C} \quad (2.54)$$

Напруга на виході схеми дорівнюватиме:

$$U_{вих} = \frac{I_0 \cdot R_M}{K_C + 1} \cdot \sum_{i=1}^k \frac{1}{K_C^{(k-i)}} \sum_{j=1}^m a_{j+(k-1) \cdot m} \cdot q_j, \quad (2.55)$$

де (a_1, a_2, \dots, a_n) – вхідний цифровий код.

Як можна бачити виходячи з формул (2.47), (2.54) і в разі використання резистивної матриці в якості генератора розрядних струмів, і в разі використання резистивної матриці в якості подільника опорних струмів співвідношення між резисторами визначаються однаковими виразами.

Розглянемо конкретні варіанти структури резистивних матриць на базі систем числення з природним базисом [110]. Як було сказано вище в системах числення з природним базисом набір ваг розрядів визначається виразом (2.33).

Резистивні матриці з природним базисом можуть будуватися по сходовому типу, тоді секція складається тільки з одного розряду і K_C дорівнює α – основі надлишкової позиційної системи числення. Тоді на підставі формул (2.47), (2.43) отримаємо:

$$R_C = R, \quad R_\infty = R \cdot (\alpha - 1), \quad R_{3B} = R \cdot \frac{(\alpha - 1)^2}{\alpha}, \quad (2.56)$$

де R – деякий базовий номінал. У разі якщо $\alpha = 2$ (двійкова система числення) і якщо прийняти $R = 2R'$, отримаємо звичайну матрицю $R-2R'$:

$$R_C = 2 \cdot R' \quad R_\infty = 2 \cdot R' \quad R_{3B} = R' . \quad (2.57)$$

Резистивні матриці з природним базисом також можуть будуватися по секційному типу, тоді якщо секція складається з m розрядів, то ваги розрядів представляють собою множину вигляду $(1, \alpha, \dots, \alpha^{m-1})$ і K_C дорівнює α^m . Тоді на підставі формул (2.47), (2.43) отримаємо:

$$\begin{aligned} R_1 &= R, \quad R_2 = R/\alpha, \quad \dots, \quad R_m = R/\alpha^{m-1}, \\ R_\infty &= R \cdot (\alpha - 1), \quad R_{3B} = R \cdot \frac{(\alpha - 1) \cdot (\alpha^m - 1)}{\alpha^m}. \end{aligned} \quad (2.58)$$

У разі якщо $\alpha = 2$ (двійкова система числення) отримаємо:

$$\begin{aligned} R_1 &= R, \quad R_2 = R/2, \quad \dots, \quad R_m = R/2^{m-1}, \\ R_\infty &= R, \quad R_{3B} = R \cdot \frac{2^m - 1}{2^m}. \end{aligned} \quad (2.59)$$

Розглянемо конкретні варіанти структури резистивних матриць на базі систем числення зі штучним базисом [110]. Як було сказано вище, в системах числення зі штучним базисом набір ваг розрядів являє собою множину, що отримується тим чи іншим способом. Резистивні матриці в цьому випадку будуються по секційному типу.

Нехай ваги розрядів секції задаються відповідно до множини Фібоначчі, тобто $q_i = q_{i-1} + q_{i-2}$ і в результаті маємо такий ряд чисел – 1, 2, 3, 5, 8, 13, Виберемо довжину секції $m = 4$ коефіцієнт співвідношення струмів між секціями $K_C = 8$, тоді в відповідно до (2.47), (2.43) отримаємо:

$$\begin{aligned} R_1 &= R, \quad R_2 = R/2, \quad R_3 = R/3, \quad R_4 = R/5, \\ R_\infty &= \frac{7 \cdot R}{11}, \quad R_{3B} = \frac{49 \cdot R}{88}. \end{aligned} \quad (2.60)$$

Нехай ваги розрядів секції задаються множиною вигляду, тобто $q_{2i} = q_{2i+1} = 2^i$ і в результаті маємо такий ряд чисел – 1, 1, 2, 2, 4, 4, Тоді відповідно до (2.47), (2.43) отримаємо:

$$\begin{aligned} R_1 &= R, \quad R_2 = R, \quad \dots, \quad R_{m-1} = R/2^{m/2}, \quad R_m = R/2^{m/2}, \\ R_\infty &= \frac{R}{2}, \quad R_{3B} = R \cdot \frac{2^{m/2} - 1}{2 \cdot 2^{m/2}}. \end{aligned} \quad (2.61)$$

Нехай ваги розрядів секції задаються відповідно до двійковій системою числення, тобто $q_i = 2^i$ але коефіцієнт співвідношення струмів між секціями K_C дорівнює 2^{m-1} . Тоді відповідно до (2.47), (2.43) отримаємо:

$$\begin{aligned} R_1 &= R, & R_2 &= R/2, & \dots, & R_m &= R/2^{m-1}, \\ R_\infty &= R \cdot \frac{2^{m-1} - 1}{2^m - 1}, & R_{3B} &= R \cdot \frac{(2^{m-1} - 1)^2}{2^{m-1} \cdot (2^m - 1)}. \end{aligned} \quad (2.62)$$

РОЗДІЛ 3 МЕТОДИ ПОБУДОВИ АНАЛОГОВИХ ВУЗЛІВ БАГАТОРОЗРЯДНИХ ВИСОКОЛІНІЙНИХ СТРУМОВИХ ЦАП

3.1 Високолінійні двотактні перетворювачі струм-струм і напруга-струм

Базовими елементами ПНС і ПСС є струмові дзеркала з високим вихідним опором, не нижче 10^6 Ом. Дані перетворювачі також повинні мати в своїй основі ППС, що дозволяє задавати значення коефіцієнта передачі за допомогою резистивного дільника. Вхідний опір підсилювача має бути низьким (одиниці-десятки Ом). Підсилювач повинен мати два двонаправлених протифазних струмових виходи. Внутрішні коефіцієнти посилення ППС повинні бути досить великими ($K_I \sim 10^3-10^5$), для забезпечення достатньої глибини негативного зворотного зв'язку і придушення власних нелінійних спотворень підсилювача. Відомі з літературних джерел балансні двотактні ППС задовольняють зазначеним вимогам [15], [61], [100]. Схема такого підсилювача зображена на рис. 3.1.

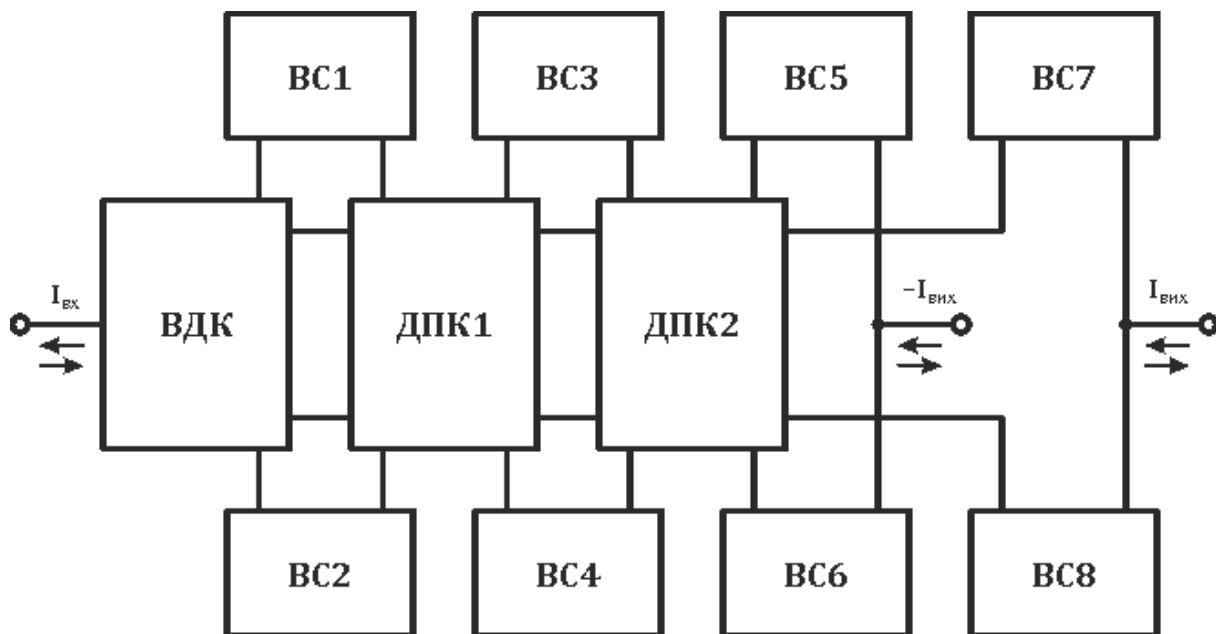


Рисунок 3.1 – Принципова схема балансного двотактного ППС

Вона включає в себе вхідний двотактний каскад (ВДК), від одного до декількох двотактних підсилювальних каскадів (ДПК) (наведена схема

містить два таких каскаду ДПК1 і ДПК2). Струмові дзеркала ВС1-ВС4 слугують для організації зв'язку між каскадами. Струмові дзеркала ВС5-ВС8 утворюють формувач вихідних струмів (генерує два двонаправлених протифазних струми). Інверсний струмовий вихід використовується для організації зворотного зв'язку по струму.

Можна запропонувати, принаймні, три варіанти структурно-функціональної організації ПНС і ПСС в залежності від необхідних значень коефіцієнта передачі струму K_I (рис. 3.2).

Так випадку $K_I > 1,0$ відповідає схема, наведена на рис. 3.2 а. Вона містить спеціалізований двотактний підсилювач струму (ДППС) з двонаправленими прямим ($I_{ВХ}$) і інверсним ($I'_{ВХ}$) виходами, на вхід якого надходить струм $I_{ВХ}$ і дільник струму на резисторах R_M і R_3 , за допомогою яких струм $I'_{ВХ}$ частково передається на вхід ДППС, тобто задається потрібне значення K_I . Якщо вхідним сигналом є напруга $\pm U_{ВХ}$, то вона перетворюється в струм $I_{ВХ}$ за допомогою резистора R_I .

Коефіцієнт передачі струму K_I для даної схеми буде складати:

$$K_I = \frac{I_{ВХ}}{I_{ВХ}} = \frac{K'_I \cdot \left(I_{ВХ} - I'_{ВХ} \cdot \frac{R_3}{R_3 + R_M} \right)}{I_{ВХ}} = K'_I \cdot \left(1 - K_I \cdot \frac{R_3}{R_3 + R_M} \right). \quad (3.1)$$

Звідки, враховуючи $K'_I \gg 1$:

$$K_I = \frac{1}{\frac{1}{K'_I} + \frac{R_3}{R_3 + R_M}} \approx 1 + \frac{R_M}{R_3}. \quad (3.2)$$

Випадку $K_I = 1,0$ відповідає схема, наведена на рис. 3.2 б. У ній відсутні резистори R_3 і R_M , а інверсний вихід ДППС безпосередньо підключається на вхід підсилювача. В цьому випадку:

$$K_I = \frac{I_{ВХ}}{I_{ВХ}} = \frac{K'_I \cdot (I_{ВХ} - I'_{ВХ})}{I_{ВХ}} = K'_I \cdot (1 - K_I) \quad (3.3)$$

Звідки, враховуючи $K'_I \gg 1$:

$$K_I = \frac{1}{\frac{1}{K'_I} + 1} \approx 1. \quad (3.4)$$

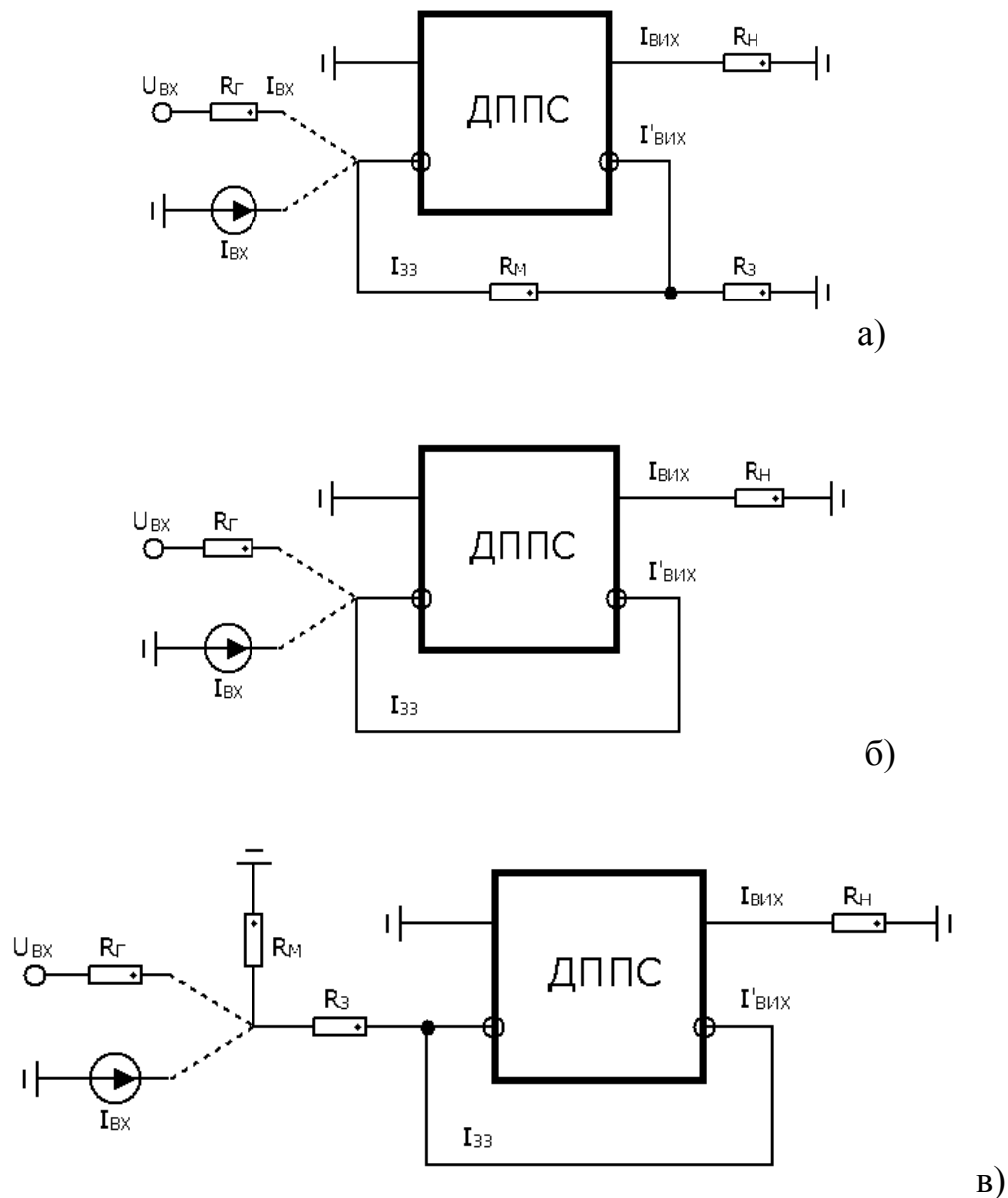


Рисунок 3.2 – Схеми структурно-функціональної організації ПНС і ПСС:

а) $K_I > 1$; б) $K_I = 1$; в) $K_I < 1$

У деяких випадках може знадобитися ПСС з коефіцієнтом передачі струму $K_I < 1,0$. Цьому випадку відповідає схема, наведена на рис. 3.2 в. У ній порівняно з попередніми схемами змінена конфігурація вхідного ланцюга, зокрема введено ділник вхідного струму на резисторах $R_{М}$ і $R_{З}$. Слід зазначити, що для правильного функціонування схеми слід дотримуватися умови, коли вхідний опір ДППС буде набагато менше $R_{З}$. В цьому випадку:

$$K_I = \frac{I_{ВИХ}}{I_{ВХ}} = \frac{K'_I \cdot \left(I_{ВХ} \cdot \frac{R_M}{R_3 + R_M} - I'_{ВИХ} \right)}{I_{ВХ}} = K'_I \cdot \left(\frac{R_M}{R_3 + R_M} - K_I \right). \quad (3.5)$$

Звідки, враховуючи $K'_I \gg 1$:

$$K_I = \frac{\frac{R_M}{R_3 + R_M}}{\frac{1}{K'_I} + 1} \approx \frac{1}{1 + \frac{R_3}{R_M}}. \quad (3.6)$$

Проаналізуємо докладніше роботу окремих каскадів ДППС [116]-[127], [129]. Схема простого ВДК зображена на рис. 3.3 а.

Вона являє собою двонаправлений відбивач струму, що складається з двох струмових дзеркал: на ррп транзисторах Т2 і Т3, і на ррп транзисторах Т4 і Т5, емітери транзисторів Т5 і Т3 підключені до шини землі, а емітери транзисторів Т2 і Т4 до джерела вхідного струму $I_{ВХ}$. Джерела струму І1 і І2 задають робочі струми (рівні I_0) через транзистори Т3 і Т5 відповідно. Транзистор Т1 симетрує роботу транзисторів Т2 і Т3 задаючи напругу база-колектор транзистора Т3 рівною приблизно $U_{BE(T1)} \approx 0,7В$ відкритого $p-n$ переходу. Аналогічну роль виконує транзистор Т6 для транзисторів Т4 і Т5 задаючи напругу база-колектор транзистора Т5 рівною приблизно $U_{BE(T6)} \approx 0,7В$. Для формування сумарного вихідного струму використовуються ідеальні відбивачі струму F1 і F2. Для струмів в схемі (якщо не враховувати базові струми) будуть правильні такі співвідношення:

$$I_{E(T4)} = I_{E(T2)} + I_{ВХ}, \quad I_{E(T3)} = I_0, \quad I_{E(T5)} = I_0, \\ I_{ВИХ} = I_{E(T2)} - I_{E(T4)}. \quad (3.7)$$

З другого закону Кірхгофа випливає, що:

$$U_{BE(T2)} + U_{BE(T4)} = U_{BE(T3)} + U_{BE(T5)}. \quad (3.8)$$

І з огляду на залежність (1.13) між струмом і напругою для $p-n$ переходу, що для великих струмів приблизно визначається співвідношенням $U_{pn} \approx \phi_T \ln(I_{pn}/I_T)$, отримаємо:

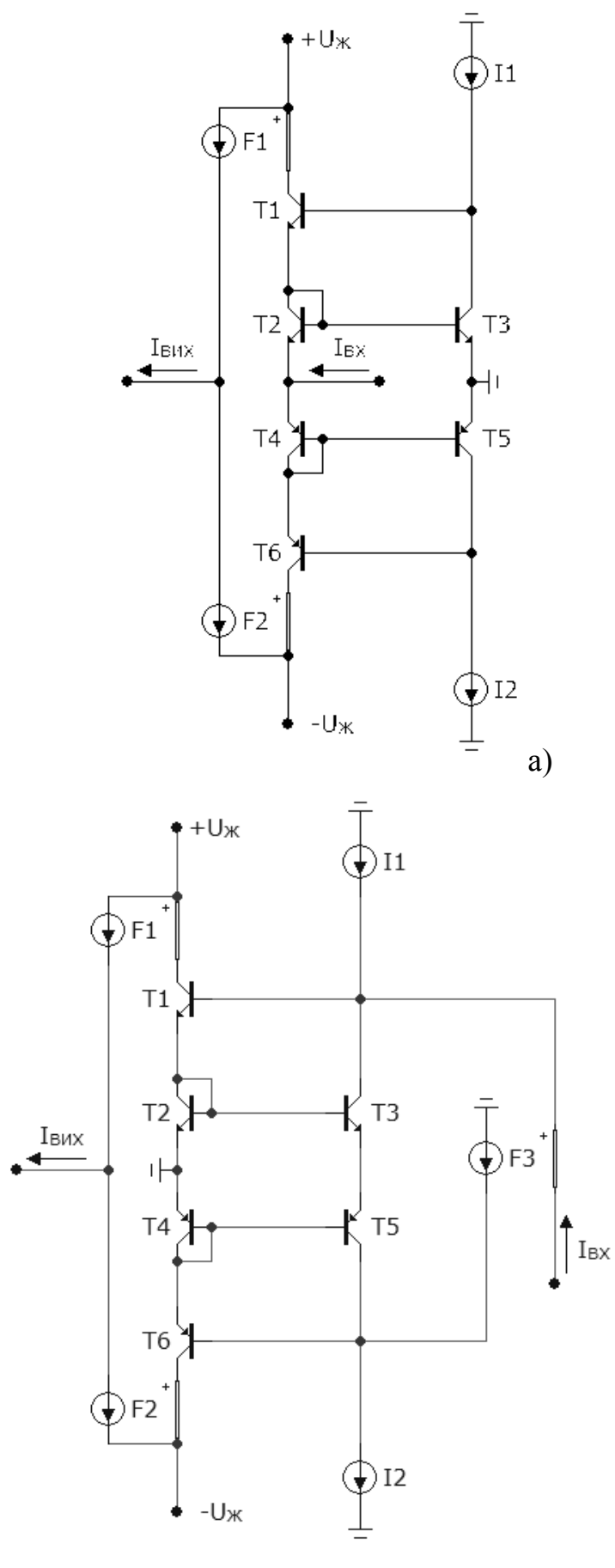


Рисунок 3.3 – Схеми: а) ВДК; б) ДПК.

$$\varphi_T \cdot \ln\left(\frac{I_{E(T2)}}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_{E(T4)}}{I_T}\right) = \varphi_T \cdot \ln\left(\frac{I_{E(T3)}}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_{E(T5)}}{I_T}\right). \quad (3.9)$$

Звідки після спрощення і з урахуванням співвідношень для струмів (3.7):

$$\begin{aligned} I_{E(T2)} \cdot I_{E(T4)} &= I_{E(T3)} \cdot I_{E(T5)}, \\ I_{E(T2)} \cdot (I_{E(T2)} + I_{BX}) &= I_0^2. \end{aligned} \quad (3.10)$$

Розв'язуючи це квадратне рівняння, знайдемо:

$$\begin{aligned} I_{E(T2)} &= -\frac{I_{BX}}{2} + \sqrt{\frac{I_{BX}^2}{4} + I_0^2}, \\ I_{E(T4)} &= \frac{I_{BX}}{2} + \sqrt{\frac{I_{BX}^2}{4} + I_0^2}, \quad I_{BHX} = -I_{BX}. \end{aligned} \quad (3.11)$$

Якщо представити квадратний корінь в виразі вище у вигляді:

$$I_0 \cdot \sqrt{1 + \frac{I_{BX}^2}{4 \cdot I_0^2}}, \quad (3.12)$$

і врахувати наступне розкладання в ряд Макларена [128]:

$$\sqrt{1 + \Delta x} = 1 + \frac{1}{2} \cdot \Delta x - \frac{1}{8} \cdot \Delta x^2 + \frac{3}{48} \cdot \Delta x^3 - \frac{15}{384} \cdot \Delta x^4 + \dots, \quad (3.13)$$

то для малих значень I_{BX} буде вірно:

$$I_{E(T2)} \approx I_0 - \frac{I_{BX}}{2}, \quad I_{E(T4)} \approx I_0 + \frac{I_{BX}}{2}. \quad (3.14)$$

Таким чином, дана схема перетворює приріст вхідного струму I_{BX} в протифазні рівні за величиною приросту вихідних струмів $\pm I_{BX}/2$ і даний каскад виконує роль фазорозщеплювача вхідного струму.

Для більш точного розрахунку даної схеми врахуємо вплив базових струмів, і на підставі першого закону Кірхгофа і урахуванням співвідношення (3.8) отримаємо систему рівнянь:

$$\begin{cases} I_0 = I_{B(T1)} + \beta_1 \cdot I_{B(T3)} \\ (\beta_1 + 1) \cdot I_{B(T1)} = (\beta_1 + 1) \cdot I_{B(T2)} + I_{B(T3)} \\ (\beta_1 + 1) \cdot I_{B(T2)} + I_{BX} = (\beta_2 + 1) \cdot I_{B(T4)} \\ I_{B(T2)} \cdot I_{B(T4)} = I_{B(T3)} \cdot I_{B(T5)} \\ (\beta_2 + 1) \cdot I_{B(T6)} = (\beta_2 + 1) \cdot I_{B(T4)} + I_{B(T5)} \\ I_0 = I_{B(T6)} + \beta_2 \cdot I_{B(T5)} \end{cases} \quad (3.15)$$

Тут β_1 і β_2 – коефіцієнти посилення струму бази *nnp* і *ppn* транзисторів відповідно, $I_{B(i)}$ – струм бази *i*-го транзистора, I_0 – значення струму джерел струму I_1 і I_2 , вихідні струми при цьому будуть визначатися виразами:

$$\begin{aligned} I_{ВИХ1} &= \beta_1 \cdot I_{B(T1)}, & I_{ВИХ2} &= \beta_2 \cdot I_{B(T6)}, \\ I_{ВИХ} &= \beta_1 \cdot I_{B(T1)} - \beta_2 \cdot I_{B(T6)}. \end{aligned} \quad (3.16)$$

Для розв'язання системи рівнянь скористаємося програмою для математичних розрахунків PTC Mathcad Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Для моделювання схеми в програмі Micro-Cap будемо використовувати моделі *nnp* і *ppn* транзисторів NUHFARRY та PUHFARRY [113]. Повний аналітичний розв'язок системи рівнянь занадто громіздкий тому в математичну модель Mathcad підставимо числові значення для β_1 і β_2 , які можуть або бути обчислені за формулою:

$$\beta = \beta_0 \cdot \left(1 - \frac{U_{BE}}{V_E^{inv}} + \frac{U_{BK}}{V_E} \right), \quad (3.17)$$

де β_0 – модельне значення для коефіцієнта посилення струму бази, U_{BE} , U_{BK} – напруги база-емітер і база колектор транзистора, V_E , V_E^{inv} – пряма та інверсна напруга Ерлі взяті безпосередньо з моделі транзистора в програмі Micro-Cap. Також в моделі схеми в Mathcad використані такі позначення:

- i – вхідний струм схеми;
- $f1(i)$ – вектор рішень для вихідних струмів схеми;
- $y1(i)$ – сумарний вихідний струм схеми;
- $y2(i)$ – функція $d(y1)/d(i)$ – представляє собою коефіцієнт посилення вхідного струму;

$y01(i)$ – функція нелінійності вихідного струму схеми, обчислена в такий спосіб.

Нехай якась функція $y=f(x)$ визначена на проміжку $\{x_1, x_2\}$, апроксимуюча пряма задається рівнянням $y=k \cdot x+b$ і проходить через точки з координатами $(x_1, f(x_1)), (x_2, f(x_2))$. Коефіцієнти k і b знаходяться з рішення системи рівнянь:

$$\begin{cases} f(x_1) = k \cdot x_1 + b \\ f(x_2) = k \cdot x_2 + b \end{cases} \quad (3.18)$$

Звідки

$$k = \frac{f(x_2) - f(x_1)}{x_2 - x_1}, \quad b = \frac{f(x_1) \cdot x_2 - f(x_2) \cdot x_1}{x_2 - x_1} \quad (3.19)$$

Функція інтегральної нелінійності матиме вигляд:

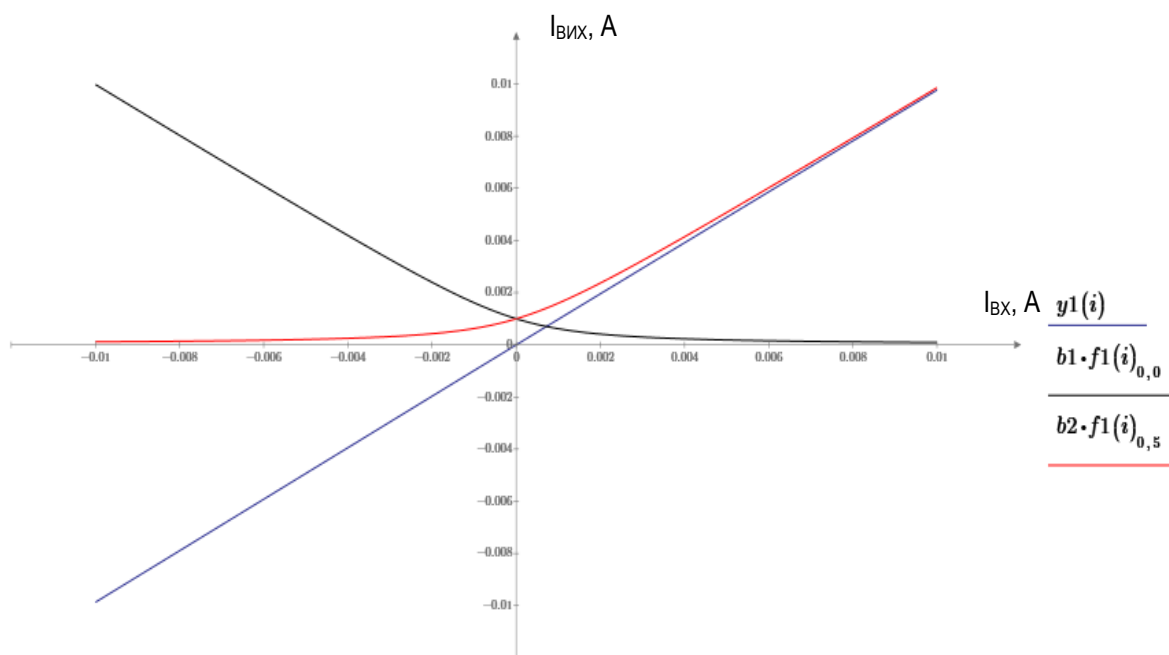
$$f_{ИНЛ}(x) = f(x) - \frac{f(x_2) - f(x_1)}{x_2 - x_1} \cdot x - \frac{f(x_1) \cdot x_2 - f(x_2) \cdot x_1}{x_2 - x_1}. \quad (3.20)$$

При розрахунку прийнятні наступні значення параметрів $I_0 = 0,001\text{А}$, $b1(\beta_1) = 84$, $b2(\beta_2) = 42$. Нижче представлено отримане в програмі Mathcad значення функції сумарного вихідного струму схеми. Отримано значення струму зміщення нуля для даної схеми, як рішення рівняння $y1(i) = 0$, воно становить $3,343 \cdot 10^{-7}\text{А}$, при моделюванні в програмі Мікро-Сар отримано значення $8,023 \cdot 10^{-7}\text{А}$.

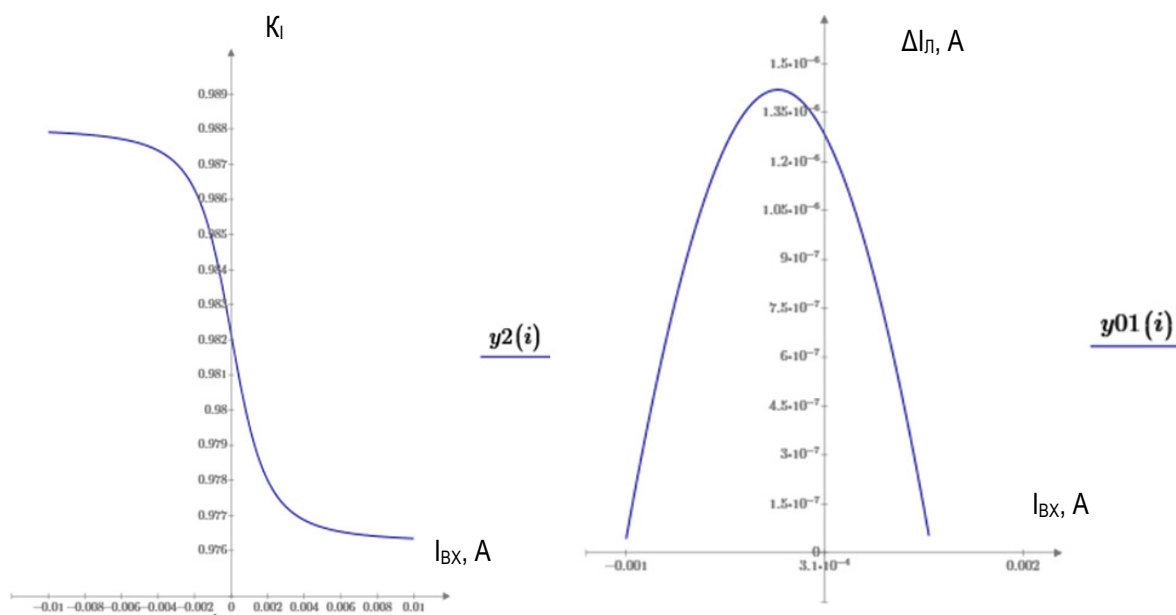
На рис. 3.4 а представлені графіки для $I_{Вих1}(b1 \cdot f1(i)_{0,0})$, $I_{Вих2}(b2 \cdot f1(i)_{0,5})$, $I_{Вих}(y1(i))$.

Графік представлений для діапазону вихідного струму $\pm 10 \cdot I_0$. На рис. 3.4 б представлений графік для коефіцієнта посилення схеми (K_1) для діапазону вихідного струму $\pm 10 \cdot I_0$. В діапазоні зміни вихідного струму $\pm I_0$ значення K_1 становить $0,980 \dots 0,984$ зі значенням $0,982$ близько нуля, отримане при моделюванні в Мікро-Сар середнє значення K_1 дорівнює $0,981$. На рис. 3.4 в представлений графік нелінійності вихідного струму схеми. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $1,42 \cdot 10^{-6}\text{А}$ отримане при моделюванні в Мікро-Сар значення нелінійності дорівнює $1,41 \cdot 10^{-6}\text{А}$.

Як можна бачити з представлених результатів математична модель показує добрий або дужий добре збіг результатів з моделюванням.



а)



б)

в)

Рисунок 3.4 – Графіки залежностей простого ВДК:

а) вихідні струми;

б) коефіцієнт підсилення;

в) нелінійність вихідного струму

Проаналізуємо докладніше роботу двотактного підсилювального каскаду. Схема простого ДПК зображена на рис. 3.3 б

Вона також являє собою двонаправлений відбивач струму, що складається з двох струмових дзеркал: на ррп транзисторах Т2 і Т3, і на ррп транзисторах Т4 і Т5, емітери транзисторів Т5 і Т3 з'єднані, а емітери транзисторів Т2 і Т4 підключені до шини землі. Джерела струму І1 і І2 задають робочі струми (рівні І0) через транзистори Т3 і Т5 відповідно. Для імітації протифазних складових вхідного струму ІВХ використовується керований генератор струму F1 з коефіцієнтом передачі -1. Транзистор Т1 служить підсилювальним елементом для однієї з протифазних складових вхідного струму, а також симетрує роботу транзисторів Т2 і Т3 задаючи напругу база-колектор транзистора Т3 рівною приблизно $U_{BE(T1)} \approx 0,7V$ відкритого р-п переходу. Аналогічну роль виконує транзистор Т6 для іншої протифазної складової вхідного струму, а також симетрує роботу транзисторів Т4 і Т5 задаючи напругу база-колектор транзистора Т5 рівною приблизно $U_{BE(T6)} \approx 0,7V$. Для формування сумарного вихідного струму використовуються ідеальні відбивачі струму F1 та F2. Припустимо, що частина вхідного струму (ІХ) протікає через транзистори Т3 і Т5, так що в базу Т1 втікає струм $I_{BX} - I_X$, а в базу Т1 втікає струм $I_{BX} + I_X$. Тоді для струмів в схемі (якщо не враховувати базові струми транзисторів) будуть вірні наступні співвідношення:

$$\begin{aligned} I_{E(T2)} &= I_0 + \beta_1 \cdot (I_{BX} - I_X), & I_{E(T4)} &= I_0 - \beta_2 \cdot (I_{BX} + I_X), \\ I_{E(T3)} &= I_0 + I_X, & I_{E(T5)} &= I_0 + I_X. \end{aligned} \quad (3.21)$$

З другого закону Кірхгофа випливає, що:

$$U_{BE(T2)} + U_{BE(T4)} = U_{BE(T3)} + U_{BE(T5)}. \quad (3.22)$$

Також, як і в попередньому випадку врахуємо залежність (1.13) між струмом і напругою для р-п переходу, що для великих струмів приблизно визначається співвідношенням $U_{pn} \approx \varphi_T \ln(I_{pn}/I_T)$, звідки отримаємо:

$$\begin{aligned} \varphi_T \cdot \ln\left(\frac{I_0 + \beta_1 \cdot (I_{BX} - I_X)}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0 - \beta_2 \cdot (I_{BX} + I_X)}{I_T}\right) &= \varphi_T \cdot \ln\left(\frac{I_0 + I_X}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0 + I_X}{I_T}\right), \\ \varphi_T \cdot \ln\left(\frac{I_0 + \beta_1 \cdot (I_{BX} - I_X)}{I_0 + I_X}\right) &= -\varphi_T \cdot \ln\left(\frac{I_0 - \beta_2 \cdot (I_{BX} + I_X)}{I_0 + I_X}\right), \\ \varphi_T \cdot \ln\left(\frac{I_0}{I_0 + I_X} + \frac{\beta_1 \cdot (I_{BX} - I_X)}{I_0 + I_X}\right) &= -\varphi_T \cdot \ln\left(\frac{I_0}{I_0 + I_X} - \frac{\beta_2 \cdot (I_{BX} + I_X)}{I_0 + I_X}\right). \end{aligned} \quad (3.23)$$

З огляду на наступне розкладання в ряд Макларена [128], що при малих Δx приблизно приводить до вказаної рівності:

$$\ln(1 + \Delta x) = \Delta x - \frac{\Delta x^2}{2} + \frac{\Delta x^3}{3} - \frac{\Delta x^4}{4} + \dots \approx \Delta x. \quad (3.24)$$

Отримаємо вираз для I_X при малих I_{BX} :

$$\beta_1 \cdot (I_{BX} - I_X) = \beta_2 \cdot (I_{BX} + I_X) \Rightarrow I_X = I_{BX} \cdot \frac{(\beta_1 - \beta_2)}{(\beta_1 + \beta_2)}. \quad (3.25)$$

З чого знайдемо вираз для вихідного струму і коефіцієнта посилення по струму для малих I_{BX} :

$$I_{ВИХ} = I_{E(T2)} - I_{E(T4)} = \beta_1 \cdot (I_{BX} - I_X) + \beta_2 \cdot (I_{BX} + I_X), \quad (3.26)$$

звідки:

$$I_{ВИХ} = \frac{4 \cdot \beta_2 \cdot \beta_1}{(\beta_1 + \beta_2)} \cdot I_{BX}, \quad K_I = \frac{I_{ВИХ}}{I_{BX}} = \frac{4 \cdot \beta_2 \cdot \beta_1}{(\beta_1 + \beta_2)}. \quad (3.27)$$

При великих вхідних токах значення I_X наближається по модулю до величини I_{BX} , і як наслідок (3.26) K_I наближається до $2 \cdot \beta_1$ або $2 \cdot \beta_2$.

Для більш точного розрахунку цієї схеми врахуємо вплив базових струмів транзисторів, на підставі першого закону Кірхгофа і з урахуванням співвідношення (3.22) отримаємо систему рівнянь:

$$\begin{cases} I_0 + I_{BX} = I_{B(T1)} + \beta_1 \cdot I_{B(T3)} \\ (\beta_1 + 1) \cdot I_{B(T1)} = (\beta_1 + 1) \cdot I_{B(T2)} + I_{B(T3)} \\ (\beta_1 + 1) \cdot I_{B(T3)} = (\beta_2 + 1) \cdot I_{B(T5)} \\ I_{B(T2)} \cdot I_{B(T4)} = I_{B(T3)} \cdot I_{B(T5)} \\ (\beta_2 + 1) \cdot I_{B(T6)} = (\beta_2 + 1) \cdot I_{B(T4)} + I_{B(T5)} \\ I_0 - I_{BX} = I_{B(T6)} + \beta_2 \cdot I_{B(T5)} \end{cases}, \quad (3.28)$$

де β_1 і β_2 – коефіцієнти посилення струму бази *при* і *рпр* транзисторів відповідно, $I_{B(Ti)}$ – струм бази *i*-го транзистора, I_0 – значення струму джерел струму I_1 і I_2 , вихідні струми при цьому будуть визначатися виразами:

$$\begin{aligned} I_{ВИХ1} &= \beta_1 \cdot I_{B(T1)}, \quad I_{ВИХ2} = \beta_2 \cdot I_{B(T6)}, \\ I_{ВИХ} &= \beta_1 \cdot I_{B(T1)} - \beta_2 \cdot I_{B(T6)}. \end{aligned} \quad (3.29)$$

Для розв'язання системи рівнянь також скористаємося програмою для математичних розрахунків PTC Mathcad Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Для моделювання схеми в програмі Micro-Cap будемо використовувати моделі *npr* і *pnp* транзисторів NUHFARRY PUHFARRY [113]. Повний аналітичний розв'язок системи рівнянь занадто громіздкий, тому в математичну модель Mathcad підставимо числові значення для β_1 і β_2 .

Також як і в попередньому випадку при моделюванні схеми в Mathcad використані наступні позначення:

i – вхідний струм схеми;

$f1(i)$ – вектор рішень для вихідних струмів схеми;

$y1(i)$ – сумарний вихідний струм схеми;

$y2(i)$ – функція $d(y1)/d(i)$ – представляє собою коефіцієнт посилення вхідного струму;

$y01(i)$ – функція нелінійності вихідного струму схеми, обчислена відповідно до формул (3.19).

Прийнято такі значення параметрів $I_0 = 0,001\text{A}$, $b1(\beta_1) = 84$, $b2(\beta_2) = 42$. Нижче представлено отримане в програмі Mathcad значення функції сумарного вихідного струму схеми. Отримано значення струму зміщення нуля для даної схеми, як рішення рівняння $y1(i) = 0$, воно становить $-2,061 \cdot 10^{-7}\text{A}$, при моделюванні в програмі Micro-Cap отримано значення $-3,943 \cdot 10^{-7}\text{A}$.

На рис. 3.5 представлені графіки для $I_{\text{вих1}}(b1 \cdot f1(i)_{0,0})$, $I_{\text{вих2}}(b2 \cdot f1(i)_{0,5})$, $I_{\text{вих}}(y1(i))$. Графік представлений для діапазону вихідного струму $\pm 10 \cdot I_0$. На рис. 3.5 б представлений графік для коефіцієнта посилення схеми (K_I) для діапазону вихідного струму $\pm 10 \cdot I_0$. В діапазоні зміни вихідного струму $\pm I_0$ значення K_I становить 100...125 зі значенням 112,24 близько нуля, отримане при підстановці в (3.26) прийнятих числових значень для β_1 і β_2 значення K_I дорівнює 112. Значна зміна K_I обумовлює значну нелінійність передатної характеристики цієї схеми, що можна помітити навіть на графіку останньої. На рис. 3.5 в представлений графік нелінійності вихідного струму схеми. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $8,019 \cdot 10^{-5}\text{A}$ отримане при моделюванні в Micro-Cap значення нелінійності дорівнює $9,17 \cdot 10^{-5}\text{A}$. Також як і в попередньому випадку можна бачити з представлених результатів, що математична модель показує хороше або дуже хороший збіг результатів з моделюванням.

У схемі двотактного балансного ППС використовуються для зв'язку між каскадами підсилювача і як формувачі вихідного струму відбивачі

струму на базі струмових дзеркал. Від їх характеристик точності і лінійності також залежать відповідні характеристики перетворювача. Також струмові дзеркала, що формують вихідний каскад перетворювача з струмовим виходом повинні характеризуватися високим вихідним опором.

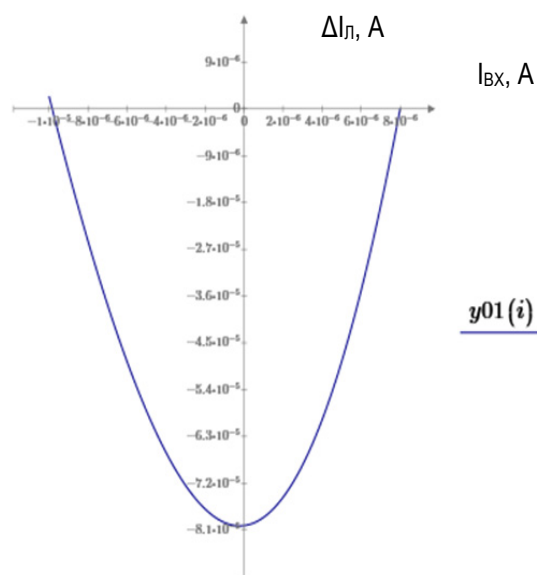
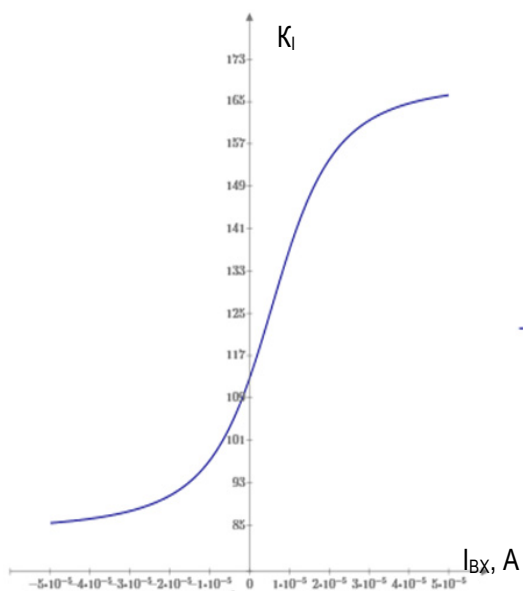
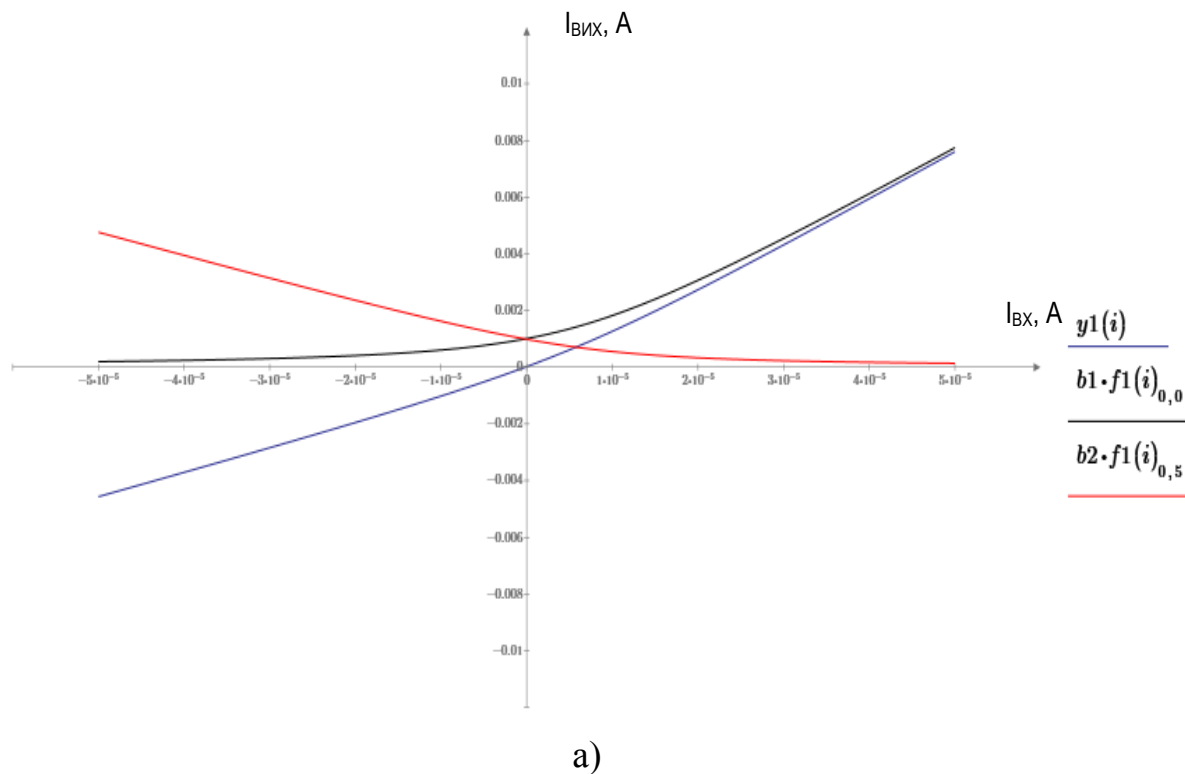


Рисунок 3.5 – Графіки залежностей простого ДУК:
 а) вихідні струми; б) коефіцієнт підсилення;
 в) нелінійності вихідного струму

За базову схему відбивача струму візьмемо поширену схему відбивача струму Уїлсона. У схемі двотактного балансного ППС використовуються спільно пари струмових дзеркал на npr і prp транзисторах. Схема такої пари на струмових дзеркалах Уїлсона зображена на рис. 3.6. У ній для імітації протифазних складових вхідного струму I_{BX} використовується керований генератор струму $F1$ з коефіцієнтом передачі -1 . Вихідний опір такої схеми буде складати $(r'_{K/2}) \parallel (r''_{K/2})$, де $r'_{K/2}$, $r''_{K/2}$ – опір колекторного переходу npr і prp транзисторів відповідно в схемі із загальною базою [30]. Для забезпечення режиму по постійному струму до входу схеми підключений генератор струму $I1$ (I_0).

Складемо систему рівнянь, що описує зв'язок струмів у цій схемі, на підставі першого закону Кірхгофа і рівності струмів емітерів транзисторів $T1$, $T2$ і $T5$, $T6$:

$$\left\{ \begin{array}{l} (\beta_2 + 1) \cdot I_{B(T1)} = (\beta_2 + 1) \cdot I_{B(T2)} \\ (\beta_2 + 1) \cdot I_{B(T3)} = (\beta_2 + 1) \cdot I_{B(T1)} + I_{B(T2)} \\ \beta_2 \cdot I_{B(T1)} + I_{B(T3)} = I_0 + I_{BX} \\ \beta_1 \cdot I_{B(T6)} + I_{B(T4)} = I_0 - I_{BX} \\ (\beta_1 + 1) \cdot I_{B(T4)} = (\beta_1 + 1) \cdot I_{B(T5)} + I_{B(T6)} \\ (\beta_1 + 1) \cdot I_{B(T5)} = (\beta_1 + 1) \cdot I_{B(T6)} \\ I_{ВИХ} = \beta_2 \cdot I_{B(T3)} - \beta_1 \cdot I_{B(T4)} \end{array} \right. , \quad (3.30)$$

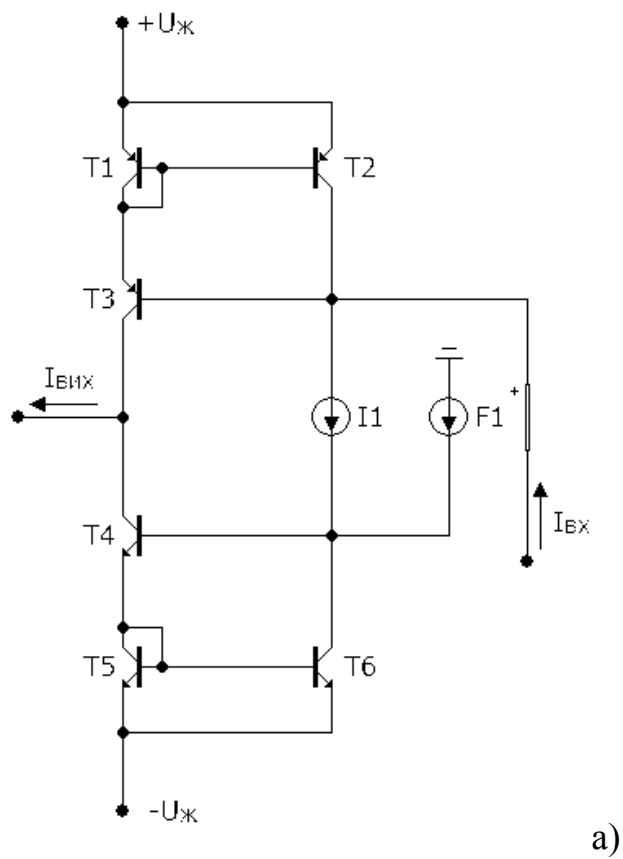
де β_1 і β_2 – коефіцієнти посилення струму бази npr і prp транзисторів відповідно, I_{BTi} – струм бази i -го транзистора, I_{BX} , $I_{ВИХ}$ – вхідний і вихідний струми, вирішуючи дану систему рівнянь, отримаємо:

$$I_{ВИХ} = \frac{\beta_2^2 + 2 \cdot \beta_2}{\beta_2^2 + 2 \cdot \beta_2 + 2} \cdot (I_0 + I_{BX}) - \frac{\beta_1^2 + 2 \cdot \beta_1}{\beta_1^2 + 2 \cdot \beta_1 + 2} \cdot (I_0 - I_{BX}). \quad (3.31)$$

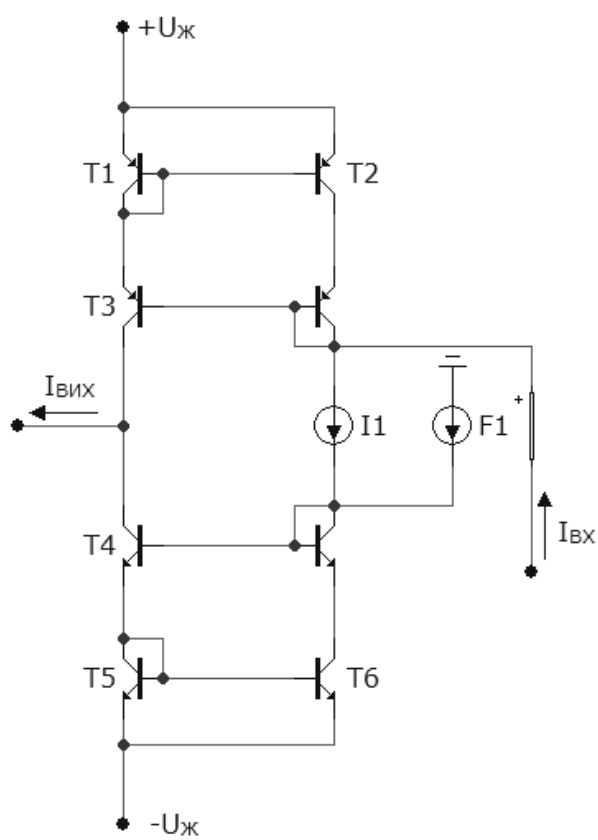
З огляду на наступне розкладання в ряд Макларена [128]:

$$\frac{1}{1 + \Delta x} = 1 - \Delta x + \Delta x^2 - \Delta x^3 + \Delta x^4 - \dots \quad (3.32)$$

можна записати:



а)



б)

Рисунок 3.6 – Схеми відбивачів струму: а) спільна пара ВС Уїлсона; б) спільна пара ВС Уїлсона з балансуєчим діодом

$$I_{ВВХ} = \frac{(I_0 + I_{ВХ})}{1 + \frac{2}{\beta_2^2 + 2 \cdot \beta_2}} - \frac{(I_0 - I_{ВХ})}{1 + \frac{2}{\beta_1^2 + 2 \cdot \beta_1}} \approx (I_0 + I_{ВХ}) \cdot \left(1 - \frac{2}{\beta_2^2}\right) - (I_0 - I_{ВХ}) \cdot \left(1 - \frac{2}{\beta_1^2}\right). \quad (3.33)$$

Для моделювання схеми в програмі Micro-Cap будемо використовувати моделі *npr* і *prp* транзисторів NUHFARRY PUNFARRY [113]. При цьому схема має наступні параметри: вихідний опір $4,34 \cdot 10^5$ Ом, похибка нелінійності $1,98 \cdot 10^{-7}$ А, яку вносить похибка зміщення нуля $8,579 \cdot 10^{-6}$ А. Підвищення лінійності передавальної характеристики і вноситься похибки зміщення нуля можна досягти введенням балансуєчого діода, як показано на рис. 3.6 б. Балансуєчі діоди D1 та D2 дозволяють вирівняти падіння напруги на транзисторах T1, T2 і T5, T6. При цьому, похибка нелінійності складе $0,34 \cdot 10^{-7}$ А, похибка яку вносить зміщення нуля – $4,824 \cdot 10^{-7}$ А.

Розглянемо вдосконалені варіанти окремих каскадів ДППС. Схема більш складнішого ВДК зображена на рис. 3.7 а.

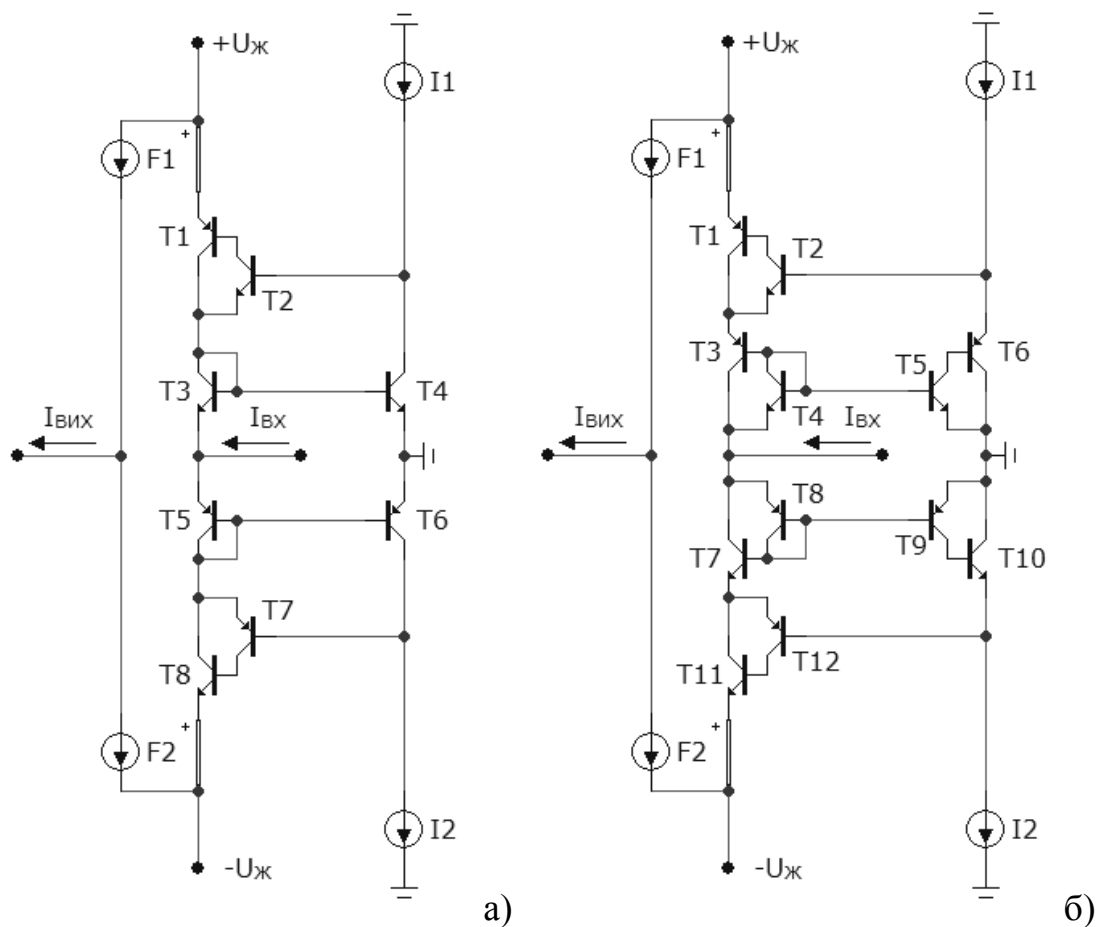


Рисунок 3.7 – Схеми ВДК: а) із складеним транзистором Шиклаї в вихідному колі; б) із складеними транзисторами Шиклаї

Вона також являє собою двонаправлений відбивач струму, що складається з двох струмових дзеркал: на *npn* транзисторах Т3 і Т4, і на *ppn* транзисторах Т5 і Т6, емітери транзисторів Т4 і Т6 підключені до шини землі, а емітери транзисторів Т3 і Т5 до джерела вхідного струму $I_{ВХ}$. Джерела струму І1 і І2 задають робочі струми (рівні I_0) через транзистори Т4 і Т6 відповідно. Складений транзистор Шіклаї на транзисторах Т1 і Т2 симетрує роботу транзисторів Т3 і Т4 задаючи напругу база-колектор транзистора Т4 рівною приблизно $U_{BE(T1)} \approx 0,7В$ відкритого *pn* переходу. Аналогічну роль виконує составной транзистор Шіклаї на транзисторах Т7 і Т8 для транзисторів Т5 і Т6 задаючи напруга база-колектор транзистора Т6 рівним приблизно $U_{BE(T6)} \approx 0,7В$. Використання складових транзисторів Шіклаї значно зменшує базові струми і усуває їх диспропорцію характерну для одиночних *npn* і *ppn* транзисторів. Для формування сумарного вихідного струму використовуються ідеальні відбивачі струму F1 і F2. Вихідний струм схеми буде дорівнювати:

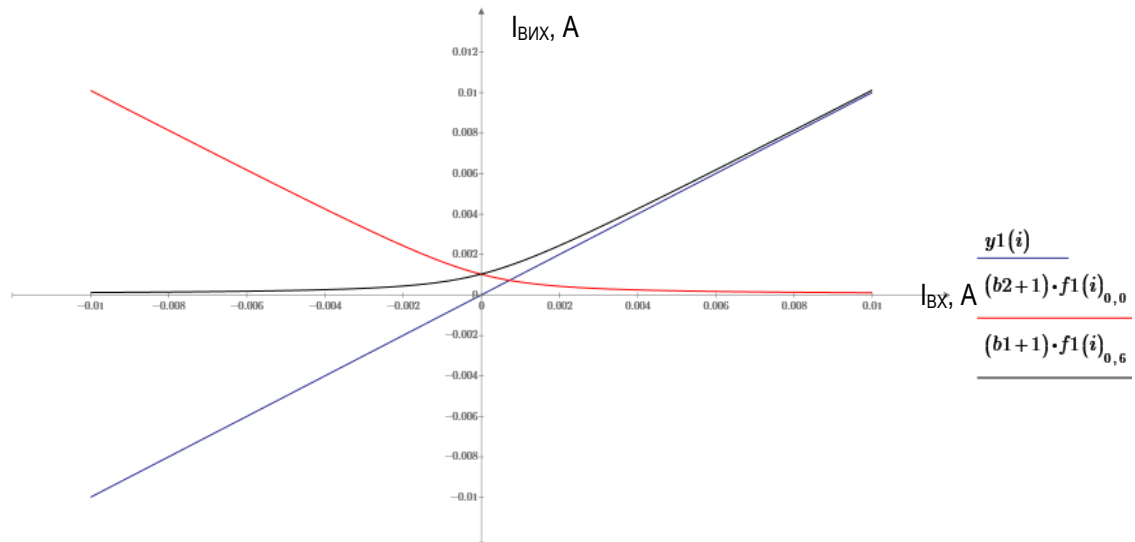
$$I_{ВИХ} = (\beta'_2 + 1) \cdot I_{B(T1)} - (\beta'_1 + 1) \cdot I_{B(T7)}. \quad (3.34)$$

Виходячи з міркувань аналогічних, як для попередніх випадків, при врахуванні базових струмів, схема буде описуватися системою рівнянь:

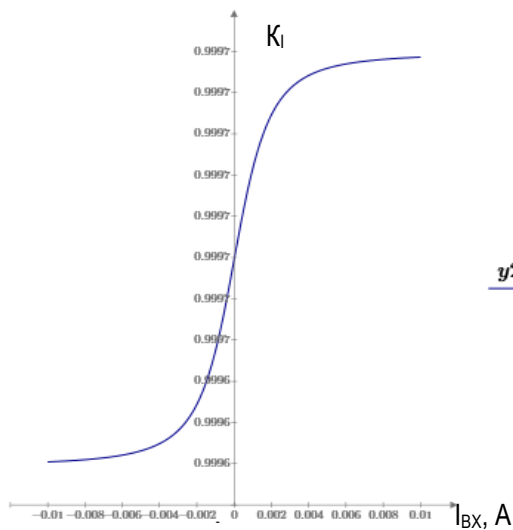
$$\left\{ \begin{array}{l} I_{B(T1)} = \beta''_1 \cdot I_{B(T2)} \\ I_0 = I_{B(T2)} + \beta'_1 \cdot I_{B(T4)} \\ (\beta''_1 + 1) \cdot I_{B(T2)} + \beta'_2 \cdot I_{B(T1)} = (\beta'_1 + 1) \cdot I_{B(T3)} + I_{B(T4)} \\ (\beta'_1 + 1) \cdot I_{B(T3)} + I_{ВХ} = (\beta'_2 + 1) \cdot I_{B(T5)} \\ I_{B(T3)} \cdot I_{B(T5)} = I_{B(T4)} \cdot I_{B(T6)} \\ (\beta''_2 + 1) \cdot I_{B(T8)} + \beta'_1 \cdot I_{B(T7)} = (\beta'_2 + 1) \cdot I_{B(T5)} + I_{B(T6)} \\ I_0 = I_{B(T8)} + \beta'_2 \cdot I_{B(T6)} \\ I_{B(T7)} = \beta''_2 \cdot I_{B(T8)} \end{array} \right., \quad (3.35)$$

де β''_1 і β''_2 – коефіцієнти посилення струму бази транзисторів Т8 і Т2, β'_1 і β'_2 – коефіцієнти посилення струму бази інших *npn* і *ppn* транзисторів відповідно, $I_{B(i)}$ – струм бази *i*-го транзистора, I_0 – значення струму джерел струму І1 і І2. Для вирішення системи рівнянь також скористаємося програмою для математичних розрахунків РТС Mathcad Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Для

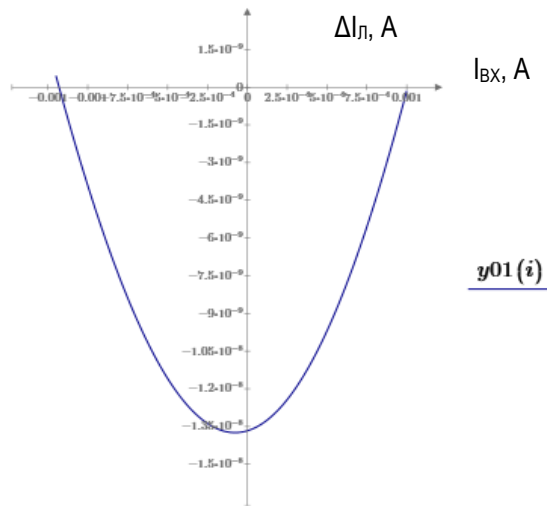
моделювання схеми в програмі Micro-Cap будемо використовувати моделі *npr* і *pnp* транзисторів NUHFARRY PUHFARRY [113]. Прийнято наступні значення параметрів $I_0 = 0,001\text{A}$, $b1(\beta_1') = 84$, $b2(\beta_2') = 42$, $b11(\beta_1'') = 89$, $b21(\beta_2'') = 46$. На рис. 3.8 а представлені графіки для $I_{\text{ВИХ1}}((b2+1) \cdot f1(i)_{0,0})$, $I_{\text{ВИХ2}}((b1+1) \cdot f1(i)_{0,6})$, $I_{\text{ВИХ}}(y1(i))$. Графіки представлені для діапазону вихідного струму $\pm 10 \cdot I_0$.



а)



б)



в)

Рисунок 3.8 – Графіки залежностей ВДК:

а) вихідні струми;

б) коефіцієнт підсилення;

в) нелінійності вихідного струму

На рис. 3.8 б представлений графік для коефіцієнта посилення схеми (K_I) для діапазону вихідного струму $\pm 10 \cdot I_0$. В діапазоні зміни вихідного струму $\pm I_0$ значення K_I становить 0,99962...0,99972 зі значенням 0,99967 близько нуля, при моделюванні в Micro-Cap отримано значення 0,99972. K_I даної схеми набагато ближче до одиниці, ніж попередній і ступінь його зміни на два порядки нижче. На рис. 3.8 в представлений графік нелінійності вихідного струму схеми. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $1,37 \cdot 10^{-8}$ А отримане при моделюванні в Micro-Cap значення нелінійності одно $1,18 \cdot 10^{-9}$ А. Лінійність характеристики даної схеми вище на три порядки в порівнянні з попередньою. При розрахунку в Mathcad Prime 4.0 отримано значення струму зміщення нуля $11,6 \cdot 10^{-6}$ А, при моделюванні в програмі Micro-Cap отримано значення $11,3 \cdot 10^{-6}$ А. Значення зміщення нуля в цій схемі більше, ніж у попередній.

Ще один варіант схеми ВДК зображений на рис. 3.7 б. Схема буде описуватися системою рівнянь:

$$\left\{ \begin{array}{l} I_{B(T1)} = \beta_1'' \cdot I_{B(T2)} \\ I_0 = I_{B(T2)} + (\beta_2' + 1) \cdot I_{B(T6)} \\ (\beta_1'' + 1) \cdot I_{B(T2)} + \beta_2' \cdot I_{B(T1)} = (\beta_2' + 1) \cdot I_{B(T3)} \\ I_{B(T3)} = (\beta_1'' + 1) \cdot I_{B(T4)} + I_{B(T5)} \\ I_{B(T6)} = \beta_1'' \cdot I_{B(T5)} \\ (\beta_1'' + 1) \cdot I_{B(T4)} + \beta_2' \cdot I_{B(T3)} + I_{BX} = (\beta_2'' + 1) \cdot I_{B(T8)} + \beta_1' \cdot I_{B(T7)} \\ I_{B(T4)} \cdot I_{B(T8)} = I_{B(T5)} \cdot I_{B(T9)} \\ I_{B(T10)} = \beta_2'' \cdot I_{B(T9)} \\ I_{B(T7)} = (\beta_2'' + 1) \cdot I_{B(T8)} + I_{B(T9)} \\ (\beta_2'' + 1) \cdot I_{B(T12)} + \beta_1' \cdot I_{B(T11)} = (\beta_1' + 1) \cdot I_{B(T7)} \\ I_0 = I_{B(T12)} + (\beta_1' + 1) \cdot I_{B(T10)} \\ I_{B(T11)} = \beta_2'' \cdot I_{B(T12)} \end{array} \right. \quad (3.36)$$

Вихідний струм схеми буде дорівнювати:

$$I_{ВИХ} = (\beta_2' + 1) \cdot I_{Б(T1)} - (\beta_1' + 1) \cdot I_{Б(T11)}, \quad (3.37)$$

де β_1'' і β_2'' – коефіцієнти посилення струму бази транзисторів Т8, Т9, Т12 і Т2, Т4, Т5, β_1' і β_2' – коефіцієнти посилення струму бази інших *npr* і *pnp* транзисторів відповідно, $I_{БTi}$ – струм бази *i*-го транзистора, I_0 – значення струму джерел струму І1 і І2. Для розв'язання системи рівнянь також скористаємося програмою для математичних розрахунків РТС Mathcad Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Прийнято аналогічні значення параметрів.

В діапазоні зміни вихідного струму $\pm I_0$ значення K_I становить 0,99960...0,99975 зі значенням 0,99967 близько нуля, при моделюванні в Micro-Cap отримано значення 0,99972. K_I даної схеми набагато ближче до одиниці, ніж в найпростішій і ступінь його зміни на два порядки нижче. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $1,70 \cdot 10^{-8}$ А отримане при моделюванні в Micro-Cap значення нелінійності одно $1,44 \cdot 10^{-9}$ А. Лінійність характеристики даної схеми вище на три порядки в порівнянні з найпростішою схемою. При розрахунку в Mathcad Prime 4.0 отримано значення струму зміщення нуля $1,53 \cdot 10^{-7}$ А, при моделюванні в програмі Micro-Cap отримано значення $3,5 \cdot 10^{-9}$ А. Значення зміщення нуля в цій схемі значно менше, ніж в попередніх схемах.

Схема складнішого ДПК зображена на рис. 3.9 а. Вона також являє собою двонаправлений відбивач струму, що складається з двох струмових дзеркал: на *npr* транзисторах Т3 і Т4, і на *pnp* транзисторах Т5 і Т6, емітери транзисторів Т4 і Т6 з'єднані, а емітери транзисторів Т3 і Т5 підключені до шини землі. Джерела струму І1 і І2 задають робочі струми (рівні I_0) через транзистори Т4 і Т6 відповідно. Для імітації протифазних складових вхідного струму $I_{ВХ}$ використовується керований генератор струму F1 з коефіцієнтом передачі -1 . Складений транзистор Шиклаї на транзисторах Т1 і Т2 слугує підсилювальним елементом для однієї з протифазних складових вхідного струму, а також симетрує роботу транзисторів Т3 і Т4 задаючи напругу база-колектор транзистора Т4 рівною приблизно $U_{БЕ(T1)} \approx 0,7$ В відкритого *p-n* переходу. Аналогічну роль виконує складений транзистор Шиклаї на транзисторах Т7 і Т8 для іншої протифазної складової вхідного струму, а також

симетрує роботу транзисторів T5 і T6 задаючи напругу база-колектор транзистора T6 рівною приблизно $U_{BE(T6)} \approx 0,7V$. Використання складених транзисторів Шіклаї значно зменшує базові струми і усуває їх диспропорцію характерну для одиночних *npr* і *pnp* транзисторів, а також задає однакові коефіцієнти посилення для кожної протифазної складової. Загальний коефіцієнт посилення, згідно формули (3.26) буде дорівнює:

$$K_I = \frac{4 \cdot (\beta_2 \cdot \beta_1) \cdot (\beta_2 \cdot \beta_1)}{(\beta_2 \cdot \beta_1 + \beta_2 \cdot \beta_1)} = 2 \cdot \beta_2 \cdot \beta_1. \quad (3.38)$$

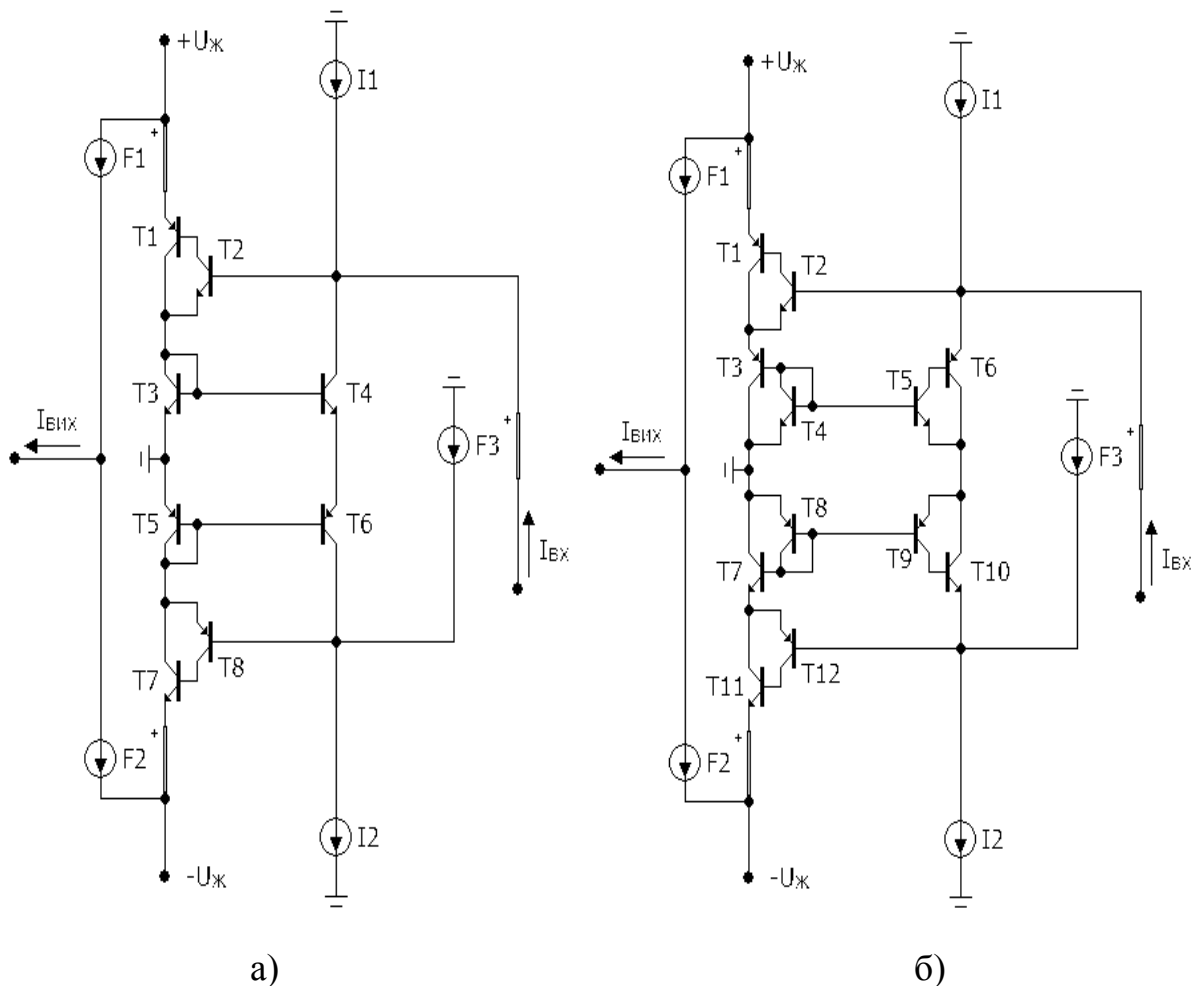


Рисунок 3.9 – Схеми ДПК:
 а) із складеним транзистором Шіклаї в якості підсилювальних транзисторів;
 б) із складеними транзисторами Шіклаї

Причому таким він буде для будь-яких значень I_{BX} . Для формування сумарного вихідного струму використовуються ідеальні відбивачі струму F1 і F2. Вихідний струм схеми буде дорівнювати:

$$I_{ВИХ} = (\beta'_2 + 1) \cdot I_{B(T1)} - (\beta'_1 + 1) \cdot I_{B(T7)}. \quad (3.39)$$

Виходячи з міркувань аналогічних, як для попередніх випадків, при врахуванні базових струмів, схема буде описуватися системою рівнянь:

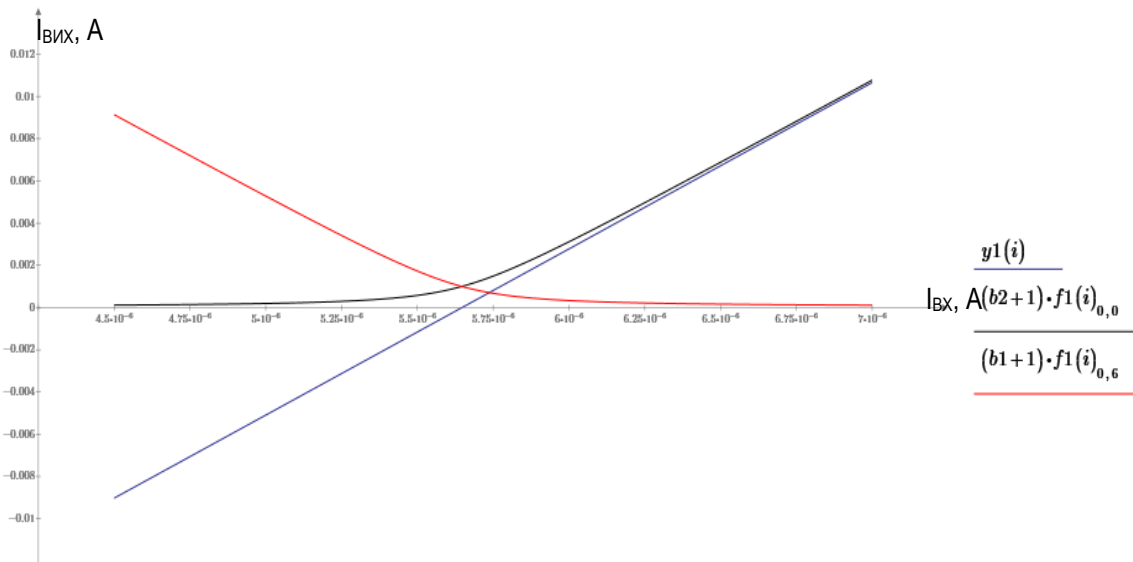
$$\left\{ \begin{array}{l} I_{B(T1)} = \beta''_1 \cdot I_{B(T2)} \\ I_0 + I_{BX} = I_{B(T2)} + \beta'_1 \cdot I_{B(T4)} \\ (\beta''_1 + 1) \cdot I_{B(T2)} + \beta'_2 \cdot I_{B(T1)} = (\beta'_1 + 1) \cdot I_{B(T3)} + I_{B(T4)} \\ (\beta'_1 + 1) \cdot I_{B(T4)} = (\beta'_2 + 1) \cdot I_{B(T6)} \\ I_{B(T3)} \cdot I_{B(T5)} = I_{B(T4)} \cdot I_{B(T6)} \\ (\beta''_2 + 1) \cdot I_{B(T8)} + \beta'_1 \cdot I_{B(T7)} = (\beta'_2 + 1) \cdot I_{B(T5)} + I_{B(T6)} \\ I_0 - I_{BX} = I_{B(T8)} + \beta'_2 \cdot I_{B(T6)} \\ I_{B(T7)} = \beta''_2 \cdot I_{B(T8)} \end{array} \right., \quad (3.40)$$

де β''_1 і β''_2 – коефіцієнти посилення струму бази транзисторів T8 і T2, β'_1 і β'_2 – коефіцієнти посилення струму бази інших npn і pnp транзисторів відповідно, I_{BTi} – струм бази i-го транзистора, I_0 – значення струму джерел струму I1 і I2. Для розв'язання системи рівнянь також скористаємося програмою для математичних розрахунків PTC Mathcad Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Для моделювання схеми в програмі Micro-Cap будемо використовувати моделі npn і pnp транзисторів NUHFARRY PUHFARRY [113]. Прийнято наступні значення параметрів $I_0 = 0,001A$, $b1(\beta'_1) = 84$, $b2(\beta'_2) = 42$, $b11(\beta''_1) = 89$, $b21(\beta''_2) = 46$.

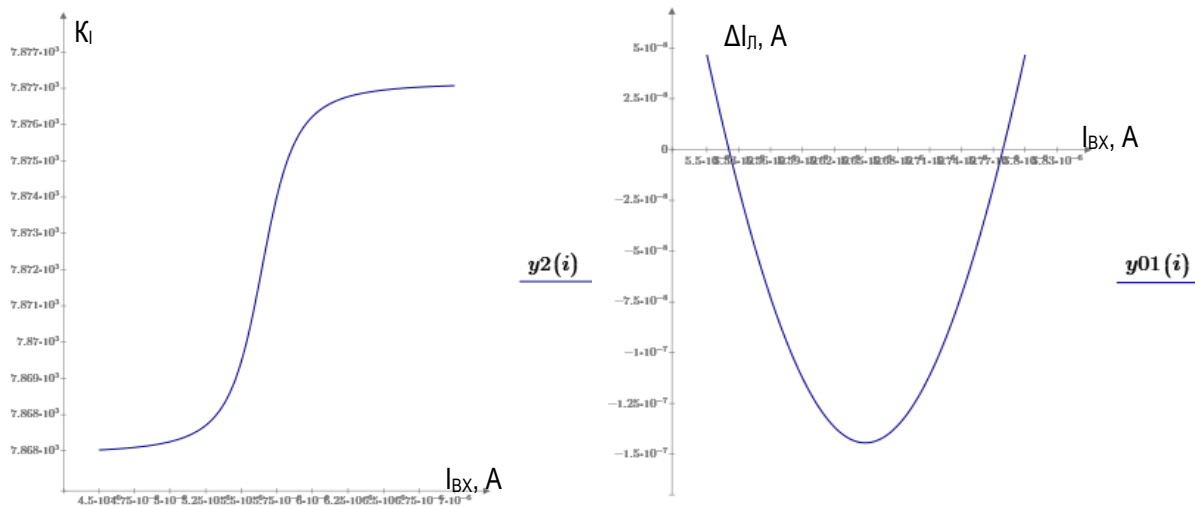
На рис. 3.10 а представлені графіки для $I_{ВИХ1}((b2+1) \cdot f1(i)_{0,0})$, $I_{ВИХ2}((b1+1) \cdot f1(i)_{0,6})$, $I_{ВИХ}(y1(i))$. Графіки представлені для діапазону вихідного струму $\pm 10 \cdot I_0$.

На рис. 3.10 б представлений графік для коефіцієнта посилення схеми (K_I) для діапазону вихідного струму $\pm 10 \cdot I_0$. В діапазоні зміни вихідного струму $\pm I_0$ значення K_I становить $7,868 \cdot 10^3 \dots 7,877 \cdot 10^3$ із значенням $7,872 \cdot 10^3$ близько нуля, при моделюванні в Micro-Cap отримано значення $7,193 \cdot 10^3$. K_I даної схеми практично незмінний в діапазоні зміни

вхідного сигналу, що зумовлює високу лінійність схеми. Відмінність K_I отриманого при моделюванні від розрахункового значення обумовлено зміною значення β підсилюють транзисторів при зміні протікає через них струму. K_I даної схеми значно більше, ніж у попередній.



а)



б)

в)

Рисунок 3.10 – Графіки залежностей ДПК:

- а) вихідні струми;
- б) коефіцієнт підсилення;
- в) нелінійності вихідного струму

На рис. 3.10 в представлений графік нелінійності вихідного струму схеми. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $1,44 \cdot 10^{-7}$ А отримане при моделюванні в Мікро-Сар значення нелінійності дорівнює $4,3 \cdot 10^{-6}$ А. Лінійність характеристики даної схеми вище на порядок в порівнянні з попередньою. При розрахунку в Mathcad Prime 4.0 отримано значення струму зміщення нуля $5,6 \cdot 10^{-6}$ А, при моделюванні в програмі Мікро-Сар отримано значення $5,54 \cdot 10^{-6}$ А. Значення зміщення нуля в цій схемі більше, ніж у попередній.

Ще один варіант схеми ДПК зображений на рис. 3.10 б. Вихідний струм схеми буде дорівнює:

$$I_{ВІХ} = (\beta'_2 + 1) \cdot I_{B(T1)} - (\beta'_1 + 1) \cdot I_{B(T11)}. \quad (3.41)$$

Схема буде описуватися системою рівнянь:

$$\left\{ \begin{array}{l} I_{B(T1)} = \beta''_1 \cdot I_{B(T2)} \\ I_0 + I_{ВХ} = I_{B(T2)} + (\beta'_2 + 1) \cdot I_{B(T6)} \\ (\beta''_1 + 1) \cdot I_{B(T2)} + \beta'_2 \cdot I_{B(T1)} = (\beta'_2 + 1) \cdot I_{B(T3)} \\ I_{B(T3)} = (\beta''_1 + 1) \cdot I_{B(T4)} + I_{B(T5)} \\ I_{B(T6)} = \beta''_1 \cdot I_{B(T5)} \\ (\beta''_1 + 1) \cdot I_{B(T5)} + \beta'_2 \cdot I_{B(T6)} = (\beta''_2 + 1) \cdot I_{B(T9)} + \beta'_1 \cdot I_{B(T10)} \\ I_{B(T4)} \cdot I_{B(T8)} = I_{B(T5)} \cdot I_{B(T9)} \\ I_{B(T10)} = \beta''_2 \cdot I_{B(T9)} \\ I_{B(T7)} = (\beta''_2 + 1) \cdot I_{B(T8)} + I_{B(T9)} \\ (\beta''_2 + 1) \cdot I_{B(T12)} + \beta'_1 \cdot I_{B(T11)} = (\beta'_1 + 1) \cdot I_{B(T7)} \\ I_0 - I_{ВХ} = I_{B(T12)} + (\beta'_1 + 1) \cdot I_{B(T10)} \\ I_{B(T11)} = \beta''_2 \cdot I_{B(T12)} \end{array} \right. , \quad (3.42)$$

де β''_1 і β''_2 – коефіцієнти посилення струму бази транзисторів Т8, Т9, Т12 і Т2, Т4, Т5, β'_1 і β'_2 – коефіцієнти посилення струму бази інших ррп і ррр транзисторів відповідно, $I_{B(Ti)}$ – струм бази i -го транзистора, I_0 – значення струму джерел струму П1 і П2. Для вирішення системи рівнянь також скористаємося програмою для математичних розрахунків РТС Mathcad

Prime 4.0, а для перевірки програмою моделювання електронних схем Micro-Cap 11. Прийнято аналогічні значення параметрів. В діапазоні зміни вихідного струму $\pm I_0$ значення K_I становить $7,736 \cdot 10^3 \dots 7,746 \cdot 10^3$ із значенням $7,742 \cdot 10^3$ близько нуля, при моделюванні в Micro-Cap отримано значення $7,215 \cdot 10^3$. K_I даної схеми також практично незмінний в діапазоні зміни вхідного сигналу, що зумовлює високу лінійність схеми. K_I даної схеми також значно більше, ніж в найпростішій. Значення нелінійності в діапазоні зміни вихідного струму $\pm I_0$ становить $1,05 \cdot 10^{-7}$ А отримане при моделюванні в Micro-Cap значення нелінійності дорівнює $6,59 \cdot 10^{-6}$ А. Лінійність характеристики даної схеми вище на порядок в порівнянні з найпростішою схемою. При розрахунку в Mathcad Prime 4.0 отримано значення струму зміщення нуля $5,3 \cdot 10^{-11}$ А, при моделюванні в програмі Micro-Cap отримано значення $1,8 \cdot 10^{-10}$ А. Значення зміщення нуля в цій схемі значно менше, ніж в попередніх.

Більш досконала схема відбивача струму зображена на рис. 3.11 а. На рисунку зображена пара комплементарних струмових дзеркал на *npr* і *pnp* транзисторах. У ній для імітації протифазних складових вхідного струму I_{BX} використовується керований генератор струму F1 з коефіцієнтом передачі -1 . Розглянемо роботу дзеркала на *pnp* транзисторах. На відміну від дзеркала Уілсона в ній доданий транзистор Т6 для вирівнювання напруг колектор-база транзисторів Т1 і Т3. Струми баз транзисторів Т1 і Т3 протікають через транзистор Т2, що призводить до вирівнювання їх колекторних і емітерних струмів. Аналогічну функцію виконує транзистор Т5 для транзисторів Т4 і Т6. Дана модифікація покращує лінійність схеми. Вихідний опір такої схеми буде складати $(r'_K) \parallel (r''_K)$, де r'_K , r''_K – опір колекторного переходу *npr* і *pnp* транзистора відповідно в схемі із загальною базою. Схема буде описуватися системою рівнянь:

$$\left\{ \begin{array}{l} (\beta' + 1) \cdot I_{B(T1)} = (\beta' + 1) \cdot I_{B(T3)} \\ I_{B(T1)} + I_{B(T3)} = (\beta'' + 1) \cdot I_{B(T2)} \\ (\beta' + 1) \cdot I_{B(T4)} = \beta' \cdot I_{B(T1)} + I_{B(T2)} \\ \beta' \cdot I_{B(T3)} = (\beta' + 1) \cdot I_{B(T6)} \\ \beta'' \cdot I_{B(T2)} + I_{B(T4)} + I_{B(T6)} = (\beta'' + 1) \cdot I_{B(T5)} \\ I_{BX} = I_{B(T5)} + \beta' \cdot I_{B(T6)} \\ I_{ВИХ} = \beta' \cdot I_{B(T4)} \end{array} \right. \quad (3.43)$$

Звідки значення вихідного струму складе:

$$I_{ВИХ} = \frac{\beta^4 + 2 \cdot \beta^3 + 3 \cdot \beta^2 + 2 \cdot \beta}{\beta^4 + 2 \cdot \beta^3 + 5 \cdot \beta^2 + 4 \cdot \beta + 2} \cdot I_{ВХ} \approx \left(1 - \frac{2}{\beta^2}\right) \cdot I_{ВХ}, \quad (3.44)$$

де β – коефіцієнти посилення струму бази транзисторів, $I_{БТi}$ – струм бази i -го транзистора, $I_{ВХ}$, $I_{ВИХ}$ – вхідний і вихідний струми, **вирішуючи дану систему рівнянь, отримаємо:**

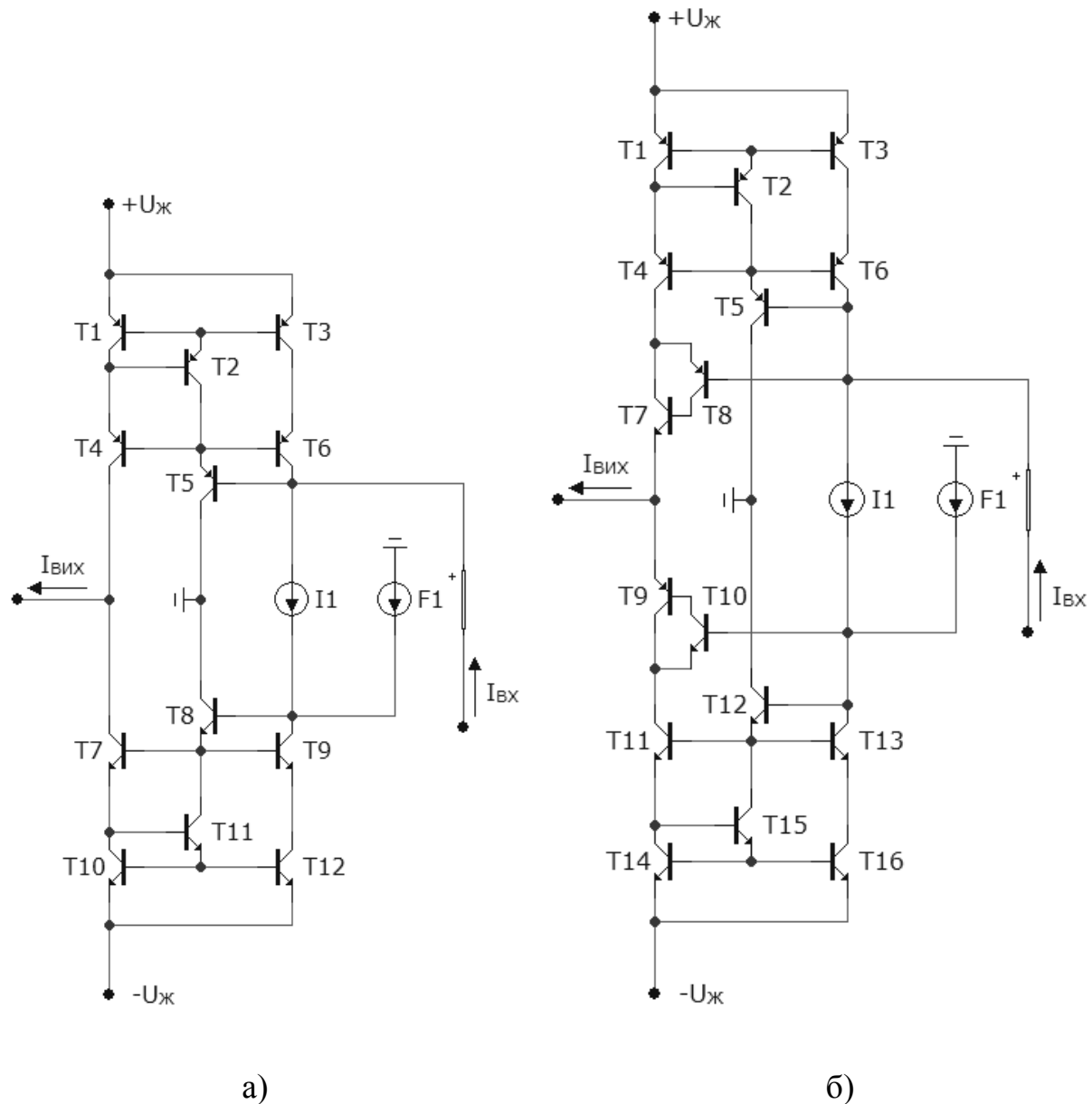


Рисунок 3.11 – Схеми відбивачів струмів:
 а) з відведенням базових струмів;
 б) з відведенням базових струмів і високою навантажувальною здатністю;

Для моделювання схеми в програмі Micro-Cap будемо використовувати моделі *npr* і *prp* транзисторів NUHFARRY PUHFARRY [113]. При цьому схема має наступні параметри: вихідний опір $8,55 \cdot 10^5$ Ом, похибка нелінійності $2,17 \cdot 10^{-8}$ А, похибка яку вносить зміщення нуля $3,5 \cdot 10^{-10}$ А. Як можна бачити схема має порівнянний зі схемою на струмових дзеркалах Уїлсона вихідний опір і кращі показники лінійності і зміщення нуля.

Більш високий вихідний опір має схема, представлена на рис. 3.11 б. У ній доданий в якості вихідного каскаду складений транзистор Шиклаї на транзисторах Т7 і Т8. Вихідний опір такої схеми буде складати $(\beta_2 \cdot r'_{к}) \parallel (\beta_1 \cdot r''_{к})$, де $r'_{к}$, $r''_{к}$ – опір колекторного переходу в схемі із загальною базою, β_1 і β_2 – коефіцієнти посилення струму бази *npr* і *prp* транзистора відповідно.

Схема буде описуватися системою рівнянь:

$$\left\{ \begin{array}{l} (\beta'_2 + 1) \cdot I_{B(T1)} = (\beta'_2 + 1) \cdot I_{B(T3)} \\ I_{B(T1)} + I_{B(T3)} = (\beta''_2 + 1) \cdot I_{B(T2)} \\ (\beta'_2 + 1) \cdot I_{B(T4)} = \beta'_2 \cdot I_{B(T1)} + I_{B(T2)} \\ \beta'_2 \cdot I_{B(T3)} = (\beta'_2 + 1) \cdot I_{B(T6)} \\ \beta''_2 \cdot I_{B(T2)} + I_{B(T4)} + I_{B(T6)} = (\beta''_2 + 1) \cdot I_{B(T5)} \\ I_{B(X)} = I_{B(T5)} + \beta'_2 \cdot I_{B(T6)} + I_{B(T8)} \\ \beta'_2 \cdot I_{B(T4)} = (\beta''_2 + 1) \cdot I_{B(T8)} + \beta'_1 \cdot I_{B(T7)} \\ I_{B(T7)} = \beta''_2 \cdot I_{B(T8)} \\ I_{B(X)} = (\beta''_1 + 1) \cdot I_{B(T7)} \end{array} \right. \quad (3.45)$$

Значення її вихідного струму складе:

$$I_{B(X)} = \frac{\beta_1 \cdot \beta_2^5 + 2 \cdot \beta_1 \cdot \beta_2^4 + 3 \cdot \beta_1 \cdot \beta_2^3 + 2 \cdot \beta_1 \cdot \beta_2^2 + \beta_2^5 + 2 \cdot \beta_2^4 + 3 \cdot \beta_2^3 + 2 \cdot \beta_2^2}{\beta_2^5 + 4 \cdot \beta_2^4 + 9 \cdot \beta_2^3 + 12 \cdot \beta_2^2 + 4 \cdot \beta_2 + \beta_1 \cdot \beta_2^5 + 2 \cdot \beta_1 \cdot \beta_2^4 + 5 \cdot \beta_1 \cdot \beta_2^3 + 4 \cdot \beta_1 \cdot \beta_2^2 + 2 \cdot \beta_1 \cdot \beta_2 + 2} \cdot I_{B(X)} \approx \left(1 - \frac{2}{\beta_2} \cdot \left(\frac{1}{\beta_1} + \frac{1}{\beta_2} \right) \right) \cdot I_{B(X)} \quad (3.46)$$

При моделювання схеми в програмі Micro-Cap отримані такі результати: вихідний опір $17,2 \text{ МОм}$, похибка нелінійності $1,73 \cdot 10^{-8} \text{ А}$, похибка яку вносить зміщення нуля $6,26 \cdot 10^{-7} \text{ А}$. Як можна бачити схема має порівнянні показники лінійності, більш високий вихідний опір і гірші показники зсуву нуля. Схему подібного ВС з двома виходами по яких протікають однакові струми приведена на рис. 3.12.

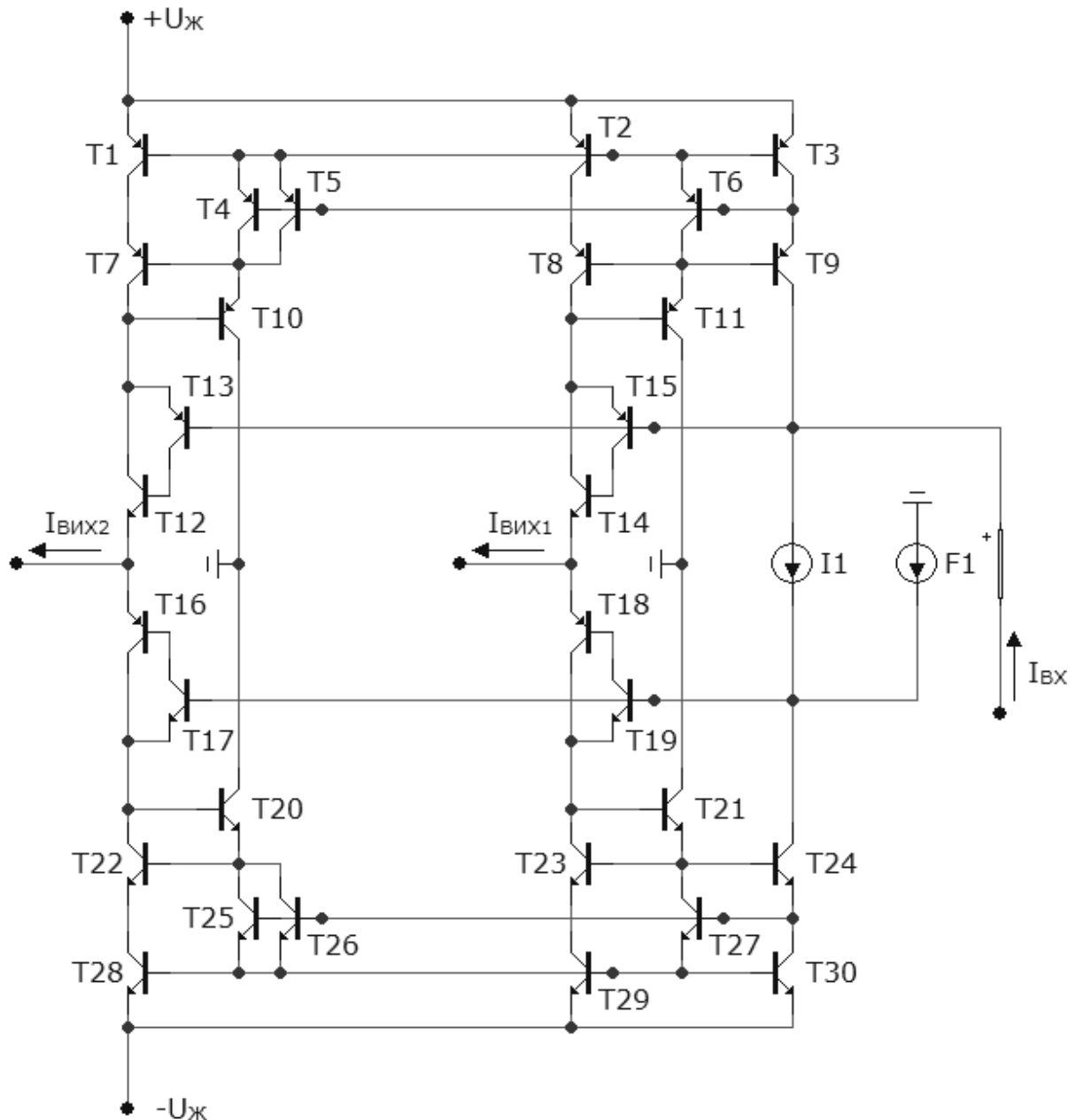


Рисунок 3.12 – Відбивач струму з двома виходами

У ній для максимального зближення (симетрування) значень цих струмів прийняті спеціальні схемотехнічні заходи. При моделювання цього ВС в програмі Micro-Cap отримані такі параметри: $R_{\text{ВИХ1}} \approx 7,7 \text{ МОм}$, $R_{\text{ВИХ2}} \approx 17,7 \text{ МОм}$, $\Delta I_{\text{Л1}} = 7,45 \text{ нА}$, $\Delta I_{\text{Л2}} = 7,75 \text{ нА}$, $I_{\text{ЗМ}} = 0,27521 \text{ мкА}$. Таким чином, досягнута висока ідентичність характеристик вихідних струмів $I_{\text{ВИХ1}}$ і $I_{\text{ВИХ2}}$.

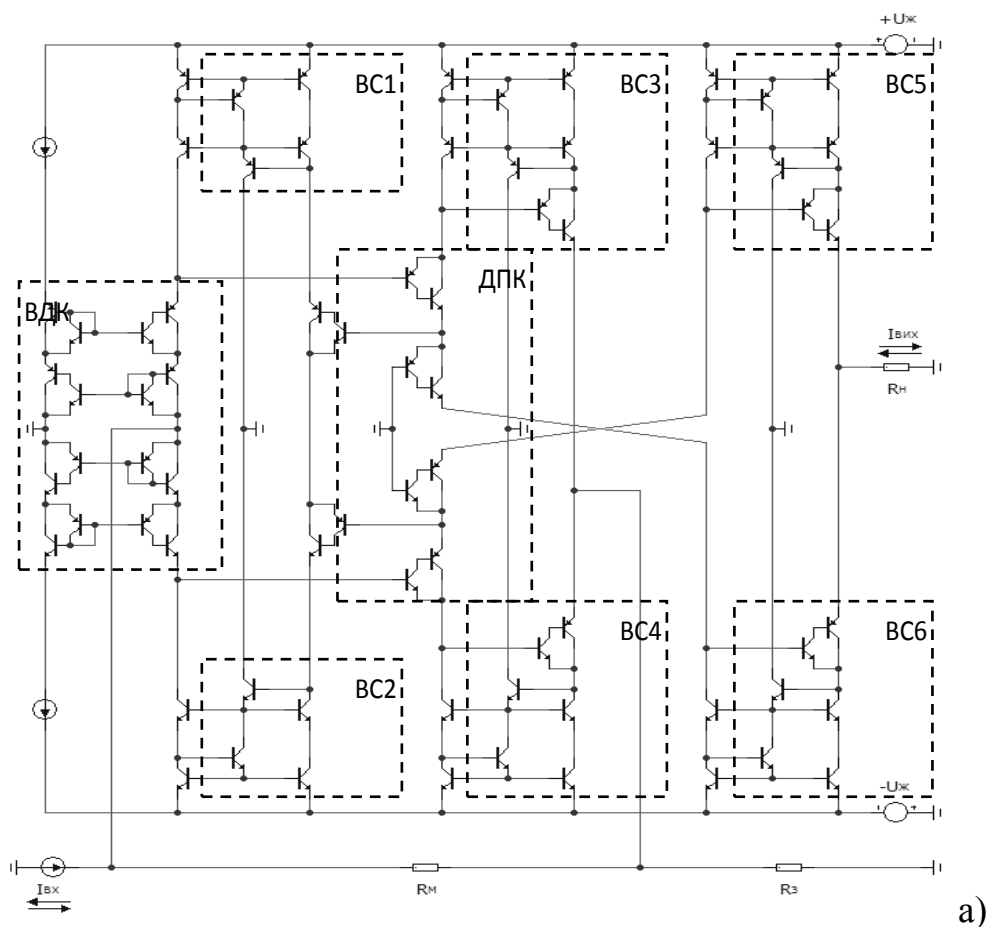
Характеристики розглянутих вище схем ВДК, ДПК, ВС зведені в табл. 3.1.

Табл.3.1. – Характеристики вузлів ДППС

Схема	$I_{\text{ЗМ}}, \text{А}$	K_I	$R_{\text{ВИХ}}, \text{Ом}$	$\Delta I_{\text{Л1}}/\Delta I_{\text{ВИХ}}$
ВДК				
Рис. 3.3а	$8,02 \cdot 10^{-7}$	0,981		$1,42 \cdot 10^{-3}$
Рис. 3.7а	$11,3 \cdot 10^{-6}$	0,9997		$1,18 \cdot 10^{-6}$
Рис. 3.7б	$3,5 \cdot 10^{-9}$	0,9997		$1,44 \cdot 10^{-6}$
ДПК				
Рис. 3.3б	$3,94 \cdot 10^{-7}$	112		$9,17 \cdot 10^{-2}$
Рис. 3.9а	$5,54 \cdot 10^{-6}$	7193		$4,3 \cdot 10^{-3}$
Рис. 3.9б	$1,8 \cdot 10^{-10}$	7215		$6,59 \cdot 10^{-3}$
ВС				
Рис. 3.6в	$8,58 \cdot 10^{-6}$	1,998	$4,34 \cdot 10^5$	$1,98 \cdot 10^{-4}$
Рис. 3.11а	$3,5 \cdot 10^{-10}$	1,998	$8,55 \cdot 10^5$	$2,17 \cdot 10^{-5}$
Рис. 3.11б	$6,26 \cdot 10^{-7}$	1,997	$17,2 \cdot 10^6$	$1,73 \cdot 10^{-5}$
Рис. 3.12	$2,75 \cdot 10^{-7}$	1,997	$7,7 \cdot 10^6$	$7,45 \cdot 10^{-6}$
		1,997	$17,7 \cdot 10^6$	$7,75 \cdot 10^{-6}$

З таблиці можна побачити, що найкращими параметрами володіють: схема ДВК зображена на рис. 3.7 б, схема ДПК зображена на рис. 3.9 б, схеми ВС зображені на рис. 3.11 б, 3.12.

Практична реалізація схем ДППС з використанням вузлів з найкращими характеристиками представлена на рис. 3.13 а, б. Для порівняння була промодельована схема, складена з найпростіших вузлів, яка представлена на рис. 3.13 в. Схеми включають в себе вхідний двотактний каскад ВДК, двотактний підсилювальний каскад ДПК і струмові дзеркала ВС1-ВС2, які слугують для організації зв'язку між каскадами. Струмові дзеркала ВС3-ВС6 утворюють два вихідних каскади. Струмові дзеркала ВС3-ВС4 утворюють інверсний вихід ДППС, який підключений до входу схеми формуючи таким чином за допомогою резисторів R_M та R_3 від'ємний зворотний зв'язок. Струмові дзеркала ВС5-ВС6 утворюють прямий вихід ДППС, який підключений до навантаження. Спеціалізовані струмові дзеркала ВС3-ВС4 схеми на рис. 3.15 б мають два інверсних виходу один з яких використовується для організації зворотного зв'язку по струму, а інший підключений до навантаження.



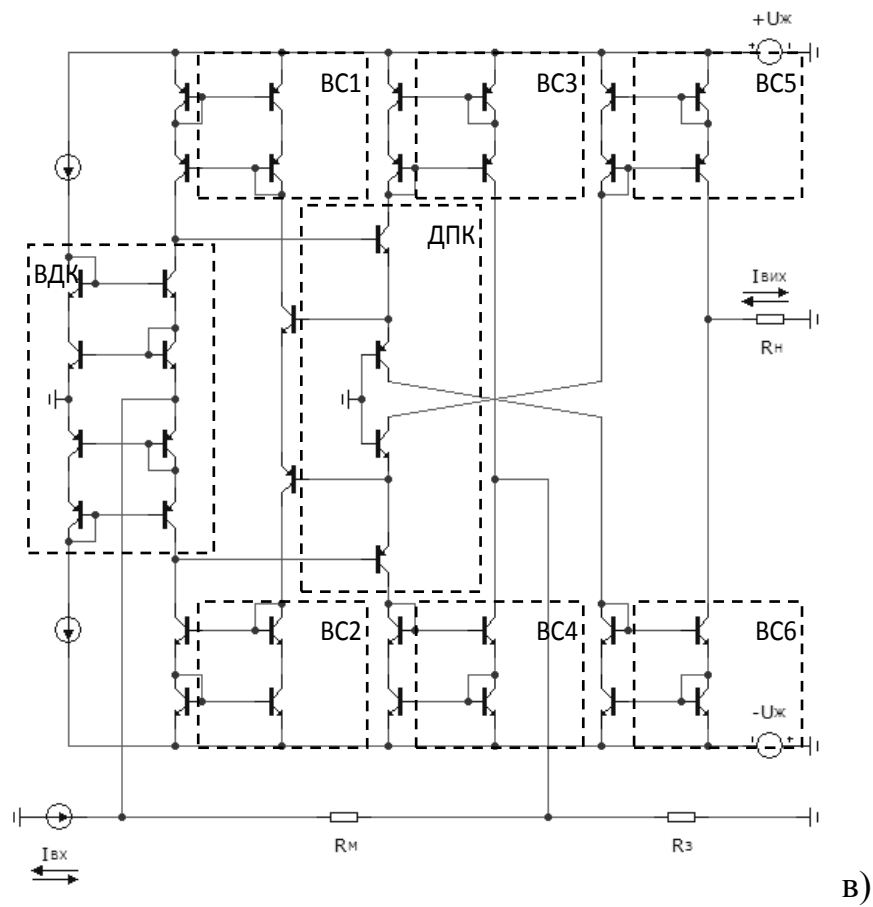
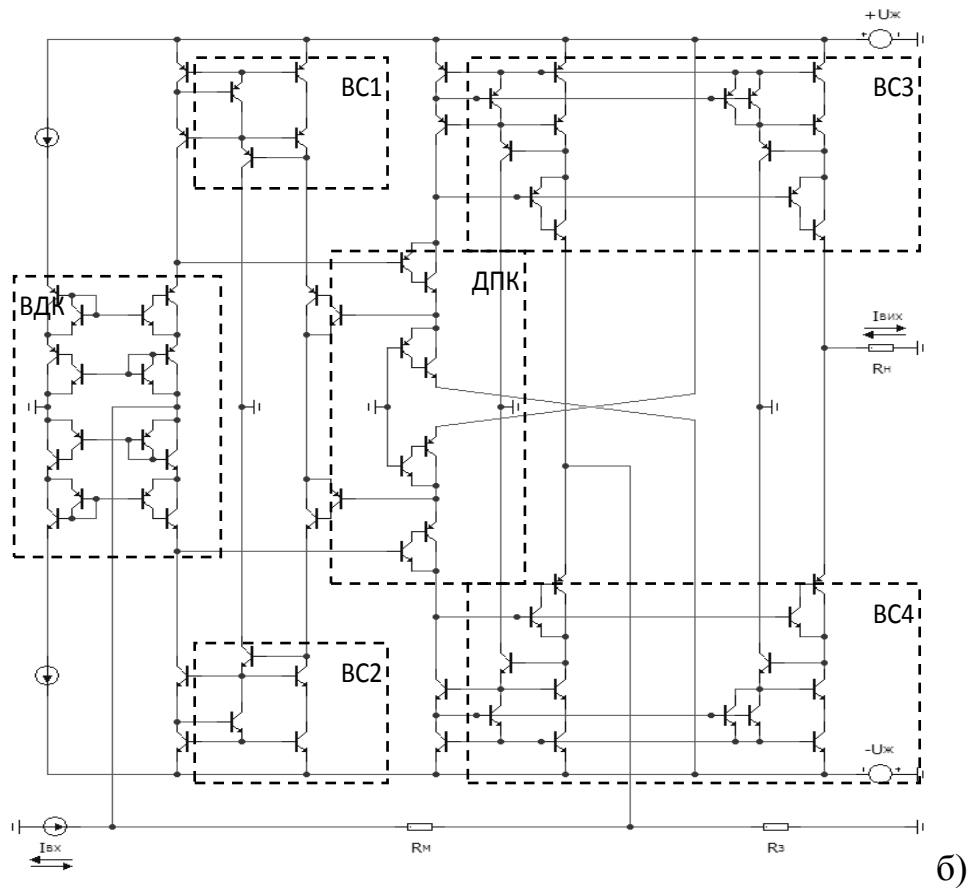


Рисунок 3.13 – Принципові схеми ДППС

При моделюванні даних схем в програмі Micro-Cap 11 з використанням моделей npn і pnp транзисторів NUHFARRY PUHFARRY [113] отримані наступні значення параметрів:

Табл.3.2. – Характеристики ДППС

Схема ДППС	K_I	$I_{ЗМ}, А$	$R_{ВИХ}, Ом$	$\Delta I_{ИЛ}/\Delta I_{ВИХ}$
Рис. 3.13 а	1	$0,48301 \cdot 10^{-6}$	$21,883 \cdot 10^6$	$10,096 \cdot 10^{-6}$
	10	$0,49409 \cdot 10^{-6}$	$21,873 \cdot 10^6$	$6,825 \cdot 10^{-6}$
Рис. 3.13 б	1	$0,46441 \cdot 10^{-6}$	$9,259 \cdot 10^6$	$13,466 \cdot 10^{-6}$
	10	$0,49485 \cdot 10^{-6}$	$9,252 \cdot 10^6$	$10,317 \cdot 10^{-6}$
Рис. 3.13 в	1	$42,57869 \cdot 10^{-6}$	$545,684 \cdot 10^3$	$3,96524 \cdot 10^{-3}$
	10	$21,51144 \cdot 10^{-6}$	$545,695 \cdot 10^3$	$23,71422 \cdot 10^{-3}$

Як можна бачити поліпшені схеми мають істотно більш високі характеристики зміщення нуля, лінійності і вихідного опору.

3.2 Швидкодіючі двотактні буфери напруги

Для досягнення високих динамічних характеристик БН треба максимально використовувати принцип перетворення і посилення струмів. Причини цього ті ж, що і в разі підсилювачів постійного струму. Пропонується підхід до побудови БН, заснований на застосуванні відбивачів струму (ВС), які функціонують в двотактному балансовому режимі, або на базі трохи видозміненого двотактного каскаду [130]-[133], [135]. Двотактна структура БН забезпечує можливість функціонування в режимі, коли вхідна ($U_{ВХ}$) і вихідна ($U_{ВИХ}$) напруги є двополярними, а вихідний струм $I_{ВИХ}$ може, як втікати, так і витікати з навантаження. Проста схема подібного пристрою показана на рис. 3.14

Вона являє собою двонаправлений відбивач струму, що складається з двох струмових дзеркал: на npn транзисторах Т2 і Т3, і на pnp транзисторах Т8 і Т9. Транзистори Т4 і Т6 утворюють вхідний каскад і джерело вхідної напруги підключається до їх баз. Така конструкція забезпечує більш високий вхідний опір і менший струм

зміщення нуля. Для симетрування роботи схеми доданий вихідний каскад на транзисторах T5 і T7 в діодному включенні. Колектори T4 і T6 підключені до виходу схеми для забезпечення незмінності їх напруг колектор-база в процесі роботи схеми. Джерела струму I1 і I2 задають робочі струми (рівні I_0) через транзистори T2, T4 і T8, T6 відповідно. Транзистор T1 симетрує роботу транзисторів T2 і T3 задаючи напругу база-колектор транзистора T2 рівною приблизно $U_{BE(T1)} \approx 0,7\text{В}$ відкритого р-п переходу. Аналогічну роль виконує транзистор T10 для транзисторів T8 і T9 задаючи напругу база-колектор транзистора T8 рівним приблизно $U_{BE(T10)} \approx 0,7\text{В}$. Схема працює в такий спосіб. Буде вірним такий вираз:

$$\begin{aligned} U_{BE(T2)} + U_{BE(T4)} + U_{BE(T6)} + U_{BE(T8)} = \\ = U_{BE(T3)} + U_{BE(T5)} + U_{BE(T7)} + U_{BE(T9)} \end{aligned} \quad (3.47)$$

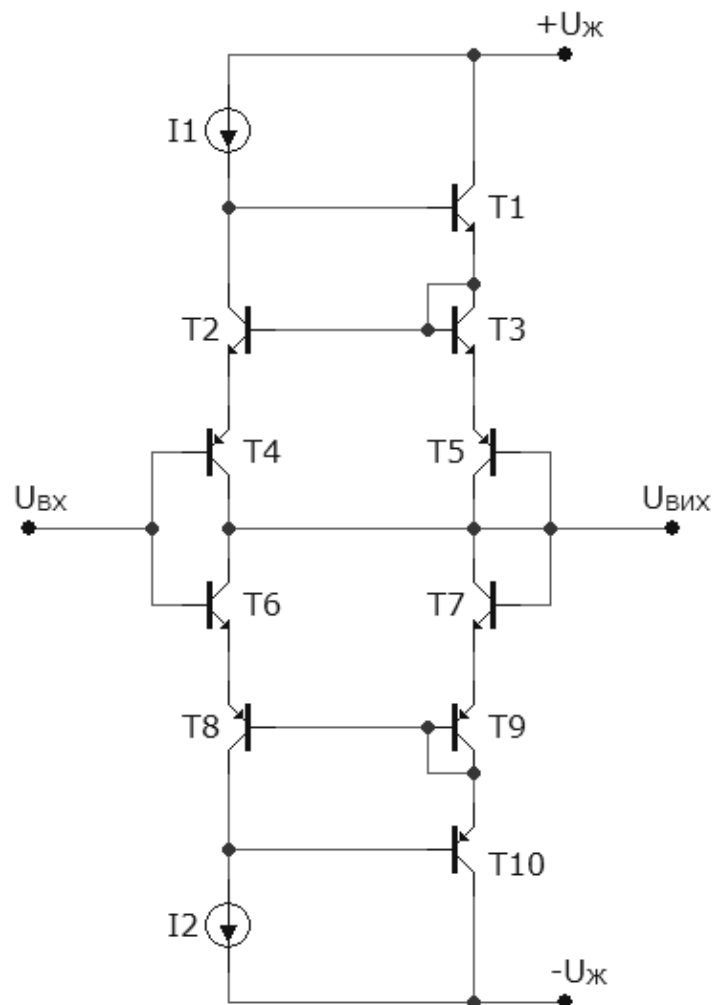


Рисунок 3.14 – Двотактний балансний буфер напруги

Якщо припустити, що вихідний струм дуже малий і знехтувати базовими струмами транзисторів, то струми емітерів транзисторів Т3, Т5, Т7 і Т9 дорівнюватимуть, позначимо їх через I_0' . Струми емітерів транзисторів Т2, Т4, Т6 і Т8 дорівнюватимуть I_0 . Тоді з урахуванням залежності (1.13) між струмом і напругою для p - n переходу отримаємо:

$$\begin{aligned} \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) = \\ = \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right), \quad (3.48) \\ \varphi_T \cdot \ln\left(\frac{I_0^4}{I_0 + I_x}\right) = \varphi_T \cdot \ln\left(\frac{I_0'^4}{I_0 + I_x}\right) \Rightarrow I_0 = I_0'. \end{aligned}$$

Тоді вихідна напруга схеми дорівнюватиме:

$$\begin{aligned} U_{ВИХ} = U_{ВХ} + U_{BE(T2)} + U_{BE(T4)} - U_{BE(T3)} - U_{BE(T5)}, \\ U_{ВИХ} = U_{ВХ} + \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) + \varphi_T \cdot \ln\left(\frac{I_0}{I_T}\right) - \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right) - \varphi_T \cdot \ln\left(\frac{I_0'}{I_T}\right), \quad (3.49) \end{aligned}$$

$$\begin{aligned} U_{ВИХ} = U_{ВХ} + \varphi_T \cdot \ln\left(\frac{I_0 \cdot I_0}{I_0' \cdot I_0'}\right) \Rightarrow U_{ВИХ} = U_{ВХ} + \varphi_T \cdot \ln(1), \quad (3.50) \\ U_{ВИХ} = U_{ВХ}. \end{aligned}$$

Таким чином, схема дійсно працює як повторювач напруги (буфер напруги). Вихідний опір схеми дорівнюватиме:

$$R_{ВИХ} = \left(r_{E(T3)} + r_{E(T5)}\right) \parallel \left(r_{E(T7)} + r_{E(T9)}\right) = r_E, \quad (3.51)$$

де r_{Ei} – диференційний опір емітерного переходу i -го транзистора. При малих вихідних струмах вхідний опір схеми буде визначатися зміною базових струмів транзисторів Т1 і Т10 при зміні напруги колектор-база на них і як наслідок зміною робочих струмів транзисторів Т2, Т4, Т6 і Т8, значення вхідного опору становитиме:

$$R_{ВХ} = \frac{\beta_1 \cdot \beta_2 \cdot r_{K1} \cdot r_{K2}}{\beta_1 \cdot r_{K1} + \beta_2 \cdot r_{K2}}, \quad (3.52)$$

де β_1 , r_{k1} і β_2 , r_{k2} – коефіцієнти передачі струму бази і опори колекторів в режимі із загальною базою транзисторів Т1 і Т10 відповідно. При підстановці в дану формулу параметрів моделей *npr* і *pnp* транзисторів NUHFARRY PUNFARRY [113] обчислене значення R_{BX} буде 90,9 МОм, при моделюванні наведеної на рис. 3.16 схеми в програмі Micro-Cap отримаємо значення $R_{BX} = 91,4$ МОм.

При значних вихідних токах вхідний опір схеми буде визначатися зміною базових струмів транзисторів Т1 і Т10 при протіканні через них вихідного струму і як наслідок зміни робочих струмів транзисторів Т2, Т4, Т6 і Т8, значення вхідного опору буде:

$$R_{BX} = \beta_1 \cdot \beta_2 \cdot (R_{BIX} + R_H), \quad (3.53)$$

де R_H – опір навантаження.

Як можна бачити наведена схема має досить високий вихідний опір, а значний вихідний струм знижує її вхідний опір. Для компенсації цього недоліку пропонується схема, наведена на рис. 3.15 а

Вона схожа зі схемою підсилювача постійного струму, що пропонувався раніше. Вона включає в себе замість вхідного двотактного каскаду (ВДК) двотактний буфер напруги (ДБН), від одного до декількох двотактних підсилювальних каскадів (наведена схема містить два таких каскаду ДПК1 і ДПК2). Струмові дзеркала ВС1-ВС4 слугують для організації зв'язку між каскадами. Струмові дзеркала ВС5-ВС6 утворюють формувач вихідних струмів. Його струмовий вихід підключений до виходу ДБН. Щодо вихідного струму ДБН працює також як ВДК по відношенню до свого вхідного, розщеплюючи його на дві протифазних складових, які потім посилюються і надходять в вихідний ланцюг схеми. При цьому вихідний опір зменшується в K_1 раз, де K_1 – коефіцієнт посилення каскадів і таким чином переважна частина вихідного струму протікає через формувач вихідних струмів схеми. Практична реалізація подібної схеми представлена на рис. 3.15 б.

При моделюванні даної схеми в програмі Micro-Cap 11 с використанням моделей *npr* і *pnp* транзисторів NUHFARRY PUNFARRY [113] отримані наступні значення параметрів: вхідний опір 76,7 МОм, вихідний опір 11,5 мОм, нелінійність вихідної характеристики в діапазоні вхідних значень -4В...+4В – 21,3 мкВ.

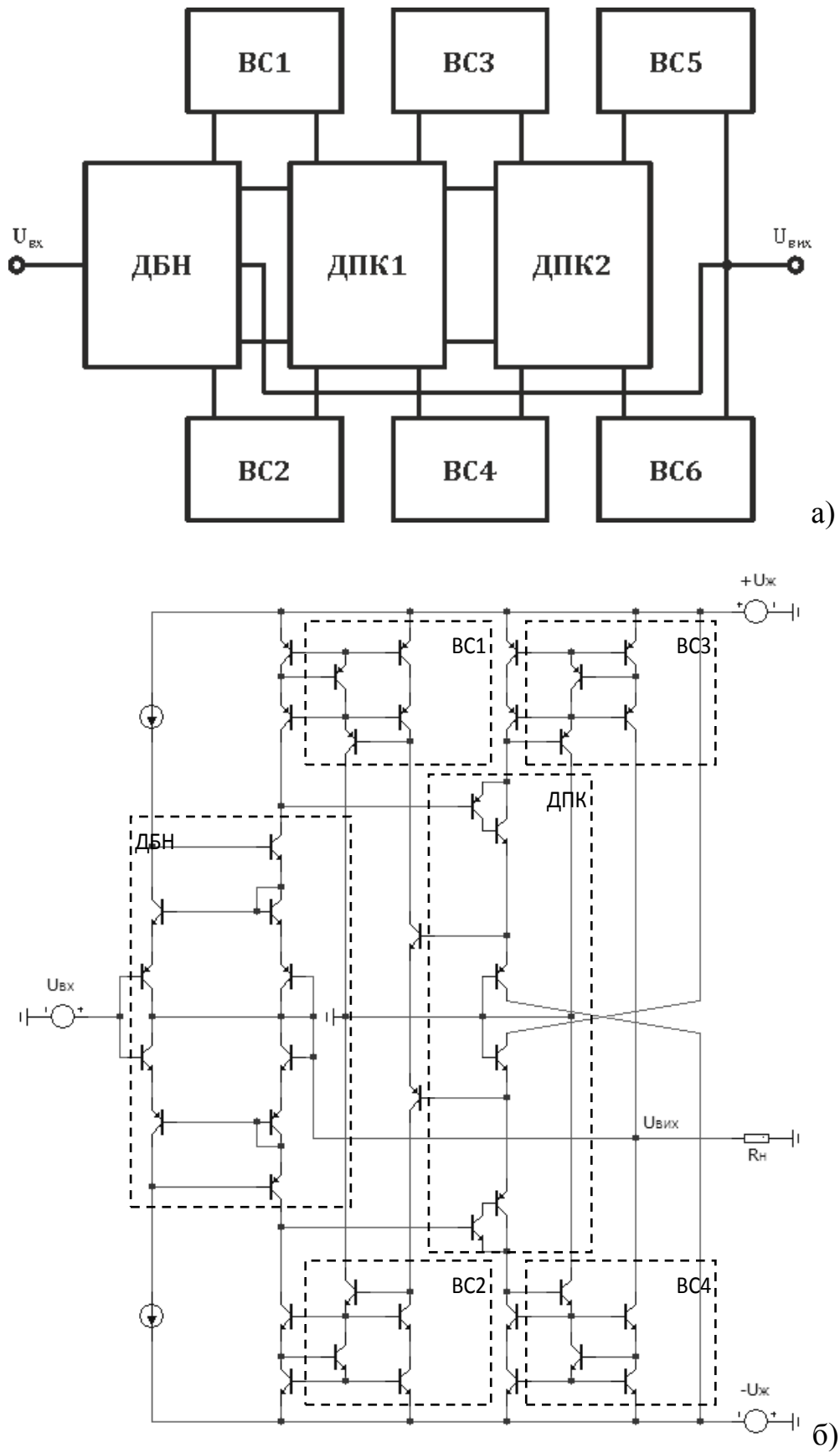


Рисунок 3.15 – БН з поліпшеними характеристиками:
а) структурна схема; б) принципова схема

Покращені схеми ДБН показані на рис. 3.16 а, б.

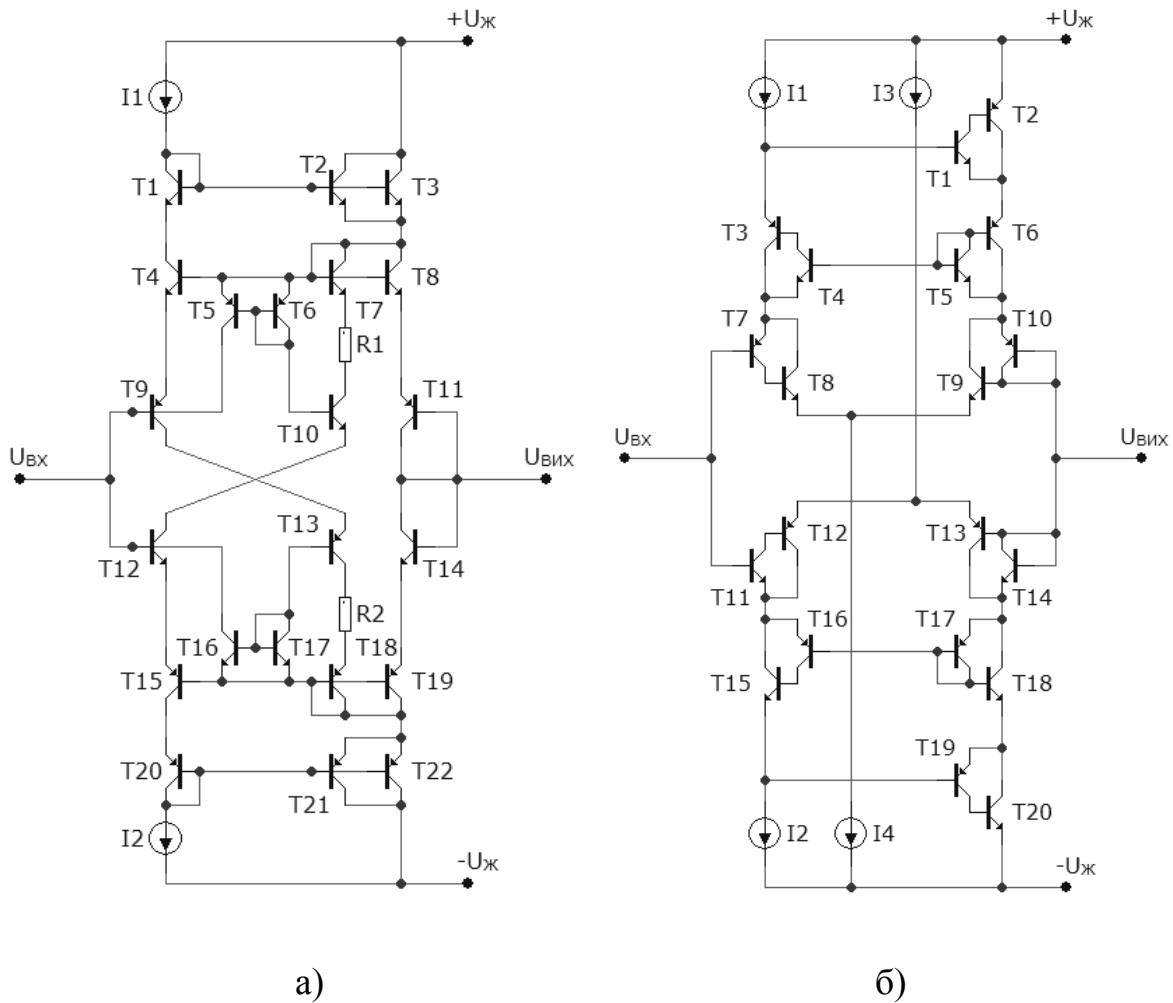


Рисунок 3.16 – Схеми поліпшених БН:

- а) із додатним зворотним зв'язком;
- б) із складеними транзисторами Шиклаї

У найпростішій схемі ДБН зображеної на рис. 2.14 вхідний струм дорівнює:

$$I_{BX} = I_{B(T4)} - I_{B(T6)} = \frac{I_0}{\beta_2} - \frac{I_0}{\beta_1} = I_0 \cdot \frac{\beta_1 - \beta_2}{\beta_1 \cdot \beta_2}, \quad (3.54)$$

де I_0 – робочий струм, β_1 і β_2 – коефіцієнти передачі струму бази *npr* і *ppr* транзисторів. Колектори транзисторів Т4 і Т6 вхідного каскаду з'єднані один з одним і виходом схеми. У схемі, зображеної на рис. 3.16 а, колектори транзисторів Т9 і Т12 вхідного каскаду підключені через ланцюжки транзисторів Т13, Т18, Т21 і Т10, Т7, Т2 до шин

негативного і позитивного живлення відповідно. Також в схемі присутні два струмових дзеркала на транзисторах Т5, Т6 і Т16, Т17. Додатково ці елементи забезпечують постійність напруг колектор-база транзисторів вхідного каскаду Т9 і Т13. Вхідний струм в цій схемі буде визначатися виразом:

$$I_{BX} = I_{B(T9)} + I_{K(T5)} - I_{B(T12)} - I_{K(T16)}. \quad (3.55)$$

Оскільки через ланцюг колектор-емітер транзисторів Т9 і Т13 протікає однаковий струм, і обидва вони є транзисторами ррр типу, то в першому наближенні струми їх баз теж рівні ($I_{BT9} = I_{BT13}$), струм бази транзистора Т13 – це струм колектора транзистора Т17 ($I_{BT13} = I_{KT17}$). Оскільки транзистори Т16, Т17 утворюють струмове дзеркало то в першому наближенні струми їх колекторів теж рівні ($I_{KT16} = I_{KT17}$). Звідки в результаті виходить, що струм колектора Т16 дорівнює струму бази Т9. З подібних міркувань також прийдемо до рівності струму колектора Т5 і струму бази Т12. В результаті формула (3.53) набуває вигляду:

$$I_{BX} = I_{B(T9)} + I_{B(T12)} - I_{B(T12)} - I_{B(T9)} \approx 0. \quad (3.56)$$

Таким чином, за рахунок введення в схему двох контурів додатного зворотного зв'язку по струму вдається досягти майже повного обнуління вхідного струму. Насправді повного збігу не спостерігається, джерелами похибок є асиметрія струмових дзеркал на транзисторах Т5, Т6 і Т16, Т17 і те, що струми емітерів транзисторів Т10 і Т13, менше струмів емітерів транзисторів Т12 і Т9 на величину базових струмів останніх. Додатний зворотний зв'язок істотно збільшує значення R_{BX} порівнянні з найпростішою схемою. Відповідно до теорії зворотних зв'язків [134] опір можна визначити в формі:

$$R_{BX} = \frac{R_{BX}^*}{1 - \chi_1/2 - \chi_2/2} \quad (3.57)$$

де R_{BX}^* – значення вхідного опору без впливу зворотних зв'язків; χ_1 і χ_2 – глибини зворотного зв'язку відповідно в першому і другому контурах. При моделюванні даної схеми в програмі Micro-Cap 11 з використанням моделей ррп і ррр транзисторів NUHFARRY PUHFARRY [113] отримані значення вхідного струму – 317 нА, вхідного опору – 1 ГОм. Домогтися

більшого зменшення можна за рахунок введення балансуєчих резисторів R_3 і R_4 , причому можна використовувати тільки один з них. При моделюванні отримані значення вхідного струму – 143 пА, вхідного опору – 5,8 ГОм.

Вихідний опір даної схеми також визначається формулою (3.51).

У схемі, зображеної на рис. 3.16 б, відміна від найпростішої полягає в тому, що всі транзистори замінені на складові транзистори Шиклаї, і «колектори» складових транзисторів вхідного і вихідного каскадів підключені до джерел опорного струму. Вихідний опір даної схеми більш високий і дорівнюватиме:

$$R_{ВИХ} = \left(r_{E(T10)} + \beta_2 \cdot r_{E(T5)} \right) \parallel \left(r_{E(T14)} + \beta_1 \cdot r_{E(T17)} \right) \approx \frac{\beta_1 \cdot \beta_2}{\beta_1 + \beta_2} \cdot r_E \quad (3.58)$$

де r_{ETi} – диференційний опір емітерного переходу i -го транзистора. Вхідний струм схеми буде дорівнювати:

$$I_{ВХ} = I_{B(T7)} - I_{B(T11)} = \frac{I_0}{\beta_2 \cdot \beta_1} - \frac{I_0}{\beta_1 \cdot \beta_2} \approx 0. \quad (3.59)$$

Реально на вході присутній невеликий струм через те, що коефіцієнти посилення струму бази транзисторів Т7 і Т12, а також Т11 і Т8 не збігаються через істотну різницю у величині струмів, що протікають через них. Величина вихідного опору може бути розрахована за формулами для найпростішої схеми, якщо відповідні параметри для одиночних транзисторів замінити параметрами складеного транзистора Шиклаї, тобто β_1 і β_2 на $\beta_1 \cdot \beta_2$, R_{K1} і R_{K2} на $\beta_2 \cdot R_{K1}$ і $\beta_1 \cdot R_{K2}$ відповідно. При моделюванні даної схеми в програмі Micro-Cap 11 з використанням моделей npn і pnp транзисторів NUHFARRY PUHFARRY [113] отримані значення вхідного струму – 5,5 нА, вхідного опору – 10 ГОм.

Як можна бачити обидва варіанти поліпшених схем БН призводять до значного зменшення вхідного струму і до значного збільшення вхідного опору. Вихідний опір при цьому не зменшується і навіть збільшується для другого варіанта схеми, але спосіб вирішення цієї проблеми, що полягає в додаванні додаткових підсилювальних каскадів, був описаний вище.

3.3 Термокомпенсовані джерела постійного струму і напруги кільцевого типу

Згадаємо деякі принципи, на яких базується побудова термокомпенсованих джерел струму і напруги. Залежність напруги на $p-n$ переході від струму через нього визначається формулою [58], [113]:

$$U = \frac{k \cdot T}{q} \cdot \ln\left(\frac{I}{I_T} - 1\right), \quad \text{для } I \gg I_T \quad U \approx \frac{k \cdot T}{q} \cdot \ln\left(\frac{I}{I_T}\right). \quad (3.60)$$

Тут k – постійна Больцмана, q – заряд електрона, T – абсолютна температура, I_T - тепловий струм $p-n$ переходу. Значення теплового струму більш точно задається формулою [58]:

$$I_T = I_{T0} \cdot T^3 \cdot e^{-\frac{q \cdot E_G}{k \cdot T}}, \quad (3.61)$$

де I_{T0} – деяка константа, E_G – напруга забороненої зони напівпровідника. Підставляючи це значення в попередній вираз, отримаємо:

$$U = \frac{k \cdot T}{q} \cdot (\ln(I) - \ln(I_{T0}) - 3 \cdot \ln(T)) + E_G. \quad (3.62)$$

Знайдемо похідну від цієї функції, що визначає швидкість зміни напруги з температурою:

$$\frac{dU}{dT} = \frac{k}{q} \cdot \left(\ln(I) - \ln(I_T) - 3 \cdot \ln(T) + \frac{T}{I} \cdot \frac{dI}{dT} - 3 \right). \quad (3.63)$$

Якщо струм через $p-n$ перехід не змінюється, то відповідна похідна дорівнює нулю, а значення $\ln(I)$ являє собою константу, функція $\ln(T)$ в робочому діапазоні температур змінюється незначно, інші складові і (k/q) – константи, т.ч. в першому наближенні dU/dT - константа і залежність $U(T)$ лінійна функція, причому, чим більше струм, що протікає через pn -перехід тим швидкість зміни напруги на ньому з температурою вище. Саме використання в схемах напівпровідникових приладів (транзисторів, діодів) з різною швидкістю зміни напруги на їх $p-n$ переходах з температурою лежить в основі побудови термокомпенсованих ДОН і ДОС.

Розглянемо методи побудови термокомпенсованих ДОС з мінімальною напругою живлення [136]-[148]. Найпростіша схема такого ДОС показана на рис. 3.17 а. Вона містить генератор опорного напруги

(ГОН), генератор опорного струму (ГОС) і відбивач струму (ВС). Зазначені елементи з'єднані послідовно в єдиний кільцевий контур, охоплений позитивним зворотним зв'язком. При цьому слід зазначити, що практично у всіх схемах кільцевого типу застосовується позитивний зворотний зв'язок, тому потрібно стежити за тим, щоб глибина зворотного зв'язку була менше 1, інакше це призведе до тригерним ефектів і автоматичного вимкнення схеми. Транзистори Т1 і Т2 утворюють струмове дзеркало, яке має коефіцієнт передачі струму одиниця і через транзистори Т4, ТЗ₁-ТЗ₃ (в сумі) і резистор R1 протікає однаковий струм (I₁). Транзистори ТЗ₁-ТЗ₃ і резистор R1 складають ГОС, транзистор Т4 – ГОН. За рахунок того, що через Т4 і ТЗ_i протікають струми різної величини, на резисторі R1 утворюється падіння напруги. Нехай n – кількість транзисторів ТЗ_i, I₀ - номінальне значення опорного струму, що досягається при T=0°C (273K), тоді з урахуванням (3.60) можна записати:

$$\begin{cases} \frac{k \cdot T}{q} \cdot \ln\left(\frac{I_1}{n \cdot I_T}\right) + I_1 \cdot R_1 = \frac{k \cdot T}{q} \cdot \ln\left(\frac{I_1}{I_T}\right) \\ I_1|_{T=0} = I_0 \end{cases} \quad (3.64)$$

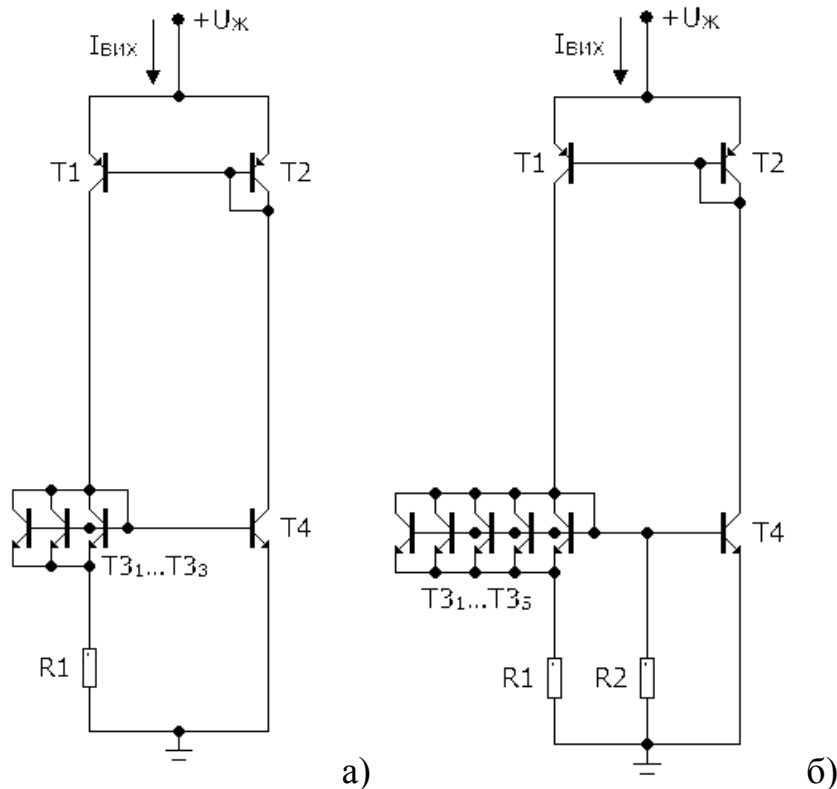


Рисунок 3.17 – Джерела опорного струму: а) найпростіша схема; б) схема з первинною компенсацією температурного дрейфу

Звідки випливає:

$$-\frac{k \cdot T}{q} \cdot \ln(n) + I_1 \cdot R_1 = 0 \Rightarrow I_1 = \frac{k \cdot T}{q \cdot R_1} \cdot \ln(n) \Rightarrow \frac{dI_1}{dT} = \frac{k \cdot \ln(n)}{q \cdot R_1}. \quad (3.65)$$

Як можна бачити, похідна dI_1/dT є константою і ні при яких значеннях T не обертається в нуль, змінюючи n і R_1 можна лише змінювати її значення. Т.ч. дана схема не дозволяє домогтися повної компенсації температурного дрейфу.

Наступним важливим показником статичних характеристик ДОС є вихідний опір. Його значення для схеми (рис. 3.17) визначається переважно вихідним опором відбивача струму, а також глибиною негативного зворотного зв'язку. Вихідний опір буде визначатися виразом:

$$r_{ВИХ} = \frac{r_{K2}^* \cdot r_{K1}^*}{r_{K2}^* + r_{K1}^*} \cdot \frac{R_1 + r_{E2} - r_{E1}}{R_1 + r_{E2} + r_{E1}}, \quad (3.66)$$

де r_{K2}^* , r_{K1}^* – диференційні опори колектор-база pnp і nnp транзисторів в режимі із загальним емітером, r_{E1} , r_{E2} – диференційний опір емітер-база транзисторів Т4 та Т3₁-Т3₃ відповідно. Отримане при моделювання в Micro-Cap з використанням моделей nnp і pnp транзисторів NUHFARRY PUHFARRY [113] значення вихідного опору схеми складає 13,6 кОм.

Складніша схема ДОС, яка дозволяє домогтися первинної компенсації температурного дрейфу, показана на рис. 3.17 б. Вона містить струмове дзеркало на транзисторах Т1-Т2, ГОТ на транзисторах Т3₁-Т3₅ і резисторах R1 і R2 і ГОН на транзисторі Т4. Коефіцієнт передачі струму токового дзеркала одиниця і через транзистори Т3₁-Т3₅ (в сумі) і резистор R1 протікає струм I_1 , через резистор R2 струм I_2 , а через транзистор Т4 протікає сумарний струм $(I_1 + I_2)$. Температурна компенсація досягається наступним чином. При підвищенні температури напруга на переході емітер-база транзистора Т4 падає, таким чином, падає струм через резистор R2 (I_2). За рахунок того, що через Т4 і Т3_і протікають струми різної величини, напруга на переході емітер-база транзисторів Т3₁-Т3₅ падає повільніше, як наслідок напруга на R1 і струм через нього (I_1) зростає. Підбором резисторів R1 і R2 можна домогтися взаємної компенсації змінення цих струмів і постійності сумарного струму $(I_1 + I_2)$ при зміні температури. Для даної схеми можна записати наступну систему рівнянь:

$$\left\{ \begin{array}{l} \frac{k \cdot T}{q} \cdot \ln \left(\frac{I_1}{n \cdot I_T} \right) + I_1 \cdot R_1 = I_2 \cdot R_2 \\ \frac{k \cdot T}{q} \cdot \ln \left(\frac{I_1 + I_2}{I_T} \right) = I_2 \cdot R_2 \\ I_1 + I_2 \Big|_{T=0} = \frac{I_0}{2} \\ \frac{dI_1}{dT} + \frac{dI_2}{dT} \Big|_{T=0} = 0 \end{array} \right. , \quad (3.67)$$

де n – кількість транзисторів ТЗ.

На рис. 3.18 показана залежність $I_{\text{ВИХ}}(T)$ для даної схеми отримана шляхом моделювання в Мікро-Сар з використанням моделей npn і ppn транзисторів NUHFARRY PUHFARRY [113] для випадку досягнення компенсації температурного дрейфу вихідного струму. Відхилення $I_{\text{ВИХ}}$ в діапазоні $-50^\circ\text{C} \dots +50^\circ\text{C}$ складають 3,3 мкА при вихідному струмі 1 мА. Вихідний опір буде визначатися виразом:

$$r_{\text{ВИХ}} = \frac{r_{K2}^* \cdot r_{K1}^*}{r_{K2}^* + r_{K1}^*} \cdot \frac{R_2 \cdot (R_1 + r_{E2}) - r_{E1} \cdot (R_1 + r_{E2} + R_2)}{R_2 \cdot (R_1 + r_{E2}) + r_{E1} \cdot (R_1 + r_{E2} + R_2)} . \quad (3.68)$$

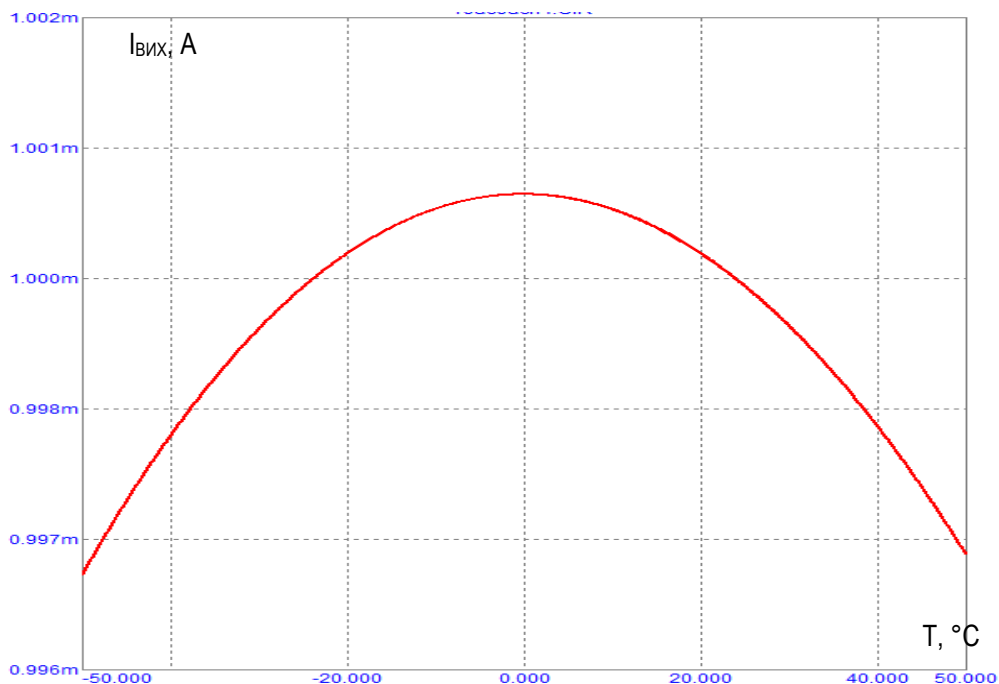


Рисунок 3.18 – Графік залежності $I_{\text{ВИХ}}(T)$ для термокомпенсованого ДОС

Отримане при моделювання в Micro-Cap значення вихідного опору схеми складає 36,3 кОм.

Нарівні з термостабільними джерелами опорного струму необхідні також термостабільні джерела опорного напруги. Температурна стабільність таких ДОН, визначається в першу чергу тепловими характеристика активних і пасивних компонентів схеми, а також можливістю компенсувати їх температурні дрейф. Розглянемо схему базового вузла – термостабільного перетворювача опорного струму в опорну напругу, приведена на рис. 3.19 а. Вона складається з джерела опорного струму I_1 , джерела струму I_2 , опорного резистора R_1 , який задає величину вихідної напруги, транзисторів T_3 і T_4 і резистора регулятора R_2 .

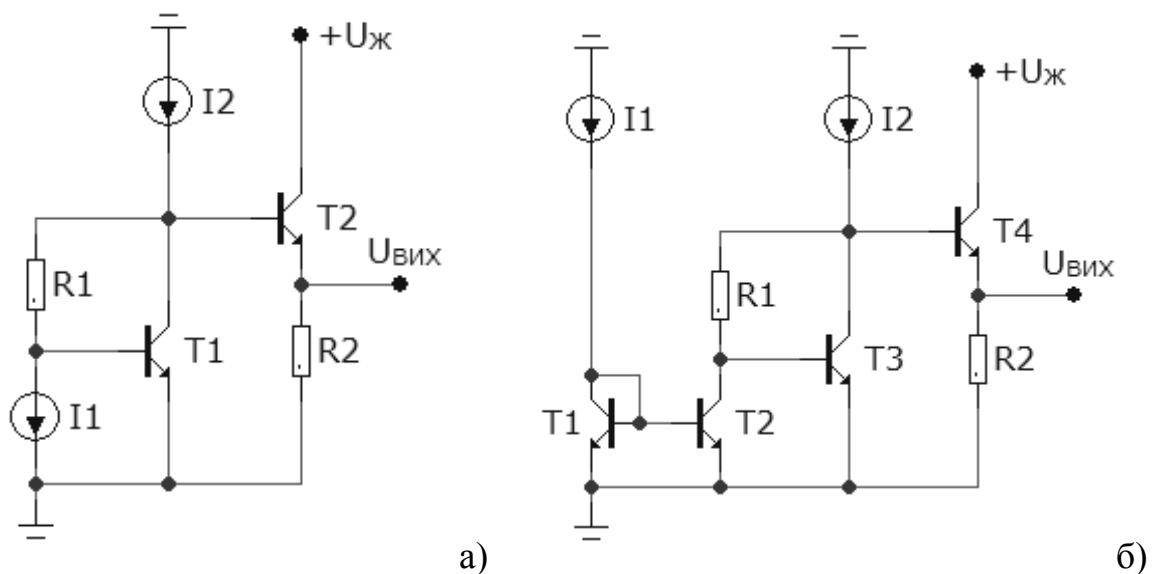


Рисунок 3.19 – Схеми термостабільного перетворювача струму в напругу:

а) базова; б) із вхідним струмовим дзеркалом

Значення вихідної напруги становитиме:

$$U_{ВИХ} = U_{BE(T3)} + U_{R1} - U_{BE(T4)}. \quad (3.69)$$

Тут $U_{BE(T3)}$, $U_{BE(T4)}$ – падіння напруги на переходах БЕ транзисторів T_3 і T_4 , U_{R1} – падіння напруги, створюване опорним струмом на резисторі R_1 . Відповідно до першого закону Кірхгофа отримаємо таке співвідношення:

$$\frac{\beta}{\beta + 1} \cdot I_{T3} = I_2 - \left(I_1 + \frac{I_{T3}}{\beta + 1} \right) - \frac{U_{ВИХ}}{(\beta + 1) \cdot R_2}, \quad (3.70)$$

де β – коефіцієнт посилення базового струму транзистора, I_{T3} – струм емітера транзистора Т3. Звідки знайдемо значення струму I_{T3} :

$$I_{T3} = I_2 - I_1 - \frac{U_{ВИХ}}{(\beta + 1) \cdot R_2}. \quad (3.71)$$

Струм I_{T3} приблизно дорівнює різниці струмів I_1 і I_2 . З урахуванням цього і (3.60) перепишемо вираз (3.69):

$$U_{ВИХ} = \varphi_T \cdot \ln\left(\frac{I_{T3}}{I_T}\right) + \left(I_1 + \frac{I_{T3}}{\beta + 1}\right) \cdot R_1 - \varphi_T \cdot \ln\left(\frac{U_{ВИХ}}{I_T \cdot R_2}\right) \quad (3.72)$$

$$U_{ВИХ} = \varphi_T \cdot \ln\left(\frac{(I_2 - I_1)}{U_{ВИХ}/R_2} - \frac{1}{(\beta + 1)}\right) + \left(\frac{I_1 \cdot \beta}{\beta + 1} + \frac{I_2}{\beta + 1} - \frac{U_{ВИХ}/R_2}{(\beta + 1)^2}\right) \cdot R_1. \quad (3.73)$$

Як можна бачити доданок, що містить логарифм звертається в нуль, тобто досягається компенсація температурних змін на $p-n$ переходах транзисторів Т3 і Т4, якщо значення струму через резистор R_2 приблизно дорівнює різниці струмів I_1 і I_2 . З вищесказаного випливає виконання наступної умови:

$$\frac{(I_2 - I_1)}{U_{ВИХ}/R_2} - \frac{1}{(\beta + 1)} = 1 \Rightarrow U_{ВИХ}/R_2 = (I_2 - I_1) \cdot \frac{(\beta + 1)}{(\beta + 2)}. \quad (3.74)$$

Значення вихідного сигналу становитиме:

$$U_{ВИХ} = \frac{I_1 \cdot (\beta + 1) + I_2}{(\beta + 2)} \cdot R_1 \Rightarrow U_{ВИХ} \approx I_1 \cdot R_1. \quad (3.75)$$

Схема з альтернативним варіантом підключення джерела опорного струму зображена на рис. 3.19 б. Слід зазначити, що для нормального функціонування ДОН вихід формувача $U_{ВИХ}$ треба відокремити від навантаження, зокрема, пасивного R_H . З цією метою застосовується буферний підсилювач (БП).

Ще більш складна схема ДОС, яка дозволяє домогтися компенсації температурного дрейфу другого порядку, показана на рис. 3.20 б. Вона містить струмове дзеркало Уїлсона на транзисторах Т1-Т4, ГОТ на транзисторах Т7₁-Т7₅ і резистори R_1 , і ГОН на транзисторі Т8 і резисторах R_2 і R_3 . Також в схему доданий каскод на транзисторах Т5 і Т6.

Коефіцієнт передачі струму токового дзеркала трійка і через транзистори $T_{71}-T_{75}$ (в сумі) і резистор R_1 протікає сумарний струм $(I_1+I_2)/m$, через резистор R_2 і R_3 струм I_2 , а через транзистор T_8 протікає струм I_1 . Температурна компенсація досягається наступним чином. При умові, що сумарний струм (I_1+I_2) при зміні температури, і як наслідок напруга на резисторі R_1 не змінюються, тоді при підвищенні температури напруга на переході емітер-база транзисторів $T_{71}-T_{75}$ падає, таким чином, падає струм через ділянку на резисторах R_2 і R_3 (I_2) і зменшується потенціал бази транзистора T_8 . За рахунок того, що через T_8 і T_{7i} протікають струми різної величини, напруга на переході емітер-база транзисторів $T_{71}-T_{75}$ і бази транзистора T_8 має падати повільніше, ніж напруга на переході емітер-база транзистора T_8 , за умови, що струм через нього залишається незмінним або падає. Як наслідок струм через перехід емітер-база транзистора T_8 (I_1) зростає. Підбором резисторів R_1 , R_2 і R_3 можна домогтися взаємної компенсації цих струмів і постійності сумарного струму (I_1+I_2) при зміні температури.

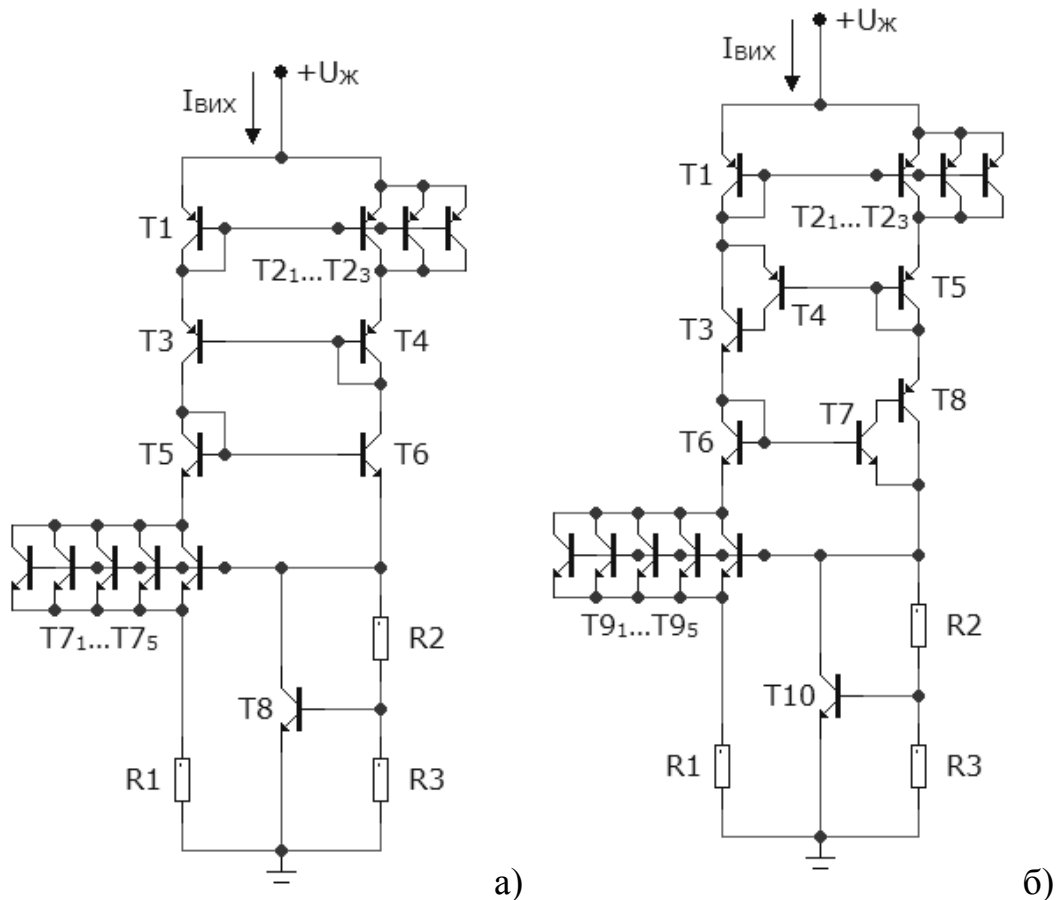


Рисунок 3.20 – Схеми ДОС з компенсацією температурного дрейфу другого порядку:

а) з високим вихідним опором; б) з надвисоким вихідним опором

Для даної схеми можна записати таку систему рівнянь:

$$\left\{ \begin{array}{l} \frac{k \cdot T}{q} \cdot \ln \left(\frac{I_1 + I_1}{n \cdot m \cdot I_T} \right) + \frac{I_1 + I_1}{m} \cdot R_2 = I_2 \cdot (R_1 + R_3) \\ \frac{k \cdot T}{q} \cdot \ln \left(\frac{I_1}{I_T} \right) = I_2 \cdot R_3 \\ I_1 + I_2 \Big|_{T=0} = \frac{3 \cdot I_0}{4} \\ I_1 + I_2 \Big|_{T=50} = I_1 + I_2 \Big|_{T=-50} \\ \frac{d^2 I_1}{d^2 T} + \frac{d^2 I_2}{d^2 T} \Big|_{T=0} = 0 \end{array} \right. , \quad (3.76)$$

де n – кількість транзисторів Т7, m – кількість транзисторів Т2.

На рис. 3.21 показано залежність $I_{\text{вих}}(T)$ для даної схеми отримана шляхом моделювання в Мікро-Сар з використанням моделей *npr* і *pnp* транзисторів NUHFARRY PUHFARRY [113] для випадку досягнення компенсації температурного дрейфу вихідного струму. Відхилення $I_{\text{вих}}$ в діапазоні $-50^\circ\text{C} \dots +50^\circ\text{C}$ складають 29 нА при вихідному струмі 1 мА.

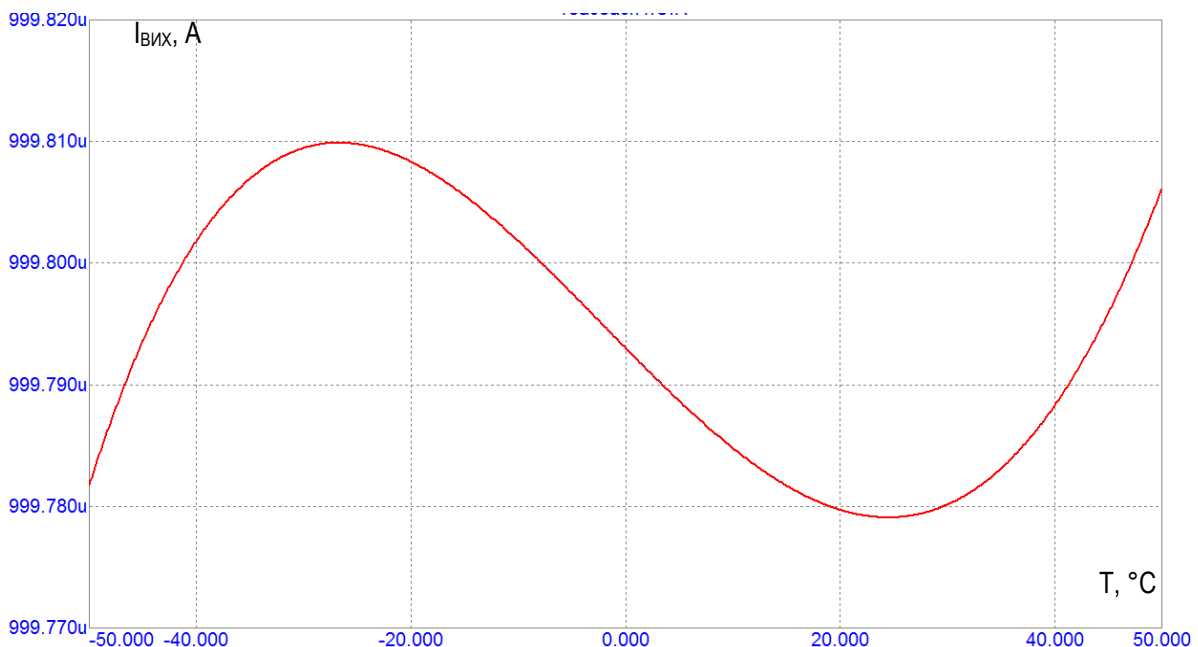


Рисунок 3.21 – Графік залежності $I_{\text{вих}}(T)$ для термокомпенсованого ДОС другого порядку

Транзистори Т3-Т6 додані для підвищення вихідного опору схеми. Отримане при моделювання в Micro-Cap значення вихідного опору схеми складає 505 кОм. На рис. 3.20 б представлена подібна схема з використанням в каскоді і струмовому дзеркалі складових транзисторів Шиклаї для отримання більш високого вихідного опору. Отримане при моделювання в Micro-Cap значення вихідного опору цього варіанта схеми складає 7,88 МОм.

Ще більш складна схема ДОС, що дозволяє домогтися компенсації температурного дрейфу третього порядку, показана на рис. 3.22 а.

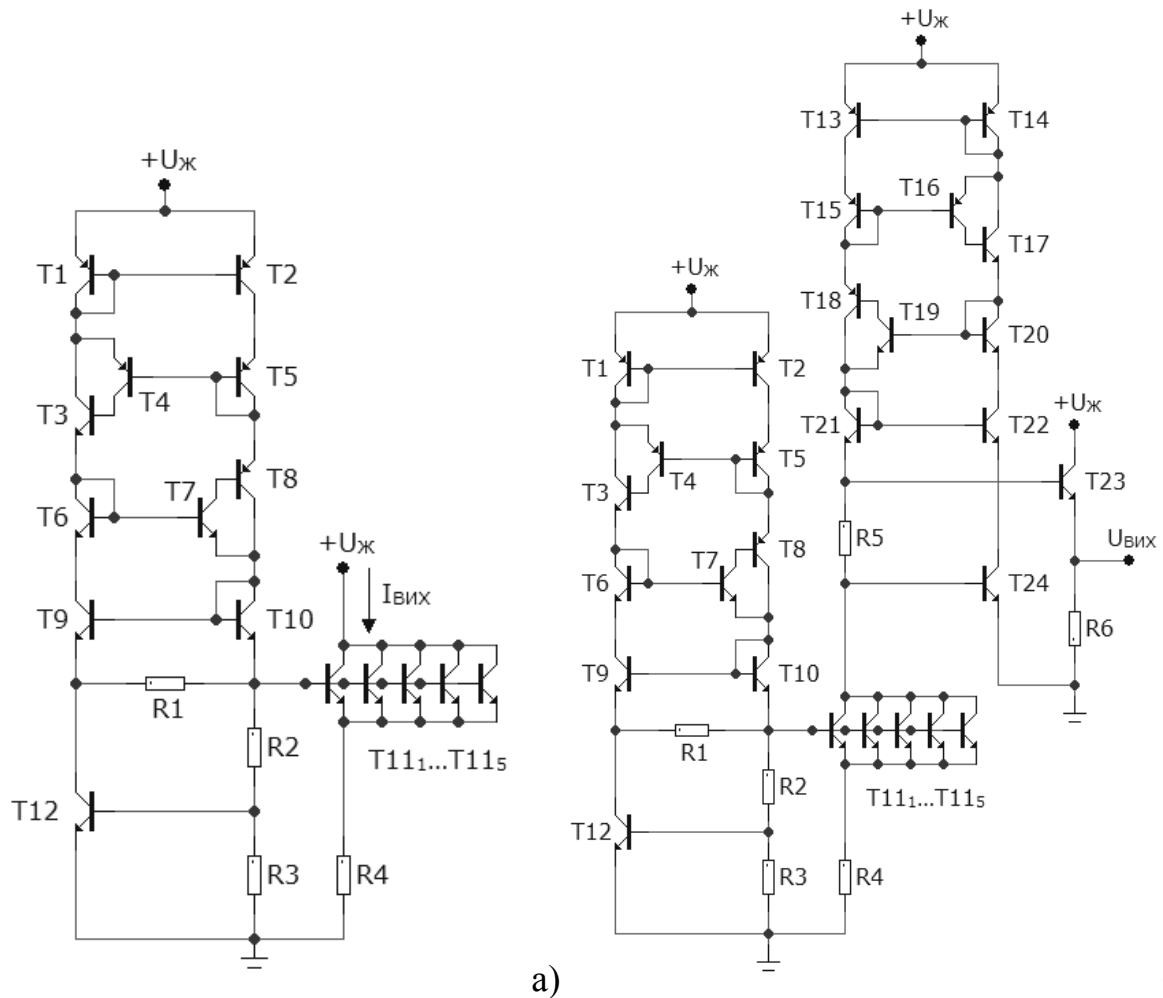
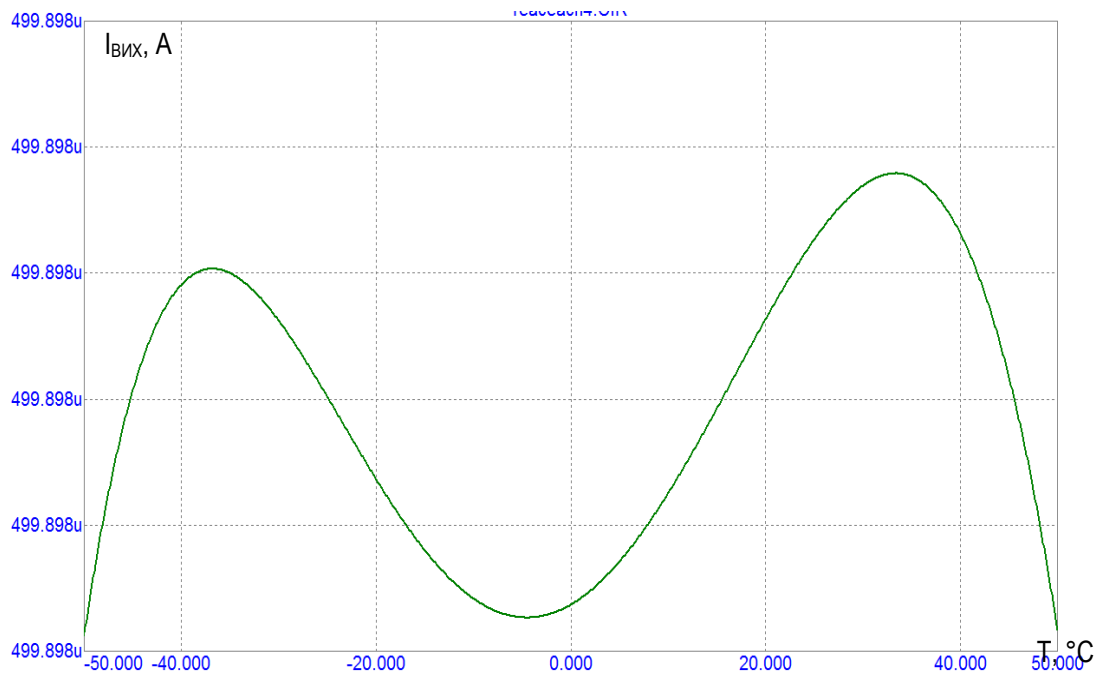
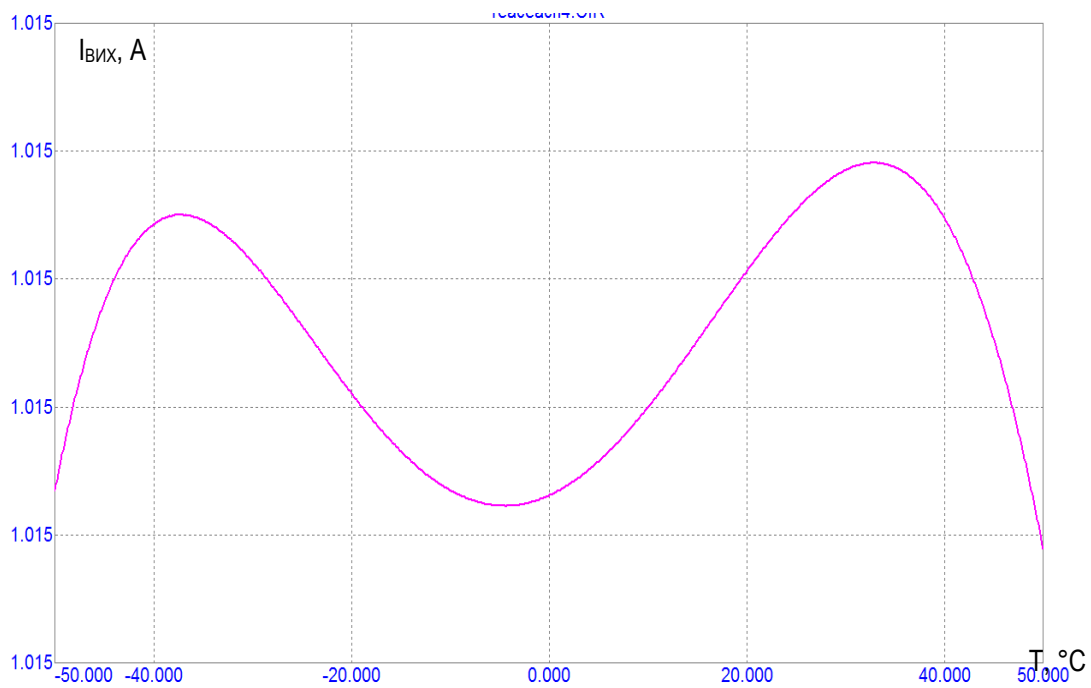


Рисунок 3.22 – Джерела опорного струму і напруги з компенсацією температурного дрейфу третього порядку: а) ДОС; б) ДОН

Вона містить складне струмове дзеркало на транзисторах Т1-Т10, ДОС на транзисторах Т11₁-Т11₅ і резистори R4, і ГОН на транзисторі Т12 і резисторах R1-R3. Коефіцієнт передачі струму токового дзеркала одиниця. Принципи компенсації температурного дрейфу схожі з такими для попередньої схеми. Через резистор R1 протікає струм різниці струму через R2 і R3 та струму колектора Т12. ДОН на базі даного ДОС показаний на рис. 3.22 б.



а)



б)

Рисунок 3.23 – Графіки залежностей вихідного струму і напруги від температури для ДОС і ДОН з компенсацією температурного дрейфу третього порядку: а) ДОС; б) ДОН

На рис. 3.23 а показана залежність $I_{\text{вих}}(T)$ для даної схеми отримана шляхом моделювання в Micro-Cap з використанням моделей *npr* і *prp* транзисторів NUHFARRY PUHFARRY [113] для випадку досягнення компенсації температурного дрейфу вихідного струму. Відхилення $I_{\text{вих}}$ в діапазоні $-50^{\circ}\text{C} \dots +50^{\circ}\text{C}$ складають 350 пА при вихідному струмі 0,5 мА. На рис. 3.23 б показана залежність $U_{\text{вих}}(T)$ для ДОН схеми отримана шляхом моделювання в Micro-Cap. Відхилення $U_{\text{вих}}$ в діапазоні $-50^{\circ}\text{C} \dots +50^{\circ}\text{C}$ складають 670 нВ при вихідній напрузі 1В.

Отримане при моделювання в Micro-Cap значення вихідного опору цього варіанта схеми складає 7,43 МОм.

РОЗДІЛ 4 РЕКОМЕНДАЦІЇ ЩОДО ПРАКТИЧНОЇ РЕАЛІЗАЦІЇ БАГАТОРОЗРЯДНИХ ВИСОКОЛІНІЙНИХ СТРУМОВИХ ЦАП ТА СИСТЕМ НА ЇХ БАЗІ

4.1 Аналогова частина багаторозрядних струмових ЦАП із ваговою надлишковістю

У попередніх розділах були розглянуті способи побудови основних вузлів багаторозрядних струмових ЦАП, які мають поліпшені характеристики. Зокрема були розглянуті: методи розрахунку секційних резистивних матриць, що задають ваги розрядів відповідно до ваг розрядів надлишкових систем числення з природним або штучним базисом; способи побудови джерел розрядних струмів з високим вихідним опором і малими похибками зважування ваг розрядів, що виникають в процесі роботи ЦАП; способи побудови швидкодіючих і високолінійних ДППС зі зворотним зв'язком по струму; способи побудови БН на базі двотактних підсилювачів з високим вхідним опором, високою лінійністю і швидкодією. Також були розглянуті варіанти побудови джерел опорного струму і напруги з високою температурною стабільністю. Загальна структурна схема багаторозрядного надлишкового струмового ЦАП наведена на рис. 4.1 [129], [149]. Вона містить у собі:

ЦІ – цифровий інтерфейс, що отримує від зовнішнього обчислювального пристрою двійкові коди, які треба перетворити в аналогову величину і керуючі команди.

ДОН – джерело опорної термостабільної напруги і струму для застосування в вузлах ЦАП, особливо в ФОС.

ОКП – обчислювальний і керуючий пристрій здійснює обчислення розрядів надлишкового коду на підставі отриманого двійкового коду і реалізує алгоритм самоперевірки старших «неточних» розрядів ЦАП. Також здійснює управління роботою останнього.

ЗП – запам'ятовуючий пристрій зберігає коди двійкових еквівалентів надлишкових розрядів. Коди молодших розрядів записуються туди при створенні ЦАП, коди старших розрядів обчислюються в процесі процедури самоперевірки.

РК – регістр коду, що містить в собі код в надлишкової системі числення і керуючий КЕ, які підключають джерела однакових розрядних струмів до РМ.

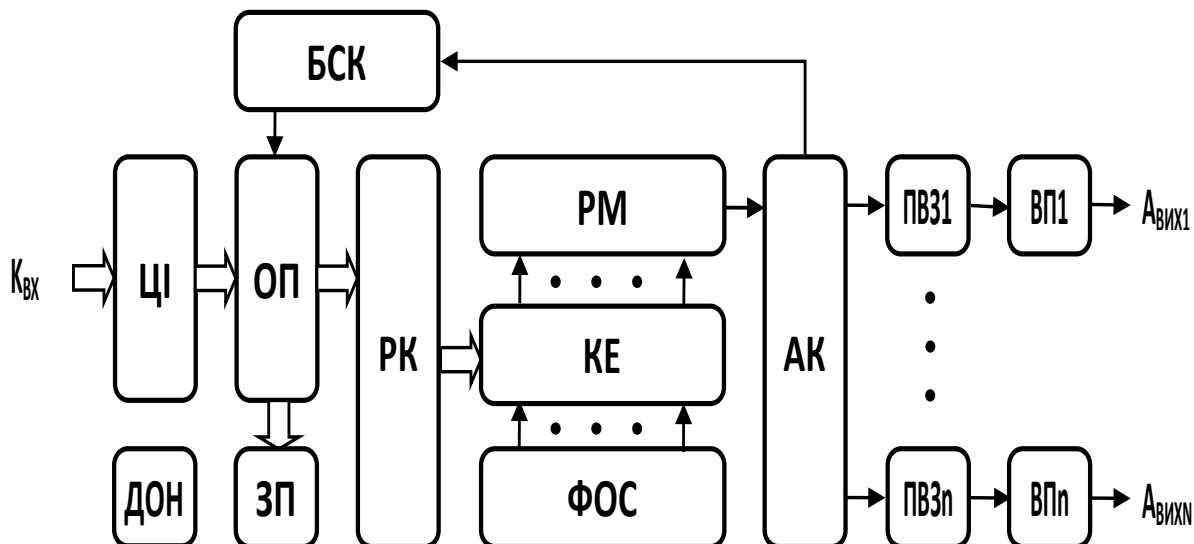


Рисунок 4.1 – Структурна схема багаторозрядного струмового ЦАП із ваговою надлишковістю

ФОС – формувач опорних струмів містить набір джерел однакових розрядних струмів з поліпшеними характеристиками точності.

КЕ – ключові елементи, що представляють собою швидкодіючі діодні перемикачі струмів.

РМ – резистивна матриця здійснює розподіл розрядних струмів відповідно до ваг застосовуваної надлишкової системи числення та їх підсумовування. На виході матриці формується перетворений з коду аналоговий сигнал.

АК – аналоговий комутатор підключає вихід резистивної матриці до заданого вихідного каналу або до входу БСК.

ПВЗ1...ПВЗn – пристрої вибірки зберігання в кожному з вихідних каналів. Підтримують аналоговий сигнал на виході відповідного каналу і слугують для запобігання передачі глітчів, що виникають в РМ при перемиканні кодових комбінацій на виході РК.

ВП1...ВПn – вихідні підсилювачі підсилюють або послаблюють аналоговий сигнал на виході відповідного каналу.

БСК – блок самокорекції містить в собі допоміжний ЦАП для запам'ятовування аналогового еквівалента ваги розряду надлишкової системи числення і компаратор необхідний для здійснення алгоритму порозрядного врівноваження. Вихід компаратора підключений до ОКП.

Розглянутий ЦАП отримує від зовнішніх пристроїв коди, які потрібно перетворити в аналогову величину, представлені в двійковій системі числення, але безпосередньо його перетворювач код-струм використовує надлишкову систему числення. Тому ОКП має перетворити двійковий код в надлишковий код і записати його в РК. Блок схема алгоритму такого перетворення представлена на рис. 4.2 б.

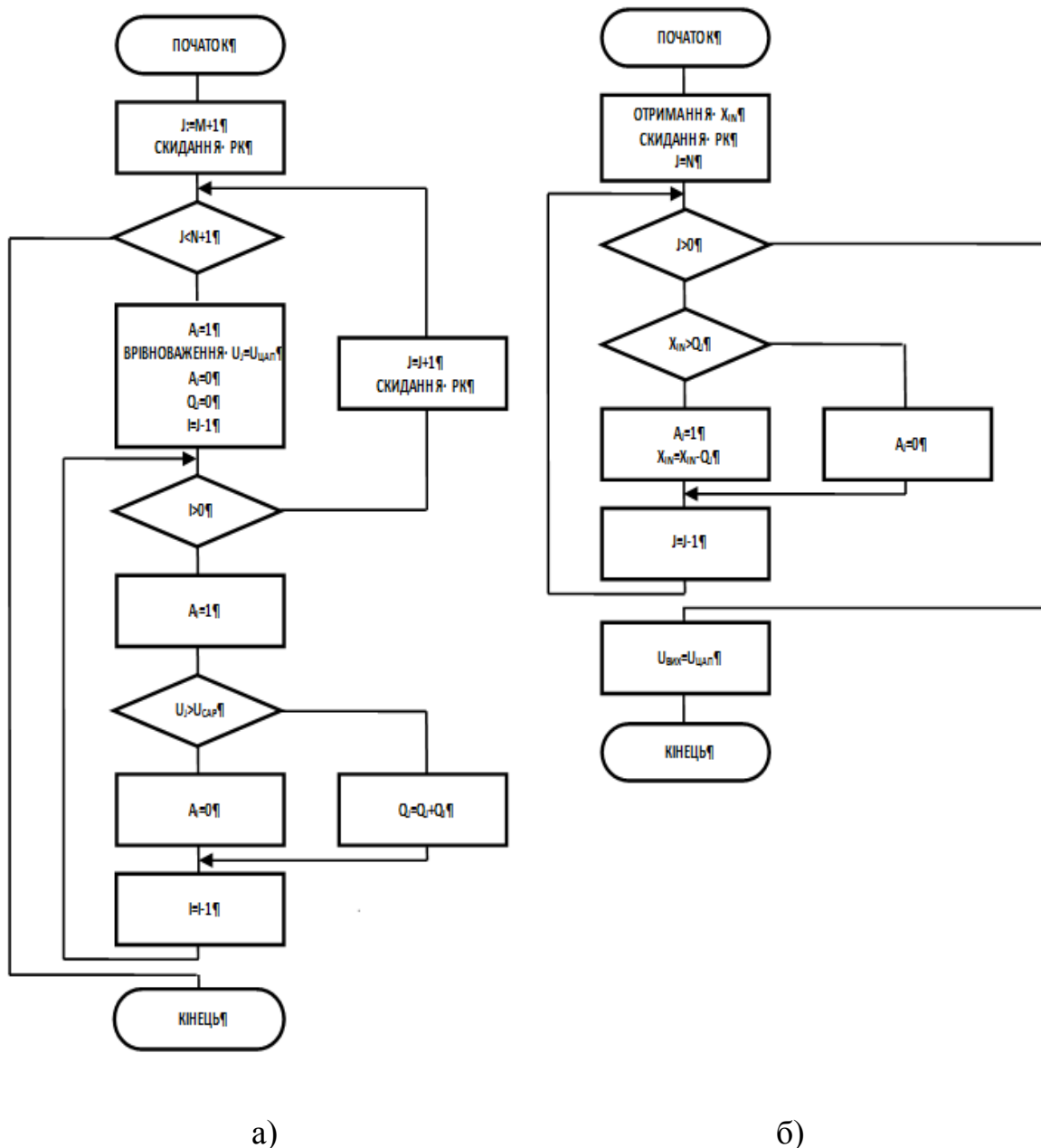


Рисунок 4.2 – Алгоритми роботи багаторозрядного струмового ЦАП з ваговою надлишковістю:
 а) алгоритм самокалібрування;
 б) алгоритм перетворення двійкового коду у робочий надлишковий

Тут Q_{IN} – отриманий код у двійковій формі, Q_J – двійкові значення ваг розрядів надлишкової системи, A_J – значення розрядів надлишкового коду, що записуються в РК, J – поточний розряд надлишкового коду, що обчислюється (всього в надлишковому коді N розрядів). Обчислення розрядів надлишкового коду починається зі старшого розряду. Алгоритм включає такі етапи:

1. Отримання коду, що перетворюється, скидання РК, встановлення поточного розряду, що розраховується ($J = N$).
2. Перевірка чи всі розряди обчислені ($J > 0$), якщо «так» перехід до п.5.
3. Перевірка чи більше код, що перетворюється ваги поточного розряду ($Q_{IN} > Q_I$), якщо «так» значення поточного розряд встановлюється в одиницю ($A_I = 1$) і обчислюється нове значення коду, що перетворюється ($Q_{IN} = Q_{IN} - Q_I$), якщо «ні» значення поточного розряду встановлюється в нуль ($A_I = 0$).
4. Вибір наступного розряду, що обчислюється ($J = J - 1$), перехід до п.2.
5. Підключення виходу РМ за допомогою АК до необхідного вихідного каналу і фіксація аналогової величини на відповідному ПВЗ.
6. Кінець.

Розглянутий ЦАП також здійснює процедуру самокорекції старших «неточних» розрядів. Тому ОКП має реалізовувати алгоритм самокорекції. Блок схема даного алгоритму показана на рис. 4.2 а. Тут U_I – аналоговий еквівалент розряду надлишкового коду, U_{CAP} – аналогова величина на виході РМ, $Q_{J(I)}$ – двійкові значення ваг розрядів надлишкової системи, $A_{J(I)}$ – значення розрядів надлишкового коду, що записуються в РК, J – поточний розряд надлишкового коду, що коригується (всього в надлишковому коді N розрядів з них M – кількість молодших «точних»), I – поточний розряд в процесі порозрядного врівноваження. Перевірка розрядів починається з молодшого $M+1$ розряду. Алгоритм включає наступні етапи:

1. Скидання РК, встановлення поточного розряду, що коригується ($J = M+1$).
2. Перевірка чи обчислені всі розряди, що коригуються ($J < N+1$), якщо «так» перехід до п.9.

3. Встановлення поточного розряду, що коригується в РК в одиницю ($AJ = 1$). Запам'ятовування аналогової величини з виходу РМ на допоміжному ЦАП БСК ($UJ = U_{CAP}$). Скидання РК, встановлення значення ваги поточного розряду, що коригується в нуль ($QJ = 0$). Встановлення розряду, з якого почнеться процедура порозрядного врівноваження UJ ($I = J-1$).
4. Перевірка чи завершений процес порозрядного врівноваження UJ ($I > 0$), якщо «так», перехід до п.8.
5. Встановлення поточного розряду в РК в одиницю ($AI=1$).
6. Перевірка чи більше UI аналогової величини з виходу РМ ($UJ > U_{CAP}$), якщо «ні» значення поточного розряду встановлюється в нуль ($AI = 0$), якщо «так» обчислюється нове значення ваги поточного розряду, що коригується ($QJ = QJ+QI$).
7. Вибір наступного розряду в процедурі порозрядного врівноваження ($I = I-1$), перехід до п.4.
8. Скидання РК, встановити наступного розряду, що коригується ($J = J+1$), перехід до п.2.
9. Кінець.

4.2 Високолінійний ЦА-нагромаджувач із ваговою надлишковістю на неточних елементах для генерування низькочастотних сигналів

Важливою сферою застосування АЦ систем є робота з нестационарними сигналами. Вона включає в себе наступні випадки (рис. 4.3).

Запис і зберігання сигналів – за допомогою АЦ-перетворення проводиться фіксація значень сигналу і забезпечується можливість їх тривалого зберігання в цифровій формі без втрати інформації (рис. 4.3 а, б).

Виведення сигналу в аналоговій формі – за допомогою ЦА-перетворення проводиться зворотне перетворення збереженого сигналу в аналогову форму в необхідний час. Причому, можливо масштабування сигналу з допомогою вихідних підсилювачів і зміна тривалості сигналу за допомогою завдання частоти перетворення. Також можливо зробити сигнал повторюваним (рис. 4.3 а).

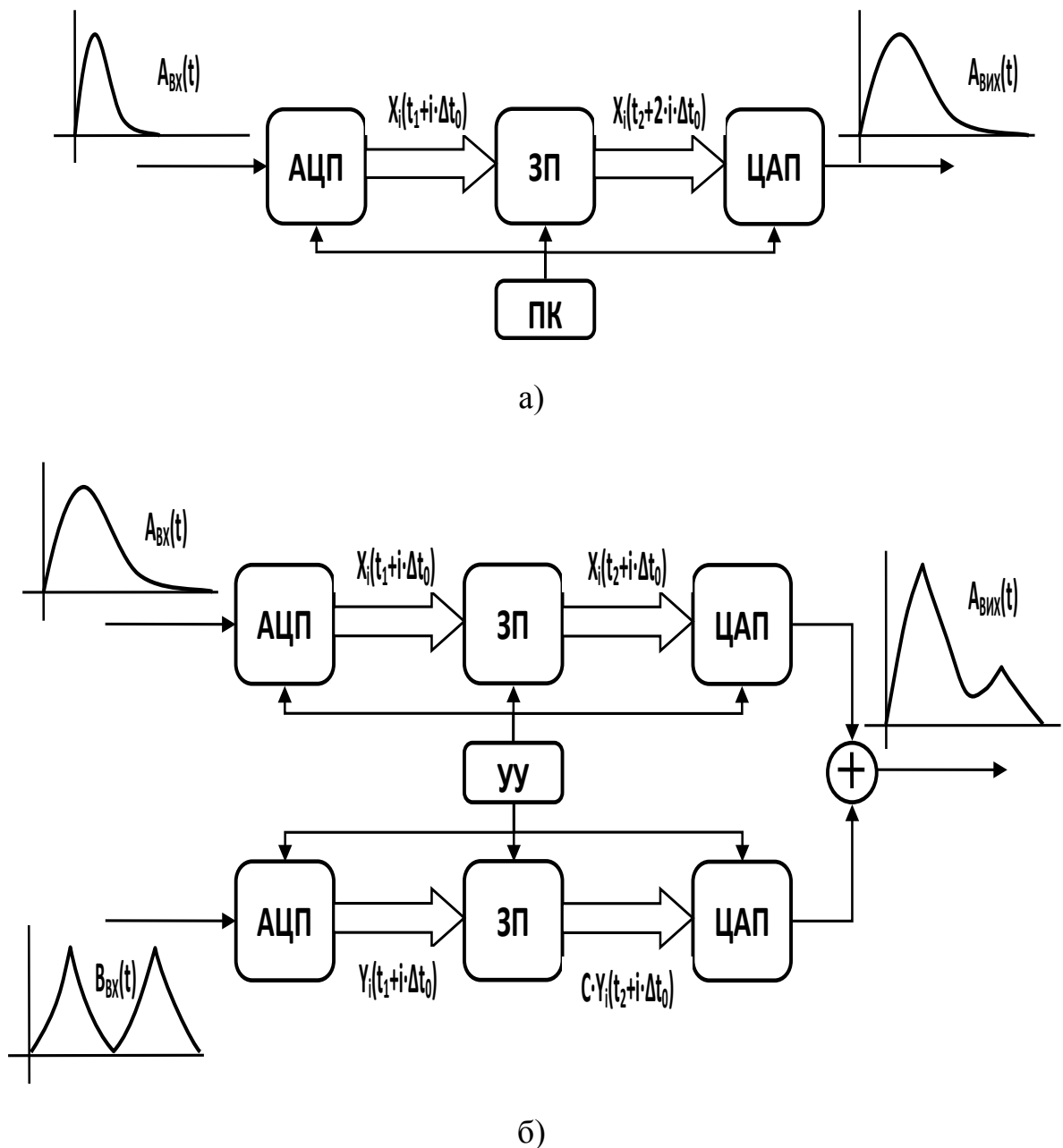


Рисунок 4.3 – Схеми роботи АЦ-систем з нестационарними сигналами:
 а) запис і відтворення сигналів;
 б) запис і виконання операцій з сигналами

Виконання операцій з сигналами – додавання, віднімання, множення, інтегрування і більш складні їх похідні, такі як знаходження кореляційних залежностей, перетворення Фур'є, фільтрація. Причому ці перетворення можуть бути виконані як в цифровій формі, за допомогою математичних обчислень з використанням збережених кодів і потім перетворення отриманого результату в аналоговий сигнал, так і аналогової

формі за допомогою операцій над відновленими сигналами. Це можна зробити в необхідний час, використовуючи будь-які раніше збережені сигнали (рис. 4.3 б).

Генерування сигналів довільної форми – будь-яка математично визначена і розрахована в цифровій формі функція може бути перетворена в аналоговий сигнал.

Як було зазначено раніше передавальна характеристика (код-сигнал) для надлишкових систем числення залишається нерозривною навіть при істотній похибці ваг розрядів ЦАП або при значному скороченні часу встановлення сигналу на виході внутрішнього ЦАП в процесі порозрядного врівноваження в АЦП. Тобто для будь-якого значення вхідного сигналу $U_{X.VX}$ (в АЦП) існує така кодова комбінація K_X на вході внутрішнього ЦАП, що:

$$U_{X.VX} + \delta U_{BX.T} - U_{CAP}(K_X) < 1 \text{ МЗР}, \quad (4.1)$$

де $\delta U_{BX.T}$ – похибка вхідного тракту. Якщо потім в якийсь інший момент часу подати отриману кодову комбінацію K_X на вхід того ж внутрішнього ЦАП, і використовувати аналоговий сигнал з його виходу в якості вихідного $U_{X.VIX}$, то він буде дорівнювати:

$$U_{X.VIX} = \delta U_{VIX.T} + U_{CAP}(K_X), \quad (4.2)$$

де $\delta U_{VIX.T}$ – похибка вихідного тракту. Звідки збережений вхідний сигнал і відновлений вихідний будуть пов'язані співвідношенням:

$$U_{X.VIX} = U_{X.VIX} + \delta U_{BX.T} + \delta U_{VIX.T} + \delta U_{KB}, \quad (4.3)$$

де δU_{KB} – похибка квантування. Як можна бачити похибка відновленого сигналу не залежить від конкретних значень похибок внутрішнього ЦАП, єдина умова, яку до останнього висувається – це нерозривність його передатної характеристики (код-сигнал), тобто його похибки не повинні бути досить великими. В даному випадку є неважливою конкретна відповідність надлишкового коду його двійковому еквіваленту.

У зазначених раніше завданнях роботи з нестационарними сигналами операції запису і зберігання сигналів, операції відновлення сигналів і виконання операцій над сигналами в аналоговій формі не вимагають здійснення будь-якої математичної обробки їх цифрових еквівалентів, коди в надлишковій формі потрібно просто зберігати і використовувати для зворотного перетворення в необхідний час. Тобто також є неважливим конкретна відповідність надлишкового коду його двійковому еквіваленту.

На підставі викладеного можна запропонувати структуру ЦА пристрою, який можна використовувати для запису, зберігання та відновлення нестационарних аналогових сигналів. Загальна структурна схема ЦА накопичувача наведена на рис. 4.4. Вона містить в собі:

ВП11...ВП1n – вхідні підсилювачі підсилюють або послаблюють аналоговий сигнал на виході відповідного каналу.

ПВЗ11...ПВЗ1n – пристрої вибірки зберігання в кожному з вхідних каналів. Зберігають миттєве значення аналогового сигналу на вході відповідного каналу і служать для виключення апертурної похибки.

АК1 – аналоговий комутатор підключає заданий вхідний канал до входу компаратора.

К – компаратор порівнює вхідний аналоговий сигнал з аналоговим сигналом з виходу ЦАП.

ЗП – запам'ятовуючий пристрій зберігає коди відліків сигналів. В силу необхідності зберігання більшої кількості відліків аналогових сигналів, що запам'ятовуються вимагає великого обсягу пам'яті.

ОКП – обчислювальний і керуючий пристрій реалізує алгоритм порозрядного врівноваження в АЦП і запис відліків сигналу з РК в ЗП, а також алгоритм зчитування відліків сигналу з ЗП в РК і відновлення сигналу на виході ЦАП. Також здійснює управління роботою ЦА накопичувача.

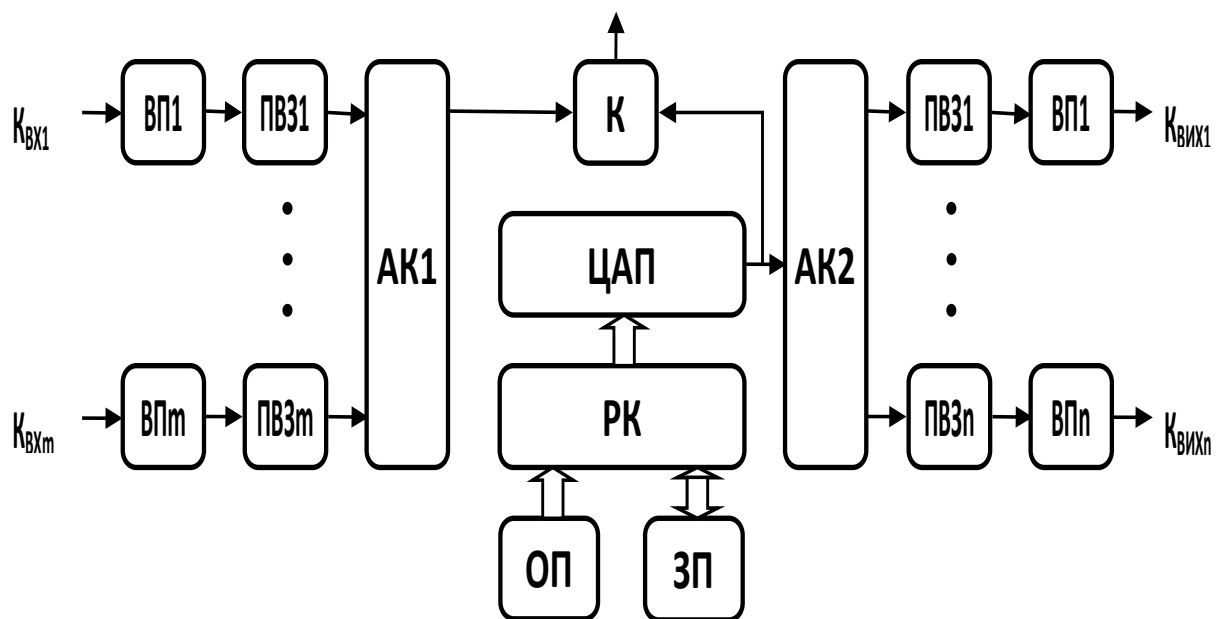


Рисунок 4.4 – Структурна схема ЦА-накопичувача

РК – реєстр коду, що містить в собі код в надлишкової системі числення для перетворення в ЦАП.

ЦАП – струмовий надлишковий ЦАП, що перетворює вхідний код в вихідний аналоговий сигнал.

АК2 – аналоговий комутатор підключає вихід ЦАП до заданого вихідного каналу.

ПВ321...ПВ32m – пристрої вибірки зберігання в кожному з вихідних каналів. Підтримують аналоговий сигнал на виході відповідного каналу і служать для запобігання передачі глітчів, що виникають в ЦАП при перемиканні кодових комбінацій на його вході.

ВП21...ВП2m – вихідні підсилювачі підсилюють або послаблюють аналоговий сигнал на виході відповідного каналу.

Можна запропонувати спосіб розширення функціональних можливостей подібного пристрою. Нехай на вхід подібного пристрою подається сигнал, що лінійно змінюється, наприклад, від відповідного генератора. Сигнал змінюється від 0 до U_{MAX} за час $T_{ПЕР}$, починаючи з моменту часу T_0 . У моменти часу:

$$t_0 + i \cdot \frac{T_{ПЕР}}{2^n}, \quad i \in 0 \dots (2^n - 1), \quad (4.4)$$

де n – кількість розрядів двійкового коду, i – ціле число із зазначеного діапазону. Сигнал, що лінійно змінюється на вході пристрою буде приймати значення:

$$i \cdot \frac{U_{MAX}}{2^n}, \quad i \in 0 \dots (2^n - 1). \quad (4.5)$$

Тобто буде пропорційний числам n -розрядного двійкового коду. Якщо виконати АЦ-перетворення цього сигналу в ці моменти часу, то можна отримати відповідність між отриманими надлишковими кодами і їх двійковими еквівалентами. Причому точність подібного перетворення буде залежати від лінійності генератора сигналу, що лінійно змінюється, і буде відповідати формулі (4.1) і не буде залежати від конкретних значень похибок внутрішнього ЦАП. Використовуючи отримані відповідності зворотним чином, тобто на підставі наявних двійкових кодів знаходячи відповідні їм надлишкові, можна реалізувати генерування будь-яких математично певних і розрахованих в цифровій формі сигналів.

4.3 Методологія з комп'ютерного моделювання аналогових вузлів ЦАП із ваговою надлишковістю

Використання прикладних пакетів схемотехнічного моделювання дозволяє сильно полегшити розробку і проектування електронних схем. Якщо опис і розрахунок схем, що складаються з пасивних компонентів (резисторів, конденсаторів, індуктивностей) в аналітичному вигляді можливий, хоча для складних схем і громіздкий, то для схем, що включають активні елементи, де навіть одиничний транзистор описується складною системою рівнянь в статиці, не кажучи вже про динаміку, тяжкий, а для складних схем і неможливий. Тому пакети схемотехнічного моделювання, що здійснюють розрахунок схем в чисельному вигляді вкрай корисні. Одним з таких пакетів прикладних програм є Micro-Cap 11, який застосовувався при моделюванні схем, що описувались в даній роботі. Він містить в собі зручний графічний інтерфейс, що дозволяє «малювати» схеми, вставляючи графічні представлення компонентів, задаючи відповідність їх моделям компонентів і формуючи (малюючи) зв'язку між ними. У програмі доступні моделі великого числа аналогових і цифрових компонентів, в тому числі різноманітні джерела струму і напруги (ідеальні, функціональні, залежні) [150]. На рис. 4.5 зображена модель схеми ДППС зібрана в програмі Micro-Cap 11.

Компоненти Q1-Q38 є *npn* і *pnp* транзистори, що використовують моделі інтегральних транзисторів NUHFARRY PUFHARRY [113] доступні на сайті фірми Analog Devices. Компоненти R1-R3 – резистори, компоненти V1, V2 – ідеальні джерела напруги, що задають додатну і від'ємну напругу живлення схеми. Компоненти I1, I2 – ідеальні джерела струму, що задають робочі струми в ВДК, компоненти I4, I3 – ідеальні джерела струму, що задають компенсуючий струм зміщення нуля ДППС (I4), вхідний сигнал в різних видах аналізу (I3). Компоненти V3, V4 – ідеальні джерела напруги, що використовуються як джерело сигналу в частотному аналізі (AC Analysis). Використання ідеальних джерел струму і напруги дозволяє отримати ідеалізовані характеристики окремих улов, але для схеми в цілому завищує її характеристики.

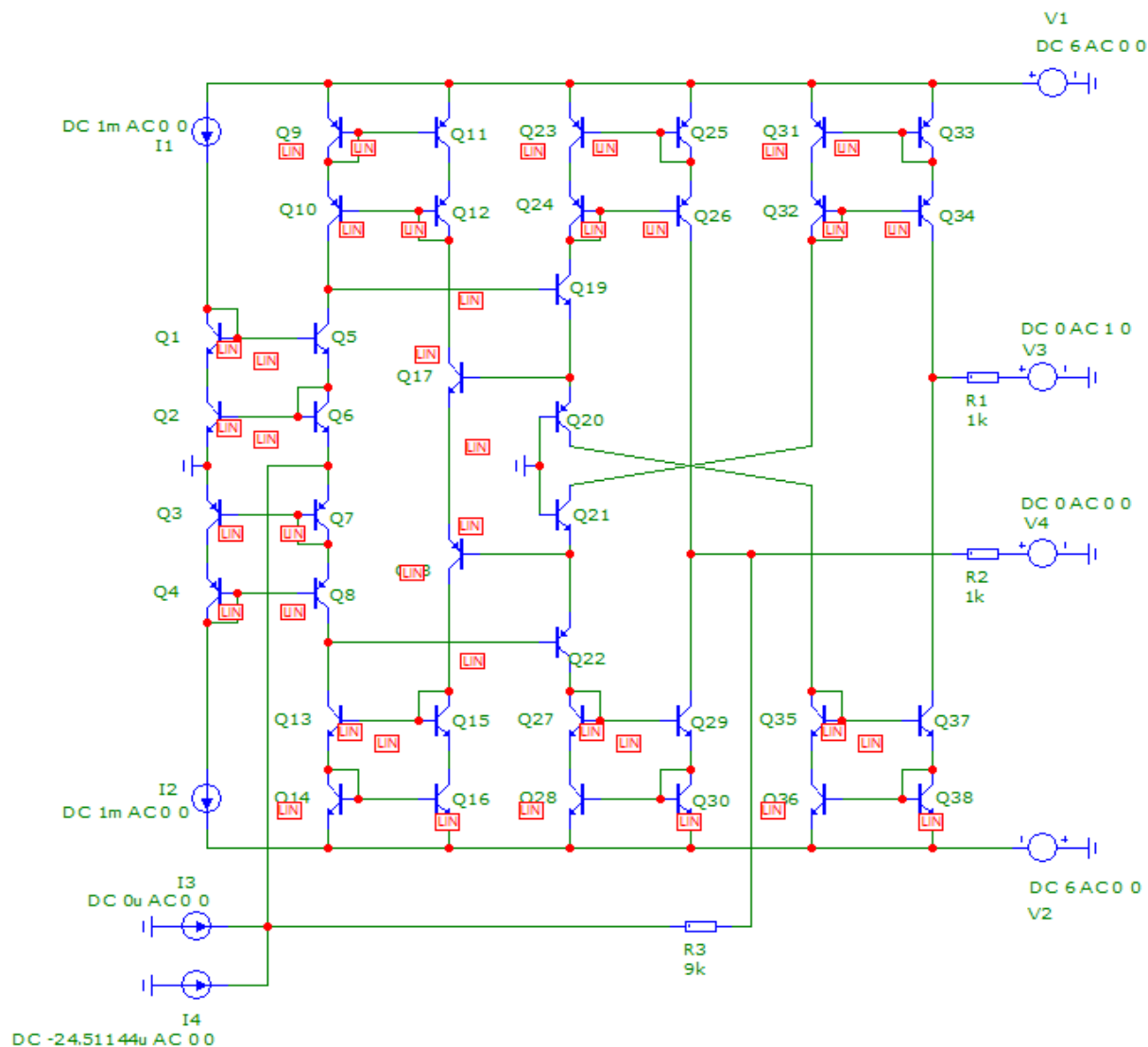


Рисунок 4.5 – Зображення схеми ДППС, підготовленої для моделювання у програмі Micro-Cap

Одним з видів аналізу схем, який використовувався в роботі, був динамічний аналіз по постійному струму (Dynamic DC Analysis), рис. 4.6. Цей режим дозволяє розрахувати струми і напруги в схемі для зазначених постійних значень в джерелах струмів і напруг. Таким чином, можна швидко перевірити працездатність схеми. На рис. 4.5 в червоних прямокутниках відображаються режими роботи транзисторів: лінійний, насичення, відсічки, перегрів (включений режим відображення Conditions).

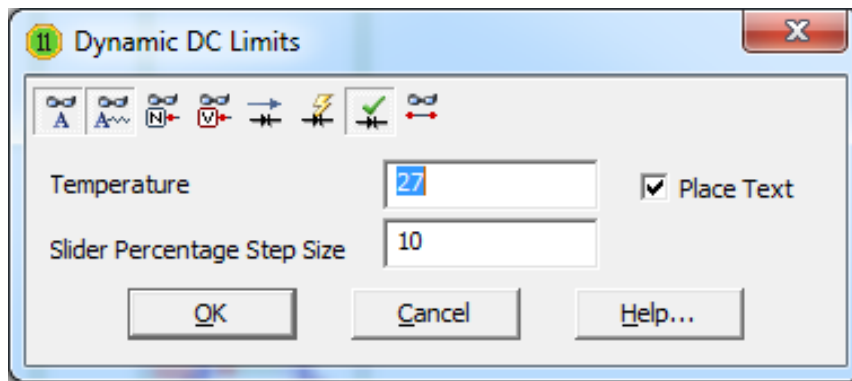
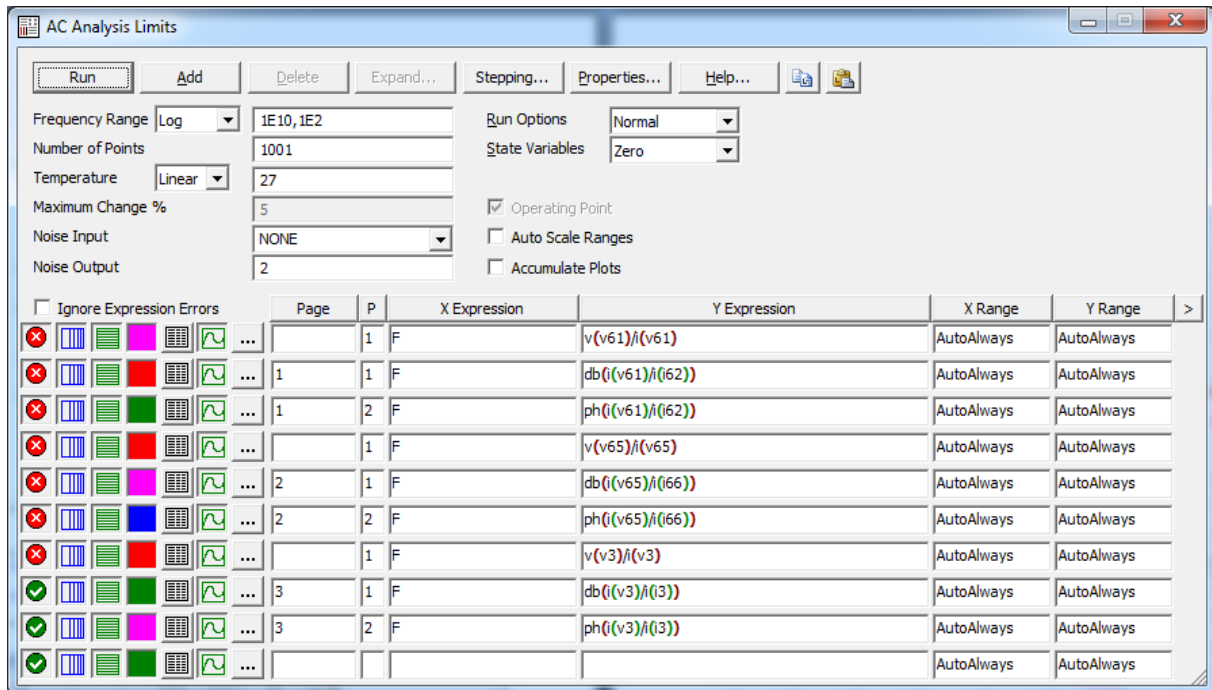


Рисунок 4.6 – Діалогове вікно Dynamic DC Analysis

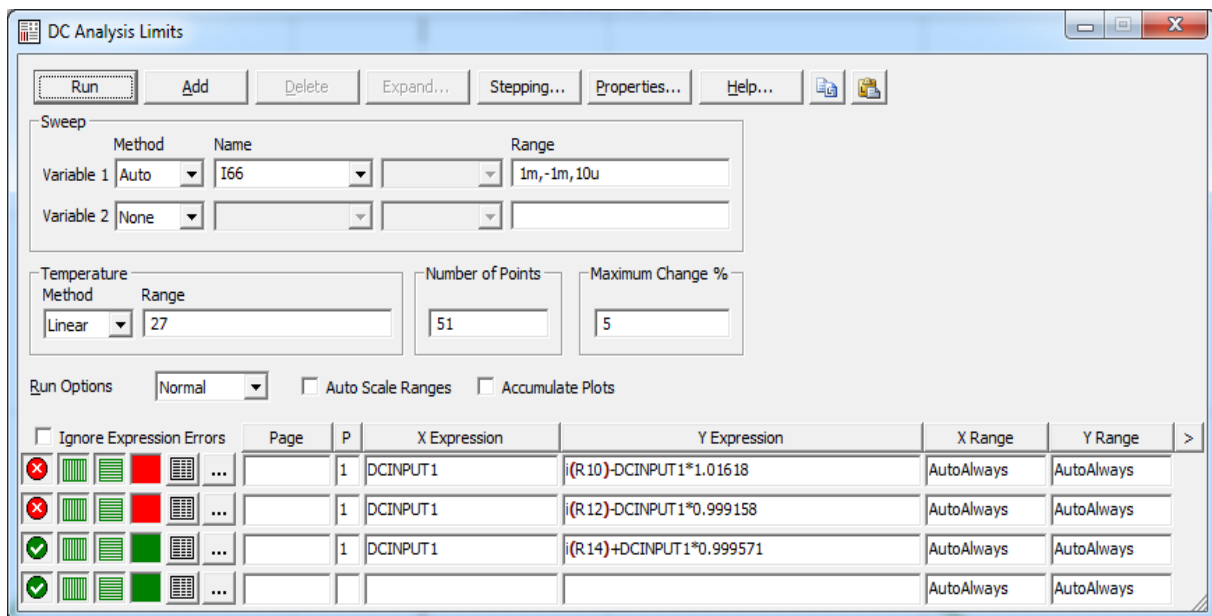
Іншим видом аналізу, що використовувався в роботі для аналізу схем, був частотний аналіз (AC Analysis). Даний вид аналізу дозволяє визначати такі характеристики схем, як вхідні і вихідні опори, АЧХ. Результати виводяться у вигляді графіків, де по осі Ох відображається частота (F, Гц). В даному виді аналізу одне з джерел струму або напруги повинно бути призначено джерелом сигналу в АС аналізі. Як правило, таким повинно призначатися лише одне з усіх. Для схеми, наведеної на рис. 4.5 при визначенні вихідного опору джерелом сигналу призначається компонент V3, а при побудові АЧХ – джерело вхідного сигналу I3. Діалогове вікно, що задає параметри AC Analysis наведено на рис. 4.7 а.

Тут в полі «Frequency range» – вказується діапазон частот, для якого проводиться аналіз, в полі «Number of Points» – вказується ступінь деталізації розрахунку. Знизу діалогового вікна у вигляді списку зазначаються залежності, які будуть відображатися. При визначенні вихідного опору це $v(v3)/i(v3)$ – відношення приросту вихідної напруги до приросту вихідного струму (рис. 4.8 а), при побудові АЧХ це $db(i(v3)/i(i3))$ – відношення приросту вихідної струму до приросту вхідного струму в децибелах (рис.4.8б, верхній графік) і $ph(i(v3)/i(i3))$ – фазовий зсув між вихідним і вхідним струмами (рис. 4.8 б, нижній графік).

Третім видом аналізу, що використовувався в роботі для аналізу схем, був аналіз по постійному струму (DC Analysis). В даному виді аналізу одне з джерел струму або напруги (або температура) призначається джерелом сигналу, що змінюється. Результати виводяться у вигляді графіків, де по осі Ох відображається значення сигналу на цьому джерелі (або температура). Діалогове вікно, що задає параметри DC Analysis наведено на рис. 4.7 б.



a)

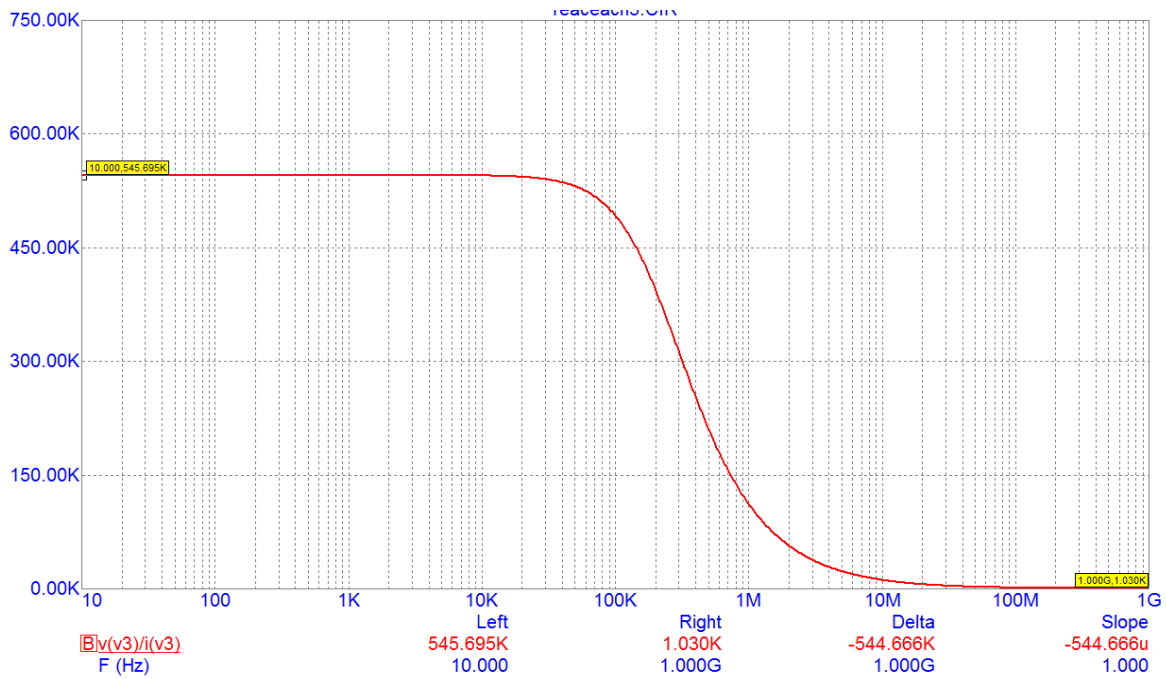


б)

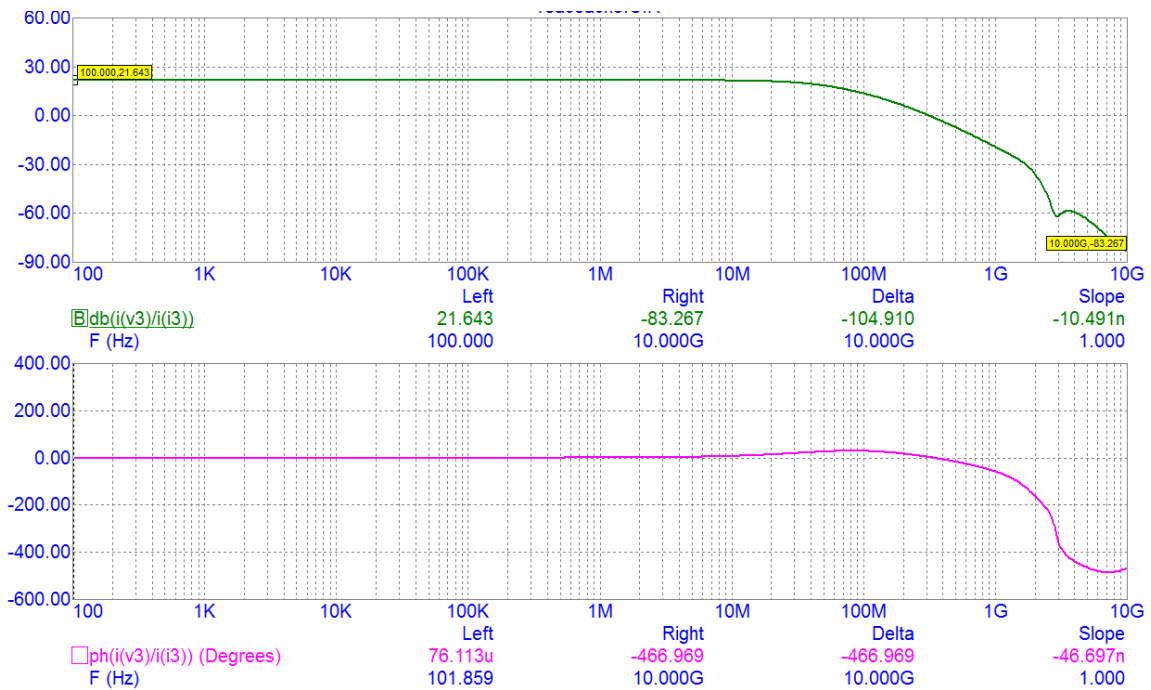
Рисунок 4.7 – Діалогові вікна:

а) AC Analysis;

б) DC Analysis



a)



б)

Рисунок 4.8 – Графіки залежностей, отримані в AC Analysis

а) вихідний опір;

б) АЧХ

Тут в поле «Variable 1» - вказується найменування джерела сигналу, що змінюється, діапазон і крок його зміни. Знизу діалогового вікна у вигляді списку зазначаються залежності, які будуть відображатися. Для схеми, наведеної на рис. 4.5 джерелом сигналу призначається вхідний струм I3, а залежністю, що відображається є вихідний струм $i(R1)$ (рис. 4.9, верхній графік). При перегляді графіків можна перейти в режим «курсора» і тоді під графіком відображаються координати лівого курсору ($x1$, $y1$), правого курсору ($x2$, $y2$), різниця їх координат ($x1-x2$, $y1-y2$) і нахил кривої проведеної через ці точки (SLOPE). Знайшовши перетин графіка $i(R1)$ з віссю Oх можна визначити значення струму зміщення нуля ДППС. Побудувавши графік залежності $i(R1) - DCINPUT1 \cdot SLOPE$, де DCINPUT1 – значення вхідного сигналу, SLOPE – значення відповідної величини для попереднього графіка, отримаємо криву нелінійності вихідної характеристики ДППС (рис. 4.9, нижній графік).

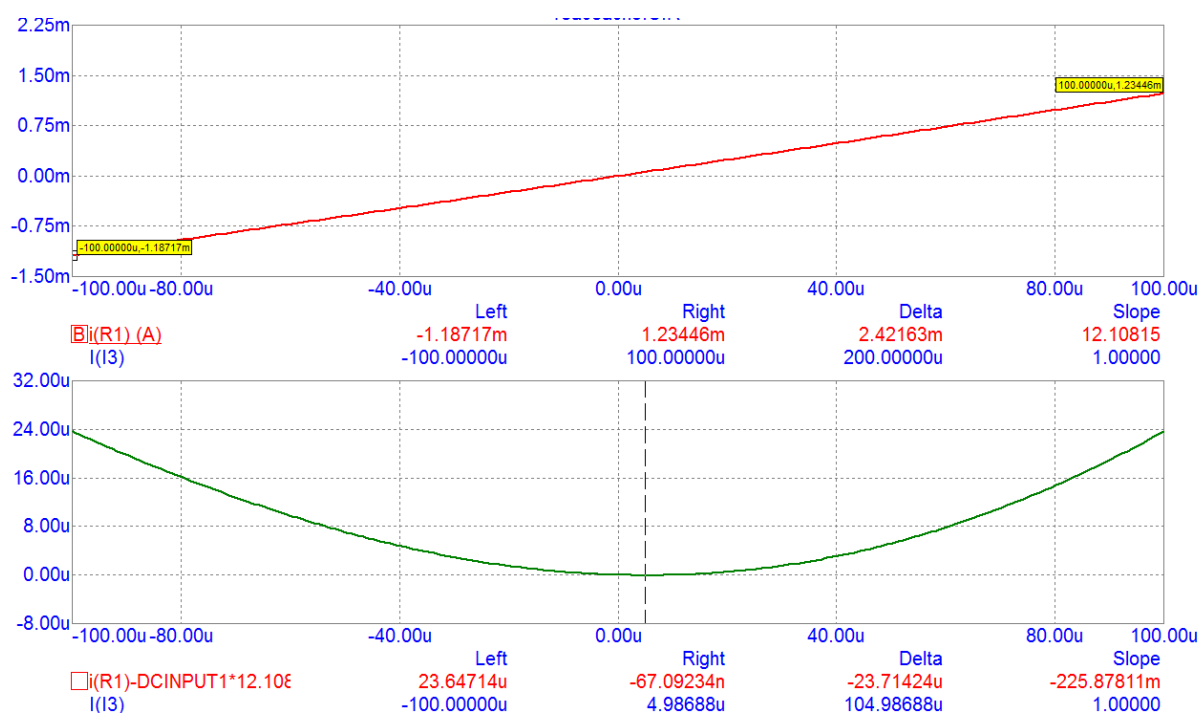


Рисунок 4.9 – Графіки залежностей, отримані в DC Analysis: передавальна характеристика та характеристика нелінійності.

СПИСОК ВИКОРИСТАНИХ ДЖЕРЕЛ

- [1] А. П. Стахов, *Введение в алгоритмическую теорию измерения*. Москва, СССР: «Сов. Радио», 1977.
- [2] П. П. Орнатский, *Автоматические измерения и приборы (аналоговые и цифровые)*. 5-е изд. перераб. и доп. Киев, СССР: Вища школа, 1986.
- [3] Б. И. Швецкий, *Электронные цифровые приборы*. 2-е изд., перераб. и доп. Киев, СССР: Техника, 1991.
- [4] А. И. Кондалев, В. А. Багацкий, В. А. Романов, и В. А. Фабричев, *Высокопроизводительные преобразователи формы информации*. Киев, СССР: Наукова думка, 1987.
- [5] В. Б. Смоллов, *Микроэлектронные цифроаналоговые и аналого-цифровые преобразователи информации*. Ленинград, СССР: Энергия, 1975.
- [6] Э. И. Гитис, *Преобразователи информации для электронных цифровых вычислительных устройств*. Изд. 3-е, перераб. Москва, СССР: Энергия, 1975.
- [7] Ю. М. Туз, *Структурные методы повышения точности измерительных устройств*. Киев, СССР: Высшая школа, 1976.
- [8] В. М. Шляндин, *Цифровые электроизмерительные приборы*. Москва, СССР: Энергия, 1972.
- [9] В. А. Никамин, *Аналого-цифровые и цифро-аналоговые преобразователи*. Справочник. Москва, Россия: «Альтекс-А», 2003.
- [10] У. Кестер, *Аналого-цифровое преобразование*. Москва, Россия: Техносфера, 2007.
- [11] У. Титце, и К. Шенк, *Полупроводниковая схемотехника*. 12-е изд., Том II. Пер. с нем. Москва, Россия: ДМК Пресс, 2007.

[12] О. Д. Азаров, М. Ю. Теплицький, та Н. О. Біліченко, *Швидкодійні двотактні підсилювачі постійного струму з балансним зворотним зв'язком: монографія*. Вінниця, Україна: ВНТУ, 2016.

[13] Ю. Р. Гнатек, *Справочник по цифроаналоговым и аналого-цифровым преобразователям: Пер. с англ.* Москва, СССР: Радио и связь, 1982.

[14] А. Б. Гребен, *Проектирование аналоговых интегральных схем. Пер с англ.* Москва, СССР: «Энергия», 1976.

[15] A. B. Grebene, *Bipolar and MOS analog integrated circuit design*, Hoboken, N.J.: Wiley-Interscience, 2003.

[16] Oversampling Interpolating DACs by Walt Kester. Analog Devices, Inc., 2009. [Online]. Available: <https://www.analog.com/media/ru/training-seminars/tutorials/MT-017.pdf>.

[17] DACx0501 16-Bit, 14-Bit, and 12-Bit, 1-LSB INL, Voltage-Output DACs With Precision Internal Reference. Texas Instruments, 2021. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac80501.pdf>.

[18] AD5761/AD5721 Multiple Range, 16-/12-Bit, Bipolar/Unipolar, Voltage Output DACs, Analog Devices, Inc., 2018. [Online]. Available: https://www.analog.com/media/en/technical-documentation/data-sheets/ad5761_5721.pdf

[19] DACx0502, Dual, 16-Bit, 14-Bit, and 12-Bit, 1-LSBINL, Voltage-Output DACs With Precision Internal Reference, Texas Instruments, 2020. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac80502.pdf>.

[20] DACx1001 20-Bit, 18-Bit, and 16-Bit, Low-Noise, Ultra-Low Harmonic Distortion, Fast-Settling, High-Voltage Output, Digital-to-Analog Converters (DACs), Texas Instruments, 2021. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac11001a.pdf>.

[21] DACx0508 Octal, 16-, 14-, 12-Bit, SPI, Voltage Output DAC with Internal Reference, Texas Instruments, 2021. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac80508.pdf>.

[22] DACx1001 20-Bit, 18-Bit, and 16-Bit, Low-Noise, Ultra-Low Harmonic Distortion, Fast-Settling, High-Voltage Output, Digital-to-Analog Converters (DACs), Texas Instruments, 2021. [Online]. Available: <https://www.ti.com/lit/ds/symlink/dac11001a.pdf>.

[23] LTC2662 Five-Channel, 300mA Current-Source-Output 16-/12-Bit Soft Span DACs, Analog Devices, 2019. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/LTC2662.pdf>.

[24] AD5413 Single-Channel, 14-Bit Voltage and Current Output DAC with HART Connectivity, Analog Devices, 2020. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/ad5413.pdf>.

[25] AD5600 High Temperature, 16-Bit, Unbuffered Voltage Output DAC, SPI Interface, Analog Devices, 2020. [Online]. Available: <https://www.analog.com/media/en/technical-documentation/data-sheets/AD5600.pdf>.

[26] В. Б. Топильский, *Схемотехника аналого-цифровых преобразователей. Учебное издание.* Москва, Россия: ТЕХНОСФЕРА, 2014.

[27] R. J. van de Plassche, *High-speed and high-resolution analog-to-digital and digital-to-analog converters.* Eindhoven, The Netherlands: Technische Universiteit Eindhoven, 1992.

[28] Г. Д. Бахтияров, В. В. Малмнин, и В. П. Школин, *Аналого-цифровые преобразователи.* Москва, СССР: Советское радио, 1980.

[29] У. Титце, К. Шенк, *Полупроводниковая схемотехника: Справочное руководство. Пер. с нем.* Москва, СССР: Мир, 1982.

- [30] Дж. Коннели, *Аналоговые интегральные схемы. Элементы, схемы, системы и применение*. Москва, СССР: Мир, 1977.
- [31] B. Razavi, *Principles of Data Conversion System Design*. New York, USA:IEEE Press, 1995.
- [32] R. van der Plassche, *CMOS integrated analog-to-digital and digital-to-analog converters. 2nd Edition*. Dordrecht, The Netherlands: Kluwer Academic Publishers, 2003.
- [33] G. Manganaro, *Advanced Data Converters*. Cambridge, UK: Cambridge University Press, 2012.
- [34] W. Kesler, *The Data Conversion HandBook*. Burlington, USA: Newnes, 2005.
- [35] С. Соклоф, *Аналоговые интегральные схемы: Пер. с англ.* Москва, СССР: Мир, 1988.
- [36] Н. Н. Прокопенко, и А. С. Будяков, *Архитектура и схемотехника быстродействующих операционных усилителей: монография*. Шахты, Россия: Изд-во ЮРГУЭС, 2006.
- [37] О. Д. Азаров, В. А. Гарнага, Т. Г. Сапсай, та В. П. Тарасенко, *Теоретичні основи комп'ютерних напівпровідникових електронних компонентів : навчальний посібник*. Вінниця, Україна: ВНТУ, 2015.
- [38] В. Л. Шило, *Линейные интегральные схемы в радиоэлектронной аппаратуре. 2-е изд., перераб. и доп.* Москва, СССР: Сов. радио, 1979.
- [39] Б. И. Горошков, *Радиоэлектронные устройства: Справочник*. Москва, СССР: Радио и связь, 1984.
- [40] Б. И. Швецкий, *Электронные цифровые приборы. 2-е изд., перераб. и доп.* Киев, СССР: Тэхніка, 1991.
- [41] А. Г. Алексеев, и Г. В. Войшвилло, *Операционные усилители и их применение*. Москва, СССР: Радио и связь, 1989.

[42] М. Х. Джонс, *Электроника – практический курс*. Москва, Россия: Техносфера, 2006.

[43] G. J. Frye, "Push-pull amplifier with current mirrors for determining the quiescent operating point", *United States Patent 3852678*, Dec. 3, 1974

[44] Y. Okabe, "Single ended push-pull amplifier", *United States Patent 4274059*, Jun. 16, 1981

[45] M. V. Hoover, "Class ab push-pull amplifiers", *United States Patent 4335360*, Jun. 15, 1982

[46] J. W. Wright, "Linear amplifier with transient current boost", *United States Patent 4833424*, May 23, 1989

[47] K. Lehmann, "Unity gain amplifier with high slew rate and high bandwidth", *United States Patent 5003269*, Mar. 26, 1991

[48] K. Lehmann, "Unity gain amplifier with high slew rate and high bandwidth other publications", *United States Patent 5177451*, Jan. 5, 1993

[49] N. Yoshioka, "Operational amplifier", *United States Patent 5515005*, May 7, 1996

[50] B. Harvey, "Current-feedback amplifier exhibiting reduced distortion", *United States Patent 6535064*, Mar. 18, 2003

[51] J. Weiss, "Differential amplifier with common mode regulator", *United States Patent 5557238*, Sep. 17, 1996.

[52] N. Gibson, and T. Hagan, "Ultra linear high speed operational amplifier output", *United States Patent 6794943*, Sep. 21, 2004

[53] A. L. Wennerberg, and A. F. Martz, "Bidirectional direct current transistor amplifier", *United States Patent 3332029*, July 18, 1967

[54] S. Yee, "Complementary emitter follower amplifier based for class a operation", *United States Patent 3418589*, Dec. 24, 1968

[55] L. K. Hill, "Class b amplifier circuit", *United States Patent 3529254*, Sept. 15, 1970

[56] У. Титце, К. Шенк *Полупроводниковая схемотехника. 12^е изд. Том I: Пер. с нем.* Москва, Россия: ДМК Пресс, 2008.

[57] G. J. Frye, "Push-pull amplifier with current mirrors for determining the quiescent operating point", *United States Patent 3852678*, 12.10.1976.

[58] С. М. Зи, *Физика полупроводниковых приборов, Т. 1.* Москва, СССР: Мир, 1984.

[59] B. Duncan, *High Performance Audio Power Amplifiers.* Burlington, USA: Newnes, 1996.

[60] Уин Палмер, «Быстродействующий прецизионный усилитель-преобразователь сопротивлений», *Электроника*, №1, с.77-82, 1988.

[61] О. Д. Азаров, та В. А. Гарнага, *Двотактні підсилювачі постійного струму для багаторозрядних перетворювачів форми інформації, що самокалібруються: монографія.* Вінниця, Україна: УНІВЕРСУМ-Вінниця, 2011.

[62] О. Д. Азаров, та С. В. Богомолов, *Основи теорії високолінійних аналогових пристроїв на базі двотактних підсилювальних схем: монографія.* Вінниця, Україна: УНІВЕРСУМ-Вінниця, 2013.

[63] А. Д. Азаров, В. Я. Стейскал, А. Е. Рафалюк, и В. В. Лысюк, «Входное устройство схемы сравнения токов», *А.с. 1363452 СССР*, 01.09.87.

[64] А. Д. Азаров, В. Я. Стейскал, Ю. М. Степайко, и М. И. Демин, «Входное устройство схемы сравнения токов», *А.с. 1450098 СССР*, 07.01.89.

[65] А. Д. Азаров, В. Я. Стейскал, Ю. М. Степайко, и В. П. Марценюк, «Входное устройство схемы сравнения токов», *А.с. 1455387 СССР*, 30.01.89.

[66] А. Д. Азаров, В. Я. Стейскал, В. П. Марценюк, и В. П. Волков, «Двухтактный усилитель мощности», *А.с. 1497713 СССР*, 30.07.89.

[67] А. Д. Азаров, В. Я. Стейскал, Ю. М. Степайко, и Л. В. Крупельницкий, «Входное устройство схемы сравнения токов», *А.с. 1529434 СССР*, 15.12.89.

[68] А. Д. Азаров, Ю. М. Степайко, Е. М. Арапова, и Т. А. Савчук, «Усилитель тока», *А.с. 1739476 СССР*, 07.06.92.

[69] О. Д. Азаров, В. А. Гарнага, О. О. Решетник, та О. О. Лукашук, «Двотактний симетричний підсилювач струму», *Пат. 18599 Україна*, 15.11.2006.

[70] О. Д. Азаров, О. В. Кадук, О. О. Лукашук, С. В. Богомолов, та Л. В. Крупельницький, «Двотактний симетричний підсилювач струму», *Пат. 22671 Україна*, 25.04.2007.

[71] О. Д. Азаров, С. В. Богомолов, О. О. Лукашук, та О. М. Тарасова, «Двотактний симетричний підсилювач струму», *Пат. 23898 Україна*, 11.06.2007.

[72] О. Д. Азаров, С. В. Богомолов, О. О. Решетник, та В. А. Гарнага, «Двотактний симетричний підсилювач струму», *Пат. 26493 Україна*, 25.09.2007.

[73] О. Д. Азаров, С. В. Богомолов, Л. В. Крупельницький, О. О. Решетник, та В. А. Гарнага, «Двотактний симетричний підсилювач струму», *Пат. 26771 Україна*, 10.10.2007.

[74] О. Д. Азаров, М. Ю. Шабатура, та С. В. Богомолов, «Двотактний симетричний підсилювач струму», *Пат. 41857 Україна*, 10.06.2009.

[75] О. Д. Азаров, С. О. Мельник, С. В. Богомолов, та І. К. Ходжаніязов, «Двотактний симетричний підсилювач струму», *Пат. 42149 Україна*, 25.06.2009.

[76] О. Д. Азаров, С. В. Богомолов, та Д. О. Кириченко, «Двотактний симетричний підсилювач струму», *Пат. 52764 Україна*, 10.09.2010.

[77] О. Д. Азаров, І. К. Ходжаніязов, С. В. Богомоллов, та С. О. Мельник, «Двотактний симетричний підсилювач струму», *Пат. 53416 Україна*, 11.10.2010.

[78] О. Д. Азаров, С. В. Богомоллов, та Л. В. Крупельницький, «Двотактний симетричний підсилювач струму», *Пат. 53917 Україна*, 25.10.2010.

[79] О. Д. Азаров, С. О. Мельник, С. В. Богомоллов, та М. Ю. Шабатура, «Двотактний симетричний підсилювач струму», *Пат. 58787 Україна*, 26.04.2011.

[80] О. Д. Азаров, В. Є. Яцик, М. Ю. Теплицький, та В. А. Гарнага, «Двотактний симетричний підсилювач струму», *Пат. 61272 Україна*, 11.07.2011.

[81] О. Д. Азаров, С. В. Богомоллов, та В. Я. Стейскал, «Похибки лінійності передатної характеристики вхідного каскаду двотактних підсилювачів струму», *Інформаційні технології та комп'ютерна інженерія*, т. 19, № 3, с. 4-12, 2010.

[82] О. Д. Азаров, та С. В. Богомоллов, «Перетворювачі струм-напруга та напруга-напруга на базі двотактних підсилювачів струму», *Інформаційні технології та комп'ютерна інженерія*, т. 21, № 2, с. 4-11, 2011.

[83] L. T. Harrison, *Current Sources & Voltage References*, Burlington, USA:Newnes, 2005.

[84] Fluke Corporation, A practical approach to maintaining DC reference standards, 2000. [Online]. Available: <http://www.fluke.com/>

[85] K. R. Saller, and K. R. Rentel, "Offset reduction in unity gain buffer amplifiers", *United States Patent 4639685*, Jul.18, 1985.

[86] D. M. Monticelli, and J. W. Wright, "High speed current amplifier buffer circuit", *United States Patent 4791383*, Dec. 13, 1988.

[87] W. H. Gross, “Buffer amplifier”, *United States Patent 4827223*, May 2, 1989.

[88] S. O. Smith; and K. A. Thompson, “Wideband buffer amplifier with high slew rate”, *United States Patent 5049653*, Sep. 17, 1991.

[89] D. R. Frey, and J. W. Pierdomenico, “Input buffer with reduced offset for operational amplifiers or the like”, *United States Patent 5212457*, May 18, 1993.

[90] J. E. Bales, “Class ab complementary transistor output stage having large output swing and large output drive”, *United States Patent 5786731*, Jul. 28, 1998.

[91] K. W. Murray; and J. M. Halbert, “Bias rail buffer circuit method”, *United States Patent 6297699*, Oct. 2, 2001.

[92] О. Д. Азаров, С. М. Захарченко, О. О. Лукашук, «Буферний каскад», *Пат. 15896 Україна*, 17.07.2006.

[93] О. Д. Азаров, О. О. Лукашук, та С. В. Богомолов, «Буферний каскад», *Пат. 21553 Україна*, 15.03.2007.

[94] О. Д. Азаров, С. В. Богомолов, О. О. Лукашук, та Л. В. Крупельницький, «Буферний каскад», *Пат. 22794 Україна*, 25.04.2007.

[95] О.Д. Азаров, О.В. Кадук, В.В. Ратнюк, та Л.В. Крупельницький, «Буферний каскад», *Пат. 23906 Україна*, 11.06.2007.

[96] О. Д. Азаров, С. В. Богомолов, О. О. Лукашук, Л. В. Крупельницький, та О. М. Тарасова, «Буферний каскад», *Пат. 24882 Україна*, 25.07.2007.

[97] О. Д. Азаров, М. О. Притула, О. В. Головатюк, та Л. В. Крупельницький, «Буферний каскад», *Пат. 38423 Україна*, 12.01.2009.

[98] О. Д. Азаров, М. О. Притула, О. В. Головатюк, та Л. В. Крупельницький, «Буферний каскад», Пат. 38424 Україна, 12.01.2009.

[99] О. Д. Азаров, І. К. Ходжаніязов, С. В. Богомоллов, та С. О. Мельник, «Буферний каскад», Пат. 49578 Україна, 26.04.2010.

[100] О. Д. Азаров, О. В. Дудник, С. В. Богомоллов, та О. В. Кадук, «Буферний каскад», Пат. 51014 Україна, 25.06.2010.

[101] О. Д. Азаров, та С. В. Богомоллов, «Прецизійні буферні пристрої на базі двотактних симетричних структур», *Інформаційні технології та комп'ютерна інженерія*, № 3, с. 4-12, 2011.

[102] Н. Т. Chang, "Low-Power High-Performance SAR ADC with Redundancy and Digital Background Calibration", Massachusetts Institute of Technology, Cambridge, USA, 2013.

[103] О. Д. Азаров, *Аналого-цифрове порозрядне перетворення на основі надлишкових систем числення з ваговою надлишковістю: монографія*, Вінниця, Україна:УНІВЕРСУМ-Вінниця, 2010.

[104] О. Д. Азаров, С. М. Захарченко, та О. А. Архипчук, *Високолінійні порозрядні АЦП з ваговою надлишковістю для систем реєстрації і оброблення сигналів: монографія*, Вінниця, Україна:УНІВЕРСУМ-Вінниця, 2005.

[105] О. Д. Азаров, та Л. В. Крупельницький, *Аналого-цифрові пристрої систем, що самокоригуються, для вимірювань і оброблення низькочастотних сигналів: монографія*, Вінниця, Україна:УНІВЕРСУМ-Вінниця, 2005.

[106] О. Д. Азаров, С. М. Захарченко, та О. М. Харьков, *Самокалібровані АЦП із накопиченням заряду на основі надлишкових позиційних систем числення*, Вінниця, Україна:УНІВЕРСУМ-Вінниця, 2005.

[107] О. Д. Азаров, та О. О. Коваленко, *Обчислювальні АЦП і ЦАП, що самокалібруються, для систем цифрового оброблення аналогових сигналів. : монографія*, Вінниця, Україна: УНІВЕРСУМ-Вінниця, 2006.

[108] О. Д. Азаров, О. В. Кадук, та О. В. Дудник, «Кориговані і некориговані похибки багаторозрядних ПФІ, що самокалібруються, з ваговою надлишковістю», *Оптико-електронні інформаційно-енергетичні технології*, № 2, с.99-109, 2009.

[109] О. Д. Азаров, О. О. Решетнік, С. М. Захарченко, О. О. Лукашук, та О. М. Харьков, «Формування нерозривних передатних характеристик ЦАП і АЦП на основі вагової надлишковості», *Інформаційні технології та комп'ютерна інженерія*, № 3(7), с.7-14, 2006.

[110] О. Азаров, М. Обертюх, С. Кирилашук, Резистивні матричні дільники струму для багаторозрядних цап із ваговою надлишковістю, *ІТКІ*, 2019, vol 2, № 45, с. 33-39, DOI: <https://doi.org/10.31649/1999-9941-2019-45-2-33-39>

[111] О. Д. Азаров, М. Р. Обертюх, Резистивні дільники струму для багаторозрядних надлишкових ЦАП, *Матеріали конференції «XLIX Науково-технічна конференція підрозділів Вінницького національного технічного університету (2020)»*, Вінниця, 2020, Режим доступу: <https://conferences.vntu.edu.ua/index.php/allvntu/index/pages/view/zbirn2020>.

[112] А. И. Лебедев, *Физика полупроводниковых приборов*, Москва, Россия: ФИЗМАТЛИТ, 2008.

[113] Intersil Corporation™, HFA3046/3096/3127/3128 Transistor Array SPICE Models, 1994. [Online]. Available: <https://www.intersil.com/content/dam/Intersil/documents/mm30/mm3046.pdf>

[114] О. Азаров, та М. Обертюх, “Генератори однакових струмів із високими вихідними опорами для багаторозрядних ЦАП”, *Інформаційні технології та комп'ютерна інженерія*, т. 3, № 46, с. 33-39, 2019. doi: 10.31649/1999-9941-2019-46-3-28-38

[115] О. Д. Азаров, та М. Р. Обертюх, «Генератори однакових розрядних струмів із високими вихідними опорами для ЦАП», на *XII Міжнародній науково-практичній конференції «ІНТЕНЕТ-ОСВІТА НАУКА» (ІОН-2020)*, Вінниця : ВНТУ, 2020, с. 99-101.

[116] О. Д. Азаров, та М. Р. Обертюх, «Високолінійні спеціалізовані струмові дзеркала з давачами рівня сигналу», *Інформаційні технології та комп'ютерна інженерія*, № 3(40), с. 30-36, 2017.

[117] О. Д. Азаров, та М. Р. Обертюх, «Двотактні перетворювачі напруга–струм і струм–струм змінного напрямку», *Вісник Вінницького політехнічного інституту*, № 6(135), с. 128-134, 2017.

[118] О. Д. Азаров, та М. Р. Обертюх, «Спеціалізовані двотактні підсилювачі струму для перетворювачів аналогових сигналів», *Вісник Вінницького політехнічного інституту*, № 1(136), с. 117-125, 2018.

[119] О. Д. Азаров, С. Ш. Кацев, та М. Р. Обертюх, «Двотактні перетворювачі струм-струм і напруга-струм із комутацією вихідного сигналу», *Наукові праці Вінницького національного технічного університету*, №1, с. 1-8, 2018. [Електронний ресурс]. Режим доступу: <https://praci.vntu.edu.ua/index.php/praci/article/view/533/524>

[120] О. Д. Азаров, М. Р. Обертюх, С. А. Кирилащук, «Струмове дзеркало», *Патент на корисну модель 134333 Україна*, 10.05.2019.

[121] О. Д. Азаров, М. Р. Обертюх, Л. Є. Азарова, «Струмове дзеркало», *Патент на корисну модель 134332 Україна*, 10.05.2019.

[122] О. Д. Азаров, М. Р. Обертюх, Л. Є. Азарова, «Струмове дзеркало», *Патент на корисну модель 134331 Україна*, 10.05.2019.

[123] О. Д. Азаров, С. В. Павлов, М. Р. Обертюх, «Генератор струму зсуву нуля», *Патент на корисну модель 135997 Україна*, 25.07.2019.

[124] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, «Генератор струму зсуву нуля», *Патент на корисну модель 136566 Україна*, 27.08.2019.

[125] О. Д. Азаров, Р. М. Медяний, М. Р. Обертюх, С. Ш. Кацев, «Відбивач струму», *Патент на корисну модель 136282 Україна*, 12.08.2019.

[126] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, О. О. Лукашук, «Двотактний підсилювач постійного струму», *Патент на корисну модель 140168 Україна*, 10.02.2020.

[127] О. Д. Азаров, та М. Р. Обертюх, «Високолінійні спеціалізовані струмові дзеркала для аналогової частини багатоканальних АЦП», на *XLVII Науково-технічній конференції підрозділів Вінницького національного технічного університету (2018)*, Вінниця, 2018, с. 962-964. [Електронний ресурс]. Режим доступу: <https://conferences.vntu.edu.ua/index.php/all-fitki/index/pages/view/zbirn2018>.

[128] И. Н. Бронштейн, К. А. Семендяев, *Справочник по математике для инженеров и учащихся ВТУЗов. изд. 9-е стереотипное*, Москва, СССР: Гос. изд. физ.-мат. литературы, 1962.

[129] О. Д. Азаров, та М. Р. Обертюх, «Спеціалізовані двотактні підсилювачі струму для аналогової частини багатоканальних АЦП», на *XLVIII Науково-технічній конференції підрозділів Вінницького національного технічного університету (2019)*, Вінниця, 2019, с. 629-634. [Електронний ресурс]. Режим доступу: <https://conferences.vntu.edu.ua/index.php/all-fitki/index/pages/view/zbirn2019>.

[130] О. Д. Азаров, та М. Р. Обертюх, «Високолінійні двотактні балансні буфери напруги на біполярних транзисторах», *Інформаційні технології та комп'ютерна інженерія*, № 1(41), с. 34-41, 2018.

[131] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, Д. В. Лизогуб, «Буфер напруги», *Патент на корисну модель 140196 Україна*, 10.02.2020.

[132] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, Д. В. Лизогуб, «Буфер напруги», *Патент на корисну модель 140786 Україна*, 10.03.2020.

[133] О. Д. Азаров, М. Р. Обертюх, О. Я. Стахов, Д. В. Лизогуб, «Буфер напруги», *Патент на корисну модель 141391 Україна*, 10.04.2020.

[134] И.П. Степаненко, *Основы микроэлектроники: Учеб. пособие для вузов. 2-е изд. перераб. и доп.*, Москва, Россия: Лаборатория базовых знаний, 2001.

[135] О. Д. Азаров, та М. Р. Обертюх, «Двотактні балансні буфери напруги для систем ЦА-накопичення інформації», на *L Науково-технічній конференції підрозділів Вінницького національного технічного університету (2021)*, Вінниця, 2021, с. 403-407. [Електронний ресурс]. Режим доступу: <https://conferences.vntu.edu.ua/index.php/allvntu/index/pages/view/zbirn2021>

[136] О. Д. Азаров, В. А. Гарнага, та М. Р. Обертюх, «Термокомпенсовані двополюсні джерела постійного струму кільцевого типу», *Вісник Вінницького політехнічного інституту*, № 1(130), с. 78-84, 2017.

[137] О. Д. Азаров, В. А. Гарнага, та М. Р. Обертюх, «Джерело опорної напруги на основі генератора термостабільного струму», *Інформаційні технології та комп'ютерна інженерія*, № 1(38), с. 41-47, 2017.

[138] О.Д. Азаров, В.А. Гарнага, М.Р. Обертюх, «Джерело опорної напруги», *Патент на корисну модель 117377 Україна*, 26.06.2017.

[139] О. Д. Азаров, В. А. Гарнага, Є. В. Грабовський, М. Р. Обертюх, «Двополюсне джерело струму», *Патент на корисну модель 120314 Україна*, 25.10.2017.

[140] О. Д. Азаров, В. А. Гарнага, Д. А. Моторнюк, М. Р. Обертюх, «Двополюсне джерело струму», *Патент на корисну модель 120289 Україна*, 25.10.2017.

[141] О. Д. Азаров, В. А. Гарнага, О. О. Гудименко, М. Р. Обертюх, «Відбивач струму», *Патент на корисну модель 120580 Україна*, 10.11.2017.

[142] О. Д. Азаров, М. Р. Обертюх, О. М. Тарасова, «Джерело стабілізованої напруги», *Патент на корисну модель 123753 Україна*, 12.03.2018.

[143] О. Д. Азаров, С. В. Павлов, М. Р. Обертюх, «Джерело опорної напруги», *Патент на корисну модель 123758 Україна*, 12.03.2018.

[144] О. Д. Азаров, В. А. Гарнага, М. Р. Обертюх, «Джерело опорної напруги», *Патент на винахід 117711 Україна*, 10.09.2018.

[145] О. Д. Азаров, М. Р. Обертюх, С. А. Кирилащук, «Джерело струму змінного напрямку», *Патент на корисну модель 135998 Україна*, 25.07.2019.

[146] О. Д. Азаров, М. Р. Обертюх, Л. В. Крупельницький, «Джерело струму змінного напрямку», *Патент на корисну модель 136276 Україна*, 12.08.2019.

[147] О. Д. Азаров, та М. Р. Обертюх, «Джерела стабільного струму для багаторозрядних АЦП і ЦАП», на *Шостій Міжнародній науково-практичній конференції «Методи та засоби кодування, захисту й ущільнення інформації»*, Вінниця, 2017, с. 143-145.

[148] О. Д. Азаров, та М. Р. Обертюх, «Двополюсні джерела термостабільного постійного струму», на *XLVI Науково-технічній конференції підрозділів Вінницького національного технічного університету (2017)*, Вінниця, 2017, с. 883-884. [Електронний ресурс]. Режим доступу: <https://conferences.vntu.edu.ua/index.php/all-fitki/index/pages/view/zbirn2017>.

[149] Olexiy D. Azarov, Maxim R. Obertyukh, Patryk Panas, Piotr Kisała, Gulzhan Kashaganova, Saltanat Amirgaliyeva, “Analogue part of multichannel highly productive analog-digital system on converters and switches of current”, *Przeegląd elektrotechniczny*, R. 95, NR. 4, pp. 116-120, 2019. doi:10.15199/48.2019.04.20

[150] М. А. Амелина, С. А. Амелин, *Программа схемотехнического моделирования Micro-Cap. Версии 9, 10*, Смоленск, Россия: Смоленский филиал НИУ МЭИ, 2012.

[151] І. В. Хом'юк, М. Р. Обертюх, «Деякі аспекти організації роботи студентів на заняттях з вищої математики», на *Міжнародній науково-методичній Інтернет-конференції «Проблеми вищої математичної освіти: виклики сучасності»*, Вінниця, 2018. [Електронний ресурс]. Режим доступу:

<https://conferences.vntu.edu.ua/index.php/pmovc/pmovc/paper/view/5616>.

Наукове видання

**Азаров Олексій Дмитрович
Обертюх Максим Романович**

**Високолінійне надлишкове цифроаналогове
перетворення з ваговою надлишковістю
на основі генераторів однакових струмів**

Монографія

Оригінал-макет підготовлено в *редакційно-видавничому
відділі ВНТУ*

Підписано до друку 9.12.2022 р.
Формат 29,7×42¼. Папір офсетний.
Гарнітура Times New Roman. Ум. др. арк. 5,54.
Наклад 14 пр. Зам. № В2022-09.

Вінницький національний технічний університет,
Редакційно-видавничий відділ,
21021, м. Вінниця, Хмельницьке шосе, 95,
ВНТУ, ГНК, к. 114
Тел. (0432) 65-18-06.
press.vntu.edu.ua
email: irvc.vntu@gmail.com

Свідоцтво суб'єкта видавничої справи
серія ДК № 3516 від 01.07.2009 р.

Віддруковано ФОП Барановська Т. П.,
21021, м. Вінниця, вул. Порики, 7.
Свідоцтво суб'єкта видавничої справи
серія ДК № 4377 від 31.07.2012 р.