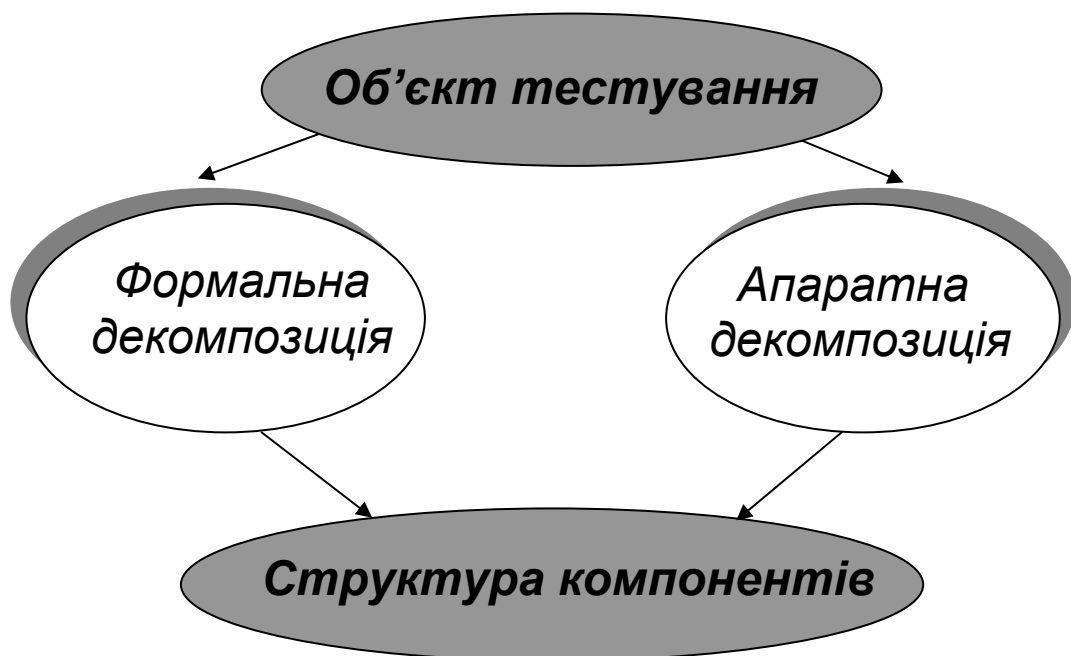


О. Д. Азаров
С. І. Перевозніков
Н. О. Біліченко
В. С. Озеранський

ДІАГНОСТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ



Міністерство освіти і науки України
Вінницький національний технічний університет

О. Д. Азаров
С. І. Перевозніков
Н. О. Біліченко
В. С. Озеранський

ДІАГНОСТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

Рекомендовано Міністерством освіти і науки України як навчальний посібник для студентів вищих навчальних закладів, які навчаються за напрямом “Комп’ютерна інженерія”

УНІВЕРСУМ-Вінниця 2009

УДК 004.383.3

Д 44

Рецензенти:

О. М. Романкевич, доктор технічних наук, професор

В. М. Локазюк, доктор технічних наук, професор

О. Н. Романюк, кандидат технічних наук, доцент

Рекомендовано до видання Міністерством освіти і науки України.
Лист № 1.4/18- Г- 2694 від 15.12.08

Азаров О. Д., Перевозніков С. І.,

Біліченко Н. О., Озеранський В. С.

Д44 Діагностування цифрових пристроїв. Навчальний посібник. –
Вінниця: УНІВЕРСУМ-Вінниця, 2009. – 74 с.

ISBN

У навчальному посібнику викладаються теоретичні основи технічного діагностування електронних і обчислювальних пристроїв. Даються основні поняття, моделі об'єктів і несправностей, оцінювання повноти й вірогідності контролю, глибини пошуку несправностей. Посібник розроблений у відповідності з планом кафедри та програмою дисципліни “Надійність, контроль, діагностування та експлуатація ЕОМ”.

УДК 004.383.3

ISBN

© О. Д. Азаров, С. І. Перевозніков,
Н. О. Біліченко, В. С. Озеранський, 2009

ЗМІСТ

Вступ	4
1 Основні поняття і задачі технічного діагностування	5
2 Моделі об'єктів і несправностей	10
3 Таблиця функцій несправностей і таблиця несправностей	15
4 Методи побудови тестів	23
4.1 Основні поняття.....	23
4.2 Отримання тупикових тестів з використанням таблиць несправностей	24
4.3 Метод активізації одновимірного шляху.....	28
4.4 D-алгоритм синтезу тестів.....	30
4.5 Побудова тесту за методом булевої похідної.....	34
4.6 Побудова тесту за методом еквівалентної нормальної форми.....	36
5 Оцінювання якості діагностування	39
5.1 Основні критерії оцінювання.....	39
5.2 Повнота контролю (m).....	39
Розрахунок $m_{ка}$ для аналогових показників.....	40
Розрахунок $m_{ки}$ для цифрових показників.....	43
5.3 Глибина діагностування (λ) несправностей	44
Розрахунок $\lambda_{дц}$ для цифрових показників.....	46
Розрахунок $\lambda_{да}$ для аналогових показників.....	46
5.4 Ймовірність контролю.....	49
6 Змагання сигналів у цифрових схемах	51
6.1 Причини змагань сигналів.....	51
6.2 Класифікація змагань.....	53
6.3 Аналіз на змагання тестів комбінаційних схем з використанням трійкових функцій елементів.....	55
6.4 Аналіз на змагання тестів послідовних схем.....	56
7 Використання кодування для контролю передавання інформації	58
8 Метод покомпонентного діагностування	61
8.1 Особливості внутрішньосхемного тестування	61
8.2 Декомпозиційне подання структур об'єктів тестування	63
8.3 Контролепридатні об'єкти діагностування.....	65
Література	71

ВСТУП

При сучасному рівні складності обчислювальної техніки знання основ технічного діагностування стає обов'язковим для фахівців у галузі розробки й експлуатації ЕОМ. Застосування методів і засобів технічного діагностування є ефективним способом забезпечення високої надійності виробів, дозволяє скоротити терміни їхнього виготовлення й ремонту.

Складність електронних виробів, що випускаються промисловістю, а також їх кількість зростає так стрімко, що важко уявити розробників засобів, які впоралися б із своїми задачами, маючи на озброєнні лише напівавтоматизовані й інтуїтивні методи виявлення та пошуку несправностей. При цьому, нерідко, вимоги до процесів діагностування входять в протиріччя з фізичними можливостями сучасної комп'ютерної техніки, яка обмежена як за швидкістю, так і за використанням машинної пам'яті. Вихід із цього положення – удосконалення й розроблення нових нестандартних методів розв'язання задач діагностування з подальшою автоматизацією на базі сучасної вимірювальної й обчислювальної техніки.

В наш час світові корпорації, які випускають сучасне діагностичне обладнання (*CheckSum*, *GenRed*, *Agilent 3070*, *DyagnoSYS* (США), *Polar* (Британія), *Граніт* (Росія), *MicroCraft* (Японія), *Seico* (Італія) все частіше знаходять рішення в поєднанні різних стратегій пошуку несправностей. Так функціональне тестування ефективно доповнюється внутрішньосхемним. Сам внутрішньосхемний підхід, в свою чергу, реалізується апаратно декількома системами, які застосовують різні „канали спілкування” з об'єктом, наприклад, у вигляді голчатого контактного пристрою, щупів типу „кліпси”, які механічно пересуваються оператором, або „літаючі пробники”. Таке компромісне сприйняття проблеми покладено в основу розробки комплексу програм, які вимоги замовника перекладають на взаємодію і раціональне використання можливостей тих чи інших методів діагностування, наприклад, в умовах виробництва і експлуатації цифрових виробів.

Цей курс лекцій має за мету дати студентам основи знань з технічного діагностування засобів електронної, а зокрема й обчислювальної техніки.

У навчальному посібнику викладаються теоретичні основи технічного діагностування електронних і обчислювальних пристроїв. Даються основні поняття, моделі об'єктів і несправностей, оцінювання повноти й імовірності контролю, глибини пошуку несправностей. Розглянуто формальні методи побудови тестів і їхнього аналізу на змагання, а також питання контролю передавання даних із використанням кодування.

Навчальний посібник призначений для студентів напрямів підготовки „Обчислювальні комплекси, системи та мережі” та „Захист інформації в комп'ютерних системах та мережах”.

1 ОСНОВНІ ПОНЯТТЯ Й ЗАДАЧІ ТЕХНІЧНОГО ДІАГНОСТУВАННЯ

Діагностування в перекладі з грецької „діагносис” означає розпізнавання, визначення.

Відповідно до Держстандарту 20911-89 технічне діагностування визначається як „галузь знань, що охоплює теорію, методи й засоби визначення технічного стану об'єктів”.

Об'єкт, стан якого визначається, називають **об'єктом діагностування** (ОД – *object of diagnosing*). Діагностування являє собою процес дослідження ОД. Характерними прикладами результатів діагностування стану технічного об'єкта є висновки типу: *ОД справний, несправний, в об'єкті є деяка несправність*.

У стандартах справний, несправний, роботоздатний і нероботоздатний технічні стани визначаються в такий спосіб.

Справний стан – стан об'єкта, в якому він відповідає усім вимогам нормативно-технічної й конструкторської документації.

Несправний стан – стан об'єкта, в якому він не відповідає хоча б одній з вимог нормативно-технічної і (або) конструкторської документації.

Роботоздатний стан – стан об'єкта, в якому значення всіх параметрів, що характеризують здатність виконувати задані функції, відповідають вимогам нормативно-технічної і (або) конструкторської документації.

Нероботоздатний стан – стан об'єкта, в якому значення хоча б одного параметра, що характеризує здатність виконувати задані функції, не відповідає вимогам нормативно-технічної і (або) конструкторської документації.

У процесі виробництва, експлуатації й збереження об'єктів у них можуть з'являтися й накопичуватися несправності. Деякі з них приводять до того, що об'єкт перестає відповідати технічним вимогам, які до нього висуваються. Перед використанням об'єкта за призначенням необхідно знати, чи є в ньому несправності, що можуть бути причиною порушення його нормальної роботи. З відповіддю на це питання пов'язаний процес виявлення несправності. Він деталізується в залежності від режиму й особливостей використання об'єкта і, відповідно до цього, виділяються такі *задачі виявлення несправності*:

- перевірка справності, метою якої є розбраковування, що дозволяє відокремити справні вироби від несправних. ОД справний, якщо він задовольняє всі технічні вимоги;

- перевірка роботоздатності, метою якої є з'ясування, чи буде об'єкт виконувати ті функції, для реалізації яких він створений;

- перевірка правильності функціонування, метою якої є виявлення несправностей, що порушують правильну роботу об'єкта, застосовуваного за призначенням, у даний момент часу.

Якщо об'єкт несправний, то для заміни чи ремонту несправних компонентів необхідно встановити місце несправності.

Пошук несправності здійснюється шляхом виконання діагностичного експерименту над об'єктом і дешифрування його результатів. Діагностичний експеримент у загальному випадку складається з окремих частин, кожна з яких пов'язана з подачею на об'єкт вхідного впливу (тестового чи робочого) і вимірюванням вихідної реакції об'єкта. Такі частини діагностичного експерименту називають **елементарними перевітками**.

Дешифрування результатів діагностичного експерименту спрямоване на визначення несправностей, наявність кожної з яких в об'єкті не суперечить його реальній поведінці в процесі виконання діагностичного експерименту. Такі несправності включаються в *список підозрюваних несправностей* (СПН - *list of the suspected disrepairs*).

Справний і всі несправні технічні стани утворюють множину технічних станів ОД. Рисунок 1.1 ілюструє характер розбиття множини технічних станів під час вирішення різних задач технічного діагностування (0 – справний і х – несправний технічний стан).

Рисунок 1.1 (а, б, в, г) відповідає задачам перевірки справності, роботоздатності, правильності функціонування й пошуку несправностей.

Діагностування здійснюється за допомогою тих чи інших засобів діагностування (ЗД – *facilities of diagnosing*). Розрізняють вбудовані й зовнішні ЗД.

Вбудований засіб діагностування або контролю (*built-in method diagnosing*) – засіб діагностування, що є складовою частиною об'єкта.

Зовнішній засіб діагностування (*external method diagnosing*) – засіб діагностування (контролю), виконаний конструктивно окремо від об'єкта.

ОД і ЗД, які взаємодіють між собою, утворюють систему діагностування.

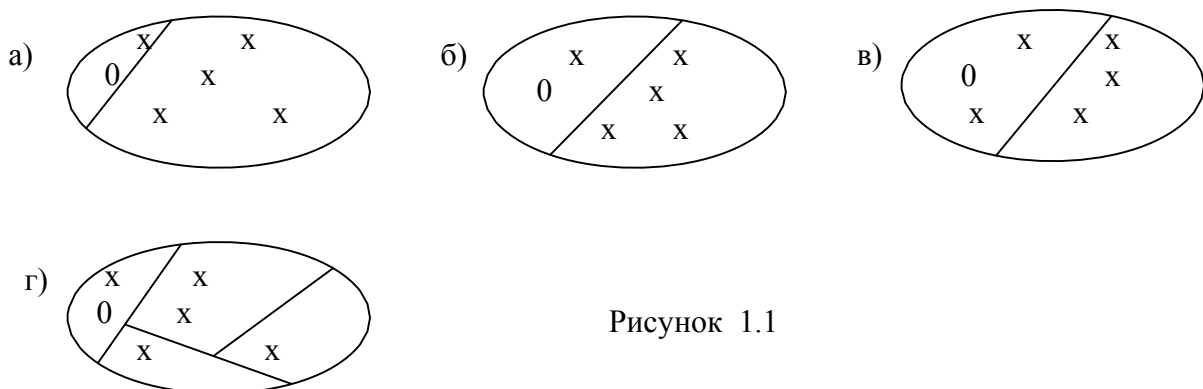


Рисунок 1.1

Процес діагностування, у загальному випадку, являє собою багаторазове подання на ОД визначених впливів (вхідних сигналів), багаторазових вимірювань і аналізу відповідей на них. Впливи можуть формуватися ЗД або визначатися безпосередньо алгоритмом

функціонування ОД.

Розрізняють системи *тестового* й *функціонального* діагностування. Особливість перших складається в можливості подання на ОД спеціально організованих (тестових) впливів від ЗД. У системах другого типу діагностування ведеться на робочих впливах, передбачених робочим алгоритмом функціонування ОД.

На рисунку 1.2 (а і б) наведені узагальнені схеми систем тестового й функціонального діагностування, відповідно.

Системи функціонального діагностування звичайно забезпечують контроль ОД у процесі його застосування за призначенням, тестового – під час виробництва й ремонту.

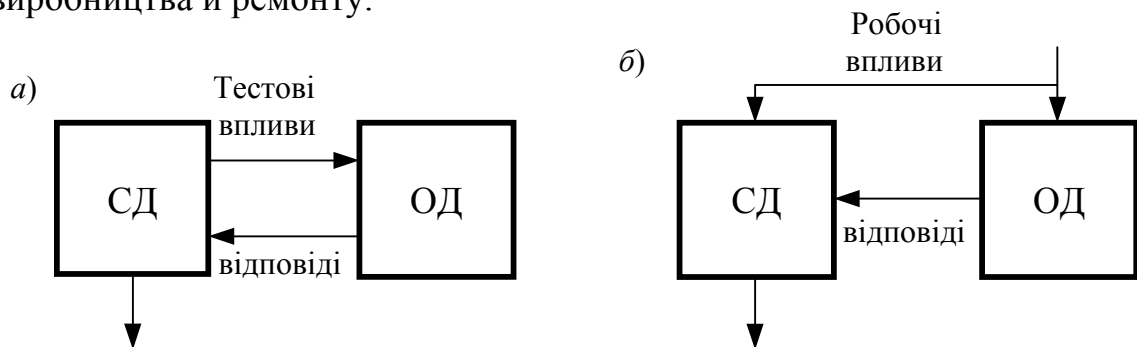


Рисунок 1.2

Як уже говорилося, процес діагностування можна розбити на частини, кожна з яких характеризується подаванням на об'єкт тестовим чи робочим впливом і відповіддю, що знімається з ОД. Такі частини називають перевітками.

Відповіді об'єкта можуть зніматися як з основних виходів ОД, тобто з виходів, необхідних для застосування ОД за призначенням, так і з додаткових виходів, організованих спеціально для проведення діагностування. Основні і додаткові виходи звичайно називають контрольними точками – КТ (*control point*) чи контрольованими виходами. Вимірювані на них параметри називають контрольованими (чи діагностичними) параметрами. В одній КТ може вимірюватися кілька параметрів. Наприклад, під час контролю сигналу синусоїдальної форми часто вимірюють одночасно частоту й амплітуду сигналу.

Реалізація процесу діагностування вимагає джерел тестового впливу, вимірювальних пристроїв і пристроїв зв'язку джерел впливів і вимірювальних пристроїв з об'єктом. Для керування засобами діагностування й аналізу реакції ОД застосовують обчислювальні пристрої. У сучасних системах для цього найчастіше застосовуються мікропроцесори.

При великому обсязі контрольно-діагностичних операцій (наприклад, в умовах серійного виробництва чи на спеціалізованих підприємствах з ремонту) використовувані системи тестового діагностування звичайно керуються від ПЕОМ. Основні складові таких

систем показані на рисунку 1.3.

Для роботи систем діагностування необхідно заздалегідь підготувати деякі дані (інформаційне забезпечення). Їх якісне й швидке отримання неможливе без використання обчислювальної техніки й програмних засобів моделювання. Сучасні системи автоматизації проектування включають спеціальні підсистеми підготовки інформації для діагностування.

Серед показників якості продукції важливе місце приділяється властивості „надійність”.

Надійність – властивість об'єкта зберігати в часі у встановлених межах значення всіх параметрів, що характеризують здатність виконувати необхідні функції у заданих режимах і умовах застосування, технічного обслуговування, збереження й транспортування.

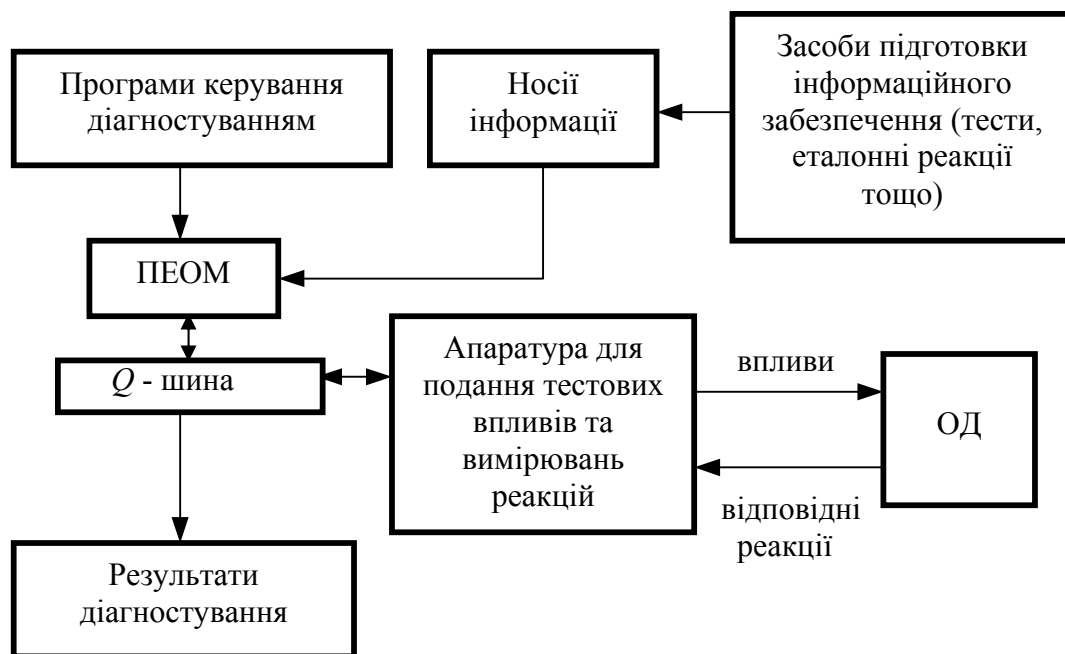


Рисунок 1.3

Надійність є комплексною властивістю, що в залежності від призначення об'єкта й умов його застосування може включати безвідмовність, довговічність, ремонтпридатність і здатність зберігатися чи визначені поєднання цих властивостей.

За ДСТУ вони визначаються в такий спосіб.

Безвідмовність (*faultlessness*) – властивість об'єкта безупинно зберігати роботоздатний стан протягом деякого часу чи наробітку.

Довговічність (*longevity*) – властивість об'єкта зберігати роботоздатний стан до настання граничного стану при встановленій системі технічного обслуговування й ремонту.

Ремонтпридатність (*maintainability*) – властивість об'єкта, що полягає в пристосованості до підтримки й відновлення роботоздатного

стану шляхом технічного обслуговування й ремонту.

Здатність зберігатися – властивість об'єкта зберігати в заданих межах значення параметрів, що характеризують здатності об'єкта виконувати необхідні функції протягом і після збереження і (чи) транспортування.

Неповнота виявлення й неточність у визначенні місця несправності погіршує фактичні показники усіх вищевказаних властивостей надійності.

Досягнення високих показників надійності сучасних електронних пристроїв неможливе без застосування методів і засобів технічного діагностування. Зокрема, у зв'язку зі швидко зростаючою складністю ОД активно розвиваються методи проектування схем, що забезпечують високу контролепридатність.

Контролепридатність (*testability* – пристосованість об'єкта до діагностування) – властивість об'єкта, що характеризує його придатність до проведення діагностування (контролю) заданими засобами діагностування (контролю). Якщо ОД добре пристосований для діагностування, то істотно спрощується побудова тестів і пошук місця несправності, знижується час діагностування.

У технічному діагностуванні електронних пристроїв розрізняють аналогові (неперервні), цифрові й аналого-цифрові (гібридні) ОД. В аналогових ОД сигнали характеризуються континуальною множиною значень, у цифрових – логічними рівнями (звичайно лог. „1” і лог. „0”), аналого-цифрові визначаються сигналами обох типів. Очевидно, що використовувані в системах діагностування ЗД і засоби підготовки інформаційного забезпечення залежать від виду ОД.

Можливість конструктивного доступу до внутрішніх вузлів об'єкта дає нагоду засобам діагностування реалізовувати відомі процедури внутрішньосхемного пошуку несправностей. Найбільш часто такий підхід застосовується в умовах серійного виробництва різного цифрового обладнання і здійснюється завдяки спеціальному голчатому пристрою типу „ложе з цвяхів” або кліпс, які пересуваються оператором.

Внутрішньосхемне і функціональне діагностування цифрового пристрою (ЦП – *digital unit*) мають свої переваги і недоліки: перше дає високу глибину неушкодженості процедур пошуку несправностей, а друге – повноту і швидкодію процесу тестування. Як правило, рішення приймається на основі компромісу: коли об'єкт діагностування декомпозується на фрагменти схем, які функціонально і незалежно (один від одного) можуть перевірятися.

Питання для самостійної роботи

1. Що таке діагностування?
2. Модель несправності об'єкта діагностування.
3. Чим відрізняється контроль від діагностування?

2 МОДЕЛІ ОБ'ЄКТІВ І НЕСПРАВНОСТЕЙ

Формальне дослідження задач діагностування припускає наявність формального опису (моделі – *model of object*) ОД. При цьому багато постановок і розв'язання найважливіших задач технічного діагностування припускають завдання множини можливих несправностей і їхніх моделей.

Звичайно під несправністю розуміють деяку модель фізичних дефектів в ОД. Як правило, кожній несправності можна поставити у відповідність деяку зміну зв'язків чи параметрів елементів електричної схеми ОД. Наприклад, часто як припустимі розглядаються несправності типу обривів і коротких замикань, вихід коефіцієнта підсилення підсилювача за межі заданого допуску, наявність постійного рівня логічної одиниці чи нуля на виводі цифрової мікросхеми і т.д.

Звичайно модель несправності залежить від елементної бази ОД, а також від використовуваної моделі ОД. Так, для ОД, що містять резистори, конденсатори, діоди, транзистори і т. ін., як несправності розглядають обриви і короткі замикання резисторів, конденсаторів, пробої і закорочення напівпровідникових переходів, відхилення параметрів елементів схеми за межі встановлених допусків і т. ін. В одній з методик побудови тестів мікропроцесорних пристроїв (із використанням функціональної моделі ОД) за несправності механізму вибірки регістра відбувається перенесення даних від джерела не в заданий регістр, а в деяку довільну множину регістрів; несправності механізму адресації призводять до зникнення, зрушення в часі, а також до вироблення неправильних сигналів керування і т. ін.

Математична модель ОД може бути задана в явному чи неявному вигляді.

Явна модель ОД являє собою сукупність формальних описів справного об'єкта й усіх (точніше, кожної з розглянутих) його несправних модифікацій. Для зручності оброблення всі зазначені описи бажано мати в одній і тій же формі.

Неявна модель ОД містить один формальний опис об'єкта, математичні моделі його фізичних несправностей і правила отримання за цими даними усіх інших описів. Найчастіше заданою є математична модель справного об'єкта, за якою можна побудувати моделі його несправних модифікацій.

Загальні вимоги до моделей справного об'єкта, а також до моделей несправностей полягають у тому, що вони повинні з необхідною точністю описувати об'єкти, що подаються ними, і їхні несправності. У неявних моделях об'єктів діагностування моделі несправностей, крім того, повинні задовольняти вимогу зручності їхнього „поєднання” із наявним описом об'єкта і тим самим забезпечити досить прості правила отримання інших описів об'єкта.

Справний чи несправний об'єкт може бути поданий як динамічна

система, стан якої у кожен момент t визначається значеннями вхідних, внутрішніх і вихідних координат. Окремим є випадок, коли стан об'єкта не залежить від часу.

Об'єкти, усі сигнали яких можуть приймати значення з континуальних множин значень, віднесемо до класу аналогових (неперервних) об'єктів. До класу дискретних об'єктів віднесемо ОД, значення сигналів яких задаються на скінченних множинах, а час відраховується дискретно. Якщо значення частини контрольованих параметрів ОД задані на континуальних, а значення інших – на скінченних множинах, то об'єкт є аналого-цифровим (гібридним).

Об'єкти називають комбінаційними чи об'єктами без пам'яті, якщо значення їхніх виходів визначаються тільки значеннями їхніх входів. Послідовнісними чи об'єктами з пам'яттю називають об'єкти, у яких спостерігається залежність значень їхніх виходів не тільки від значень входів, але і від часу.

Прийнято розрізняти одиночні й кратні несправності. Під одиночною розуміється несправність, прийнята як елементарна, тобто така, що не може бути подана сукупністю декількох інших, більш „дрібних” несправностей. Кратна несправність є сукупністю одночасно існуючих двох чи більшого числа одиночних несправностей.

Несправності бувають стійкі й нестійкі. Серед нестійких виділяють, зокрема, збій і переміжну відмову.

Відмова (*failure-free*) – подія, що полягає в порушенні роботоздатного стану об'єкта.

Збій (*error*) – відмова, що самоусувається чи однократна відмова, що усувається незначним втручанням оператора.

Переміжна відмова – багаторазово виникаюча самоусувна відмова того самого характеру.

Раптова відмова – відмова, що характеризується стрибкоподібною зміною значень одного чи декількох параметрів об'єкта.

Поступова відмова – відмова, що виникає в результаті поступової зміни значень одного чи декількох параметрів об'єкта.

Найчастіше несправності виникають через обриви з'єднань і утворення „помилкових” перемичок під час паяння. Ці дефекти практично не залежать від характеристик елементів і порушують топологію схеми. Вони повинні виявлятися й усуватися на перших етапах діагностування. Дефекти, викликані несправними елементами, складають невелику частку. Це обумовлено, насамперед, організацією надійного вхідного контролю комплектуючих виробів. Необхідність вхідного контролю визначається тим, що сучасні друковані вузли містять значне число компонентів. Чим більше число компонентів, тим більша ймовірність пошкодження друкованого вузла через їхню несправність. Наприклад, нехай під час виготовлення плати транзисторного приймача на підприємстві здійснюється вибірковий вхідний контроль транзисторів, що забезпечує

надходження на збирання не більше 1% бракованих транзисторів. Якщо кожен приймач містить по 10 транзисторів, то ймовірність перебування на платі хоча б одного несправного транзистора дорівнює 0,1, і можна очікувати, що, принаймні, 9 виробів з 10 будуть роботоздатними.

Якщо вузол містить 100 компонентів, то за тих самих умов після збирання ймовірність наявності хоча б одного роботоздатного пристрою близька до нуля. Таким чином, ясно, що наявність великого числа компонентів на платі викликає необхідність надійного входного контролю. Аналогічна ситуація виникає під час збирання вузлів РЕА, що складаються з декількох друкованих плат. Їхнє налаштування й дослідження, пошук і усунення несправностей – найбільш трудомісткі роботи. При середньому виході придатних плат – 75 % і відсутності їхнього контролю, навіть під час виготовлення порівняно простого вузла, що складається із семи плат, дев'ять із десяти виробів, що надходять на налаштування, можуть виявитися нероботоздатними. Залежність виходу придатних виробів від їхньої складності для різного відсотка виходу придатних плат показана на рисунку 2.1.

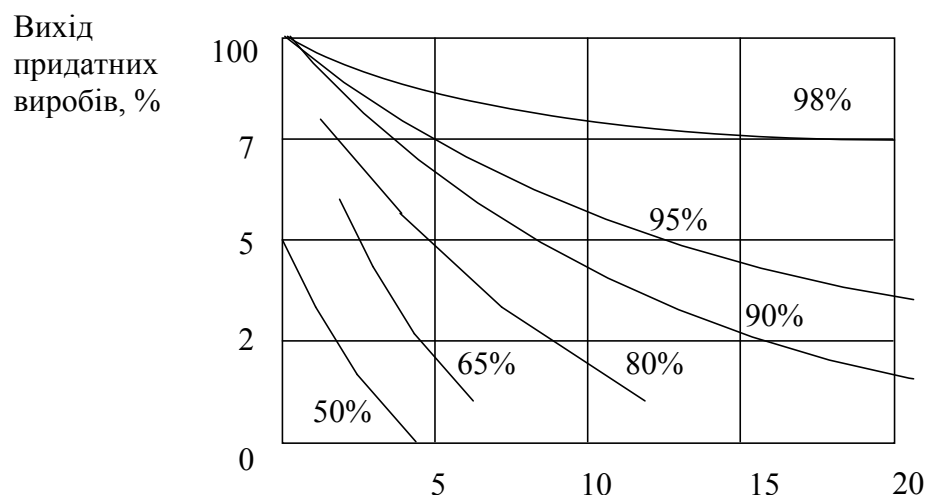


Рисунок 2.1

Зі збільшенням складності ОД різко ростуть витрати на діагностування. Так, статистика показує, що виявлення місця несправності на друкованій платі „коштує” у 100 разів дешевше, ніж її виявлення після пуску в користувача пристрою з декількох друкованих плат.

Найбільш опрацьовані питання формування множини припустимих несправностей для ОД, виконуваних на цифрових інтегральних схемах.

Нехай є цифровий елемент, що реалізує функцію $f(x_1, \dots, x_m)$, де m – число входів елементу; $x_1, \dots, x_m$ – входні змінні елементу, що приймають значення 0 чи 1. При i -й несправності елемент реалізує функцію $f_i(x_1, \dots, x_m)$. Будемо говорити, що несправності s_i і s_j елементу помітні, якщо $f_i(x_1, \dots, x_m) \neq f_j(x_1, \dots, x_m)$.

Число помітних функцій від m двійкових аргументів дорівнює 2^{2^m} .

Отже, число можливих помітних несправностей m – вхідного цифрового елементу не може перевищувати $2^{2^{m_i}} - 1$, а загальне число одиночних несправностей схеми не може перевищувати

$$L = \sum_{i=1}^k (2^{2^{m_i}} - 1),$$

де k – число елементів схеми, m_i – число входів i -го елементу схеми.

Однак, як правило, число реальних помітних несправностей елементу істотно менше $2^{2^{m_i}} - 1$. Були виконані дослідження поведінки цифрових елементів за наявності в них несправностей катастрофічного типу (обрив чи коротке замикання окремих компонентів схеми елементу). Дослідження показали, що наявність в елементі таких несправностей еквівалентна, як правило, тому, що визначена комбінація змінних функцій елементу зафіксована константами 0 чи 1. Як ілюстрацію розглянемо елемент НЕ-АБО, принципова й логічна схема якого подані на рисунку 2.2.

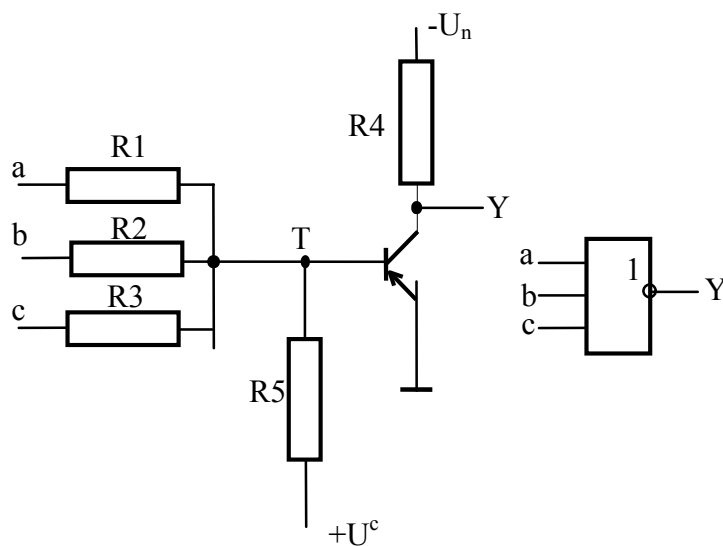


Рисунок 2.2

Нехай можливими фізичними несправностями елементу є:

- обриви кола емітера;
- обриви кола бази;
- обриви кола колектора;
- обриви кола резистора R4;
- обриви кола резистора R5;
- коротке замикання між емітером і колектором;
- коротке замикання між емітером і базою;
- коротке замикання між базою й колектором;
- обриви кола резистора R1;
- обриви кола резистора R2;

- обриви кола резистора R3.

Аналіз функціонування елементу показує, що наявність кожної несправності 1, 2, 3 і 7 еквівалентна тому, що вихід елементу зафіксований константою 1; для кожної несправності 4, 5, 6 і 8 – константою 0.

Несправності 9, 10 і 11 еквівалентні фіксації константою 0 входів a , b і c , відповідно.

Несправності, для яких функціонування цифрового елементу можна описати, фіксуючи в значеннях 0 і 1 змінні функції справного елементу, називають несправностями „константного типу”.

Деякі несправності можуть призводити до таких порушень у схемах, за яких істотно ускладнюється пошук їхнього місця. Наприклад, у схемі на рисунку 2.3 для несправності „коротке замикання” діода D11 елемента D1 вона буде виявлятися на виході елемента D2, а не D1. При цьому в справній схемі $Y1 = ab$ і $Y2 = bc$, а в несправній схемі $Y1 = ab$ і $Y2 = abc$.

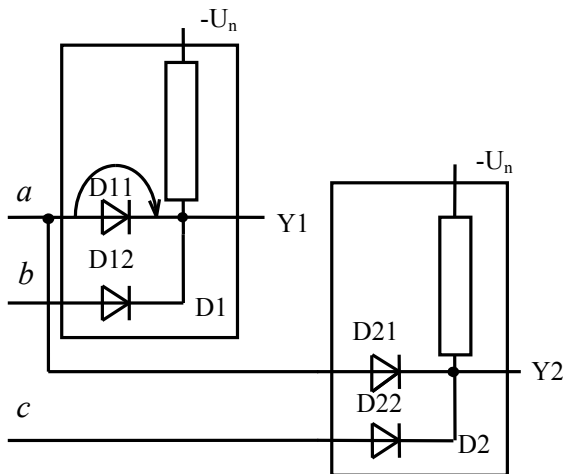


Рисунок 2.3

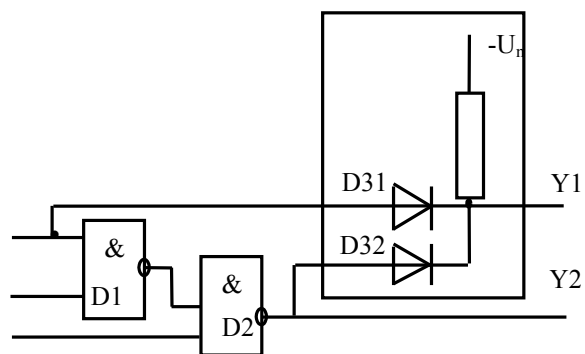


Рисунок 2.4

У схемі на рисунку 2.4 коротке замикання діода D31 елемента D3 приведе до утворення зворотного зв'язку, тобто перетворенню схеми з комбінаційної в послідовнісну.

Питання для самостійної роботи

1. Мови формального описування об'єктів.
2. Що таке явна і неявна модель ОД?
4. Основні вимоги до моделей.
5. Модель комбінаційного типу і комбінаційного типу з пам'яттю.
7. Модель послідовнісного типу.
8. Що таке відмова та її наслідки?
9. Класифікація несправностей і їх фізичні причини.
10. Що таке несправність динамічного типу?

3 ТАБЛИЦЯ ФУНКЦІЙ НЕСПРАВНОСТЕЙ І ТАБЛИЦЯ НЕСПРАВНОСТЕЙ

Таблиця функцій несправностей (ТФН – *table function of disrepair*) і таблиця несправностей (ТН – *table of disrepair*) – це спеціальні форми подання поведінки ОД у справному й несправному станах.

Методи вирішення задач діагностування на основі ТФН і ТН досить прості, але побудова цих таблиць вимагає значних витрат обчислювальних ресурсів. Методи на основі ТФН і ТН більш доцільно застосовувати в середньо- і великосерійному виробництві електронної техніки, коли може бути виділене обмежене число можливих несправностей, а витрати на підготовку необхідної інформації компенсуються за рахунок діагностування великої кількості однотипних об'єктів. При цьому ТФН і ТН дуже наочні й зручні для ілюстрацій результатів теоретичних досліджень.

ТФН містить відомості про поведінку справного ОД, а також ОД із несправностями. Структура ТФН наведена в таблиці 3.1.

Таблиця 3.1

Перевірки	M_0			M_1				M_r		
	w_1	...	w_m	w_1	...	w_m		w_1	...	w_m
e_1	t_o^{11}		t_o^{1m}	t_1^{11}		t_1^{1m}		t_r^{11}		t_r^{1m}
.	.		.	.		.		.		.
.	.	...	.	.	...	.		.	...	.
.	.		.	.		.		.		.
e_n	t_o^{n1}		t_o^{nm}	t_1^{n1}		t_1^{nm}		t_r^{n1}		t_r^{nm}

Вона складається з $r + 1$ підтаблиць (далі матриць) $M_0, M_1, \dots, M_r$.

Рядки ТФН відповідають окремим входним впливам (наборам) послідовності $E = e_1, \dots, e_n$, що подаються на ОД у процесі діагностування.

Матриця M_0 задає поведінку справного ОД s_0 ; матриця M_i ($i = 1, \dots, r$) – поведінка ОД з несправністю множини $S = \{s_1, \dots, s_r\}$ припустимих несправностей. Число стовпців кожної матриці дорівнює числу контролюючих параметрів (КП – *controlled parameters*), причому l -й стовпець складений w_l з множини припустимих КП $W = \{w_1, \dots, w_m\}$. На перерізі k -го рядка і l -го стовпця матриці M_i ($i = 0, 1, \dots, r$) проставляється припустиме значення t_i^{kl} параметра w_l на наборі e_k під час діагностування ОД, що знаходиться в технічному стані s_i . У випадках цифрових КП звичайне значення $t_i^{kl} \in \{0, 1, x\}$, де $x = \{0, 1\}$, в аналогових КП значення

параметра – деякий неперервний інтервал чи номінальне значення. Для інтервалу звичайно вказуються значення його верхньої й нижньої границь. Іноді для задання значень аналогових КП використовується багатозначний скінченний алфавіт, у якому кожному символу ставиться у відповідність визначений інтервал значень.

В таблиці 3.2 наведено ТФН для схеми з одного двовходового цифрового елемента „І” і припускається, що в нього можливі одиночні несправності константного типу, тобто несправності „константа 0” чи „константа 1” на виводах елемента. Контрольованим виходом є вивід 3 елемента. У ТФН несправність „константа 0 (1)” на j -ому виводі позначена $S_{j-0(1)}$.

Таблиця 3.2

Входи	M_0	M_1	M_2	M_3	M_4	M_5	M_6
$a \ b$	s_0	s_{1-1}	s_{1-0}	s_{2-1}	s_{2-0}	s_{3-1}	s_{3-0}
0 0	0	0	0	0	0	1	0
0 1	0	1	0	0	0	1	0
1 0	0	0	0	1	0	1	0
1 1	1	1	0	1	0	1	0

У даному прикладі кожна матриця M_i ($i = 0, 1, \dots, 6$) є одним стовпцем, оскільки у елементу тільки один контрольований вихід (вивід 3). Структура ТН подана в таблиці 3.3.

Таблиця 3.3.

Перевірки	$\tilde{M}_1$				$\tilde{M}_r$		
	w_1	...	w_m		w_1	...	w_m
e_1	$\tilde{t}_1^{1l}$		$\tilde{t}_1^{1m}$		$\tilde{t}_r^{1l}$		$\tilde{t}_r^{1m}$
.	.		.		.		.
.	.	...	.	...	.	...	.
.	.		.		.		.
e_n	$\tilde{t}_1^{n1}$		$\tilde{t}_1^{nm}$		$\tilde{t}_r^{n1}$		$\tilde{t}_r^{nm}$

Вона відрізняється від ТФН, по-перше, відсутністю матриці, що описує справний ОД. По-друге, значення елемента $\tilde{t}_i^{kl}$ в матриці $\tilde{M}_i$ ($i = 1, \dots, r$) є результатом порівняння елементів t_i^{kl} і t_0^{kl} із ТФН. У випадку цифрового КП значення $\tilde{t}_i^{kl}$ (для тризначного алфавіту в ТФН) визначається відповідно до табл. 3.4.

Варіанти кодування результатів порівняння для аналогового КП достатньо різні. Так можна використовувати тризначний алфавіт $\{0, 1, x\}$,

присвоюючи $\tilde{t}_i^{kl}$ значення 1, х або 0, якщо інтервали t_o^{kl} і t_i^{kl} не перерізаються, частково перерізаються або всі значення t_i^{kl} входять у t_o^{kl} .

Таблиця 3.4

		t_o^{kl}		
		0	1	X
t_i^{kl}	0	0	1	0
	1	1	0	0
	X	X	X	0

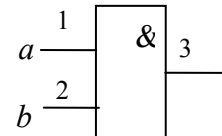
Можна $\tilde{t}_i^{kl}$ присвоювати значення 1, 2 або 0, якщо значення $\tilde{t}_i^{kl}$ менше або більше входять у t_o^{kl} . Застосовуються й інші алфавіти.

Застосування (в аналоговому випадку) алфавітів з обмеженим числом символів для кодування значень елементів матриць дозволяє скоротити обсяг ТФН і ТН. Однак це скорочення відбувається за рахунок округлювання початкових даних.

Приклади ТН для цифрових елементів „І” та „АБО-НЕ” наведені в таблицях 3.5 і 3.6.

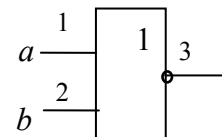
Таблиця 3.5

Входи	M_1	M_2	M_3	M_4	M_5	M_6
$a \ b$	s_{1-1}	s_{1-0}	s_{2-1}	s_{2-0}	s_{3-1}	s_{3-0}
0 0	0	0	0	0	1	0
0 1	1	0	0	0	1	0
1 0	0	0	1	0	1	0
1 1	0	1	0	1	0	1



Таблиця 3.6

Входи	M_1	M_2	M_3	M_4	M_5	M_6
$a \ b$	s_{1-1}	s_{1-0}	s_{2-1}	s_{2-0}	s_{3-1}	s_{3-0}
0 0	1	0	1	0	0	1
0 1	0	0	0	1	1	0
1 0	0	1	0	0	1	0
1 1	0	0	0	0	1	0



У ТН в таблицях 3.5 і 3.6 елементи матриць приймають значення з алфавіту $\{0,1\}$. У цьому випадку значення елемента $\tilde{t}_i^{kl}$ можна отримати за

формулою $\tilde{t}_i^{kl} = t_o^{kl} \oplus t_i^{kl}$.

За наявності двійкової ТФН процеси контролю й пошуку місця несправності можуть бути організовані таким чином.

Контроль. За результатами вимірювань формуємо матрицю M_ξ того ж формату, що і матриці M_i ($i = 0, \dots, \rho$). Порівнюємо поелементно матриці M_x і M_0 . Якщо $M_x = M_0$, то вважаємо ОД справним. Якщо $M_x \neq M_0$, то ОД несправний.

Пошук несправності. Для визначення конкретної несправності ОД виконуємо такі дії. Матрицю M_x по черзі порівнюємо з кожною M_i , де $i = 1, \dots, r$. Якщо $M_x = M_i$, то несправність s_i заносимо в список підозрюваних несправностей (СПН).

У цей СПН може потрапити кілька несправностей, для яких ОД має ту саму вихідну реакцію. Так, у прикладі (таблиця 3.2) дають однакові вихідні сигнали кожна з несправностей s_{1-0} , s_{2-0} і s_{3-0} . Іншими словами, за наявності, скажемо, несправності s_{2-0} у СПН потраплять три несправності: s_{1-0} , s_{2-0} і s_{3-0} .

Щоб скоротити обсяг ТФН і ТН, несправності з однаковою вихідною реакцією поєднуються в групи еквівалентних несправностей, а в ТФН і ТН для кожної такої групи формується тільки одна матриця. Звичайно залишають несправність, що відповідає виходу елемента.

Пошук несправності з використанням двійкової ТН виконується аналогічно. Єдина відмінність полягає в тому, що матриця M_x попередньо замінюється матрицею $\tilde{M}_x = M_x \oplus M_0$.

Для цифрових ОД із пам'яттю часто застосовують трійкові ТФН і ТН з алфавітом $\{0, 1, x\}$. Вони досить прості й одночасно дозволяють врахувати можливу неоднозначність поведінки таких ОД.

У таблиці 3.7 наведений приклад трійкової ТФН для випадку $E = \{e_1, e_2, e_3\}$; $\Omega = \{\omega_1, \omega_2, \omega_3\}$ і $S = \{s_1, \dots, s_4\}$.

Таблиця 3.7

E	M_0	M_1	M_2	M_3	M_4
e_1	1 0 x	0 0 1	0 0 1	1 0 1	0 0 1
e_2	x 1 1	x 1 1	1 1 1	1 1 1	1 x 1
e_3	0 x x	x x 1	0 1 1	0 x 1	x 1 1

Значення „x” звичайно проставляється, якщо ми заздалегідь не знаємо, яке точне значення буде мати КП. Наприклад, стани деяких елементів пам'яті можуть установлюватися випадково і впливати на значення вихідного сигналу або якщо мають місце змагання. Тому станам таких елементів доцільно присвоїти значення „x”.

Введемо операцію перерізу трійкових матриць $C = A \cap B$, де значення елемента $c_{ij} = a_{ij} \cap b_{ij}$ визначається за нижчеподаними правилами. Будемо говорити, що:

		b_{ij}		
		0	1	X
a_{ij}	0	0	$\emptyset$	0
	1	$\emptyset$	1	1
	X	0	1	X

а) $C = \emptyset$, якщо в матриці C хоча б один елемент $c_{ij} = \emptyset$;

б) $A \subset B$, (A належить B), якщо A можна отримати з B шляхом фіксації всіх чи деяких „х” матриці B константами 0 і 1.

Наприклад, матриця $C = \emptyset$, якщо

$$C = \begin{vmatrix} 0 & 1 \\ 1 & x \end{vmatrix} \cap \begin{vmatrix} 0 & x \\ 0 & 0 \end{vmatrix} = \begin{vmatrix} 0 & 1 \\ \emptyset & 0 \end{vmatrix}.$$

Матриця $A \subset B$, якщо

$$A = \begin{vmatrix} 0 & 1 \\ 1 & x \end{vmatrix}, B = \begin{vmatrix} x & 1 \\ 1 & x \end{vmatrix}.$$

Контроль і пошук несправностей з використанням трійкової ТФН можна організувати в такий спосіб.

Подаємо на ОД послідовність (тест) E і вимірюємо КП із W . За результатами вимірювань формуємо матрицю вимірювань M_x (помітимо, що в M_x завжди конкретні значення 0 чи 1, і немає значень „х”).

Контроль. Перевіряємо $M_x \subseteq M_o$. Якщо „так”, то ОД справний. Якщо $M_x \not\subseteq M_o$, то ОД вважаємо несправним.

Пошук несправності. Для всіх $k = 1, \dots, r$ перевіряємо $M_x \subseteq M_k$. Несправність s_k включаємо в СПН, якщо $M_x \subseteq M_k$.

Приклад. Нехай в ОД (табл. 3.2) є несправність s_4 і в результаті вимірювань отримана матриця

$$M_x = \begin{vmatrix} 0 & 0 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{vmatrix}.$$

Виконаємо процедуру контролю. ОД несправний, тому що $M_x \not\subset M_0$. Виконаємо процедуру пошуку несправності. По черзі перевіряємо належність матриці M_x для всіх M_k ($k = 1, 2, 3, 4$). Отримаємо $M_x \subset M_1$, $M_x \not\subset M_2$, $M_x \not\subset M_3$, $M_x \subset M_4$. Отже, у СПН увійдуть несправності s_1 і s_4 .

Одними з основних понять у технічному діагностуванні є поняття про перевірку й розрізнення несправностей. Розглянемо спочатку поняття щодо цифрових ОД, а потім поширимо їх на об'єкт з аналоговим КП.

Означення 3.1. Несправність $s_k \in S$ називається такою, що перевіряється, якщо $M_0 \cap M_k = \emptyset$. У прикладі табл. 3.2 до несправностей, що перевіряються, відносяться s_1 , s_2 і s_4 , тому що $M_0 \cap M_1 = \emptyset$, $M_0 \cap M_2 = \emptyset$ і $M_0 \cap M_4 = \emptyset$. Практично, це означає, що за наявності в ОД однієї з несправностей s_1 , s_2 чи s_4 значення КП w_1 на e_1 буде відрізнятися від його значення в справному ОД.

Означення 3.2. Несправність $s_k \in S$ називається такою, що не перевіряється, якщо $M_k \subseteq M_0$.

У нашому прикладі до неперевіраних відноситься несправність s_3 тому що $M_3 \subset M_0$.

Означення 3.3. Несправність $s_k \in S$ називається такою, що перевіряється умовно, якщо $M_0 \cap M_k \neq \emptyset$ і $M_k \not\subset M_0$.

Для несправності, що умовно перевіряється, результати вимірювань КП можуть у деяких випадках збігатися з можливими значеннями справного ОД, а в інших – ні. Так, якщо існують матриці

$$M_0 = \begin{vmatrix} 1 & x \\ x & 0 \end{vmatrix} \text{ и } M_k = \begin{vmatrix} x & 1 \\ x & 0 \end{vmatrix},$$

то несправність s_k буде такою, що перевіряється умовно. Якщо під час вимірювання w_1 на e_1 буде отримане значення 0, то можна знайти наявність несправності (тому що в справному ОД повинна бути 1). Однак для значення 1 на цьому КП у несправному ОД (що можливо) ми не зможемо знайти несправність.

Означення 3.4. Несправності s_i і s_j називаються помітними, якщо виконується умова $M_i \cap M_j = \emptyset$.

Для табл. 3.7 помітними є пари несправностей s_1 і s_3 , s_2 і s_3 , s_3 і s_4 .

Означення 3.5. Несправності s_i і s_j називаються нерозрізненими, якщо $M_i = M_j$.

Означення 3.6. Несправності s_i і s_j називаються умовно помітними, якщо $M_i \cap M_j \neq \emptyset$ і $M_i \neq M_j$.

Прикладами умовно помітних несправностей для табл. 3.7 є s_1 і s_2 , s_1 і s_4 , s_2 і s_4 .

За наявності умовно помітних несправностей СПН істотно залежить від результатів вимірювань КП і від того, яка з умовно помітних несправностей фактично є в ОД.

Нехай в ОД (див. табл. 3.7) є несправність s_4 і отримана

$$M_x = \begin{vmatrix} 0 & 0 & 1 \\ 1 & 1 & 1 \\ 0 & 1 & 1 \end{vmatrix}.$$

Тоді в СПН потраплять s_1, s_2 і s_4 . Якщо ж

$$M_x = \begin{vmatrix} 0 & 0 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{vmatrix},$$

то в СПН увійдуть несправності s_1 і s_4 .

Нижче в табл. 3.8 і 3.9 наведені можливі комбінації значень елементів матриць і відповідні їм умови перевірки чи відмітні проявлення несправностей.

При цьому несправність є такою, що перевіряється (несправність помітна), якщо в матрицях присутня хоча б одна із зазначених у таблиці комбінацій; і такою, що не перевіряється (невідмітні) – якщо на всіх наборах значення як у рядку „неперевірені” („невідмітні”). Якщо хоча б одне значення з рядка „перевірені умовно” („умовно помітні”), а інші з цих же рядків і, можливо, рядків „неперевірені” („невідмітні”), то несправність перевірена умовно (несправності умовно помітні).

Таблиця 3.8

M_o	M_k	Перевіреність несправностей
0 1	1 0	Перевірена
0 1	x x	Умовно перевірена
0 1 x x x	0 1 x 0 1	неперевірена

Таблиця 3.9

M_i	M_j	Розрізнення несправностей
0 1	1 0	помітні
0 1 x x	x x 0 1	умовно помітні

Розглянуті раніше поняття перевірки й розрізнення несправностей можуть бути поширені й на випадок аналогових КП, коли можливі значення КП задані інтервалами, а також на тестування окремих компонентів при декомпозиційному поданні структур цифрових схем. При цьому складність (тестів) сформованих фрагментів визначається глибиною

пошуку несправностей.

У табл. 3.10 показані умови перевірки для аналогового КП, де через a_o і b_o , a_k і b_k позначені нижня й верхня границі інтервалу можливих значень для справних ОД і з несправністю s_k , відповідно.

У табл. 3.11 для аналогових КП показані результати $\cap$ -операції й умови розрізнення несправностей.

Таблиця 3.10

Номер пункту	Співвідношення інтервалів	Перевіреність несправності
1	$a_o \quad b_o \quad a_k \quad b_k$	перевірена
2	а) $a_o \quad a_k \quad b_k \quad b_o$ б) $a_o = a_k \quad b_o = b_k$	неперевірена
3	а) $a_o \quad b_o \quad a_k \quad b_k$ б) $a_k \quad a_o \quad b_o \quad b_k$	умовно перевірена

Таблиця 3.11

Співвідношення інтервалів	Результат операції	Розрізнення несправностей
1 $a_i \quad b_i \quad a_j \quad b_j$	$\emptyset$	Помітні
2 $a_i = b_j \quad b_i = b_j$	$a_i = b_j \quad b_i = b_j$	Непомітні
3 а) $a_i \quad b_i \quad a_j \quad b_j$ б) $a_i \quad a_j \quad b_j \quad b_i$	а) $a_j \quad b_i$ б) $a_j \quad b_j$	Умовно помітні

Питання для самостійної роботи

1. Що таке таблиця функцій несправностей?
2. Поняття таблиці несправностей.
3. Методи діагностування пристроїв.
4. Властивості таблиці функцій несправностей.
5. Особливості кодування станів аналогових схем.
6. Особливості подання діагностичної інформації цифрових схем.
7. Які види несправностей виробництва існують?

4 МЕТОДИ ПОБУДОВИ ТЕСТІВ

4.1 Основні поняття

Послідовність сигналів, яку подають на входи ОД у процесі діагностування, називають **тестом** (*test*).

Як уже відзначалося, діагностування в часі можна розбити на ряд інтервалів (перевірок), кожному з яких відповідає деякий тестовий вплив (вхідний набір) і результат вимірювань.

Нехай E – множина усіх можливих послідовностей вхідних наборів, кожен з яких можна подати на ОД у процесі діагностування; $S = \{s_1, \dots, s_r\}$ – множина припустимих несправностей. Позначимо $M_i(E)$ і $M_i(T)$ – матриці ТФН i -го технічного стану ($i = 0, 1, \dots, r$) для деяких послідовностей E і T .

Означення 4.1. Послідовність $T \subseteq E$ називається **тестом контролю** (*test of control*), якщо для несправності $s_k \in S$, для якої $M_0(E) \cap M_k(E) = \emptyset$, виконується умова: $M_0(T) \cap M_k(T) = \emptyset$.

Іншими словами, тест контролю забезпечує перевірку всіх несправностей, що можуть бути перевірені.

Означення 4.2. Послідовність $T \subseteq E$ називається **діагностичним тестом** (*diagnostic test*), якщо для будь-якої пари s_i, s_j несправностей, для якої $M_i(E) \cap M_j(E) = \emptyset$, виконується умова: $M_i(T) \cap M_j(T) = \emptyset$.

Іншими словами, діагностичний тест – це тест, на якому помітна максимально можлива кількість пар несправностей.

Очевидно, що властивості означень 4.1 і 4.2 можуть виконуватися для декількох тестів, що мають різну надлишковість й довжину.

Означення 4.3. Тест контролю (діагностичний) T називають **тупиковим** (*deadlock test*), якщо будь-який тест $T' \subset T$ не є тестом контролю.

Очевидно, що під час проведення діагностування бажано мати тести як можна меншої довжини. Це скорочує час діагностування й обсяг необхідного інформаційного забезпечення.

Задача побудови тесту одна з головних і найбільш складних у технічній діагностиці. Як правило, сучасні системи автоматизації проектування електронних пристроїв мають спеціальні підсистеми побудови тестів.

Процес обчислення тестів складається з таких етапів:

- визначення списку припустимих несправностей;
- обчислення тестового набору для чергової несправності зі списку;
- моделювання схеми на тестовому наборі для виявлення підмножин несправностей, що виникають;
- визначення повноти перевірки схеми на побудованому тесті.

Розрізняють методи випадкового й детермінованого формування

тестів. У наш час методи випадкового вибору тестових наборів практично не використовуються.

У зв'язку з високою складністю й трудомісткістю процесу побудови тестів широко застосовуються інтерактивні системи побудови тестів, що припускають активну участь людини в цьому процесі.

Під час вивчення методології побудови тестів як ОД виберемо цифрові об'єкти, тому що в теорії технічного діагностування найбільш глибоко пророблені задачі побудови тестів для цифрових схем (*digital circuit*).

З усієї різноманітності методів детермінованої генерації тесту (не використовується методика випадкового вибору тестових наборів) розглянемо основні: з використанням ТН, метод активізації одновимірного шляху, *d*-алгоритм, метод булевої похідної, метод ЕНФ. Останні чотири методи розглядаються для комбінаційних схем.

Зауважимо, що для схем із мікропроцесорами отримали розвиток спеціальні підходи й методи, що будуть розглянуті пізніше.

4.2 Отримання тупикових тестів із використанням таблиць несправностей

Першими роботами, від яких власне і ведеться відлік утворення технічного діагностування як самостійного наукового напрямку, є дослідження з отримання тупикових і мінімальних тестів для релейно-контактних схем.

Ці задачі зважувалися із застосуванням двійкової ТН, у якій усі стовпці різні (однакові стовпці поєднувалися в один).

Неважко помітити, що тоді тесту контролю відповідає сукупність рядків ТН, у яких у кожному стовпці є хоча б одна одиниця, а діагностичному тесту – сукупність рядків, на яких будь-яка пара стовпців хоча б в одному з цих рядків має різні значення.

Запропонований загальний підхід до визначення тупикових і мінімальних тестів полягав у нижчеописаному методі.

Нехай ТН містить r стовпців, причому i -ий стовпець відповідає i -ій несправності.

1. Для кожного стовпця визначаємо множину рядків L_i ($i = 1, \dots, r$), у яких у i -ому стовпці є 1.

2. Розглядаючи позначення рядків як деякі логічні змінні, складаємо логічні вирази, $\sum_i$, де $\sum_i$ – логічна сума змінних, відповідних рядкам із L_i .

3. Складаємо логічний вираз

$$\prod_{i=1}^r \sum_i$$

4. Отриманий вираз із застосуванням операцій алгебри логіки

приводимо до виразу $\Sigma\Pi$ (тобто до диз'юнктивної форми). При цьому зі змінними виконуються перетворення вигляду:

$$A \vee A = A; A \vee AB = A; (A \vee B)(A \vee C) = A \vee BC.$$

Змінні, що входять в одну кон'юнкцію результуючого виразу, утворюють тупиковий тест. Кон'юнкції з найменшим числом літер визначають мінімальні тупикові тести.

Розглянемо ТН, подану в табл. 4.1.

Таблица 4.1.

Наборы	Номери несправностей					
	1	2	3	4	5	6
a	1	1				
b	1		1		1	
c	1			1		
d	1		1			1
e		1				
f		1			1	
g			1	1		
h			1			1

Логічні суми $\sum_i$ для кожного стовпця табл. 4.1 дорівнюють:

$$\Sigma_1 = a \vee b \vee c \vee d;$$

$$\Sigma_2 = a \vee e \vee f;$$

$$\Sigma_3 = b \vee d \vee g \vee h;$$

$$\Sigma_4 = c \vee g;$$

$$\Sigma_5 = b \vee f;$$

$$\Sigma_6 = d \vee h.$$

Їхній логічний добуток

$$\Sigma\Pi = (a \vee b \vee c \vee d)(a \vee e \vee f)(b \vee d \vee g \vee h)(c \vee g)(b \vee f)(d \vee h).$$

Після розкриття дужок і перетворень отримаємо:

$$\Sigma\Pi = dcf \vee dfg \vee cfh \vee afg h \vee bfg h \vee abcd \vee abd g \vee abch \vee abgh \vee bcde \\ \vee bdeg \vee bce h \vee beg h.$$

Кожна кон'юнкція визначає тупиковий тест. Кон'юнкції dcf , afg і cfh визначають мінімальні тупикові тести.

Аналогічна методика може використовуватися для визначення за ТН і тупиковими діагностичними тестами.

Для цього попередньо треба перетворити ТН у таблицю, у якій стовпці відповідають усім можливим парам несправностей з вихідної ТН. У клітинках стовпця проставляється результат порівняння за *mod2* значень із стовпців відповідної пари несправностей. Результат такого перетворення для табл. 4.1 поданий у табл. 4.2. Будь-яка сукупність рядків, що покриває одиницями всі стовпці табл. 4.2, є діагностичним тестом. Тому, застосувавши вищевикладений метод, отримаємо вираз $\Sigma \Pi$, кожна кон'юнкція якого визначає тупиковий діагностичний тест.

Вихідна ТН може містити кілька стовпців (за числом КП) для кожної несправності. Однак для розглянутої задачі її легко привести до ТН з одним стовпцем для кожної несправності. У рядку стовпця така ТН містить „1”, якщо дана несправність у вихідної ТН містить „1” хоча б в одному стовпці цього ж рядка.

Таблиця 4.2

Набори	Пари несправностей														
	1,2	1,3	1,4	1,5	1,6	2,3	2,4	2,5	2,6	3,4	3,5	3,6	4,5	4,6	5,6
<i>a</i>		1	1	1	1	1	1	1	1						
<i>b</i>	1		1		1	1		1		1		1	1		1
<i>c</i>	1	1		1	1		1			1			1	1	
<i>d</i>	1		1	1		1			1	1	1			1	1
<i>e</i>	1					1	1	1	1						
<i>f</i>	1			1		1	1		1		1		1		1
<i>g</i>		1	1			1	1				1	1	1	1	
<i>h</i>		1			1	1			1	1	1			1	1

Процес визначення всіх тупикових тестів є трудомістким навіть для невеликих таблиць. У ряді випадків може бути поставлена задача отримання тільки одного тупикового чи мінімального тесту.

Розглянемо один із методів її розв'язання. Цей метод припускає можливість зменшення розміру таблиці, що використовується для визначення тесту. Рядки й стовпці ТН видаляються за такими правилами.

1. З таблиці видаляються всі рядки, що поглинаються. Рядок називається таким, що поглинається, якщо він покриває одиницями стовпці, що покриваються хоча б одним іншим рядком.

2. З таблиці видаляються всі поглинальні стовпці. Стовпець називається поглинальним, якщо хоча б один інший стовець не покриває інших рядків, крім тих, які покриваються даним стовпцем.

3. Якщо *k*-ий рядок включений у тест, то вибір інших рядків може виконуватися за таблицею, отриманою з вихідної, шляхом видалення *k*-го рядка й стовпців, що він покриває.

Розглянемо використання цих правил для визначення тупикового

тесту за ТН (табл. 4.1).

Рядок e поглинається рядками a і f , стовпець 3 поглинає стовпець 6. У результаті застосування правил 1 і 2 отримуємо табл. 4.3. Тепер виділимо в табл. 4.3 стовпці, що містять найменше число одиниць. Такими є стовпці 2, 4-6. Виберемо стовпець 2. Він має одиницю в рядках a і f .

Принаймні один з цих рядків повинен увійти в тупиковий тест. Припустимо, що це рядок a . Застосовуючи правило 3, маємо табл. 4.4.

Таблиця 4.3

Набори	Номери несправностей				
	1	2	4	5	6
a	1	1			
b	1			1	
c	1		1		
d	1				1
f		1		1	
g			1		
h					1

Таблиця 4.4

Набір	Номери несправностей		
	4	5	6
b		1	
c	1		
d			1
f		1	
g	1		
h			1

Після видалення рядків, що поглинаються f , g і h , однозначно отримаємо тест $T = \{a, b, c, d\}$, що є тупиковим. Неважко помітити, що за допомогою розглянутого способу ми в загальному випадку отримаємо тупиковий тест, що лише випадково може виявитися одним із мінімальних. Якщо розглянути всі можливі варіанти видалення рядків і стовпців, то можна отримати всі тупикові тести, включаючи мінімальні.

Досліджуємо, наприклад, варіант включення в тест рядка f . Після видалення з табл. 4.3 стовпців, що покриваються рядком f , маємо табл. 4.5.

Таблиця 4.5

Набір	Номери несправностей		
	1	4	6
a	1		
b	1		
c	1	1	
d	1		1
g		1	
h			1

У результаті поглинання рядків a , b , g рядком c і рядка h рядком d однозначно отримаємо тест $T = \{c, d, f\}$. Він коротший попереднього і для даного прикладу є мінімальним.

Наближені методи мінімізації ТН, як правило, являють собою ітераційні процедури вибору рядків. При цьому на кожному кроці вибирається „найкращий” рядок відповідно до визначеного критерію. Ці

критерії можуть бути різними.

Наприклад, можна на кожному кроці вибирати набір, що забезпечує перевірку максимального числа ще неперевіраних несправностей. Інший спосіб припускає на кожному кроці визначення стовпця, що містить найменше число одиниць. Якщо стовець містить одну одиницю, то рядок з одиницею безумовно включається в тест. Якщо кілька одиниць, то в тест включається рядок із найбільшим числом одиниць.

4.3 Метод активізації одновимірного шляху (*activation of way*)

Цей метод є одним з історично перших структурних підходів до побудови тестів. Основна ідея методу полягає в побудові шляху від місця несправності, наприклад, від деякого елемента D_i через послідовність деяких елементів $D_2, \dots, D_N$ до одного із зовнішніх контрольованих виходів об'єкта. Вхідні сигнали елементів $D_2, \dots, D_N$ вибираються таким чином, щоб за значенням сигналу на обраному зовнішньому виході можна було судити про стан елемента D_i .

При цьому на входи несправного елемента D_i необхідно подати сигнали, для яких несправність виявляється на його виході. Створюваний таким чином шлях називають активізованим, що і визначило назву методу. Нехай у цифровій схемі рис. 4.1 є несправність, еквівалентна фіксації виходу елемента $D1$ у значенні лог. „0”. Щоб активізувати шлях від $D1$ до виходу f треба подати $c = 0$ і $d = 0$. Для виявлення несправності на виході елемента $D1$ треба подати $a = b = 1$.

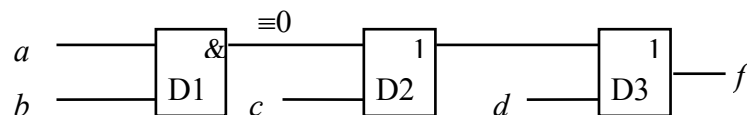


Рисунок 4.1

Процедури формування тестового впливу для перевірки деякої несправності можна сформулювати у вигляді таких операцій.

1. Визначаємо умову, за якої задана несправність виявляється в місці її виникнення.

2. Вибираємо послідовність елементів (шлях), через які несправність буде транспортуватися до контрольованого виходу.

3. Визначаємо умову активності обраного шляху. При цьому для кожного елемента шляху задаємо вхідні сигнали таким чином, щоб його вихід залежав від вихідного сигналу попереднього елемента шляху.

4. Визначаємо комбінацію значень вхідних сигналів схеми, для яких несправність виявляється в місці її виникнення і транспортується на контрольований вихід схеми.

Пункти 1-3 наведеного алгоритму часто називають прямою фазою

методу активізації одновимірного шляху, а п. 4 – оберненою фазою. Щоб побудувати тест для пристрою в цілому, даний алгоритм застосовується послідовно для кожної несправності з множини припустимих. Тест пристрою являє собою послідовність тестових наборів, отриманих для кожної несправності.

На рис. 4.2 показані значення сигналів на лініях схеми в результаті виконання розглянутого алгоритму для несправності „лінія $i = 0$ “. У процесі виконання „прямой фази“ алгоритму лініям присвоюються значення: $a = 1, b = 1, k = 0, e = 1$. У „оберненій фазі“ алгоритму треба визначити значення c і d , для яких $k=0$. Це значення: $c = 0, d = 0$ (можна вибрати й іншу комбінацію значень, що забезпечують $k = 0$).

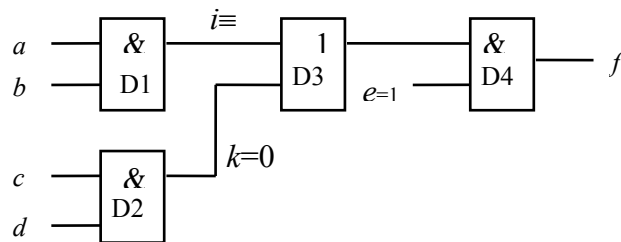


Рисунок 4.2

Згідно з цими значеннями задану несправність перевіряє тестовий вектор

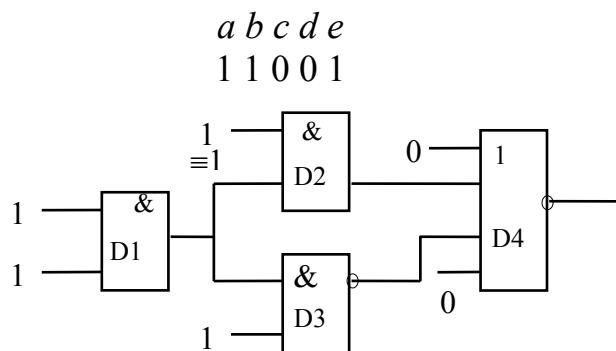


Рисунок 4.3

Метод простий і зручний для ручного використання, однак, можливі несправності, для перевірки яких необхідно активізувати кілька шляхів. Звичайно – це наслідок наявності розгалужень, що сходяться.

На рис. 4.3 наведена схема, у якій для перевірки несправності константа „1” на виході елемента D1 необхідно активізувати два шляхи: через елементи D2, D4 і через елементи D3, D4.

Найбільш популярною формальною реалізацією структурного підходу до побудови тестів, для якої забезпечується активізація множини шляхів, є d -алгоритм, який є основою синтезу програм тестування багатьох

цифрових схем.

4.4 *D* - алгоритм синтезу тестів (*synthesis of tests*)

Загальне розв'язання задачі побудови тесту на основі ідеї активізації шляху найбільш вдало втілене в запропонованому Ротом *d*-алгоритмі. В основі його лежать поняття логічних кубів різного вигляду і правила дії над кубами, що робить зручним реалізацію алгоритму на ЕОМ. Під логічним кубом розуміється вектор розмірністю N , кожна координата якого має одне з п'яти значень: 0, 1, x , d , d^* .

Тут 0 і 1 – звичайні булеві значення, x – символ невизначеного чи байдужного значення; більш точно його зміст, так само, як зміст символів d і d^* , стане ясний з подальшого.

Над парою логічних кубів $A = (a_1, a_2, \dots, a_n)$ і $B = (b_1, b_2, \dots, b_n)$ можна робити операцію перерізу, що виконується по кожній координаті за таким правилом:

$$a_i \cap b_i = \begin{cases} a_i, & \text{якщо } b_i = x \text{ чи } a_i = b_i, \\ b_i, & \text{якщо } a_i = x_i, \\ \text{невизначено в інших випадках, тобто дорівнює } \{\emptyset\} \end{cases}$$

Якщо хоча б для однієї координати результат перерізу не визначений, то і переріз кубів A і B вважається порожнім.

Кожному логічному елементу схеми відповідає три набори кубів елементу, що використовуються для побудови тестів: вироджені (сингулярні) куби, *d*-куби елементів і *d*-куби несправностей. Вироджені (сингулярні) куби дозволяють подати таблицю істинності елементу в скороченому вигляді. У цих кубах входам, що не впливають на значення виходу, присвоюється значення „ x ”. На рис. 4.4 для елементів І, АБО-НЕ, М2 показані їхні сингулярні куби. Для елемента М2 немає несуттєвих входів, тому його покриття цілком повторює повну таблицю істинності.

При цьому *d*-куби елементів дозволяють вказати ситуації, коли сигнал на деякому вході чи групі входів визначає значення виходу елементу. Для їхньої побудови можна використовувати пари вироджених кубів A і B , таких, що значення на вихідній координаті в A і B різні. Такій парі відповідає *d*-куб $G = (G_1, \dots, G_N)$, визначений у такий спосіб (операція *d*-перерізу):

Порівнюючи подібним чином кожен пару вироджених кубів, отримаємо множину *d*-кубів елементу. У кожному із них вихідна координата і принаймні одна з вхідних дорівнюють d або d^* . Наприклад, переріз перших двох сингулярних кубів елемента І (рис. 4.4 (а)) дасть *d*-куб

$$G_i = \begin{cases} d_i, & \text{якщо } a_i = 1 \text{ чи } b_i = 0, \\ d^*, & \text{якщо } a_i = 0 \text{ і } b_i = 1, \\ a_i \cap b_i, & \text{в інших випадках} \end{cases}$$

$$1111 \cap 0xx0 = d11d.$$

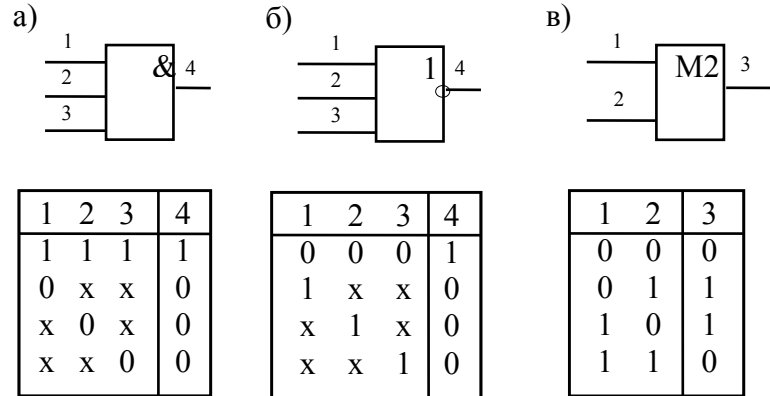


Рисунок 4.4

Отриманий куб показує, що при фіксації в „одиницях” другого й третього входів елементу сигнал на його виході визначається значенням на першому вході.

Це робить зручним використання d -кубів для побудови активізованого шляху в схемі.

d -куби, отримані в результаті перерізів сингулярних кубів, достатні для розв’язання задачі формування тестового впливу шляхом активізації одного шляху від несправного елемента до виходу схеми. Однак, у загальному випадку, необхідно мати всі можливі d -куби елементів, які можна отримати, якщо під час перерізу символи „х” замінити на 0 і 1.

Для елементів на рис. 4.4 це d -куби:

- а) $(1, 1, d, d), (1, d, 1, d), (d, 1, 1, d), (1, d, d, d),$
 $(d, 1, d, d), (d, d, 1, d), (d, d, d, d), (1, 1, d^*, d^*), (1, d^*, 1, d^*),$
 $(d^*, 1, 1, d^*), (1, d^*, d^*, d^*), (d^*, 1, d^*, d^*), (d^*, d^*, 1, d^*), (d^*, d^*, d^*, d^*);$
- б) $(0, 0, d, d^*), (0, d, 0, d^*), (d, 0, 0, d^*), (0, d, d, d^*),$
 $(d, 0, d, d^*), (d, d, 0, d^*), (d, d, d, d^*), (0, 0, d^*, d), (0, d^*, 0, d),$
 $(d^*, 0, 0, d), (0, d^*, d^*, d), (d^*, 0, d^*, d), (d^*, d^*, 0, d), (d^*, d^*, d^*, d);$
- в) $(0, d, d), (1, d, d^*), (d, 0, d), (d, 1, d^*), (0, d^*, d^*),$
 $(1, d^*, d), (d^*, 0, d^*), (d^*, 1, d).$

У d -кубі несправності координати, відповідні входам елементу, мають значення, для яких дана несправність спостерігається (іноді говорять виявляється) на виході елементу. Координата, відповідна виходу, дорівнює d , якщо у справному стані на виході елемента „1” і дорівнює d^* , якщо у справному стані на виході „0”. Для однієї несправності може

існувати кілька d -кубів несправності. Наприклад, „несправності $\equiv 0$ на лінії 1” елемента M2 (рис. 4.4в) відповідає два d -куби несправності: $(10d)$ і $(11d^*)$.

Нижче в табл. 4.6 показані d -куби несправностей константного типу елемента I, поданого на рис. 4.4 (а):

Таблиця 4.6

Несправність	d -куби несправностей
0 на лінії 1	1 1 1 d
0 на лінії 2	
0 на лінії 3	
0 на лінії 4	
1 на лінії 1	0 1 1 d^*
1 на лінії 2	1 0 1 d^*
1 на лінії 3	1 1 0 d^*
1 на лінії 4	0 x x d^*
	x 0 x d^*
	x x 0 d^*

З таблиці видно, що несправності типу „0” для всіх ліній мають той самий d -куб несправності, а для несправності „1 на лінії 4” існує три різних d -куби.

d -алгоритм припускає, що тестовий вплив (вхідний набір) визначається окремо для кожної несправності. Сукупність отриманих наборів утворить тест для всієї множини припустимих несправностей.

У d -алгоритмі можна виділити такі три основні операції побудови тестового набору для перевірки заданої несправності.

1. Вибирається d -куб заданої несправності.

2. Активізуються можливі шляхи від елемента з обраною несправністю до контрольованого виходу. При цьому застосовується операція перерізу d -куба несправності з d -кубами всіх елементів шляхів від несправності до виходу схеми (пряма фаза d -алгоритму).

3. Виконується переріз отриманого в п. 2 d -куба із сингулярними кубами інших елементів із метою забезпечення умов активізації, заданих цим d -кубом (обернена фаза d -алгоритму).

Приклад. Необхідно визначити тестовий вплив для несправності „ $\equiv 0$ ” на другому вході (лінія 8) елемента D3 схеми рис. 4.5.

Перш ніж почати виконання d -алгоритму варто підготувати вихідну

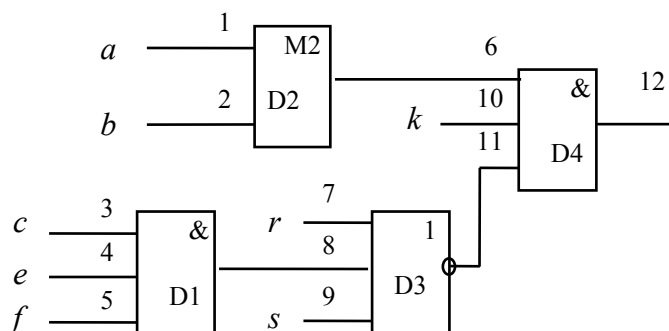


Рисунок 4.5

інформацію, що знадобиться під час його виконання. Це сингулярні і d -куби елементів, що були наведені раніше, а також d -куб заданої несправності.

Останній має вигляд (у верхньому рядку дані номери ліній):

$$\begin{array}{cccc} 7 & 8 & 9 & 11 \\ 0 & 1 & 0 & d^* \end{array}$$

Якщо для заданої несправності існує кілька d -кубів несправності, то спочатку можна вибрати кожен із них.

У розглянутій схемі пронумеровано 12 ліній. Зручно вести обчислення, подаючи куби у вигляді дванадцятирозрядних векторів. Після підготовки вихідної інформації можна перейти до операцій d -алгоритму.

1. d -куб несправності „= 0” на другому вході елемента D3 має вигляд (у верхньому рядку дані номери ліній):

$$\begin{array}{cccccccccccc} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 & 11 & 12 \\ CO = & x & x & x & x & x & x & 0 & 1 & 0 & x & d^* & x \end{array}$$

2. Від виходу D3 є тільки один шлях до виходу схеми (через елемент D4). Виконуємо переріз куба CO з d -кубом C1 елемента D4, що має символ d^* на третьому вході:

$$\begin{array}{cccccccccccc} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 & 11 & 12 \\ CO = & x & x & x & x & x & x & 0 & 1 & 0 & x & d^* & x \\ C1 = & x & x & x & x & x & 1 & x & x & 1 & d^* & d^* \\ \hline C2 = & x & x & x & x & x & 1 & 0 & 1 & 0 & 1 & d^* & d^* \end{array}$$

Поява в результуючому кубі символу d^* на вихідній координаті (тобто на лінії 12) свідчить про закінчення прямої фази d -алгоритму.

3. Обернена фаза d -алгоритму для розглянутого алгоритму буде складатися в послідовному перерізанні куба C2 із сингулярними кубами елементів D1 і D2. Із сингулярних кубів елемента D1 необхідно вибрати той, у якому на його виході значення 1, тому що в кубі C2 координата 8 визначена „= 1”.

$$\begin{array}{cccccccccccc} 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 & 11 & 12 \\ C2 = & x & x & x & x & x & 1 & 0 & 1 & 0 & 1 & d^* & d^* \\ C3 = & x & x & 1 & 1 & 1 & x & x & 1 & x & x & x & x \\ \hline C4 = & x & x & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & d^* & d^* \end{array}$$

Із сингулярних кубів елемента D2 варто вибрати той, у якому на виході значення 1, тому що в кубі C4 координата 6 має значення 1. Таких кубів декілька. Спочатку можна взяти кожен.

$$\begin{array}{cccccccccccccc}
& 1 & 2 & 3 & 4 & 5 & 6 & 7 & 8 & 9 & 10 & 11 & 12 \\
C4 = & x & x & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & d^* & d^* \\
C5 = & 0 & 1 & x & x & x & 1 & x & x & x & x & x & x
\end{array}$$

$$C6 = 0 \ 1 \ 1 \ 1 \ 1 \ 1 \ 0 \ 1 \ 0 \ 1 \ d^* \ d^*$$

В отриманому кубі С6 немає невизначених (тобто рівних „х”) координат. Тому виконання *d*-алгоритму закінчене.

На останньому кроці по координатах 1-5, 7, 9, 10 визначаємо вхідний набір, що перевіряє задану несправність:

$$\begin{array}{cccccccc}
a & b & c & e & f & r & s & k \\
0 & 1 & 1 & 1 & 1 & 0 & 0 & 1
\end{array}$$

Можливо, що під час виконання п. 2 чи п. 3 у результаті перерізу буде значення „порожньо”. Тоді варто взяти інший куб для перерізу (якщо такий існує). Якщо все-таки після перебору всіх кубів (у тому числі усіх варіантів *d*-кубів розглянутої несправності) не вдалося позбутися значення „порожньо”, то це означає, що дана несправність не може бути перевірена, тобто в схемі є надлишковість .

4.5 Побудова тесту за методом булевої похідної (*boole difference*)

Булевою похідною функції $f(x) = f(x_1, x_2, \dots, x_n)$ за x_i називається функція $df(x) / dx_i = f(x_1, x_2, \dots, x_i, \dots, x_n) \oplus f(x_1, x_2, \dots, \overline{x_i}, \dots, x_n)$, де $\oplus$ – сума за модулем 2.

Булева похідна може бути також обчислена і за такою формулою:

$$df(x) / dx_i = f(x_1, x_2, \dots, 0, \dots, x_n) \oplus f(x_1, x_2, \dots, 1, \dots, x_n)$$

Булева похідна визначає значення логічних змінних $x_1, \dots, x_n$ (крім x_i), для яких зміна стану x_i призводить до зміни значення функції $f(x)$. Тест для несправностей яких $x_i = 0$ ($x_i = 1$) визначає значення логічних змінних, для

$$x_i \cdot df(x) / dx_i = 1 \quad (\overline{x_i} \cdot df(x) / dx_i = 1)$$

Сказане можна поширити і на внутрішні змінні. Тест для несправностей $z = 0$ ($z = 1$) внутрішньої лінії схеми визначає значення логічних змінних, для яких

$$z \cdot df(x) / dz = 1 \quad (\overline{z} \cdot df(x) / dz = 1)$$

Таким чином, вхідний вплив для перевірки несправності в точці z

визначається в такий спосіб.

1. Складаємо функцію $f(x)$, у якій як змінна є z .
2. Визначаємо частинну булеву похідну $df(x)/dz$, приводимо отриманий вираз до диз'юнктивної форми (ДФ).
3. Вибираємо один із термів (наприклад, t), отриманий в п. 2 ДФ.
4. Несправність $z = 0$ перевіряється на впливі, при якому значення змінних $x_1, \dots, x_n$ забезпечують умову $z \cdot t = 1$.
5. Несправність $z = 1$ перевіряється на впливі, при якому значення змінних $x_1, \dots, x_n$ забезпечують умову $\bar{z} \cdot t = 1$.

Наведемо кілька прикладів обчислення тестів методом булевої похідної.

Приклад. Дано схему (рис. 4.6), що реалізує функцію $f(x) = x_1 x_2 \vee x_3$. Знайти тести несправностей $x_1 = 0$ і $x_1 = 1$.

Знайдемо булеву похідну $df(x)/dx_1$:

$$df(x)/dx_1 = (1 \cdot x_2 \vee x_3) \oplus (0 \cdot x_2 \vee x_3) = (x_2 \vee x_3) \oplus x_3 = (x_2 \vee x_3) \bar{x}_3 \vee (\bar{x}_2 \bar{x}_3) x_3 = x_2 \bar{x}_3$$

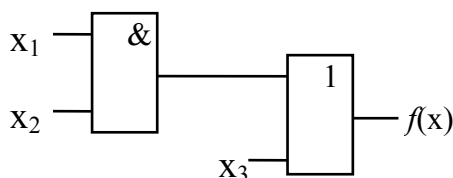


Рисунок 4.6

Тест для $x_1 = 0$ визначимо з умови $x_1 \cdot df(x)/dx_1 = 1$, тобто $x_1 x_2 \bar{x}_3 = 1$.

Отже, $x_1 = 1, x_2 = 1, x_3 = 0$.

Тест для $x_1 = 1$ визначимо з умови $\bar{x}_1 df(x)/dx_1 = 1$, тобто $\bar{x}_1 x_2 \bar{x}_3 = 1$

Отже, $x_1 = 0, x_2 = 1, x_3 = 0$.

Приклад. Для схеми рис. 4.7 знайти тестові набори для перевірки несправностей $x_2 = 0$ і $x_2 = 1$.

Схема реалізує функцію

$$f(x) = x_1 x_2 \vee x_1 \bar{x}_2.$$

Користуючись формулою для булевої похідної $df(x)/dx_2$, знаходимо її значення: $df(x)/dx_2 = (x_1 \cdot 1 \vee x_1 \cdot 0) \oplus (x_1 \cdot 0 \vee x_1 \cdot 1) = 0$.

Це означає, що $f(x)$ не залежить від x_2 , тобто несправності $x_2 = 0$ і $x_2 = 1$ є неперевіреними.

Приклад. Дано схему (рис. 4.8). Знайти тестовий набір для перевірки несправності $y_6 = 0$. Виразимо $f(x)$ через внутрішні змінні схеми:

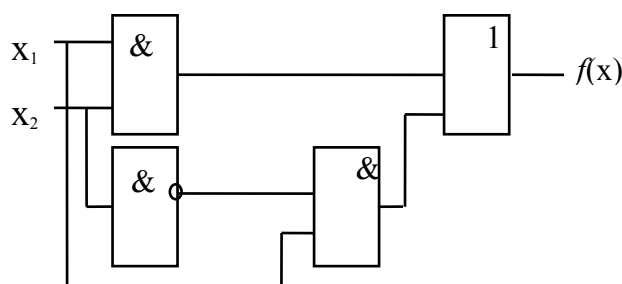


Рисунок 4.7

$$f(x) = \overline{y_5 \vee y_6}.$$

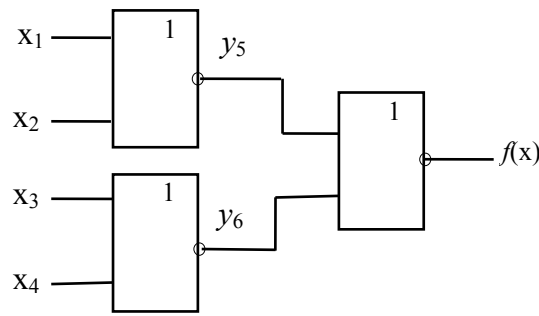


Рисунок 4.8

Знайдемо булеву похідну $df(x)/dy_6$:

$$df(x)/dy_6 = \overline{(y_5 \vee 0)} \oplus \overline{(y_5 \vee 1)} = \overline{y_5} \oplus 0 = \overline{y_5} = x_1 \vee x_2.$$

Тест для $y_6 = 0$ знайдемо з умови $y_6 \cdot df(x)/dy_6 = 1$

$$\overline{(x_3 \vee x_4)}(x_1 \vee x_2) = \overline{x_3} \overline{x_4}(x_1 \vee x_2) = x_1 \overline{x_3} \overline{x_4} \vee x_2 \overline{x_3} \overline{x_4} = 1.$$

Отже, тестом для розглянутої несправності є набір $x_1=1$, $x_2=1$, $x_3=0$ і $x_4=0$. Якщо від точки, що перевіряється, є кілька шляхів до контрольованого виходу, то похідна для даної точки визначається як добуток декількох похідних, число яких залежить від числа шляхів.

4.6 Побудова тесту за методом еквівалентної нормальної форми (method of equivalent normalized form)

Цей метод оснований на поданні булевої функції у вигляді еквівалентної нормальної форми (ЕНФ), що описує конкретну реалізацію схеми. ЕНФ відрізняється від ДФ тим, що її змінні відповідні не входам схеми, а всім можливим шляхам поширення сигналів.

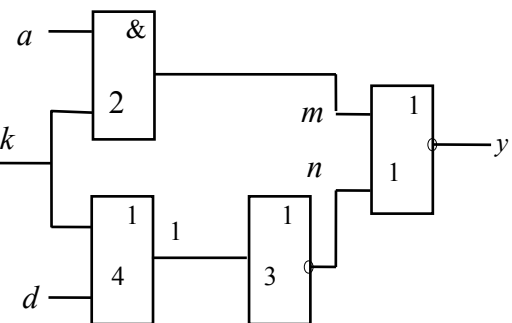


Рисунок 4.9

Еквівалентна нормальна форма, як і звичайна нормальна, може бути обчислена методом підстановки, із тією лише різницею, що надлишкові терми не виключаються, тому що вони характеризують конкретну реалізацію схеми. Так, для схеми на рис. 4.9, ЕНФ може бути отримана шляхом таких підстановок (процедура оберненої підстановки):

$$\begin{aligned}
y &= (\overline{m}\overline{n})_1; \\
y &= ((\overline{a} \vee \overline{k})_2(1)_3); \\
y &= ((\overline{a} \vee (\overline{b}\overline{c})_5)_2(k \vee d)_4)_3)_1; \\
y &= ((\overline{a} \vee (\overline{b}\overline{c})_5)_2(((b \vee c)_5 \vee d)_4)_3)_1;
\end{aligned}$$

розкривши дужки, маємо

$$y = \overline{a}_{21}\overline{b}_{5431} \vee \overline{a}_{21}\overline{c}_{5431} \vee \overline{a}_{21}\overline{d}_{431} \vee \overline{b}_{521}\overline{c}_{521}\overline{b}_{543} \vee \overline{b}_{521}\overline{c}_{521}\overline{c}_{5431} \vee \overline{b}_{52}\overline{c}_{521}\overline{d}_{431}.$$

Закодуємо послідовності елементів шляхів схеми в такий спосіб:

$$2,1 - 1; 5,2,1 - 2; 5,4,3,1 - 3; 4,3,1 - 4.$$

З урахуванням введених позначень запишемо

$$y = \overline{a}_1\overline{b}_3 \vee \overline{a}_1\overline{c}_3 \vee \overline{a}_1\overline{d}_4 \vee \overline{b}_2\overline{c}_2\overline{b}_3 \vee \overline{b}_2\overline{c}_2\overline{c}_3 \vee \overline{b}_2\overline{c}_2\overline{d}_4$$

Аргументами ЕНФ є літери ЕНФ. Число літер ЕНФ у загальному випадку більше числа вхідних змінних схеми, тому що та сама вхідна змінна може бути пов'язана з виходом схеми декількома шляхами.

Поряд з ЕНФ можна використовувати під час побудови тестів також обернену ЕНФ (ЗЕНФ). Обернена ЕНФ для схеми рис. 4.9 має вигляд:

$$\overline{y} = a_1b_2 \vee a_1c_2 \vee \overline{b}_3\overline{c}_3\overline{d}_4$$

Ідея побудови тесту несправності за ЕНФ (чи ЗЕНФ) оснований на описаному нижче. Для несправності константного типу функцію, реалізовану схемою, можна отримати з вихідної, зафіксувавши деякі літери в значеннях 0 і 1. Наприклад, функцію схеми при несправності „лінія $m = 1$ ” можна отримати з вихідної ЕНФ, зафіксувавши букви a_1 і b_2 у значенні 1, або букви a_1 і c_2 у значенні 1. Після підстановки цих значень у функцію справної схеми отримаємо функцію, реалізовану для заданої несправності: $y = 0$.

Очевидно, що з цього факту випливає можливість побудови тесту несправності шляхом визначення вхідного набору, що виявляє „фіксацію букв” ЕНФ заданою несправністю.

Оскільки ЕНФ являє собою суму логічних добутків, вона відповідає

гіпотетичній схемі декількох І-АБО. Кожній схемі І відповідає один терм ЕНФ. З такого подання ЕНФ стає очевидним, що для виявлення несправностей, пов'язаних із змінною (буквою) „ x_i ”, що входить у який-небудь терм ЕНФ, необхідне виконання таких умов:

- рівність нулю всіх термів, крім того, що утримує змінну x_i ;
- рівність одиниці всіх компонентів обраного терму, у який входить змінна x_i . Виконання цих умов забезпечує тотожна рівність $f(x) = x_i$ і, як наслідок, несправності, що змінюють значення даної змінної, змінюють і значення виходу схеми.

Тест, що перевіряє фіксацію всіх букв у значеннях 0 і 1 є тестом, що перевіряє всі несправності константного типу.

Методику побудови тесту за методом ЕНФ можна подати у вигляді таких операцій.

1. Пронумерувавши лінії схеми й елементи, будуюмо ЕНФ.
2. Вибираємо букву ЕНФ і терм із цією буквою.
3. Для перевірки букви на несправність типу 1(0) присвоюємо їй значення 0(1). Усім іншим буквам обраного терму присвоюємо значення так, щоб вони давали значення 1 в обраному термі.
4. В інших термах хоча б одній букві присвоюємо таке значення, щоб терм став рівним нулю. Якщо виявилось неможливим виконати цю умову для обраного терму, то повертаємося до п. 3 і беремо інший терм із розглянутою буквою.
5. Визначаємо значення змінних ЕНФ, відповідних входам схеми. Вони устанавлюються відповідно до призначених значень букв і задають вхідний набір для перевірки обраної в п. 2 букви.
6. Повторюємо п. 2-4 до тих пір поки не будуть розглянуті всі букви ЕНФ і їхньої фіксації.

Кожній букві відповідає група ліній і елементів схеми. Тому тестовий набір, що перевіряє букву фактично, перевіряє правильність проходження сигналу через відповідну групу ліній і елементів, а отже перевіряє деяку множину несправностей. Помітимо, що можливі ситуації, коли для перевірки несправності необхідно шукати набір, що перевіряє фіксацію деякої групи букв. Однак такі ситуації досить рідкісні.

Питання для самостійної роботи

1. Методи синтезу тестів.
2. Що таке мінімізація таблиці функцій несправностей?
3. Метод активізації шляхів.
4. Які недоліки програм тестування цифрових схем?

5 ОЦІНЮВАННЯ ЯКОСТІ ДІАГНОСТУВАННЯ

5.1 Основні критерії оцінювання

Під час організації процесів діагностування природно виникають питання оцінювання якості використовуваних тестів і діагностичних процедур. Найбільш важливими і часто використовуваними оцінками є: повнота контролю, глибина пошуку несправностей, ймовірність контролю.

ГОСТ 20911-89 дає такі означення цих критеріїв.

Повнота контролю (*control plenitude*) – характеристика, що визначає можливість виявлення відмов (несправностей) в об'єкті за обраним методом його діагностування (контролю).

Глибина пошуку місця несправностей (*depth of search*) – характеристика, що задається вказанням складової частини об'єкта з точністю, до якої визначається місце відмови (несправності).

Ймовірність контролю (*control probability*) – ступінь об'єктивної відповідності результатів діагностування (контролю) дійсному технічному стану об'єкта. Розглянемо, як отримують чисельні значення критеріїв.

5.2 Повнота контролю (m)

Повнота контролю – основний критерій оцінювання якості тестів, процедур контролю і тестової інформації, застосовуваних на практиці. Звичайно вона обчислюється у вигляді відсотка несправностей, що перевіряються, за формулою:

$$П_1 = [(G - G_1) / G] \cdot 100 \%,$$

де G – число всіх припустимих несправностей;

G_1 – число неперевічених несправностей.

Зі збільшенням складності ОД звичайно зростає число умовно перевірених несправностей. Причому їхній пошук – найбільш неприємна й складна проблема.

За наявності умовно перевірених несправностей для оцінювання повноти контролю доцільно додатково застосовувати ще дві формули:

$$П_2 = \{ [G - (G_1 + \sum_{k=1}^{G_2} m_k)] / G \} \cdot 100 \%,$$

$$П_3 = \{ [G - (G_1 + G_2)] / G \} \cdot 100 \%,$$

де G_2 – число умовно перевірених несправностей;

m_k – імовірність неперевірки k -ої несправності з числа перевірених умовно.

Фактично оцінки Π_1 і Π_3 дають верхню й нижню межі можливих значень повноти перевірки. Значення Π_2 ($\Pi_3 < \Pi_2 < \Pi_1$) визначається з урахуванням імовірностей неперевірки несправностей, що умовно перевіряються. Для великого числа умовно перевірних несправностей Π_2 може стати основною оцінкою.

Якщо є дані (наприклад, у вигляді ТФН) про поведінку справного ОД і з несправністю, то досить легко визначити число неперевірених і умовно перевірних несправностей, і обчислити Π_1 і Π_3 . Для обчислення Π_2 необхідно додатково вміти визначати значення m_k .

Розглянемо, як визначати значення m_k для цифрових і аналогових КП. При цьому будемо вважати значення КП випадковими величинами, тому що нам невідомі технічний стан ОД і точні значення характеристик його елементів.

Нехай на ОД подається послідовність $E = e_1, \dots, e_n$ тестових наборів, де $S = \{S_1, \dots, S_r\}$ – множина припустимих несправностей, $E = \{e_1, \dots, e_m\}$ – множина КП.

Розрахунок m_{ka} для аналогових показників

У процесі діагностування результат кожного вимірювання порівнюється з відповідним допуском. Якщо хоча б один із результатів вимірювань знаходиться поза межами заданого для нього допуску, то ОД вважаємо несправним.

У різних екземплярів того самого пристрою елементи мають деяке розходження в характеристиках, що є наслідком технологічного розкиду при їхньому виготовленні. Тому аналогові сигнали і відповідно аналогові КП, характеризуються деяким полем розсіювання (інтервалом значень). Значення нижньої й верхньої меж такого інтервалу j -го КП на i -ій перевірці для справного пристрою позначимо a_0^{ij} і b_0^{ij} , для пристрою з несправністю S_k – a_k^{ij} і b_k^{ij} . Очевидно, що поле допуску для перевірки e_i і КП e_j повинне включати принаймні частину інтервалу $[a_0^{ij}, b_0^{ij}]$.

Надалі для визначеності будемо вважати, що нижня й верхня межі допуску на наборі e_i для КП e_j рівні a_0^{ij} і b_0^{ij} .

Очевидно, для перевірної і неперевірної несправності $m_k = 0$ і $m_k = 1$, відповідно. Для умовно перевірної несправності $0 < m_k < 1$.

Спочатку припустимо, що в процесі контролю вимірюється тільки один КП e_j і тільки на одній перевірці e_i . Тоді для несправності S_k , що умовно перевіряється,

$$m_{ka}^{ij} = m_{ka} = \int_a^b f_k^i(e_j) de_j,$$

де $f_k^i(e_j)$ – функція щільності імовірності значень $e_j \in E$ на перевірці $e_i \in E$ за наявності несправності $s_k \in S$; a і b – нижня й верхня межі області загальних значень для справного (s_0) і несправного (s_k) пристроїв.

Інтеграл у формулі береться по області значень, що є загальними для справного й несправного технічних станів. Фактично, значення m_k є імовірність того, що за наявності в об'єкті контролю несправності s_k результат вимірювання потрапить в інтервал $[a, b]$.

Наприклад, нехай межі інтервалів припустимих значень для s_0 і s_k такі, як показано на рис. 5.1.

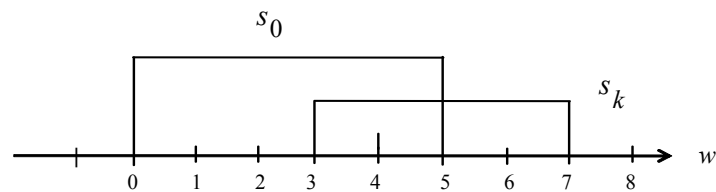


Рисунок. 5.1

$$\text{Тоді, маємо } m_k = \int_3^5 f_k^i(w_j) dw_j.$$

Нехай тепер виконується кілька перевірок і вимірюється декілька КП. Якщо припустити, що значення КП не корельовані, то

$$m_{ka} = \prod_{i=j=1}^{i=n, j=m} m_{ka}^{ij}.$$

Отже, отримаємо

$$\Pi_2 = \left\{ \left[G - \left(G_1 + \sum_{k=1}^{G_2} \prod_{i=j=1}^{i=n, j=m} m_{ka}^{ij} \right) \right] / G \right\} \cdot 100 \%,$$

де k відповідає k -ій несправності з числа умовно перевірених.

У практичних розрахунках може виявитися зручним організувати обчислення за формулою:

$$\Pi_2 = \left\{ \left(G - \sum_{k=1}^G \prod_{i=j=1}^{i=n, j=m} m_{ka}^{ij} \right) / G \right\} \cdot 100 \%.$$

Визначення функції $f_k^i(e_j)$, як правило, пов'язане зі значними труднощами. Обчислення m_k значно спрощуються, якщо допустити, що для $f_k^i(e_j)$ мають місце рівномірний чи нормальний закон розподілу. Так, для рівномірного закону значення m_k^{ij} є відношення довжини інтервалу

значень, загальних для технічних станів s_0 і s_k , до довжини інтервалу поля розсіювання в s_k . Припустимо, що співвідношення полів розсіювання такі, як на рис. 5.1.

$$\text{Тоді } m_{ka}^{ij} = (b_0^{ij} - a_k^{ij}) / (b_k^{ij} - a_k^{ij}) = (5 - 3) / (7 - 1) = 1/2.$$

Проілюструємо запропонований спосіб оцінювання повноти контролю на прикладі, поданому в табл. 5.1. Для цього прикладу $E = \{e_1, e_2\}$, $W = \{w_1, w_2\}$ і $S = \{s_1, s_2, s_3\}$. Інтервали $[a_0^{ij}, b_0^{ij}]$ і $[a_k^{ij}, b_k^{ij}]$ дані в підтаблицях (M_0 визначає інтервали значень КП для s_0 ; M_k – для $s_k \in S$). Інтервали загальних значень для справного і кожного несправного технічного стану показані в табл. 5.2 (у підтаблиці T_k зіставлена пара s_0, s_k технічних станів).

Таблиця 5.1

Перевірки	M_0		M_1		M_2		M_3	
	w_1	w_2	w_1	w_2	w_1	w_2	w_1	w_2
e_1	[1,4]	[0,5]	[1,5]	[2,4]	[1,4]	[1,3]	[1,4]	[2,3]
e_2	[3,7]	[1,4]	[1,4]	[3,6]	[3,6]	[2,4]	[3,7]	[2,8]

Таблиця 5.2

Перевірки	T_1		T_2		T_3	
	w_1	w_2	w_1	w_2	w_1	w_2
e_1	[1,4]	[2,4]	[1,4]	[1,3]	[1,4]	[2,3]
e_2	[3,4]	[3,4]	[3,6]	[2,4]	[3,7]	[2,4]

Для спрощення обчислень приймемо гіпотезу про рівномірний розподіл значень КП. Тоді отримаємо

$$\begin{aligned} m_1^{11} &= (4-1)/(5-1)=3/4 & m_2^{11} &= 1 & m_3^{11} &= 1 \\ m_1^{12} &= 1 & m_2^{12} &= 1 & m_3^{12} &= 1 \\ m_1^{21} &= 1/3 & m_2^{21} &= 1 & m_3^{21} &= 1 \\ m_1^{22} &= 1/3 & m_2^{22} &= 1 & m_3^{22} &= 1/3. \end{aligned}$$

Звідси

$$\begin{aligned} m_1 &= \prod_{i=j=1}^{i=j=2} m_1^{ij} = 3/4 \cdot 1 \cdot 1/3 \cdot 1/3 = 1/12; \\ m_2 &= 1 \cdot 1 \cdot 1 \cdot 1 = 1; \\ m_3 &= 1 \cdot 1 \cdot 1 \cdot 1/3 = 1/3. \end{aligned}$$

Аналізуючи отримані значення, неважко встановити, що несправність s_2 відноситься до числа неперевіраних, а s_1 і s_3 – до умовно перевірених.

Таким чином, у розглянутому випадку $G = 3$, $G_1 = 1$, $G_2 = 2$.
Отже,

$$P_3 = \{[3 - (1 + 2)] / 3\} \cdot 100 \% = 0 \%;$$

$$P_1 = [(3 - 1) / 3] \cdot 100 \% \approx 67 \%.$$

Помітимо, що даний приклад ілюструє ситуацію, коли оцінки P_1 і P_3 малоінформативні. Так, якщо включення нових перевірок у послідовність E чи зміна складу W позначиться тільки на ступені перерізу полів розсіювання в технічних станах s_0 і s_k , то оцінки P_1 і P_3 залишаться незмінними.

Використовуючи раніше обчислені значення m_k , визначимо значення

$$P_2 = \{[G - (1 + \sum m_{ka})] / G\} \cdot 100 \% = \{[3 - (1 + 5/12)] / 3\} \cdot 100 \% \approx 53 \%.$$

Розрахунок m_{ki} для цифрових показників

Сформулюємо правила обчислення m_{ki} для цифрових КП при таких допущеннях:

- а) усі несправності з S рівноймовірні;
- б) у ТФН можливі значення з алфавіту $\{0, 1, x\}$;
- в) якщо матриця M_0 чи M_k ($k = 1, \dots, r$) має h символів x , то всі 2^h можливі двійкові варіанти результатів рівноймовірні.

Позначимо через $|M_k|$ – число можливих двійкових матриць, одержуваних із M_k шляхом фіксації символів „ x ” у значеннях 0 і 1. Очевидно $|M_k| = 2^h$. Тоді імовірність того, що матриця вимірювань M_x буде дорівнювати деякій двійковій матриці, яку можна отримати з M_k , дорівнює $1/|M_k|$.

Матриця $Z = M_0 \cap M_k$ визначає всі можливі варіанти матриць вимірювань M_x , для яких несправність s_k не перевіряється.

З урахуванням усього вищевикладеного ймовірність неперевірки несправності s_k можна записати у вигляді :

$$m_{ki} = |M_0 \cap M_k| / |M_k|,$$

де $|M_0 \cap M_k|$ – число різних варіантів двійкових матриць, які можна отримати з матриці $Z = M_0 \cap M_k$ шляхом фіксації символів „ x ” у матриці зі значеннями 0 і 1.

Наприклад, визначимо значення m_k , якщо задані матриці

$$M_o = \begin{vmatrix} 0 & 1 & x \\ x & 0 & 1 \\ 1 & 1 & 0 \end{vmatrix} \quad \text{і} \quad M_k = \begin{vmatrix} x & 1 & x \\ x & 0 & 1 \\ 1 & 1 & x \end{vmatrix}.$$

Тоді отримаємо результат перерізу двійкових матриць M_o і M_k , які аналізуються, при рівноймовірних умовах існування несправностей в цифрових схемах

$$M_o \cap M_k = \begin{vmatrix} 0 & 1 & x \\ x & 0 & 1 \\ 1 & 1 & 0 \end{vmatrix}.$$

Тому що $|M_k| = 2^4 = 16$ і $|M_o \cap M_k| = 2^2 = 4$, а також маємо

$$m_{ku} = |M_o \cap M_k| / |M_k| = 4/16 = 1/4.$$

Об'єкт діагностування може мати одночасно цифрові й аналогові КП. Тоді впливає окремо, з вищенаведених формул, можливість підрахувати для кожної $s_k \in S$ імовірність неперевірки m_{ku} для цифрових КП і m_{ka} – для аналогових КП, а потім обчислити підсумкову імовірність як $m_k = m_{ku}' \cdot m_{ka}''$. Далі під час обчислення Π_2 використовувати отримані підсумкові ймовірності.

5.3 Глибина діагностування (λ) несправностей (*depth of diagnosing*)

Для чисельної оцінки глибини пошуку несправностей, яку можна отримати під час діагностування, застосовуються різні формули.

Розглянемо три оцінки, що відбивають різні стратегії ремонту

$$R = \sum_{j=1}^r p_j \mu_j - \text{роздільна здатність діагностування.}$$

$$N(I) = \sum_{j=1}^r p_j \gamma_j - \text{ризик оператора.}$$

$$H = \sum_{j=1}^r p_j \log_2 \mu_j - \text{ентропійний показник.}$$

У наведених формулах p_j – імовірність несправності $s_j \in S$ ($j = 1, \dots, r$); μ_j – середнє число несправностей у СПН за наявності несправності s_j ; i – задана послідовність аналізу несправностей у СПН; γ_j – середнє число несправностей, аналізованих у СПН до несправності s_j .

Загальним для всіх аналізованих критеріїв є те, що зі зменшенням їхніх значень збільшується глибина пошуку несправності. Це означає, що з

множини аналізованих варіантів оптимальним є той, для якого отримане мінімальне значення. Процеси діагностування й ремонту об'єктів на практиці можуть здійснюватися по-різному. Обмежимося розглядом двох найбільш розповсюджених способів реалізації цих процесів. Перший з них полягає у визначенні СПН і заміні всіх компонентів, пов'язаних із несправностями з СПН. Помітимо, що деякі із замінних компонентів можуть бути справними, наприклад, у силу нерозрізненості чи несправностей через недосконалість тесту. При цьому, мабуть, трудомісткість і економічність такого способу визначається потужністю СПН. Неважко помітити, що даний спосіб цілком узгоджується з критерієм R . Дійсно, роздільна здатність діагностування чисельно дорівнює середньому числу несправностей в одному СПН, і, отже, оптимізація за критерієм R веде до зменшення числа встановлюваних у процесі діагностування дефектних компонентів об'єкта, що усуваються в процесі ремонту.

Зміст критеріїв досить простий. Значення R , названого роздільною здатністю діагностування, чисельно дорівнює середньому числу несправностей в одному СПН і знаходиться в межах від 1 (усі несправності помітні) до r (усі несправності нерозрізнені). Цей критерій відповідає такій технології ремонту, коли після формування СПН замінюються всі підозрювані на несправність компоненти. Значення критерію $N(I)$, названого ризиком оператора, дорівнює середньому числу несправностей в одному СПН із номерами, меншими від номера фактичної несправності об'єкта. Це значення змінюється від 0 (усі несправності помітні) до $(r-1)/2$ (усі несправності нерозрізнені).

Другий критерій (на відміну від першого) припускає, що заміні підлягають тільки несправні компоненти. Для цього необхідно після знаходження СПН уточнити місце фактичної несправності об'єкта. На практиці визначення фактичної несправності може полягати в почерговому перегляді елементів СПН доти, поки несправність не буде встановлена. При цьому перегляд несправностей здійснюється в деякому заданому порядку, наприклад, у порядку зростання схемних номерів підозрюваних на несправність елементів. Значення N чисельно дорівнює середньому числу несправностей з СПН, які необхідно проаналізувати оператору для точного встановлення несправного елементу.

Критерій N чисельно дорівнює середньому числу кроків, за яким можна виділити будь-яку несправність у СПН шляхом послідовного розподілу (на кожному кроці) множини несправностей СПН пополам. Якщо визначення фактичної несправності з СПН виконується саме в такий спосіб і витрати на реалізацію кожного кроку (розподілу множини несправностей пополам) рівноцінні, то оцінку якості тесту доцільно проводити з використанням критерію N . Його значення дорівнює середньому значенню логарифма при основі 2 від числа несправностей в одному СПН і знаходиться в межах від 0 (усі несправності помітні) до 1

(несправності нерозрізнені).

Зупинимось більш докладно на правилах обчислення R , N (I) і H . У їхні формули входять аргументи μ_j і γ_j , що, у свою чергу, можуть бути обчислені за формулами:

$$\mu_j = \sum_{i=1}^r m_{ij} \text{ і } \gamma_j = \sum_{s_i \in C_j} m_{ij},$$

де m_{ij} – імовірність включення s_i у СПН за наявності в ОД несправності $s_j \in S$;

C_j – список несправностей, перерахованих у СПН до s_j (наприклад, нехай СПН = $\{s_5, s_4, s_3, s_2, s_1\}$, тоді $C_3 = \{s_5, s_4\}$).

Таким чином, для обчислення усіх розглянутих оцінок необхідно вміти обчислювати m_{ij} .

Розглянемо правила обчислення значення m_{ij} . Вони аналогічні тим, що застосовувалися під час обчислення імовірності m_k (тобто імовірності перевірки несправності s_k , що використовувалася для оцінки повноти контролю).

Очевидно, що тут також $0 < m_{ij} < 1$. Якщо несправності s_i і s_j помітні, то $m_{ij} = 0$; якщо несправності нерозрізнені – $m_{ij} = 1$.

Розрахунок $\lambda_{\partial u}$ для цифрових показників

Для відомої ТФН

$$\lambda_{\partial u} = m_{ij} = |M_i \cap M_j| / |M_j|,$$

де $|M_j|$ – число двійкових матриць, які можна отримати з матриці M_j ;

$|M_i \cap M_j|$ – число двійкових матриць, які можна отримати з $M_i \cap M_j$.

Ця формула отримана для випадків, коли рівноймовірні всі можливі двійкові результати для матриць M_i і M_j .

Розрахунок $\lambda_{\partial a}$ для аналогових показників

Якщо припустити, що результати вимірювань некорельовані, то

$$\lambda_{\partial a} = m_{ij} = \prod_{k,l=1}^{k=m, l=n} m_{ij}^{kl},$$

де m_{ij}^{kl} – імовірність включення s_i у СПН за наявності в ОД несправності s_j , якщо вимірюється значення тільки одного КП w_l і тільки на

перевірці e_k .

У свою чергу,

$$m_{ij}^{kl} = \int_a^b f_j^k(w_1) dw_1,$$

де $f_j^k(w_1)$ – функція щільності імовірності значень w_1 на перевірці e_k за наявності в ОД несправностей s_j ;

a і b – межі інтервалу загальних значень для несправностей s_i і s_j .

Якщо допустити, що $f_j^k(w_1)$ задовольняє рівномірний закон, то справедлива рівність

$$m_{ij}^{kl} = (b - a) / (b_j^{kl} - a_j^{kl}).$$

Наприклад, для несправностей s_1 і s_2 (див. табл. 5.1), якщо має місце рівномірний розподіл значень КП $m_{12}^{21} = (4-3) / (6-3) = 1/3$ (у цьому прикладі інтервал припустимих значень КП w_1 на e_2 для несправності s_1 дорівнює $[1,4]$, для s_2 – $[3, 6]$).

Імовірності появи несправностей, як правило, бувають невідомі. Тому під час обчислень усі несправності звичайно вважають рівноймовірними. Тоді формули для обчислень приймуть вигляд:

$$R = 1/r \cdot \sum_{j=1}^r \sum_{i=1}^r m_{ij}; \quad N(I) = 1/r \cdot \sum_{j=1}^r \gamma_j; \quad H = 1/r \cdot \sum_{j=1}^r \log_2 \mu_j.$$

Обчислимо значення R і $N(I)$ для ОД з аналоговими КП, ТФН яких подана в табл. 5.3. У ній відсутня матриця M_0 , тому що вона не потрібна для обчислень.

Таблиця 5.3

Перевірки	M_1		M_2		M_3	
	w_1	w_2	w_1	w_2	w_1	w_2
e_1	[2,7]	[0,7]	[4,7]	[0,4]	[8,11]	[5,9]
e_2	[2,11]	[0,10]	[3,7]	[0,4]	[6,10]	[5,9]
e_3	[3,7]	[2,8]	[3,7]	[3,7]	[8,12]	[2,9]

Виконаємо спочатку переріз матриць, що відповідають різним парам s_i і s_j несправностей з $S = \{s_1, s_2, s_3\}$. Результати виконання $\cap$ - операції наведені в табл. 5.4. Очевидно, що немає необхідності виконувати переріз M_j і M_j , тому що $m_{jj} = 1$ для будь-якого j .

Для $\cap$ -операції справедливий переставний закон, для якого виконується умова $M_i \cap M_j = M_j \cap M_i$. Тому в табл. 5.4 наведені результати

тільки трьох пар матриць. З таблиці видно, що $M_1 \cap M_3 = M_2 \cap M_3 = \{\emptyset\}$.

Звідси $m_{13} = m_{31} = m_{23} = m_{32} = 0$. Тепер залишилися невідомими тільки m_{12} і m_{21} . Значення m_{12}^{kl} і m_{21}^{kl} , необхідні для обчислення m_{12} і m_{21} , наведені в табл. 5.5. Припускаючи, що для функцій щільності імовірностей значень КП виконується рівномірний закон, отримаємо такі значення імовірностей:

$$\begin{array}{lll} m_{11} = 1 & m_{12} = 1 & m_{13} = 0 \\ m_{21} = 3/5 \cdot 4/9 \cdot 4/7 \cdot 1; 2/5 \cdot 2/3 \approx 0,04 & m_{22} = 1 & m_{23} = 0 \\ m_{31} = 0 & m_{32} = 0 & m_{33} = 1. \end{array}$$

Таблиця 5.4

Перевір- ки	$M_1 \cap M_2$		$M_1 \cap M_3$		$M_2 \cap M_3$	
	w_1	w_2	w_1	w_2	w_1	w_2
e_1	[4,7]	[0,4]	$\emptyset$	[5,7]	$\emptyset$	$\emptyset$
e_2	[3,7]	[0,4]	[6,10]	[5,9]	[6,7]	$\emptyset$
e_3	[3,7]	[3,7]	$\emptyset$	[2,8]	$\emptyset$	[3,7]

Таблиця 5.5

Перевір- ки	m_{21}^{kl}		m_{12}^{kl}	
	w_1	w_2	w_1	w_2
e_1	3/5	4/7	1	1
e_2	4/9	2/5	1	1
e_3	1	2/3	1	1

Після підстановки значень m_{ij} отримаємо

$$R = 1/3 \cdot \sum_{j=1}^r \sum_{i=1}^r m_{ij} \approx 1,35.$$

Отже, середнє число несправностей для всіх СПН, що будуть виходити під час діагностування даного пристрою, дорівнює 1,35.

Для цього ж прикладу обчислимо значення $N(I)$ для двох послідовностей $I_1 = s_1, s_2, s_3$ і $I_2 = s_3, s_2, s_1$ аналізу несправностей.

У випадку, якщо несправності в СПН будуть аналізуватися в послідовності I_1 , отримаємо $\gamma_1 = 0, \gamma_2 = 1, \gamma_3 = 0$.

Тоді, якщо припустити рівну імовірність появи несправностей, то маємо $N(I_1) = 1/3 \cdot \sum_{j=1}^3 \gamma_j = 1/3$.

Для послідовності I_2 отримаємо значення $\gamma_1 \approx 0,04, \gamma_2 = 0, \gamma_3 = 0$. Тоді $N(I_2) \approx 1/3 \cdot 0,04 \approx 0,013$.

Порівнюючи значення $N(I_1)$ і $N(I_2)$, легко переконатися, що послідовність I_2 аналізу несправностей у СПН краща з точки зору ризику оператора.

Якщо ОД має одночасно цифрові й аналогові КП, то імовірність включення s_i у СПН дорівнює $\lambda = \lambda'_{\text{дц}} \cdot \lambda''_{\text{да}}$, де $\lambda'_{\text{дц}}$, $\lambda''_{\text{да}}$ – імовірності включення s_i у СПН, обчислені окремо для цифрових і аналогових КП.

5.4 Ймовірність контролю

Ймовірність контролю є рівень визначеності результатів контролю. Будь-яка система контролю працює з помилками. Крім того, контролю піддається тільки частина параметрів ОД. Тому одержувана в результаті контролю інформація містить невизначеність. Ймовірність контролю залежить від точності вимірювань і обсягу контролю.

Рішення про технічний стан ОД приймається на основі порівняння показника якості з допусками. Показник якості обчислюється за вимірюваним значенням контрольованих параметрів. Тому ймовірність контролю є ймовірністю прийняття рішень за показниками якості.

Поряд із ймовірністю за показником якості розглядають поняття ймовірності за параметром. Ймовірність за показником якості виражається через ймовірності за параметрами.

Існує кілька різних чисельних оцінок ймовірності (абсолютна, відносна, методична і т. ін.). Ми розглянемо формули для визначення абсолютної ймовірності і її основних складових, які використовуються для обчислень і інших ймовірнісних ситуацій.

Абсолютна ймовірність результатів контролю – ймовірність вибору правильного розв'язання:

$$D = 1 - P_{\text{пом}} = 1 - (\alpha + \beta),$$

де α – ризик виготовлювача (ймовірність того, що роботоздатний об'єкт визнаний непридатним); β – ризик замовника (ймовірність того, що нероботоздатний об'єкт визнаний придатним).

У процесі визначення технічного стану складної системи під час контролю кожного параметра можливі такі незалежні і єдино можливі події:

- придатний параметр оцінюється системою контролю як придатний;
- придатний параметр оцінюється системою контролю як непридатний;
- непридатний параметр оцінюється системою як непридатний;
- непридатний параметр оцінюється системою контролю як придатний.

Під придатним розуміється параметр, що знаходиться в межах встановленого допуску, під непридатним – параметр, що вийшов за межі допуску. Введемо такі позначення:

A_i – i -ий параметр придатний;

A_i^* – i -ий параметр непридатний;

B_i – i -ий параметр оцінюється системою контролю як придатний;

B_i^* – i -ий параметр оцінюється системою контролю як непридатний.

Тоді перераховані вище складні події можна записати у вигляді

$$A_i B_i, A_i B_i^*, A_i^* B_i, A_i^* B_i^*,$$

а імовірності – відповідно

$$P(A_i B_i), P(A_i B_i^*), P(A_i^* B_i), P(A_i^* B_i^*).$$

Вираз $A_i B_i^*$ означає, наприклад, що придатний параметр оцінюється системою контролю як непридатний.

Зазначені події складають повну групу подій, тому сума їхніх імовірностей дорівнює одиниці:

$$P(A_i B_i) + P(A_i B_i^*) + P(A_i^* B_i) + P(A_i^* B_i^*) = 1.$$

Неправильна оцінка параметрів системою контролю має місце за настання подій $A_i B_i^*$ і $A_i^* B_i$. Тоді ймовірність контролю параметра (D_i), під якою розуміється імовірність правильного оцінювання системою контролю стану i -го параметра, виражається формулою:

$$D_i = P(A_i B_i) + P(A_i^* B_i^*).$$

Імовірність неправильного оцінювання стану i -го параметра являє собою суму помилок першого роду ($P(A_i B_i^*)$ – ризик виготовлювача) і другого роду ($P(A_i^* B_i)$ – ризик замовника).

Вищевказані імовірності можна визначити за характеристиками параметра й системи контролю (величиною допуску, середнім квадратичним відхиленням, точністю вимірювання).

Наприклад, імовірність того, що придатний параметр оцінюється як придатний

$$P(A_i B_i) = \int_{a_i}^{b_i} f(x_i) \left[\int_{a_i-x}^{b_i-x} f_1(t_i) dt_i \right] dx_i,$$

де $f(x_i)$ і $f_1(t_i)$ – відповідно до щільності розподілу параметра x_i і помилки вимірювань t_i ;

a_i і b_i – відповідно нижня й верхня межі допуску на i -ий параметр.

Питання для самостійної роботи

1. Поняття якості тесту.
2. Що таке повнота тестового контролю?
3. Поняття глибини діагностування.
4. Чим відрізняється контроль від діагностування?
5. Поняття і показники імовірнісного контролю.
6. Мета статистичного підходу до діагностування пристроїв.

6 ЗМАГАННЯ СИГНАЛІВ У ЦИФРОВИХ СХЕМАХ

6.1 Причини змагань сигналів (*competition of signals*)

Усі елементи й лінії зв'язку вносять затримки на поширення сигналів. Так, якщо на вхід елемента-повторювача подати імпульсний сигнал $U_{\text{вх}}$ (рис. 6.1) на його виході сигнал $U_{\text{вих}}$ (пунктирна лінія) змінюється з деякою затримкою щодо вхідного сигналу.

Розкид тимчасових параметрів реальних елементів, а також різна довжина кіл проходження сигналів можуть бути причиною неодноразової зміни станів входів деяких елементів схем.

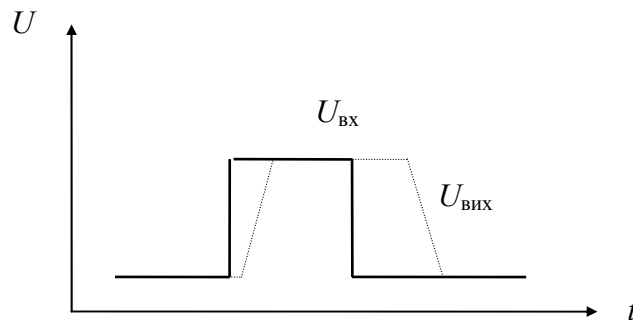


Рисунок 6.1

Нехай на елемент І (рис. 6.2) послідовно подаються комбінації сигналів 01, 10. Сталі значення вихідного сигналу на обох цих комбінаціях однакові і дорівнюють нулю.

Однак, якщо сигнал на першому вході зміниться раніше, ніж на другому, то на входах може короткочасно виникнути комбінація 11. Відповідно, на виході короткочасно з'явиться одиничний імпульс. На рис. 6.2 показані можливі сигнали в цьому випадку. Якщо ж затримка на другому вході менша, то при змінюванні вхідної комбінації сигнал на виході елемента не зміниться. В деяких поєднаннях затримок на черговому вхідному наборі вихідні сигнали логічних елементів можуть приймати значення, не передбачені законом функціонування схеми. У таких випадках говорять, що на даному наборі існують так звані змагання між сигналами.

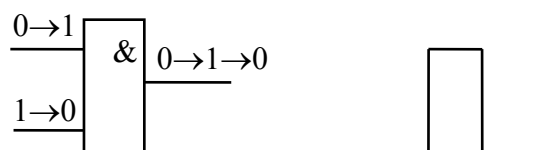


Рисунок 6.2

Під час проектування цифрових пристроїв, як правило, вживаються заходи для усунення впливу змагань на алгоритм функціонування пристрою. Однак, якщо проєктований пристрій у цілому стійкий до змагань, при тестовій перевірці окремих конструктивно-логічних вузлів необхідно враховувати можливість змагань.

Як показує практика налагодження й ремонту, тести, синтезовані без обліку змагань, можуть призводити до неоднозначності результатів перевірки. При цьому в пристрої, вільному від змагань у справному стані можуть виникати змагання за наявності в ньому несправності.

У залежності від місця виникнення змагань сигналів розрізняють:

- змагання між змінами сигналів на зовнішніх входах;
- змагання між вхідними сигналами й сигналами елементів пам'яті;
- змагання між сигналами елементів пам'яті;
- змагання між сигналами логічних елементів схеми.

У цифрових схемах можуть виникати всі перераховані види.

Сталі значення сигналів у комбінаційних схемах визначаються винятково значеннями сигналів на зовнішніх входах. У таких схемах досить легко позбутися „помилкових” імпульсів, що з'являються внаслідок змагань.

Наприклад, сигнали з виходів схеми можна знімати з деякою затримкою.

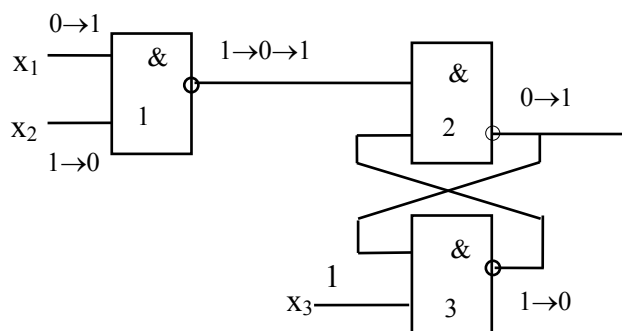


Рисунок 6.3

У схемах із пам'яттю (*charts with memory*) боротьба зі змаганнями є більш складною, тому що „помилкові” імпульси можуть запам'ятовуватися й впливати на наступну роботу схеми. Припустимо, що в схемі на рис. 6.3 вхідний набір 011 змінюється на 101, а на виходах елементів 2 і 3 (що утворюють тригер) спочатку були значення 0 і 1, відповідно.

Якщо вхідний сигнал x_1 зміниться раніше, ніж x_2 , то на виході елемента 1 з'явиться короткочасний нульовий імпульс, що приведе до зміни сигналів на елементах 2 і 3.

У випадку ж, коли на виході елемента 1 не буде одиничного імпульсу, тригер не змінить свого стану. Іншими словами, значення, що установилися на виходах елементів 2 і 3, будуть залежати від співвідношень моментів змін сигналів на x_1 і x_2 .

6.2 Класифікація змагань

На рис. 6.4 наведена класифікація змагань. Вони поділяються за типом схем: комбінаційні й послідовнісні.

Позначимо через $f(e)$ – значення функції схеми на вхідному наборі e . Схема, що реалізує (на одному з виходів) функцію f , містить статичне [динамічне] змагання на переході $e_j \rightarrow e_{j+1}$ (тобто в схемі вхідного набору e_j на e_{j+1}), якщо $f(e_j) = f(e_{j+1})$ [$f(e_j) \neq f(e_{j+1})$], і під час переходу на виході схеми може виникнути один або кілька короткочасних імпульсів.

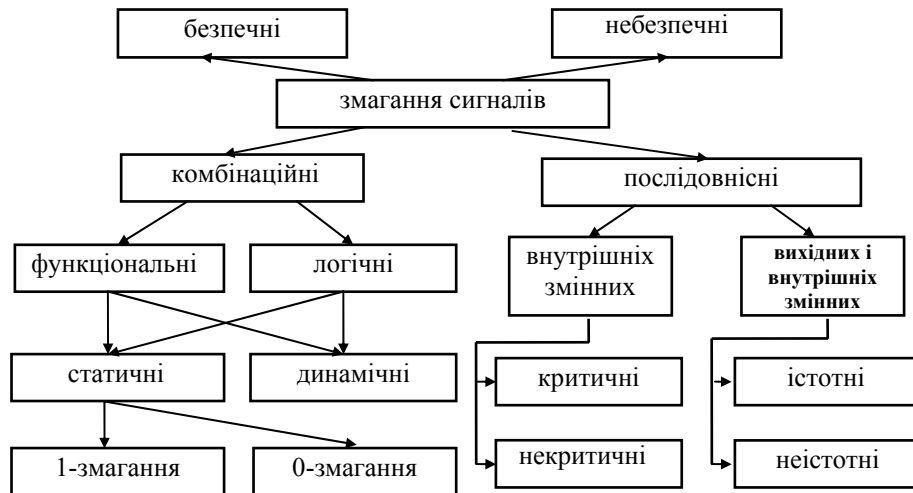


Рисунок 6.4

Статичне змагання називається 1-змаганням, якщо $f(e_j) = f(e_{j+1}) = 1$, і 0-змаганням, якщо $f(e_j) = f(e_{j+1}) = 0$.

Як статичне, так і динамічне змагання можуть бути двох типів. Перший тип змагань, названий функціональним, ілюструється картою Карно для функції f у табл. 6.1. На вхідному переході $x_3 = 0$, $x_1 = 0 \rightarrow 1$, $x_2 = 0 \rightarrow 1$, що відповідає переходу із клітинки „a” у клітинку „c” табл. 6.1, можливе короткочасне влучення в клітинку „b”, якщо x_2 зміниться трохи раніше, ніж x_1 . Це викликає появу на виході нульового імпульсу, тобто відбувається статичне 1-змагання. Аналогічно при переході з клітинки „a” у клітинку „d” відбувається динамічне змагання.

Визначимо більш точно функціональне статичне змагання.

Розглянемо перехід $e_j \rightarrow e_{j+1}$ зі зміною r вхідних змінних, де

$$H_j = (x_1, \dots, x_r, x_{r+1}, \dots, x_n) \text{ і } e_{j+1} = (x_1, \dots, x_r, \bar{x}_{r+1}, \dots, \bar{x}_n).$$

Булева функція f містить функціональне статичне змагання на переході $e_j \rightarrow e_{j+1}$, якщо і тільки якщо $f(e_j) = f(e_{j+1})$ і серед 2^r вхідних наборів із зафіксованими значеннями $x_{r+1}, \dots, x_n$ знайдуться хоча б два набори e_i і e_k

такі, що $f(e_i) \neq f(e_k)$.

Функціональні змагання відбивають властивості заданої перемикальної функції. Очевидно, що на сусідніх входних наборах цих змагань бути не може. Разом з тим ніяка реалізація функції не може усунути функціональних змагань. Більш того, відомо, що будь-яка функція, що має більше однієї простої імпліканти, містить на деякому переході функціональне змагання.

Другий тип змагань, названий логічним, визначається структурною реалізацією функції. Розглянемо функцію f , задану картою Карно в табл. 6.2.

Таблиця 6.1

		x_1x_2			
		0 0	0 1	1 1	1 0
x_3	0	1(a)	0(b)	1(c)	1
	1	0	1	0(d)	1

Таблиця 6.2

		x_1x_2			
		0 0	0 1	1 1	1 0
x_3	0	0	0	1	0
	1	1	1(a)	1(b)	1

Нехай ця функція реалізується схемою на рис. 6.5 (а). На сусідніх входних наборах зі значеннями входних сигналів $x_2 = x_3 = 1$, $x_1 = 0 \rightarrow 1$ функціональне змагання відсутнє (перехід від клітинки „a” у „b”). Однак, якщо сигнал на виході елемента D2 зміниться раніше сигналу на виході елемента D1, то на виході схеми можлива поява короткочасного нульового сигналу. У даному прикладі відбувається логічне статичне 1-змагання. Це змагання можна усунути, додавши елемент D3 (не змінює функції), як показано на рис. 6.5 (б).

Визначимо більш точно логічне статичне змагання. Розглянемо перехід $e_j \rightarrow e_{j+1}$ зі зміною r входних змінних, де маємо $e_j = (x_1, \dots, x_r, x_{r+1}, \dots, x_n)$ і $e_{j+1} = (x_1, \dots, x_r, \overline{x_{r+1}}, \dots, \overline{x_n})$.

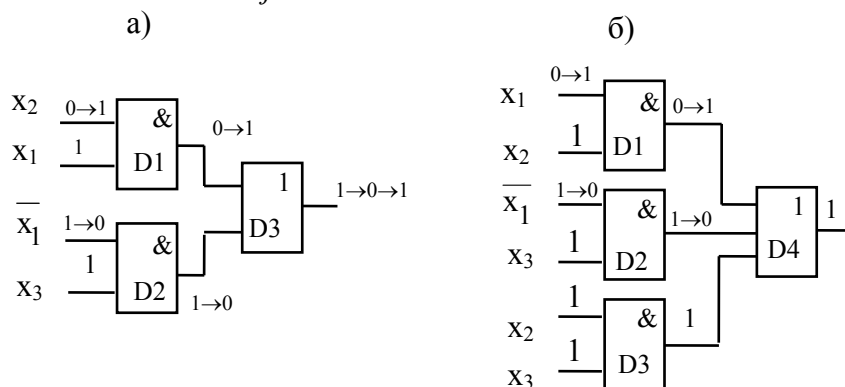


Рисунок 6.5

Комбінаційна схема, що реалізує функцію f , містить логічне статичне змагання на переході $e_j \rightarrow e_{j+1}$, якщо і тільки якщо $f(e_j) = f(e_{j+1})$ і на всіх 2^r

вхідних наборах із зафіксованими значеннями $x_{r+1}, \dots, x_n$ значення функції f однакові, але під час переходу $e_j \rightarrow e_{j+1}$ на виході схеми може з'явитися короткочасний імпульс.

Відомо, що якщо схема вільна від впливу статичних змагань, то вона вільна і від впливу динамічних змагань. Тому надалі обмежимося розглядом статичних змагань.

Логічні статичні змагання, як правило, усуваються вибором відповідної структури ЦП на етапі його проектування, а також обмеженнями на припустимі вхідні переходи.

Під час аналізу поведінки пристроїв з пам'яттю варто враховувати як комбінаційні змагання, так і змагання, властиві тільки послідовним схемам, що називають послідовними змаганнями сигналів. За характером реакції схеми на комбінаційні й послідовні змагання виділяють дві групи. Якщо змагання може викликати перехід схеми в неправильний стійкий стан, то воно називається змаганням стійких станів або небезпечним змаганням. Якщо ефект змагання полягає в можливості появи на деяких виходах елементів схеми короткочасних імпульсів (у правильному стійкому стані), то змагання називається перехідним чи безпечним.

6.3 Аналіз на змагання тестів комбінаційних схем з використанням трійкових функцій елементів

В інженерній практиці для аналізу на змагання тестів (комбінаційних і послідовних схем) ефективно використовується апарат трійкового моделювання. При цьому передбачається, що функціонування кожного елемента схеми описується в тризначному алфавіті $\{0, 1, x\}$.

Грунтуючись на аналізі трійкових функцій логічних елементів була висунута гіпотеза про те, що якщо вхідним сигналам, що змінилися, присвоїти значення „значення трійкової функції дорівнює 1 або 0” тільки в тому випадку, коли вихід елемента не залежить від вхідних сигналів, що змінилися, інакше значення функції дорівнює x .

Введемо позначення:

$\alpha = (x_1, \dots, x_p, x_{p+1}, \dots, x_n)$ і $\beta = (\overline{x_1}, \dots, \overline{x_p}, x_{p+1}, \dots, x_n)$ – деяка пара вхідних наборів схеми;

$\alpha | \beta$ – вхідний набір, у якому значення перших p змінних $(x_1, \dots, x_p)$ мають значення „ x ”, а інші мають значення як у α і β .

Тоді наведена вище гіпотеза й властивості наборів, які підлягають змаганням, дозволяють сформулювати таке твердження.

Твердження 6.1. Комбінаційна схема містить статичне змагання вхідних змінних під час переходу від набору α до β , якщо і тільки якщо

$$f(\alpha) = f(\beta) \neq x \text{ и } f(\alpha | \beta) = x.$$

Слід зазначити, що твердження 6.1 справедливе не тільки для змагань вхідних змінних, але і для змагань елементів.

Для ілюстрації перевіримо можливість змагань у схемі рис. 6.6 під час переходу від набору $e_1 = 000$ до набору $e_2 = 101$. За таблицями істинності для z_1 (табл. 6.1) і z_2 перша умова виконується, тобто $z_1(e_1) = z_1(e_2) = 1$ і $z_2(e_1) = z_2(e_2) = 1$. Перевіримо другу умову.

На переході $e_1 \rightarrow e_2$ змінилися значення вхідних змінних a , c . Замінімо значення a і c на наборі e_2 на „х” і проведемо трійкове моделювання роботи схеми на цьому наборі.

Результати моделювання наведені в табл. 6.1.

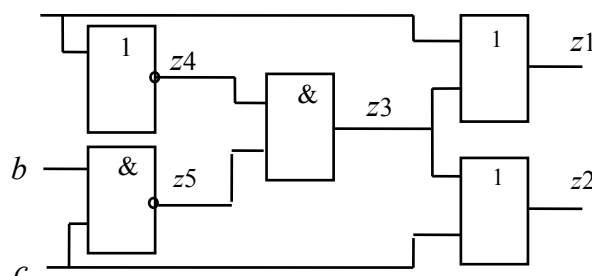


Рисунок 6.6

Таблиця 6.1

Номер	Набір	Значення вихідних сигналів елементів				
		z_1	z_2	z_3	z_4	z_5
1	0 0 0	1	1	1	1	1
2	1 0 1	1	1	0	0	1
3	x 0 x	x	x	x	x	1

Трійкове моделювання (тобто визначення вихідних сигналів елементів за їх трійковими функціями) дає $z_1 = z_2 = x$. Отже, у схемі можливі змагання. У реальній схемі причиною змагань може бути неодночасна зміна вхідних сигналів.

6.4 Аналіз на змагання тестів послідовних схем

Аналіз на змагання послідовних схем виконується у два етапи.

На першому етапі (процедура А) змінним вхідним змінним приписується значення „х” і виконується трійкове моделювання. Задача процедури А – виявити елементи пам'яті (зворотні зв'язки), на стани яких можуть впливати зміни вхідних змінних. На другому етапі (процедура В) визначаються сталі стани елементів пам'яті (зворотних зв'язків) схеми. Для цього призначаються вхідним змінним схеми їхні нормальні значення 1 чи 0 і повторюється трійкове моделювання, причому вихідний стан схеми під час моделювання збігається зі станом схеми після виконання процедури А.

Позначимо через Y_k стан k -го елементу пам'яті на даному наборі. Тоді справедливе таке твердження.

Твердження 6.2. Якщо $Y_k = 1(0)$ після застосування процедур А і В, то Y_k повинно прийняти на даному наборі значення 1(0) незалежно від затримок елементів схеми.

Стає очевидним, що змагання не мають впливу на сталий стан схеми, якщо після виконання процедур А і В для будь-якого k виконується співвідношення $Y_k \neq x$. Можливі різні модифікації методів на основі трійкового моделювання для виявлення змагань, у тому числі тих, що допускають введення в модель схеми затримок. Наприклад, в одному з алгоритмів аналіз переходу припускає виконання чотирьох основних процедур: x -просування (x -PASS); v -просування (VALUE-PASS); D - x -просування (DELAYED- x -PASS); D - v -просування (DELAYED-VALUE-PASS). Перші дві процедури подібні процедурам А і В відповідно. Інші вступають у дію за наявності затримок у схемі. Аналіз чергового набору починається з операції x -просування. Вхідній змінній приписується значення „ x ” і обчислюються значення виходів елементів, на які впливає ця змінна. Прорахунок елементів деякого шляху, що з'єднує дану вхідну змінну з виходом схеми, припиняється, якщо виконується одна з умов: обчислене значення виходу елементу дорівнює 0 чи 1; обчислене значення виходу елементу збігається з його попереднім значенням; зустрілася затримка. Потім x -просування застосовується до наступної зміненої вхідної змінної і т.д., поки всім зміненим вхідним змінним не будуть приписані значення „ x ”. Мета цієї процедури – виявити елементи, стани яких залежать від змінених вхідних змінних. Процедура v -просування впливає за x -просуванням. Вхідним змінним по черзі приписуються їхні фактичні значення і виконуються обчислення, подібні до обчислень у процедурі x -просування. Ціль процедури v -просування – визначити сталі значення елементів схеми. У ході її виконання позначаються зустрінуті затримки. Якщо в схемі зустрічається затримка, то після v -просування застосовуються процедури D - x і D - v -просувань. Першою вступає в дію процедура D - x -просування. Виходу затримки приписується значення „ x ”, яке „просувається” до виходу схеми. Число D - x і D - v -просувань залежить від числа затримок і їхнього місця в схемі. Проектування складних цифрових пристроїв, як правило, ведуть з урахуванням проблеми змагань. Для усунення змагань використовують такі прийоми:

- введення спеціальних елементів-затримок;
- зміна структури схеми з метою усунення змагань логічного типу;
- знімання вихідних сигналів із затримкою;
- використання синхронізації під час розроблення схем з пам'яттю.

Питання для самостійної роботи

1. Часові характеристики тестових сигналів.
2. Основні методи боротьби з гонками.
3. Класифікація сигналів під час змагань у схемах.
4. Особливості змагань сигналів у схемах з пам'яттю.
5. Класифікація змагань сигналів.
6. Що таке функціональні змагання?

7 ВИКОРИСТАННЯ КОДУВАННЯ ДЛЯ КОНТРОЛЮ ПЕРЕДАВАННЯ ІНФОРМАЦІЇ

Під час контролю передавання інформації найбільше поширення набули методи інформаційної надмірності, що використовують коди з виявленням і корекцією помилок. Якщо довжина коду N розрядів, то таким двійковим кодом можна подати максимум 2^N різних слів (тобто різних комбінацій двійкових значень з N розрядів).

Якщо всі розряди слова служать для подання інформації, код називається простим (не надлишковим – *no surplus*). Коди, у яких тільки частина кодових слів використовується для подання інформації, називаються надлишковими. Частина слів у надлишкових кодах є забороненою, і їхня поява під час передавання інформації свідчить про наявність помилки. Приналежність слова до дозволених або заборонених слів визначається правилами кодування і для різних кодів ці правила різні.

Коди поділяються на рівномірні й нерівномірні. У рівномірних кодах усі слова містять однакове число розрядів. У нерівномірних кодах число розрядів у словах може бути різним. В обчислювальних машинах застосовуються переважно рівномірні коди.

Рівномірні надлишкові коди поділяються на роздільні й нероздільні. Роздільні коди завжди містять постійне число інформаційних (які подають передану інформацію) і надлишкових розрядів, причому надлишкові розряди займають ті самі позиції в кодовому слові. У нероздільних кодах розряди кодового слова неможливо розділити на інформаційні і надлишкові.

Помилки приводять до перекручування значень розрядів коду. Якщо спотворюється r розрядів, то говорять, що має місце помилка кратності r .

Кодовою відстанню між двома словами називається число розрядів, у яких символи слів не збігаються. Якщо довжина слова N , то кодова відстань може приймати значення від 1 до N .

Здатність коду виявляти чи виправляти помилки визначається так званою мінімальною кодовою відстанню.

Мінімальною кодовою відстанню даного коду називається мінімальна відстань між двома будь-якими словами в цьому коді. Якщо є хоча б одна пара слів, що відрізняються одна від одної тільки в одному розряді, то мінімальна відстань даного коду дорівнює 1.

Наприклад, припустимо передається чотирирозрядний код і можливі чотири різних кодових слова:

0 0 0 0 0 0 1 1 1 1 0 0 1 1 1 1.

Очевидно, мінімальна кодова відстань, у даному випадку, дорівнює 2.

Простий (ненадлишковий) код має мінімальна відстань $d_{min} = 1$. Для роздільних надлишкових кодів $d_{min} > 1$. Якщо $d_{min} = 2$, то будь-які два слова

в даному коді відрізняються не менш ніж у двох розрядах. Отже, будь-яка одиночна помилка приведе до появи забороненого слова і може бути виявлена. Якщо $d_{min} = 3$, то будь-яка одиночна помилка створює заборонене слово, що відрізняється від правильного в одному розряді, а від будь-якого іншого дозволеного слова – не менш ніж у двох розрядах. Замінюючи заборонене слово найближчим до нього (у змісті кодової відстані) дозволеним словом, можна виправити одиночну помилку.

Помилки приводять до перекручування значень розрядів коду. У загальному випадку, щоб надлишковий код дозволяв виявляти помилки кратністю r , повинна виконуватися умова:

$$d_{min} \geq r + 1.$$

Дійсно, одночасна помилка в r розрядах слова створює нове слово, що знаходиться від першого на відстані r . Щоб воно не збіглося з яким-небудь іншим дозволеним словом, мінімальна відстань між двома дозволеними словами повинна бути хоча б на одиницю більшою, ніж r .

Для виправлення r -кратної помилки необхідно, щоб нове слово, отримане в результаті помилки, не тільки не збіглося з яким-небудь дозволеним словом, але і залишалося ближче до правильного слова, ніж до будь-якого іншого дозволеного слова. Від одного правильного слова інше правильне слово знаходиться на відстані r . Отже, від будь-якого іншого дозволеного слова воно повинно знаходитися не менш ніж на $r + 1$, а мінімальна кодова відстань повинна бути не меншою суми цих величин:

$$d_{min} \geq 2r + 1.$$

Під час контролю передавання інформації часто застосовується код з перевіркою за парністю чи непарністю.

Такий код утвориться шляхом додавання до групи інформаційних розрядів, що являють собою простий (ненадлишковий) код, одного надлишкового (контрольного) розряду.

Під час формування слова в контрольний розряд записується 0 чи 1 таким чином, щоб сума одиниць у слові, включаючи надлишковий розряд, була парною (в контролі за парністю) чи непарною (в контролі за непарністю). Надалі у всіх передаваннях (включаючи запис у пам'ять і зчитування) слово передається разом зі своїм контрольним розрядом. Якщо під час передавання інформації приймальний пристрій виявляє, що в прийнятому слові значення контрольного розряду не відповідає парності (непарності) суми одиниць слова, то це сприймається як ознака помилки.

Мінімальна відстань коду з перевіркою парності (непарності) $d_{min}=2$, тому він виявляє всі одиночні помилки, а крім того, усі випадки непарного числа помилок (3, 5 і т.д.). Під час одночасного виникнення двох чи будь-якого іншого парного числа помилок код з перевіркою парності

(непарності) не виявляє помилок.

Код з перевіркою парності має невелику надлишковість і не потребує великих витрат устаткування на реалізацію контролю. Цей код широко застосовується в обчислювальних машинах для контролю передавання інформації між регістрами і для контролю інформації, що зчитується, в оперативній пам'яті. Легко встановити зв'язок кодування під час контролю за парністю з виконанням додавання за модулем 2. Якщо число одиниць у слові повинне бути парним, то в контрольний розряд записується прямий код суми за модулем 2 всіх інформаційних розрядів слова. Під час контролю за непарністю у контрольний розряд заноситься обернений код зазначеної суми. Код Хеммінга будується таким чином, що до наявних інформаційних розрядів слова додається визначене число контрольних розрядів, що формуються перед передаванням інформації шляхом підрахунку парності суми одиниць для визначених груп інформаційних розрядів.

Контрольна апаратура на приймальному кінці утворить із прийнятих інформаційних і контрольних розрядів коригувальне число, що дорівнює 0 за відсутності помилки або вказує місце помилки, наприклад, двійковий порядковий номер помилкового розряду в слові. Помилковий розряд автоматично корегується шляхом зміни його стану на протилежний.

Необхідне число контрольних розрядів (розрядність корегувального числа) визначається з таких міркувань. Нехай кодове слово довжиною N розрядів має m інформаційних і відповідно $k = N - m$ контрольних розрядів. Корегувальне число довжиною k розрядів описує 2^k станів, що відповідають відсутності помилки й появі помилки в i -му розряді. Таким чином, повинне

$$2^k \geq N + 1 \quad \text{чи} \quad 2^k - k - 1 \geq m.$$

З цієї нерівності випливає, наприклад, що п'ять контрольних розрядів дозволяють передавати в коді Хеммінга від 1 до 26 інформаційних розрядів і т.д. Таким чином, надлишковість коду Хеммінга значно вища надлишковості коду з перевіркою парності.

Контроль за кодом Хеммінга реалізується за допомогою набору схем підрахунку парності, що під час кодування визначають контрольні розряди, а під час декодування формують корегувальне число.

Питання для самостійної роботи

1. Поняття кодування.
2. Що таке рівномірні коди?
3. Поняття нерівномірних кодів.
4. Надлишкові коди.
5. Що таке кодова відстань?

8 Метод покомпонентного діагностування (*component diagnosing*)

8.1 Особливості внутрішньосхемного тестування (*in-circuit testing*)

Серед традиційних підходів до тестового діагностування цифрових пристроїв, що, як правило, здійснюють подачу тестових сигналів тільки з боку їх основних виводів, існують методи безпосередньо внутрішньосхемного пошуку несправностей. Доцільність появи таких засобів пояснюється бажанням усунути недоліки класичних засобів тестування, програмам яких притаманно: значний обсяг машинної пам'яті (щодо пошуку місць прояву несправностей), мала глибина діагностування, а також процедурні наслідки, якими можуть бути фізичні ушкодження через наявність у схемах, наприклад, коротких замикань, обривів друкованих провідників у момент вмикання напруги живлення або під час подавання тестових впливів (що особливо спостерігається в умовах серійного виробництва). Орієнтуючись на певні дефекти і особливості їх прояву, апаратними засобами реалізуються різні процедури спрямованого пошуку.

Особливістю реалізації таких методів є наявність безпосереднього конструктивного доступу до внутрішніх вузлів (контрольних точок (КТ) – *control point*) об'єктів. Це здійснюється за допомогою спеціально розробленого комутуючого пристрою, виконаного у вигляді прямокутної матриці з підпружиненими контактними голками (“ложе з цвяхів – *bed from nails*”, контактні піни, а також їх різновиди), що приєднуються знизу плати до будь-якого об'єкта тестування різними фізичними способами.

Перевагою таких тестерів є висока глибина діагностування, порівняно невелика трудомісткість підготовки програм пошуку несправностей.

При цьому слід зазначити, що подібні процедури тестування структур розбиття ЦП носять неушкоджуючий характер. Такі ситуації забезпечуються спеціально створеною множиною внутрішніх вузлів рівного потенціалу, що є попередніми умовами теплофізичного захисту і електричної ізоляції елементів або фрагментів (компонентів) схем від впливу зовнішнього оточення під час діагностування.

До недоліків систем покомпонентного діагностування (СПД - *system components of diagnosing*) слід віднести, наприклад, нездатність систем виявляти несправності динамічного характеру, які проявляються тільки на підвищених частотах тестування. Це пояснюється рядом причин. Однією з таких ситуацій є наявність у складі засобів діагностування, наприклад, релейного комутуючого пристрою. Як правило, об'єкти дослідження нерідко являють собою гібридні схеми, які вимагають високої точності вимірів рівнів вихідних сигналів, наприклад, для аналогових елементів, що входять у різні фільтри (електронний комутатор не дозволяє цього зробити

через шунтувальну дію вихідного імпедансу). Це призводить до зниження частоти обміну тестової інформації між ЦП і СПД (до ≈ 1 МГц).

Слід зазначити, що засоби покомпонентного діагностування мають особливості реалізації програм тестування цифрових схем. До систем першого типу (умовно) відносяться засоби, що не створюють попередніх умов електричного захисту елементів, приєднаних до вузлів, в які безпосередньо подаються тестові сигнали. Системи такого класу мають відносну простоту програмного забезпечення (зберігаються фактично тільки тести елементів мікросхем), швидку реалізацію процедур діагностування (у порівнянні із системами загального діагностування). Однак такий підхід не може застосовувати декомпозиційні стратегії тестування ЦП і достатньо критичний до тривалості наведення тестових сигналів у вузлові КТ об'єктів.

Особливістю „примусового” подавання тестових сигналів у внутрішні КТ об'єктів є те, що подібний процес може призводити до виходу електричних параметрів мікросхем в область значень, що лежить поза ТУ їх нормальної (розрахункової) експлуатації. Відомо, що багато характеристик інтегральних мікросхем (таких, як концентрація неосновних носіїв заряду, їх рухливість, час життя і т. д.) значною мірою залежать від температури, що змінюється в процесі наведення тестових імпульсів. Теплові процеси змінюють (у свою чергу) електричні параметри елементів (наприклад, спад напруги *p-n*-переходів, значення зворотного струму колекторів, напругу пробую транзисторів і ін.) об'єктів досліджень. Тривалий режим такого „температурного тренування” напівпровідникових структур мікросхем може призвести до втрати їх термічної стійкості, коли (наприклад, внаслідок перерозподілу струму по активній області кристала) струм починає стікатися в „шнур”, що викликає лавинне наростання температури в області „шнура” і може здійснити „проплавлення” самої області кристала.

Розраховані характеристики теплових процесів тестування ЦП визначають не тільки часові можливості наведення тестових сигналів у внутрішні вузли (*internal knot*) об'єктів, але і глибину тестування компонентів, що формуються. Параметри фізичного впливу на елементи пристроїв тестовими сигналами визначають тимчасові компонентні структури, а, отже, і різні стратегії їх покомпонентного діагностування. При цьому процес реалізації програм тестування може носити переривчастий характер, коли примусове подання імпульсів буде змінюватися часом необхідного охолодження мікросхем. Пошук алгоритмів діагностування ЦП зі скороченим часом примусових перерв (затримань) у тестуванні передбачає (при можливості) зміну внутрішніх вузлів (КТ) встановлення початкових умов перевірки компонентів. Це дає можливість збільшити глибину пошуку несправностей у компонентах і скоротити загальний час їх тестування.

Слід зазначити, що створені електричні умови подання тестових впливів у внутрішні точки пристроїв дають можливість комутувати засобам діагностування штучні фрагменти схем, організовувати тимчасові шинні, паралельні, а також послідовні підструктури. При цьому спрощуються процедури як уточнення місця несправних елементів, так і вимірювання в точках загального з'єднання підсхем, які тестуються. Зменшується також трудомісткість підготовки програм пошуку несправностей. Ефективність такого підходу тим більша, чим для більшого числа елементів одночасно встановлюються умови їх електричного захисту.

8.2 Декомпозиційне подання структур об'єктів тестування

Декомпозиційний (*decomposition*) підхід для розв'язання будь-яких задач технічної діагностики являє собою ефективний спосіб тестування цифрових пристроїв, які в даному випадку зображаються у вигляді фрагментних (компонентних) структур. Це фактично призводить до зменшення розмірності і трудомісткості початкової задачі діагностування несправностей шляхом розбиття її на ряд переважно більш простих підзадач.

Декомпозицію можна залучати як до розбиття моделей ЦП, так і для фізичної фрагментації вихідних структур об'єктів, як це робиться, наприклад, для систем внутрішньосхемного діагностування при проектуванні контролепридатних схем (рис. 8.1).

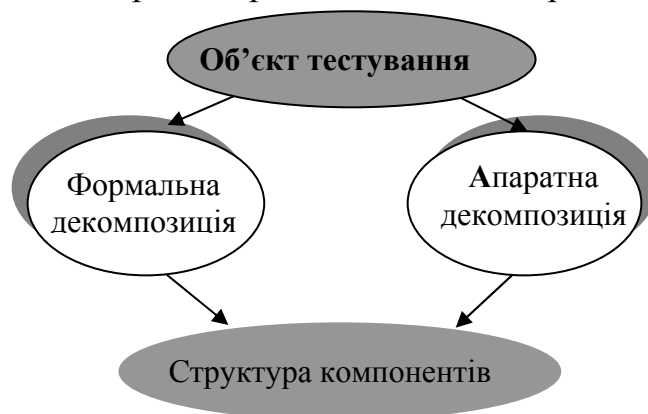


Рисунок 8.1

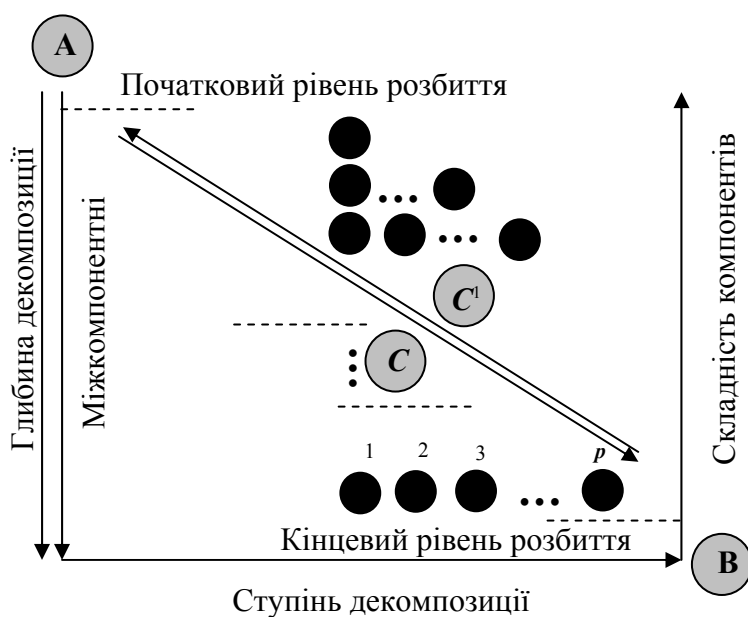


Рисунок. 8.2

Будь-який процес фрагментування пристроїв зручно описувати глибиною декомпозиції (рівнем деталізації об'єкта), ступенем декомпозиції (скінченною множиною сформованих компонентів), числом міжкомпонентних зв'язків, а також складністю фрагментів, як показано на рис.8.2. При цьому аналіз глибини декомпозиції передбачає наявність

шкали відповідних ієрархічних рівнів подання об'єктів, де початковий (кінцевий) рівень відповідає в цілому (елементам) об'єкта. Слід відмітити, що процес декомпозиції має двосторонню направленість створення компонентних структур ЦП.

Декомпонувати (направленість: C або C^1) можна „згори донизу” (*стратегія А*: початок – вершина A (рис. 8.2): при цьому об'єкт розбивається послідовно на максимально можливе число компонентів, складність яких не перевищує заданого заздалегідь показника, або „знизу догори” (*стратегія В*: початок вершина B (рис. 8.2), коли об'єкт, спочатку, являє собою множину елементів (ступінь декомпозиції об'єкта в цьому випадку максимальна), які в процесі формування структур об'єднуються у компоненти схем (більш складні фрагменти). При цьому остаточні рішення при *стратегії А* (вершина C) і при *стратегії В* (вершина C^1) можуть не збігатися між собою за своїми кінцевими показниками для об'єктів, які аналізуються. Дві стратегії декомпозиції моделюються незалежно одна від одної. Як правило, в більшості випадків кращою вважається та стратегія, яка найшвидше створює кінцеву компонентну структуру об'єкта дослідження і задовольняє основні вимоги і можливості (обмеження) вибраних методів діагностування. Використання *стратегії А* найбільш притаманно системам загального тестування, де результат декомпозиції не завжди відповідає оптимальним параметрам розбиття, а *стратегії В* – засобам покомпонентного діагностування.

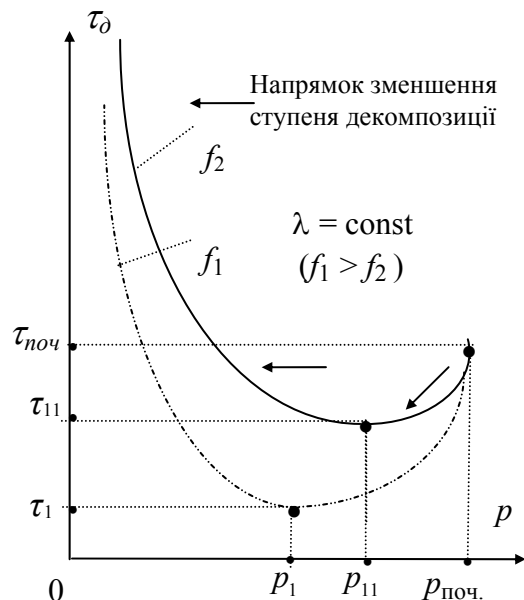


Рисунок 8.3

На рис. 8.3 показано характерну залежність часу (τ_δ) реалізації процедур покомпонентного діагностування об'єктів від ступеня декомпозиції (p) при заданому значенні λ . Процес формування, як правило, починається з параметрів поелементного подання об'єкта ($p_{поч}, \tau_{поч}$). Зменшення ступеня декомпозиції має певний екстремум, наприклад, точка p_{11} . Причому подальше ускладнення фрагментів схем збільшує час тестування об'єкта в цілому. Час діагностування можна скоротити лише збільшенням частоти реалізації тестових сигналів в діапазоні можливостей апаратних засобів (наприклад, при наявності електронного комутатора до ≈ 10 МГц і більше). Так, у подібному випадку, коли $f_1 > f_2$, ми маємо $\tau_1 < \tau_{11}$.

Конструктивний доступ до внутрішніх вузлів об'єктів дає можливість системам внутрішньосхемного діагностування створювати

спеціальні електричні умови для реалізації композиційного підходу щодо формування структур розбиття. Такі штучні тимчасові структури формуються шляхом з'єднання внутрішніх КТ об'єктів, в яких, наприклад, встановлено апаратними засобами рівні напруг лог. „1”.

Композиційний підхід дає можливість формувати різні паралельні структури тестування, штучні генератори тестових сигналів, які являють собою компоненти з тимчасовими зворотними зв'язками.

Слід відзначити, що для об'єктів подібного подання їх внутрішніх структур спрощуються самі процедури діагностування: пошук несправностей реалізується, фактично, покроковим вимиканням елементів, які підозрюються на несправність, від спільних вузлів з'єднання.

8.3 Контролепридатні (*testability*) об'єкти діагностування

Одним із методів підвищення ефективності тестування цифрових об'єктів є проектування контролепридатних схем. Такий підхід, як правило, технологічно здійснюється за рахунок внесення до складу самих об'єктів додаткової апаратури контролю, яка спрощує і прискорює їх діагностування.

Таким перспективним напрямком (щодо тестування пристроїв) є метод граничного (периферійного) сканування. Розроблений стандарт IEEE 1149.1 / JTAG визначає достатньо просту шину з нескладним протоколом обміну інформації. Шина може застосовуватись ієрархічно на всіх рівнях – від простої інтегральної схеми (IC – *integrated circuit*) до системи у цілому, яка може складатися з декількох окремих друкованих плат та/або модулів. Для цього достатньо за командою керування на кожному рівні з'єднати один з одним (у єдине коло) усі елементи, в яких закладено апаратну надлишковість, яка і забезпечує застосування методу (рис.8.4). Принцип граничного сканування базується на розміщенні регістра зсуву (BS-регістра) по периферії 1149.1 BS-мікросхем. При чому самі комірки такого регістру розташовуються безпосередньо між зовнішніми виводами і функційним ядром цих мікросхем. До кожної IC додається чотири (іноді п'ять) зовнішніх виводів-контактів: TDI (Test Data In – вхід тестових даних), TDO (Test Data Out – вихід тестових даних), TMS (Test Mode Select – вибір тестового режиму) і TCK (Test Clock – тестова синхронізація). На самому нижньому рівні цієї ієрархії знаходиться BS-мікросхема, внутрішню структуру якої наведено на рис.8.5. Згідно зі стандартом 1149.1, до кожного виводу IC приєднується спеціальна схема, яка складається з двох тригерів і двох мультіплексорів. При цьому забезпечується два режими функціонування – нормальний (штатний) і режим тестування.

Стандарт IEEE 1149.1 розрізняє чотири основних елемента BS-структури, кожен з яких розміщується на BS-IC:

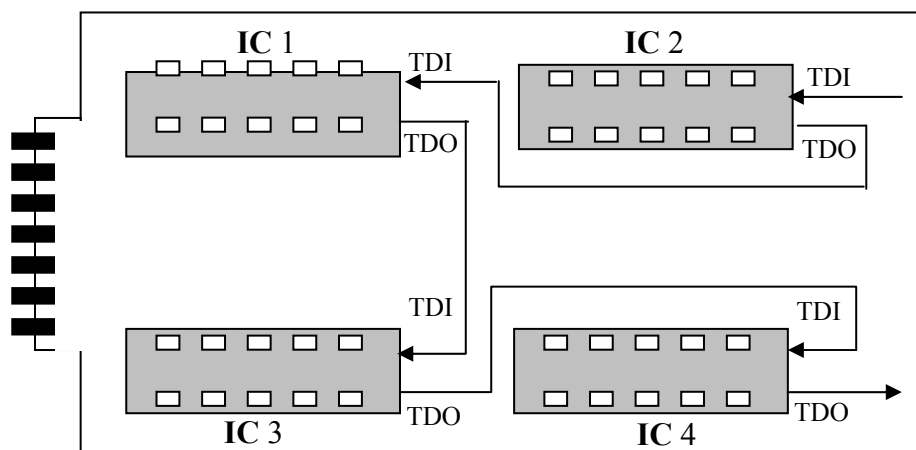


Рисунок 8.4

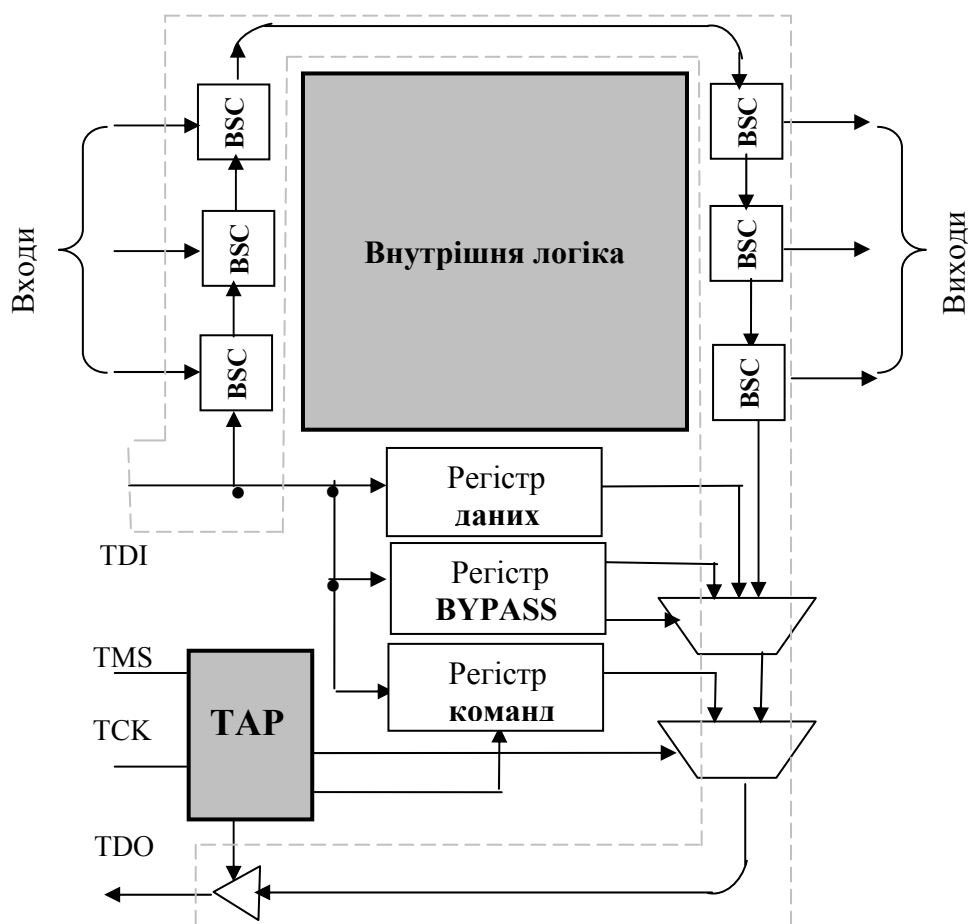


Рисунок 8.5

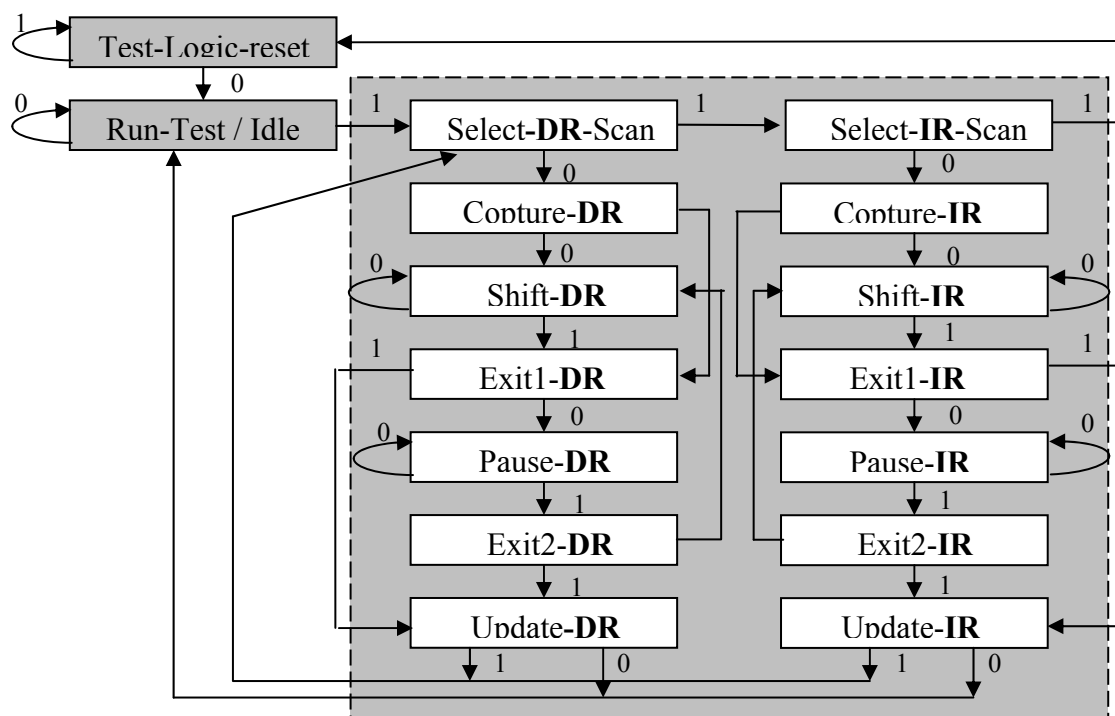


Рисунок 8.6

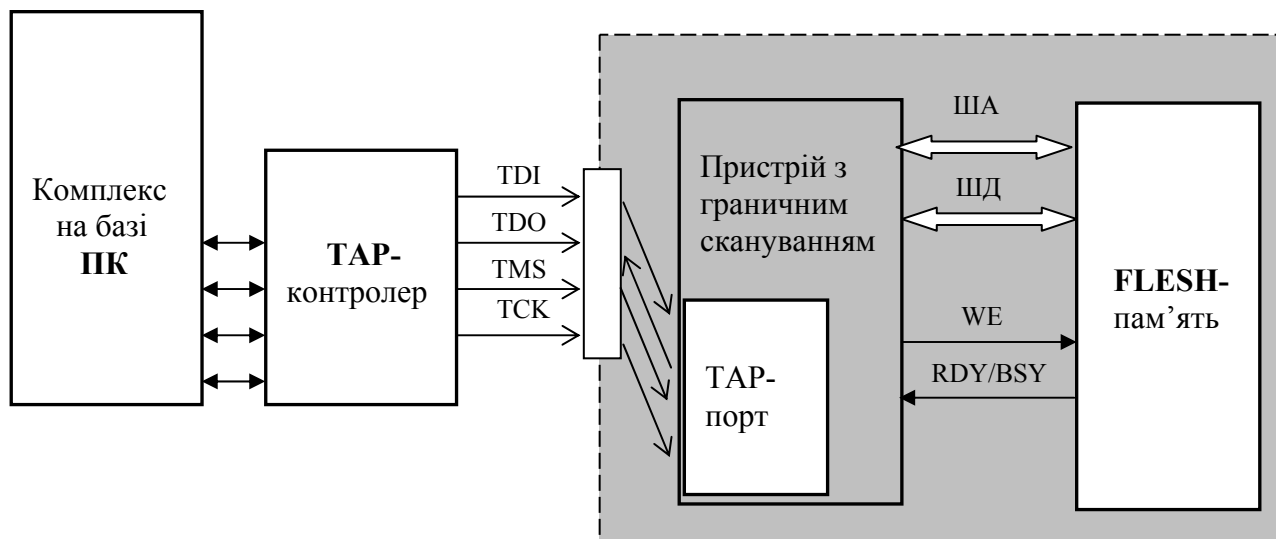


Рисунок 8.7

- порт тестового доступу (TAP–Test Access Port), який є сукупністю п'ятьох виводів IC;
- контролер порту (TAP-контролер);
- регістр команд;
- група регістрів даних (BS-регістр, шунт-регістр, регістр-ідентифікатор, спеціальні регістри).

Керування однорозрядними комірками BS-регістра здійснюється TAP-контролером у функції команд, що надходять у послідовному коді на вхід TMS і стробуються переднім фронтом синхроімпульсів TCK. В залежності від вибраної TAP-контролером команди, кожна BS-комірка граничного сканування може або приймати біт даних на вхід Data In, або видавати зміст тригера на вихід Data Out, або послідовно зсувати біт даних від входу Scan In до виходу Scan Out у межах BS-регістра, а також передавати біт даних напряму від Data In до виходу Data Out. Така маршрутизація виконується вхідним і вихідним мультиплексором під контролем TAP-контролера.

Протокол роботи JTAG-інтерфейсу являє собою кінцевий автомат з 16 станами (рис.8.6). Інтерфейс працює у двох режимах: режим читання/записування регістрів команд (IR) і режиму читання/записування регістрів даних (RD). При цьому читання і записування відбувається одночасно по двох окремих каналах, один з яких (вихідний) є тристабільним (TRI-State), що повинно враховуватись при розробленні аналогової моделі системи і на початкових етапах тестування.

Внутрішньосхемне програмування встановлених на плату мікросхем поділяється на внутрішньосистемне програмування (ISP) ПЛІС (CPLD, FPGA) і внутрішньосхемне програмування IC флеш-пам'яті і ППЗП. Останні вимагають для їх програмування реалізації відповідного оточення із BS-IC на платах. Це здійснюється розробленням відповідних програм і спеціальної макромови їх опису.

На рис.8.7 показано особливості внутрішньосхемного програмування елементів флеш-пам'яті.

Стандарт механізму граничного сканування вимагає реалізацію трьох основних режимів роботи інтерфейсу JTAG: BYPASS, EXTEST, а також SAMPLE/PRELOAD. При цьому режим функціонування BYPASS дозволяє використовувати можливості послідовного інтерфейсу при організації довгих послідовностей з'єднаних кіл елементів. Два інших режима забезпечують проведення тестів методом граничного сканування: EXTEST – дає можливість знімати і встановлювати логічні значення сигналів на робочих контактах компонентів, а режим SAMPLE/PRELOAD дозволяє тестувати ядро елемента у статичному режимі: встановлюються і знімаються значення логічних рівнів напруг на межах вихідних буферів компонентів. При цьому, залишаючись у рамках стандартних режимів роботи інтерфейсу, неможливо здійснювати комплексну динамічну перевірку у реальному масштабі часу. При цьому створюються також

умови сканування схеми тільки для частини елементів плати, яка тестується, знижується повнота покриття несправностей, а розробники повинні дотримуватись правил і принципів тестопридатного проектування схем.

Так, наприклад, програми тестування кластерів (кластер-підструктура елементів плати, які не розраховані на режими сканування і які з'єднані з виводами елементів, JTAG-орієнтованими) не розраховані, як правило, для виявлення функціональних несправностей, що є важливим аспектом структурного тестування плат.

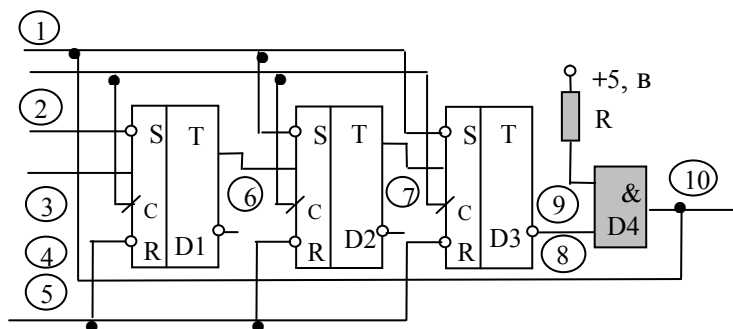


Рисунок 8.8

Пошук способів покращення методу покомпонентного діагностування знайшов своє відображення також у розробленні об'єктів, найбільш пристосованих до особливостей композиційно-де-композиційного пошуку несправностей в цифрових схемах, в яких здійснюється

конструктивний доступ засобів тестування до внутрішніх вузлів.

Так, на рис. 8.8 показано фрагмент схеми ЦП з керованим контуром зворотного зв'язку, що організований за рахунок уведення додаткового вентиля (D4) і резистора (R) (апаратна надлишковість). Керування контуром зворотного зв'язку здійснюється шляхом подачі сигналу лог. „0” у контрольну точку (КТ 9) фрагмента схеми.

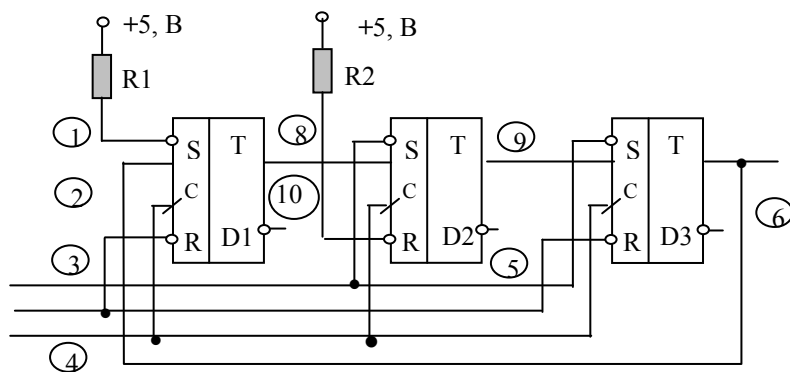


Рисунок 8.9

На рис. 8.9 наведено приклад використання незадіяних виводів мікросхем для керування процесом тестування елементів схем. Для цього подання сигналів лог. „0” у КТ 1 чи КТ 8, також обриває зв'язок між тригерами у контурі фрагмента (апаратна надлишковість, в даному випадку, складає два резистори R1 і R2).

На рис. 8.10 показано фрагмент ЦП, завдяки якому „обривається” зв'язок внутрішнього генератора пристрою від оточуючих елементів (наприклад, при поданні сигналу лог. „0” у КТ 1).

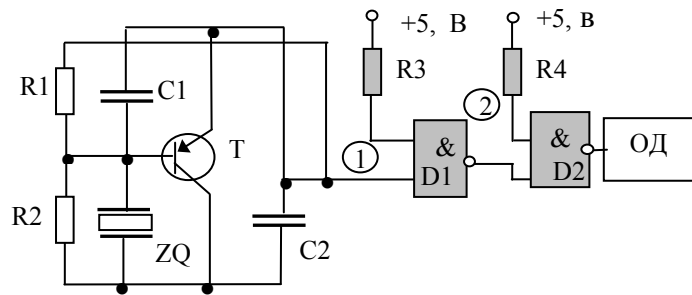


Рисунок 8.10

Тестування фрагмента (зв'язаного зі схемою материнського генератора) можна здійснювати від зовнішнього генератора тактових імпульсів, що подаються у КТ 2 (в цьому випадку апаратна надлишковість складає: два вентиля D1 і D2, а також резистори R3 і R4).

Аналіз сучасних апаратно-програмних методів декомпозиційного тестування ЦП показує, що недоліками апаратних методів розбиття цифрових об'єктів є: внесення до об'єкту діагностування додаткових схем, що забезпечують безпосередньо процес декомпозиції; тестування об'єктів поза „робочими” частотами (через перемикання режимів функціонування схем, що призводить до збільшення часу діагностування об'єкта в цілому; зниження надійності цифрових виробів, що проектуються, виробляються або експлуатуються за рахунок планованого введення додаткової апаратної надлишковості з метою спрощення процесів діагностування.

Недоліками програмних методів декомпозиційного подання є: у розроблених декомпозиційних моделей не враховується зв'язок основних параметрів розбиття із заданою глибиною діагностування всього об'єкта; не враховуються (і не забезпечуються) електричні умови подання тестових сигналів у внутрішні вузли, що зв'язують компоненти пристроїв, а також може призвести до внесення в об'єкти досліджень вторинних несправностей; процес формування оптимальних структур тестування не припускає реструктуризацію об'єктів, яка досягається за рахунок організації тимчасових штучних каналів передавання тестових сигналів між їх внутрішніми вузлами схем.

Питання для самостійної роботи

1. Способи декомпозицій цифрових схем як об'єктів тестування.
2. Особливості електричного розбиття пристроїв.
3. Способи формування компонентних структур.
4. Поняття контролепридатних об'єктів.
5. В чому полягає метод граничного сканування ?
6. Недоліки JTAG-технології тестування цифрових об'єктів.
7. Що таке кластер при граничному тестуванні об'єктів ?
8. Особливості проектування контролепридатних схем для систем внутрішньосхемного діагностування пристроїв.

ЛІТЕРАТУРА

1. Малышенко Ю. В., Чипулис В. П., Шаршунов С. Г. Автоматизация диагностирования электронных устройств. – М.: Энергоатомиздат, 1986. – 257 с.
2. Халимов А. Г. Техническая диагностика и оценка ресурса аппаратов – М.: Физмалит, 2001. – 410 с.
3. Кучер В. Я. Основы технической диагностики и теории надёжности: Письменные лекции. – СПб.: СЗТУ, 2004. – 48 с.
4. Кудрявцев В. Б. Теория тестирования логических устройств. – М.: Физмалит, 2006. – 160 с.
5. Вашкевич Н. П. Синтез и отладка алгоритмов функционирования цифровых устройств управления: Учеб. пособие / Н. П. Вашкевич, Е. И. Калиниченко. – Пенза: Изд-во Пенз. гос. ун-та, 2001. – 43 с.
6. Федоров В. К., Сергеев Н. П., Кондрашин А. А. Контроль и испытания в проектировании и производстве радиоэлектронных средств – СПб.: СЗТУ, 2005. – 324 с.
7. Хабаров В. В., Куликов С. П., Парамонов А. А. Техническая диагностика и ремонт бытовой радиоэлектронной аппаратуры: Учебное пособие для вузов. – Горячая Линия – Телеком, 2004. – 376 с.
8. Перевозніков С. І., Біліченко Н. О., Озеранський В. С. Аналіз методів декомпозиційного представлення цифрових пристроїв для систем внутрішньосхемного діагностування // Вісник Технологічного університету Поділля. – 2004. – №2. – Частина 1, Том 1. – С. 75 – 79.
9. Перевозников С. И, Биличенко Н. А., Озеранский В. С., Перевозникова Н. С. Разработка программного обеспечения для систем покомпонентного диагностирования цифровых устройств // Вимірювальна та обчислювальна техніка в технологічних процесах. – 2003. – №2. – С. 132 – 138.
10. Романкевич А. М., Гроль В. В., Рида Ал Буд. О тестопригодной реализации булевых функций с ориентацией на псевдослучайное тестирование // Вісник Технологічного Університету Поділля. – 2003. – №3. – С. 32 – 35.
11. Перевозніков С. І., Біліченко Н. О., Очуров М. А., Озеранський В. С. Аналіз композиційного підходу формування штучних фрагментів цифрових схем як об'єктів внутрішньосхемного діагностування // Інформаційні технології та комп'ютерна інженерія. – №2 (9). – 2007. – С. 8 – 13.
12. Перевозніков С. І., Очуров М. А., Озеранський В. С. Аналіз характеристик формування компонентних структур цифрових пристроїв // Вісник Хмельницького національного університету. – 2008. – №4 (Технічні науки). – С. 168 – 173.

Глосарій

Активізація шляху – activation of way
Безвідмовність – faultlessness
Булева похідна – boole difference
Вбудований засіб діагностування – built-in method diagnosing
Відмова – failure-free
Внутрішні вузли – internal knot
Внутрішньосхемне тестування – in-circuit testing
Глибина діагностування – depth of diagnosing
Глибина пошуку – depth of search
Декомпозиція – decomposition
Діагностичний тест – diagnostic test
Довговічність – longevity
Засоби діагностування – facilities of diagnosing
Збій – error
Змагання сигналів – competition of signals
Зовнішній засіб діагностування – external method diagnosing
Інтегральна схема – integrated circuit
Ймовірність контролю – control probability
Контролепридатність – testability
Контролюючий тест – test of control
Контрольні точки – control point
Контрольовані параметри – controlled parameters
„Ложе з цвяхів” – bed from nails diagnosing
Метод еквівалентної нормальної форми – method of equivalent normalized form
Модель об'єкта – model of object
Надлишковість – surplus
Об'єкт діагностування – object of diagnosing
Повнота контролю – control plenitude
Покомпонентне діагностування – component diagnosing
Ремонтопридатність – maintainability
Синтез тестів – synthesis of tests
Система покомпонентного діагностування – system components of diagnostic
Список підозрюваних несправностей – list of the suspected disrepairs
Схеми з пам'яттю – charts with memory
Таблиця несправностей – table of disrepair
Таблиця функцій несправностей – table function of disrepair
Тест – test
Тупиковий тест – deadlock test
Цифрова схема – digital circuit
Цифровий пристрій – digital unit

Перелік скорочень

ОД – об’єкт діагностування
ЗД – засоби діагностування
КТ – контрольна точка
ТФН – таблиця функцій несправностей
ТН – таблиця несправностей
КП – контрольовані параметри
СПН – список підозрюваних несправностей
ЕНФ – еквівалентна нормальна форма
ЦП – цифровий пристрій
СПД – система покомпонентного діагностування
ICT – In-circuit testing
TDI – Test Data In
TDO – Test Data Out
TCK – Test Clock
TAP – Test Access
BS – Boundary Scan
TMS – Test Mode Select
ППЗП – перепрограмовний запам’ятовувальний пристрій
ІС – інтегральна схема

Навчальне видання

Олексій Дмитрович Азаров
Сергій Іванович Перевозніков
Наталія Олександрівна Біліченко
Володимир Сергійович Озеранський

ДІАГНОСТУВАННЯ ЦИФРОВИХ ПРИСТРОЇВ

Навчальний посібник

Оригінал-макет підготовлено С. І. Перевозніковим
Редактор О. Д. Скалоцька

Видавництво ВНТУ "УНІВЕРСУМ-Вінниця"
Свідоцтво держкомінформу України
серія ДК №746 від 25.12.2001
21021, м. Вінниця, Хмельницьке шосе, 95, ВНТУ

Підписано до друку
Формат 29,7х42 ¹/₄
Друк різнографічний
Тираж _____ прим.
Зам. №

Гарнітура Times New Roman
Папір офсетний
Ум. друк. арк.

Віддруковано в комп'ютерному інформаційно-видавничому центрі
Вінницького національного технічного університету
Свідоцтво держкомінформу України
серія ДК №746 від 25.12.2001
21021, м. Вінниця, Хмельницьке шосе, 95, ВНТУ