

А. М. Петух, Д. Т. Обідник

ЕЛЕМЕНТИ, ВУЗЛИ ТА ПРИСТРОЇ ЕОМ

**ЛАБОРАТОРНИЙ ПРАКТИКУМ
І КУРСОВЕ ПРОЕКТУВАННЯ**

Міністерство освіти і науки, молоді та спорту України
Вінницький національний технічний університет

А. М. Петух, Д. Т. Обідник

ЕЛЕМЕНТИ, ВУЗЛИ ТА ПРИСТРОЇ ЕОМ

**ЛАБОРАТОРНИЙ ПРАКТИКУМ
І КУРСОВЕ ПРОЕКТУВАННЯ**

Навчальний посібник

Вінниця
ВНТУ
2011

УДК 004.3
ББК 32.973-04
ПЗ1

Рекомендовано до видання Вченою радою Вінницького національного технічного університету Міністерства освіти і науки, молоді та спорту України (протокол № 5 від 23.12. 2010 р.)

Рецензенти:

В. А. Лужецький, доктор технічних наук, професор

С. І. Перевозніков, доктор технічних наук, професор

О. В. Скатков, доктор технічних наук, професор

О. В. Грабчак, кандидат технічних наук, доцент

Петух, А. М.

ПЗ1 Елементи, вузли та пристрої ЕОМ. Лабораторний практикум і курсове проектування : навчальний посібник / А. М. Петух, Д. Т. Обідник. – Вінниця : ВНТУ, 2011. – 104 с.

У навчальному посібнику розглядаються питання побудови і експериментального дослідження елементів, вузлів і пристроїв ЕОМ. Дослідження проводяться за допомогою сучасних засобів машинного моделювання схем. Зміст лабораторного практикуму і курсового проектування відповідає програмам дисциплін "Цифрова схемотехніка" та "Архітектура комп'ютера".

Лабораторний практикум призначено для студентів напряму підготовки "Програмна інженерія" спеціальності "Програмне забезпечення автоматизованих систем".

УДК 004.3
ББК 32.973-04

З М І С Т

Вступ	5
1 Лабораторний практикум	6
1.1 Вимоги до виконання лабораторних робіт	6
1.2 Лабораторні роботи з дослідження цифрових елементів та вузлів ЕОМ	7
Лабораторна робота № 1. Знайомство з середовищем моделювання "OrCAD"	7
Лабораторна робота № 2. Дослідження логічних елементів ...	13
Лабораторна робота № 3. Дослідження асинхронних тригерів ...	16
Лабораторна робота № 4. Дослідження одноступеневих синхронних тригерів	19
Лабораторна робота № 5. Дослідження двоступеневих синхронних тригерів	21
Лабораторна робота № 6. Дослідження тригерів з динамічним керуванням	23
Лабораторна робота № 7. Дослідження регістра	26
Лабораторна робота № 8. Дослідження реверсивного лічильника з паралельним переносом	28
1.3 Лабораторні роботи з дослідження цифрових пристроїв ЕОМ	32
Лабораторна робота № 9. Дослідження лічильника Джонсона	32
Лабораторна робота № 10. Дослідження розподільника сигналів, побудованого на основі лічильника і дешифратора	34
Лабораторна робота № 11. Дослідження багаторозрядного суматора	36
Лабораторні роботи № 12, 13. Побудова та дослідження ППП ...	39
Лабораторна робота № 14. Дослідження АЛП	43
Лабораторна робота № 15. Дослідження автомата Мура	46
Лабораторна робота № 16. Дослідження автомата Мілі	50

2 Курсове проектування	52
2.1 Загальні вимоги щодо організації курсового проектування ...	51
2.2 Вимоги щодо оформлення курсових робіт	53
2.3 Аналіз завдань на курсове проектування	56
2.4 Рекомендації щодо викладення змісту пояснювальної записки ..	57
2.5 Приклад синтезу двійково-десятьового лічильника	60
2.6 Приклад синтезу циклічного зсувного регістра	65
2.7 Реалізація логічної функції на основі мультиплексора	70
3 Моделювання схем у середовищі OrCAD	73
3.1 Створення схеми	73
3.2 Вибір елемента з бібліотеки	75
3.3 Розміщення вибраного елемента.....	76
3.4 Побудова електричних зв'язків.....	77
3.5 Моделювання цифрових схем	78
3.6 Додавання файлів	84
3.7 Використання шин	85
3.8 Документування схем і діаграм	86
3.9 Перезавантаження проекту	86
3.10 Групування сигналів	86
Словник термінів	87
Перелік посилань	91
Додаток А. Зразок завдання до курсової роботи першого типу	92
Додаток Б. Зразок завдання до курсової роботи другого типу	93
Додаток В. Зразок титульного аркуша курсової роботи першого типу ...	94
Додаток Г. Зразок титульного аркуша курсової роботи другого типу ...	95
Додаток Д. Критерії оцінювання курсових робіт	96
Додаток Е. Аналоги деяких інтегральних TTL-схем	97
Додаток Ж. Приклади оформлення переліку посилань	101

ВСТУП

Дисципліни "Цифрова схемотехніка" та „Архітектура комп'ютера” передбачені навчальним планом для студентів бакалаврського напрямку підготовки „Програмна інженерія”.

У результаті вивчення цих дисциплін набуваються знання принципів побудови та механізмів роботи дискретних схем обчислювальної техніки, їх основних характеристик, галузі застосування та тенденції розвитку елементної бази електронних обчислювальних машин. У процесі курсового проектування та виконання лабораторного практикуму досягаються уміння синтезувати і аналізувати складні функціональні вузли та пристрої на основі інтегрованої схемотехніки, налагоджувати схеми обчислювальної техніки, користуватися довідниковими даними схемотехнічної бази обчислювальних систем.

У зв'язку з тим, що схемотехнічні основи елементної бази обчислювальної техніки є досить усталеними і розглядаються в багатьох навчальних та довідникових виданнях, у навчальному посібнику автори основну увагу приділили сучасним засобам машинного моделювання схем у рамках лабораторного практикуму і курсового проектування, оскільки навчальні видання в цій галузі практично відсутні.

Поєднання в одному посібнику лабораторного практикуму і курсового проектування органічно поєднані та є актуальними особливо для студентів заочної форми навчання, де високий відсоток самостійної роботи при опануванні дисциплін, передбачених навчальним планом.

1 ЛАБОРАТОРНИЙ ПРАКТИКУМ

Лабораторний практикум направлений на закріплення і розширення положень і навичок, набутих при вивченні теоретичного матеріалу та проведенні практичних занять.

У результаті проведення лабораторних робіт студенти повинні **знати** принципи побудови і функціонування дискретних елементів, вузлів та пристроїв ЕОМ; структури та принципи роботи арифметико-логічних пристроїв; структури, особливості побудови та принципи роботи пристроїв керування; принципи реалізації і характеристики інтерфейсу введення-виведення та **вміти** аналізувати роботу елементів, функціональних вузлів і пристроїв на основі інтегрованої схемотехніки; контролювати виконання арифметичних і логічних операцій; синтезувати та досліджувати мікропрограмні керуючі автомати; проводити логічне моделювання роботи схем за допомогою сучасних програмних засобів.

Самостійне та якісне виконання лабораторних робіт є базою для успішної реалізації дослідницької частини курсових робіт.

1.1 Вимоги до виконання лабораторних робіт

Виконання лабораторних робіт у обов'язку, передбаченому навчальним планом, є обов'язковим. Студенти, які не виконали лабораторні роботи відповідно до програми і робочого плану дисципліни, до іспиту не допускаються.

На виконання однієї лабораторної роботи виділяється дві аудиторні години, а на підготовку, аналіз результатів та оформлення звіту – дві години позааудиторного часу (самостійна робота студента).

Лабораторні роботи виконуються за фронтальним принципом (усі студенти виконують одну і ту ж лабораторну роботу) у комп'ютерному класі за розкладом занять під керівництвом викладача. При цьому для лабораторних робіт, які допускають варіативність початкових даних, кожна бригада виконує індивідуальне завдання.

У випадку пропуску лабораторних занять студент зобов'язаний відпрацювати пропущене заняття за кафедральним графіком відпрацювання пропущених занять при наявності дозволу декана факультету.

Кожну з лабораторних робіт студент виконує у порядку, передбаченому вказівками до її виконання. При цьому проводяться всі необхідні дослідження і визначаються потрібні параметри.

Документування результатів роботи здійснюється у формі звіту, де вказуються мета та порядок виконання роботи, наводяться процедури синтезу (при його наявності), схеми досліджуваних елементів, вузлів і пристроїв, часові діаграми їх роботи, визначені параметри, формулюються результати аналізу і висновки.

За оформленими звітами обов'язково проводиться захист лабораторних робіт, під час якого студент пояснює зміст основних положень та проводить аналіз результатів проведених досліджень. Захист виконаної лабораторної роботи здійснюється, як правило, під час виконання наступної роботи або за графіком консультацій. Результати захисту відображаються в журналі викладача.

Звіти про виконання лабораторних робіт брошуруються і всі повинні бути наявними до початку іспиту.

1.2 Лабораторні роботи з дослідження цифрових елементів та вузлів ЕОМ

Лабораторна робота № 1

Знайомство з середовищем моделювання схем „OrCAD”

Мета роботи. Знайомство з інтерфейсом та функціональними можливостями середовища моделювання схем „OrCAD”.

Порядок виконання роботи.

1. Відкрити програму „OrCAD”.
2. Створити новий проект.
3. Створити схему.
4. Задати тестові послідовності для вхідних сигналів.
5. Промодельовати схему.
6. Проаналізувати результати.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Розширена характеристика середовища моделювання „OrCAD” версії 9.0 наведена у розділі 3. Розглянемо короткі рекомендації, дотримання яких дасть змогу за обмежений час (дві години) ознайомитись з інтерфейсом середовища та пройти цикл створення і моделювання схеми.

Запуск програми „OrCAD” можна здійснити декількома способами: за допомогою ярлика (якщо він наявний на робочому столі), активізувавши виконавчий файл *CAPTURE.EXE*, відповідний значок на панелі задач (якщо він тут наявний) або командою

Пуск→Програми→OrCAD→Capture CIS

Для створення нового проекту можна скористатись командою

File→New→Project

У вікні, яке при цьому відкривається, потрібно у відповідних полях вказати ім'я файлу, вибрати різновид *PC Board Wizard* та вибрати або створити директорію для зберігання файлів створюваного проекту. Після цього потрібно натиснути кнопку *OK*.

У діалоговому вікні, що відкривається при цьому (рис. 1.1), потрібно підключити ресурси для надання можливості моделювання цифрових схем, як це показано нижче, і натиснути кнопку *Далее*.

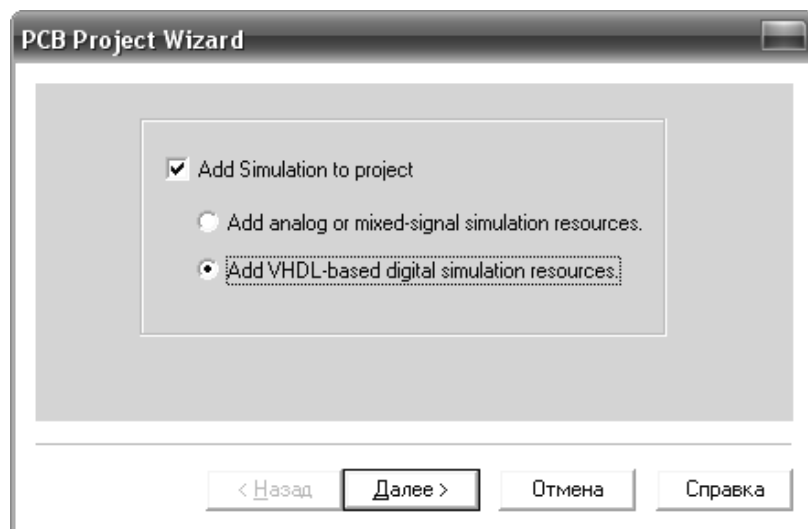


Рисунок 1.1 – Діалогове вікно PCB Project Wizard

Відкривається діалогове вікно, яке забезпечує підключення бібліотек елементів. Потрібно вибрати файл *TTL.OLB*, натиснути кнопки *Add* і

Далее, вибрати файл *TTL.VHD* та натиснути кнопки *Add* і *Готово*. При цьому відривається вікно проекту, у якому створюється схема.

З правого боку з'являється вертикально розміщена панель інструментів, які використовуються для створення схеми. Для початку будемо користуватись п'ятьма інструментами:



– інструмент для вибору (виділення, переміщення) об'єктів;



– інструмент для вибору бібліотечного елемента;



– інструмент для рисування ліній електричних з'єднань;



– інструмент для нанесення точки електричного з'єднання;



– інструмент для вибору портів.

Розглянемо процес створення і моделювання схеми на прикладі простої схеми, яка складається з одного інвертора.

Елементи в бібліотеках елементів OrCAD розташовані за номерами. Для бібліотеки *TTL* початковими цифрами номера є 74. До них додається порядковий номер елемента (додаток Е). Інвертор має номер 7404.

Вибираємо інструмент для вибору бібліотечного елемента. При цьому відкривається вікно *Place Part* (рис. 1.2), у якому виділяємо номер 7404 та натискаємо кнопку *OK*.

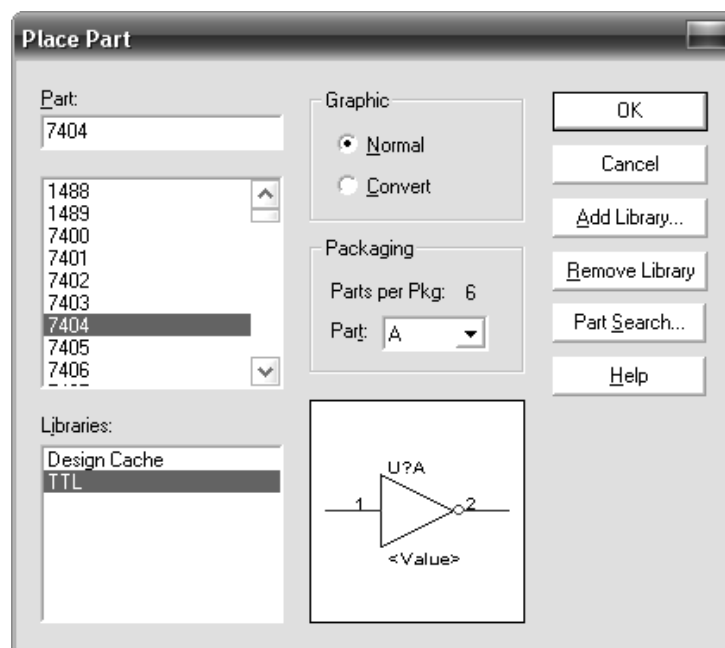


Рисунок 1.2 – Діалогове вікно Place Part

Розміщуємо вибраний елемент на робочому полі проекту, фіксуючи його лівою кнопкою миші. При необхідності розміщуємо декілька таких елементів. Для завершення цього процесу в контекстному меню, яке з'являється при натисканні правої кнопки миші, потрібно вибрати *End Mode*. Недопустимим є копіювання елемента на робочому полі та використання декількох його копій, оскільки елемент і всі його копії будуть мати один і той же номер, що призведе до виникнення проблем при моделюванні схеми.

Після розміщення елементів і встановлення зв'язків між ними потрібно підключити вхідні та вихідні порти, використовуючи інструмент для вибору портів. Порти є вхідними та вихідними контактами схеми. Діалогове вікно Place Hierarchical Port показано на рис. 1.3.

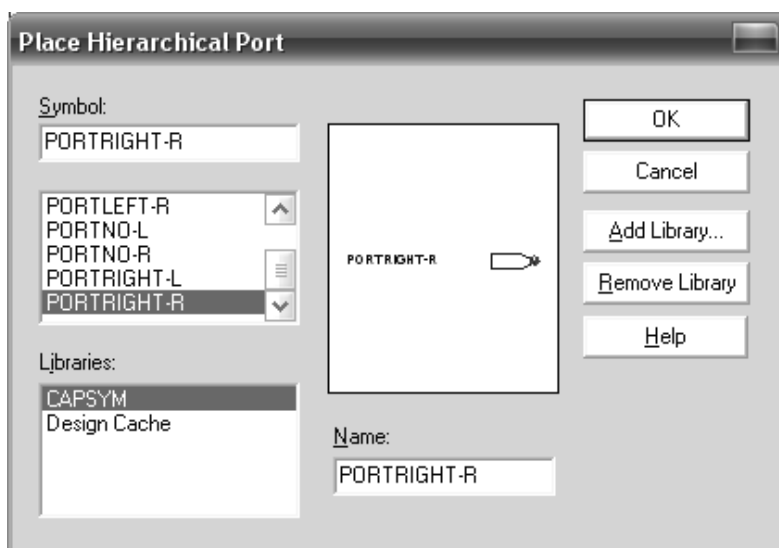


Рисунок 1.3 – Діалогове вікно Place Hierarchical Port

Як вхідний використовуємо порт *PORTRIGHT-R*, а як вихідний – *PORTLEFT-L*. Подвійним клацанням на імені порту, яке за замовчуванням відповідає назві порту, можна відкрити діалогове вікно, у якому вводиться конкретне ім'я порту. Таким чином створюється схема, показана на рис. 1.4.

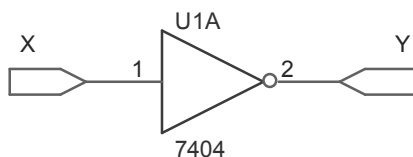


Рисунок 1.4 – Схема для дослідження інвертора

Після створення схему потрібно зберегти, а вікно проекту згорнути. У списку, що відкривається, треба виділити рядок *ім'яфайлу.dsn* та скористатись командою *Tools→Simulate*. Це забезпечує перехід до процесу моделювання схеми.

Далі виконуємо послідовність команд: *In Design→OK→Да*.

Для задання вхідних сигналів потрібно вибрати пункт меню *Stimulus* та підпункт *New Interactive*. Відкривається діалогове вікно *Interactive Stimulus* з трьома закладками: *Basic*, *Advanced*, *Clock*.

Закладка *Basic* призначена для опису вхідного сигналу, при якому вказуються тільки його перемикання, записувані в хронологічному порядку. При цьому кожне перемикання супроводжується встановленням значення логічного сигналу і моменту часу, з якого це значення триває далі, та натискання кнопки *Add*. За замовчуванням час вимірюється у наносекундах. У віконці *Remove at* потрібно залишити нульове значення сигналу.

Закладка *Clock* призначена для опису періодичних вхідних сигналів. При цьому вказуються значення сигналу та його тривалість протягом періоду. Кількість повторів періоду може бути вказана у віконці *Repeat*. Якщо кількість повторів не має кінця, вибирають *Repeat forever*. Задання супроводжується натисканням кнопки *Add*.

Закладка *Advanced* поєднує попередні два способи задання сигналів (розділ 3).

Отже, задамо вхідний сигнал нашої схеми як періодичний із періодом, наприклад, 400 нс. Спочатку, скориставшись кнопкою *Browse*, вибираємо вхідний сигнал із множини вхідних сигналів. У діалоговому вікні *Interactive Stimulus* задаємо тривалість нульового та одиничного значень сигналу по 200 нс. Задаємо нескінченну кількість повторів. Не забуваємо натиснути кнопки *Add* та *OK*, а у вікні, що відкривається – *Да*.

Для вибору сигналів, які будуть наявні у часовій діаграмі, виконують команду *Trace→New Wave Window*. У вікні, яке при цьому відкривається, вибирають потрібні сигнали та переносять їх до віконця вибраних сигналів.

Процедура моделювання запускається натисканням кнопки *Run* головної панелі інструментів (при цьому тривалість часу моделювання за замовчуванням складає 10000 нс) або командою *Simulate Run* (при цьому

тривалість часу моделювання може задаватись користувачем).

У результаті моделювання отримуємо часову діаграму роботи схеми. Підбираючи відповідний масштаб та застосовуючи маркери, добиваємось зручного для аналізу вигляду часової діаграми. Аналізуємо часову діаграму на предмет правильності функціонування схеми. Визначаємо затримки вихідного сигналу відносно переднього і заднього фронту вхідного сигналу.

Повторне моделювання за замовчуванням починається з моменту часу зупинки попередньої процедури моделювання. Для запуску процедури моделювання з нульового моменту часу потрібно перезавантажити проект командою *Simulate*→*Reload Project*.

До звіту включають послідовність команд для створення проекту, створення та моделювання схеми, способи задання вхідних сигналів, особливості використання портів і под.

Питання для самоперевірки

1. Якими способами можна здійснити запуск програми „OrCAD”?
2. Яким чином здійснюється підключення ресурсів для надання можливості моделювання цифрових схем?
3. Як підключати бібліотеки елементів?
4. Які засоби використовуються для підключення портів?
5. Яким способом можна задати або змінити ім'я порту?
6. Назвіть засоби, які використовуються для складання схеми.
7. У якому діалоговому вікні задаються вхідні сигнали?
8. Яка закладка використовується для задання неперіодичних сигналів?
9. Яка закладка використовується для задання періодичних сигналів?
10. У якому випадку час моделювання може задаватись користувачем?
11. Яким чином вибрати сигнали, що будуть наявні у часовій діаграмі?
12. Де в інтерфейсі програми „OrCAD” за замовчуванням знаходиться панель інструментів, що використовуються для створення схеми?
13. Що треба зробити, щоб повторне моделювання починалося з нульового моменту часу?

Лабораторна робота № 2

Дослідження логічних елементів

Мета роботи. Експериментальне виявлення властивостей логічних елементів.

Порядок виконання роботи.

1. Створити новий проект.
2. Створити схему з заданими логічними елементами.
3. Задати вхідні сигнали.
4. Про моделювати схему.
5. Проаналізувати часову діаграму на предмет правильного функціонування логічних елементів.
6. Визначити затримки для кожного логічного елемента.
7. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Лабораторна робота передбачає дослідження декількох двовходових базових елементів одноступеневої логіки:

I – 7408;

АБО – 7432;

I-НЕ – 7400;

АБО-НЕ – 7402;

Нерівнозначність – 7486.

Закон функціонування вказаних елементів можна задати суміщеною таблицею істинності (табл. 1.1), де кожній із комбінацій вхідних сигналів відповідають значення функцій досліджуваних логічних елементів.

Для уникнення багаторазового проведення процедури моделювання всі елементи доцільно розмістити в одній схемі (рис. 1.5).

Оскільки порядок затримок складає десятки наносекунд, тривалість кожної з комбінацій вхідних сигналів бажано вибрати не меншою, ніж 100 нс.

Таблиця 1.1 – Таблиця істинності логічних функцій

x2	x1	$y1 = x1x2$	$y2 = x1 + x2$	$y3 = \overline{x1x2}$	$y4 = \overline{x1 + x2}$	$y5 = x1 \oplus x2$
0	0	0	0	1	1	0
0	1	0	1	1	0	1
1	0	0	1	1	0	1
1	1	1	1	0	0	0

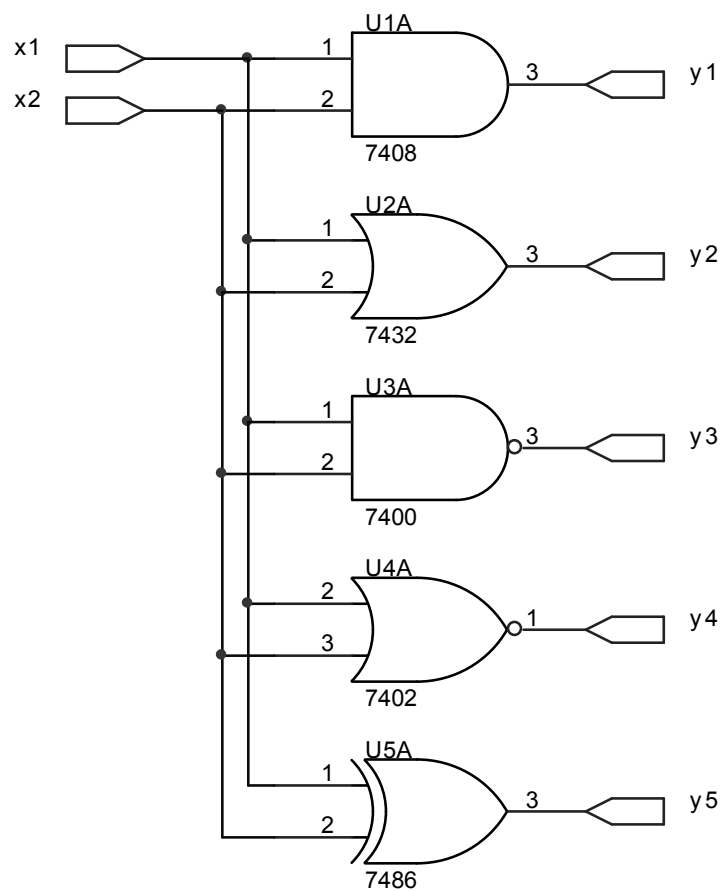


Рисунок 1.5 – Схема для дослідження логічних елементів

Провівши процедуру моделювання, необхідно проаналізувати функціонування кожного з елементів на відповідність таблиці істинності, враховуючи затримки елементів.

Визначення затримок доцільно проводити у збільшеному масштабі, користуючись маркерами (рис. 1.6).

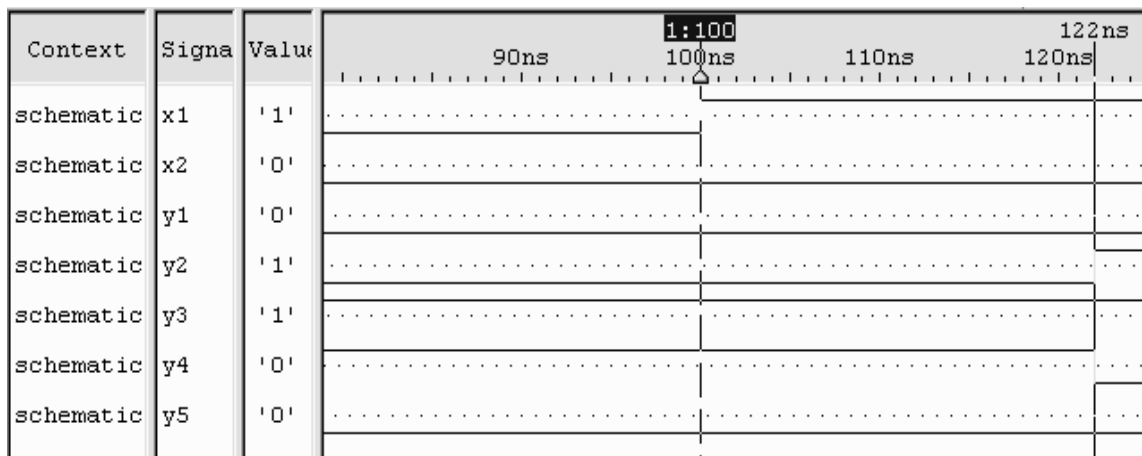


Рисунок 1.6 – Часова діаграма, за якою визначаються затримки

Затримки потрібно визначити для переднього і заднього фронту вихідного сигналу кожного елемента, наприклад: $t_{y2}^{01} = 22 \text{ нс}$.

До звіту включають суміщену таблицю істинності, схему, часову діаграму, перелік затримок, короткий аналіз результатів та висновки. Висновки формулюють на предмет правильності функціонування елементів та порядку або конкретних значень часових параметрів.

Питання для самоперевірки

1. Поясніть логіку функціонування кожного із досліджуваних логічних елементів.
2. Як здійснюється нумерація бібліотечних елементів у середовищі "OrCAD"?
3. Чому для задання вхідних сигналів зручно використовувати закладку Clock?
4. Яким чином встановлюється відповідність вихідних сигналів схеми значенням логічних функцій, заданих таблицею істинності?
5. Яким способом можна додати або видалити маркери?
6. Як визначається затримка логічного елемента?
7. Назвіть конкретні значення затримок досліджуваних елементів.
8. З якою метою всі досліджувані елементи доцільно розмістити в одній схемі?
9. З яких міркувань вибирають тривалість кожної з комбінацій вхідних сигналів при дослідженні логічних елементів?

Лабораторна робота № 3

Дослідження асинхронних тригерів

Мета роботи. Експериментальне виявлення властивостей асинхронних тригерів.

Порядок виконання роботи.

1. Дослідити асинхронний RS-тригер з прямими входами, реалізований на елементах "АБО-НЕ".
2. Дослідити асинхронний RS-тригер з інверсними входами, реалізований на елементах "І-НЕ".
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Тригер – елемент з двома стійкими станами, зміна яких відбувається під дією вхідних сигналів. Тригер, як правило, має два виходи: прямий Q та інверсний $\bar{Q}$.

Асинхронні RS-тригери мають тільки установочні входи:

R (Reset) – установлення в нульовий стан;

S (Set) – установлення в одиничний стан.

Таблиці функціонування (табл. 1.2) і варіанти схем RS-тригерів з прямими та інверсними входами (рис. 1.7) показані нижче.

Таблиця 1.2 – Таблиця функціонування RS-тригера

RS-тригер з прямими входами			RS-тригер з інверсними входами		
S	R	Q_{n+1}	S	R	Q_{n+1}
0	0	Q_n	0	0	*
0	1	0	0	1	1
1	0	1	1	0	0
1	1	*	1	1	Q_n

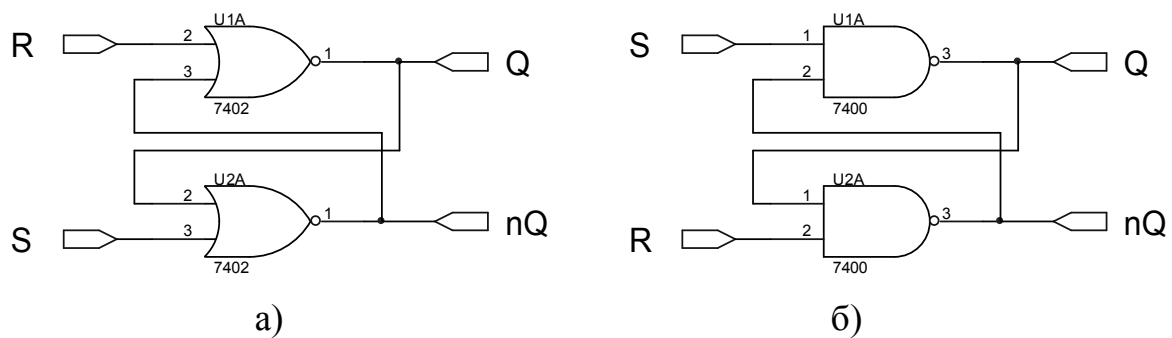


Рисунок 1.7 – Схема для дослідження асинхронного RS-тригера:
а) з прямими входами; б) з інверсними входами

У таблицях символом "*" позначені заборонені комбінації вхідних сигналів, оскільки одночасно неможливо встановити тригер у нульовий та одиничний стани. Однак для конкретних схем тригерів необхідно дослідити їх поведінку при наявності на входах забороненої комбінації, причому важливою може бути також послідовність комбінацій вхідних сигналів. Особливо слід звернути увагу на таку послідовність комбінацій, коли після забороненої комбінації йде комбінація збереження попереднього стану тригера.

Кожна бригада студентів у результаті аналізування таблиць функціонування та схем тригерів самостійно визначає послідовність вхідних сигналів для виявлення повною мірою властивостей асинхронних RS-тригерів. Оскільки вхідні сигнали, як правило, не є періодичними, для їх задання використовують закладку *Basic*. Виходячи із послідовного включення двох логічних елементів у схемі тригера, тривалість кожної комбінації вхідних сигналів доцільно вибрати не меншою, ніж 100 нс (краще 200 нс).

Нижче наведений один із прикладів задання вхідних сигналів для дослідження RS-тригера з інверсними входами (рис. 1.8).

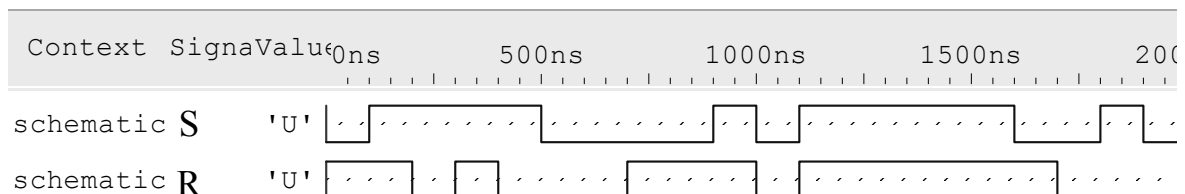


Рисунок 1.8 – Фрагмент часової діаграми як приклад задання вхідних сигналів для дослідження RS-тригера з інверсними входами

Вихідними є сигнали на прямому та інверсному виходах тригера.

До звіту включають таблиці функціонування тригерів, їхні схеми та функціональні позначення, часові діаграми, значення визначених затримок сигналів на прямому та інверсному виходах тригерів, результати аналізу та висновки.

При аналізуванні результатів моделювання слід звернути увагу на поведінку тригерів, коли після забороненої комбінації йде комбінація збереження стану.

Питання для самоперевірки

1. Які входи мають асинхронні RS-тригери?
2. Проаналізуйте таблицю функціонування RS-тригера з прямими входами.
3. Проаналізуйте таблицю функціонування RS-тригера з інверсними входами.
4. Як позначається на функціональних схемах асинхронний RS-тригер з прямими входами?
5. Як позначається на функціональних схемах асинхронний RS-тригер з інверсними входами?
6. У яких випадках настає процес генерації для асинхронних тригерів?
7. Назвіть особливості побудови схем асинхронних RS-тригерів з прямими та інверсними входами.
8. Як встановити відповідність фрагментів часової діаграми з таблицею функціонування тригера?
9. Назвіть конкретні значення затримок для досліджуваних тригерів.
10. З яких міркувань вибирають тривалість кожної з комбінацій вхідних сигналів при дослідженні тригерів?
11. Які комбінації вхідних сигналів є пасивними для RS-тригера з прямими входами?
12. Які комбінації вхідних сигналів є пасивними для RS-тригера з інверсними входами?
13. З яких міркувань вибирають послідовність комбінацій вхідних сигналів при дослідженні асинхронних тригерів?

Лабораторна робота № 4

Дослідження одноступневих синхронних тригерів

Мета роботи. Експериментальне виявлення властивостей одноступневих синхронних тригерів.

Порядок виконання роботи.

1. Дослідити одноступневий синхронний RS-тригер з потенціальним керуванням, реалізований на елементах "І-НЕ".
2. Дослідити одноступневий синхронний D-тригер з потенціальним керуванням, реалізований на елементах "І-НЕ".
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Синхронні тригери мають спеціальний вхід, який називають синхровходом або тактовим входом. Найчастіше його позначають символом *C* або *CLK* (від слова Clock – синхронізація). Активне значення сигналу на синхровході дозволяє тригеру прийняти новий стан, який визначається залежно від значень сигналів на інформаційних входах та попереднього стану тригера.

Синхронні тригери бувають з потенціальним та динамічним керуванням. На потенціальному вході активним є рівень сигналу, а на динамічному – фронт. Якщо на потенціальному вході діючим є одиничний рівень сигналу, то такий вхід називають прямим, а якщо діючим є нульовий рівень – інверсним. На інверсних потенціальних входах рисують невеликі кола.

Схема одноступневого синхронного RS-тригера з потенціальним керуванням, реалізованого на елементах „І-НЕ” показана на рис. 1.9.

Аналіз схеми показує, що при $C = 0$ тригер буде зберігати стан, а при $C = 1$ – працювати як асинхронний RS-тригер з прямими входами. Отже, всі входи цього тригера є прямими.

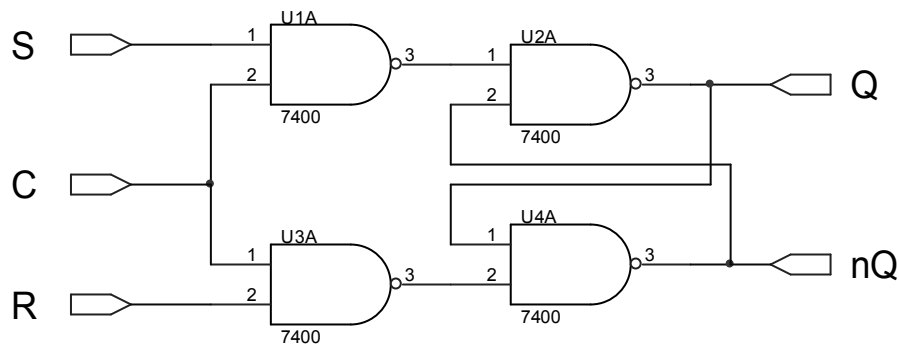


Рисунок 1.9 – Схема одноступеневого синхронного RS-тригера з потенціальним керуванням, реалізованого на елементах „I-HE”

Найбільш поширена схема одноступеневого синхронного D-тригера з потенціальним керуванням показана на рис. 1.10.

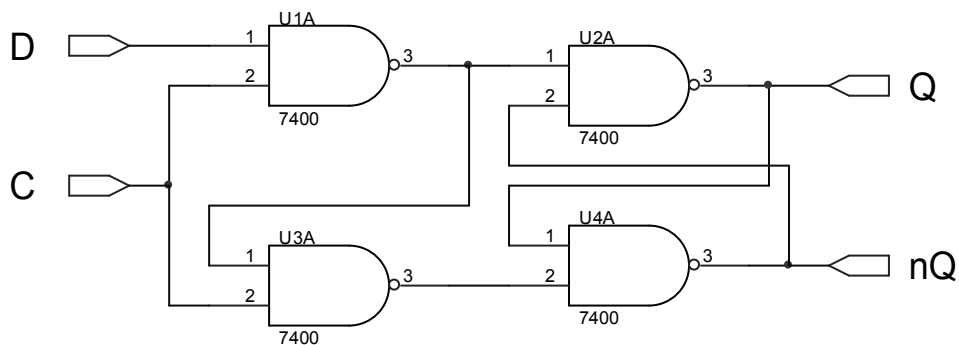


Рисунок 1.10 – Схема одноступеневого синхронного D-тригера з потенціальним керуванням, реалізованого на елементах „I-HE”

При заданні вхідних сигналів для дослідження поведінки тригерів слід врахувати максимальну затримку, яку проходить сигнал від входу до виходу тригера. Для того, щоб чітко розрізняти стани тригера, потрібно тривалість кожної із комбінацій вхідних сигналів вибрати із запасом.

Комбінації вхідних сигналів формують таким чином, щоб повною мірою дослідити властивості кожного з тригерів.

Вихідними є сигнали на прямому та інверсному виходах тригера.

До звіту включають схеми та функціональні позначення тригерів, часові діаграми, значення визначених затримок сигналів на прямому та інверсному виходах тригерів, результати аналізу та висновки.

Питання для самоперевірки

1. Які входи мають синхронні RS-тригери та D-тригери?
2. Охарактеризуйте поведінку синхронних тригерів з прямим С-входом, коли сигнал $C = 0$. Покажіть цей випадок на часовій діаграмі.
3. Охарактеризуйте поведінку синхронних тригерів з прямим С-входом, коли сигнал $C = 1$. Покажіть цей випадок на часовій діаграмі для обох типів тригерів.
4. Як позначаються на функціональних схемах синхронні RS- та D-тригери з прямими входами?
5. Чи можливий процес генерації для синхронних тригерів і якщо можливий, то для яких?
6. Назвіть конкретні значення затримок для досліджуваних тригерів.
7. З яких міркувань вибирають тривалість кожної з комбінацій вхідних сигналів при дослідженні тригерів?
8. Які комбінації вхідних сигналів є пасивними для синхронного RS-тригера з прямими входами?
9. Які комбінації вхідних сигналів є пасивними для синхронного D -тригера з прямими входами?
10. З яких міркувань вибирають послідовність комбінацій вхідних сигналів при дослідженні синхронних тригерів?

Лабораторна робота № 5

Дослідження двоступеневих тригерів

Мета роботи. Експериментальне виявлення властивостей двоступеневих тригерів.

Порядок виконання роботи.

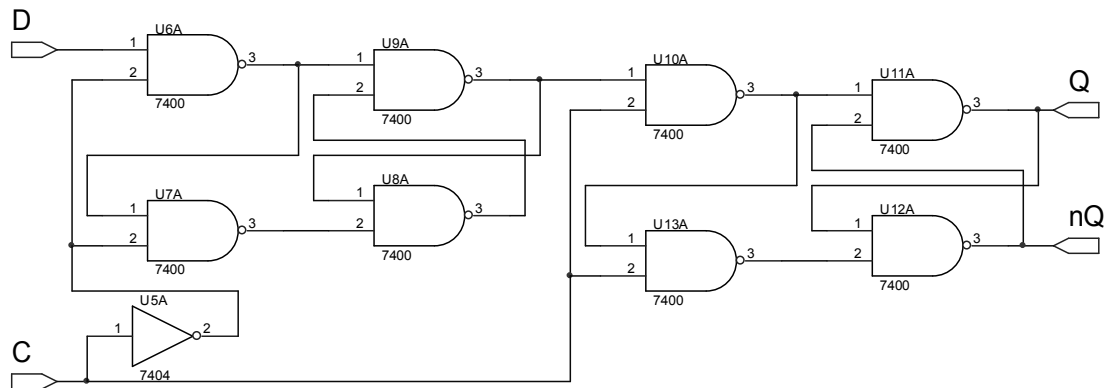
1. Дослідити двоступеневий синхронний D-тригер з прямим С-входом, реалізований на елементах „І-НЕ”.
2. Дослідити двоступеневий синхронний D-тригер з інверсним С-входом, реалізований на елементах „І-НЕ”.
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Двоступеневі синхронні тригери складаються з двох одноступеневих синхронних тригерів, що забезпечує їх використання по схемі з зовнішнім зворотним зв'язком.

Схеми двоступеневих синхронних тригерів показані на рис. 1.11.

а)



б)

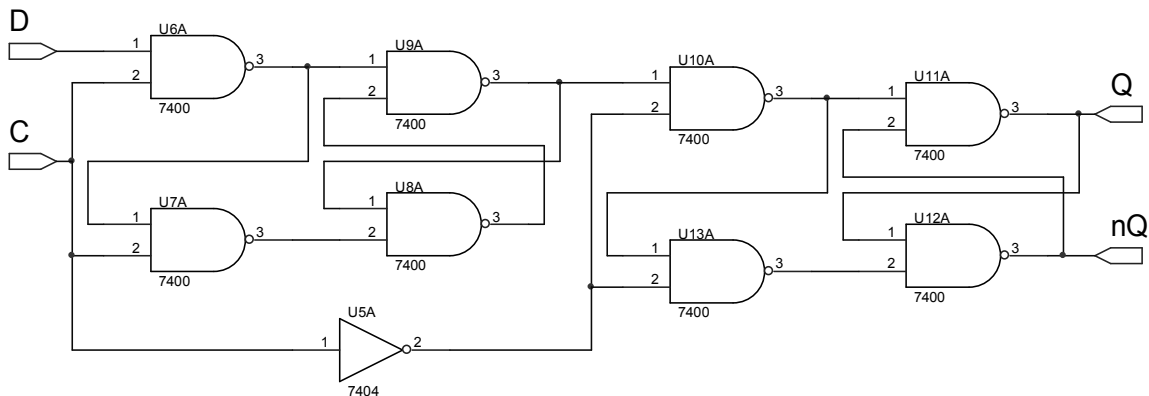


Рисунок 1.11 – Схеми двоступеневих синхронних D-тригерів:

а) з прямим С-входом; б) з інверсним С-входом

Аналізуючи схеми тригерів, що досліджуються, визначають послідовність комбінацій вхідних сигналів таким чином, щоб повною мірою дослідити властивості кожного з тригерів.

При заданні вхідних сигналів для дослідження поведінки тригерів слід врахувати максимальну затримку, яку проходить сигнал від входу до виходу тригера. Для того, щоб чітко розрізняти стани тригера, потрібно тривалість кожної із комбінацій вхідних сигналів вибрати із

запасом.

Вихідними є сигнали на прямому та інверсному виходах тригера.

До звіту включають схеми та функціональні позначення тригерів, часові діаграми, значення визначених затримок сигналів на прямому та інверсному виходах тригерів, результати аналізу та висновки.

Питання для самоперевірки

1. У чому полягає суттєва різниця між одноступеневими та двоступеневими тригерами?
2. Охарактеризуйте поведінку двоступеневого тригера з прямим С-входом.
3. Охарактеризуйте поведінку двоступеневого тригера з інверсним С-входом.
4. Як позначаються на функціональних схемах двоступеневі синхронні D-тригери з прямим та інверсним С-входом?
5. Чи можливий процес генерації для двоступеневих синхронних D-тригерів і якщо можливий, то для яких?
6. Назвіть конкретні значення затримок для досліджуваних тригерів.
7. З яких міркувань вибирають тривалість кожної з комбінацій вхідних сигналів при дослідженні тригерів?
8. Які комбінації вхідних сигналів є пасивними для досліджуваних тригерів?
9. З яких міркувань вибирають послідовність комбінацій вхідних сигналів при дослідженні двоступеневих синхронних тригерів? Покажіть це на прикладі часової діаграми.
10. Яке значення сигналу на С-вході досліджуваних тригерів є активним?

Лабораторна робота № 6

Дослідження тригерів з динамічним керуванням

Мета роботи. Експериментальне виявлення властивостей тригерів з динамічним керуванням.

Порядок виконання роботи.

1. Дослідити D-тригер з динамічним керуванням і додатковими установочними RS-входами.
2. Дослідити D-тригер з динамічним керуванням із зовнішнім зворотним зв'язком, який працює у режимі лічильного тригера.
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Тригери з динамічним керуванням реагують на змінення сигналу (фронт) на С-вході. На прямому С-вході активним є передній фронт сигналу (зміна з 0 на 1), а на інверсному С-вході активним є задній фронт сигналу (зміна з 1 на 0).

Лабораторна робота передбачає дослідження D-тригера з динамічним керуванням і додатковими установочними (асинхронними) RS-входами (ТМ2 – 7474).

Схема для дослідження показана на рис. 1.12.

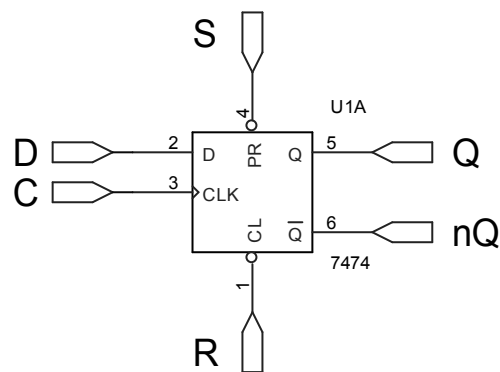


Рисунок 1.12 – Схема для дослідження D-тригера з динамічним керуванням

Як видно з рис. 1.12, динамічний С-вхід є прямим, а установочні RS-входи – інверсними.

Складаючи тест для дослідження поведінки тригера слід врахувати наявність асинхронних установочних входів і для кожної із комбінацій значень сигналів на цих входах передбачити прийом інформації (0 і 1) за основним D-входом. Окрім цього при пасивних значеннях сигналів на

RS-входах слід здійснити варіації сигналу на D-вході при незмінному одиничному та нульовому значенні сигналу на C-вході.

Затримки слід визначати окремо для діючих сигналів на асинхронних RS-входах і на основному вході.

Для перетворення D-тригера у лічильний потрібно інверсний вихід тригера з'єднати з D-входом.

До звіту включають схеми, часові діаграми, значення визначених затримок сигналів на прямому та інверсному виходах тригера, результати аналізу та висновки.

Питання для самоперевірки

1. Які входи тригерів називають динамічними?
2. Охарактеризуйте поведінку D-тригера з динамічним керуванням і додатковими установочними RS-входами.
3. Як позначається на функціональних схемах прямий динамічний вхід?
4. Як позначається на функціональних схемах інверсний динамічний вхід?
5. Назвіть конкретні значення затримок для досліджуваного тригера при дії сигналів з різних входів.
6. З яких міркувань вибирають тривалість кожної з комбінацій вхідних сигналів при дослідженні тригера?
7. Які комбінації вхідних сигналів є пасивними для досліджуваного тригера?
8. З яких міркувань вибирають послідовність комбінацій вхідних сигналів при дослідженні D-тригера? Покажіть це на прикладі часової діаграми.
9. Яке значення сигналу на C-вході досліджуваного тригера є активним?
10. Яке значення сигналів на RS-входах досліджуваного тригера є активним?
11. Поясніть за часовою діаграмою причини зміни стану тригера для кожного такого випадку.
12. Поясніть за часовою діаграмою причини незмінного стану тригера для кожного такого випадку при активних значеннях вхідних сигналів.
13. Як буде поводити себе тригер при активному значенні сигналів на входах C і RS?

Лабораторна робота № 7

Дослідження регістра

Мета роботи. Експериментальне виявлення властивостей регістрів.

Порядок виконання роботи.

1. Дослідити регістр ІР13, який працює як розподільувач сигналів.
2. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Регістри містять впорядковану сукупність тригерів зі спільним керуванням. До регістрових мікрооперацій відносять мікрооперацію установлення нульового стану, запис коду, мікрооперації зсуву.

Восьмирозрядний регістр ІР13 (74198), який ще називають універсальним, виконує мікрооперації установлення нульового стану, запису коду, зсуву вправо та вліво на один розряд. Його умовне позначення показано на рис. 1.13.

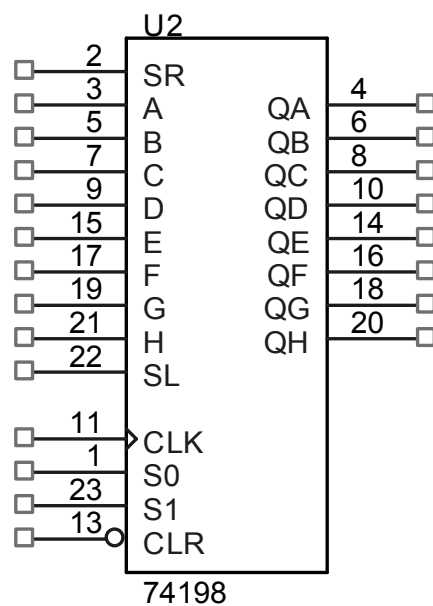


Рисунок 1.13 – Умовне позначення регістра ІР13

Мікрооперація устанавлення нульового стану є асинхронною і виконується при наявності активного (нульового) значення сигналу на вході *CLR*. Інші мікрооперації виконуються під дією активного значення сигналу на синхровході *CLK* (передній фронт). При цьому режим роботи регістра визначається комбінацією сигналів на входах *S0* і *S1* (табл. 1.3).

Таблиця 1.3 – Режими роботи регістра IP13

S1	S0	Режим
0	0	Збереження стану
0	1	Зсув вправо
1	0	Зсув вліво
1	1	Запис коду

Входи *A, B, C, D, E, F, G, H* є інформаційними і використовуються при реалізації мікрооперації запису коду. Входи *SR* і *SL* є послідовними входами відповідно при зсуві вправо і вліво.

Розподілювач сигналів формує послідовно на виходах активне значення сигналу (наприклад, одиничне), присутнє протягом періоду синхросигналу на вході *CLK*. Отже, для організації такого розподілення можна скористатись мікроопераціями запису коду 10000000 і циклічного зсуву його вправо. Схема розподілювача сигналів при таких умовах показана на рис. 1.14.

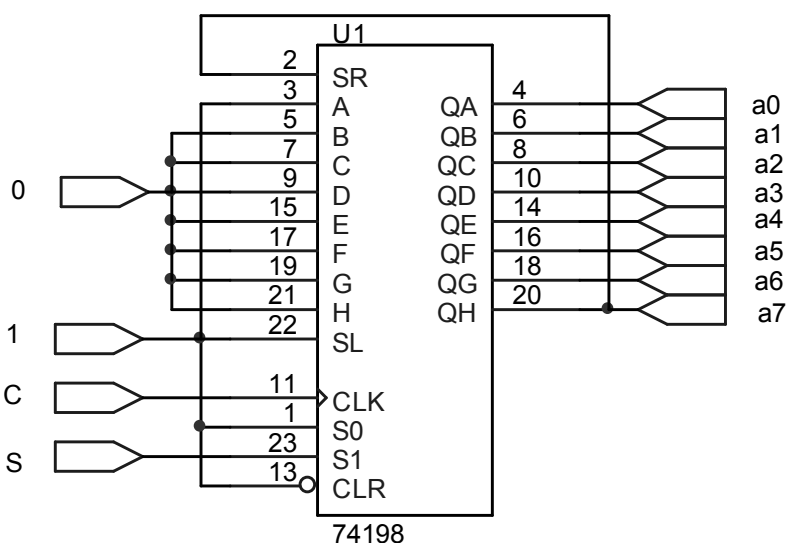


Рисунок 1.14 – Схема розподілювача сигналів на основі регістра IP13

При заданні вхідних сигналів для дослідження поведінки розподільувача сигналів слід спочатку передбачити виконання мікрооперації запису коду в регістр, а потім – мікрооперації зсуву вправо. При цьому задають відповідне значення сигналу на вході S розподільувача. Тактовий сигнал на вході C розподільувача задають як періодичний.

До звіту включають схему та часову діаграму роботи розподільувача, таблицю з режимами роботи регістра, значення визначених затримок сигналів, результати аналізу та висновки.

Питання для самоперевірки

1. Які мікрооперації називають регістровими?
2. Які мікрооперації реалізує регістр IP13?
3. Яка розрядність регістра IP13?
4. При яких значеннях вхідних сигналів регістр IP13 виконує мікрооперацію установаження нульового стану?
5. При яких значеннях вхідних сигналів регістр IP13 виконує мікрооперацію запису коду?
6. При яких значеннях вхідних сигналів регістр IP13 виконує мікрооперацію зсуву вліво?
7. При яких значеннях вхідних сигналів регістр IP13 виконує мікрооперацію зсуву вправо?
8. У чому полягає процес розподілення сигналів?
9. Скільки станів у циклі досліджуваного розподільувача сигналів?
10. Назвіть конкретні значення затримок сигналів на виходах розподільувача.
11. З яких міркувань вибирають тривалість періоду тактового сигналу?
12. Яке значення сигналу на вході CLK регістра IP13 є активним?
13. Яке значення сигналу на вході CLR регістра IP13 є активним?

Лабораторна робота № 8

Дослідження реверсивного лічильника з паралельним переносом

Мета роботи. Експериментальне виявлення властивостей лічильників.

Порядок виконання роботи.

1. Дослідити лічильник ІЕ7, який працює в режимі підсумовування.
2. Дослідити лічильник ІЕ7, який працює в режимі віднімання.
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Лічильники реалізують мікрооперацію лічби, яка полягає у збільшенні (підсумовувальні лічильники) або зменшенні (віднімальні лічильники) стану лічильника на 1. Якщо лічильник здатний виконувати обидві мікрооперації, він називається реверсивним. Лічильники можуть реалізовувати окрім основної також регістрові мікрооперації устанавлення нульового стану та запису коду.

До основних параметрів лічильників відносять модуль лічби або ємність (максимальна кількість робочих станів лічильника у циклі лічби), час реєстрації або устанавлення (максимальний проміжок часу від моменту дії активного значення вхідного сигналу до устанавлення нового стану лічильника), мінімальний період або роздільна здатність (мінімальний період вхідного сигналу, при якому лічильник ще зберігає роботоздатність), максимальна робоча частота (величина, обернена до мінімального періоду).

Лабораторна робота передбачає дослідження чотирирозрядного реверсивного лічильника з паралельним перенесенням ІЕ7 (74193) з додатковими мікроопераціями устанавлення нульового стану та запису коду.

Передбачається, що у режимі підсумовування лічильник працює, починаючи з нульового стану, для чого попередньо виконується мікрооперація устанавлення нульового стану. У режимі віднімання лічильник працює, починаючи з максимального стану, для чого попередньо вико-

нується мікрооперація занесення коду 1111.

Схема для дослідження лічильника ІЕ7 показана на рис. 1.15.

Входи лічильника *CLR* та *LOAD* є асинхронними. За входом *CLR* лічильник одиничним значенням сигналу встановлюється в нульовий стан. За входом *LOAD* лічильник нульовим значенням сигналу виконує мікрооперацію записування коду зі входів *A*, *B*, *C*, *D*. Зрозуміло, що обидві мікрооперації не можуть бути виконані одночасно. Входи лічильника *UP* і *DN* є динамічними, де діючим є передній фронт сигналу. Слід також зазначити, що в режимі підсумовування $DN=1$, а в режимі віднімання $UP=1$.

Виходи лічильника *QA*, *QB*, *QC*, *QD* показують його стан, а виходи *CO* і *BO* є виходами переносу відповідно у режимах підсумовування і віднімання.

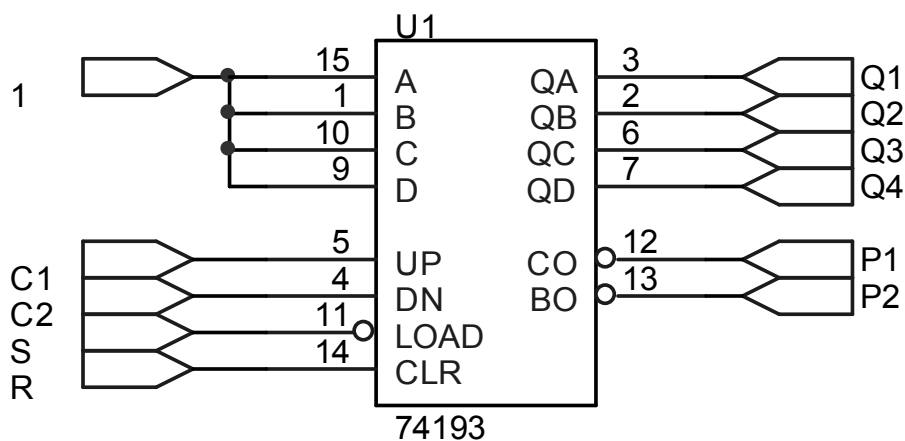


Рисунок 1.15 – Схема для дослідження лічильника ІЕ7

Оскільки початковий стан лічильника і послідовність вхідних сигналів для режимів підсумовування і віднімання неоднакові, схема для дослідження лічильника моделюється два рази.

При дослідженні лічильника потрібно визначити час реєстрації та затримку в формуванні сигналів переносу.

При отриманні часової діаграми роботи лічильника слід виконати групування сигналів стану для більш зручного сприйняття послідовності станів лічильника. Для цього після виконання команди *Trace*→*New Wave Window* у вікні *Select Signals* виділяють вихідні сигнали схеми, які показують стан лічильника, та натискають кнопку *New Group*, після чого

у вікні, що відкривається, вводять ім'я групи (рис. 1.16). Цю групу також включають до переліку сигналів часової діаграми.

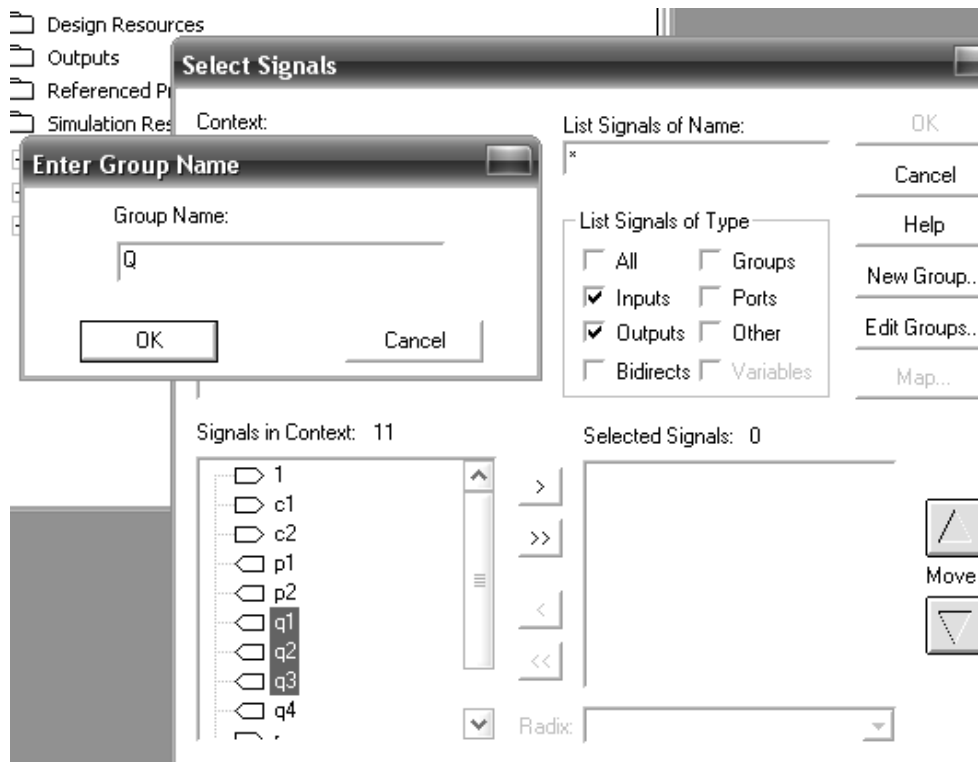


Рисунок 1.16 – Групування сигналів для часової діаграми

До звіту включають схему, часові діаграми роботи лічильника окремо для кожного режиму лічби, визначені значення часу реєстрації і затримок сигналів переносу, результати аналізування та висновки.

Питання для самоперевірки

1. Які мікрооперації може виконувати лічильник ІЕ7?
2. При яких значеннях вхідних сигналів лічильник ІЕ7 виконує мікрооперацію установлення нульового стану?
3. При яких значеннях вхідних сигналів лічильник ІЕ7 виконує мікрооперацію записування коду?
4. При яких значеннях вхідних сигналів лічильник ІЕ7 працює в підсумовувальному режимі?
5. При яких значеннях вхідних сигналів лічильник ІЕ7 працює в віднімальному режимі?
6. Назвіть конкретні значення затримок сигналів переносу.

7. Назвіть конкретне значення часу реєстрації лічильника.
8. З яких міркувань вибирають тривалість періоду тактового сигналу?
9. Яке значення сигналу на вході *CLR* лічильника ІЕ7 є активним?
10. Яке значення сигналу на вході *LOAD* лічильника ІЕ7 є активним?
11. Які значення сигналів на входах *UP* і *DN* лічильника ІЕ7 є активними?
12. У які моменти часу стає активним сигнал переносу лічильника в режимі підсумовування?
13. У які моменти часу стає активним сигнал переносу лічильника в режимі віднімання?
14. Назвіть та охарактеризуйте основні параметри лічильників.
15. Яким чином Ви визначали час реєстрації лічильника?

1.3 Лабораторні роботи з дослідження цифрових пристроїв ЕОМ

Лабораторна робота № 9

Дослідження лічильника Джонсона

Мета роботи. Експериментальне виявлення властивостей лічильника Джонсона.

Порядок виконання роботи.

1. Дослідити лічильник Джонсона, побудований на основі тригерної збірки ТМ9.
2. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Лічильником Джонсона називають циклічний зсувний регістр, початковий стан якого дорівнює нулю, а на послідовний вхід надходить сигнал з інверсного послідовного виходу.

Тригерна збірка ТМ9 (74174) за своєю суттю є шестирозрядним регістром з мікроопераціями установлення нульового стану та запису коду (рис. 1.17).

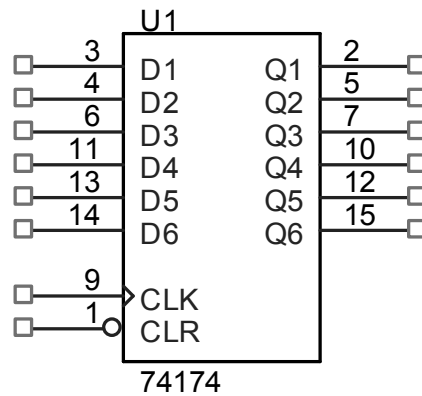


Рисунок 1.17 – Умовне позначення тригерної збірки ТМ9

Установлення нульового стану здійснюється за асинхронним входом *CLR*, де діючим є нульове значення сигналу.

Запис коду *D1–D6* здійснюється переднім фронтом сигналу на вході *CLK*.

Оскільки для побудови лічильника Джонсона потрібен зсувний регістр, а тригерна збірка мікрооперації зсуву не має, зсув потрібно реалізовувати штучно, тобто через мікрооперацію записування коду.

Враховуючи вищесказане, отримуємо схему лічильника Джонсона, показану на рис. 1.18.

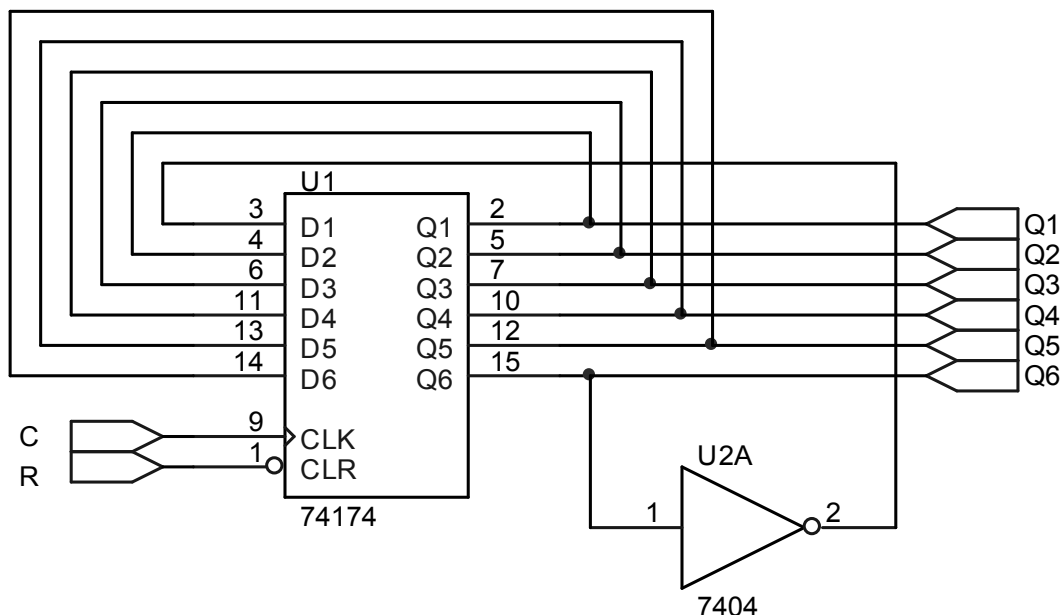


Рисунок 1.18 – Схема лічильника Джонсона на основі тригерної збірки ТМ9

При складанні тесту для дослідження лічильника Джонсона потрібно передбачити попереднє виконання мікрооперації установа нульового стану, а сигнал на тактовому вході задати періодичним.

При дослідженні лічильника Джонсона потрібно визначити час реєстрації.

До часової діаграми бажано включити згруповані сигнали стану для більш зручного сприйняття послідовності станів лічильника Джонсона.

До звіту включають схему, часову діаграму роботи лічильника Джонсона, визначене значення часу реєстрації, результати аналізування та висновки.

Питання для самоперевірки

1. Який пристрій називають лічильником Джонсона?
2. Який стан лічильника Джонсона є початковим?
3. Скільки станів у циклі лічильника Джонсона?
4. Яким чином тригерна збірка виконує зсув коду?
5. При яких значеннях входних сигналів лічильник Джонсона змінює свої стани?
6. Яким способом лічильник Джонсона встановлюється в початковий стан?
7. У чому полягає основна властивість лічильника Джонсона, яка впливає на його використання при побудові розподільвача сигналів?

Лабораторна робота № 10

Дослідження розподільвача сигналів, побудованого на основі лічильника і дешифратора

Мета роботи. Експериментальне виявлення властивостей розподільвача сигналів, побудованого на основі лічильника і дешифратора

Порядок виконання роботи.

1. Дослідити розподільвач сигналів, побудований на основі лічильника ІЕ7 і дешифратора ІД3.
2. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Розподільувач сигналів формуює послідовно на виходах активне значення сигналу, наявне протягом періоду вхідного тактового сигналу. Для організації такого розподілення можна використати лічильник, який у циклі проходить певну послідовність станів, і дешифратор, який ці стани перетворює в унітарні коди.

У роботі передбачається використати лічильник ІЕ7 (74193), який досліджувався у лабораторній роботі № 8, та дешифратор ІД3 (74154). Схема розподільувача сигналів показана на рис. 1.19.

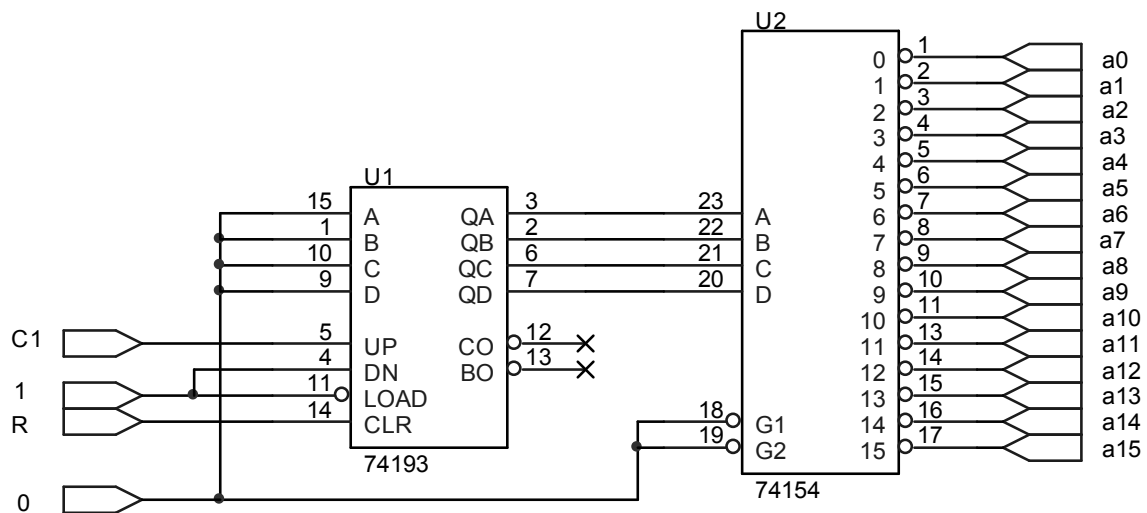


Рисунок 1.19 – Схема розподільувача сигналів, побудованого на основі лічильника і дешифратора

Тут лічильник, починаючи з нульового стану, який встановлюється одиничним значенням сигналу на вході *R* розподільувача, працює в режимі підсумовування. Дешифратор, активізований наявністю нульових значень сигналів *G1* і *G2*, перетворює стани лічильника в унітарні коди. Оскільки виходи дешифратора є інверсними, активними є нульові значення вихідних сигналів розподільувача. Перехід до наступного стану лічильника здійснюється в момент переднього фронту сигналу на вході *C1* розподільувача.

Оскільки чотирирозрядний двійковий лічильник має 16 станів у циклі, отримуємо на виході розподільувача 16 розподілених сигналів.

При складанні тесту для дослідження розподільвача сигналів потрібно передбачити попереднє виконання мікрооперації установа нульового стану лічильника, а сигнал на тактовому вході *CI* задати періодичним.

При дослідженні розподільвача сигналів потрібно визначити затримку у формуванні вихідного сигналу відносно переднього фронту сигналу на вході *CI*.

До звіту включають схему, часову діаграму роботи розподільвача сигналів, значення затримки, результати аналізування та висновки.

Питання для самоперевірки

1. У чому полягає процес розподілення сигналів?
2. З яких міркувань вибирають тривалість періоду тактового сигналу?
3. Який стан лічильника у розподільвачі є початковим? Як він встановлюється?
4. Скільки станів у циклі лічильника?
5. Як працює дешифратор у складі розподільвача?
6. При яких значеннях вхідних сигналів розподільвач переходить до наступного стану?
7. Яке значення розподілених сигналів є активним?
8. Чи можуть бути одночасно активними декілька виходів розподільвача?
9. Назвіть основні галузі застосування розподільвачів сигналів.
10. Назвіть значення затримки формування розподілених сигналів.

Лабораторна робота № 11

Дослідження багаторозрядного суматора

Мета роботи. Експериментальне виявлення властивостей суматорів, опанування інструментарію роботи з шинами у середовищі „OrCAD”.

Порядок виконання роботи.

1. Дослідити чотирирозрядний суматор ИМЗ. Для організації зв'язків із портами використати шину.
2. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Суматор призначений для формування значення суми кодів операндів і може розглядатись як арифметичний пристрій, який виконує одну операцію.

Суматор ИМЗ (7483) є чотирирозрядним суматором з послідовним переносом. Умовне позначення суматора показано на рис. 1.20.

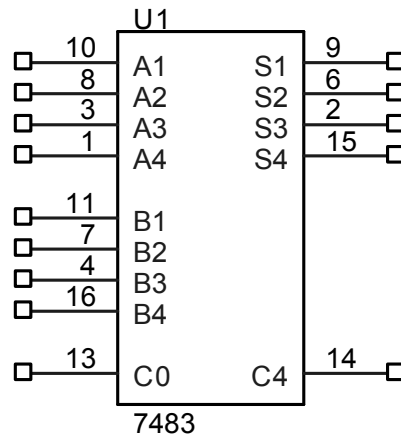


Рисунок 1.20 – Умовне позначення суматора ИМЗ

На входи суматора A і B надходять входи операндів, вхід $C0$ є входом переносу, на виходах S формується сума, а на виході $C4$ – перенос. Для забезпечення компактного зображення схеми, яка легко читається, при наявності багаторозрядних регулярних зв'язків використовують шини.

OrCAD надає декілька інструментів для роботи з шинами:



– *Bus* – зображення шини (лінії групового зв'язку);



– *Bus Entry* – нанесення відводів від шини, розташованих під кутом 45° ;



– *Net Alias* – розташування псевдонімів (додаткових імен) зв'язків та шин.

Лінії зв'язку, які входять у шину або виходять із неї, нумеруються, причому номер повинен починатись із букви.

Схема для дослідження суматора з використанням шини показана на рис. 1.21.

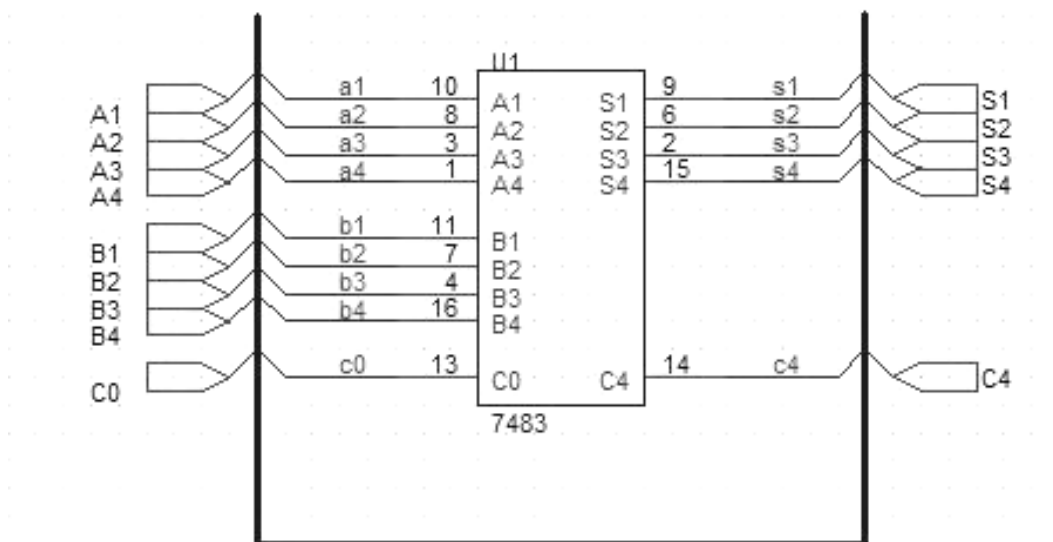


Рисунок 1.21 – Схема для дослідження суматора з використанням шини

Тестові набори сигналів для дослідження суматора підбирають таким чином, щоб покрити критичні випадки, наприклад коли перенос проходить через усі розряди, коли операнди мають максимальне та нульове значення, при незмінному одному з операндів інший змінюється, при активному та пасивному значенні входу переносу і т. п.

При дослідженні суматора потрібно використати групування сигналів операндів і суми та визначити максимальну затримку в формуванні суми і переносу.

До звіту включають схему, часову діаграму роботи суматора, визначене значення затримок, результати аналізу та висновки.

Питання для самоперевірки

1. Яку мікрооперацію реалізує суматор?
2. Охарактеризуйте інструменти OrCAD для роботи з шинами.
3. У чому полягають особливості нумерації зв'язків, які проходять через шину?
4. Охарактеризуйте призначення входів і виходів суматора.
5. Скільки розрядів має суматор ИМЗ?
6. Вкажіть конкретні значення максимальної затримки формування суми і переносу.
7. У яких випадках використовують шини при побудові схем?

Лабораторні роботи № 12-13

Побудова та дослідження послідовного підсумовувального пристрою

Мета роботи. Ознайомлення з принципом побудови послідовних пристроїв на прикладі операції арифметичного додавання та експериментальне виявлення властивостей процесу додавання послідовних кодів.

Порядок виконання роботи.

1. Провести аналіз структурної схеми послідовного підсумовувального пристрою.
2. Побудувати схему для дослідження послідовного підсумовувального пристрою, використавши регістри ІР13 (74198) та однорозрядний комбінаційний суматор ІМ5 (74LS183).
3. Про моделювати схему для заданих значень операндів.
4. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Враховуючи трудомісткість побудови і дослідження послідовного підсумовувального пристрою, для такого дослідження виділяється дві лабораторні роботи.

Для підсумовування чисел, поданих послідовним кодом, використовують послідовний суматор. Це однорозрядний комбінаційний суматор зі схемою затримки сигналу переносу на один такт додавання.

Числа, які додаються, подають на вхід послідовного суматора, починаючи з молодших розрядів. Затриманий сигнал переносу надходить на вхід послідовного суматора одночасно із сигналами наступних розрядів чисел, які підсумовуються. Операційна частина такого пристрою показана на рис. 1.22.

Для збереження операндів A і B та формування їх послідовних кодів використовуються зсувні регістри $RG1$ і $RG2$. Додавання значень двійкових розрядів операндів і переносу з попереднього молодшого розряду виконується на однорозрядному суматорі SM . На виході

суматора SM визначається значення розряду суми і значення переносу P в наступний розряд. Значення переносу P передається на вхід суматора з затримкою, рівною тривалості такту додавання.

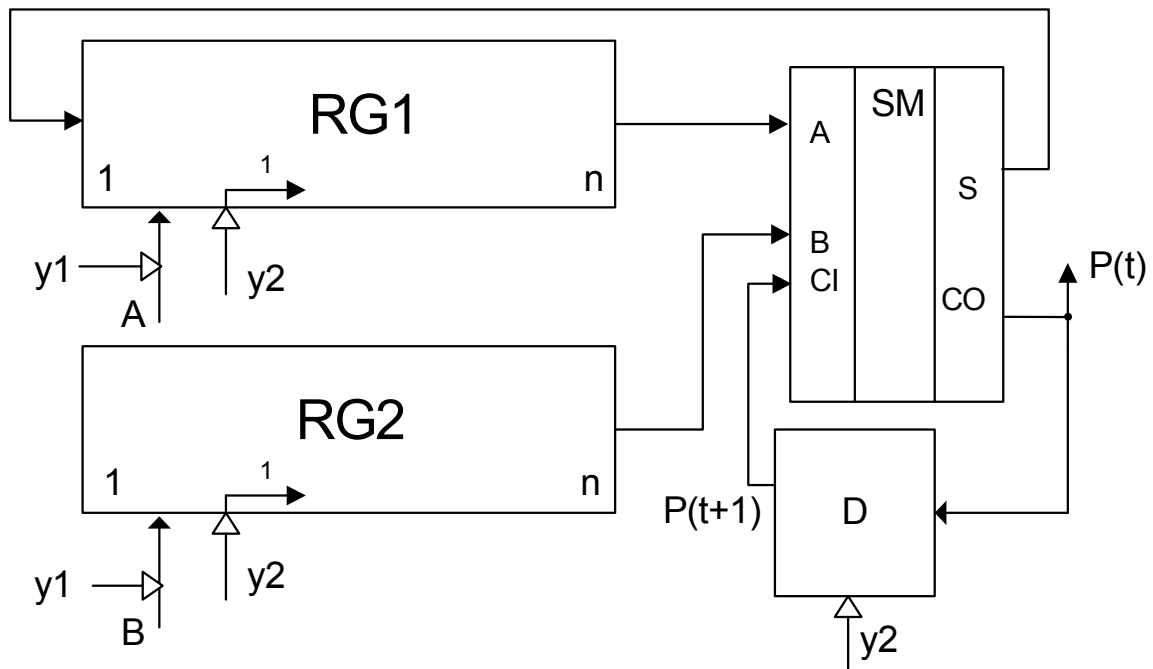


Рисунок 1.22 – Структурна схема послідовного підсумовувального пристрою

Значення суми в послідовному коді може передаватись в один з регістрів $RG1$ або $RG2$, який вивільнюється при зсуві операндів. Операція додавання виконується за n тактів. Керуючий сигнал $y1$ здійснює запис операндів A і B у регістри $RG1$ та $RG2$. Зсув вмісту регістрів $RG1$ та $RG2$ вправо на один розряд здійснюється під дією сигналу $y2$. Одночасно схема D фіксує сигнал переносу. Сигнал $P(t)$ відповідає значенню переносу в наступний розряд, обумовленого в поточному такті додавання. У n -му такті додавання сигнал $P(t)$ є значенням переносу зі старшого n -го розряду.

Для побудови функціональної схеми пристрою слід використати регістри ІР13 (лабораторна робота № 7), тригер ТМ2 (лабораторна робота № 6) та суматор ІМ5 (74LS183). Тригер використовується для затримки сигналу переносу на один такт додавання.

Функціональна схема послідовного підсумовувального пристрою показана на рис. 1.23.

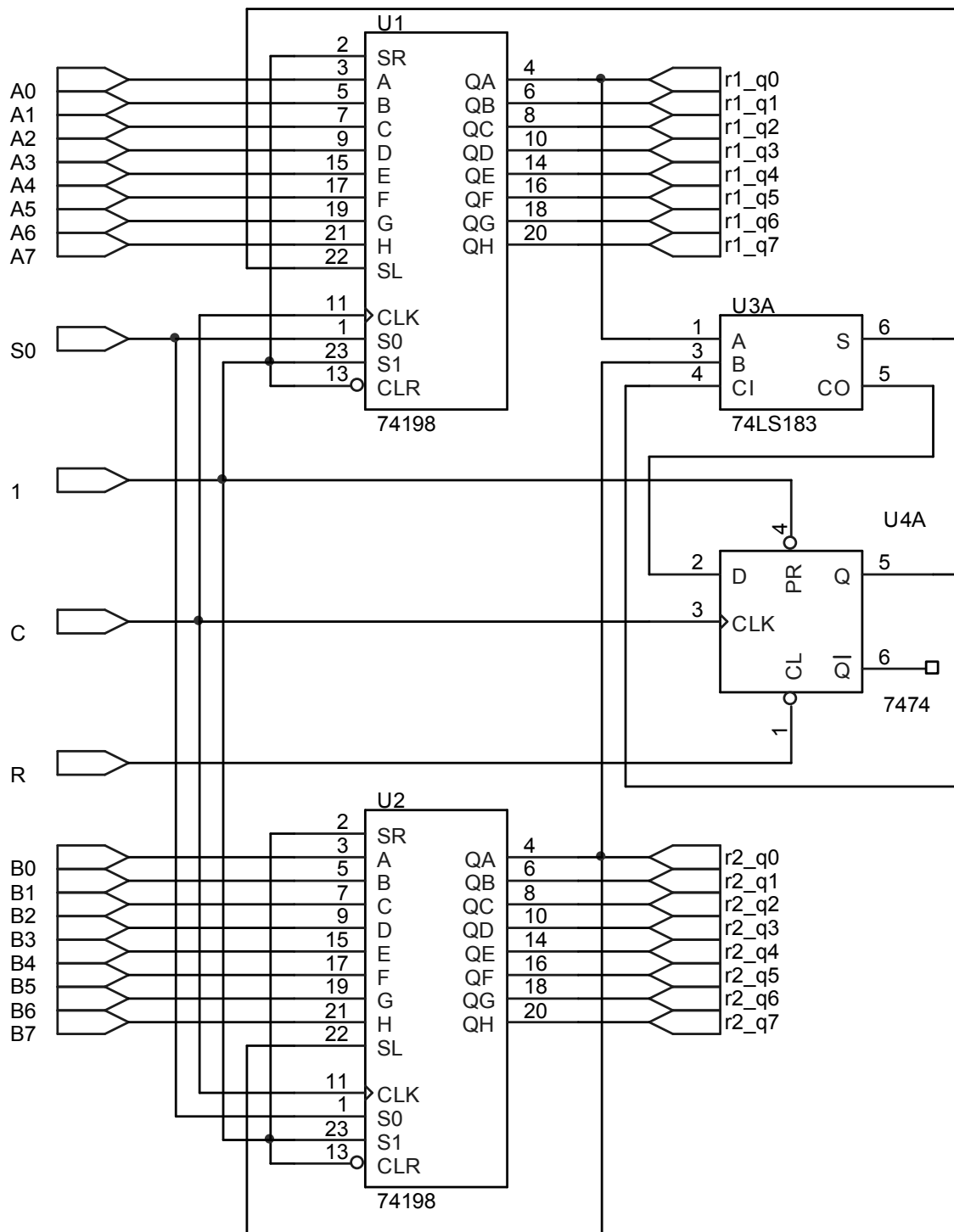


Рисунок 1.23 – Функціональна схема послідовного підсумовувального пристрою

При моделюванні схеми необхідно підключити бібліотеку `ls.vhd`, яка містить математичну модель суматора (74ls183).

Для забезпечення позитивних результатів при моделюванні схеми керування має відбуватися в такій послідовності:

- занесення значень операндів А і В у регістри та початкового значення переносу Р у тригер (підготовчий етап);
- реалізація циклу додавання (зсув вмісту регістрів та керування тригером затримки).

Виходячи з цього задають значення вхідних (інформаційних та керуючих) сигналів.

При дослідженні використовують групування сигналів та визначають максимальну затримку в формуванні розряду суми і переносу.

До звіту включають структурну та функціональну схеми, часову діаграму роботи послідовного підсумовувального пристрою, визначене значення затримок, результати аналізу та висновки.

Питання для самоперевірки

1. Що таке послідовний суматор?
2. Починаючи з яких розрядів (молодших чи старших) додають числа у послідовному коді?
3. Поясніть процеси у пристрої при додаванні кодів.
4. У чому полягають переваги і недоліки послідовних пристроїв?
5. Поясніть часову діаграму, отриману при виконанні роботи.
6. Які функції у пристрої виконує тригер?
7. Вкажіть місцеположення на часовій діаграмі результату додавання кодів.

Варіанти завдань

№ варіанта	A	B	P ₀
1	73	0D	1
2	73	0D	0
3	4F	66	1
4	4F	66	0
5	92	B5	1
6	92	B5	0
7	7A	27	1
8	7A	27	0
9	B5	1E	1
10	B5	1E	0

Лабораторна робота № 14

Дослідження арифметико-логічного пристрою

Мета роботи. Ознайомлення з системою команд та функціональними можливостями арифметико-логічного пристрою і його експериментальне дослідження за допомогою сучасних програмних засобів.

Порядок виконання роботи.

1. Дослідити чотирирозрядний АЛП ИПЗ (74181).
Для організації зв'язків із портами використати шину.
2. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

АЛП ИПЗ призначено для виконання логічних та арифметичних операцій над кодами $A = A_3A_2A_1A_0$ і $B = B_3B_2B_1B_0$ (рис. 1.24).

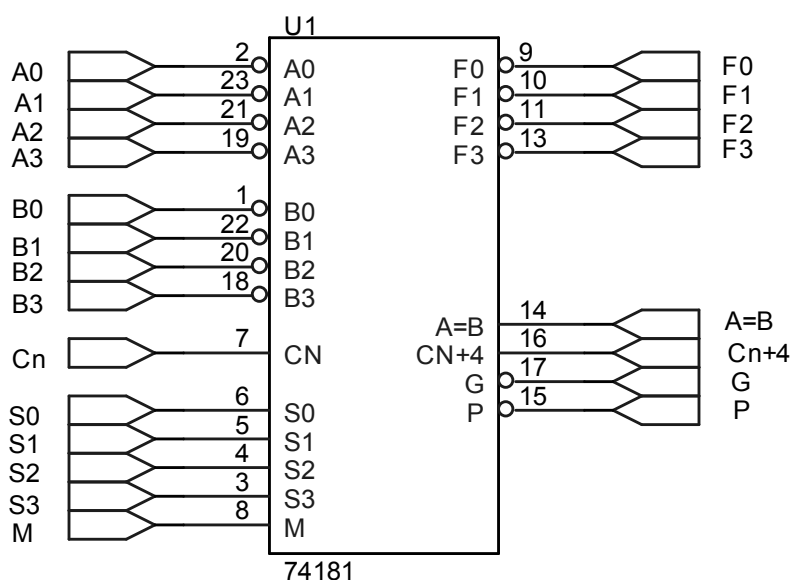


Рисунок 1.24 – Умовне позначення АЛП ИПЗ

Код операції, що виконується мікросхемою, задається 5-розрядним кодом на входах $MS_3S_2S_1S_0$. Взагалі такий АЛП здатен виконувати 32

операції: 16 логічних та 16 арифметичних і арифметико-логічних. Старший розряд вибору операції (M) визначає характер дій, які виконуються АЛП. Коли $M=1$, АЛП виконує логічні операції порозрядно над кожною парою бітів слів A і B . Внутрішній перенос у цьому режимі не діє. Арифметичні операції виконуються, коли $M=0$. При цьому дозволяється перенос між розрядами.

Вхід CN є входом переносу (він інверсний відносно сигналів на входах A та B).

На виходах $F_0F_1F_2F_3$ формуються результати логічних та арифметичних дій над операндами. На виході переносу $CN+4$ утворюється вихідний перенос при виконанні арифметичних дій, він також є інверсним відносно сигналів на входах A та B .

Для арифметичних дій над словами більшої довжини (ніж 4 розряди) АЛП підключають послідовно. При цьому використовуються виходи генерації переносу G та передачі переносу P (у випадках, коли використовується блок прискореного переносу ИП4).

На виході $A=B$ формується відповідна ознака при виконанні арифметичних операцій.

АЛП може працювати з високими або низькими активними логічними рівнями. Залежно від цього змінюються знаки інверсії на входах та виходах, а також застосовуються різні таблиці відповідності логічних та арифметичних функцій кодам вибору функції ($S_0 - S_3$).

Лабораторна робота передбачає додатну логіку, коли активними є одиничні значення у розрядах операндів.

Система команд АЛП ИП3 показана у табл. 1.4.

Виходячи з заданого варіанта завдання підбирають значення вхідних (інформаційних та керуючих) сигналів. Рекомендується крім заданих самостійно дослідити виконання декількох інших операцій над заданими та іншими операндами. При цьому слід звернути увагу на особливі випадки. Наприклад, коли сигнал переносу проходить через усі розряди, коли результат дорівнює нулю, коли $A=B$ і под.

При дослідженні використовують групування сигналів та визначають максимальну затримку в формуванні вихідних сигналів.

До звіту включають схему для дослідження АЛП, часову діаграму її роботи, визначені значення затримок, результати аналізу та висновки.

Таблиця 1.4 – Система команд АЛП ИПЗ

Вибір функції				Вихідні дані		
S_3	S_2	S_1	S_0	Логічні функції (M=1)	Арифметичні функції (M=0)	
					CN=1 (без переносу)	CN=0 (з переносом)
0	0	0	0	$\overline{A}$	A	A дод. 1
0	0	0	1	$\overline{A+B}$	$A+B$	$(A+B)$ дод. 1
0	0	1	0	$\overline{AB}$	$A+\overline{B}$	$A+\overline{B}$ дод. 1
0	0	1	1	0	відн. 1	0
0	1	0	0	$\overline{AB}$	A дод. $\overline{AB}$	A дод. $\overline{AB}$ дод. 1
0	1	0	1	$\overline{B}$	$(A+B)$ дод. AB	$(A+B)$ дод. AB дод. 1
0	1	1	0	$A \oplus B$	A відн. B відн. 1	A відн. B
0	1	1	1	$\overline{AB}$	$\overline{AB}$ відн. 1	$\overline{AB}$
1	0	0	0	$\overline{A+B}$	A дод. AB	A дод. AB дод. 1
1	0	0	1	$\overline{A \oplus B}$	A дод. B	A дод. B дод. 1
1	0	1	0	B	$(A+\overline{B})$ дод. AB	$(A+\overline{B})$ дод. AB дод. 1
1	0	1	1	AB	AB відн. 1	AB
1	1	0	0	1	A дод. A	A дод. A дод. 1
1	1	0	1	$A+\overline{B}$	$(A+B)$ дод. A	$(A+B)$ дод. A дод. 1
1	1	1	0	$A+B$	$(A+\overline{B})$ дод. A	$(A+\overline{B})$ дод. A дод. 1
1	1	1	1	A	A відн. 1	A

Питання для самоперевірки

1. Для чого призначений АЛП?
2. Скільки операцій може виконувати АЛП ИПЗ?
3. Поясніть призначення входів $S_3S_2S_1S_0$.
4. Поясніть призначення входу M .
5. Обґрунтуйте результати виконання команд за часовою діаграмою, отриманою при виконанні роботи.
6. Поясніть призначення виходів P та G .
7. Чи правда, що вхідний та вихідний сигнали переносу для АЛП ИПЗ завжди інверсні відносно сигналів на входах операндів A і B ?

Варіанти завдань

№ варіанта	A	B	Логічні функції	Арифметичні функції
1	1001	1000	$\overline{A}$	$A + \overline{B}$ дод. 1
2	0110	0011	$\overline{A + B}$	$(A + B)$ дод. A дод. 1
3	0101	1001	$\overline{AB}$	A дод. A дод. 1
4	1111	0001	0	A дод. $\overline{AB}$ дод. 1
5	0011	1010	$\overline{AB}$	A відн. B
6	0000	1111	$\overline{B}$	A відн. B відн. 1
7	0011	1100	$A \oplus B$	A дод. AB
8	1001	0101	$A\overline{B}$	$(A + \overline{B})$ дод. AB дод. 1
9	1100	0011	$\overline{A + B}$	$\overline{AB}$ відн. 1
10	1110	1100	$\overline{A \oplus B}$	A дод. B

Лабораторна робота № 15

Дослідження автомата Мура

Мета роботи. Експериментальне встановлення відповідності функціонування автомата заданому алгоритму та виявлення властивостей автомата Мура.

Порядок виконання роботи.

1. Синтезувати автомат Мура відповідно до заданої граф-схеми алгоритму у базисі І-НЕ.
2. Дослідити схему автомата Мура.
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

При синтезі та аналізі автоматів з „жорсткою” логікою використовують апарат теорії абстрактних автоматів, відповідно до якої автомат задається множиною вхідних сигналів X (ознакові сигнали), множиною

вихідних сигналів Y (керуючі сигнали), множиною станів A та функціями переходу і виходу. Функція переходу f_1 визначає залежність наступного стану автомата від попереднього стану і вхідних сигналів, а функція виходу f_2 визначає залежність вихідних сигналів від попереднього стану і вхідних сигналів. У структурному плані автомат можна розділити на дві частини: комбінаційну $KЧ$ і запам'ятовувальну $ЗЧ$ (рис. 1.25).

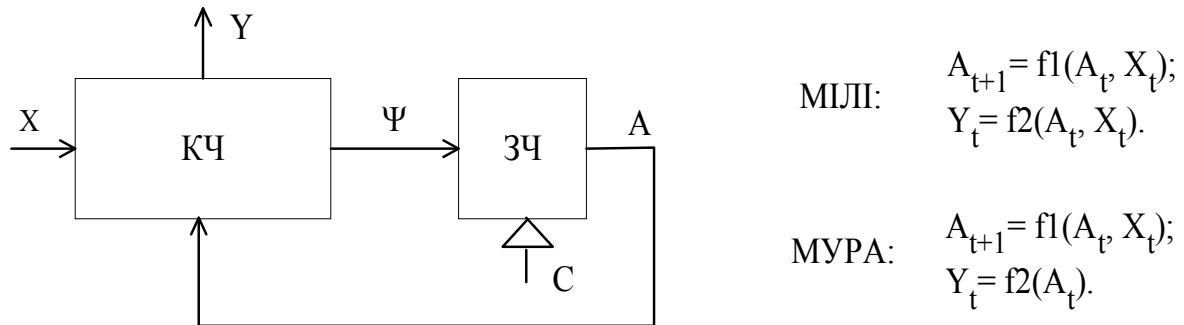


Рисунок 1.25 – Узагальнена структура цифрового автомата

Для автомата Мілі вихідні сигнали залежать від стану та вхідних сигналів, а для автомата Мура – тільки від стану автомата.

Відповідно до канонічного методу структурного синтезу автомат може бути синтезований у такому порядку:

- розмітка закодованої ГСА станами автомата;
- побудова графа автомата;
- вибір елементів пам'яті для $ЗЧ$ і кодування станів автомата;
- побудова суміщеної таблиці переходів і виходів;
- визначення та мінімізація логічних функцій збудження елементів пам'яті і вихідних сигналів;
- зведення визначених функцій до заданого базису;
- побудова функціональної схеми автомата.

Розмічування ГСА станами автомата Мура здійснюється за правилами:

- символом початкового стану a_0 відмічаються початкова і кінцева вершини;
- кожна операторна вершина відмічається символом стану a_i ;
- дві різні операторні вершини не можуть бути відмічені однаковими символами стану.

Більш детально складові процесу синтезу розглядаються в [19].

При виборі елементів пам'яті для ЗЧ автомата рекомендується взяти D-тригери, які досліджувались у лабораторній роботі № 6, а для декодування станів автомата при побудові схеми використати дешифратор 74АНСТ139. Слід при цьому врахувати, що дешифратор має інверсні виходи, тобто він формує інверсні значення сигналів станів. При моделюванні схеми потрібно додатково підключити бібліотеку АНСТ.

Приклад схеми автомата Мура показаний на рис. 1.26 (**Увага:** досліджується не ця схема, а синтезована власноруч відповідно до заданого варіанта).

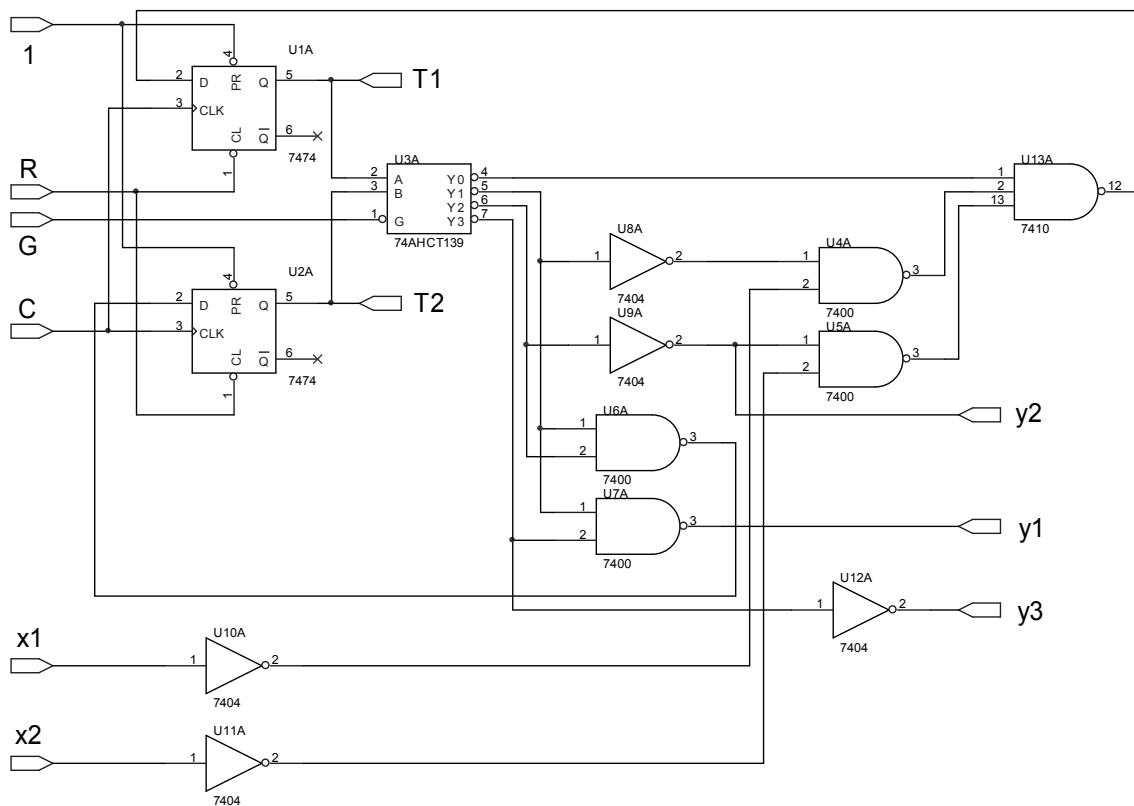


Рисунок 1.26 – Приклад схеми автомата Мура

У схемі слід передбачити можливість установа нульового початкового стану та наявності портів на виходах тригерів з метою групування станів автомата для кращого сприйняття послідовності станів при аналізованні часової діаграми.

Значення входних сигналів автомата задають таким чином, щоб при всіх можливих комбінаціях $x1$ та $x2$ пройти шлях від початкової вершини ГСА до кінцевої.

При дослідженні визначають значення затримок формування вихідних сигналів автомата.

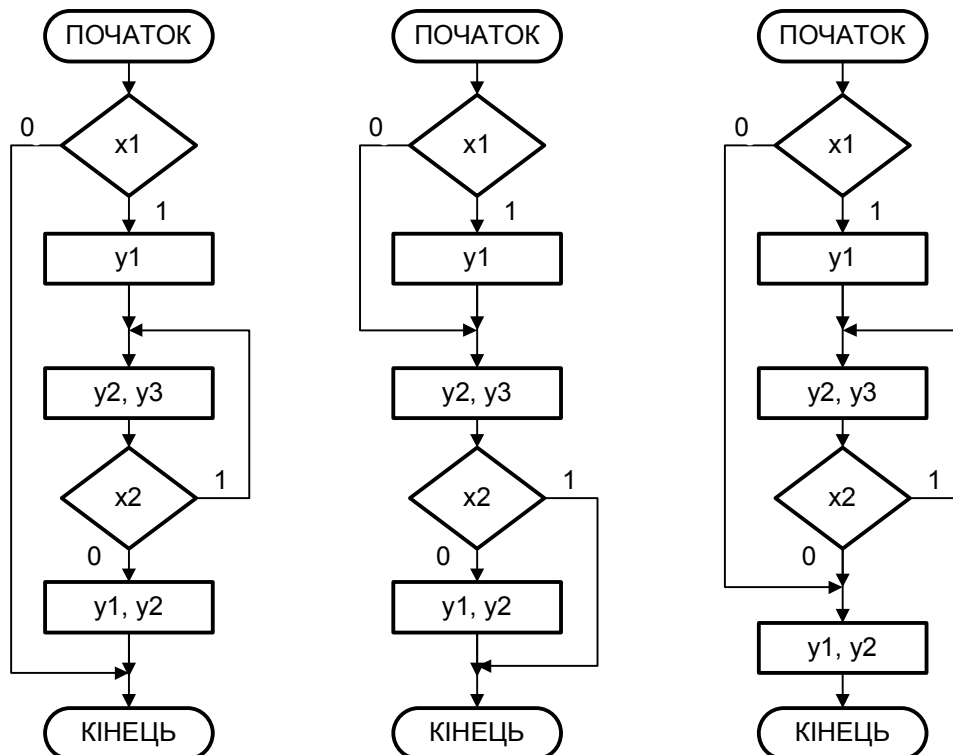
При аналізуванні часової діаграми слід звернути увагу на послідовність станів та вихідних сигналів автомата для кожної з комбінацій вхідних сигналів.

До звіту включають граф-схему алгоритму, етапи синтезу та схему автомата, часову діаграму його роботи, визначені значення затримок у формуванні вихідних сигналів, результати аналізу та висновки.

Питання для самоперевірки

1. Чим відрізняються автомати Мура від автоматів Мілі?
2. В чому полягає канонічний метод структурного синтезу автоматів?
3. Сформулюйте правила розмітки ГСА станами автомата Мура.
4. Що вказують в суміщеній таблиці переходів і виходів?
5. Яку роль у схемі автомата виконує дешифратор?
6. Проаналізуйте, чи відповідає послідовність станів автомата у часовій діаграмі послідовності, вказаній у ГСА, для заданої комбінації вхідних сигналів.
7. Яким чином встановлюється початковий стан автомата?

Варіанти завдань



Лабораторна робота № 16

Дослідження автомата Мілі

Мета роботи. Експериментальне встановлення відповідності функціонування автомата заданому алгоритму та виявлення властивостей автомата Мілі.

Порядок виконання роботи.

1. Синтезувати автомат Мілі відповідно до заданої граф-схеми алгоритму у базисі І-НЕ.
2. Дослідити схему автомата Мілі.
3. Проаналізувати результати і зробити висновки.

Теоретичні відомості і рекомендації щодо виконання лабораторної роботи

Порядок синтезу автомата Мілі такий же, як і для автомата Мура. Але слід врахувати, що для автомата Мілі вихідні сигнали залежать як від стану автомата, так і від вхідних сигналів.

Розмічування ГСА станами автомата Мілі здійснюється за правилами:

- символом a_0 відмічається вхід першої вершини, яка йде за початковою, і вхід кінцевої вершини;
- входи вершин, які йдуть за операторними вершинами, відмічаються символами стану a_i ;
- входи двох різних вершин, за виключенням кінцевої, не можуть бути відмічені однаковими символами;
- вхід вершини може відмічатись тільки одним символом.

Приклад схеми автомата Мілі показаний на рис. 1.27 (не для моделювання).

У схемі слід передбачити можливість установа нульового початкового стану та наявності портів на виходах тригерів з метою групування станів автомата для кращого сприйняття послідовності станів при аналізованні часової діаграми.

Значення вхідних сигналів автомата задають таким чином, щоб

при всіх можливих комбінаціях x_1 та x_2 пройти шлях від початкової вершини ГСА до кінцевої.

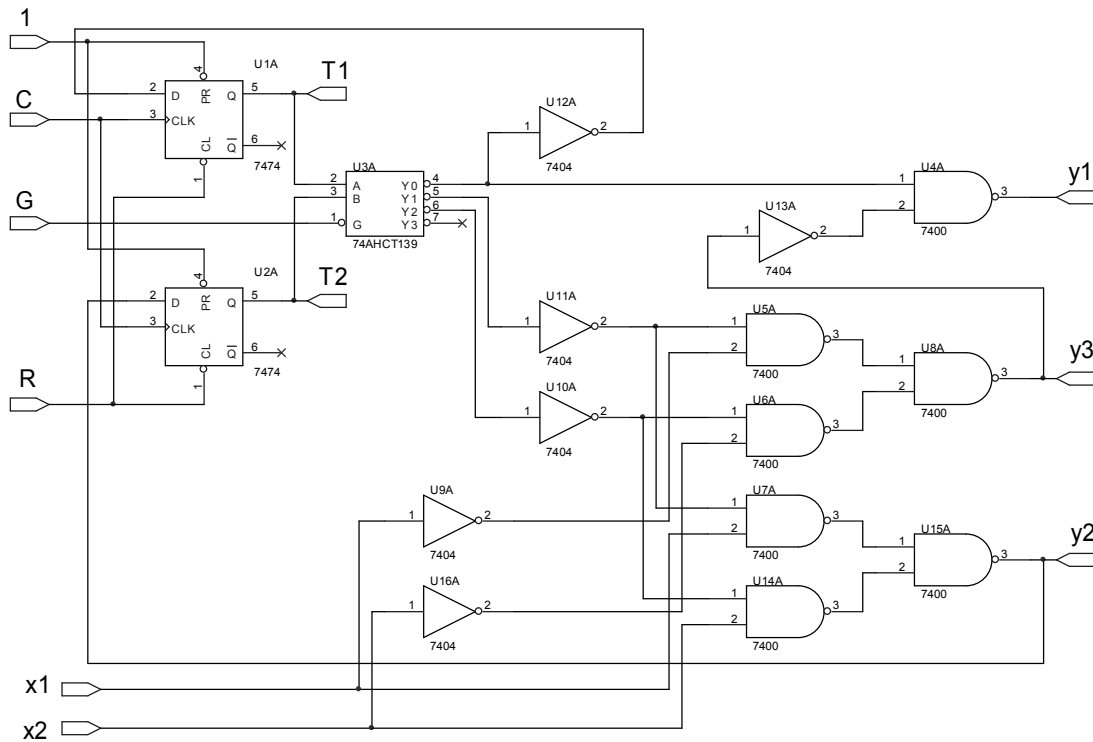


Рисунок 1.27 – Приклад схеми автомата Мілі

При дослідженні визначають значення затримок формування вихідних сигналів автомата.

При аналізованні часової діаграми слід звернути увагу на послідовність станів та вихідних сигналів автомата для кожної з комбінацій вхідних сигналів.

До звіту включають граф-схему алгоритму, етапи синтезу та схему автомата, часову діаграму його роботи, визначені значення затримок у формуванні вихідних сигналів, результати аналізування та висновки.

Питання для самоперевірки

1. Сформулюйте правила розмітки ГСА станами автомата Мілі.
2. Проаналізуйте, чи відповідає послідовність станів автомата у часовій діаграмі послідовності, вказаній у ГСА, для заданої комбінації вхідних сигналів.
3. Яким чином встановлюється початковий стан автомата?

Варіанти завдань ті самі, що і в лабораторній роботі № 15.

2 КУРСОВЕ ПРОЕКТУВАННЯ

Курсова робота з дисципліни „Цифрова схемотехніка” виконується згідно з індивідуальним завданням і є самостійною роботою студента, призначеною для закріплення, розширення, узагальнення і практичного використання знань, умінь і навичок, одержаних під час навчання. В процесі курсового проектування студенти здобувають навички аналізування і синтезування схем, їх моделювання за допомогою сучасних пакетів прикладних програм.

2.1 Загальні вимоги щодо організації курсового проектування

Організація курсового проектування здійснюється відповідно до „Методичних вказівок до оформлення курсових проектів (робіт) у Вінницькому національному технічному університеті”, затвердженого Методичною радою ВНТУ 19.01.2006 р. [1].

Відповідальність за правильність прийнятих рішень, обґрунтувань, розрахунків та якість оформлення несе студент – автор роботи.

Тематика курсових робіт може бути типовою і спеціалізованою. Завдання на спеціалізовані курсові роботи незалежно від об’єкта проектування повинно передбачати схемотехнічне проектування та машинне моделювання спроектованого вузла, бути узгодженим з керівником і консультантом курсової роботи і затвердженим завідувачем кафедри.

Курсова робота повинна задовольняти такі вимоги [1]:

- обсяг текстової частини визначається кількістю годин СРС, які виділяються для дисципліни на курсову роботу навчальним планом (36 год.) та не перевищує 30 сторінок формату А4 текстової частини;
- графічна частина може подаватися в тексті пояснювальної записки у вигляді відповідних рисунків або виноситись в додатки з обов’язковим конкретним зазначенням графічного матеріалу в індивідуальному завданні;
- у випадку повного збігу тем курсової роботи індивідуальне завдання має містити не тільки різні числові вихідні дані, але й передбачати самостійне викладення студентом тексту пояснювальної записки з метою уникнення використання електронного шаблону.

Індивідуальне завдання в перелік змісту не вноситься та має бути

другою сторінкою після титульного листа. Зразки індивідуальних завдань до курсових робіт наведені в додатках А, Б.

Будь-яке переписування матеріалів літературних джерел або електронних документів (електронних книг, INTERNET-сайтів) неприпустимо. Якщо студент вважає за необхідність наведення певної кількості описових матеріалів, то вони розміщуються у додатках.

Згідно з затвердженим графіком студент зобов'язаний своєчасно подавати керівникові результати роботи над курсовою роботою.

До захисту допускаються курсові роботи, виконані в повному обсязі згідно з затвердженим індивідуальним завданням, перевірені керівником і підписані ним „До захисту” на титульному аркуші (додатки В, Г) із зазначенням дати.

Захист робіт проводиться публічно за встановленим графіком перед комісією з двох-трьох викладачів, склад якої затверджується завідувачем кафедри, при безпосередній участі керівника роботи в присутності студентів групи. У результаті захисту курсова робота оцінюється оцінкою за чотирибальною шкалою і відповідною їй модульною оцінкою за кредитно-модульною системою залежно від якості виконання та оформлення роботи і рівня відповідей на запитання при захисті роботи (додаток Д).

Курсові роботи, виконані не за своїм варіантом завдання або не в повному обсязі чи з суттєвими помилками, виконані не самостійно (про що свідчить некомпетентність у рішеннях та матеріалах), до захисту не допускаються і направляються керівником роботи на доопрацювання. В цьому випадку у заліковій відомості робиться запис „не допущений”, що еквівалентно одержанню оцінки „незадовільно”, тобто свідчить про появу академзаборгованості, яка може бути ліквідована на загальних підставах.

2.2 Вимоги щодо оформлення курсових робіт

Оформлення пояснювальної записки (ПЗ) до курсової роботи здійснюється відповідно до вимог ДСТУ 3008-95 [1, 2].

Текст ПЗ виконується машинописним шрифтом (1,5 інтервали, шрифт Times New Roman, кегль № 14) з висотою букв і цифр не менше 2,5 мм. Номера сторінок ПЗ проставляються в правому верхньому кутку

аркуша. На титульному аркуші номер не ставиться, хоча він і враховується при нумерації.

Пояснювальна записка відноситься до текстових документів, які подаються технічною мовою. Графічна інформація має подаватись у вигляді ілюстрацій (схеми, рисунки, графіки, діаграми тощо). Цифрова – у вигляді таблиць.

Структурними елементами основної частини ПЗ є розділи, підрозділи, пункти, підпункти, переліки.

Кожен розділ рекомендується починати з нової сторінки.

Заголовок розділу записують посередині (ДСТУ 3008-95) великими буквами (верхній регістр) з більш високою насиченістю.

Заголовки підрозділів записують з абзацу малими буквами (нижній регістр), починаючи з великої.

Розділи нумерують порядковими номерами в межах всього документа. Після номера крапку не ставлять, а пропускають один знак.

Підрозділи нумерують у межах кожного розділу за формою: 3.1, 3.2, 3.2.1, 3.2.2 і т. д. Після номера крапку не ставлять, а пропускають один знак.

Посилання в тексті на розділи виконується за формою: "...наведено в розділі 3".

При написанні тексту слід дотримуватися таких правил:

а) текст необхідно викладати обґрунтовано в лаконічному технічному стилі;

б) умовні буквені позначення фізичних величин і умовні графічні позначення компонентів повинні відповідати установленим стандартам;

в) числа з розмірністю слід записувати цифрами, а без розмірності – словами (*відстань – 2 мм, відміряти три рази*);

г) позначення одиниць слід писати в рядок з числовим значенням без перенесення в наступний рядок. Між останньою цифрою числа і позначенням одиниці слід робити пропуск (*100 Вт, 2 А*);

д) скорочення слів у тексті не допускаються, крім загальноприйнятих в українській мові і установлених в ГОСТ 2.316-68, а також скорочень, які прийняті для надписів на виробі (в тексті вони повинні бути виділені великими літерами: ON, OFF), а якщо надпис складається з цифр або знаків, то в лапках. Лапками також виділяють найменування

команд, режимів, сигналів („Запуск”).

Кожну формулу записують з нового рядка, симетрично до тексту. Між формулою і текстом пропускають один рядок.

Умовні буквені позначення (символи) в формулі повинні відповідати установленим ГОСТ 1494-77. Їх пояснення наводять у тексті або зразу ж під формулою. Для цього після формули ставлять кому і записують пояснення до кожного символу з нового рядка в тій послідовності, в якій вони наведені у формулі, розділяючи крапкою з комою. Перший рядок повинен починатися з абзацу зі слова „де” і без будь-якого знака після нього.

Всі формули нумерують у межах розділу арабськими цифрами. Номер вказують у круглих дужках з правої сторони, в кінці рядка, на рівні закінчення формули. Номер формули складається з номера розділу і порядкового номера формули в розділі, розділених крапкою. Дозволяється виконувати нумерацію в межах всього документа.

В тексті ілюстрацію розміщують симетрично до тексту після першого посилання на неї або на наступній сторінці, якщо на даній вона не уміщується без повороту.

На всі ілюстрації в тексті ПЗ мають бути посилання. Посилання виконують за формою: „...показано на рис. 3.1” або в дужках за текстом (рис. 3.1). Посилання на раніше наведені ілюстрації дають зі скороченим словом „дивись” відповідно в дужках (див. рис. 1.3).

Між ілюстрацією і текстом пропускають один рядок (3 інтервали).

Всі ілюстрації в ПЗ називають рисунками і позначають під ілюстрацією симетрично до неї за такою формою: „Рисунок 3.5 – Найменування рисунка”. Крапку в кінці не ставлять, знак переносу не використовують. Якщо найменування рисунка довге, то його продовжують у наступному рядку починаючи від найменування.

Нумерують ілюстрації в межах розділів, вказуючи номер розділу і порядковий номер ілюстрації в розділі, розділяючи крапкою. Дозволяється нумерувати ілюстрації в межах всього документа.

Таблицю розміщують симетрично до тексту після першого посилання на даній сторінці або на наступній, якщо на даній вона не уміщується і таким чином, щоб зручно було її розглядати без повороту або з поворотом на кут 90° за годинниковою стрілкою.

Над таблицею розміщують її номер і назву за формою:

Таблиця (номер) — (назва таблиці)

На всі таблиці мають бути посилання: „*наведено в табл. 3.1*” або в дужках по тексту (*табл. 2.1*). Посилання на раніше наведену таблицю дають зі скороченим словом „*дивись*” (*див. табл. 2.4*) за ходом чи в кінці речення.

2.3 Аналіз завдань на курсове проектування

Курсове проектування з дисципліни „Цифрова схемотехніка” передбачає аналіз, синтез та комп’ютерне моделювання вузлів ЕОМ з використанням сучасних пакетів прикладних програм. Кожен із етапів виконання роботи повинен передбачати багатоваріантний аналіз, обґрунтованість рішень, порівняльну характеристику та оцінювання відповідних параметрів.

Кількість варіантів завдань виключає вірогідність повторювання варіанта в суміжних групах навчального потоку. Відповідно до [1] варіанти завдань щорічно оновлюються і поєднуються різні типи завдань в суміжних навчальних роках.

Індивідуальне завдання на виконання курсової роботи першого типу (додаток А) передбачає синтез та дослідження двійково-десятькового лічильника. Варіанти завдання різняться вагою розрядів двійково-десятькового коду, типами тригерів та елементним базисом. Критерій проектування – максимум швидкодії при відносному мінімумі апаратних витрат. На етапі синтезу розглядається два або три варіанти реалізації лічильника залежно від кодування його станів. Відповідно до критерію проектування вибирається кращий варіант, який має менші апаратні витрати на реалізацію комбінаційної частини лічильника (за Квайном – сумарна кількість входів всіх елементів), здійснюється його моделювання і дослідження. Дослідження лічильника передбачає експериментальне визначення роботоздатності (відповідності закону функціонування), часу реєстрації лічильника, його мінімального періоду та максимальної робочої частоти.

Індивідуальне завдання на виконання курсової роботи другого

типу (додаток Б) передбачає дослідження базових вузлів ЕОМ: синтез і дослідження циклічного зсувного регістра, аналіз побудови, роботи і дослідження заданого базового вузла, реалізацію заданої логічної функції за допомогою мультиплексора і її експериментальне дослідження. Отже, курсова робота другого типу складається з трьох частин. У першій частині відповідно до заданого циклу, типу тригерів та елементного базису проводиться синтез схеми циклічного зсувного регістра та її комп'ютерне моделювання. Експериментально визначається час реєстрації регістра, мінімальний період та максимальна робоча частота. У другій частині здійснюється аналіз побудови і функціонування заданого вузла, проводиться комп'ютерне моделювання його роботи та визначаються основні параметри. У третій частині проводиться синтез схеми на базі мультиплексора, яка реалізує задану логічну функцію. Дослідження цієї схеми здійснюється також шляхом комп'ютерного моделювання.

2.4 Рекомендації щодо викладення змісту ПЗ

Титульні аркуші ПЗ залежно від типу курсової роботи виконуються відповідно до зразків, наведених у додатках В, Г.

Після титульного аркуша розміщується аркуш з індивідуальним завданням, виконаний згідно з додатками А, Б.

Далі розміщується аркуш зі змістом.

Текст вступу, який розміщується після змісту, повинен бути коротким і висвітлювати питання актуальності, значення, сучасний рівень і призначення курсової роботи. У вступі і далі за текстом не дозволяється використовувати скорочені слова, терміни, крім загальноприйнятих.

Вступ (1–2 сторінки) повинен висвітлювати стан розвитку ЕОМ та схемотехніки, мету та загальну постановку задачі, актуальність, яка повинна подаватись в останньому абзаці вступу, з метою стислого викладення суті розробки.

В основній частині пояснювальної записки до КР викладаються проектні розрахунки об'єкта проектування (дослідження).

Для курсових робіт, які пов'язані з математичним моделюванням та теоретичними дослідженнями, теоретично-розрахункова частина

може складати 60 % обсягу аркушів пояснювальної записки.

Розрахункова частина має бути логічно пов'язана з теоретичними відомостями теми роботи, демонструватись ілюстративним матеріалом (графіками, схемами, діаграмами) або таблицями з обов'язковим посиланням на ці рисунки (таблиці) за текстом пояснювальної записки.

Для курсової роботи аналітично-розрахунковий розділ є основною частиною пояснювальної записки за обсягом та змістом. При виконанні цієї частини КР слід дотримуватись обґрунтованого і аргументованого стилю викладення та враховувати можливі варіанти розв'язання поставленої задачі на підставі проведеного аналізу відомих розв'язків. Аргументація по тексту повинна підсилюватись відповідними розрахунками, графіками, діаграмами, таблицями тощо.

При розгляді (аналізі та синтезі) базових вузлів слід звернути увагу на висвітлення основних понять, принципів побудови і функціонування вузлів, основних параметрів, методики синтезу. Процеси аналізу і синтезу повинні пояснюватись в обґрунтовальному стилі з посиланнями на відповідні рисунки, таблиці, діаграми, літературні джерела.

У розділах, пов'язаних з дослідженням базових вузлів, слід охарактеризувати процес дослідження, використовувані програмні засоби, проаналізувати результати. Тут наводяться схеми вузлів та часові діаграми їх роботи з відповідними посиланнями по тексту. Як мінімум робота кожного вузла характеризується чотирма часовими діаграмами: одна діаграма на низькій частоті для перевірки на функціонування, дві діаграми на межі роботоздатності для визначення мінімального періоду і одна діаграма для визначення часу реєстрації.

Висновки оформляють з нової пронумерованої сторінки. Вони є заключною частиною, підсумком виконаної роботи. Тут слід відобразити послідовність виконання роботи, навести основні параметри спроектованих вузлів (або тих, що досліджувались), рекомендації щодо їх застосування. Також слід відобразити те, які навички здобуті під час виконання курсової роботи.

Перелік посилань містить перелік літературних джерел, на які повинні бути обов'язкові посилання в тексті пояснювальної записки. До переліку рекомендується включити 5–9 літературних джерел. Це основні підручники, навчальні посібники, методичні матеріали, довідники,

періодичні видання. Література (книги, статті, патенти, журнали) в загальний список записується в порядку посилання на неї в тексті. Посилання на літературні джерела наводять в квадратних дужках [...], вказуючи порядковий номер за списком.

Літературні джерела записують мовою оригіналу відповідно до ДСТУ 7.1:2006 (додаток Ж). В списку кожне джерело записують з абзацу, нумерують арабськими цифрами, починаючи з одиниці.

2.5 Приклад синтезу двійково-десятькового лічильника

Закон функціонування лічильника задається в таблиці, в якій визначається кожний з десяти станів лічильника відповідно до ваги розрядів.

У таблиці відмічаються значення сигналів на D- та JK-входах тригерів, які необхідно сформувати, щоб забезпечити роботу лічильника згідно з законом функціонування.

Для визначення функцій збудження кожного тригера використовують таблицю переходів тригерів (табл. 2.1).

Таблиця 2.1 – Таблиця переходів D- та JK-тригерів

Перехід	Функції збудження		
	J	K	D
0→0	0	*	0
0→1	1	*	1
1→0	*	1	0
1→1	*	0	1

Кожний рядок таблиці переходів відповідає одному з можливих переходів тригера. Значення функцій збудження визначаються на основі логіки функціонування даного типу тригера. Символами „*” позначені випадки, коли функція збудження може набувати будь-якого значення. В

подальшому це враховується при мінімізації функцій збудження тригерів.

Приклад фрагмента таблиці функціонування лічильника для одного з варіантів кодування станів показаний в табл. 2.2.

Таблиця 2.2 – Фрагмент таблиці функціонування лічильника

Десяткова цифра	Вага розрядів				Функції збудження					
	5 T_4	3 T_3	2 T_2	1 T_1	D_4	D_3	J_2	K_2	J_1	K_1
0	0	0	0	0	0	0	0	*	1	*
1	0	0	0	1	0	0	1	*	*	1
2	0	0	1	0	0	0	*	0	1	*
...										
9	1	1	0	1	0	0	0	*	*	1

За таблицею 2.2 записуються функції D- та JK-входів тригерів залежно від змінних $T_1 \div T_4$ та проводиться їх мінімізація за допомогою діаграм Вейча (рис. 2.1).

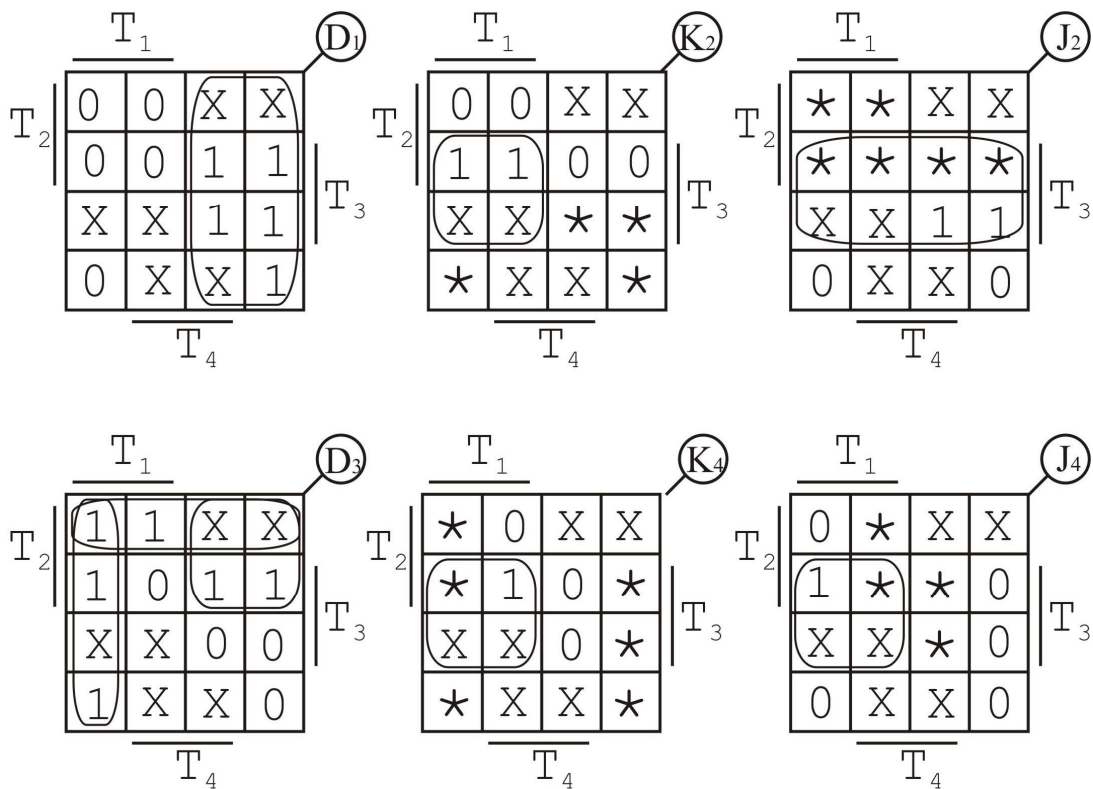


Рисунок 2.1 – Діаграми Вейча для функцій збудження тригерів

Стани, відмічені символом „X”, є надлишковими. Вони можуть використовуватись для спрощення (мінімізації) функцій, оскільки вважається, що відповідні їм коди ніколи не будуть з’являтися при поданні двійково-десяткових чисел (у вибраному варіанті кодування станів). На наборах, відмічених символами „*” та „X”, функції збудження визначаються таким чином, щоб вони були подані в мінімальній формі. Це дозволить скоротити апаратні витрати на реалізацію лічильника. Відповідно до діаграм Вейча записуються значення функцій збудження тригерів, один з прикладів яких має вигляд:

$$\begin{aligned} D_4 &= \overline{T_1}T_3 + \overline{T_3}T_4; & D_3 &= T_1T_2 + T_1T_3\overline{T_4}; \\ J_2 &= T_1\overline{T_3} + T_1\overline{T_2}T_4; & K_2 &= T_1 + T_3; & D_1 &= \overline{T_1}. \end{aligned}$$

Мінімізовані логічні функції приводяться до заданого базису (наприклад, „I–НЕ”):

$$\begin{aligned} D_4 &= \overline{\overline{\overline{T_1}T_3}} * \overline{\overline{\overline{T_3}T_4}}; & D_3 &= \overline{\overline{\overline{T_1}T_2}} * \overline{\overline{\overline{T_1}T_3\overline{T_4}}}; \\ J_2 &= \overline{\overline{\overline{T_1}T_3}} * \overline{\overline{\overline{T_1}T_2T_4}}; & K_2 &= \overline{\overline{\overline{T_1}}} * \overline{\overline{\overline{T_3}}}; & D_1 &= \overline{\overline{\overline{T_1}}}. \end{aligned}$$

Згідно з отриманими виразами і вибраними тригерами заданого типу будується функціональна схема лічильника в середовищі OrCAD, приклад якої показаний на рис. 2.2. При цьому слід звернути увагу на те, що вибрані D- та JK-тригери можуть спрацьовувати за різними фронтами тактового сигналу. У цьому випадку слід момент спрацьовування привести до одного фронту тактового сигналу.

Моделювання лічильника здійснюється засобами середовища OrCAD (див. розділ 4). Вхідні сигнали слід задавати таким чином, щоб спочатку лічильник був установлений у нульовий стан, який є початковим. Активне значення тактового сигналу не повинно конфліктувати з сигналом установлення початкового стану. Тактовий сигнал задається як періодичний на проміжку, який дозволяє розглянути весь цикл роботи лічильника (10 станів). Спочатку тривалість періоду вибирається значно більшою за мінімальний період, щоб перевірити правильність функціонування лічильника (наприклад, 400 нс).

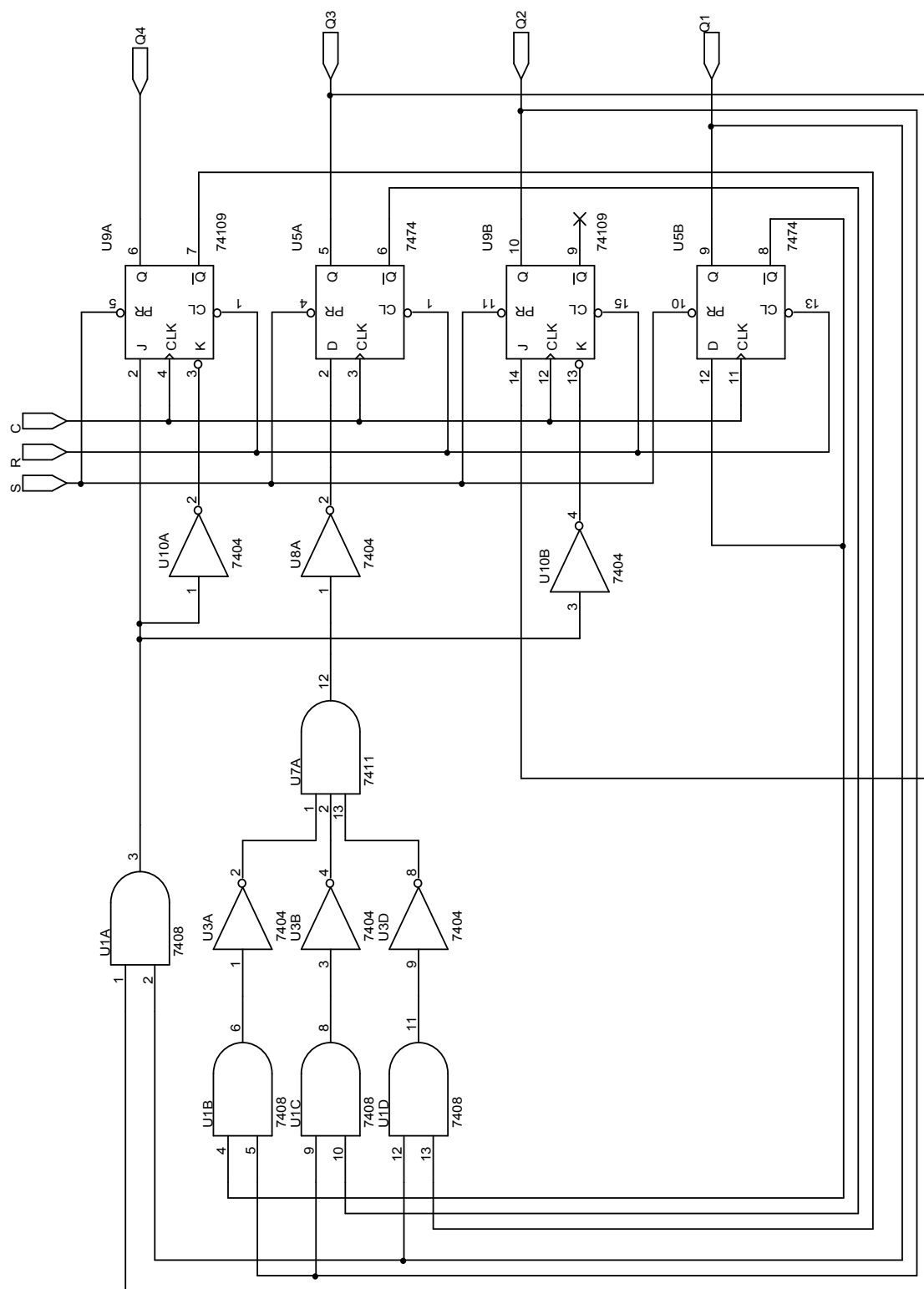


Рисунок 2.2 – Функціональна схема двійково-десятькового лічильника

Потім, при наступних дослідженнях, тривалість періоду зменшують до тих пір, поки послідовність станів лічильника не буде порушена. Таким чином визначають мінімальний період роботи лічильника. При дослідженні лічильника отримують часові діаграми, приклади яких показані на рис. 2.3 – 2.6.

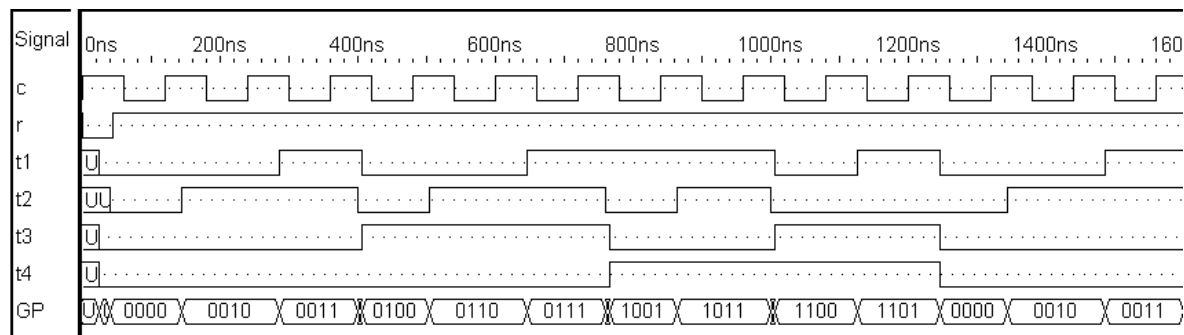


Рисунок 2.3 – Часова діаграма роботи лічильника

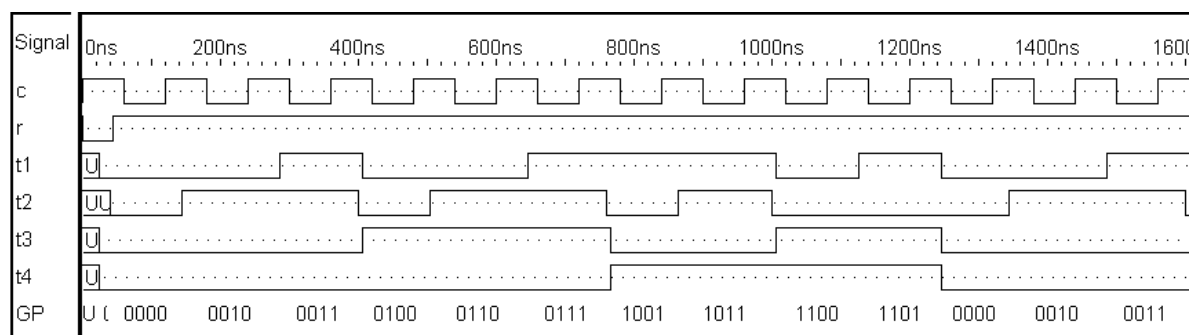


Рисунок 2.4 – Часова діаграма роботи лічильника
при мінімальному періоді

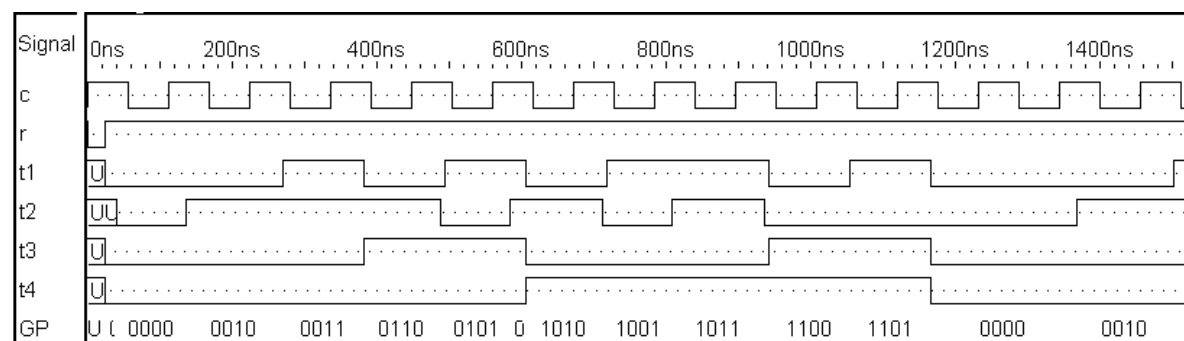


Рисунок 2.5 – Часова діаграма роботи лічильника при періоді,
меншому за мінімальний

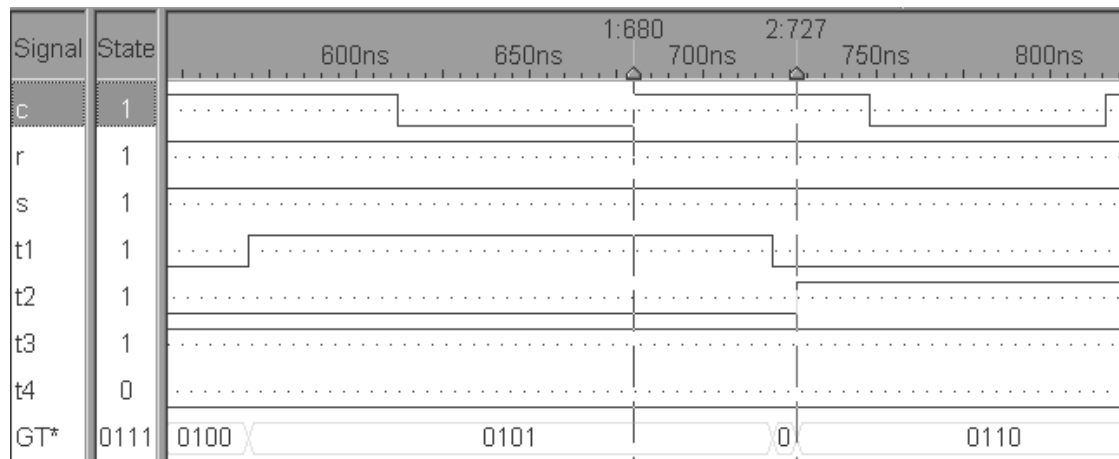


Рисунок 2.6 – Фрагмент часової діаграми для визначення часу реєстрації лічильника

Максимальну тактову частоту розраховують за формулою:

$$f_{\max}=1/T_{\min}.$$

2.6 Приклад синтезу циклічного зсувного регістра

Послідовність станів у процесі роботи циклічного зсувного регістра періодично повторюється.

Варіанти завдань для синтезу і дослідження циклічного зсувного регістра різняться типом тригерів, на основі яких будується регістр, заданою послідовністю станів та елементним базисом комбінаційної частини регістра.

Відповідно до заданої послідовності станів і типу тригерів будується таблиця функціонування регістра. Табл. 2.3 є прикладом такої таблиці у випадку, коли регістр побудований на основі D-тригерів. Задані в десятковому форматі стани регістра кодуються двійковими кодами відповідно до ваги розрядів 8-4-2-1. Функція послідовного входу регістра визначається таким чином, щоб при зсуві вправо забезпечувався заданий цикл.

При визначенні функції послідовного входу регістра доцільно скористатись таблицею переходів D- та JK-тригерів (табл. 2.1).

Згідно з таблицею функціонування циклічного зсувного регістра знаходиться мінімальна форма функції послідовного входу.

Мінімізацію доцільно провести двома способами: шляхом спрощення досконалої диз'юнктивної нормальної форми, записаної за таблицею, та за допомогою діаграм Вейча (рис. 2.7).

Стани, відсутні в циклі регістра, використовуються для мінімізації функції послідовного входу. Для JK-тригера окремо розглядаються функції J- та K-входів.

Таблиця 2.3 – Таблиця функціонування циклічного зсувного регістра

Десяткова цифра	Вага розрядів				Функція D-входу
	8 T ₁	4 T ₂	2 T ₃	1 T ₄	D ₁
7	0	1	1	1	0
3	0	0	1	1	1
9	1	0	0	1	0
4	0	1	0	0	0
2	0	0	1	0	0
1	0	0	0	1	1
8	1	0	0	0	1
12	1	1	0	0	1
14	1	1	1	0	1
15	1	1	1	1	0
7	0	1	1	1	

		T_1			D_1
T_2		0	1	0	x
		1	x	0	x
		x	0	1	1
		0	x	x	1
		T_3			T_4

Рисунок 2.7 – Діаграма Вейча

Мінімізовані функції зводяться до заданого базису. Наприклад, при заданому базисі АБО, НЕ, функція D_1 може мати вигляд:

$$D_1 = T_2 \overline{T_1} + \overline{T_4} \overline{T_1} + T_3 \overline{T_2};$$

$$D_1 = \overline{\overline{T_2} + T_1} + \overline{\overline{T_4} + T_1} + \overline{\overline{T_3} + T_2}.$$

Будується функціональна схема регістра, приклад якої показаний на рис. 2.8 (для випадку використання JK-тригерів). У схемі потрібно передбачити установлення початкового стану регістра (перший стан заданого циклу). Для цього використовуються установочні асинхронні RS-входи тригерів.

Моделювання зсувного регістра здійснюється засобами середовища OrCAD (див. розділ 3). Вхідні сигнали слід задавати таким чином, щоб спочатку регістр був установлений в початковий стан, який є першим станом заданого циклу. Активне значення тактового сигналу не повинно конфліктувати з сигналом установлення початкового стану. Тактовий сигнал задається як періодичний на проміжку, який дозволяє розглянути весь цикл роботи регістра.

Спочатку тривалість періоду вибирається значно більшою за мінімальний період, щоб перевірити правильність функціонування регістра (наприклад, 400 нс). Потім, при наступних дослідженнях, тривалість періоду зменшують до тих пір, поки послідовність станів регістра не буде порушена. Таким чином визначають мінімальний період роботи регістра. При дослідженні регістра отримують часові діаграми, приклади яких показані на рис. 2.9 – 2.12.

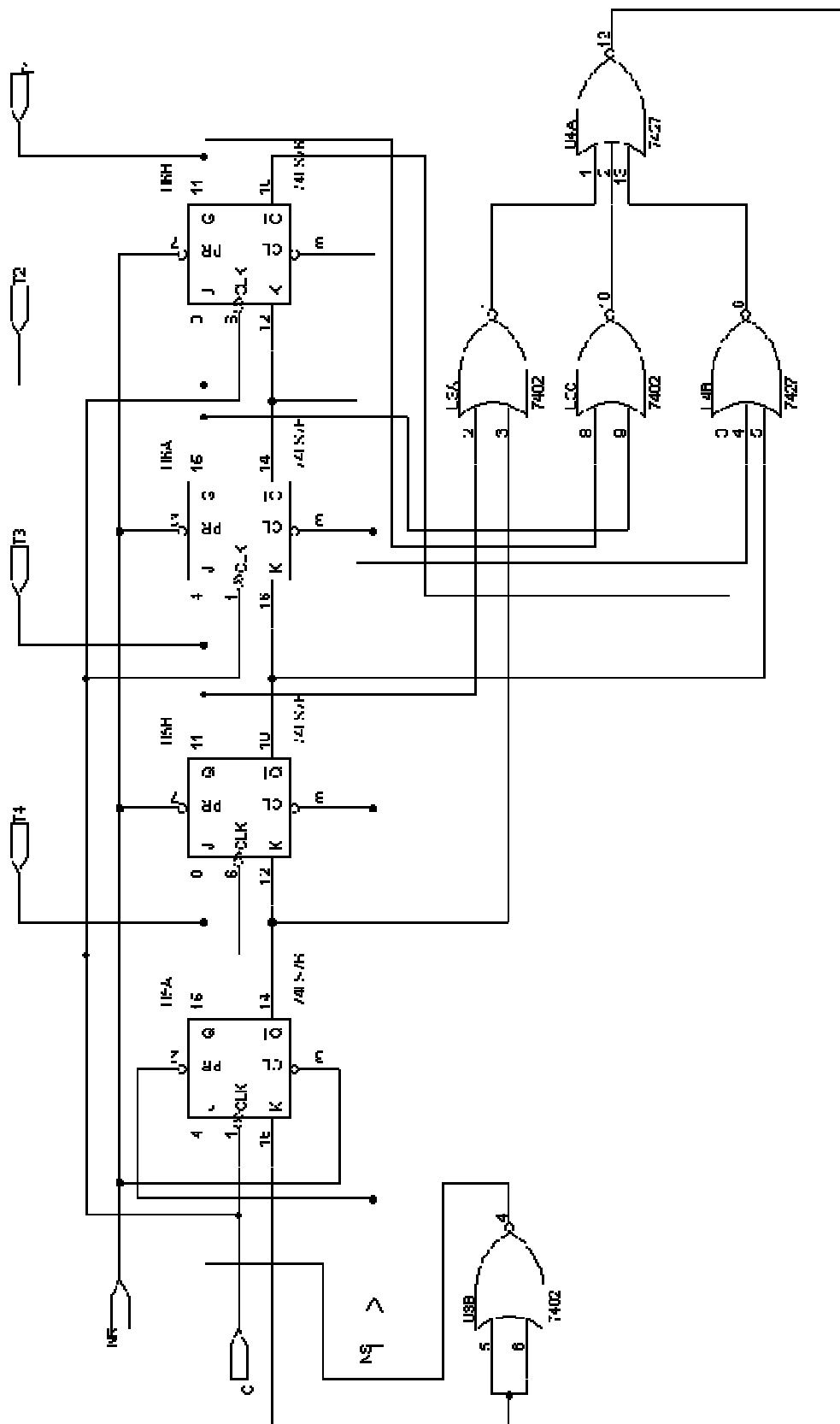


Рисунок 2.8 – Функціональна схема циклічного зсувного регістра

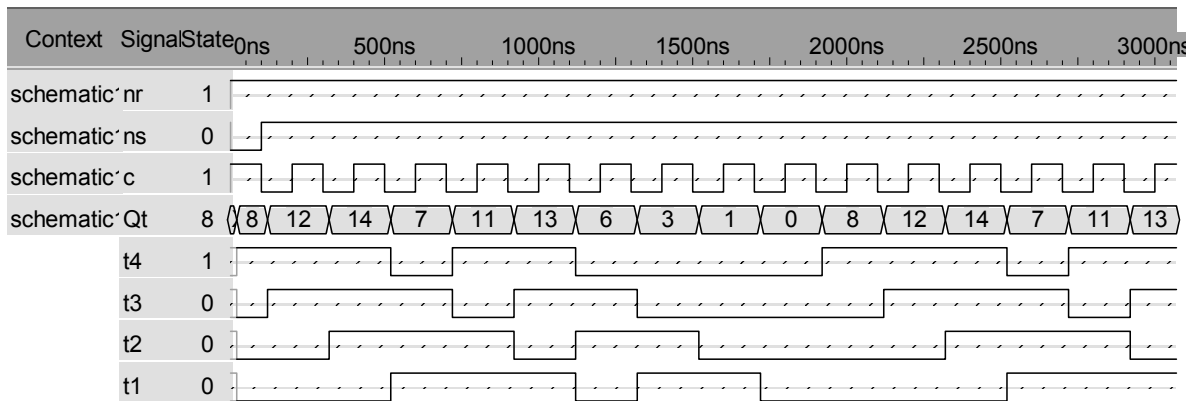


Рисунок 2.9 – Часова діаграма роботи регістра

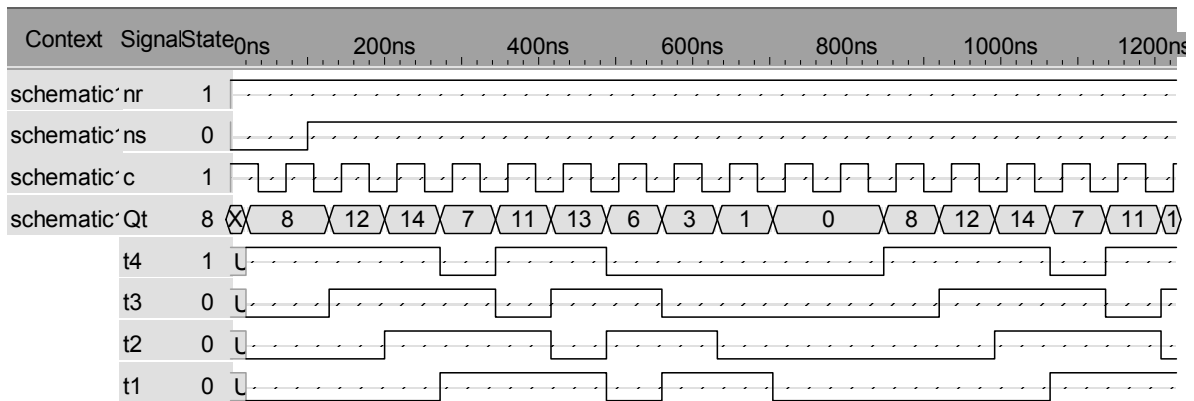


Рисунок 2.10 – Часова діаграма роботи регістра з періодом 72 нс

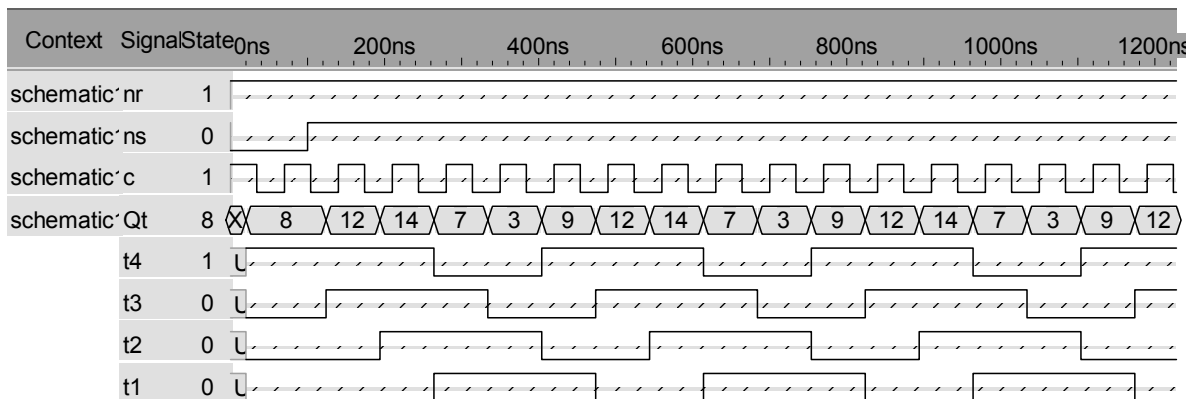


Рисунок 2.11 – Часова діаграма роботи регістра з періодом 70 нс

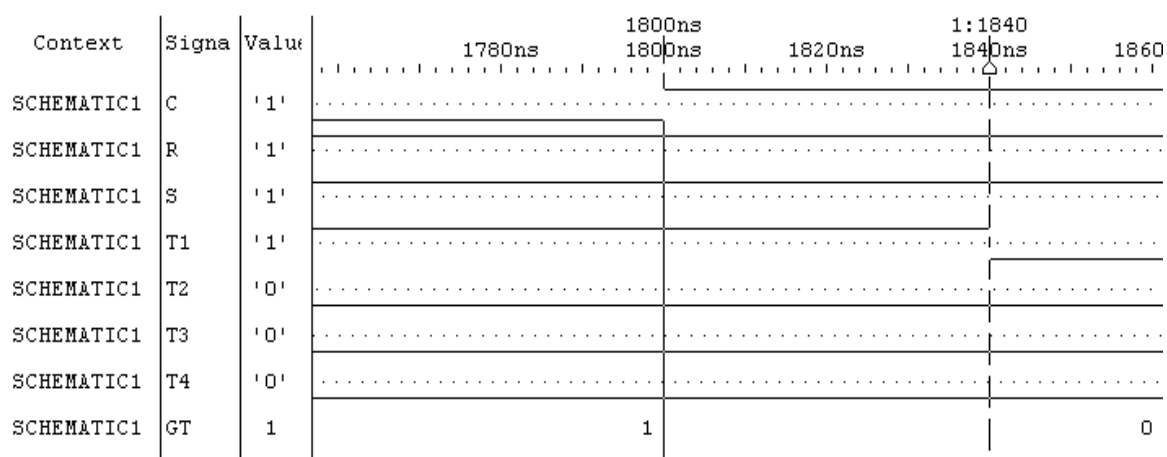


Рисунок 2.12 – Фрагмент часової діаграми для визначення часу реєстрації регістра

2.7 Реалізація логічної функції на основі мультиплексора

Мультиплексор – це базовий вузол, який забезпечує керовану передачу інформації від одного з багатьох інформаційних входів на один вихід. Традиційне застосування мультиплексорів полягає в керованій передачі даних від кількох вхідних каналів в один вихідний канал. Кожен з вхідних каналів по чергово підключається до вихідного під керуванням адресних сигналів. Крім того, мультиплексори можуть застосовуватись у режимі універсальних логічних модулів. Входи мультиплексора розділяються на дві групи: інформаційні і керуючі (адресні та стробові).

Адресні входи мультиплексора визначають номер інформаційного входу, з якого інформація передається на вихід. В серіях мікросхем зустрічаються мультиплексори „4–1”, „8–1”, „16–1”. Мультиплексори на більшу кількість входів, як правило, необхідно будувати з мультиплексорів меншої розмірності. Мультиплексори, що випускаються у вигляді інтегральних схем, часто виконуються з інверсним виходом і додатковими стробовими входами. Якщо на стробових входах активні значення, то мультиплексор буде передавати інформацію, якщо ні – не буде і на виході наявним буде пасивне значення.

Мультиплексори серійно випускаються у вигляді інтегральних схем середнього ступеня інтеграції. Найбільш поширеними типами

мультиплексорів є: КП5 (8–1), що має інверсний вихід, КП7 (8–1), що має прямий та інверсний виходи та стробовий вхід, КП1 (16–1), що має інверсний вихід та стробовий вхід.

Для прикладу реалізуємо логічну функцію $y = \overline{x_1} + x_1x_2\overline{x_3}\overline{x_4}$ з використанням мультиплексора на 16 каналів з інверсним виходом та інверсним стробовим входом (КП1 – 74150), умовне позначення якого показано на рис. 2.13.

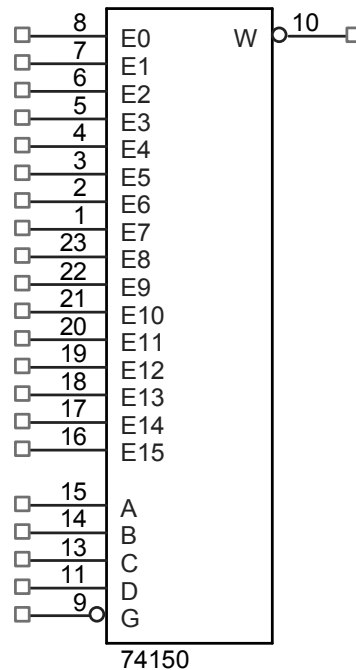


Рисунок 2.13 – Умовне позначення мультиплексора КП1

В мультиплексорі E0, E1, E2, E3, E4, E5, E6, E7, E8, E9, E10, E11, E12, E13, E14, E15 – інформаційні входи, A, B, C, D – адресні входи, G – стробовий вхід, W –інформаційний вихід.

Для реалізації логічної функції $Y=X_1+X_1X_2X_3X_4$ на мультиплексорі необхідно створити таблицю зі всіма комбінаціями сигналів на адресних входах, котрі будуть подаватися на мультиплексор (табл. 2.4). У зв'язку з тим, що даний мультиплексор має інверсний вихід та для зменшення затримки значення сигналів, котрі повинні подаватися на керуючі входи мультиплексора, інформаційні входи повинні змінити свій логічний зміст. Для того, щоб мультиплексор працював, тобто реалізовував функцію, необхідно на інверсний стробовий вхід подати значення сигналу 0.

Таблиця 2.4 – Значення сигналів на інформаційних входах

EN	X4	X3	X2	X1	Y
E0	0	0	0	0	1
E1	0	0	0	1	0
E2	0	0	1	0	1
E3	0	0	1	1	1
E4	0	1	0	0	1
E5	0	1	0	1	0
E6	0	1	1	0	1
E7	0	1	1	1	0
E8	1	0	0	0	1
E9	1	0	0	1	0
E10	1	0	1	0	1
E11	1	0	1	1	0
E12	1	1	0	0	1
E13	1	1	0	1	0
E14	1	1	1	0	1
E15	1	1	1	1	0

Зображення мультиплексора КП1 в середовищі OrCAD показано на рис. 2.14.

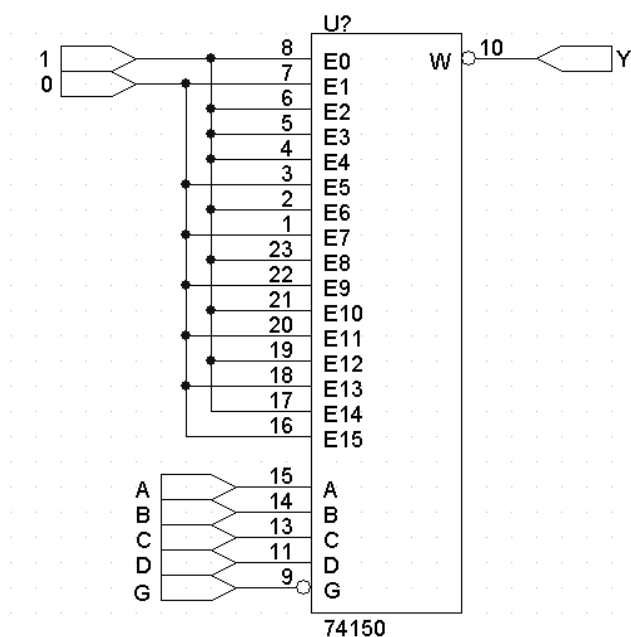


Рисунок 2.14 – Зображення мультиплексора КП1 в середовищі OrCAD

Часова діаграма робочого режиму мультиплексора показана на рис. 2.15.

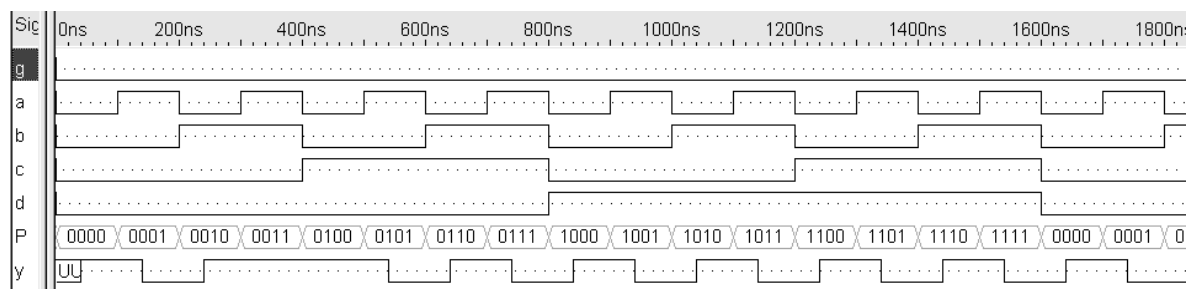


Рисунок 2.15 – Часова діаграма робочого режиму мультиплексора

Група P, яка містить в собі вхідні сигнали a, b, c, d чітко показує, як змінюється значення функції при зміні вхідних сигналів.

Затримка визначається як час запізнення зміни сигналу на інформаційному виході схеми відносно зміни сигналу на фронтах керуючих входів.

Мінімальний період, при якому схема не дає хибних сигналів, визначається з відповідної часової діаграми при відповідному заданні вхідних сигналів. При зменшенні періоду вихідний сигнал буде невизначений.

У пояснювальній записці має міститись зображення мультиплексора у середовищі OrCAD, схема реалізації відповідної логічної функції на основі мультиплексора, таблиця значення сигналів, відповідні часові діаграми та визначені параметри.

3 МОДЕЛЮВАННЯ СХЕМ У СЕРЕДОВИЩІ OrCAD

Середовище OrCAD є потужним засобом проектування електронних схем і має широкі функціональні можливості. При проведенні лабораторного практикуму і курсового проектування OrCAD використовується як засіб для дослідження властивостей елементів, вузлів та пристроїв ЕОМ, тому тут розглядаються стислі рекомендації щодо створення та моделювання цифрових схем, а не ставиться задача досконало опанувати всі функціональні можливості цього середовища.

3.1 Створення схеми

Перед створенням схеми необхідно створити проект.

Для створення проекту виконайте команду „File\New...” або натисніть на кнопку „Create document” (створити документ) на панелі інструментів. Виберіть „Project” в списку „New” (рис. 3.1).

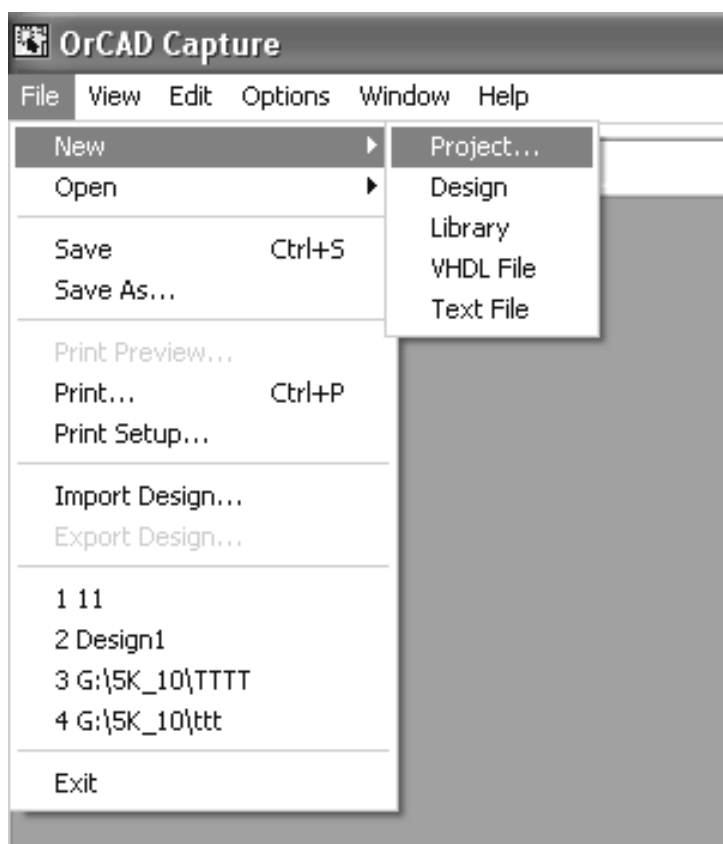


Рисунок 3.1 – Діалогове вікно для створення нового проекту

У діалоговому вікні „New Project” заповніть поле „Name” ім’ям проекту. У полі „Location” введіть ім’я теки, в якій буде розташовуватися Ваш проект. При цьому користуються кнопкою „Browse...” для перегляду дерева тек. У списку „Create a New Project Using” виберіть пункт „PC Board Wisard”. Після заповнення всіх полів натисніть кнопку „OK”.

У вікні „PCB Project Wisard” виберіть бібліотеку „TTL.OLB”, натисніть кнопку „Далее” (рис. 3.2) і виберіть бібліотеку „TTL.VHD”. Після цього натисніть кнопку „Готово”.

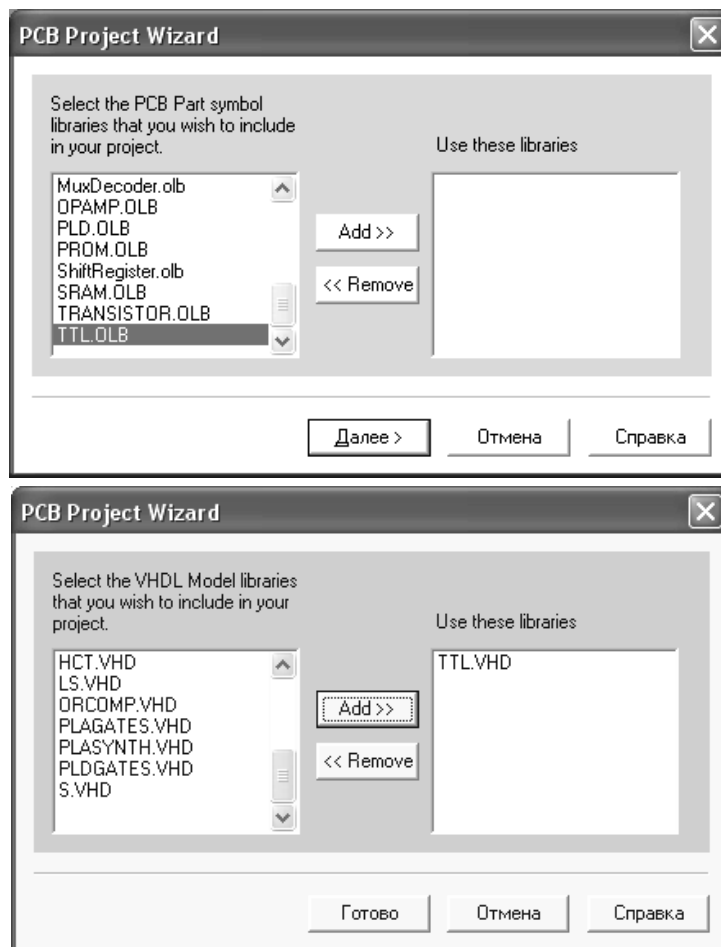


Рисунок 3.2 – Діалогове вікно „PCB Project Wizard”. Бібліотеки символів і моделювання

У головному вікні пакету „OrCAD Capture” з’являться два вікна: вікно менеджера проекту і вікно схеми (Schematic Page). У вікні схеми вводиться принципова схема цифрового пристрою. Коли активне вікно схеми, то праворуч, зазвичай, з’являється панель інструментів для створення схеми (рис. 3.3).



Рисунок 3.3 – Панель інструментів для створення схеми

Введення схеми можна розділити на 3 етапи:

- а) вибір елемента з бібліотеки;
- б) розміщення вибраного елемента;
- с) встановлення електричних зв'язків між розміщеними елементами за допомогою провідників або за іменами.

Пункти а), б), с) повторюються необхідну кількість разів, поки не буде отримана необхідна схема. Розглянемо кожний з етапів детальніше.

3.2 Вибір елемента з бібліотеки

Для отримання доступу до бібліотек графічних зображень елементів необхідно виконати команду Place\Part... або натиснути на кнопку Place part (друга зверху при вертикальному розташуванні панелі Інструментів). У діалоговому вікні „Place Part” в списку „Libraries” виберіть необхідну бібліотеку. У списку „Part” виберіть потрібний елемент. Для прискорення пошуку елемента в списку можна в рядку введення „Part”, розташованого над списком, ввести шаблон імені елемента. У шаблоні можуть використовуватися символи заміни (* – будь-яка кількість будь-яких символів; ? – один будь-який символ). Після введення шаблону імені натисніть клавішу <Enter>. Після вибору елемента натисніть кнопку „ОК”. Діалог вибору елемента закриється, а у вікні схеми під курсором миші з'явиться контурне зображення елемента (рис. 3.4).

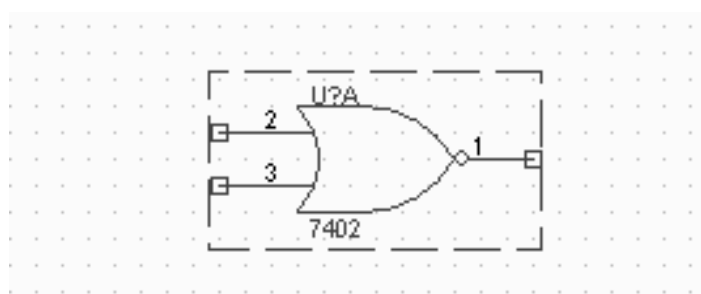


Рисунок 3.4 – Контурне зображення елемента

3.3 Розміщення вибраного елемента

Для розміщення вибраного елемента необхідно натиснути ліву кнопку миші. Останній розміщений елемент буде виділений (рис. 3.5).

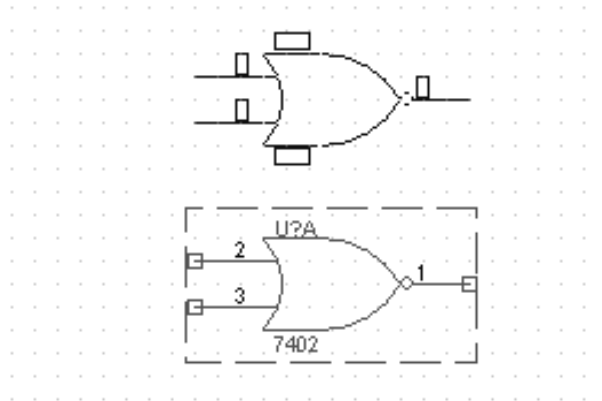


Рисунок 3.5 – Розміщення вибраного елемента

Встановіть у вікні схеми необхідну кількість елементів даного типу. Для розміщення елементів іншого типу необхідно знову виконати команду „Place\Part...”

Для завершення розміщення елементів викличте контекстне меню, натискаючи праву клавішу миші, і виберіть опцію „End Mode”. Також для завершення розміщення елементів можна вибрати інструмент „Select”, натиснувши на кнопку „Select” на панелі інструментів (перша кнопка зверху при вертикальному розташуванні панелі інструментів).

Для підключення схеми необхідно встановити вхідні і вихідні елементи (порти). Для установлення портів виконайте команду „Place\Hierarchical Port...” або натисніть кнопку „Place port” на панелі інструментів (одиннадцята зверху при вертикальному розташуванні панелі інструментів). У діалоговому вікні „Place Hierarchical Port” виберіть потрібний порт з списку „Symbol” і натисніть кнопку „OK”.

Для входів схеми краще використати – PORTRIGHT-R, а для виходів – PORTLEFT-L.

Для налаштування порту встановіть курсор на символ порту і натисніть ліву кнопку миші. Символ порту виділиться, після цього натисніть праву кнопку миші і з контекстного меню виберіть пункт „Edit Properties...”

У діалоговому вікні „Edit Hierarchical Port” заповніть поле „Name”. У списку „Type” виберіть „Input” для входів і „Output” для виходів.

Після цього натисніть кнопку „OK”.

Розташувавши всі елементи у вікні схеми, виконайте побудову зображення електричних зв'язків елементів.

3.4 Побудова електричних зв'язків

Для побудови електричних зв'язків використовується інструмент „Wire” (провід). Виконайте команду „Place\Wire...” або натисніть кнопку „Place wire” на панелі інструментів (третя зверху при вертикальному розташуванні панелі інструментів). Курсор миші змінить свою форму на хрестоподібну.

На кінцях виводів елементів зображені маленькі квадратики, які зникають при приєднанні до виводу провідника.

Для з'єднання двох елементів провідником натисніть ліву кнопку миші при розміщенні курсора на виводі першого елемента. Тепер, при пересуванні миші, за курсором тягнеться тонка лінія. Рухайте курсор миші до виводу другого елемента і, підвівши до маленького квадратика на кінці виводу, натисніть ліву кнопку миші. Квадратики на кінцях виводів зникнуть, а виводи будуть сполучені провідником. Провідник тягнеться за курсором у вигляді букви Г, тобто при необхідності можна змінити напрям провідника. У разі складного розташування багатьох елементів можна встановлювати проміжні лінії провідника, натиснувши ліву кнопку миші. Для завершення роботи з інструментом „Wire” викличте контекстне меню, натиснувши праву кнопку миші, і виберіть опцію „End wire”. У випадку, якщо провідник не був приєднаний до елемента і необхідно закінчити лінію, виберіть в контекстному меню опцію „End wire”.

При простому перетині двох ліній, що зображають провідники, контакт між ними відсутній.

Для з'єднання двох пересічних ліній необхідно скористатися інструментом „Junction” (з'єднання, вузол). Виконайте команду „Place\Junction...” або натисніть кнопку „Place junction” (шоста зверху при вертикальному розташуванні панелі інструментів) на панелі інстру-

ментів. Під курсором миші з'явиться чорна точка. Встановіть точку на місце перетину двох провідників і натисніть ліву кнопку миші. Після цього на перетині ліній, що зображають провідники, повинна з'явитися точка.

За допомогою інструмента „Junction” можна прибирати небажані перетини провідників. Для цього встановіть курсор з точкою на перетин двох провідників і натисніть ліву кнопку миші. Після цього точка, яка вказує з'єднання провідників, повинна зникнути. Після завершення процесу створення схеми збережіть її на диску.

3.5 Моделювання цифрових схем

До початку моделювання необхідно виконати оновлення посилань на елементи. У вікні менеджера проекту виділіть теку \design1.dsn (якщо Ви зберігали файл розробки під іншим ім'ям, то виберіть відповідну теку).

Після цього виконайте команду „Tools\Update Part Reference...”

У діалоговому вікні „Update Part Reference” перемикач „Scope” (діапазон) встановіть в положення „Update entire design” (оновити весь проект), перемикач „Action” (дія) – в положення „Incremental reference update” (інкрементне коригування посилань). Після цього натисніть кнопку „OK”.

До початку моделювання виконайте команду „Tools\Simulate”. Звичайно при цьому пакет пропонує зберегти файли проекту і дизайну.

В діалоговому вікні „Select Simulation Configuration” виберіть в списку опцію „In Design” і натисніть клавішу „OK” (рис.3.6).

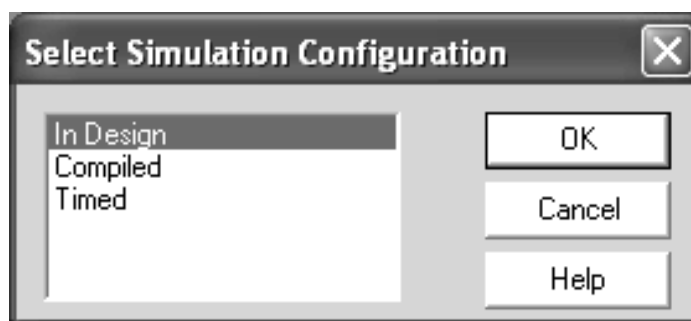


Рисунок 3.6 – Діалогове вікно „Select Simulation Configuration”

Після цього запуститься „OrCAD Express Simulate for Windows” і задасть запитання: „Ви хочете завантажити дизайн для даного проекту зараз? ”. Натисніть кнопку „OK”.

У разі наявності в проекті помилок буде видане повідомлення з пропозицією переглянути журнал реєстрації, в який записуються повідомлення про помилки. При успішному завантаженні виконайте команду „Stimulus\New Interactive...”

У діалоговому вікні „Interactive Stimulus” виберіть потрібну закладку: „Absolute”, „Relative” або „Clock”. Для вибору входу, на який буде подаватися сигнал, натисніть кнопку „Browse...” і в діалоговому вікні „Browse Signals” в списку „Signal in Context” виберіть потрібний сигнал і натисніть кнопку „OK” (рис. 3.7).

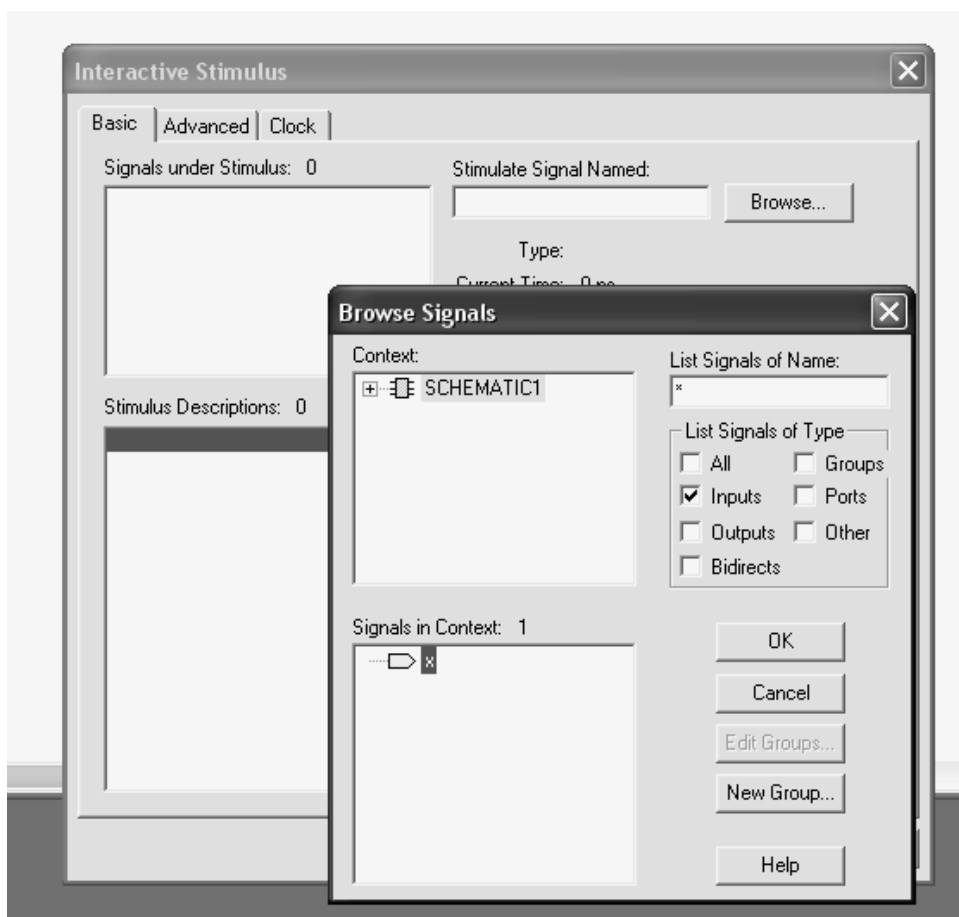


Рисунок 3.7 – Діалогове вікно „Interactive Stimulus”

У діалоговому вікні „Interactive Stimulus” виконайте налагодження сигналу.

У полі введення „Start at” введіть момент часу, в який буде поданий даний сигнал.

У полі введення „Set to” встановлюється значення сигналу (можливі 9 значень):

- U невизначений;
- X невідомий;
- 0 логічний нуль;
- 1 логічна одиниця;
- Z високоімпедансний стан;
- W слабе невідоме;
- L слабкий нуль;
- H слабка одиниця;
- значення не важливе.

Значення за замовчуванням U – невизначене.

В полі „for” введіть тривалість сигналу.

Після заповнення параметрів сигналу натисніть на кнопку „Add” для доповнення параметрів сигналу до списку вхідних сигналів.

Після налагодження всіх сигналів натисніть кнопку „OK”.

На запитання „Load this interactive stimulus file now?” (Завантажити цей файл сигналів зараз?) дайте відповідь „Так” (рис. 3.8).

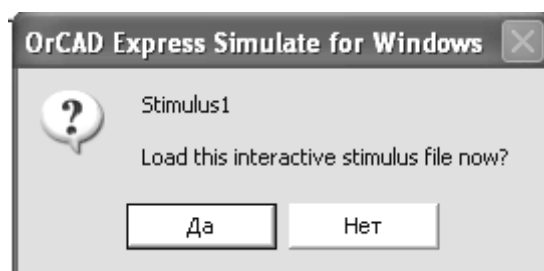


Рисунок 3.8 – Завантаження файлу сигналів

Збережіть файл сигналів і на питання „Add this interactive stimulus file to the project?” (Додати цей файл сигналів до проекту?) дайте відповідь „Так”.

На рис. 3.9 показаний вигляд вікна вхідних сигналів (стимулів). Вікно стимулів розділене на три частини: „Basic” (базовий спосіб), „Advanced” (поліпшений спосіб), „Clock” (для періодичних сигналів).

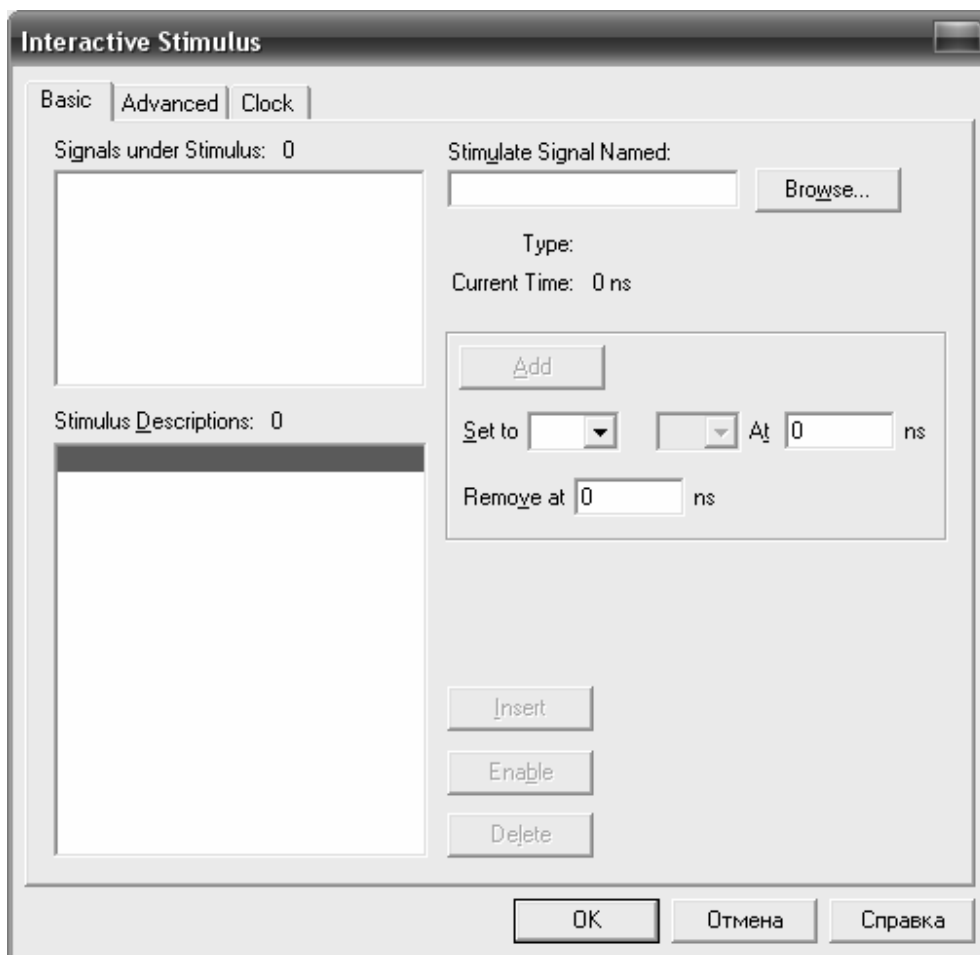


Рисунок 3.9 – Вікно задавання вхідних сигналів

Базовим способом задаються сигнали, що набувають певного значення в певний момент часу (неперіодичні). Як відносні задаються вхідні сигнали на шинах, коли вони повинні змінюватися з часом на певне значення. Як періодичні задаються тактові сигнали або набір сигналів для перебору всіх комбінацій двійкового коду.

Виконайте команду „Trace\New Wave Window...” (рис. 3.10).

У діалоговому вікні „Select Signals” встановіть вмикачі „Inputs” і „Outputs” у включений стан, всі інші вимкніть. Потім перенесіть в список „Selected Signals” вхідні і вихідні сигнали і натисніть кнопку „OK”. Для перенесення сигналу із списку „Signal in Context” в список „Selected Signals” виділіть ім’я сигналу в першому списку й натисніть кнопку $\geq$ (перенесення виділеного сигналу) або $>>$ (перенесення всіх сигналів в даному контексті, тобто видимих в списку „Signals in Context”).

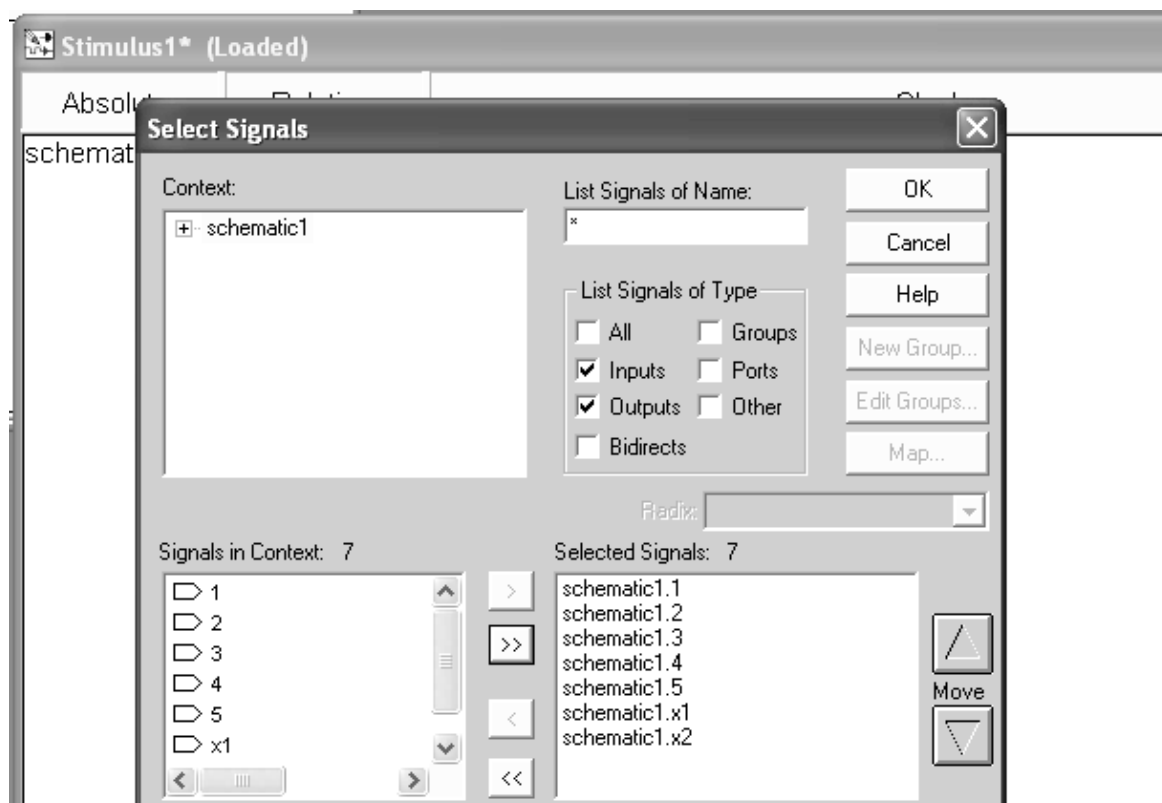


Рисунок 3.10 – Вибір сигналів для часової діаграми

Після цього повинно з'явитися вікно часових діаграм, вигляд якого показаний на рис. 3.11.

Вікно часових діаграм розділене на чотири частини: Context (контекст), „Signal” (сигнал – ім'я виводу або псевдонім провідника), State (стан) і область діаграм.

В області контексту відображається ім'я ієрархічного блока, в якому знаходиться вивід або провідник.

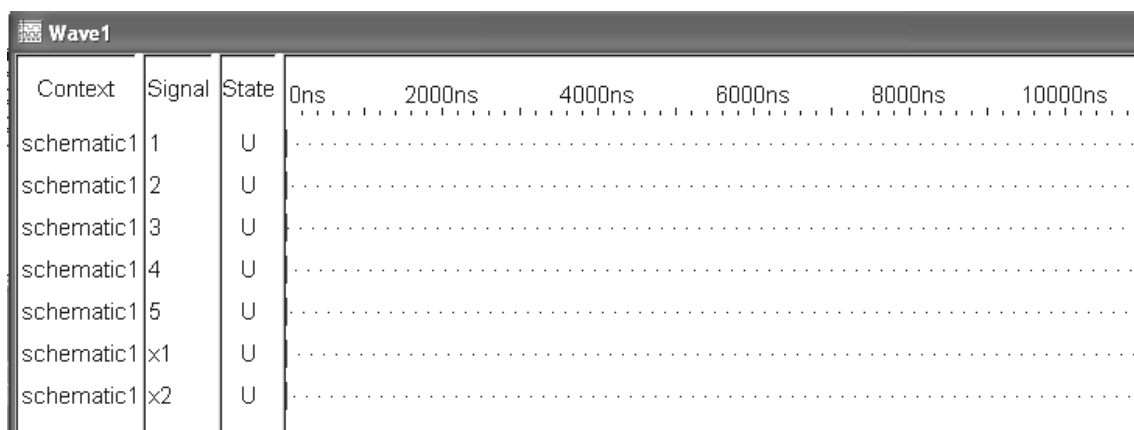


Рисунок 3.11 – Вікно часової діаграми

У зоні стану відображається стан (U, X, 0, 1, Z, W, L, H, -) сигналу

Для початку процесу моделювання виконайте команду „Simulate\Run...” або натисніть кнопку „Run” на панелі піктограм. Якщо Ви виконуєте команду „Run” з меню, то в діалоговому вікні „Start Simulator” в полі введення „Run Time” можна встановити період часу, за який буде моделюватися схема. При значенні 10000 в поле „Run Time” моделювання буде проводитися від $t_0 = 0$ до $t = 10000$.

Якщо Ви виконуєте команду „Run”, натискаючи на кнопку „Run”, то діалогове вікно „Start Simulator” не відображається.

Після проведення моделювання вікно часових діаграм буде мати вигляд, показаний на рис. 3.12.

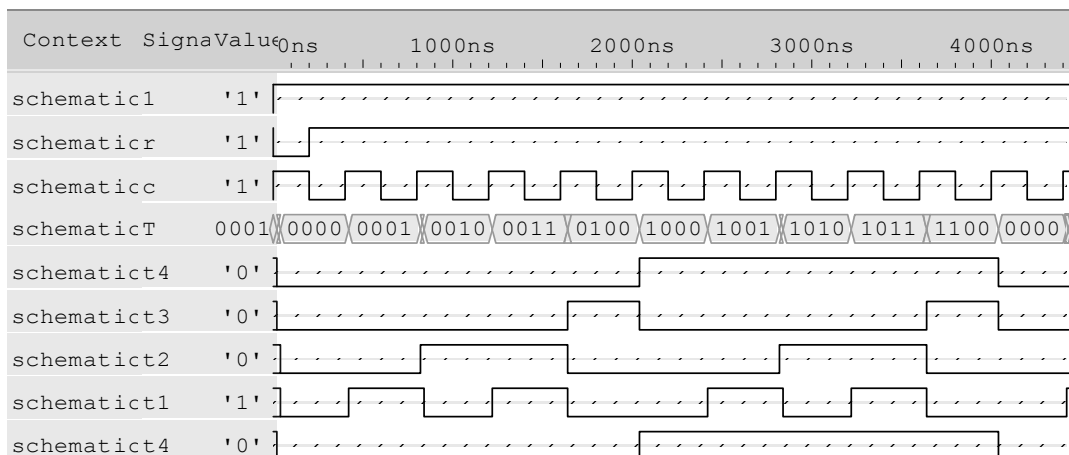


Рисунок 3.12 – Вікно часової діаграми після процесу моделювання

Масштаб змінюється за допомогою команд „View\Zoom In” і „View\Zoom Out”.

Іноді, після редагування стимулів, необхідно здійснити скидання поточного часу і почати моделювання спочатку. Для цього виконайте команду „Simulate\Restart”. Після цього можна знов виконувати команду „Run”.

3.6 Додання файлів

Виберіть теку, до якої ви хочете додати файл. В меню „Edit” виберіть пункт „Project” (рис. 3.13).

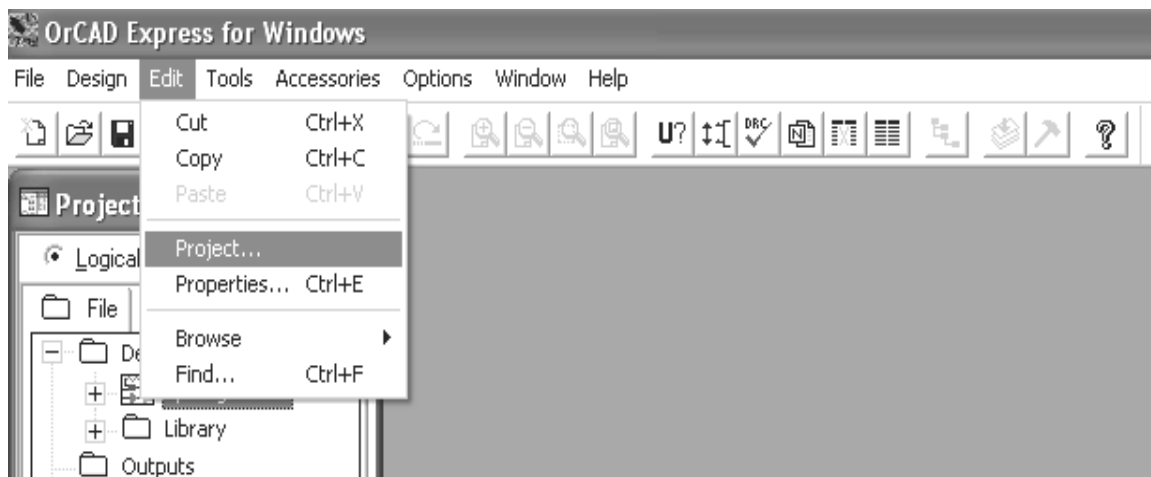


Рисунок 3.13 – Вибір теки

З’явиться діалогове вікно „ADD File to Project Folder” (рис. 3.14).

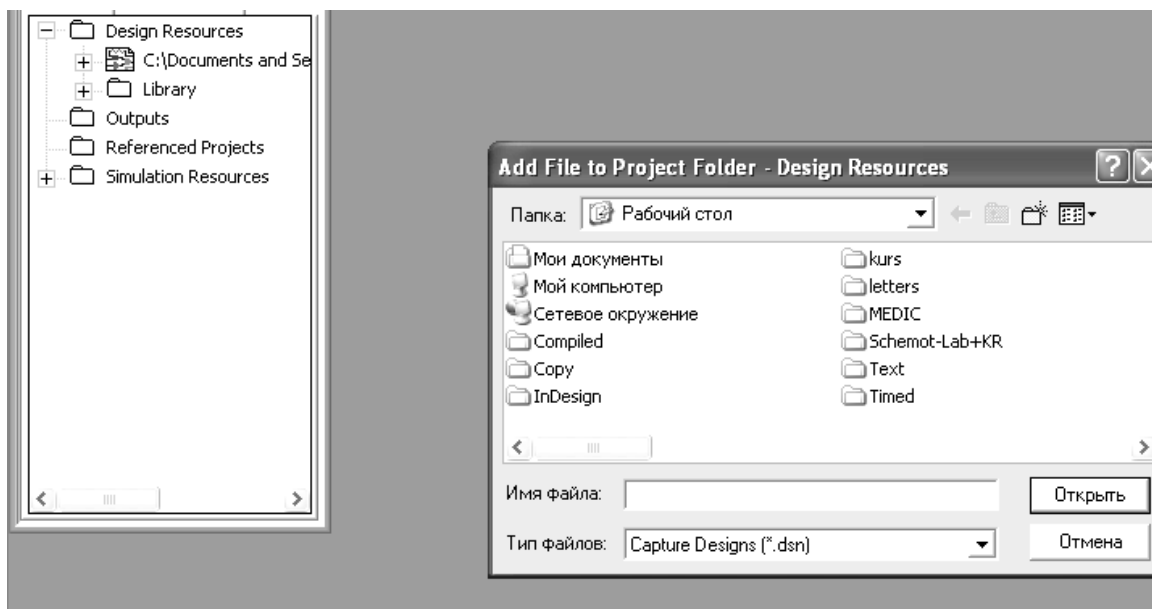


Рисунок 3.14 – Діалогове вікно „ADD File to Project Folder”

Виберіть потрібний файл. Однак, ви повинні враховувати, що проєкт може містити тільки один файл „.dsn”.

3.7 Використання шин

Виберіть в меню „Place” пункт „Bus”, позначте початок шини. Коли ви під’єднуєте шину до контакту, програмне забезпечення надає візуальну ознаку під’єднання: на кінці контакту зникає значок безпосереднього контакту. Якщо два проводи перетинаються під кутом 90 градусів, вони не з’єднуються електрично до тих пір, поки Ви не позначите точку з’єднання, два рази клацнувши на точці стику з вже нарисованою шиною, при рисуванні іншої шини.

Якщо Ви розмістили елементи таким чином, що два контакти стикаються кінцями, вони з’єднуються.

Щоб нарисувати шину з меню „Place” виберіть пункт „Bus”. Клацніть на місці початку шини і нарисуйте шину, рухаючи курсор у потрібному напрямку. Клацніть лівою кнопкою два рази на кінці шини, але при цьому Ви залишитесь в режимі рисування шин, щоб вийти з нього, натисніть „ESC”.

Назви шинам задаються за такими правилами. Назва має вигляд X[m..n], де X – назва шини, m та n – початковий та кінцевий номери сигналу, який несе шина.

Для редагування шин виберіть шину і з меню „Edit” виберіть пункт „Properties”. На екрані з’явиться діалогове вікно, в якому Ви можете задати назву кола в таблиці з’єднань.

Коли Ви клацнете по шині, вона підсвітиться. Щоб проглянути все коло, до якого входить шина, клацніть по ньому і виберіть з правого меню „Entire Net”.

Ви також можете відредагувати текст, пов’язаний з шиною, виділивши його та викликавши діалогове вікно Display Properties.

Щоб перемістити шину, виберіть її і перемістіть на нове місце. При цьому, щоб зберегти зв’язки, сусідні сегменти шини пошкодяться. Для розірвання зв’язків переміщуйте шини при натисненій клавіші Alt.

Входи шин використовуються для об’єднання кіл в шини. Для розміщення входів шин з меню „Place” виберіть пункт „Bus Entry”. З меню „Edit” виберіть пункт „Rotate”, щоб повернути вхід шини потрібним Вам чином. Розмістіть вхід шини, клацнувши по ній на місці розміщення. Розмістіть всі шини та клавішею Esc вийдіть з режиму.

Для того, щоб під’єднати вхід шини до провідника, під’єднайте

провідник до першого входу. Задайте назву першого сигналу, використовуючи нижню границю діапазону назви шини. Виберіть провідник при натисненій клавіші Ctrl. Перемістіть його так, щоб він під'єднався до другого входу, при цьому назва провідника повинна збільшитись на одиницю. З меню „Edit” виберіть пункт „Repeat”. Провідник та назва скопіюються з заданими параметрами.

3.8 Документування схем і діаграм

Документування схем та діаграм можна здійснити за допомогою клавіші „PrtSc” (яка знаходиться на клавіатурі), попередньо відкривши потрібне вікно в програмі „OrCAD” зі схемою чи діаграмою.

Потім потрібно відкрити середовище для редагування рисунків (наприклад „Paint”). В цьому середовищі можна здійснити редагування схеми чи діаграми: зменшити, вирізати, додати, виділити і таке інше.

Коли схема чи діаграма набули потрібного нам вигляду, ми можемо вставити її до будь-якого текстового редактора за допомогою правої кнопки та пунктів меню „Вирізати” → ”Вставити”.

Скопійовані в OrCAD рисунки можна також просто вставити в текстовий редактор Word.

3.9 Перезавантаження проекту

Для того, щоб перезавантажити проект, достатньо у головному вікні в програмі „OrCAD” вибрати в меню „Simulate” → ”Reload Project”. Після цього буде виконано перезавантаження поточного проекту.

3.10 Групування сигналів

При моделюванні схеми в режимі „Clock” маємо можливість створити групу з даних сигналів. Для цього у вікні „Browse Signals” попередньо виділивши сигнали для групування, групуємо їх за допомогою рядка в меню „New group...”.

Пакет OrCAD надає користувачу (проектанту електронних схем) потужний інструментарій, який суттєво підвищує ефективність роботи під час проектування, скорочує її тривалість і забезпечує високу якість.

СЛОВНИК ТЕРМІНІВ

Автомат МІЛП – цифровий автомат, у якому вихідні сигнали залежать від його стану і вхідних сигналів.

Автомат МУРА – цифровий автомат, у якому вихідні сигнали залежать тільки від його стану і не залежать від вхідних сигналів.

АЛП – арифметико-логічний пристрій – призначений для виконання арифметичних і логічних операцій над операндами.

Аналіз схеми – процедура, за якою при заданій схемі визначають закон її функціонування.

Асинхронний тригер – цифровий елемент, що знаходиться в одному з двох стійких станів та має тільки керуючі входи і не має синхровходу (тактового входу).

Вузол ЕОМ – певна сукупність елементів зі зв'язками між ними, що виконує одну з найпростіших дій над операндами (мікрооперацію).

Двійково–десятковий лічильник – лічильник, який працює у двійково-десятковому коді.

Двоступеневий синхронний тригер – тригер, який містить у собі два одноступеневих синхронних тригери, включених послідовно (за схемою MS або "раб-хазяїн").

Дешифратор – базовий вузол, який реалізує мікрооперацію перетворення позиційного коду в унітарний код.

Діаграма Вейча – розділена на клітинки прямокутна зона, розмічена таким чином, що кожна клітинка відповідає певній комбінації логічних змінних.

Елемент ЕОМ – найменша неподільна мікроелектронна схема, призначена для відтворення певної функціональної залежності між вихідними і вхідними сигналами.

ЕОМ – електронна обчислювальна машина – комплекс електронного устаткування, призначеного для автоматичної обробки інформації.

Зсувний регістр – регістр, що реалізує мікрооперацію зсуву, яка полягає в зміщенні вмісту регістра вправо або вліво на один або декілька розрядів.

Інверсний потенціальний вхід – вхід схеми або елемента, діючим значенням сигналу на якому є сигнал логічного нуля.

Інвертор – логічний елемент, що інвертує (перетворює на протилежне) логічне значення вхідного сигналу.

Комбінаційна схема – схема, що складається з логічних елементів, вихідні сигнали якої залежать тільки від комбінацій вхідних сигналів. Така схема не має стану і, як правило, не містить зворотних зв'язків.

Курсове проектування – процес виконання проектних робіт певного напрямку, пов'язаний із аналізом, синтезом та дослідженням схем, направлений на закріплення та розширення знань і навичок, набутих при вивченні теоретичного курсу та виконанні лабораторного практикуму.

Лабораторна робота – робота, пов'язана з експериментальним дослідженням властивостей елементів, вузлів та пристроїв ЕОМ. Виконується на спеціальному обладнанні або шляхом моделювання роботи схем з використанням комп'ютера та спеціалізованих програмних засобів. Направлена в першу чергу на здобуття практичних навичок роботи зі схемами.

Лабораторний практикум – цикл лабораторних робіт, об'єднаних спільними засобами у рамках одної дисципліни або споріднених дисциплін, направлений у першу чергу на набуття практичних навичок.

Лічильник – базовий вузол, який виконує мікрооперацію лічби, що полягає у збільшенні або зменшенні стану лічильника на одиницю.

Лічильник Джонсона – зсувний регістр зі зсувом на один розряд, початковий стан якого дорівнює нулю, а на послідовний вхід надходить інверсне значення послідовного виходу.

Логічний елемент – елемент ЕОМ, який реалізує одну з найпростіших логічних функцій.

Мікрооперація – найпростіша дія над операндами.

Мікросхема – мікроелектронний виріб, який виконує певну функцію перетворення і обробки сигналів та має високу щільність упакування електрично з'єднаних елементів.

Моделювання – процес дослідження не самого об'єкта, а допоміжного, який знаходиться в певній відповідності до об'єкта, що досліджується.

Мультиплексор – базовий вузол ЕОМ, здатний здійснювати передачу від одного з багатьох інформаційних входів на один вихід.

Одноступеневий синхронний тригер – тригер, який містить один синхронний тригер з потенціальним керуванням.

OrCAD – інтегроване програмне забезпечення для наскрізного проектування радіоелектронних пристроїв.

Послідовний підсумовувальний пристрій – пристрій, призначений для додавання операндів, поданих у послідовних кодах.

Послідовний суматор – однорозрядний комбінаційний суматор зі схемою затримки переносу на один такт додавання.

Пристрій ЕОМ – функціонально завершений блок ЕОМ (арифметичний, керування, пам'яті і под.).

Прямий потенціальний вхід – вхід схеми або елемента, діючим значенням сигналу на якому є сигнал логічної одиниці.

Реверсивний лічильник – лічильник, здатний виконувати мікрооперацію лічби як зі збільшенням, так і зі зменшенням стану на одиницю.

Регістр – базовий вузол ЕОМ, що містить впорядковану сукупність тригерів зі спільним керуванням, призначений для виконання регістрових мікрооперацій, до яких відносять установлення нульового стану, запис і видачу коду, зсув.

Розподілювач сигналів – вузол, який формує послідовно на виходах активне значення сигналу, наявне протягом періоду вхідного синхросигналу.

Синтез схеми – процедура, за якою при заданому законі функціонування будують схему.

Синхросигнал – сигнал, активне значення якого викликає певну дію (інакше – тактовий, виконавчий, командний).

Суматор – базовий вузол ЕОМ, призначений для додавання кодів.

Таблиця істинності – таблиця, у якій кожній з комбінацій логічних змінних відповідає значення логічної функції.

Тригер – цифровий елемент (елементарний автомат), що знаходиться в одному з двох стійких станів.

Тригер з динамічним керуванням – тригер, який реагує на зміну (фронт) сигналу на синхровході.

Циклічний зсувний регістр – зсувний регістр, послідовність станів якого у процесі багаторазового зсуву періодично повторюється.

Цифровий автомат – пристрій, призначений для перетворення цифрової інформації.

Цифрові елементи – елементи, що перетворюють цифрову інформацію (логічні, запам'ятовувальні, буферні).

Цифровий пристрій – пристрій, який оперує з інформацією, поданою в цифровій формі.

Часова діаграма – діаграма, яка показує значення сигналу у плинні часу.

Шина – сукупність ліній групового зв'язку, об'єднаних спільним функціональним призначенням.

ПЕРЕЛІК ПОСИЛАНЬ

1. Методичні вказівки до оформлення курсових проектів (робіт) у Вінницькому національному технічному університеті / Уклад. Г. Л. Лисенко, А. Г. Буда, Р. Р. Обертюх, – Вінниця : ВНТУ, 2006.
2. Документація. Звіти у сфері науки і техніки. Структура і правила оформлення : ДСТУ 3008-95.
3. Петух А. М. Схемотехніка ЕОМ : навчальний посібник / А. М. Петух, Д. Т. Обідник. – Вінниця : ВДТУ, 1999.
4. Бабич М. П. Комп'ютерна схемотехніка : навчальний посібник / М. П. Бабич, І. А. Жуков. – К. : "МК-Прес", 2004.
5. Угрюмов Е. П. Цифровая схемотехника / Е. П. Угрюмов. – СПб. : БХВ, Санкт-Петербург, 2002.
6. Савельев А. Я. Прикладная теория цифровых автоматов : учеб. для вузов по спец. ЭВМ / А. Я. Савельев. – М. : Высш. шк., 1987.
7. Схемотехника ЭВМ : учебник для студентов вузов спец. ЭВМ / под ред. Г. Н. Соловьева. – М. : Высш. шк., 1985.
8. Угрюмов Е. П. Проектирование элементов и узлов ЭВМ : учеб. пособие для спец. ЭВМ вузов / Е. П. Угрюмов. – М. : Высш. шк., 1987.
9. Зельдин Е. А. Цифровые интегральные микросхемы в информационно-измерительной аппаратуре / Е. А. Зельдин. – Л. : Энергоатомиздат, 1986.
10. Нефедов А. В. Интегральные микросхемы и их зарубежные аналоги : справочник / А. В. Нефедов. В 2-х томах. – М. : КУБК-а, 1996.
11. Цифровые интегральные микросхемы : справочник / [М. И. Богданович и др.] – Минск : Беларусь : Полымя, 1996.
12. Применение интегральных микросхем в электронной вычислительной технике : справочник / Р. В. Данилов и др. ; под ред. Б. Н. Файзулаева, Б. В. Тарабрина. – М. : Радио и связь, 1986.
13. Шило В. Л. Популярныe цифрове микросхемы : справочник / В. Л. Шило. – М. : Радио и связь, 1987.
14. Корнейчук В. И. Вычислительные устройства на микросхемах : справочник / [В. И. Корнейчук и др.] – К. : Техніка, 1986.
15. Справочник по интегральным микросхемам / [Б. В. Тарабрин и др.] ; под ред. Б. В. Тарабрина. – М. : Энергия, 1985.
16. Каган Б. М. Электронные вычислительные машины и системы : учеб. пособие для вузов / Б. М. Каган. – М. : Энергоатомиздат, 1985.
17. Самофалов К. Г. Цифровые электронные вычислительные машины / [К. Г. Самофалов и др.] – Киев : Вища школа, 1983.
18. Разевиг В. Д. Система проектирования цифровых устройств OrCAD / В. Д. Разевиг. – М. : "Солон-Р", 2000.
19. Петух А. М. ЕОМ і мікропроцесорні системи : навчальний посібник / А. М. Петух, Д. Т. Обідник. – Вінниця : ВДТУ, 2001.

Додаток А

Зразок завдання до курсової роботи першого типу

Міністерство освіти і науки, молоді та спорту України
Вінницький національний технічний університет
Інститут інформаційних технологій та комп'ютерної інженерії

ЗАТВЕРДЖУЮ

Зав. кафедри ПЗ, проф., д.т.н.

_____ А. М. Петух

„ ____ ” _____ 20 ____ р.

ІНДИВІДУАЛЬНЕ ЗАВДАННЯ

на курсову роботу з дисципліни „Цифрова схемотехніка”
студенту факультету КІ групи _____
Петрову Юрію Володимировичу

Тема роботи: Синтез та дослідження двійково-десятькового лічильника

Вихідні дані:

- вага розрядів двійково-десятькового коду: 5-4-2-1;
- тип тригерів: Т4 - D, Т3 - JK, Т2 - JK, Т1 – D;
- елементний базис: І, НЕ;
- критерій проектування – максимум швидкодії при відносному мінімумі апаратних витрат;
- багатоваріантний аналіз на етапі синтезу схеми лічильника;
- використати для моделювання лічильника сучасні програмні засоби моделювання цифрових схем (OrCAD);
- при дослідженні визначити час реєстрації лічильника, максимальну робочу частоту та мінімальний період.

Зміст ПЗ до курсової роботи

Індивідуальне завдання

Вступ

1. Аналіз завдання і вибір методу синтезу

2. Синтез лічильника

3. Машинне моделювання лічильника

Висновки

Перелік посилань

Дата видачі „ ____ ” _____ 20 ____ р.

Керівник _____ Д. Т. Обідник Завдання отримав _____ Ю. В. Петров

Додаток Б

Зразок завдання до курсової роботи другого типу

Міністерство освіти і науки, молоді та спорту України
Вінницький національний технічний університет
Інститут інформаційних технологій та комп'ютерної інженерії

ЗАТВЕРДЖУЮ

Зав. кафедри ПЗ, проф., д.т.н.

_____ А. М. Петух

„ _____ ” _____ 20__ р.

ІНДИВІДУАЛЬНЕ ЗАВДАННЯ

на курсову роботу з дисципліни „Цифрова схемотехніка”
студенту факультету КІ групи _____
Петрову Юрію Володимировичу

Тема роботи: Дослідження базових вузлів ЕОМ

Вихідні дані:

- синтезувати і дослідити циклічний зсувний регістр, побудований на тригерах JK типу з циклом 6.3.1.0.8.12.14.7.11.13 і реалізацією комбінаційної схеми в базисі “I, HE”;
- дослідити базовий вузол IP22 (74ls373);
- за допомогою мультиплексора реалізувати логічну функцію
$$y = x_1 \overline{x_3} + \overline{x_2} x_4 + x_1 x_4$$
 і дослідити роботу схеми;
- критерій проектування – максимум швидкодії при відносному мінімумі апаратних витрат;
- при дослідженнях використати сучасні програмні засоби моделювання цифрових схем (OrCAD);
- визначити основні параметри вузлів, що досліджуються.

Зміст ПЗ до курсової роботи

Індивідуальне завдання

Вступ

1. Синтез і дослідження циклічного зсувного регістра

2. Дослідження заданого базового вузла

3. Реалізація логічної функції за допомогою мультиплексора

Висновки

Перелік посилань

Дата видачі „ _____ ” _____ 20__ р.

Керівник _____ Д. Т. Обідник Завдання отримав _____ Ю. В. Петров

Додаток В
Зразок титульного аркуша курсової роботи (варіант 1)

Міністерство освіти і науки, молоді та спорту України
Вінницький національний технічний університет
Інститут інформаційних технологій та комп'ютерної інженерії

Факультет КІ
Кафедра ПЗ

СИНТЕЗ ТА ДОСЛІДЖЕННЯ
ДВІЙКОВО-ДЕСЯТКОВОГО ЛІЧИЛЬНИКА

Пояснювальна записка до курсової роботи
з дисципліни „Цифрова схемотехніка”
за спеціальністю
„Програмне забезпечення автоматизованих систем”
08-24.ЦС.013.01.000 ПЗ

Керівник курсової роботи

к.т.н., доц. _____
(прізвище та ініціали)

(підпис)

” ____ ” _____ 20__ р.

Розробив студент гр. _____

(підпис, прізвище та ініціали)

” ____ ” _____ 20__ р.

Вінниця ВНТУ 20__

Додаток Г
Зразок титульного аркуша курсової роботи (варіант 2)

Міністерство освіти і науки, молоді та спорту України
Вінницький національний технічний університет
Інститут інформаційних технологій та комп'ютерної інженерії

Факультет КІ
Кафедра ПЗ

ДОСЛІДЖЕННЯ БАЗОВИХ ВУЗЛІВ ЕОМ

Пояснювальна записка до курсової роботи
з дисципліни „Цифрова схемотехніка”
за спеціальністю
„Програмне забезпечення автоматизованих систем”
08-24.ЦС.013.02.000 ПЗ

Керівник курсової роботи
к.т.н., доц. _____
(прізвище та ініціали)

(підпис)
” ____ ” _____ 20__ р.

Розробив студент гр. _____

(підпис, прізвище та ініціали)
” ____ ” _____ 20__ р.

Вінниця ВНТУ 20__

Додаток Д
Критерії оцінювання курсових робіт

За національною шкалою		За шк. ECTS	Бали за КМС	Критерії
Відмінно	5+	А	175–180	Творчий рівень. Робота містить нестандартні рішення. Викладена в обґрунтовальному стилі.
	5		169–174	Рівень близький до творчого. Обґрунтовальний стиль викладення, багатоваріантний аналіз, вільне володіння матеріалом.
	5–		164–168	Обґрунтовальний стиль викладення, багатоваріантний аналіз, вільне володіння матеріалом.
Добре	4+	В	153–163	Робота виконана без суттєвих помилок. Окремі положення викладені невдало, вільне володіння матеріалом.
	4	С	144–152	Робота виконана без суттєвих помилок. Деякі положення викладені невдало, вільне володіння матеріалом. Окремі відхилення від правил оформлення.
	4–		135–143	Робота виконана без суттєвих помилок. Деякі положення викладені невдало, студент не може їх пояснити. Окремі відхилення від правил оформлення.
Задовільно	3+	Д	128–134	Окремі помилки при виконанні і оформленні роботи. Деякі положення викладені невдало, студент не може їх пояснити.
	3	Е	122–127	Окремі помилки при виконанні і оформленні роботи. Деякі положення викладені невдало, студент не може їх пояснити. Не всі рішення обґрунтовані.
	3–		117–121	Окремі помилки при виконанні роботи. Не всі рішення обґрунтовані. Багато відхилень від вимог щодо оформлення пояснювальної записки.
Незадовільно	2	F		У процесі захисту виявлено багато помилок, елементи плагіату, є суттєві зауваження щодо оформлення роботи, студент проявляє некомпетентність.

Примітка. Якщо робота виконана не в повному обсязі, не за своїм варіантом завдання або з суттєвими помилками, не самостійно (про що свідчить некомпетентність у рішеннях та матеріалах), вона до захисту не допускається.

Додаток Е

Аналоги деяких інтегральних TTL-схем

Тип	Аналог	Функціональне призначення
АГЗ	123	Два одновібратори
АП5	244	Два двоканальних неінвертувальних формувача з трьома станами на виходах
АП6	245	Восьмиканальний двонаправлений формувач з трьома станами на виходах
ИДЗ	154	Дешифратор-демультиплексор на 16 виходів
ИД7	138	Двійковий дешифратор на 8 виходів
ИЕ2	90	Чотирирозрядний двійково-десятковий лічильник
ИЕ4	92	Чотирирозрядний лічильник-подільник на 12
ИЕ5	93	Чотирирозрядний двійковий лічильник
ИЕ6	192	Чотирирозрядний двійково-десятковий реверсивний лічильник
ИЕ7	193	Чотирирозрядний двійковий реверсивний лічильник
ИЕ8	97	Шестирозрядний дільник частоти зі змінним коефіцієнтом ділення
ИЕ9	160А	Чотирирозрядний двійково-десятковий лічильник з асинхронним установленням у нульовий стан
ИЕ10	161А	Чотирирозрядний двійковий лічильник з установленням у нульовий стан
ИЕ11	162А	Чотирирозрядний двійково-десятковий лічильник
ИЕ13	191	Чотирирозрядний двійковий реверсивний лічильник
ИЕ14	196	Двійково-десятковий лічильник з програмованим коефіцієнтом ділення
ИЕ15	197	Чотирирозрядний лічильник з попереднім установленням
ИЕ16	168	Чотирирозрядний двійково-десятковий синхронний реверсивний лічильник
ИЕ17	169	Чотирирозрядний двійковий синхронний реверсивний лічильник
ИЕ18	163А	Чотирирозрядний двійковий лічильник з синхронним установленням у нульовий стан
ИЕ19	393	Два чотирирозрядних двійкових лічильника з індивідуальною синхронізацією і установленням у нульовий стан
ИК1	АМ25505	Схема швидкого множення 2×4
ИК2	381	Чотирирозрядний АЛП – 8 функцій
ИМ2	82	Дворозрядний двійковий суматор

Тип	Аналог	Функціональне призначення
ИМ3	83	Чотирирозрядний двійковий суматор
ИМ5	183	Два однорозрядних повних суматора
ИМ6	283	Чотирирозрядний двійковий суматор з прискореним перенесенням
ИП2	180	Восьмирозрядна схема контролю парності і непарності
ИП3	181	Чотирирозрядний АЛП – 32 функції
ИП4	182	Схема прискореного перенесення
ИП5	280	Дев'ятирозрядна схема контролю парності і непарності
ИП6	242	Чотириканальний двонаправлений інвертувальний формувач з трьома станами на виходах
ИП7	243	Чотириканальний двонаправлений інвертувальний формувач з трьома станами на виходах
ИП8	261	Двійковий помножувач 4×2 з регістром
ИП10	АМ93648	Дванадцятирозрядна схема контролю парності і непарності
ИР1	95	Чотирирозрядний універсальний зсувний регістр з паралельним виходом і роздільною синхронізацією послідовного і паралельного введення інформації
ИР8	164	Восьмирозрядний послідовний зсувний регістр з паралельним введенням інформації
ИР9	165	Восьмирозрядний зсувний регістр з паралельним введенням інформації
ИР10	166	Восьмирозрядний зсувний регістр з послідовно-паралельним введенням інформації і установленням в 0
ИР12	195	Чотирирозрядний універсальний зсувний регістр з паралельним виходом, синхронним послідовно-паралельним введенням інформації і асинхронним установленням у нульовий стан
ИР13	198	Восьмирозрядний реверсивний зсувний регістр з паралельним виходом, синхронним послідовно-паралельним введенням інформації і асинхронним установленням у нульовий стан
ИР15	173	Чотирирозрядний регістр з трьома станами на виходах
ИР21	АМ25509	Чотирирозрядний комбінаційний зсувний пристрій з трьома станами виходів
ИР22	373	Восьмирозрядний паралельний регістр з трьома станами на виходах і потенціальним входом синхронізації
ИР23	374	Восьмирозрядний паралельний регістр з трьома станами на виходах і динамічним входом синхронізації

Тип	Аналог	Функціональне призначення
ИР29	323	Восьмирозрядний реверсивний регістр з синхронним послідовно-паралельним введенням інформації, синхронним установленням нульового стану і двонаправленою шиною даних
ИР32	170	4×4 регістровий файл з відкритим колектором на виходах
ИР34	873	Два незв'язаних чотирирозрядних регістри з установленням нульового стану і трьома станами виходів
КП1	150	Селектор-мультиплексор на 16 каналів з інверсним виходом і стробуванням
КП2	153	Два селектори-мультиплексори 4-1
КП5	152	Селектор-мультиплексор восьми каналів з інверсним виходом
КП7	151	Селектор-мультиплексор восьми каналів з прямим і інверсним виходом і стробуванням
КП11	257	Чотири селектори-мультиплексори двох каналів з прямими виходами, спільним адресним входом і трьома станами на виходах
КП12	253	Подвоєний селектор-мультиплексор чотирьох каналів з прямими виходами, загальними адресними входами і роздільним керуванням виходами з трьома станами
ЛА1	20	Два 4І-НЕ
ЛА2	30	8І-НЕ
ЛА3	00	Чотири 2І-НЕ
ЛА4	10	Три 3І-НЕ
ЛД1	60	Два чотиривходових логічних розширювача за АБО
ЛД3		Восьмивходовий розширювач за АБО
ЛЕ1	02	Чотири 2АБО-НЕ
ЛЕ3	25	Два 4АБО-НЕ, що стробуються
ЛЕ4	66	Три 3АБО-НЕ
ЛЕ5	28	Чотири буферних 2АБО-НЕ
ЛЕ7	260	Два 5АБО-НЕ
ЛИ1	08	Чотири 2І
ЛИ3	11	Три 3І
ЛИ6	21	Два 4І
ЛЛ1	32	Чотири 2АБО
ЛН1	04	Шість НЕ
ЛН6	366	Шість буферних інверторів з трьома станами на виході
ЛП5	86	Чотири двовходових елементи нерівнозначності
ЛР1	50	Два 2-2І-2АБО-НЕ, один розширюється за АБО

Тип	Аналог	Функціональне призначення
ЛРЗ	53	2-2-2-3І-4АБО-НЕ, розширюється за АБО
ЛР4	55	4-4І-2АБО-НЕ, розширюється за АБО
ЛР11	51	Два 2-2І-2АБО-НЕ і 2-3І-2АБО-НЕ
ЛР13	54	2-3-3-2І-4АБО-НЕ
РПЗ	172	Шістнадцятирозрядний 8×2 регістровий ЗП с двома каналами доступу і трьома станами на виходах
РТ1	МС9001	Програмований ПЗП на 1024 біти
РУ1	81	ОЗП на 16 бітів (16×1) зі схемами керування
РУ2	89	ОЗП на 64 біти з довільною вибіркою (16×4)
СП1	85	Схема порівняння двох чотирирозрядних чисел
ТВ1	72	JK-тригер з логікою на 3І на входах JK з занесенням і установленням у нульовий стан
ТВ6	107	Два JK-тригери з установленням у нульовий стан
ТВ9	112	Два JK-тригери із занесенням і установленням у нульовий стан
ТМ2	74	Два D-тригери із занесенням і установленням у нульовий стан
ТМ8	175	Чотири D-тригери з прямими і інверсними виходами і входом установлення у нульовий стан
ТМ9	174	Шість синхронних D-тригерів із входом установлення в нульовий стан

Додаток Ж

Приклади оформлення переліку посилань

за ДСТУ 7.1:2006

"Система стандартів з інформації, бібліотечної та видавничої справи. Бібліографічний запис. Бібліографічний опис. Загальні вимоги та правила складання"

Книги

Один автор

Коренівський Д. Г. Дестабілізуючий ефект параметричного білого шуму в неперервних та дискретних динамічних системах / Д. Г. Коренівський. – К. : Ін-т математики, 2006. – 111 с. – (Математика та її застосування) (Праці / Ін-т математики НАН України ; т. 59).

Два автори

Суберляк О. В. Технологія переробки полімерних та композиційних матеріалів : [підруч. для студ. вищ. навч. закл.] / О. В. Суберляк, П. І. Баштанник. – Львів : Растр-7, 2007. – 375 с.

Три автори

Акофф Р. Л. Идеализированное проектирование: как предотвратить завтрашний кризис сегодня. Создание будущего организации / Акофф Р. Л., Магидсон Д., Эддисон Г. Д. ; пер. с англ. Ф. П. Тарасенко. – Днепропетровск : Баланс Бизнес Букс, 2007. – XLIII, 265 с.

Чотири автори

1. Методика нормування ресурсів для виробництва продукції рослинництва / [Вітвіцький В. В., Кисляченко М. Ф., Лобастов І. В., Нечипорук А. А.]. – К. : НДІ „Укراгропромпродуктивність”, 2006. – 106 с. – (Бібліотека спеціаліста АПК. Економічні нормативи).

2. Механізація переробної галузі агропромислового комплексу : [підруч. для учнів проф.-техн. навч. закл.] / О. В. Гвоздєв, Ф. Ю. Ялпачик, Ю. П. Рогащ, М. М. Сердюк. – К. : Вища освіта, 2006. – 478, [1] с. – (ПТО : Професійно-технічна освіта).

П'ять і більше авторів

Психология менеджмента / [Власов П. К., Липницкий А. В., Лушихина И. М. и др.] ; под ред. Г. С. Никифорова. – [3-е изд.]. – Х. : Гуманитар. центр, 2007. – 510 с.

Багатотомний документ

Бондаренко В. Г. Теорія ймовірностей і математична статистика. Ч.1 / В. Г. Бондаренко, І. Ю. Канівська, С. М. Парамонова. – К. : НТУУ „КПІ”, 2006. – 125 с.

Матеріали конференцій, з'їздів

1. Оцінка й обґрунтування продовження ресурсу елементів конструкцій : праці конф., 6–9 черв. 2000 р., Київ. Т. 2 / відп. ред. В. Т. Трощенко. – К. : НАН України, Ін-т пробл. міцності, 2000. – С. 559–956, XIII, [2] с. – (Ресурс 2000).

2. Проблеми обчислювальної механіки і міцності конструкцій: зб. наук. праць / наук. ред. В. І. Моссаковський. – Дніпропетровськ : Навч. кн., 1999. – 215 с.

Стандарти

Якість води. Словник термінів : ДСТУ ISO 6107-1:2004 – ДСТУ ISO 6107-9:2004. – [Чинний від 2005–04–01]. – К. : Держспоживстандарт України, 2006. – 181 с. – (Національні стандарти України).

Автореферати дисертацій

Новосад І. Я. Технологічне забезпечення виготовлення секцій робочих органів гнучких гвинтових конвеєрів : автореф. дис. на здобуття наук. ступеня канд. техн. наук : спец. 05.02.08 – „Технологія машинобудування” / І. Я. Новосад . – Тернопіль, 2007. – 20, [1] с.

Частина періодичного, продовжуваного видання

один автор

Козіна Ж. Л. Теоретичні основи і результати практичного застосування системного аналізу в наукових дослідженнях в області спортивних ігор / Ж. Л. Козіна // Теорія та методика фізичного виховання. – 2007. – Т. 2, № 6. – С. 15–18, 35–38.

два автори

Гранчак Т. Інформаційно-аналітичні структури бібліотек в умовах демократичних перетворень / Тетяна Гранчак, Валерій Горовий // Бібліотечний вісник. – 2006. – № 6. – С. 14–17.

три автори

Валькман Ю. Р. Моделирование НЕ-факторов – основа интеллектуализации компьютерных технологий / Ю. Р. Валькман, В. С. Быков, А. Ю. Рыхальский // Системні дослідження та інформаційні технології. – 2007. – № 1. – С. 39–61.

чотири та більше авторів

Регіональні особливості смертності населення України / Л. А. Чепелевська, Р. О. Моїсеєнко, Г. І. Баторшина [та ін.] // Вісник соціальної гігієни та організації охорони здоров'я України. – 2007. – № 1. – С. 25–29.

Тези доповідей на конференції

Третьяк В. В. Возможности использования баз знаний для проектирования технологии взрывной штамповки / В. В. Третьяк, С. А. Стадник, Н. В. Калайтан // Современное состояние использования импульсных источников энергии в промышленности : междунар. науч.-техн. конф, 3–5 окт. 2007 г.: тезисы докл. – Х., 2007. – С. 33.

Електронні ресурси

Бібліотека і доступність інформації у сучасному світі: електронні ресурси в науці, культурі та освіті: (підсумки 10-ї Міжнар. конф. „Крим-2003”) [Електронний ресурс] / Л. Й. Костенко, А. О. Чекмарьов, А. Г. Бровкін, І. А. Павлуша // Бібліотечний вісник. – 2003. – № 4. – С. 43. – Режим доступу до журн. : <http://www.nbuv.gov.ua/articles/2003/03klinko.htm>.

Навчальне видання

**Анатолій Михайлович Пстух
Дем'ян Тихонович Обідник**

ЕЛЕМЕНТИ, ВУЗЛИ ТА ПРИСТРОЇ ЕОМ

Лабораторний практикум і курсове проектування

Навчальний посібник

Редактор Т. Старічек

Оригінал-макет підготовлено Д. Обідником

Підписано до друку
Формат 29,7×42 ¼. Папір офсетний.
Гарнітура Times New Roman.
Друк різнографічний Ум. др. арк.
Наклад прим. Зам. №

Вінницький національний технічний університет,
навчально-методичний відділ ВНТУ.
21021, м. Вінниця, Хмельницьке шосе, 95.
ВНТУ, к. 2201.
Тел. (0432) 59-87-36.
Свідоцтво суб'єкта видавничої справи
серія ДК № 3516 від 1.07.2009 р.

Віддруковано у Вінницькому національному технічному університеті
в комп'ютерному інформаційно-видавничому центрі.
21021, м. Вінниця, Хмельницьке шосе, 95.
ВНТУ, ГНК, к. 114.
Тел. (0432) 59-87-38.
Свідоцтво суб'єкта видавничої справи
серія ДК № 3516 від 1.07.2009 р.