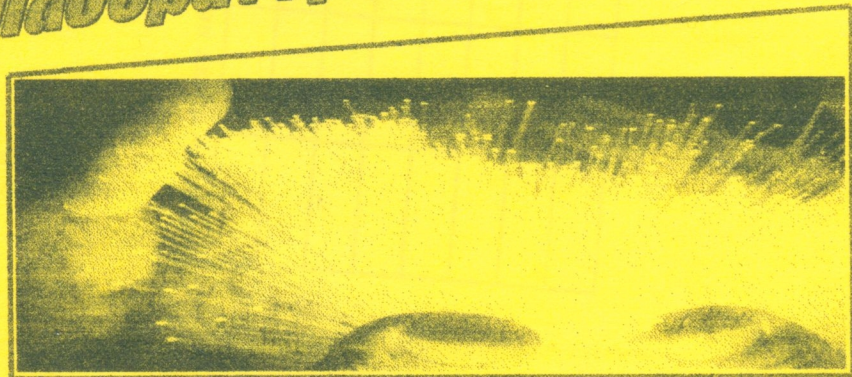


В. О. Пішенін  
Н. В. Нікітіна

# ЕЛЕКТРОНІКА І МІКРОПРОЦЕСОРНА ТЕХНІКА

Частина 1

*Лабораторний практикум*



Міністерство освіти і науки України  
Вінницький національний технічний університет

В.О. Пішенін, Н.В. Нікітіна

## **ЕЛЕКТРОНІКА І МІКРОПРОЦЕСОРНА ТЕХНІКА**

### **Ч.1**

Затверджено Вченою радою Вінницького національного технічного університету як лабораторний практикум для студентів машинобудівних спеціальностей. Протокол № 6 від 27 січня 2004 року.

Вінниця ВНТУ 2004

Рецензенти:

*В.М. Кичак*, доктор технічних наук, професор

*В.О. Поджаренко*, доктор технічних наук, професор

*В.П. Якубович*, кандидат технічних наук, доцент

Рекомендовано до видання Вченою радою Вінницького національного технічного університету Міністерства освіти і науки України

**Пішенін В.О., Нікітіна Н.В.**

**П 36 ЕЛЕКТРОНІКА І МІКРОПРОЦЕСОРНА ТЕХНІКА** Частина 1.

Лабораторний практикум. — Вінниця: ВНТУ, 2004. — 71 с.

У лабораторному практикумі розглянуто питання вивчення під час лабораторних робіт конструкції елементної бази електроніки, що використовується в технологічному обладнанні машинобудівних галузей промисловості. Наведені основні параметри та характеристики електронних приладів на основі напівпровідникових матеріалів.

Зміст посібника відповідає програмі дисципліни "Електроніка і мікропроцесорна техніка", для студентів машинобудівних спеціальностей з питань використання електронної техніки у технологічному обладнанні та виробітках машинобудівних галузей промисловості і застосування набутих знань у вивченні курсів дисциплін "Приводи верстатів та роботів" і "Приводи автоматизованого устаткування".

УДК 621.38(075.8)

## ЗМІСТ

ЛАБОРАТОРНА РОБОТА №1 .....	6
1.1 Тема: Дослідження логічних елементів, логічні та арифметичні операції в двійковій системі.....	6
1.2 Теоретичні відомості.....	6
Числа, кодування і арифметична інформація.....	6
Шістнадцяткові числа.....	7
Двійково-десяткові числа.....	8
Двійкова арифметика.....	10
Додатковий код.....	12
1.3 Послідовність виконання роботи та зміст звіту .....	14
1.4 Варіанти завдань .....	15
ЛАБОРАТОРНА РОБОТА №2 .....	16
2.1 Тема: Дослідження та синтез комбінаційних схем управління .....	16
2.2 Теоретичні відомості.....	16
Цифрові електронні і мікроелектронні пристрої .....	16
Дешифратори.....	21
Шифратори .....	22
Перетворювачі кодів .....	22
Мультиплексор .....	22
2.3 Хід роботи .....	24
2.4 Зміст звіту.....	24
2.5 Задача.....	26
2.6 Варіанти завдань до задачі .....	27
ЛАБОРАТОРНА РОБОТА №3 .....	28
3.1 Тема: Синтез схеми управління технологічним обладнанням.....	28
3.2 Теоретичні відомості.....	28
3.3 Хід роботи .....	30
3.4 Зміст звіту.....	31
3.4 Варіанти завдань .....	32
ЛАБОРАТОРНА РОБОТА №4 .....	37
4.1 Тема: Вивчення апаратної частини мікро-ЕОМ.....	37
4.2 Порядок виконання роботи.....	37
4.3 Методичні вказівки.....	37
4.4 Варіанти завдань .....	43

4.5 Зміст звіту.....	44
ЛАБОРАТОРНА РОБОТА №5 .....	45
5.1 Тема: Програмування мікро – EOM.....	45
5.2 Порядок виконання роботи.....	45
5.3 Методичні вказівки.....	45
Зміст звіту:.....	51
ЛАБОРАТОРНА РОБОТА №6 .....	52
6.1 Тема: Налаштування програми керування .....	52
6.2 Порядок виконання роботи.....	52
6.3 Методичні вказівки.....	52
Складання програм для реалізації алгоритмів керування.....	52
Демонстрація роботи програм викладачеві.....	57
Зміст звіту:.....	57
ЛАБОРАТОРНА РОБОТА №7.....	58
7.1 Тема: Дослідження характеристик діода.....	58
7.2 Теоретичні відомості.....	58
Напівпровідникові діоди.....	58
Вольт-амперна характеристика діода.....	58
7.3 Хід роботи .....	64
Зміст звіту.....	64
ЛАБОРАТОРНА РОБОТА №8 .....	65
8.1 Тема: Дослідження перехідних характеристик біполярного транзистора.....	65
8.2 Теоретичні відомості.....	65
Транзистори.....	65
Основні процеси в транзисторі.....	66
8.3 Хід роботи .....	69
Зміст звіту.....	69
ЛІТЕРАТУРА.....	70

## ВСТУП

Даний лабораторний практикум призначений для методичного забезпечення дисципліни "Електроніка та мікропроцесорна техніка", що викладається студентам машинобудівних спеціальностей. Основним результатом успішного виконання запропонованих лабораторних робіт у першій частині практикуму є: закріплення теоретичного матеріалу відповідних розділів; набуття практичних навичок роботи з електронним обладнанням та обчислення основних характеристик електронних приладів та схем з їх застосуванням.

На перших лекційних заняттях студенти отримують перелік тем лабораторних занять та список рекомендованої літератури. На першому лабораторному занятті студенти знайомляться з вимогами техніки безпеки та правилами протипожежної безпеки під час роботи з обладнанням лабораторій інституту і зобов'язаннями не порушувати встановлені правила, що підтверджується підписами у журналі з інструктажу відповідних лабораторій.

Студент допускається до виконання лабораторної роботи при знанні мети, змісту роботи та методики її виконання. Якщо студент недостатньо підготовлений до виконання лабораторної роботи, то він повинен протягом 10 ... 15 хвилин підготуватися безпосередньо в класі, отримуючи вказівки від викладача.

Захист лабораторної роботи відбувається протягом 15 хвилин групами по декілька студентів шляхом пред'явлення звіту з лабораторної роботи та відповідей на питання викладача безпосередньо на робочих місцях (за комп'ютерами) або поза робочих місць за рішенням викладача.

Звіти з лабораторних робіт попередньо оформлюються в електронному варіанті, а потім за рішенням викладача роздруковуються для набуття навичок у оформленні документації з використанням комп'ютерних технологій (там, де це потрібно).

Звіт з лабораторної роботи виконується на аркушах формату А4 (210×297мм) на одному боці аркуша з дотриманням вимог стандарту ДСТУ 3008–95.

При оформленні звіту необхідно дотримуватися такої послідовності викладення:

- назва лабораторної роботи;
- мета лабораторної роботи;
- завдання роботи;
- теоретична частина;
- описання ходу виконання та отриманих результатів при цьому;
- висновки.

## Лабораторна робота №1

**1.1 Тема:** Дослідження логічних елементів, логічні та арифметичні операції в двійковій системі.

**Мета роботи:** знайомство з одно- та двомісними функціями, придбання практичних навичок з синтезу комбінаційних схем, засвоєння форм представлення цифрової інформації та операції з її перетворення.

**Обладнання:** комплект логічних елементів, блок живлення, логічний пробник.

### 1.2 Теоретичні відомості

#### Числа, кодування і арифметична інформація.

Двійкові числа. Цифрові обчислювальні машини працюють з двійковими числами. Двійкова система зчислення або система з основою 2 використовує тільки цифри 0 і 1. Ці двійкові числа називаються бітами (від *binary digit*). З фізичної точки зору в цифрових електронних системах біт 0 представлений напругою LOW (низьким), а біт 1 – напругою HIGH (високим).

Людська діяльність припускає використання десяткової системи зчислення. Десяткова система, або система із основою 10, містить 10 цифр (від 0 до 9).

Двійковій системі притаманна властивість врівноважування. Двійковому числу  $1001_2$  (читається: один, нуль, нуль, один) еквівалент  $9_{10}$  в десятковій. Біт одиниці двійкового числа називається молодшим бітом (МБ), біт вісімки – старшим бітом (СБ).

Як перетворити двійкове число  $1011\ 0110_2$  (тобто: один, нуль, один, один, нуль, один, один, нуль) в його десятковий еквівалент? Процедура перетворення виконується у відповідності з табл. 1.1. Десяткові значення кожної позиції записані під кожним бітом, потім десяткові числа підсумовуються ( $128+32+16+4+2=182$ ), що дає 182.

Таблиця 1.1 – Двійково-десяткові перетворення

Степінь основи	$2^7$	$2^6$	$2^5$	$2^4$	$2^3$	$2^2$	$2^1$	$2^0$	
Значення позицій	128	64	32	16	8	4	2	1	
Двійкові	1	0	1	1	0	1	1	0	
Десяткові	128	+	32	+	16	+	4	+	2
								=	182

Зазвичай основа системи зчислення вказується індексами. Таким чином, число  $1011\ 0110_2$  є двійковим (тому що основа 2), а число  $182_{10}$  – десятковим:  $10110110_2 = 182_{10}$ .

Як перетворити десяткове 155 в його двійковий еквівалент? Процедура перетворення приведена на рисунку 1.1.

Десяткове спочатку ділиться на 2, що нам дає часткове 77 залишок 1. Цей залишок стає МБ двійкового числа і розміщується в цю позицію (див. рисунок 1.1.). Потім часткове (77) переміщується, як показує стрілка, і стає наступним, що буде ділитися. Потім кожне часткове поступово ділиться на 2 до тих пір, поки не отримаємо часткове, рівне 0, і залишок рівний 1 (див.

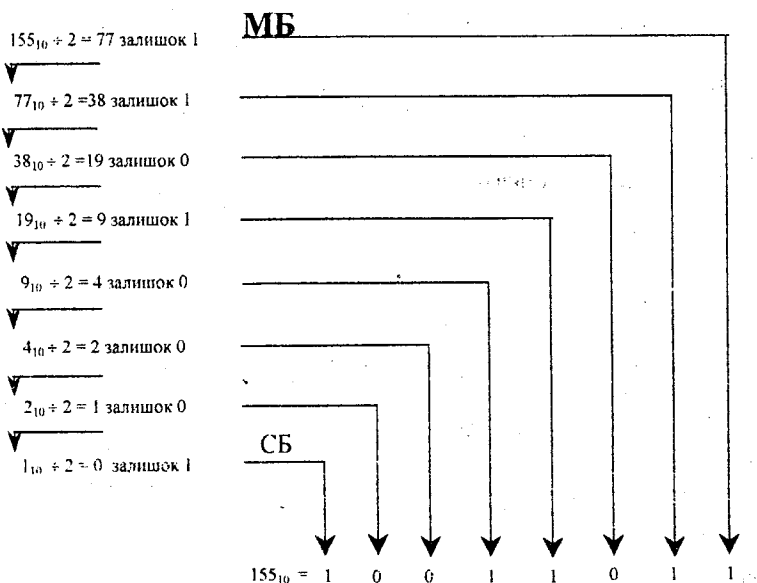


Рисунок 1.1 — Двійково-десяткові перетворення

останній рядок на рис. 1.1). Останній рядок дає нам результат  $155_{10} = 10011011_2$ .

### Шістнадцяткові числа

Комірка пам'яті мікро – ЕОМ може містити двійкове число 10011110. Такий довгий ланцюжок нулів і одиниць складний для запам'ятовування і незручний для введення з клавіатури. Число 1001 1110 могло б бути перетворене в десяткове, що дало б  $158_{10}$ , але процес перетворення зайняв би багато часу. Більша частина систем мікроінформатики використовують шістнадцяткову форму запису, щоб спростити запам'ятовування і використання таких двійкових чисел, як 1001 1110.

Шістнадцяткова система зчислення ( *hexadecimal* ), або система із основою 16, використовує 16 символів від 0 до 9 і А, В, С, D, E, F. Потрібно зауважити, що кожний шістнадцятковий символ може бути представлений єдиним сполученням чотирьох бітів. Таким чином, представленням двійко-

вого числа 1001 1110 в шістнадцятковому кодї є число 9E. Це значить, що частина 1001 двійкового числа дорівнює 9, а друга частина 1110 дорівнює E (звичайно, в шістнадцятковому кодї). Звідси,  $1001\ 1110_2 = 9E_{16}$ . (не слід забувати, що індекси означають основу системи зчислення).

Як перетворити двійкове число 0111010 в шістнадцяткове? Потрібно розпочати з МБ і розділити двійкове число на групи із 4 бітів. Потім потрібно замінити кожен групу із 4 бітів еквівалентною шістнадцятковою цифрою:  $1010_2 = A$ ,  $0011_2 = 3$ , звідси,  $111010_2 = 3A_{16}$ .

Як перетворити шістнадцяткове число 7F в двійкове? В цьому випадку кожна шістнадцяткова цифра повинна бути замінена своїм двійковим еквівалентом з 4 біт. В прикладі двійкове число 0111 замінене шістнадцятковою цифрою 7, а  $1111_2$  замінене  $F_{16}$ , звідки  $7F_{16} = 01111111_2$ .

Перетворимо шістнадцяткове число 2C6E в десяткове. Процедурі дій перетворення відповідає табл. 1.2. Значення позицій перших чотирьох шістнадцяткових цифр є, відповідно, зліва направо 4096, 256, 16 і 1. Десяткове число містить 14 ( $E_{16}$ ) одиниць, 6 чисел 16, 12 ( $C_{16}$ ) чисел 256 і 2 числа 4096. Кожна цифра множиться на відповідну її вагу, одержуємо суму, яка і дає нам десяткове число 11374.

Таблиця 1.2 — Перетворення шістнадцяткового числа в десяткове

Степінь шістнадцяти	$16^3$		$16^2$		$16^1$		$16^0$	
Значення позиції	4096		256		16		1	
Шістнадцяткове	2		C		6		E	
	4096		256		16		1	
Десяткове	x		x		x		x	
	$\frac{2}{8192}$	+	$\frac{12}{3072}$	+	$\frac{6}{96}$	+	$\frac{14}{14}$	=11374

Перетворимо десяткове число 15797 в шістнадцяткове. На рис. 1.2. показана процедура дій. В першому рядку  $15797_{10}$  розділено на 16, що дає часткове  $987_{10}$  і залишок  $5_{10}$  який потім перетвориться в свій шістнадцятковий еквівалент ( $5_{10} = 5_{16}$ ) і стає цифрою молодшого розряду (МР) шістнадцяткового числа. Перше часткове (987) ділиться в другому рядку і знову ділиться на 16, що дає часткове і залишок  $11_{10}$  або шістнадцяткове В. В третьому рядку 61 ділиться на 16, дає часткове 3 і залишок  $13_{10}$  або  $D_{16}$ , а в четвертому рядку ділиться 3 на 16, дає часткове 0 і залишок  $3_{10}$  або  $3_{16}$ . Коли часткове рівне 0, як в четвертому рядку, перетворення закінчується.  $3_{16}$  стає цифрою старшого розряду (СР) результату, тобто,  $3DB5_{16}$ .

### Двійково-десяткові числа

З метою зручності перетворення чисті двійкові числа представляються десятковими або шістнадцятковими. Однак, двійково-десяткове перетворення – операція не проста. В калькуляторах, магістралях і числових приладах, коли на доступних користувачу виходах і входах широко розповсю-

джені десяткові числа, для їх представлення використовують спеціальний

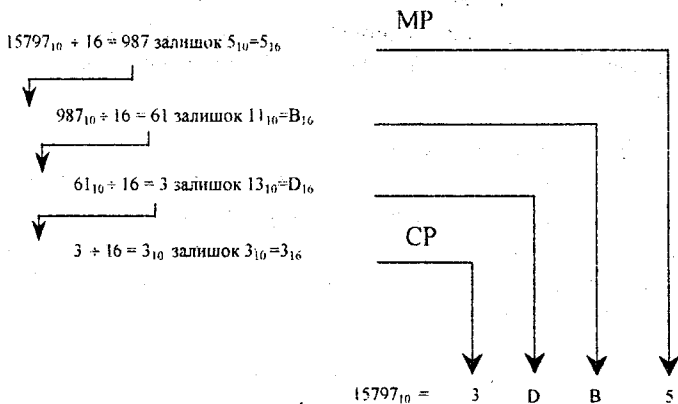


Рисунок 1.2 — Десятково-шістнадцяткове перетворення

двійково-десятковий код (ДДК). В табл. 1.3 наведено декілька десяткових чисел і відповідних їм двійково-десяткових еквівалентів (система 8421). Цим визначаються ваги позицій кожного з чотирьох бітів ДДК (використовують інші ДДК, наприклад 5421 і плюс 3).

Таблиця 1.3 – Двійково-десятковий код

Десяткове число	Двійково-десяткові числа			
	8	4	2	1
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0
9	1	0	0	1

Запишемо десяткове число 3691 в ДДК 8421. Кожна десяткова цифра перетворюється прямо в свій двійково-десятковий еквівалент із 4 бітів, і перетворення дають  $3691_{10} = 0011\ 0110\ 1001\ 0001_{\text{ДДК}}$ .

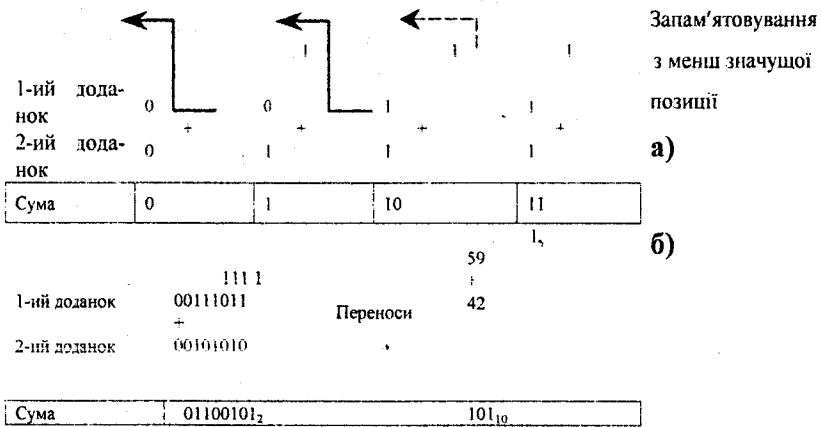
Перетворимо тепер двійково-десяткове число 1000000001110010 в його десятковий еквівалент. Кожна група із 4 бітів прямо перетворюється в її десятковий еквівалент, і тоді отримуємо  $1000\ 0000\ 0111\ 0010_{\text{ДДК}} = 8072_{10}$ .

Мікропроцесори складають чисті двійкові числа, але вони мають, однак, команди для перетворення результату своїх складань в двійково-десяткове записування. Отримані двійково-десяткові числа легко потім представити в десятковому записі, використовуючи прості процедури, що були описані вище.

### Двійкова арифметика

Додавання, віднімання або множення двійкових чисел виконуються так само, як і в арифметиці двійкових чисел. Більшість мікропроцесорів мають команди додавання і віднімання двійкових чисел, однак деякі, менш багаточисельні виконують команди множення і ділення (наприклад, мікропроцесори INTEL 8086 і INTEL 8088).

На рис. 1.3, а запропоновані прості правила двійкового додавання. Два перших (зліва) правила очевидні, третє показує, що  $1+1=10$ , тобто, найбільш значуща 1 переноситься в ближчий старший розряд. Четверте правило, на кінець, показує, що  $1+1+1=11$ . В цьому випадку перший, другий доданки і запам'ятовувальне в результаті додавання в молодшому розряді число – все 1.



а – правило; б – приклад  
 Рисунок 1.3 – Двійкове додавання

Додамо двійкові числа 0011 1011 і 0010 1010 (операція показана на рис.1.4,б). Для великої ясності дії з десятковими еквівалентами, числа що оброблюються, показані на рисунку справа. Сумою двох чисел 0011 1011 і 0010 1010 буде 0110 0101<sub>2</sub>.

На рис.1.4, а наведені правила двійкового віднімання. Перші три аналогічні десятковому розрахуванню. Останнє потребує займу з більш значущого попереднього розряду ( в цьому випадку вага 2). Зменшувальним є

				10	010 010	
Зменшува-	_0	_1	_1	_10	_01010101	_85
льне						
Від'ємник	<u>0</u>	<u>0</u>	<u>1</u>	<u>1</u>	<u>00111001</u>	<u>57</u>
Різниця	1	1	0	1	00011100 <sub>2</sub>	28 <sub>10</sub>
а)					б)	

а) – правила; б) – приклад  
Рисунок 1.4 – Двійкове віднімання

двійкове число 10, від'ємником 1, різницею – 1.

Віднімаємо двійкове число 0011 1001 від 0101 0101. Цей приклад наведений на рис.1.4, б. Розряди ваг 1, 2 і 4 цього двійкового обчислення прості для виконання і відносяться до перших трьох правил на рис. 1.5, а. В колонці ваги 8 має місце віднімання 1 з 0. Тоді 1 запозичується із колонки ваги 16. Одиниця віднімається із 10<sub>2</sub>, що дає різницю 1 згідно з четвертим правилом на рис. 1.5, а. Після цього запозичення в колонці ваги 16 має місце віднімання 1 з 0. Згідно з четвертим правилом 1 повинна бути запозичена із наступної, більш значущої позиції (колонка ваги 32), але в колонці 32 маємо 0; тому колонка 32 повинна запозичити з колонки ваги 64, що і зроблено. На кінець колонка 16 стає 10<sub>2</sub>, від'ємник 1, різниця 1. В колонці 32 маємо 1-1=0, в колонці 64 – 0-0=0, в колонці 128 – 0-0=0. таким часом, рис. 1.5,б ілюструє операцію обчислення 0011 1001<sub>2</sub> із 0101 0101<sub>2</sub> ( справа ця задача вирішена в десятковому записі).

Наведемо правила десяткового множення:

Множене	0	1	0	1
	×	×	×	×
Множники	0	0	1	1
Добутки	0	0	0	1

Два перших правила не потребують пояснення. В двох наступних множником є 1: коли множником є 1 при двійковому множенні, множене стає результатом і представляє собою добуток. Коли множник 0, добуток завжди 0.

Виконаємо множення 1101 на 101. Як і у випадку множення десяткових чисел, множене спочатку множиться на число, що стоїть в молодшому розряді ( у випадку, що розглядається – біт в колонці ваги 1).

Оскільки біт множника в розряді ваги 1 є 1, множене копіюється і складає перший частковий добуток. Другим бітом множника є 0, тоді другий частковий добуток дорівнює 0000 (він зсунутий на одну позицію вліво).

Бітом розряду ваги 4-го множника є 1, тоді для отримання третього часткового добутку знову слідє копіювання множеного (копіювання завершується новим зсувом на одну позицію вліво). Після цього виконуємо додавання трьох часткових добутків, що дає результат  $1101_2 \times 101_2 = 1000001_2$ , відповідає добутку десяткових чисел  $13_{10} \times 5_{10} = 65_{10}$ .

Множене	1101	13
	×	×
Множник	101	5
1-ий частковий добуток	1101	$65_{10}$
2-ий частковий добуток	0000	
3-ій частковий добуток	1101	
Кінцевий добуток	$1000001_2$	

### Додатковий код.

Сама ЕОМ оброблює інформацію, зазвичай, в двійковому кодi. Однак, якщо потрібно використовувати цифри із знаком, використовують спеціальний додатковий код, що спрощує апаратні засоби ЕОМ.

Звичайний регістр МП представляють простором із 8 бітів даних. Позиції бітів пронумеровані від 7 до 0, а ваги двійкових позицій вказані в основі регістра, біт 7 має вагу 128, біт 8 – 64 і так далі.

В обох випадках біт 7 є знаковим. Він показує, чи є число додатним (+) або від'ємним (-). При 0 в знаковому біті число додатне, при 1 – від'ємне.

Якщо число додатне, ті комірки пам'яті (6-0), що zostалися, містять двійкове 7-розрядне число. Наприклад, якщо регістр містить 0100 0001, це відповідає числу  $+65_{10}$  ( $64+1$ , знаковий біт додатний). Якщо в нього записано 0111 1111, буде містити  $+127_{10}$  (знаковий біт додатний:  $0+64+32+16+8+4+2+1$ ), що є найбільшим додатним числом, яке може містити 7-розрядний регістр.

В табл. 1.4 наведений запис в додатковому кодi додатних та від'ємних чисел. Всі додатні числа мають 0 в старшому біті, інші біти складають двійкове число. Всі від'ємні числа мають 1 в старшому розряді. Розглянемо рядок +0 в табл. 1.4: запис в додатковому кодi +0 буде 0000 0000. В найближчому нижньому рядку бачимо, що запис в додатковому кодi – 1 такий: 1111 1111. Розглянемо покрокове переміщення в зворотному напрямку від 0000 0000 до 1111 1111.

Таблиця 1.4 — Десяткові числа із знаками і їх представлення в додатковому коді

Десяткові	Представлення чисел із знаками	Примітки
+127	0111 1111	Додатні числа представлені в тій же формі, що і прями двійкові числа.
•	•	
•	•	
•	•	
+8	0000 1111	
+7	0000 0111	
+6	0000 0110	
+5	0000 0101	
+6	0000 0100	
+3	0000 0011	
+2	0000 0010	
+1	0000 0001	
+0	0000 0000	
-1	1111 1111	Від'ємні числа представлені у формі додаткового коду.
-2	1111 1110	
-3	1111 1101	
-4	1111 1100	
-5	1111 1011	
-6	1111 1010	
-7	1111 1001	
-8	1111 1000	
•	•	
•	•	
•	•	
-128	1000 0000	

Який буде запис в додатковому коді числа  $-9$ ? Розглянемо етапи перетворення. Вони наведені в таблиці 1.5.

Одержаний результат є додатковим кодом додатного десяткового числа. В наведеному прикладі додатковим кодом числа  $9$  є  $1111\ 0111$ . Потрібно замітити, що знаковий біт  $1$ , це означає, що дане число ( $1111\ 0111$ ) від'ємне.

Яким буде десятковий еквівалент числа  $1111\ 0000$ , що записаний у формі додаткового коду? Процедура в цьому випадку наведена в таблиці 1.6.

Таблиця 1.5 — Запис в додатковому коді числа мінус 9

Десяткове число	9	Етап 1.	Запис десяткового числа без знаку (9).
Двійкове число	0000 1001	Етап 2.	Перетворення десяткового числа в двійковий код (0000 1001).
Доповнення до 1 (зворотний або інверсний код)	1111 0110	Етап 3.	Отримання зворотного коду двійкового числа заміною нулів одиницею, а одиниць – нулями (1111 0110).
Доповнення до 2 (додатковий код)	$\frac{+1}{1111 0111}$	Етап 4.	Додати одиницю до зворотного коду. Тут додати 1 до 1111 0110, що дає 1111 0111.

Таблиця 1.6 — Десятковий еквівалент числа 1111 0000

Додатковий код	1111 0000	Етап 1.	Запис додаткового коду (1111 0000).
Доповнення до 1	0000 1111	Етап 2.	Утворюється зворотний код додаткового коду заміною нулів одиницями, а одиниць – нулями (0000 1111).
Двійкове число	$\frac{+1}{0001 0000} = 16$	Етап 3.	Додати 1.

Таким чином, формування зворотного коду і додавання 1 є тими ж процедурами, які ми проводили при перетворенні двійкового числа в додатковий код. Однак, слід відзначити, що хоча ми отримали двійкове число  $0001\ 0000 = 16_{10}$ , вихідний запис додаткового коду  $1111\ 0000 = -16$ , тобто, маємо від'ємне число, оскільки старший біт в додатковому коді є 1.

### 1.3 Послідовність виконання роботи та зміст звіту

Результати роботи з логічних функцій оформлюються у вигляді таблиць істинності (відповідності);

Результати з перетворення цифрової інформації оформлюються у вигляді таблиці результатів обчислень:

Таблиця 1.7 — Результати обчислень

Вихідне число	$Z =$	Двійкова форма										Десятковий еквівалент	
		2	3	4	5	6	7	8	9	10	11		12
1	$Z_2$												
Двійковий код													

## Продовження таблиці 1.7

1	2	3	4	5	6	7	8	9	10	11	12
Зсув на розряд вліво	$Z_3$										
Обернений код	$Z_4$										
Доповняльний код	$Z_5$										
Арифметична сума	$Z_2+Z_3$										
Арифметична сума	$Z_2+Z_2$										
Арифметична сума	$Z_2+Z_5$										
Логічна сума	$Z_2+Z_2$										
Логічна сума	$Z_2+Z_3$										
Логічна сума	$Z_2+Z_5$										
Порозрядна сума за мод. два	$Z_2 \oplus Z_2$										
Порозрядна сума за мод. два	$Z_2 \oplus Z_3$										
Логічне множення	$Z_2 * Z_2$										
Логічне множення	$Z_2 * Z_3$										
Логічне множення	$Z_2 * Z_5$										

## 1.4 Варіанти завдань:

№ вар.	$X_{10}$	№ вар.	$X_{10}$
1	101	14	86
2	98	15	115
3	103	16	84
4	96	17	117
5	105	18	82
6	94	19	119
7	107	20	80
8	92	21	121
9	109	22	78
10	90	23	123
11	111	24	76
12	88	25	125
13	113		

## ЛАБОРАТОРНА РОБОТА №2

**2.1 Тема:** Дослідження та синтез комбінаційних схем управління.

**Мета роботи:** Набуття навичок з синтезу комбінаційних функцій, основних способів їх завдання; опанування методики мінімізації функцій; технічна реалізація комбінаційної схеми на заданій елементній базі.

**Обладнання:** комплект базових логічних елементів; монтажна плата, логічний пробник, блок живлення.

### 2.2 Теоретичні відомості

#### Цифрові електронні і мікроелектронні пристрої

Комбінаційними логічними пристроями (КЛП) називаються такі сигнали, на виходах яких в будь-який момент часу однозначно визначаються додаванням сигналів на вході і не залежать від попередніх станів. Прикладами комбінаційних схем можуть служити логічні елементи, електронні ключі а також більш складніші пристрої, що виконують довільні логічні функції, функції шифраторів, дешифраторів, мультиплексорів, демультіплексорів, арифметичних пристроїв і т.п.

Довільна комбінаційна логічна функція (КЛФ) може бути достатньо просто описана і синтезована за допомогою відомих методів, серед яких частіше за все використовуються карти Карно.

Синтез комбінаційних схем з одним виходом можна розбити на три етапи. На першому етапі, виходячи із таблиць відповідності (істинності), описують роботу синтезованого КЛП, знаходять мінімальну диз'юнктивну (МДНФ) або мінімальну кон'юнктивну (МКНФ) форму функції.

На другому етапі отриману МДНФ або МКНФ функції записують в операторній формі, де під оператором розуміють функцію, що реалізується конкретним логічним елементом. За операторною формою достатньо просто скласти схему КЛП.

Розглянемо основні операторні форми на прикладі  $F = x_1 x_3 + x_2 \bar{x}_3 + \bar{x}_1 \bar{x}_2 \bar{x}_3$ . Ці форми відрізняються способом вказування зовнішніх і внутрішніх функцій розкладання. Наприклад, в ДНФ внутрішньою функцією (операцією, що виконується в першу чергу) є функція І, а зовнішньою – АБО, тобто, ДНФ є формою І – АБО.

Різні операторні форми легко отримати із МДНФ і МКНФ шляхом елементарних логічних перетворень. Так, взявши подвійне заперечення від МДНФ функції і використовуючи правило де Моргана, отримаємо для нашого прикладу такі операційні форми:

$$F = x_1 x_3 + x_2 \bar{x}_3 + \bar{x}_1 \bar{x}_2 \bar{x}_3 = \text{— форма І / АБО}$$

$$= x_1 x_3 + x_2 x_3 + x_1 x_2 x_3 =$$

$$= (x_1 x_3)(x_2 x_3)(x_1 x_2 x_3) = \text{— форма I – НІ / I – НІ}$$

$$= (\bar{x}_1 + \bar{x}_3)(\bar{x}_2 + \bar{x}_3)(x_1 + x_2 + \bar{x}_3) = \text{— форма АБО / I – НІ}$$

$$= (\bar{x}_1 + \bar{x}_3) + (\bar{x}_1 + \bar{x}_3) + (x_1 + x_2 + \bar{x}_3) \text{ — форма АБО – НІ / АБО}$$

Для отримання інших оперативних форм функцію записують в МКНФ, тобто її інверсне значення:

$$\bar{F} = \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_2 x_3.$$

Виконавши попередні перетворення, отримаємо:

$$F = \bar{x}_2 \bar{x}_3 + \bar{x}_1 x_2 x_3 = \text{— форма I / АБО — НІ}$$

$$(\bar{x}_2 \bar{x}_3)(x_2 x_3) = \text{— форма I – НІ / I}$$

$$= (x_2 + x_3)(x_1 + x_2 + x_3) = \text{— форма АБО / I}$$

$$= (x_2 + x_3)(x_1 + \bar{x}_2 + \bar{x}_3) =$$

$$= (x_1 + x_2)(x_1 + \bar{x}_2 + \bar{x}_3) \text{ — форма АБО – НІ / АБО – НІ}$$

На заключному третьому етапі за операторними уявленнями функції складається комбінаційна схема.

Методи синтезу КЛП з декількома виходами основані на використанні однієї функції або її частини для отримання іншої функції. При цьому дуб-

лювання логічних елементів практично відсутнє. Найбільш простіше синтез таких КЛП здійснюється за допомогою діаграми Вейча або карти Карно, які для кожної функції будуються окремо, а потім на них відмічаються однойменні набори, на яких всі або декілька функцій приймають однакові значення.

Розглянемо методику і приклад синтезу довільної комбінаційної логічної схеми з врахуванням реального базису логічних елементів:

а) логічна функція, у відповідності до якої буде працювати розроблена схема, що задана в словесному чи іншому вигляді, записується в формі, зручній для подальшого синтезу, краще всього у вигляді таблиці відповідностей (істинності).

Для наочної ілюстрації скористуємося конкретним прикладом, що заданий в таблиці 2.1. Ця таблиця відповідності чотиримісної функції, де на кожному із номерів 0...15 задано значення функції (знаком  $\emptyset$  позначені невизначені стани).

Таблиця 2.1 — Відповідність чотиримісної функції

Номер															
0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1	1	1	0	0	0	$\emptyset$	$\emptyset$	1	1	0	0	0	1	1	$\emptyset$

б) За табл. 2.1. і карті Вейча для чотирьох змінних (рис. 2.1, а) функція наноситься на карту Вейча (рис. 2.1, б)

в) Виконують покриття всіх одиничних (нульових) значень функції мінімальним числом правильних прямокутників максимальної площі.

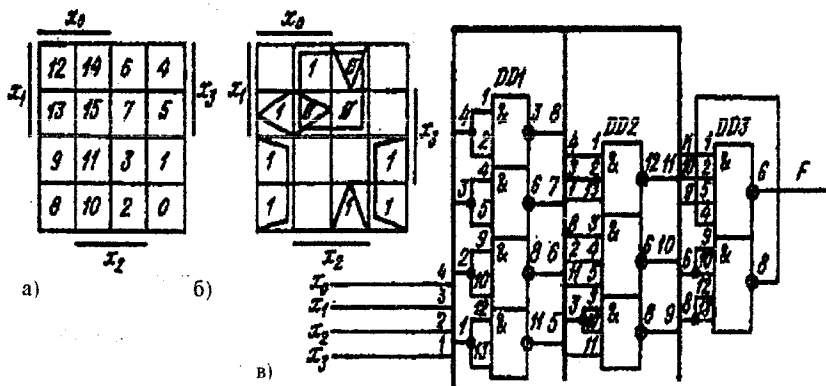


Рисунок 2.1 – Карта Вейча і принципіальна схема

г) Записується результат покриттів у вигляді диз'юнкції кон'юнкцій:

$$F = x_1 x_2 + \bar{x}_1 \bar{x}_2 + x_0 x_1 x_3 + \bar{x}_0 \bar{x}_2 \bar{x}_3. \quad (2.1)$$

Отримане рівняння є основою для побудови електричної схеми, що реалізує задану логічну функцію, однак не враховує характеристики реальних логічних елементів, що є в лабораторії. Аналізуючи отриману функцію, необхідно підібрати реальні логічні елементи для її реалізації. Так, в нашому прикладі необхідно один чотиривхідний, два тривхідних, два двовхідних елементи і чотири інвертори на кожен із змінних.

В якості логічних елементів зручно використовувати елементи К155ЛА1, К155ЛА4, К155ЛА3, що реалізують функції І-НІ, тому запишемо функцію  $F(7/1)$  в системі І-НІ:

$$F = (x_1 \wedge x_2) \wedge (\bar{x}_1 \wedge \bar{x}_2) \wedge (x_0 \wedge x_1 \wedge x_3) \wedge (\bar{x}_0 \wedge \bar{x}_2 \wedge \bar{x}_3).$$

Для реалізації цієї функції вибирають:

1) один корпус мікросхеми К155ЛА3 (або один корпус мікросхеми К155ЛН1), елемент DD1 (рис.2.1, в), що дозволяє при об'єднаних входах кожного логічного елемента реалізувати інверсію всіх чотирьох змінних;

2) один корпус мікросхеми К155ЛА4 (елемент DD2), що дозволяє реалізувати дві тривхідні функції І-НІ і на тій мікросхемі, що залишилася вільною, одну двовхідну функцію І-НІ (об'єднавши два її входи);

3) один корпус мікросхеми К155ЛА1 (елемент DD3), що дозволяє реалізувати на одній своїй половині чотиривхідну функцію І-НІ, а на другій – двовхідну функцію І-НІ, об'єднавши попарно їх входи;

д) у відповідності з формулою логічної функції (2.1) і вибраними елементами DD1, DD2 і DD3 будується принципіальна схема (рис. 2.1, в), на якій жирною лінією показана загальна шина, номери вхідних сигналів якої позначають числами зліва, а вихідних – справа. Наприклад, якщо сигнал  $x_1$  позначений індексом 3 (рисунок 2.1, в), то із рисунку видно, що він поступає на входи 2, 9 і 10 елемента DD2. Аналогічно позначають і інші сигнали. Застосування такого позначення суттєво спрощує зображення і читання схем.

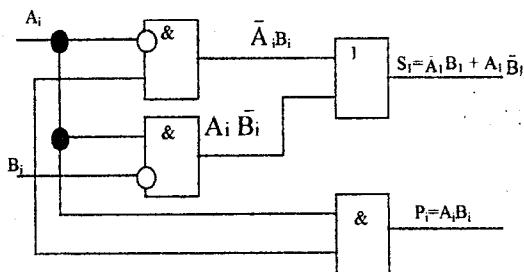
Спеціальні КЛП призначені для реалізації конкретних логічних функцій: підсумовування, шифрування, дешифрування, перетворення кодів та інші операції. В той же час вони можуть бути реалізовані і на універсальних логічних елементах.

Розглянемо основні види цих схем і особливості їх реалізації.

**Суматори.** Це пристрої, що здійснюють основну арифметичну операцію — підсумовування чисел в двійковому коді. Найпростіший випадок — підсумовування двох однорозрядних чисел:  $0 + 0 = 0$ ,  $1 + 0 = 1$ ,  $1 + 1 = 10$ . В останньому випадку вихідне число 10 (в десятковому записі це 2) виявило-

ся двійковим дворозрядним. Одиниця, що з'явилася в старшому розряді суми, називається одиницею переносу. На рис. 2.2, а, б показані схема і таблиця для підсумовування двох однорозрядних чисел. Схема складається із елементів нерівнозначності (що виключають АБО) і елементів І і має два вихідних проводи: суми  $S_i$  і переносу  $P_i$ . Така схема називається півсуматором.

Повний суматор повинен додатково мати вхід для прийому сигналу



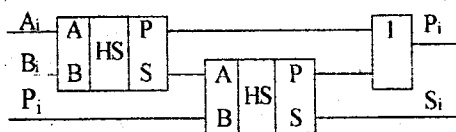
Доданок		Результат	
$A_i$	$B_i$	Сума $S_i$	Пере-нос $P_i$
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

а)

б)

Рисунок 2.2 — Схема півсуматора

переносу  $P_{i-1}$  попереднього розряду. Схема повного суматора двох однорозрядних чисел на двох півсуматорах і його таблиця відповідностей показана на рисунку 2.3, а, б.



а)

Доданок			Результат	
$P_{i-1}$	$A_i$	$B_i$	$S_i$	$P_i$
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

б)

Рисунок 2.3 — Схема повного суматора

Повні суматори багаторозрядних чисел складаються із однорозрядних.

Чотирирозрядний паралельний суматор показаний на рисунку 2.4. Тут порозрядно (по паралелі) підсумовуються два чотирирозрядні слова. Ці пристрої можна зробити довільної довжини, однак підсумовування буде закінчене лише тоді, коли закінчиться час розповсюдження сигналів переносу  $P_i$  через весь ланцюг однорозрядних суматорів.

В інтегральній мікросхемотехніці суматори виготовляються у вигляді окремих мікросхем на декілька розрядів. Найбільш розповсюджені мікро-

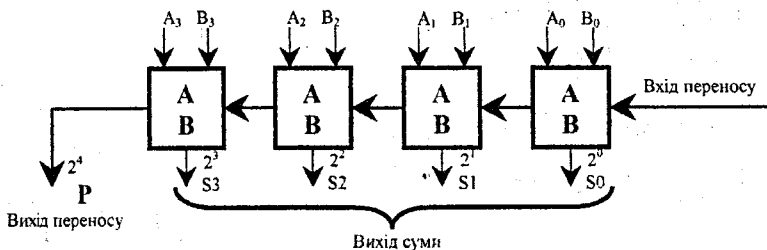


Рисунок 2.4 — Чотирирозрядний паралельний суматор

схеми К155ИМ1...К155ИМ3, К555ИМ6 і К555ИМ7.

### Дешифратори

Це перетворювачі кодів, що виконують перетворення двійкового і двійково-десятькового кодів в унітарний код. Унітарний код двійкового  $n$ -розрядного числа представляється  $2^n$  розрядами, один із розрядів якого рівний 1.

Дешифратори можуть бути повними і неповними. Повним дешифратором називається комбінаційна схема, що має  $n$  входів і  $2^n$  виходів і що реалізує на кожному виході функцію, яка представляє собою конституенту одиниці (мінтерм). Він описується системою із  $2^n$  логічних рівнянь, права частина кожного із яких записується у вигляді конституенти одиниці. Наприклад, для двовхідного дешифратора:

$$F_0 = \bar{x}_1 \bar{x}_0; F_1 = \bar{x}_1 x_0; F_2 = x_1 \bar{x}_0; F_3 = x_1 x_0.$$

Схема, що реалізує цю функцію, показана на рисунку 2.5, а, а її умовне позначення — на рисунку 2.5, б. На лівому полі показані ваги входніх сигналів  $x_0$  і  $x_1$ , комбінації значень яких розглядаються в якості двійкових чисел. Кожному входньому двійковому числу відповідає сигнал, рівний 1 тільки на виході, номер якого, вказаний на правому полі, збігається з двійковим числом.

Неповний дешифратор реалізує  $m < 2^n$  конституент одиниці. Такі де-

шифратори використовуються, наприклад, для перетворення двійково-десятичного числа в код, призначений для керування десятичним індикатором (дешифратор  $4 \times 10$ ). Приклад такого дешифратора (мікросхеми 155ИД1 та 564ИД1) показані на рисунку 2.5, в. Як і для повного дешифратора, можна записати рівняння, що описує роботу неповного дешифратора, і за ним отримати логічну схему.

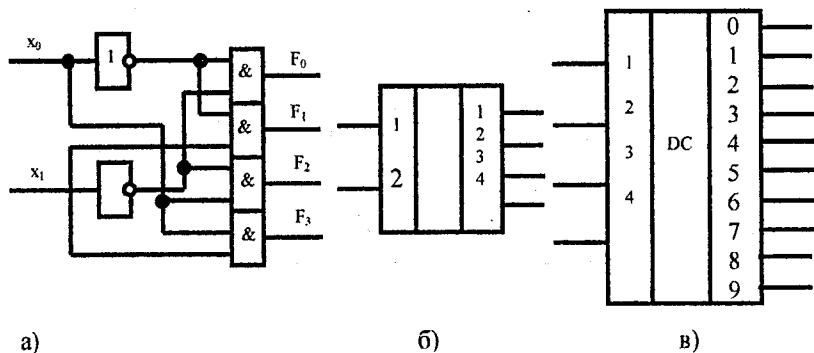


Рисунок 2.5 — Дешифратори

Найбільш розповсюджені мікросхеми дешифраторів К155ИД1, 3, 4, 10; К555, 6, 7, 10; К531ИЛД14.

### Шифратори

Виконують функцію, зворотню дешифраторам, тобто, перетворюють унітарний код в двійковий, двійково-десятиковий або будь-який інший. Робота шифратора, як будь-якої двійкової системи, може бути задана у вигляді таблиці відповідностей, за якою досить просто побудувати схему.

Із мікросхем шифраторів відомі, наприклад, К555ИВ3, КМ555ИА1.

### Перетворювачі кодів

Вони використовують спільну роботу дешифратора і шифратора. Дешифратор перетворює двійковий або двійково-десятиковий код в унітарний, а шифратор – отриманий унітарний код в потрібний. Типовим прикладом використання такого перетворювача є схема перетворення коду в код керування семисегментним індикатором.

### Мультиплексор

Це схема, що має  $n + 2^n$  входів і один вихід, де  $n$  – число адресних, а  $2^n$  – число інформаційних входів.

Призначення мультиплексорів (від англ. multiplex – багатократний) – комутувати в бажаному порядку інформацію, що надходить з декількох вхідних шин на одну вихідну. За допомогою мультиплексора здійснюється тимчасове розділення інформації, що надходить по різних каналах. Його можна уподібнити безконтактному багатопозиційному перемикачу.

Мультиплексори мають дві групи входів або один, частіше два, що

взаємодоповнюються (інверсні) виходи. Одні входи інформаційні, а інші служать для керування. До них відносяться адресні і розв'язувальні. Адреса представляється в двійковому коді, причому кожній адресі відповідає інформаційний вхід, сигнал з якого (0 або 1) при даній адресі приходить на вихід. Таким чином, в мультиплексорі здійснюється  $2^n$  вхідних сигналів на один вихід.

Розв'язувальний вхід керує одночасно всіма інформаційними входами незалежно від стану адресних входів. Заперечувальний сигнал на цьому вході блокує дію всього пристрою. Наявність розв'язувального входу розширює функціональні можливості мультиплексора, дозволяє синхронізувати його роботу з роботою інших вузлів. Цей вхід використовується також для нарощування розрядності мультиплексорів.

У мультиплексорі, що виготовляється у вигляді окремих мікросхем, число інформаційних входів не перевищує 16. Більша кількість входів забезпечується шляхом нарощування. Нарощування можна виконувати об'єднанням декількох мультиплексорів в пірамідоподібну (деревовидну) систему або послідовним з'єднанням розв'язувальних входів і зовнішніх логічних елементів. Другий спосіб застосовується частіше за все, оскільки при пірамідоподібному нарощуванні більші витрати мікросхем і порівняно низька швидкодія через підсумовування затримок при послідовному проходженні сигналів за ступеням піраміди.

Принципальна схема чотириканального мультиплексора на елементах І-АБО-НІ, що має два адресних входи  $x_1$  і  $x_2$ , показана на рис.2.6 а, і умовне позначення подвійного чотириканального мультиплексора із стро-

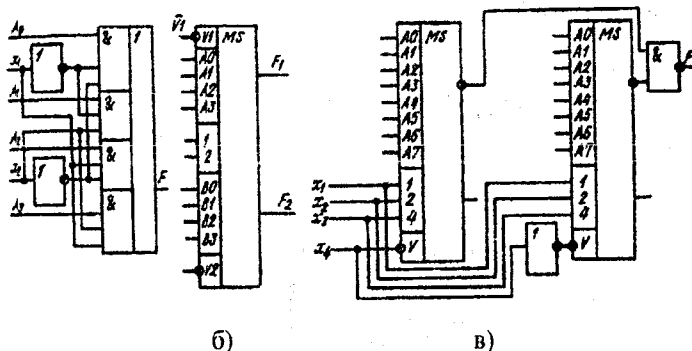


Рисунок 2.6 — Принципальна схема чотириканального мультиплексора

бованим входом (мікросхема 155КП6) і 16-канального, що виконаний на 8-канальних мультиплексорах (мікросхеми 155П17), з'єднані за другим способом, — на рис.2.6, б, в. В 16-канальному комутаторі стробувальний вхід V використовується в якості додаткового адресного входу  $x_4$ . Існує і окрема

16-канальна мікросхема 155КП11 мультиплексора із стробуванням (селектора-мультиплексора). З двох таких мікросхем за вказаним принципом можна виконати 32-канальний мультиплексор.

Для отримання 64-канального мультиплексора слід використовувати чотири БИС155КП11 і 4-вхідний елемент І-НІ, а керування входами  $\bar{V}$  необхідно виконувати інверсним чотирирозрядним унітарним кодом.

## 2.3 Хід роботи

2.3.1 Від аналітичного завдання комбінаційної ф-ї ( $n=3$ ) перейти до словесного та табличного, здійснити оптимізацію ф-ї двома методами:

- за допомогою діаграми Вейча-Карно;
- алгебраїчним методом на підставі законів алгебри Буля.

Розробити комбінаційні схеми для вихідного та мінімізованого варіантів ф-ї на І, АБО, НІ.

2.3.2 Від матричного задання комбінаційної ф-ї ( $n=4$ ) перейти до її аналітичного запису, виконати мінімізацію ф-ї, розробити комбінаційну схему в двох варіантах:

- на елементах І-НІ, АБО-НІ;
- на елементах І, АБО, НІ.

Вибрати оптимальний варіант за кількістю елементів потрібних для реалізації схем.

Реалізувати комбінаційну схему, що розроблена на попередній лабораторній роботі, користуючись універсальною монтажною платою; підключити схему до блока живлення, дослідити її функціонування, скласти таблицю відповідностей.

## 2.4 Зміст звіту

2.4.1 Наприклад, задано комбінаційну ф-ю трьох аргументів

$$F = \bar{X}_1 \cdot X_2 \cdot X_3 + X_1 \cdot X_2 \cdot X_3 + X_1 \cdot X_2 \cdot \bar{X}_3 + \bar{X}_1 \cdot \bar{X}_2 \cdot X_3$$

		$X_1$		
$X_2$	1	1	1	
			1	
		$\bar{X}_3$		

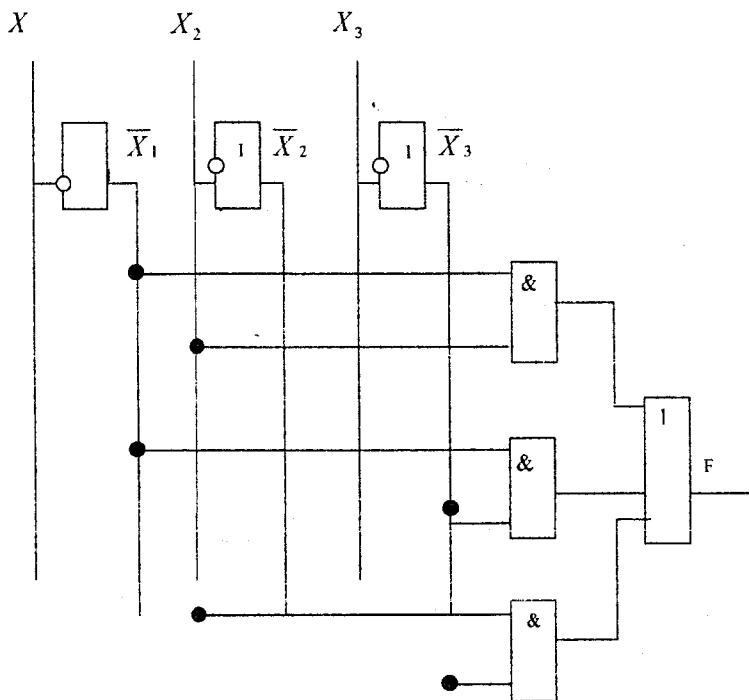
$n=3$  Мінімізація за допомогою діаграми Вейча-Карно

$$F = X_1 \cdot X_2 + X_1 \cdot \bar{X}_3;$$

$$\left. \begin{array}{l} X_1 \cdot X_2 \cdot \bar{X}_3 \\ X_1 \cdot X_2 \cdot X_3 \end{array} \right\} X_1 \cdot X_2;$$

$$\left. \begin{array}{l} \bar{X}_1 \cdot X_2 \cdot X_3 \\ \bar{X}_1 \cdot \bar{X}_2 \cdot X_3 \end{array} \right\} \bar{X}_1 \cdot X_2.$$

Розробляємо комбінаційну схему для мінімізованої ф-ї

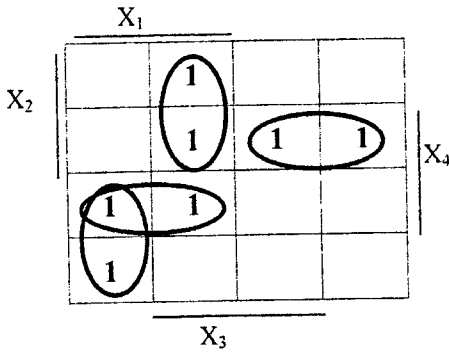


### 2.4.2 Комбінаційна функція чотирьох аргументів

F=

$$X_1 \cdot X_2 \cdot X_3 \cdot X_4 + \bar{X}_1 \cdot X_2 \cdot \bar{X}_3 \cdot X_4 + X_1 \cdot X_2 \cdot X_3 \cdot \bar{X}_4 + \bar{X}_1 \cdot X_2 \cdot X_3 \cdot X_4 + X_1 \cdot \bar{X}_2 \cdot X_3 \cdot X_4 + X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot X_4 + X_1 \cdot \bar{X}_2 \cdot \bar{X}_3 \cdot \bar{X}_4$$

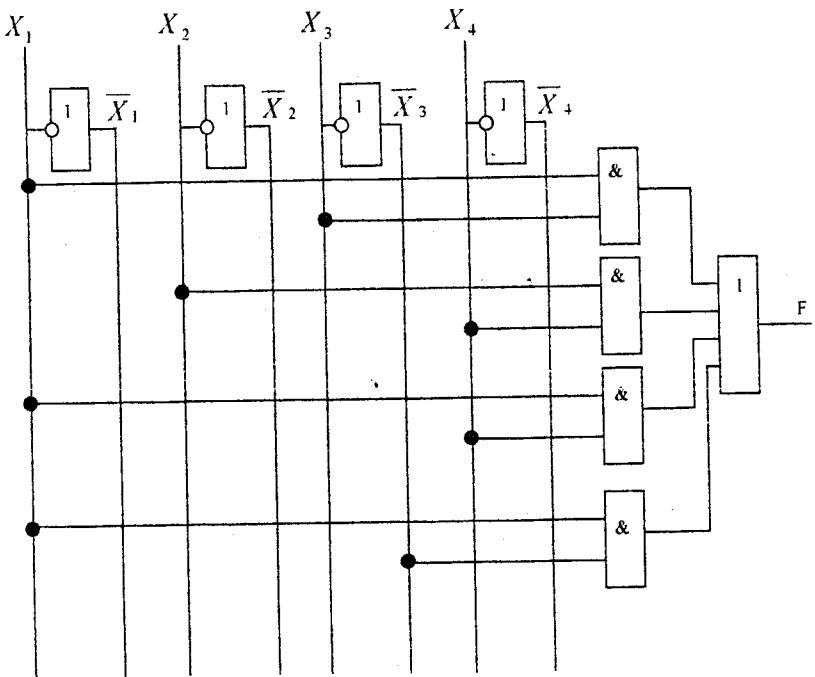
n=4 мінімізувати за допомогою діаграми Дейча, карти Карно



n=4 Мінімізація за допомогою діаграми Дейча, карти Карно

$$F = X_1 \cdot X_3 + X_2 \cdot X_4 + X_1 \cdot X_4 + X_1 \cdot \bar{X}_3$$

Розробляємо комбінаційну схему для мінімізованої функції



### 2.5 Задача

Завдання на розробку комбінаційної схеми

Аварійне гальмування робочара повинно вмикатись автоматично, якщо спрацьовує хоча б один з двох датчиків: далекої або ближньої локації при ввімкненому датчику руху робочара. Крім того, аварійне гальмування повинно вмикатись, якщо спрацьовує датчик зниження тиску в гідросистемі при зупиненому робочарі та відсутності сигналів локації.

## 2.6 Варіанти завдань до задачі

Варіант	Датчик дальньої локації	Датчик ближньої локації	Датчик руху робочара	Датчик пониження тиску
1	X1	X2	X3	X4
2	X1	X2	X4	X3
3	X1	X3	X2	X4
4	X1	X3	X4	X2
5	X1	X4	X2	X3
6	X1	X4	X3	X2
7	X2	X1	X3	X4
8	X2	X1	X4	X3
9	X2	X3	X1	X4
10	X2	X3	X4	X1
11	X2	X4	X1	X3
12	X2	X4	X3	X1
13	X3	X1	X2	X4
14	X3	X1	X4	X2
15	X3	X2	X1	X4
16	X3	X2	X4	X1
17	X3	X4	X1	X2
18	X3	X4	X2	X1
19	X4	X1	X2	X3
20	X4	X1	X3	X2
21	X4	X2	X1	X3
22	X4	X2	X3	X1
23	X4	X3	X1	X2
24	X4	X3	X2	X1

## ЛАБОРАТОРНА РОБОТА №3

### 3.1 Тема: Синтез схеми управління технологічним обладнанням

**Мета роботи:** опанувати методики інженерного синтезу пристроїв керування технологічним обладнанням дискретної дії, в тому числі: засвоїти різні способи задання алгоритму роботи автомата (циклограму, таблиці переходів та виходів, блок-схему алгоритму роботи, граф переходів); засвоїти методику переходу від одного до іншого із способів; відпрацювати техніку розробки принципіальної схеми керування у канонічному вигляді; змодельовувати розроблену схему управління на універсальному планшетаі; усунути знайдені похибки.

**Обладнання:** комплект базових логічних елементів, монтажна плата, логічний пробник, блок живлення.

### 3.2 Теоретичні відомості

У відповідності з етапами синтезу автомата студент виконує такі формалізаційні процедури.

#### 3.2.1 Розмітка граф-схеми алгоритму (ГСА).

Розмітка виконується для моделі автомата Мілі. Відмічаються входи всіх вершин, що слідують за операторними вершинами. При цьому входи в кінцеву вершину і у вершину, що слідує за начальною, відмічаються як вихідний стан автомата ( $a_1$ ).

#### 3.2.2 Отримання автоматного графа.

Автоматний граф будується по розміченій ГСА шляхом фіксації її

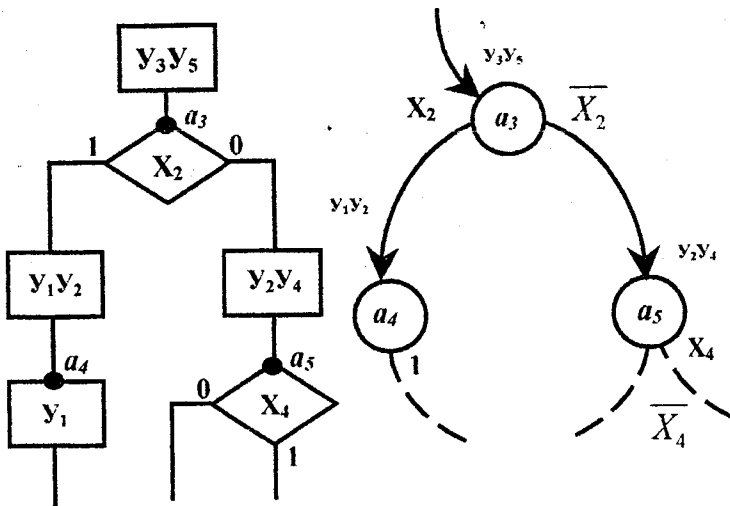


Рисунок 3.1 — Фрагмент ГСА і автоматного графа

переходів між відміченими станами. Кожному стану автомата відповідає вершина графа. Переходи показуються стрілками. Біля основи стрілки записується умова переходу, тобто стан датчиків, що викликає даний перехід. Біля загострення стрілки записується комбінація вихідних сигналів, що відповідає стану автомата і комбінація сигналів від датчиків.

### 3.2.3 Кодування станів автомата

За числом станів автомата визначають кількість тригерів для його пам'яті.

$$N = \text{Int}(\log_2 M) + 1$$

Кожному стану автомата ставиться у відповідність певний код, який відображає комбінацію вмикання тригерів пам'яті. Вихідному стану автомата завжди відповідає загальне скидання тригерів.

Наприклад:

Стан автомата	Комбінація вмикання тригерів	Код стану
a1	$\bar{T}_3 \bar{T}_2 \bar{T}_1$	0 0 0
a2	$\bar{T}_3 \bar{T}_2 T_1$	0 0 1
a3	$\bar{T}_3 T_2 \bar{T}_1$	0 1 0
a4	$T_3 \bar{T}_2 \bar{T}_1$	1 0 0
a5	$T_3 T_2 \bar{T}_1$	1 1 0

3.2.4 Побудова структурної схеми автомата з обраним типом тригерів (тригери з розділювальними входами, з лічильним входом або D-тригери).

3.2.5 Отримання структурних формул для керуючих сигналів У на об'єкт керування і сигналів збудження пам'яті.

Структурні формули отримуються безпосередньо з автоматного графа. Кількість доданків у формулі по кожному сигналу визначається числом його появ у автоматному графі.

Так, з вищевказаного фрагмента графа:

$$Y_1 = a_3 X_2$$

$$Y_2 = a_3 X_2 \vee a_3 X_2$$

$$Y_4 = a X_2$$

$$Y_1 = T_1 T_2 T_1 X_2$$

$$Y_2 = T_3 T_2 T_1 X_2 \vee T_3 T_2 T_1 X_2$$

$$Y_4 = T_3 T_2 T_1 X_2$$

Сигнали збудження пам'яті залежать від типу тригерів. Так, сигнал S вмикає тригер з розділювальними входами, а сигнал R вмикає його. Тригер з лічильним входом перемикається сигналом S у протилежний стан, а D-тригер вмикається сигналом S на один такт автоматного часу.

Сигнали збудження пам'яті проставляються в автоматному графі біля загострення стрілок поруч з керуючими сигналами.

Так, для вищевказаного фрагмента у випадку тригерів з розділювальними входами:

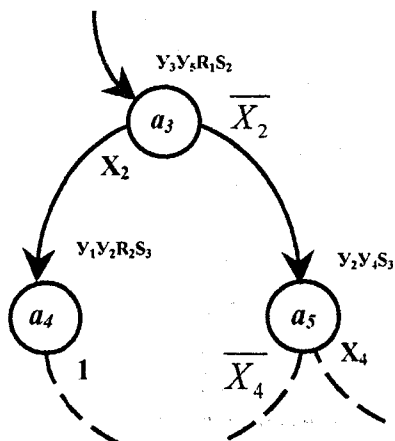


Рисунок 3.2 — Автоматний граф

Структурні формули для сигналів збудження випиуються з графа точно так само, як і керуючі сигнали:

$$R_2 = a_3 X_2 \quad \text{або} \quad R_2 = T_3 T_2 T_1 X_2$$

$$S_3 = a_3 X_2 \vee a_3 X_2 \quad S_3 = T_3 T_2 T_1 X_2 \vee T_3 T_2 T_1 X_2$$

### 3.2.6 Побудова схеми автомата.

Принципова схема цифрового автомата отримується зі структурних формул за конфігурацією його структурної схеми.

Схема повинна мати канонічну структуру – чіткі вертикальні ряди однотипних елементів: правий – тригери; лівіший – логічні елементи АБО; ще лівіше – логічні елементи І; ще лівіше – інвертори (при необхідності).

3.2.7 Набір схеми автомата на демонстраційному планшеті проводиться у відповідності до методичних вказівок для роботи з планшетом.

## 3.3 Хід роботи

3.3.1 Ознайомитись з блок-схемою алгоритму роботи системи управління; при цьому з'ясувати: кількість сигналів, що генерується схемою; кількість вхідних сигналів; загальний характер алгоритму — лінійний чи розгалужений.

3.3.2 Виконати розмітку блок-схеми з метою подальшої розробки графа переходів. За прийнятою методикою, вершини графа розміщуються на входах умовних операторів і позначаються кружками на відповідних місцях блок-схеми алгоритму.

3.3.3 Виконати розмітку блок-схеми. Попередньо розробити граф переходів. Спочатку зображується те, що входить до основного (лінійного) циклу. Вершини графа розміщуємо так, щоб вони утворили коло (еліпс). Вершини графа з'єднують стрілками, що символізують такти, тобто переходи з попереднього стану в наступний. Біля вістря стрілки пишуть сигналами

ли управління, а біля початку стрілки пишуть сигнали від датчиків. Передбачаємо далі тригери для шифрування кожної вершини (стану), кількість необхідних для цього тригерів визначається за формулою:

$$N = \text{TRUNC}(\text{LOG}_2 M) + 1,$$

де  $M$  – кількість вершин графа.

Кожному стану автомата (вершини графа) привласнюється певний код. На графі переходів указують також стрілки, що відповідають основним переходом.

3.3.4 Остаточо оформити граф-переходів, додаючи до вихідних технологічних сигналів, сигнали управління тригерами.

3.3.5 Написати булеві функції для сигналів керування:

- технологічним обладнанням;
- тригерами пам'яті.

Ці функції складаються з графа переходів – диз'юнкція, кон'юнкція при цьому кількість додатків формули визначається числом появ розглядуваного сигналу протягом робочого циклу автомата.

3.3.6 Розробити принципіальну схему керування. При цьому слід дотримуватися канонічного вигляду таких схем: ліворуч розташована шина вхідних сигналів; поруч розміщено кон'юнктори. Далі креслимо диз'юнктори в кількості відповідно до кількості сигналів.

Праворуч на схемі зображаються тригери шифрації стану та диз'юнктори керування цими тригерами. Задачі диз'юнкції також слід підключити до кон'юнкторів умов переходу.

3.3.7 Перевірити складену схему за такими параметрами:

- правильність підключення кон'юнкторів сигналів переходів до шини вхідних даних;
- правильність підключення диз'юнкторів сигналів керування технологічним обладнанням;
- правильність підключення диз'юнкторів сигналів керування тригерами пам'яті.

3.3.8 Набрати синтезовану схему управління на універсальному планшеті, користуючись відповідно інструкцією, перевірити правильність функціонування схеми, усунути знайдені помилки.

3.3.9 Оформити звіти з лабораторної роботи.

## 3.4 Зміст звіту

- титульний лист;
- мета роботи;
- вихідна граф-схема алгоритму;
- розмічена граф-схема алгоритму;
- автоматний граф;
- таблиця кодування станів;

- структурна схема автомата;
- структурні формули для керуючих сигналів і сигналів збудження пам'яті;
- схема цифрового автомату.

Примітка: Звіт виконується на аркушах формату А4 у відповідності до вимог ЄСКД. Функціональну схему зручно зобразити на міліметровому папері формату А3.

### 3.4 Варіанти завдань

а) Комбінаційні функції трьох аргументів:

$$1. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3$$

$$2. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3$$

$$3. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3$$

$$4. F = \bar{x}_1 \& x_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$5. F = x_1 \& x_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$6. F = x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$7. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$8. F = x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$9. F = \bar{x}_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3$$

$$10. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$11. F = \bar{x}_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$12. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$13. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$14. F = x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$15. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$16. F = \bar{x}_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$17. F = x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$18. F = \bar{x}_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$19. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$20. F = x_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$21. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$22. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$23. F = x_1 \& x_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$24. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$25. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

$$26. F = \bar{x}_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$27. F = x_1 \& x_2 \& x_3 + x_1 \& \bar{x}_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& \bar{x}_3$$

$$28. F = x_1 \& x_2 \& x_3 + x_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& x_2 \& \bar{x}_3 + \bar{x}_1 \& \bar{x}_2 \& x_3 + x_1 \& \bar{x}_2 \& \bar{x}_3$$

б) Комбінаційні функції чотирьох аргументів.

$$01. F = \bar{A}BC\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D} + \bar{A}BCD + ABCD + \bar{A}\bar{B}C\bar{D} + \bar{A}BC\bar{D}$$

$$02. F = \bar{A}BC\bar{D} + ABC\bar{D} + \bar{A}BCD + ABCD + A\bar{B}C\bar{D} + \bar{A}\bar{B}C\bar{D} + ABC\bar{D}$$

$$03. F = \bar{A}BC\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D} + \bar{A}BCD + ABCD + \bar{A}\bar{B}C\bar{D} + \bar{A}BC\bar{D}$$

$$04. F = \bar{A}\bar{B}C\bar{D} + \bar{A}BCD + ABCD + A\bar{B}C\bar{D} + \bar{A}\bar{B}C\bar{D} + ABC\bar{D} +$$

$$A\bar{B}\bar{C}D$$

$$05.F=\bar{A}BC\bar{D}+ABC\bar{D}+A\bar{B}CD+\bar{A}\bar{B}CD+A\bar{B}\bar{C}D+A\bar{B}C\bar{D}+A\bar{B}\bar{C}\bar{D}$$

$$06.F=\bar{A}BC\bar{D}+A\bar{B}C\bar{D}+\bar{A}BCD+\bar{A}\bar{B}CD+ABC\bar{D}+A\bar{B}\bar{C}D+\bar{A}\bar{B}\bar{C}D$$

$$07.F=\bar{A}BC\bar{D}+ABC\bar{D}+\bar{A}BCD+ABCD+A\bar{B}CD+\bar{A}\bar{B}CD+\bar{A}\bar{B}\bar{C}D$$

$$08.F=\bar{A}BC\bar{D}+ABC\bar{D}+\bar{A}BCD+ABCD+A\bar{B}CD+\bar{A}\bar{B}CD+A\bar{B}\bar{C}D$$

$$09.F=\bar{A}BC\bar{D}+A\bar{B}C\bar{D}+ABCD+A\bar{B}CD+ABC\bar{D}+\bar{A}\bar{B}\bar{C}D+A\bar{B}\bar{C}\bar{D}$$

$$10.F=\bar{A}BC\bar{D}+\bar{A}BC\bar{D}+\bar{A}BCD+ABCD+\bar{A}\bar{B}\bar{C}D+\bar{A}\bar{B}C\bar{D}+A\bar{B}\bar{C}\bar{D}$$

$$11.F=\bar{A}BC\bar{D}+ABC\bar{D}+\bar{A}BC\bar{D}+ABCD+ABC\bar{D}+ABC\bar{D}+\bar{A}\bar{B}\bar{C}\bar{D}$$

$$12.F=ABC\bar{D}+\bar{A}BC\bar{D}+ABCD+A\bar{B}CD+ABC\bar{D}+A\bar{B}\bar{C}\bar{D}+ABC\bar{D}$$

$$13.F=\bar{A}BCD+ABCD+ABCD+\bar{A}\bar{B}CD+\bar{A}\bar{B}\bar{C}D+ABC\bar{D}+ABC\bar{D}$$

$$14.F=ABC\bar{D}+\bar{A}BC\bar{D}+A\bar{B}CD+ABC\bar{D}+A\bar{B}\bar{C}D+\bar{A}\bar{B}C\bar{D}+ABC\bar{D}$$

$$15.F=ABC\bar{D}+\bar{A}BC\bar{D}+A\bar{B}CD+ABC\bar{D}+A\bar{B}\bar{C}D+\bar{A}\bar{B}C\bar{D}+ABC\bar{D}$$

$$16.F=ABC\bar{D}+\bar{A}BC\bar{D}+ABC\bar{D}+\bar{A}BCD+A\bar{B}CD+\bar{A}\bar{B}\bar{C}D+$$

$ABC\bar{D}$

$$17.F = \bar{A}BCD + ABCD + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + AB\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$18.F = ABC\bar{D} + A\bar{B}\bar{C}\bar{D} + \bar{A}BCD + ABCD + \bar{A}BCD + AB\bar{C}D + A\bar{B}\bar{C}D$$

$$19.F = ABC\bar{D} + \bar{A}BC\bar{D} + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + A\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$20.F = A\bar{B}\bar{C}\bar{D} + \bar{A}BC\bar{D} + \bar{A}BCD + \bar{A}\bar{B}\bar{C}D + A\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D$$

$$21.F = ABC\bar{D} + A\bar{B}\bar{C}\bar{D} + ABCD + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$22.F = \bar{A}\bar{B}CD + \bar{A}BCD + \bar{A}BC\bar{D} + ABC\bar{D} + AB\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$23.F = ABC\bar{D} + A\bar{B}\bar{C}\bar{D} + A\bar{B}CD + AB\bar{C}D + \bar{A}\bar{B}\bar{C}D + AB\bar{C}\bar{D} + \bar{A}\bar{B}\bar{C}D$$

$$24.F = \bar{A}\bar{B}\bar{C}\bar{D} + ABCD + A\bar{B}CD + AB\bar{C}D + A\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$25.F = \bar{A}BC\bar{D} + ABC\bar{D} + \bar{A}BCD + ABCD + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + A\bar{B}\bar{C}D$$

$$26.F = \bar{A}BC\bar{D} + ABCD + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + AB\bar{C}D + A\bar{B}\bar{C}D + A\bar{B}\bar{C}D$$

$$27.F = \bar{A}BCD + ABCD + A\bar{B}CD + \bar{A}\bar{B}\bar{C}D + \bar{A}\bar{B}\bar{C}D + AB\bar{C}D + A\bar{B}\bar{C}D$$

$$28.F = ABC\bar{D} + A\bar{B}\bar{C}\bar{D} + A\bar{B}CD + ABC\bar{D} + AB\bar{C}D + \bar{A}\bar{B}\bar{C}\bar{D} + A\bar{B}\bar{C}D$$

$$29.F = \bar{A}BC\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D} + \bar{A}\bar{B}C\bar{D} + ABCD + A\bar{B}C\bar{D} + A\bar{B}C\bar{D}$$

$$30.F = ABC\bar{D} + A\bar{B}C\bar{D} + A\bar{B}C\bar{D} + ABC\bar{D} + A\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + A\bar{B}C\bar{D}$$

$$31.F = \bar{A}BC\bar{D} + \bar{A}\bar{B}C\bar{D} + \bar{A}BC\bar{D} + A\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + ABCD + \bar{A}\bar{B}C\bar{D}$$

$$32.F = \bar{A}BC\bar{D} + \bar{A}\bar{B}C\bar{D} + \bar{A}B\bar{C}\bar{D} + \bar{A}\bar{B}C\bar{D} + ABCD + A\bar{B}C\bar{D} + A\bar{B}C\bar{D}$$

## ЛАБОРАТОРНА РОБОТА №4

### 4.1 Тема: Вивчення апаратної частини мікро-ЕОМ

**Мета роботи:** вивчення структури мікро-ЕОМ, розташування та взаємозв'язок її основних функціональних елементів, вивчення клавіатури, пристроїв введення та індикації, набуття навиків введення інформації у оперативну пам'ять.

### 4.2 Порядок виконання роботи

- 4.2.1 Опитування студентів за структурою мікро-ЕОМ, яка розглянута на лекції.
- 4.2.2 Вивчення портативної мікропроцесорної лабораторії "Мікро ЛАБКР 580ИК80". Виявлення розташування основних БІС мікропроцесорного набору, простежування системних магістралей.
- 4.2.3 Вивчення клавіатури та робота з нею.
- 4.2.4 Засвоєння прийомів введення інформації в ОЗУ та її коректування.
- 4.2.5 Складання елементарних програм роботи з портами введення-виведення.
- 4.2.6 Виконання бригадних завдань.
- 4.2.7 Складання звіту з лабораторної роботи.

### 4.3 Методичні вказівки

4.3.1 В процесі опитування необхідно впевнитись в вірності розуміння студентами функціонального призначення складових частин мікро-ЕОМ та процесу обміну інформацією між ними. Крім того, студенти повинні орієнтуватись у структурі центрального процесорного елемента КР580ИК80А і добре уявляти його програмну модель.

Мікропроцесорна лабораторія "Мікролаб КР580ИК80" розроблена спеціально для цілей навчання. Вся мікро-ЕОМ змонтована на одній платі, відкрита для огляду. На ній легко спостерігати розташування основних елементів ЕОМ та проходження системних магістралей. На платі є клавіатура для введення програм в оперативну пам'ять, подавання команд на процесор та пристрій індикації. Пристрій індикації представляє собою однорядковий алфавітно-цифровий дисплей. Він дозволяє спостерігати вміст пам'яті та реєстрів. Порти введення та виведення мікро-ЕОМ реалізовані на універсальному програмованому інтерфейсі КР580ИК55А. Інтерфейс програмується під конфігурацію, яка показана на рис. 4.1.

Порт А/ з адресою P8/ налаштований на введення інформації. До нього ввімкнуті інформаційні шини клавіатури.

Порт В /з адресою P9/ налаштований на виведення інформації. До нього ввімкнута лінійка світлодіодів.

Порт С /з адресою PA/ налаштований на введення /молодший півбайт/ та

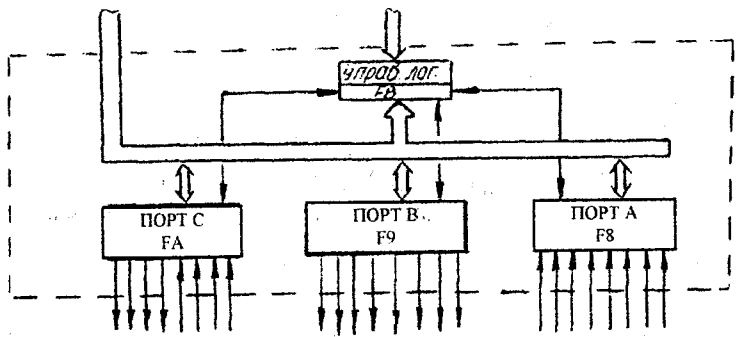
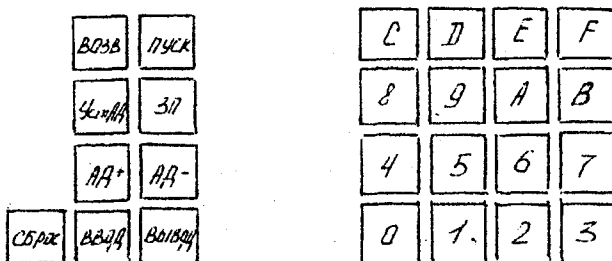


Рисунок 4.1 — Конфігурація інтерфейсу KP5801K55A

на виведення /старший півбайт/ до світлодіодів. Він одержує сигнали з движкових перемикачів, що розташовані на платі мікро-EOM, та видає сигнали для сканування клавіатури.

4.3.2 Вивчення клавіатури зводиться до вияснення складу та функції клавіш. Клавіатура мікро-EOM має вигляд:



Правий блок клавіш від 0 до F служить для введення даних в шістнадцятковому кодї. Ліва група – це клавіші для введення команд, які сприймаються монїтором системи.

Функції цих клавіш:

- Сброс – згортання системи та повернення до монїтора в будь-який момент часу;
- АД+ – приріст адреси на 1 та зчитування даних пам'ятї;
- АД- – зменшення адреси на 1 та зчитування даних пам'ятї;
- Уст АД – установлення адреси в лічильник команд;
- ЗП – запис даних в комірку пам'ятї, за заданою адресою, з автоматичним приростом адреси на 1;
- ВОЗВР – повернення до виконання програми в покроковому режимї;
- ПУСК – виконання програми з індикованої адреси;

ВВОД – введення даних у пам'ять мікро-ЕОМ з зовнішнього магнітофону;

ВЫВОД – виведення даних на зовнішній магнітофон;

Дві останні клавіші в лабораторній роботі не використовуються.

Введення програм здійснюється в оперативну пам'ять мікро-ЕОМ з адреси 8000 (в шістнадцятковому коді).

Карта пам'яті мікро-ЕОМ має вигляд:

Адреса	ємність (Байт)	Тип пам'яті	Використання
FFFF 8400	31744		Не використовувана область
83 FF 83	57	ОЗУ	Робоча область монітора
83C6 8000	967	ОЗУ	Область користувача
7FFF 0600	31232	ПЗУ	Не використовувана область
05FF 0400	512	ПЗУ	Область користувача
03 FF 0300	256	ПЗУ	Додаткова область монітора
02FF 0000	768	ПЗУ	Область монітора

Таким чином, для програм користувача відводиться 967 комірок.

4.3.3 Освоєння прийомів введення інформації в ОЗУ та її коректування проводиться в такому порядку:

- перевірка вмісту пам'яті;
- натискається, клавіша СБРОС ;
- натискаються клавіші 8,0,0,0 та УСТ.АД.

Тепер чотири лівих цифри дисплея (індикатор адресного реєстра) показує адресу, яку тільки-но ввели. Дві крайні праві цифри (права половина індикатора реєстра даних) показує дані, що зберігаються за цією адресою. Адреси та дані висвітлюються в шістнадцятковому коді.

Далі:

— натискається клавіша АД+. на індикаторі адресного реєстра спостерігається приріст адреси. на правих індикаторах реєстра даних висвіт-

люється вміст наступної комірки пам'яті (кількаразово натискаючи клавішу АД+, можна продивитись вміст пам'яті):

— натискається клавіша АД-, На адресному регістрі відбувається зменшення адреси, а на правих індикаторах регістра даних з'являється вміст комірки пам'яті, що відповідає зменшеній адресі (таким чином, кількаразово натискаючи клавішу АД-, можна продивитись вміст пам'яті в оберненому порядку).

#### 4.3.4 Запис даних в пам'яті мікро-ЕОМ:

— натискаються клавіші 8,0,0,0 та УСТ.АД. Це означає адресу 8000, що є початковою адресою ОЗУ;

— натискаються клавіші 0,0 і ЗП, тобто записуються 00 в комірку пам'яті з адресою 8000, відбувається приріст адреси, на індикаторі адресного регістра з'являється адреса 8001, на правих індикаторах регістра даних видно вміст комірки з адресою 8001, а те, що було записано в комірку з адресою 8000, змістилось на два індикатори вліво;

— натискаються клавіші С, 3 і ЗП, тобто записуються дані 03 з адресою 8001, відбувається приріст адреси, в комірку з адресою 8002 записуються дані 00, а в комірку з адресою 8003–80;

— натискається клавіша АД-, це зменшує на 1 адресу і на правих індикаторах регістра даних з'являються дані, які тільки що ввели;

— багаторазово повторюється попередній крок для перевірки того, що весь введений масив міститься в пам'яті, можна також перевірити дані, натискаючи клавіші 8,0,0,0 та УСТ.АД+, а потім багаторазово працюючи клавішею АД+, передивитись комірки у прямому порядку.

4.3.5 Натисканням клавіші 0,0,0,1 та УСТ.АД вибирається перша адреса ПЗУ — постійного запам'ятовувального пристрою. Натискаємо клавіші 0,0 та ЗП, це означає, що намагаємось записати нулі у вибрану комірку пам'яті. А комірка ця належить постійній пам'яті, і дані туди не запишуться. Для того щоб впевнитись в цьому, перевіряємо вміст комірки з адресою 0001. Для цього натискаємо клавішу, АД- і бачимо, що у комірці пам'яті з адресою 0001 записано 92, а не 00. Помилкова дія не була сприйнята.

Введення неправильних адрес або даних можна прослідкувати таким чином:

— натискаємо клавіші 0,9,0 і згадуємо, що хотіли записати адресу 8020, помилку можна виправити, натиснувши послідовно клавіші 8,0,2,0 та УСТ.АД;

— тепер, коли введена правильна адреса, можна ввести потрібні дані, натискаємо клавіші 7 і 9, ці цифри з'являться на правих індикаторах регістра даних, припустимо, що це не ті дані, котрі хотіли ввести, необхідно записати 69;

— натискаємо клавіші 6,9 і ЗП, при цьому неправильні дані зміщуються вліво і губляться, можна вводити дані безперервно, але зберігаються

тільки дві останні цифри, після цього, якщо натиснути клавішу ЗП, дані запишуться в пам'ять;

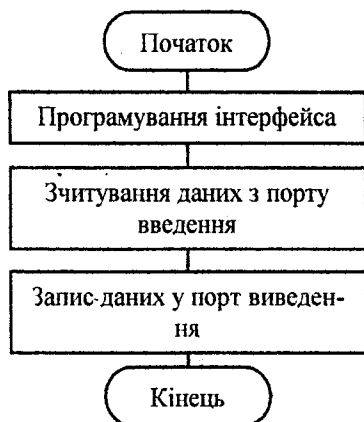
— натискуємо клавішу ЗП, тепер дані 69 записані за адресою 8020;

— припустимо, що дані необхідно замінити на 68;

— натискуємо клавішу АД-, На дисплеї з'являються адреса 8020 та дані 69. Набираємо необхідні дані 68 і натискуємо клавішу ЗП, дані змінені.

4.3.6 Складання елементарних програм роботи з портами введення-виведення починається з переписування даних з порту введення у порт виведення.

Алгоритм програми в цьому випадку:



Студентам слід ввести в мікро-ЕОМ та реалізувати таку програму.

Таблиця 4.1 — Програма для мікро-ЕОМ

Адреса	Код	Мітка	Мнемокод	Коментар
1	2	3	4	5
8000	3E		MVI A, 81	Запис в акумулятор константи для інтерфейсу
8002	D3 FB		OUT FB	Програмування інтерфейсу

Продовження таблиці 4.1

1	2	3	4	5
8004	DB FA	START	IN FA	Читання даних з порту введення
8006	D3 F9		OUT F9	Запис даних у порт виведення
8008	C3 O4 80		JMP START	Повернення у початок циклу

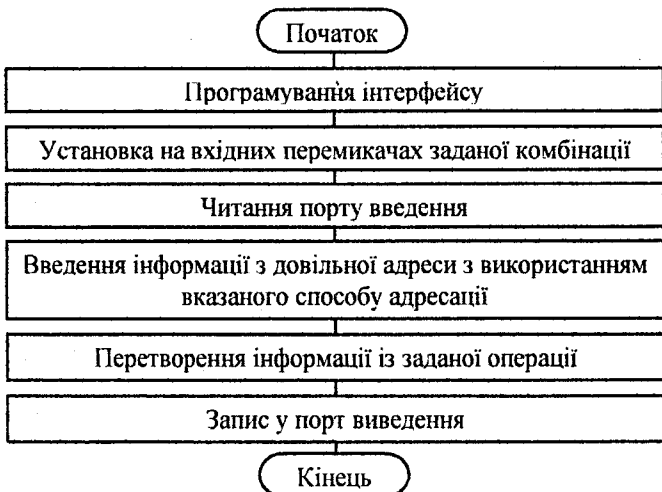
Прив'язка вихідних сигналів до розрядів порту виведення:

F <sub>9</sub>	Y <sub>7</sub>	Y <sub>6</sub>	Y <sub>5</sub>	Y <sub>4</sub>	Y <sub>3</sub>	Y <sub>2</sub>	Y <sub>1</sub>	Y <sub>0</sub>	
----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	----------------	--

При роботі програми вхідні перемикачі слід установлювати в різних комбінаціях. Відповідно повинні змінюватись комбінації вмикання світлодіодів.

У задачу студентів входить визначити, до яких розрядів порту введення підключені вхідні перемикачі.

4.3.7 Далі студенти приступають до виконання бригадних завдань. Робота йде за таким алгоритмом:



Контроль правильності виконання завдання проводиться за одержаною комбінацією ввімкнених світлодіодів та індикацією використаної комірки пам'яті.

#### 4.4 Варіанти завдань

Таблиця 4.2 — Варіанти завдань

Варіант	Комбінація вхідних сигналів	Спосіб адресації при посиланні інформації	Спосіб адресації при виборці інформації	Операція перетворення інформації	Очікувана комбінація вмикання світлодіодів
1	X <sub>1</sub>	прямий	опосередкований	інверсія	Y <sub>0</sub> Y <sub>2</sub> Y <sub>3</sub> Y <sub>4</sub> Y <sub>5</sub> Y <sub>6</sub> Y <sub>7</sub>
2	X <sub>2</sub>	опосередкований	прямий	зсув	Y <sub>3</sub>
3	X <sub>3</sub>	прямий	опосередкований	зсув правий	Y <sub>2</sub>
4	X <sub>1</sub> X <sub>2</sub>	опосередкований	прямий	інкремент	Y <sub>0</sub> Y <sub>1</sub> Y <sub>2</sub>
5	X <sub>1</sub> X <sub>2</sub>	прямий	опосередкований	декремент	Y <sub>0</sub> Y <sub>3</sub>
6	X <sub>2</sub> X <sub>3</sub>	опосередкований	прямий	інверсія	Y <sub>0</sub> Y <sub>1</sub> Y <sub>4</sub> Y <sub>5</sub> Y <sub>6</sub> Y <sub>7</sub>
7	X <sub>1</sub>	опосередкований	прямий	зсув лівий	Y <sub>2</sub>
8	X <sub>2</sub>	прямий	опосередкований	зсув правий	Y <sub>1</sub>
9	X <sub>1</sub> X <sub>2</sub> X <sub>3</sub>	опосередкований	прямий	інверсія	Y <sub>0</sub> Y <sub>4</sub> Y <sub>5</sub> Y <sub>6</sub> Y <sub>7</sub>

Приклад виконання завдання за варіантом 9.

8000	3E 81 D3 FB	3E, 81  OUT FB	Програмування інтерфейсу
8004	2E F0 26	MVI L, F0  MVI H, 80	Завантаження адресою 80F0 регістрової пари (для опосередкованої адресації)
8008	DB FA	IN FA	Читання порту введення
800A	77	MOV M, A	Введення за адресою у парі
800B	3A	LDA 80F0	Вибірка з пам'яті

	F0		(пряма адресація)
	80		
800E	2F	CMA	інвертування
800	D3	OUT F9	запис у порт виведення
	F9		
80011	C3	JMP 8008	Повернення до 8008
	08		
	80		

Кожна бригада демонструє викладачеві роботу своєї програми.

#### 4.5 Зміст звіту

Звіт має вміщувати:

- титульний лист;
- мету роботи;
- конфігурацію налаштування портів;
- програму роботи з портами;
- алгоритм виконання бригадного завдання;
- програму виконання бригадного завдання.

Звіт виконується на листах формату А4 у відповідності з вимогами ЄСНД до текстових документів.

## ЛАБОРАТОРНА РОБОТА №5

### 5.1 Тема: Програмування мікро – ЕОМ

**Мета роботи:** одержання навиків програмування мікро-ЕОМ для реалізації керуючих функцій.

### 5.2 Порядок виконання роботи

5.2.1 Перевірка засвоєння студентами теоретичного матеріалу.

5.2.2 Видача завдань на програмну реалізацію окремих елементів керуючого алгоритму.

5.2.3 Складання, налагодження та реалізація програм корекції конкретних розрядів байта, який видається (задача видачі керуючих сигналів).

5.2.4 Складання, налагодження та реалізація програми аналізу конкретних розрядів прийнятого байта. Оволодіння прийомами маскування (задача читання датчиків).

5.2.5 Набуття навиків роботи з підпрограмами.

5.2.6 Набуття навиків програмування таймера.

5.2.7 Виконання бригадного завдання.

5.2.8 Програма реалізації заданої комбінаційної схеми.

5.2.9 Складання звіту з лабораторної роботи.

### 5.3 Методичні вказівки

В процесі виконання роботи студенти відпрацьовують прийоми аналізу стану датчиків на об'єкті керування, видачі керуючих сигналів на об'єкт, використання підпрограм, реалізація тимчасових затримок (програмування таймера). Такі навички необхідні для реалізації керуючих алгоритмів програмним способом з використанням мікропроцесора.

5.3.1 Перевірка теоретичних знань студентів проводиться викладачем протягом перших десяти хвилин занять. При цьому виявляється ступінь активності кожного студента, якість засвоєння теми. Форма питання повинна бути спрямована на формування у кожного студента особистої відповідальності за ефективність своєї праці.

5.3.2 Завдання на програмну реалізацію окремих елементів керуючого алгоритму видається кожній бригаді студентів. Завдання відрізняються одне від одного комбінаціями вхідних та вихідних сигналів розміром тимчасової затримки.

Таблиця 5.1 — Варіанти бригадних завдань

Бригада	Аналіз датчиків	Вихідні сигнали		Ттимчасова затримка, с
		вимкнуті	ввімкнуті	
№1	$X_1, X_3$	$Y_1, Y_4$	$Y_2, Y_5$	10
№ 2	$X_2, X_1$	$Y_3, Y_5$	$Y_1, Y_4$	7
№ 3	$X_1, X_2$	$Y_2, Y_6$	$Y_3, Y_5$	5
№ 4	$X_3, X_1$	$Y_4, Y_5$	$Y_2, Y_6$	12
№ 5	$X_2, X_3$	$Y_3, Y_6$	$Y_1, Y_3$	8

5.3.3 Задача видачі сигналів керування зводиться до вмикання розрядів вихідного порту мікро-ЕОМ у різних комбінаціях. При цьому комбінації повинні змінювати одна одну при переході до чергової операторної вершини граф-схеми алгоритму керування.

Реалізувати зміни вихідних сигналів мікро-ЕОМ можна двома способами: **статичним та динамічним**.

Статичний спосіб припускає пряме включення необхідних розрядів вихідного порту без врахування їх попереднього стану. Пряме включення тих або інших світлодіодів на виході мікро ЛАБ КР580 ИК-80 відпрацьовувалось у лабораторній роботі № 4.

Наприклад: MVI A, <константа> – завантаження у акумулятор коду числа, яке відповідає комбінації нулів та одиниць у вихідному байті.

OUT F9 видача коду в порт виведення.

Цей простий спосіб використовується при невеликому числі керуючих сигналів. Особливість способу полягає в тому, що керуючі сигнали розглядаються у статистиці, та при переході від одної комбінації до другої всі сигнали, що не були вимкнуті, потребують повторного включення.

Але, в багатьох практичних випадках, коли число сигналів керування перевищує 10...15 цей спосіб є нелегким, а коли сигнали формуються програмами не підходить у принципі. Тоді використовується динамічний спосіб формування сигналів керування.

**Динамічний** спосіб розглядає зміну вихідних сигналів при переході між операторними вершинами граф-схеми алгоритму. Він реалізує лише необхідні зміни, зберігаючи значення решти розрядів вихідного порту.

Ця задача розв'язується в два прийоми. Спочатку занулюються розряди сигналів, які вимикаються при збереженні решти інформації.

Потім примусово заносяться одиниці в розряди сигналів, що вмикаються.

Це можна зробити таким чином.

Занулення конкретних розрядів:

MVI B <маска о.р.>	Завантаження в регістр В маски розрядів, що занулюються;
IN F9	Читання порту виведення;
CMA	Інвертування вмісту регістра-акумулятора;
ORA B	Логічне додавання вмісту регістра А з маскою;
CMA	Інвертування вмісту регістра-акумулятора;
OUT F9	Видача результатів в порт виведення.

При цьому розряди порту, які вказані в масці, вимикаються.

5.3.4 Задача читання датчиків зводиться до аналізу стану відповідних розрядів вхідного порту.

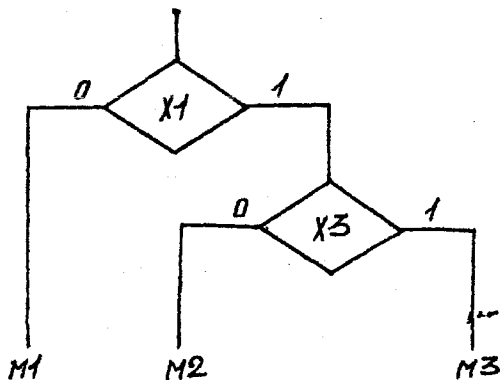
Виділення розряду, що аналізується проходить по розрядних логічних множеннях місткості порту введення та "маски" конкретного датчика, який підключений до даного розряду. При цьому використовується такий набір команд:

MVI D, <маска датчика>	Занесення маски датчика в регістр;
IN FA	Читання порту введення;
ANA D	Логічне множення вмісту регістра А та мас-ки;
J..	Адреса Умовний перехід за адресою.

Маску можна включити безпосередньо в команду логічного множення. Тоді команда ANA D замінюється командою ANI <маска>, а команда MVI D вилучається.

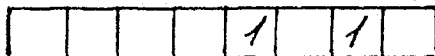
Спільний аналіз двох датчиків (при розгалуженні алгоритму на три напрямки) робиться аналогічно, але результат маскування порівнюється послідовно з константами, які відповідають шляхам переходу.

Наприклад:



MVI D, 0A

Занесення в регістр маски X1X3;



IN FA	Читання порту введення;
ANA D	Маскування;
CPI OA	Порівняння з константою;
JZ M3	Перехід на мітку M3;
CPI O2	Порівняння з константою;
JZ M2	Перехід на мітку M2;
JMP M1	Безумовний перехід на мітку.

Слід відмітити, що маскування спрощується, якщо маску розташовувати прямо в команді логічних множень ANI <маска>. У цьому випадку не використовується регістр загального призначення та вилучається операція його завантаження.

5.3.5 Використання підпрограм значно спрощує програмування алгоритмів керування, оскільки програма керування зображує чергування однотипних процедур. Це процедури корекції розрядів байта що видаються (сигнали керування), це аналіз розрядів вхідного байта (читання датчиків), це організація тимчасових затримок (реалізація таймерів).

Усі ці процедури бажано реалізувати через підпрограми.

5.3.6 Програмування таймера організовується як тимчасова затримка, яка необхідна на виконання великої кількості простих та коротких машинних команд. Такою командою є зменшення на одиницю вмісту регістрової пари (DCX <код пари> ).

Приклад програми тимчасової затримки:

Мітка 1	LXI B, K	Завантаження константи у регістрову пару B (реєстри B і C);
Мітка 2	DCX B	Зменшення на одиницю вмісту реєстраційної пари B.
	MOV A, B	Пересилання вмісту регістра B у регістр A;
	ORA C	Логічне складання вмісту регістра A та C;
Мітка 3	JNZ MITKA 2	Внутрішня петля таймера;
	DCR D	Зменшення на 1 вмісту регістра- (установлюється завчасно)
	JNZ MITKA 1	Основна петля затримки.

Комбінація команд MOV A, B і ORA C дозволяє перевірити на нуль шістнадцятирозрядну регістрову пару у восьмирозрядному регістрі-акумуляторі.

5.3.7 Вказівки до виконання бригадного завдання

Програма повинна починати свою роботу при вимкнених датчиках. При цьому вихідні сигнали, які подаються, ввімкнуті (реалізувати прямим

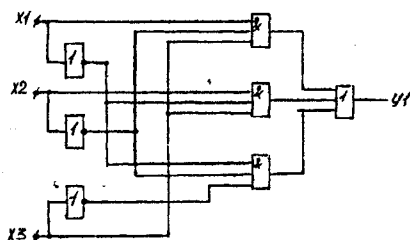
включанням).

При вмиканні першого датчика комбінація вихідних сигналів повинна змінюватись динамічним способом.

При спрацьовуванні другого датчика повинні загоратися усі світлодіоди та погаснути після заданої тимчасової затримки.

5.3.8 Програмна реалізація заданої комбінаційної схеми проводиться кожним студентом самостійно. Кожний студент одержує свій варіант завдання у вигляді схеми на логічних елементах. Для програмної реалізації схеми її необхідно виразити структурною формулою. Тоді формується вихідний сигнал  $Y_1$  при появі на вхідному порту тих комбінацій включання датчиків, які відповідають складовим структурної формули

Приклад:



За схемою складена структурна формула:

$$Y_1 = X_1 \overline{X_2} X_3 \quad \overline{X_1} X_2 X_3 \quad \overline{X_1} X_2 \overline{X_3}$$

Таблиця 5.2 — Програма, що реалізується

Адреса	Код	Мітка	Мнемокод	Коментар
1	2	3	4	5
8000	3E		MVI A, 81	Програмування
8001	81			
8002	D3		OUT FB	Інтерфейса
8003	FB			
8004	DB	START:	IN FA	Читання вхідного порту
8005	FA			
8006	E6		ANI OE	Виділення сигналів $X_1 X_2 X_3$
8007	OE			

## Продовження таблиці 5.2

1	2	3	4	5
8008	FE		CPI OA	Перевірка доданка $X_1 \overline{X_2} X_3$
8009	OA			
800A	CA		JZ ON	Перехід на ON, якщо пер- ший доданок дорівнює 1
800B	IC			
800C	80			
800D	FE		CPI OC	Перевірка доданка $\overline{X_1} X_2 X_3$
800E	OC			
800F	CA		JZ ON	Перехід на ON, якщо дру- гий доданок дорівнює 1
8010	IC			
8011	80			
8012	FE		CPI 00	Перевірка доданка $X_1 X_2 X_3$
8013	00			
8014	CA		JZ ON	Перехід на ON, якщо тре- тій доданок дорівнює 1
8015	IC			
8016	80			
8017	3E		MVI A, 00	Завантаження 0, якщо всі доданки дорівнюють 0
8018	00			
8019	C3		JMP OUT	Перехід до виходу резуль- тату
801A	IE			
801B	80			
801C	3E	ON:	MVI A, 02	Завантаження у акумуля- тор VI
801D	02			

Продовження таблиці 5.2

1	2	3	4	5
801E	ДЗ	OUT:	OUT F9	Видача VI у вихідний порт
801F	F9			
8020	C3		JMP START	Повернення до початку програми
8021	04			
8022	80			

**Зміст звіту:**

- титульний лист;
- мета роботи;
- варіант бригадного завдання;
- програма, що реалізує завдання;
- індивідуальне завдання на реалізацію комбінаційної схеми;
- програма, що реалізує роботу комбінаційної схеми.

Звіт оформляється на листах формату А4 згідно з вимогами ЄСКД до текстових документів.

## ЛАБОРАТОРНА РОБОТА №6

**6.1 Тема:** Налаштування програми керування

**Мета роботи:** Набуття навиків програмної реалізації алгоритмів керування.

**6.2 Порядок виконання роботи:**

6.2.1 Перевірка програм, складених студентами для реалізації індивідуальних завдань.

6.2.2 Введення та налаштування індивідуальних програм керування.

6.2.3 Демонстрування роботи програм викладачеві.

6.2.4 Складання звіту з лабораторної роботи.

**6.3 Методичні вказівки**

В ході виконання лабораторної роботи студенти реалізують на мікроЕОМ "Мікролаб КР580ИК80" індивідуальні алгоритми керування, які раніше були реалізовані схемним способом в лабораторній роботі № 3. "Синтез схеми управління технологічним обладнанням".

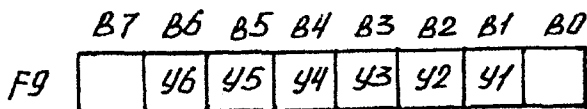
**Складання програм для реалізації алгоритмів керування**

В першу чергу слід визначити таблицю привласнювання датчиків та сигналів керування.

В алгоритмах керування, які були запропоновані студентам для реалізації, використовуються 4 датчики (сигнали  $X_1, X_2, X_3, X_4$ ) та 6 сигналів керування ( $У_1, У_2, У_3, У_4, У_5, У_6$ ). В мікропроцесорній лабораторії "Мікролаб КР580М80" для прийому сигналів від датчиків використовується восьмирозрядний порт з адресою FA, до 1-го, 2-го і 3-го розряду якого підключені движкові перемикачі. Логічно з цих розрядів читати вхідні сигнали  $X_1, X_2, X_3$  відповідно інші розряди порту FA використовуються монітором програмного забезпечення. Але при роботі програми користувача усі вони вільні і мають вхідні нулі. Тому будь-який з них може бути використаний для аналізу вхідного сигналу  $X_4$ . Сигнал  $X_4$  введений в алгоритм керування для реалізації тимчасової затримки (таймера). Передбачено, що таймер повинний вмикатись за умовою  $X_4 = 0$ , тобто тимчасова затримка реалізується завжди. Тому, під час аналізу сигналу  $X_4$  його можна читати у будь-який вільний розряд вхідного порту. Логічніше читати розряд 4-ий. Тоді вхідні сигнали будуть прив'язані до розрядів порту FA таким чином:

	<i>B7</i>	<i>B6</i>	<i>B5</i>	<i>B4</i>	<i>B3</i>	<i>B2</i>	<i>B1</i>	<i>B0</i>
<i>FA</i>			<i>X4</i>	<i>X3</i>	<i>X2</i>	<i>X1</i>		

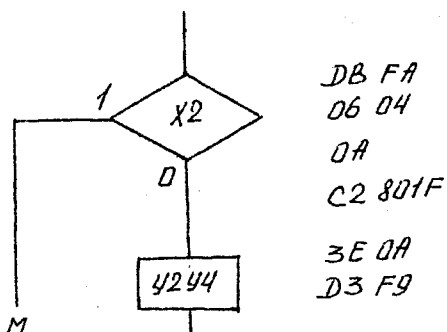
Сигнали керування реалізуються у вихідному порту з адресою F9. До кожного розряду порту підключений світлодіод. Прив'язка сигналів керування до розрядів вихідного порту може бути довільною. Прив'язка, яка має перевагу, одержує такий вигляд:



Програма, яка реалізує заданий алгоритм керування (програма користувача), починається з програмного настроювання інтерфейсу. Потім у порядку, який визначається конфігурацією алгоритму, аналізуються вхідні сигнали X у порту введення та формуються сигнали керування Y у порту виведення. Техніка аналізу та формування сигналів відпрацьовувалась в лабораторній роботі № 5.

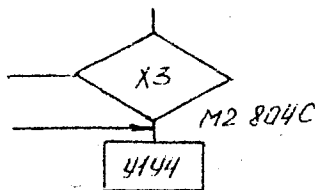
Для полегшення складання програми та зменшення кількості помилок бажано на граф-схемі алгоритму керування записувати команди, що реалізуються біля відповідних вершин графа.

Приклад:



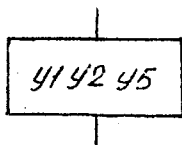
На граф-схемі алгоритму повинні бути розставлені мітки з вказанням адрес переходів.

Приклад:



При формуванні сигналів керування динамічним способом бажано використовувати підпрограму виведення, перед зверненням до якої в один регістр / РОН / заноситься маска сигналів, які вмикаються, в другий - маска сигналів які вмикаються.

Приклад:



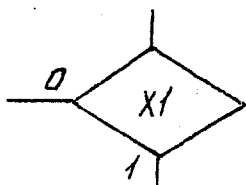
MVI D, <маска сигналів, які вмикаються>

MVI E, <маска сигналів, які вмикаються>

CALL <адреса підпрограми>

Також бажано оформлювати підпрограмою аналіз датчиків (вхідних сигналів).

Приклад:



MVI B, <маска датчиків>

CALL <адреса підпрограми>

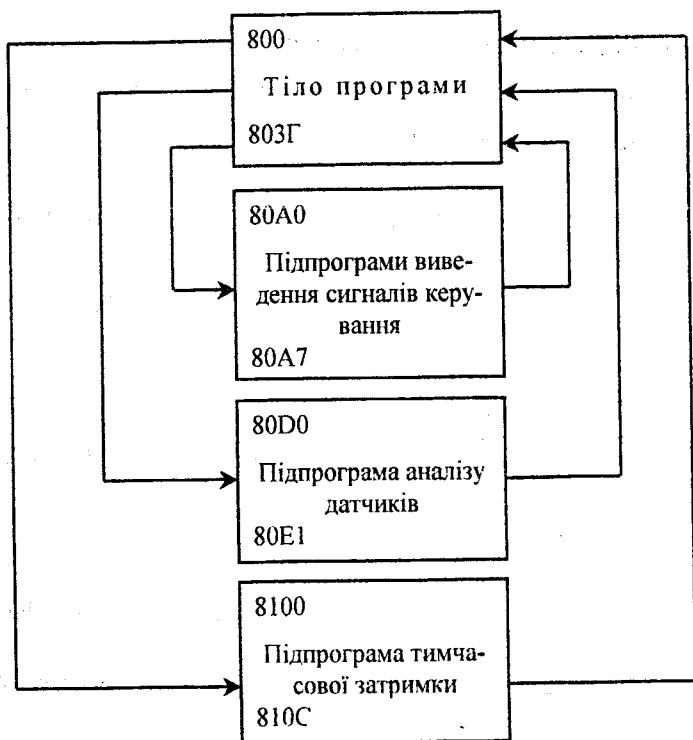
JZ <адреса переходу>

Реалізація тимчасової затримки завжди виконується спеціальною під-програмою за методикою лабораторної роботи № 5. програма оформляється у вигляді таблиці такого змісту:

Адреса	Машинний код	Мітка	Мнемокод	Коментар
801F	ДВ		IN FA	Читання даних
8020	FA			
8021	06		MVI B, 04	Запис маски
8022	04			
8023	AO		ANA B	Маскування
8024	CA		JZ	Перехід за нулем
8025	BF		LOOP	На мітку LOOP
8026	80			

Структура програми керування відображує склад та взаємодію програмних модулів, а також прив'язку їх до адресного простору оперативної пам'яті користувача.

Приклад:



### Введення та налагодження індивідуальних програм керування

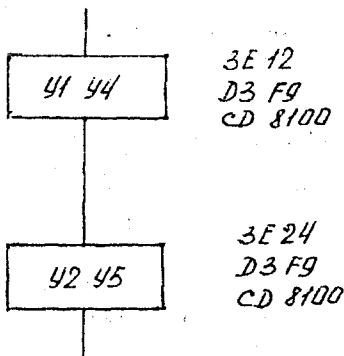
Програма вводиться у оперативну пам'ять мікро-ЕОМ з адреси 8000. Адреси підпрограм вибираються довільно, проте підпрограму тимчасової затримки бажано розташувати з адреси 8100.

Шлях проходження алгоритму керування визначається розташуванням перемикачів вхідних сигналів. При цьому засвічуються усі світлодіоди в працюючих операторних вершинах. Відповідні комбінації сигналів керування вмикаються поперемінно з електронних елементів, проте сприймається їх одночасна робота.

Якщо під час проходження алгоритму виконується тимчасова затримка (таймер), то постійно горять світлодіоди затриманої операторної вершини, а решта світлодіодів даного шляху коротко проблискують. Таким чином перевіряється робота усіх гілок алгоритму керування.

Послідовність вмикання комбінацій вихідних сигналів можна спостерігати, штучно затримуючи кожен операторну вершину алгоритму, додаючи до неї таймер.

Приклад:



Для повернення програми у режим реального часу виклик таймера замінюється порожніми операторами НОП.

### **Демонстрація роботи програм викладачеві**

Контроль правильності програми керування проводиться комутацією перемикачів на вхідному каналі мікро-ЕОМ та спостереженням за світлодіодами на вихідному каналі.

#### **Зміст звіту:**

- титульний лист;
- мета роботи;
- вихідний керуючий алгоритм у вигляді граф-схеми алгоритму (ГСА);
- граф-схема алгоритму з розставленими програмними мітками;
- структура, програми керування;
- програма керування з коментарями.

Звіт оформляється на листах формату А4 згідно з вимогами діючих стандартів на оформлення звітів з дослідних робіт.

## ЛАБОРАТОРНА РОБОТА №7

### 7.1 Тема: Дослідження характеристик діода

**Мета роботи:** ознайомитися із методикою зняття вольт-амперних характеристик (ВАХ) діодів; дослідити властивості схем випрямлення: однопівперіодної, мостової, симетричної із подвоєнням напруги; ознайомитися зі схемою стабілізатора напруги на стабілітроні.

**Обладнання:** прилад для зняття вольт-амперних характеристик діодів, демонстраційні блоки із зазначеними схемами випрямлення та стабілізації; згладжувальні RC-фільтри; осцилограф.

### 7.2 Теоретичні відомості

#### Напівпровідникові діоди

Напівпровідниковий діод — це *p-n*-перехід, який має випрямні властивості. На обох його ділянках (*p* і *n*) закріплені контактні виводи. За конструкцією переходи і діоди бувають площинні й точкові.

У площинних діодах лінійні розміри, що визначають площу переходу, значно більші від товщини переходу, у точкових лінійні розміри такі самі, як і товщина переходу. У точкових діодах (з точковим переходом) як випрямний елемент використовується контакт германісової або кремнієвої монокристалічної пластинки з загостреним електродом із вольфраму, фосфористої або берилієвої бронзи. Структуру площинного і точкового діодів показано на рисунку 7.1.

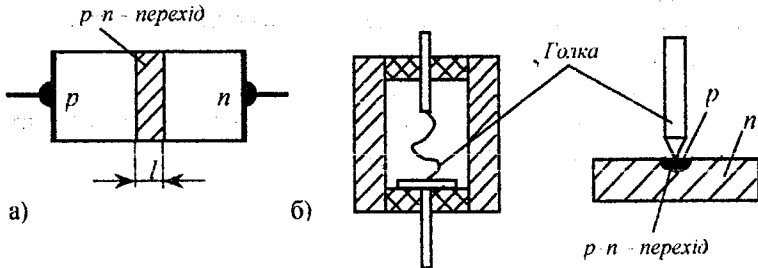


Рисунок 7.1 — Структура діода: а — площинного; б — точкового

#### Вольт-амперна характеристика діода

Розглянемо вольт-амперну характеристику ідеалізованого площинного діода, а потім зробимо необхідні уточнення, справедливі для реального діода. Ідеалізація зводиться до таких припущень:

а) перехід *p-n* несиметричний, ділянка *p* легована значно більше, ніж ділянка *n* ( $p > n$ ). Можна вважати, що в такому переході інжекція відбува-

ється лише в одному напрямі;

б) ширина переходу дуже мала, тому процесами, що відбуваються в ділянці переходу, можна знехтувати;

в) оскільки опір емітерної і базової ділянок незначний порівняно з опором ділянки переходу, вважатимемо, що зовнішня напруга прикладена до переходу.

При прямому зміщенні переходу внаслідок інжекції дірок з емітера в базу створюється підвищена концентрація їх на базовій межі переходу. Із віддаленням від переходу концентрація дірок зменшується внаслідок рекомбінації. Інжекція дірок у базу порушує її електричну нейтральність і спричинює до припливу надлишкових електронів із зовнішнього кола. Ці електрони розподіляються так, щоб скомпенсувати поле дірок, тобто розподіляються в базі за тим самим законом, що й дірки.

В установленому режимі в базі проходить дифузійний дірковий струм  $J_{p\delta}$ . Дірки, інжектвані в базу внаслідок наявності градієнта їх концентрації, дифундують від більшої концентрації до меншої.

Під час дифузійного руху частина дірок рекомбінує з електронами. Для відновлення електричної нейтральності, тобто поповнення електронів, що пішли на рекомбінацію, в базу з джерела напруги надходять електрони, рух яких і є базовим струмом.

Дифузійним електронним струмом  $J_{n\delta}$ , зумовленим інжекцією електронів з бази в емітер, відповідно до нашого припущення ( $P_p \gg n_n$ ), нехтуємо.

Отже, при прямому зміщенні діода через нього проходить дифузійний дірковий струм, при зворотному відбувається явище екстракції, яке й зумовлює зворотний струм діода.

Дірки бази (неосновні носії), що підійшли до ділянки переходу, внаслідок теплового руху викидаються полем переходу в ділянку емітера. Порушена електрична нейтральність в емітері й базі відновлюється припливом (від джерела напруги в емітер) електронів і відпливом з ділянки бази надлишкових електронів у джерело. Такий рух електронів і являє собою діркову дрейфову складову зворотного струму  $J_{pE}$ . Електронною дрейфовою складовою зворотного струму  $J_{nE}$ , що зумовлена екстракцією електронів з емітера в базу, зважаючи на припущення, що  $r_n \gg p_n$ , нехтуємо. Зворотний струм діода, як і прямий, в основному дірковий.

Рівняння вольт-амперної характеристики ідеалізованого діода

$$I = I_0 (e^{\frac{U}{\phi_T}} - 1)$$

$$\text{де } I = jS; \quad I_0 \approx j_{p0} \cdot S$$

Струм  $I_0$  називається тепловим струмом, бо він дуже залежить від температури внаслідок збільшення рівноважної концентрації неосновних носіїв (дірок) у базі  $p_{0\delta}$ . Крім того,  $I_0$  називають «зворотним струмом наси-

чення». При великих значеннях зворотної прикладеної напруги з її зміною він не змінюється. Вольт-амперну характеристику ідеалізованого діода показано на рисунку 7.2.

Із збільшенням зворотної прикладеної напруги ( $U < 0$ ) збільшується потенціальний бар'єр, а дифузійний струм (струм основних носіїв) зменшується за експоненціальним законом. Загальний струм через перехід дорівнює тепловому струмові, який, будучи струмом неосновних носіїв, не залежить від напруги. При  $|U| \geq 0,1 \dots 0,2$  В значення  $e^{U/kT} \ll 1$  і тепловий струм визначається лише кількістю неосновних носіїв, які з'являються на межі переходу за одиницю часу, тобто температурою і концентрацією неосновних носіїв.

При збільшенні прямої напруги потенціальний бар'єр знижується, дифузійний струм зростає за експоненціальним законом, а тепловий струм лишається незмінним. Ним можна знехтувати вже при  $U=0,1$  В, бо  $I_0 e^{U/kT} \gg I_0$ .

Із зміною знака прикладеної до діода напруги змінюється напрям струму. При зворотних напругах проходить струм, що дорівнює одиницям і десяткам мікроамперів. Водночас при невеликих прямих напругах у кілька десятків вольтів ці самі діоди пропускають струми близько 1 А. Це дає підставу твердити, що напівпровідниковий діод придатний для випрямлення змінних струмів.

Розглянута вольт-амперна характеристика ідеалізованого діода добре узгоджується з експериментальною. Проте реальна вольт-амперна характеристика істотно відрізняється від ідеалізованої. У реальних діодах зворотний струм не залишається сталим, він дуже зростає із збільшенням зворотної напруги і завжди при малих і великих зворотних напругах більший від теплового. Пояснюється це тим, що зворотний струм реального діода складається з таких струмів: теплового  $I_0$ , термогенерації  $I_G$ , поверхневого витоку  $I_B$ .

Тепловий струм зумовлений генерацією неосновних носіїв в об'ємах, прилеглих до переходу. З цих об'ємів неосновні носії дифундують у ділянку переходу і виносяться полем в іншу ділянку, де вони є основними носіями. У рівноважному стані (на перехід не подано напруги) ці потоки компенсуються зустрічними потоками інжектованих основних носіїв.

Тепловий струм змінюється із зміною температури, головним чином внаслідок зміни рівноважної концентрації неосновних носіїв у базі  $p_{об}$  і в емітері  $n_{е\epsilon}$ . Якщо в ідеалізованому діоді ми вважали перехід нескінченно

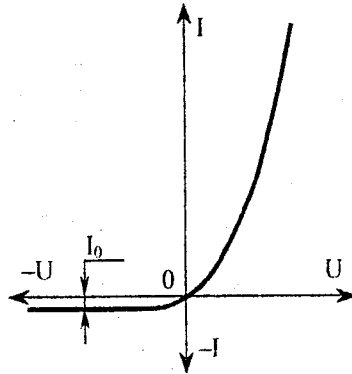


Рисунок 7.2 — Вольт-амперна характеристика ідеалізованого площинного діода

визьким і нехтували генерацією та рекомбінацією носіїв заряду в ньому, то в реальних діодах цього зробити не можна. Носії, що генеруються в ділянці переходу, швидко виносяться електричним полем у відповідну ділянку переходу; це і є струм термогенерації  $I_G$ . У рівноважному стані діода струм термогенерації  $I_G$  компенсується таким самим струмом рекомбінації  $I_R$ .

Струм рекомбінації зумовлений основними носіями, енергія яких недостатня для інжекції (подолання потенціального бар'єра), а тому вони лише проникають у перехід з емітера і бази. Поблизу точки «відбиття» ці носії мають малу швидкість і встигають рекомбінувати.

Нерідко головним фактором, що впливає на зворотну характеристику діода, є струм поверхневого витоку  $I_B$ . Він зумовлений насамперед явищем генерації і рекомбінації, а також молекулярними плівками окислів міді, газів, парів води та інших на поверхні напівпровідника. При підвищенні зворотної напруги струм витоку зростає спочатку майже лінійно, а потім більш різко.

Характерною особливістю струму витоку є його часова нестабільність, яку називають «повзучістю». Вона виявляється в зміні зворотного струму протягом деякого часу після стрибкоподібної зміни зворотної напруги, зокрема після ввімкнення. Час наростання або спадання зворотного струму змінюється від кількох секунд до кількох годин. Зворотні характеристики реальних германієвих і кремнієвих діодів показано на рисунку 5.3. При значному збільшенні зворотної напруги струм діода зростає спочатку повільно, а потім дедалі швидше. Якщо не вжити спеціальних заходів, то  $p$ - $n$ -перехід буде пробитий.

Розрізняють польовий, лавинний, тепловий і поверхневий пробій  $p$ - $n$ -переходу. Польовий пробій буває двох різновидів: зенерівський і тунельний. Зенерівський пробій полягає в тому, що досить сильне електричне поле в  $p$ - $n$ -переході іонізує атоми напівпровідника (валентні електрони з ковалентних зв'язків переходять у зону провідності). Внаслідок цього різко збільшується зворотний струм через перехід. Напруга зенерівського пробію залежить від питомого опору напівпровідника. Чим більший його питомий опір, тим більша напруга пробію.

Тунельний пробій пояснюється тунельним ефектом, суть якого полягає ось у чому. При досить сильних електричних полях у  $p$ - $n$  переходах (понад  $10^7$  В/см) завдяки хвильовим властивостям електрони можуть переходити з валентної зони ділянки  $p$  у зону провідності ділянки  $n$  і в зворотному напрямі: із зони провідності ділянки  $n$  у валентну зону ділянки  $p$  без зміни їх енергії, тобто не долаючи потенціального бар'єра. Умови для розвитку тунельного ефекту створюються в тонких (менших від 0,01—0,02 мкм)  $p$ - $n$ -переходах з високолегованих ( $N > 10^{19}$  см $^{-3}$ ) напівпровідників.

Лавинний пробій у  $p$ - $n$ -переходах зумовлюється явищем ударної іонізації. При цьому неосновні носії в ділянці  $p$ - $n$ -переходу (які утворюють тепловий струм  $I_o$ ) під впливом електричного поля набувають енергії, до-

статньої для ударної іонізації атомів напівпровідника. Електрони, які виникли в результаті іонізації, у свою чергу розганяються полем і утворюватимуть нові електрони та дірки і т. д. При достатньо великій напруженості поля іонізація набуває лавинного характеру (подібно до самостійного розряду в газах), і зворотний струм різко збільшується. Цей вид пробою властивий слабколегованим напівпровідникам, коли ширина  $p$ - $n$ -переходу є досить великою. Напряга лавинного пробою збільшується із зростанням питомого опору напівпровідника. Встановлено, що напруга польового (зе-нерівського, тунельного) пробою менша як 2 В для германієвих і менша як 5 В для кремнієвих переходів.

Лавинний пробій характерний для германієвих переходів при напругах понад 5 В і для кремнієвих — 7 В. При проміжних значеннях напруг обидва види пробою можуть статися одночасно.

Тепловий пробій є наслідком виділення тепла в переході під час проходження зворотного струму. Теплова енергія підвищує температуру переходу, що в свою чергу збільшує тепловий струм і потужність, розсіювані в переході. Таке взаємозумовлене наростання температури і потужності, розсіюваної в переході, може набутися лавинного характеру і внаслідок цього може статися тепловий пробій.

При тепловому пробіі внаслідок теплового збудження розриваються зв'язки між атомами кристалічної решітки. Тепловий пробій буває при значно нижчих напруженостях електричного поля, ніж польовий і лавинний, у тих випадках, коли тепло не відводиться від переходу, який працює в режимі великих струмів. Зворотну вольт-амперну характеристику діода при польовому, лавинному і тепловому пробоях показано на рисунку 7.3.

У кремнієвих напівпровідникових приладах тепловий струм  $I_{\theta}$  такий малий, що тепловий пробій практично виключається. Напруга теплового пробою залежить від значення зворотного струму, опору переходу, умов тепловідведення, температури навколишнього середовища і т. д.

При всіх розглянутих видах пробою необмежене зростання струму призводить до руйнування переходу і повного виходу з ладу діода. Щоб запобігти пробою переходу, треба під час роботи послідовно з діодом вмикати струмообмежувальний резистор з опором такої величини, щоб при пікових значеннях напруги струм у колі не перевищував допустимого значення.

Пряма гілка вольт-амперної характеристики реального діода відрізняється від вольт-амперної характеристики ідеалізованого діода через на-

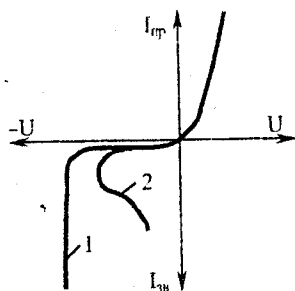


Рисунок 7.3 — Зворотна вольт-амперна характеристика діода при пробіі: 1-лавинному або польовому; 2-тепловому

явність струму рекомбінації в переході, вплив опору  $r_0$  і модуляцію базового шару.

При прямому зміщенні переходу знижується потенціальний бар'єр і різко зростає концентрація дірок та електронів у ділянці переходу, а також глибина їх проникнення в перехід, тому ймовірність рекомбінації збільшується, при цьому струм рекомбінації перевищує струм термогенерації. Через струм рекомбінації пряма гілка характеристики реального діода крутіша від ідеальної. Струм рекомбінації особливо відчутний у кремнієвих діодах при зниженій температурі, коли тепловий струм дуже зменшується. На пряму гілку вольт-амперної характеристики впливає опір бази внаслідок спаду напруги на ньому і зменшення напруги, прикладеної до переходу, порівняно з зовнішньою прикладеною напругою.

Пряма гілка вольт-амперної характеристики для будь-якого реального діода є більш пологою, ніж для ідеалізованого (рисунок 7.4, а). Для гер-

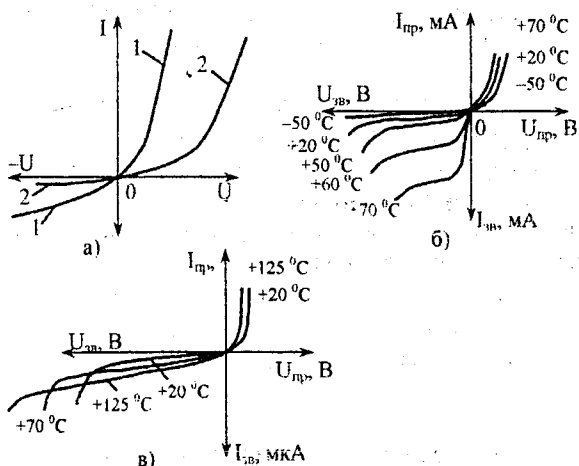


Рисунок 7.4 — Вольт-амперні характеристики германієвого (1) і кремнієвого (2) діодів (а) та їх зміна при зміні температури (б, в)

манієвих діодів похил вольт-амперної характеристики на початковій ділянці визначається тепловим струмом, у кремнієвих діодах — струмом рекомбінації. Збільшення прямого струму в германієвих діодах починається при менших значеннях прямої напруги, ніж у кремнієвих. Лінійна ділянка характеристики германієвих діодів крутіша, ніж кремнієвих.

Оскільки у кремнієвих діодах тепловий струм  $I_0$  значно менший, ніж у германієвих, то початкова ділянка прямої гілки вольт-амперної характеристики у кремнієвих діодах дуже полого. Це пояснюється тим, що заборонена зона кремнію значно ширша, ніж германію.

Із зміною температури змінюється як зворотна, так і пряма гілка вольт-амперної характеристики (рисунок 7.4, б, в), причому зміни зворотного струму помітніші, ніж прямого. Причина цього — сильні температурні зміни концентрації неосновних носіїв, які визначають тепловий струм  $I_0$  і струм термогенерації  $I_G$ , основні складові зворотного струму.

Концентрація основних носіїв, яка визначає прямий струм, із зміною температури не змінюється, бо вона визначається в основному концентрацією домішок. З підвищенням температури зворотний струм збільшується приблизно у два рази на кожні  $10^\circ \text{C}$  у германієвих діодах (рисунок 7.4, б) і приблизно у два з половиною рази в кремнієвих (рисунок 7.4, в). Пряма гілка характеристики з підвищенням температури зміщується вліво і стає крутішою.

### 7.3 Хід роботи:

— Підключити діод до вимірювального приладу в прямому напрямку, зняти пряму гілку ВАХ; повторити роботу для зворотного підключення; побудувати з отриманих результатів графіки, апроксимувати експериментальні точки аналітичною кривою.

— Змонтувати схему однопівперіодного випрямлення, підключити до напруги (12В!), спостерігати на осцилографі форми сигналу в різних точках схеми; дослідити вплив згладжувального конденсатора на форму вихідної напруги для різних величин вихідного струму.

— Дослідити форму вихідної напруги для двох інших схем випрямлення, накреслити криві з екрана осцилографа.

— Скласти схему найпростішого стабілізатора напруги, під'єднати до мостової схеми випрямлення, спостерігати на осцилографі форму напруги на вході та виході стабілізатора при зміні вихідного струму.

### Зміст звіту

В звіті привести принципальні схеми випрямлячів, стабілізатора, ВАХ діода, графіки напруг, що спостерігалися.

## ЛАБОРАТОРНА РОБОТА №8

**8.1 Тема:** Дослідження перехідних характеристик біполярного транзистора

**Мета роботи:** ознайомитися з методикою і приладами для зняття характеристик транзистора; дослідити характеристики транзистора в схемі із загальним емітером; опанувати методику розрахунку елементів схеми транзисторного ключа.

**Обладнання:** універсальний прилад для визначення характеристик біполярних транзисторів; комплект транзисторів, резисторів, блоки живлення.

### 8.2 Теоретичні відомості

#### Транзистори

Транзистор це тришарова структура з двох  $p-n$ -переходів. Основою приладу є пластина монокристала  $n$ -германію, яку називають базою. З двох боків у базу вплавлені таблетки індію. На межі поділу індію й германію в процесі вплавлення утворюється шар напівпровідника з дірковою провідністю. Отже, на межі вплавлення виникають електронно-діркові переходи. Перехід, що діє при прямому зміщенні, називається емітерним, а крайній  $p$ -шар, який інjektує основні носії в базу, — емітером. Перехід, що діє при зворотному зміщенні, називається колекторним, а крайній  $p$ -шар, який збирає інjektовані носії, що пройшли через шар бази, — колектором.

База повинна мати малу товщину  $W$ , щоб виконувалась умова  $W < L$ , де  $L$  — дифузійна хвиля неосновних носіїв (дірок у базі). Якщо ця умова не виконується, то інjektовані носії в процесі переміщення через базу встигають рекомбінувати. Достатньо мала товщина бази ( $W \ll L$ ) є умовою взаємодії  $p-n$ -переходів у транзисторі. Звичайно ступінь легування бази значно нижчий від ступеня легування емітера і колектора. До емітера, бази і колектора припаєні виводи, що утворюють з цими електродами омичний (невипрямлений) контакт.

Такий транзистор називають транзистором  $p-n-p$  типу. Транзистори, в яких базою є  $p$ -напівпровідник, а емітером і колектором  $n$ -напівпровідники, називають транзисторами  $n-p-n$  типу.

У транзисторах  $p-n-p$ -типу робочими носіями є дірки, а в транзисторах  $n-p-n$  типу — електрони. Полярності напруг на електродах транзисторів цих типів зворотні.

Умовні позначення транзисторів на електричних схемах згідно з ГОСТ 2.730—73 подано на рисунку 8.1.

Основні властивості транзистора визначаються процесами в базі. Рух інjektованих носіїв у базі дифузійний і дрейфовий. Дифузійний рух зумовлюється зміною концентрації неосновних носіїв у базі в напрямі від емітера

до колектора. Дрейфові рухи є наслідком електричного поля в базі. Транзистори без власного поля бази називаються дифузійними, а з власним полем—дрейфовими.

### Основні процеси в транзисторі

Розглянемо процеси в дифузійному транзисторі із сплавними переходами, будову якого показано на рисунку 8.2.

Для спрощення припустимо, що в цьому транзисторі основні носії за-

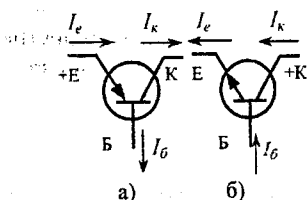


Рисунок 8.1 — Умовні позначення транзисторів: а — типу *p-n-p*; б — типу *n-p-n*

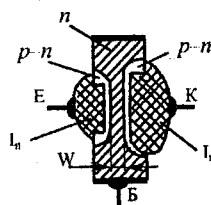


Рисунок 8.2 — Структура сплавного дифузійного транзистора

ряду рухаються лише вздовж головної осі від емітерного переходу до колекторного. Крім того, візьмемо до уваги, що площі різних паралельних перерізів бази, напрямлених уздовж головної осі, однакові і розміри транзистора в напрямках, перпендикулярних до головної осі, значно більші від товщини бази.

Явища інжекції і нагромадження неосновних носіїв заряду розглянемо на енергетичних діаграмах (рисунок 8.3). Якщо до переходів не прикла-

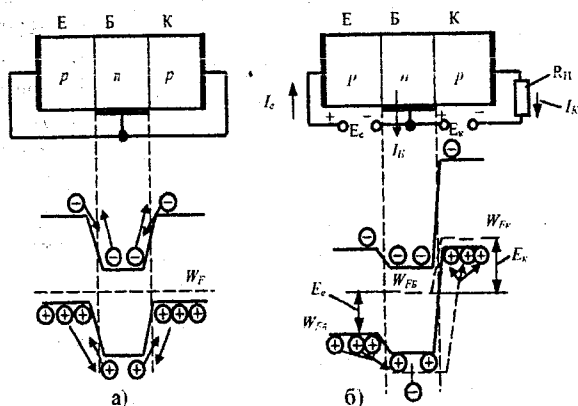


Рисунок 8.3 — Енергетичні діаграми площинного транзистора: а — рівноважного; б — нормально зміщеного

дена напруга, то між потоками дірок і електронів, які проникають у різні боки від переходів, існує термодинамічна рівновага. Оскільки переходи мають потенціальні бар'єри, то основні носії (дірки емітера і колектора, електрони бази) можуть перейти в суміжний шар лише при досить великій тепловій енергії. Неосновні носії електричним полем переходу вільно викидаються в суміжний шар. Основні носії перебувають у «потенціальних ямах», а неосновні — на «потенціальних гребенях».

Якщо в замкненому колекторному переході подати нормальне пряме зміщення, то потенціальний бар'єр емітерного переходу знизиться і інжекція дірок з емітера в базу і електронів з бази в емітер збільшиться. Оскільки концентрація електронів у базі порівняно з концентрацією дірок, в емітері незначна, електронною складовою струму можна знехтувати. Інжектвані дірки проходять базу (за винятком тих, які встигли рекомбінувати) і, вільно дрейфуючи в колекторному переході, входять у ділянку колектора. Електрична нейтральність колектора відновлюється зустрічним потоком електронів через колекторний вивід. Цей потік є основною компонентою (збірною складовою) струму в колі колектора. Цей струм за величиною близький до струму емітера, бо рекомбінація в базі невелика. Струм бази дорівнює різниці струмів емітера й колектора і являє собою потік електронів, що компенсує втрату їх у базі внаслідок рекомбінації з дірками.

Якщо у вихідне коло ввімкнути резистор, то потужність, яка виділятиметься в ньому, буде дуже малою і не підсилюватиметься. Це пояснюється тим, що внаслідок спаду напруги на резисторі створюється позитивне зміщення на колекторі, при якому одночасно із збиранням дірок, що дійшли від емітера, колектор інжектус дірки в базу. В результаті струм колектора порівняно з струмом емітера помітно зменшується.

У нормальному підсилювальному режимі на емітерний перехід подається позитивне, а на колекторний — велике негативне зміщення, яке значно підвищує потенціальний бар'єр колекторного переходу. Щоб збільшити за цих умов вихідну потужність, у коло колектора можна ввімкнути резистор з великим опором, не побоюючись, що це спричинить інжекцію дірок з колектора в базу.

Очевидно, що негативне зміщення на колекторному переході буде гарантоване, якщо  $E_c + I_c R_c < 0$ . У такій схемі можна дістати значну вихідну потужність і підсилення потужності, бо  $I_e \approx I_c$ , а напруга на опорі навантаження більша, ніж на емітерному переході.

Позитивний об'ємний заряд інжектованих у базу дірок притягає додатковий компенсуючий негативний об'ємний заряд електронів. Можна сказати, що одночасно з появою в ділянці бази деякої кількості незрівноважених дірок у ній з'являється така сама кількість незрівноважених електронів, і база при цьому, як і раніше, залишається електрично нейтральною. Стационарний розподіл дірок у базі майже лінійний (рисунок 8.4).

Лінійному розподілові дірок у базі відповідає майже лінійний розпо-

діл компенсуючих електронів  $\Delta n$ . Наявність градієнта концентрації надлишкових носіїв зумовлює їх дифузійний рух у базі в напрямі від емітерного переходу до колекторного. При виконанні умови  $W < L$  лише незначна частина дірок встигне рекомбінувати в базі.

Більшість дірок, досягаючи колекторного переходу, підхоплюється його полем і викидається в ділянку колектора. Оскільки швидкість дрейфу зарядів у колекторному переході в багато разів вища від швидкості їх дифузійного поширення, то концентрація дірок у базі на межі колекторного переходу дорівнює нулю.

Внаслідок «розтікання» в різних напрямках електронів у базі біля емітерного переходу утворюється позитивний заряд. «Розтікання» електронів — це, з одного боку, їх дифузійний рух у базі від емітерного переходу і, з другого, — їх рух у зворотному напрямі — до емітерного переходу, зумовлений інжекцією електронів з бази в емітер. При цьому виникає максимум у розподілі електронів, а отже, і надлишок дірок, що утворюють позитивний об'ємний заряд. Дією електричного поля цього об'ємного заряду пояснюється наявність дрейфових складових струмів у базі.

Отже, в загальному випадку в базі проходять такі струми: дифузійний дірковий струм  $I_{pд}$ , зумовлений дифузійним рухом інжекттованих дірок від емітера до колектора; дифузійний електронний  $I_{nд}$ , спричинений потоком електронів, що йде за дифузійним рухом інжекттованих у базу дірок і відновлює електричну нейтральність бази; дрейфові, дірковий  $I_{pE}$  і електронний  $I_{nE}$ , струми, які виникають внаслідок створення в базі електричного поля.

Оскільки дрейфовий дірковий струм  $I_{pE}$  дуже малий (у базі  $p \ll n$ ), а дифузійна і дрейфова складові електронного струму мають протилежні напрямки, то результуючий струм, що проходить у базі (він же струм емітера  $I_e$ ) переважно складається з  $I_{pд}$

$$I_e \approx I_{pд} + I_{nE} - I_{nд}$$

Товщина  $p$ - $n$  переходу залежить від прикладеної до нього напруги. Оскільки до емітерного переходу прикладена пряма напруга, то товщина цього переходу і її зміна при зміні напруги також малі. До колекторного переходу прикладена зворотна напруга, тому товщина переходу і її зміни при змінах напруги великі.

Через те, що колекторний перехід зосереджений у базі, яка є ділянкою вищого опору порівняно з іншими, приріст його ширини дорівнює зменшенню товщини бази. Ефект зміни товщини бази при зміні колекторної напруги називається модуляцією ширини бази (ефект Ерлі).

Внаслідок модуляції ширини бази змінюється кількість інжекттованих

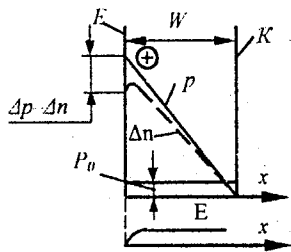


Рисунок 8.4 — Розподіл дірок і надлишкових електронів у базі

дірок, що досягають колектора без рекомбінації. Чим менша товщина бази, тим їх більше, а отже, більший струм колектора при незмінному струмі емітера. Завдяки модуляції ширини бази із зміною напруги, прикладеної до колекторного переходу, змінюється колекторний струм. При модуляції ширини бази змінюється заряд дірок у базі. Це означає, що колекторний перехід, крім звичайної бар'єрної смуги, має ще деяку дифузійну.

Із зміною ширини бази змінюється емітерна напруга при  $I_c = \text{const}$  або емітерний струм при  $U_c = \text{const}$ . Пояснюється це тим, що при зміні напруги колектора змінюється товщина бази і тепловий струм емітерного переходу  $I_{e0}$ , а разом з ним і весь струм емітерного переходу.

Взаємозв'язком, який обумовлює зміну емітерної напруги або струму зміною колекторної напруги, є внутрішній зворотний зв'язок за напругою між колами колектора і емітера.

### 8.3 Хід роботи

Підключити транзистор до вимірювального приладу; отримати (задаючи струм бази) дані для побудови перехідних характеристик транзистора, заміряти коефіцієнт передачі за струмом  $h_{21}$ , оцінити точність отриманих результатів.

Скласти схему транзисторного ключа, підключити до блока живлення, зняти перехідні характеристики.

### Зміст звіту

В звіті привести принципіальну електричну схему приладу для зняття характеристик транзистора, схему транзисторного ключа, розрахунки параметрів елементів схеми, протоколи спостережень, побудовані у вигляді графіків характеристики транзистора та електронного ключа.

## ЛИТЕРАТУРА

- 1 Вершинин О.Е. Применение микропроцессоров для автоматизации технологических процессов. Л./ Энергоатомиздат, 1986. — 208с.
- 2 Королёв Г.В. Электронные устройства автоматики. — М.: Высш. Шк., 1991. — 256 с.
- 3 Микроэлектронные устройства автоматики / п. ред. А.А. Сазонова. — М.: Энергоатомиздат, 1991. — 384 с.
- 4 Основы промышленной электроники. Руденко В.С. и др. К.: Вища шк., 1985. — 400 с.
- 5 Пішенін В.О., Коц І.В., Нікітіна Н.В. Електроніка і мікропроцесорна техніка. Частина І. Елементна база промислової електроніки. Навчальний посібник. — Вінниця: ВДТУ, 2001. — 67 с.
- 6 Пішенін В.О. Електроніка і мікропроцесорна техніка. Частина ІІ. Основи схемотехніки. Навчальний посібник. — Вінниця: ВНТУ, 2003. — 66 с.
- 7 Сосонкин В.Л. Микропроцессорные системы числового программного управления станками. — М.: Машиностроение, 1985. — 288 с.
- 8 Скаржепа В.А. и др. Электроника и микросхемотехника. Лабораторный практикум — К.: Выща шк., 1989 — 279 с.
- 9 Токхейм Р. Основы цифровой электроники. — М.: Мир, 1988. — 392 с.
- 10 Электронные промышленные устройства / Васильев В.И. — М.: Высш. шк. 1991 — 303 с.
- 11 Яцына С.А. Импульсная техника и логические элементы ЭКВМ. Минск.: Высшейш. школа, 1993. — 302с.

*Навчальне видання*

**Пішенін Володимир Олексійович  
Нікітіна Наталія Василівна**

**Електроніка і мікропроцесорна техніка**  
**Частина 1**  
**Лабораторний практикум**

Оригінал-макет підготував В.О. Пішенін

Редактор В.О. Дружиніна

Коректор З.В. Поліщук

Навчально-методичний відділ ВНТУ  
Свідоцтво Держкомінформу України  
серія ДК №746 від 25.12.2001  
21021, м. Вінниця, Хмельницьке шосе, 95, ВНТУ

Підписано до друку 12.07.04 р.

Формат 29,7×42<sup>1</sup>/<sub>4</sub>

Друк різнографічний

Тираж 75 прим.

Зам. № 2004 - 121

Гарнітура Times New Roman

Папір офсетний

Ум. друк. арк. 3.18

Віддруковано в комп'ютерному інформаційно-видавничому центрі  
Вінницького національного технічного університету  
Свідоцтво Держкомінформу України  
серія ДК №746 від 25.12.2001  
21021, м. Вінниця, Хмельницьке шосе, 95, ВНТУ